



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ  
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ  
ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ  
ΤΟΜΕΑΣ ΣΥΣΤΗΜΑΤΩΝ ΜΕΤΑΔΟΣΗΣ ΠΛΗΡΟΦΟΡΙΑΣ ΚΑΙ  
ΤΕΧΝΟΛΟΓΙΑΣ ΥΛΙΚΩΝ

**“ Μελέτη υλοποίησης αμιγώς οπτικού κυκλώματος  
Κυκλικού Ελέγχου Πλεονασμού “**

**ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ**

Αθανασία Π. Μαρίνου

**Επιβλέπων :** Ηρακλής Αβραμόπουλος  
Καθηγητής ΕΜΠ

Αθήνα, Οκτώβριος 2010









ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ  
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ  
ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ  
ΤΟΜΕΑΣ ΣΥΣΤΗΜΑΤΩΝ ΜΕΤΑΔΟΣΗΣ ΠΛΗΡΟΦΟΡΙΑΣ ΚΑΙ  
ΤΕΧΝΟΛΟΓΙΑΣ ΥΛΙΚΩΝ

**“ Μελέτη υλοποίησης αμιγώς οπτικού κυκλώματος  
Κυκλικού Ελέγχου Πλεονασμού “**

**ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ**

Αθανασία Π. Μαρίνου

**Επιβλέπων :** Ηρακλής Αβραμόπουλος  
Καθηγητής ΕΜΠ

Εγκρίθηκε από την τριμελή εξεταστική επιτροπή την 11<sup>η</sup> Οκτωβρίου

.....  
Ηρακλής Αβραμόπουλος  
Καθηγητής ΕΜΠ

.....  
Νικόλαος Ουζούνογλου  
Καθηγητής ΕΜΠ

.....  
Κωνσταντίνος Δέρβος  
Καθηγητής ΕΜΠ

Αθήνα, Οκτώβριος 2010



.....  
Αθανασία Π. Μαρίνου

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών Ε.Μ.Π.

Copyright © Αθανασία Μαρίνου 2010

Με επιφύλαξη παντός δικαιώματος. All rights reserved.

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τον συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.









## Περίληψη

Στην παρούσα διπλωματική εργασία πραγματοποιείται ο σχεδιασμός και η υλοποίηση αμιγώς οπτικού κυκλώματος κυκλικού ελέγχου πλεονασμού (CRC). Ο σχεδιασμός του κυκλώματος αυτού βασίζεται στην εφαρμογή ενός αλγορίθμου, ο οποίος στηρίζεται στη θεωρία των πολυωνύμων. Η μοντελοποίηση του κυκλώματος γίνεται με την βοήθεια του προσομοιωτικού προγράμματος VPItransmissionMaker.

Σε πιο αρχικό στάδιο πραγματοποιείται ο σχεδιασμός και η μοντελοποίηση των οπτικών λογικών πυλών που απαιτούνται προκειμένου να σχεδιαστεί το CRC κύκλωμα. Πρόκειται για τις πύλες AND και XOR, οι οποίες σχεδιάζονται με βάση δύο είδη συμβολομέτρων, του συμβολομέτρου Sagnac και του συμβολομέτρου Mach-Zehnder (MZI). Για το συμβολομέτρο Sagnac πιο συγκεκριμένα πραγματοποιείται μια επιπλέον διερεύνηση της λειτουργίας του ως οπτική πύλη, εντοπίζοντας τα χαρακτηριστικά του παλμού εισόδου για τα οποία βελτιστοποιείται η έξοδος.

Για το σχεδιασμό του τελικού CRC κυκλώματος χρησιμοποιούνται οι συμβολομετρικές διατάξεις MZI. Λόγω ορισμένων μειονεκτημάτων που παρουσιάζονται ωστόσο στην αρχική υλοποίηση, παρουσιάζεται και ένας δεύτερος σχεδιασμός ο οποίος βασίζεται σε νέο αλγόριθμο. Τελικά το δεύτερο κύκλωμα καταφέρνει να ξεπεράσει τα μειονεκτήματα του πρώτου.

## Λέξεις Κλειδιά

Κυκλικός έλεγχος πλεονασμού (CRC), checksum, πύλη λογικού AND, πύλη αποκλειστικού Η (XOR), συμβολόμετρο Sagnac, συμβολόμετρο MZI, CRC – 7 κύκλωμα



## **Abstract**

In the present diploma thesis, the simulation of an all-optical Cyclic Redundancy Check – CRC circuit is performed. The design of this circuit is based on an algorithm which uses the theory of polynomial arithmetic. The simulation study has been conducted using the software tool VPItransmissionMaker.

During the first part of this work, we study the optical logic gates which are necessary for the design of the CRC circuit. These are the logic AND gate and the exclusive OR (XOR) gate, which are designed by using two types of interferometer, the Sagnac interferometer and Mach-Zehnder interferometer (MZI). For the Sagnac interferometer specifically a further investigation has been made, identifying the characteristics of the pulse input which optimizes the output.

For the final design of the CRC circuit, MZI interferometer has been used. Due to some drawbacks which are presented in the implementation however, a second design has been made which is based on a new algorithm. Eventually the second circuit manages to overcome the drawbacks of the first.

## **Keywords**

Cyclic Redundancy Check (CRC), checksum, logic AND gate, exclusive OR (XOR) gate, Sagnac interferometer, Mach-Zehnder interferometer (MZI), CRC – 7 circuit



## **Ευχαριστίες**

Αρχικά θα ήθελα να εκφράσω τις ευχαριστίες μου στον καθηγητή κ. Ηρακλή Αβραμόπουλο για την ευκαιρία που μου έδωσε να ασχοληθώ με ένα τόσο ενδιαφέρον θέμα και για την άψογη συνεργασία που είχαμε. Επίσης θα ήθελα να ευχαριστήσω θερμά τον διδάκτορα του εργαστηρίου των Φωτονικών Επικοινωνιών Χρήστο Κουλουμέντα. Η βοήθεια του σε όλη τη διάρκεια εκπόνησης της εργασίας αλλά και το υλικό που μου έδωσε ήταν πολύτιμα. Τέλος θα ήθελα να ευχαριστήσω και όλα τα μέλη του εργαστηρίου Φωτονικών Επικοινωνιών για τη φιλική συνεργασία που είχαμε.





## Περιεχόμενα

Εισαγωγή.....	23
<b>1. Θεωρία των CRC κωδίκων.....</b>	<b>25</b>
1.1 Θεωρία Πολυωνύμων.....	26
1.2 Αλγόριθμος Υλοποίησης.....	34
1.3 Γενικευμένος Σχεδιασμός CRC Κυκλώματος.....	35
<b>2. Περιγραφή οπτικών συμβολομετρικών διατάξεων που υλοποιούν τις λογικές πράξεις AND και XOR.....</b>	<b>37</b>
2.1 Συμβολόμετρο Sagnac (NOLM).....	38
2.1.1 Υλοποίηση λογικής πύλης ΚΑΙ (AND) με το συμβολόμετρο Sagnac (NOLM).....	39
2.1.2 Υλοποίηση λογικής πύλης Αποκλειστικού Ή (XOR) με το συμβολόμετρο Sagnac (NOLM).....	42
2.2 Συμβολόμετρο Mach-Zehnder (Mach-Zehnder Inteferometer–MZI).....	44
2.2.1 Υλοποίηση λογικής πύλης ΚΑΙ (AND) με το συμβολόμετρο Mach-Zehnder.....	44
2.2.2 Υλοποίηση της λογικής πύλης Αποκλειστικό Ή (XOR) με το συμβολόμετρο Mach-Zehnder.....	48
2.3 Μοντελοποίηση του συμβολομέτρου Sagnac ως λογική πύλη AND και XOR με χρήση του προσομοιωτικού προγράμματος VPI.....	50
2.3.1 Προσομοίωση λογικής πύλης AND.....	50
2.3.2 Προσομοίωση λογικής πύλης XOR.....	60
2.4 Μοντελοποίηση του συμβολομέτρου MZI ως λογική πύλη AND και XOR με χρήση του προσομοιωτικού προγράμματος VPI.....	67
2.4.1 Προσομοίωση λογικής πύλης AND.....	69
2.4.2 Προσομοίωση λογικής πύλης XOR.....	71
<b>3. Υλοποίηση κυκλώματος CRC – 7 στα 10Gbs με χρήση του συμβολομέτρου Mach-Zehnder.....</b>	<b>75</b>
3.1 Κυκλωματική υλοποίηση και μοντελοποίηση στο VPI.....	75
<b>4. Βελτιωμένη υλοποίηση κυκλώματος CRC – 7 στα 10Gbs με χρήση του συμβολομέτρου Mach-Zehnder.....</b>	<b>83</b>
4.1 Βελτιωμένος αλγόριθμος εύρεσης CRC.....	83
4.2 Γενικευμένη κυκλωματική υλοποίηση.....	84

4.3 Μοντελοποίηση κυκλώματος στο VPI.....	87
<b>Συμπεράσματα.....</b>	<b>93</b>
<b>Βιβλιογραφία.....</b>	<b>95</b>

## Περιεχόμενα εικόνων και σχημάτων

<b>Σχήμα 1.1.1</b> Παράδειγμα πολυωνυμικής διαίρεσης.....	28
<b>Σχήμα 1.2.1</b> Διάταξη καταχωρητών.....	34
<b>Σχήμα 1.3.1</b> Γενικευμένο κύκλωμα.....	35
<b>Σχήμα 1.3.2</b> Γενικευμένο CRC-7 κύκλωμα.....	36
<b>Σχήμα 1.3.3</b> Απλοποιημένο CRC-7 κύκλωμα.....	36
<b>Σχήμα 2.1.1.1</b> Υλοποίηση πύλης AND με διάταξη Sagnac.....	39
<b>Σχήμα 2.1.2.1</b> Υλοποίηση πύλης XOR με διάταξη Sagnac.....	42
<b>Σχήμα 2.2.1.1</b> Υλοποίηση πύλης AND με διάταξη Mach-Zehnder.....	45
<b>Σχήμα 2.2.2.1</b> Υλοποίηση πύλης XOR με διάταξη Mach-Zehnder.....	48
<b>Σχήμα 2.3.1.1</b> Διάταξη προσομοίωσης λογικής πύλης AND.....	51
<b>Σχήμα 2.3.1.2</b> Γραφική παράσταση Q – Delay για την πύλη AND.....	53
<b>Σχήμα 2.3.1.3</b> (α)Εξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για $t=0,3\text{ps}$ , (β)Εξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για $t=0,3\text{ps}$ .....	54
<b>Σχήμα 2.3.1.4</b> (α)Εξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για $t=1,1\text{ps}$ , (β)Εξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για $t=1,1\text{ps}$ .....	55
<b>Σχήμα 2.3.1.5</b> (α)Εξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για $t=2,0\text{ps}$ , (β)Εξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για $t=2,0\text{ps}$ .....	55
<b>Σχήμα 2.3.1.6</b> Γραφική παράσταση Q – Peak Power για την πύλη AND.....	56
<b>Σχήμα 2.3.1.7</b> (α)Σχεδιάγραμμα ματιού στη switched θύρα για $\text{power}=900\text{mW}$ , (β) Σχεδιάγραμμα ματιού στην unswitched θύρα για $\text{power}=900\text{mW}$ .....	57
<b>Σχήμα 2.3.1.8</b> (α)Εξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για $\text{power} = 1200\text{mW}$ , (β)Εξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για $\text{power} = 1200\text{mW}$ .....	57
<b>Σχήμα 2.3.1.9</b> Γραφική παράσταση Q – fwhm για την πύλη AND.....	58
<b>Σχήμα 2.3.1.10</b> (α)Σχεδιάγραμμα ματιού στη switched θύρα για $\text{fwhm} = 4\text{ps}$ , (β) Σχεδιάγραμμα ματιού στην unswitched θύρα για $\text{fwhm} = 4\text{ps}$ .....	59
<b>Σχήμα 2.3.1.11</b> (α)Σχεδιάγραμμα ματιού στη switched θύρα για $\text{fwhm} = 7\text{ps}$ , (β) Σχεδιάγραμμα ματιού στην unswitched θύρα για $\text{fwhm} = 7\text{ps}$ .....	59
<b>Σχήμα 2.3.2.1</b> Διάταξη προσομοίωσης λογικής πύλης XOR.....	60
<b>Σχήμα 2.3.2.2</b> Γραφική παράσταση Q – Delay για την πύλη XOR.....	61

<b>Σχήμα 2.3.2.3</b> (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για $t = 0ps$ , (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για $t = 0$ ps.....	61
<b>Σχήμα 2.3.2.4</b> (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για $t = 1,1ps$ , (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για $t = 1,1$ ps.....	62
<b>Σχήμα 2.3.2.5</b> (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για $t = 2,0ps$ , (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για $t = 2,0$ ps.....	63
<b>Σχήμα 2.3.2.6</b> Γραφική παράσταση Q – Peak Power για την πύλη XOR.....	63
<b>Σχήμα 2.3.2.7</b> (α) Σχεδιάγραμμα ματιού στη switched θύρα για peak power = 850mW, (β) Σχεδιάγραμμα ματιού στην unswitched θύρα για peak power = 850mW.....	64
<b>Σχήμα 2.3.2.8</b> (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για peak power= 1200mW, (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για peak power= 1200mW.....	65
<b>Σχήμα 2.3.2.9</b> Γραφική παράσταση Q – fwhm για την πύλη XOR.....	65
<b>Σχήμα 2.3.2.10</b> (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για fwhm= 4 ps, (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για fwhm= 4 ps.....	66
<b>Σχήμα 2.3.2.11</b> (α) Σχεδιάγραμμα ματιού στη switched θύρα για fwhm= 7 ps, (β) Σχεδιάγραμμα ματιού στην unswitched θύρα για fwhm= 7 ps.....	66
<b>Σχήμα 2.4.1.1</b> Προσομοιωτικό κύκλωμα λογικής πύλης AND με χρήση SOA.....	69
<b>Σχήμα 2.4.1.2</b> (α) είσοδος A, (β) είσοδος B, (γ) έξοδος της θύρας ανάκλασης R, (δ) έξοδος της θύρας μεταγωγής T, (ε) το διάγραμμα ματιού θύρας ανάκλασης R και (στ) το διάγραμμα ματιού της θύρας μεταγωγής T.....	71
<b>Σχήμα 2.4.2.1</b> Προσομοιωτικό κύκλωμα λογικής πύλης XOR με χρήση SOA.....	71
<b>Σχήμα 2.4.2.2</b> (α) είσοδος A, (β) είσοδος B, (γ) έξοδος της θύρας ανάκλασης R, (δ) έξοδος της θύρας μεταγωγής T, (ε) το διάγραμμα ματιού της θύρας ανάκλασης R και (στ) το διάγραμμα ματιού της θύρας μεταγωγής T.....	73
<b>Σχήμα 3.1.1</b> Γενικευμένο κύκλωμα για υλοποίηση CRC-7 κώδικα.....	75
<b>Σχήμα 3.1.2</b> Οπτικό κύκλωμα υλοποίησης CRC – 7.....	76
<b>Σχήμα 3.1.3</b> Διάταξη προσομοίωσης κυκλώματος CRC – 7.....	79
<b>Σχήμα 3.1.4</b> (α) ακολουθία εισόδου του κυκλώματος και το αντίστοιχο διάγραμμα ματιού, (β) έξοδος του κυκλώματος – τα τελευταία 7 bits αποτελούν το crc checksum και (γ) το αντίστοιχο διάγραμμα ματιού της εξόδου.....	81
<b>Σχήμα 4.1.1</b> Διάταξη καταχωρητών.....	83

Σχήμα 4.2.1 Γενικευμένη κυκλωματική υλοποίηση βελτιωμένου αλγορίθμου εύρεσης CRC.....	85
Σχήμα 4.2.3 .....	86
Σχήμα 4.3.1 Οπτικό κύκλωμα CRC – 7.....	87
Σχήμα 4.3.2 Διάταξη προσομοίωσης κυκλώματος.....	88
Σχήμα 4.3.4 (α) ακολουθία εισόδου του κυκλώματος και το αντίστοιχο διάγραμμα ματιού, (β) έξοδος του κυκλώματος – τα τελευταία 7 bits αποτελούν το crc checksum και (γ) το αντίστοιχο διάγραμμα ματιού της εξόδου.....	91

## Περιεχόμενα πινάκων

Πίνακας 1.1: Είδη των πιο γνωστών CRC πολωνύμων.....	32
Πίνακας 1.2: Απόδοση πολωνύμων για μέγεθος λέξης 48 bits.....	32
Πίνακας 2.1.1.1 Πίνακας αλήθειας του συμβολομέτρου sagnac για υλοποίηση πύλης AND.....	40
Πίνακας 2.1.2.1 Πίνακας αλήθειας του συμβολομέτρου sagnac για υλοποίηση πύλης XOR.....	43
Πίνακας 2.2.1.1 Πίνακας αλήθειας του συμβολομέτρου MZI για υλοποίηση πύλης AND.....	45
Πίνακας 2.2.2.1 Πίνακας αλήθειας του συμβολομέτρου MZI για υλοποίηση πύλης XOR.....	49
Πίνακας 2.4.1 Παράμετροι ενός SOA .....	69
Πίνακας 3.1 Παράμετροι προσομοίωσης.....	79
Πίνακας 4.2.2 .....	86
Πίνακας 4.3.3 Παράμετροι προσομοίωσης.....	89



## Εισαγωγή

Οι νεώτερες εξελίξεις στις οπτικές επικοινωνίες και ιδιαίτερα στα δίκτυα με οπτικές ίνες έχουν φέρει επανάσταση στις τηλεπικοινωνίες. Για να εκμεταλλευτεί κανείς τις δυνατότητες και ιδιαίτερα το εύρος ζώνης που προσφέρουν οι οπτικές ίνες, γίνονται σήμερα προσπάθειες κατασκευής αμιγώς οπτικών δικτύων ώστε να αντικατασταθούν σταδιακά όλες οι οπτοηλεκτρονικές διατάξεις (μεταγωγείς, δρομολογητές κτλπ). Με τον όρο οπτοηλεκτρονικές διατάξεις εννοούμε τα μέρη εκείνα του δικτύου σε συστήματα μεγάλων αποστάσεων που μετατρέπουν το οπτικό σήμα σε ηλεκτρικό και αντίστροφα, προκαλώντας έτσι μια αναπόφευκτη καθυστέρηση στη μετάδοση. Με αυτόν τον τρόπο όμως δεν αξιοποιούνται στο έπακρο οι ταχύτητες που προσφέρουν οι οπτικές ίνες, και παρόλο που αυτές οι διατάξεις μπορούν να φτάσουν σε αρκετά υψηλές ταχύτητες δεν μπορούν να ανταποκριθούν στις δυνατότητες ούτε των ινών αλλά ούτε και του συνεχώς αυξανόμενου φορτίου. Για παράδειγμα υπηρεσίες multimedia ή videoκλήσεις έχουν μεγάλες απαιτήσεις σε εύρος ζώνης και ταχύτητα μετάδοσης.

Η υλοποίηση αμιγώς οπτικών δικτύων μπορεί να ανταποκριθεί στις αυξανόμενες απαιτήσεις για ταχύτητα ποιότητα και όγκο πληροφορίας. Μια τέτοια υλοποίηση συνεπάγεται ότι το σήμα θα μεταδίδεται, θα δρομολογείται και θα υφίσταται επεξεργασία σε μεγάλες ταχύτητες με καθαρά οπτικό τρόπο. Αυτές οι σκέψεις βέβαια για να γίνουν υλοποιησιμες απαιτούνται πολλά λειτουργικά συστήματα τα οποία μέχρι στιγμής δεν έχουν πραγματοποιηθεί. Αυτά αφορούν την αναγνώριση διευθύνσεων, την προώθηση πακέτων, τον έλεγχο του TTL, την οπτική κωδικοποίηση – αποκωδικοποίηση δεδομένων, και τον υπολογισμό checksum ελέγχου για τα πακέτα. Για να υλοποιηθούν αυτά τα κυκλώματα είναι απαραίτητη η χρησιμοποίηση οπτικών λογικών πυλών, μετρητών, καταχωρητών και άλλων στοιχείων. Και παρόλο που έχουν πραγματοποιηθεί οπτικές λογικές πύλες όπως AND, OR, XOR, οπτικά κυκλώματα που να μπορούν να επιτελούν τις πιο πάνω σύνθετες λειτουργίες και άρα να αντικαταστήσουν τα ηλεκτρικά κυκλώματα δεν έχουν ακόμα πραγματοποιηθεί. Μια τέτοια υλοποίηση θα σήμαινε για την τεχνολογία των επικοινωνιών εκτός από μια πρόοδο των οπτικών ινών, την ύπαρξη πλέον οπτικών κυκλωμάτων ικανών να επιτελούν σύνθετες λειτουργίες σε εξαιρετικά μεγάλες ταχύτητες.

Στην εργασία αυτή μελετάμε την οπτική υλοποίηση ενός κυκλώματος το οποίο θα δέχεται ως είσοδο δεδομένα και θα παράγει από αυτά ένα πλήθος δυαδικών ψηφίων τα οποία αποτελούν τον CRC κώδικα και προστίθονται στο τέλος του αρχικού μηνύματος. Το κύκλωμα αυτό έχει πολύ ευρεία χρήση στις επικοινωνίες καθώς το CRC αποτέλεσμα αποτελεί βασικό πεδίο των πλαισίων Ethernet.

Στο πρώτο κεφάλαιο παρουσιάζεται αναλυτικά η θεωρία πάνω στην οποία βασίζεται ο υπολογισμός του CRC. Πιο συγκεκριμένα οι κώδικες κυκλικού ελέγχου πλεονασμού (Cyclic Redundancy Check – CRC codes) βασίζονται στη θεωρία των πολυωνύμων, για αυτό και είναι γνωστοί και με την ονομασία πολυωνυμικοί κώδικες. Παρουσιάζεται επίσης ο αλγόριθμος υπολογισμού του CRC καθώς και το γενικευμένο κύκλωμα το οποίο τον υλοποιεί.

Στο δεύτερο κεφάλαιο περιγράφεται η λειτουργία δύο συμβολομετρικών διατάξεων, του συμβολόμετρου Mach-Zehnder (Mach-Zehnder Interferometer – MZI) και του συμβολόμετρου Sagnac (NOLM). Το πρώτο αποτελείται από ημιαγωγικούς οπτικούς ενισχυτές (Semiconductor Optical Amplifier – SOA), ενώ το δεύτερο από οπτική ίνα μεγάλης μη γραμμικότητας. Χάρη στα μη γραμμικά φαινόμενα τα οποία αναπτύσσονται και προκαλούν μεταβολή της φάσης του διαδιδόμενου παλμού, τα συμβολόμετρα αυτά μπορούν χρησιμοποιηθούν για την υλοποίηση των λογικών πυλών ΚΑΙ (AND) και Αποκλειστικού Ή (XOR). Στη συνέχεια γίνεται η προσομοίωση αυτών των δυο λογικών πυλών και για τις δύο διατάξεις, καθώς επίσης εξάγονται και ορισμένα συμπεράσματα σε ότι αφορά την ποιότητα της εξόδου για το συμβολόμετρο Sagnac.

Χρησιμοποιώντας τις λογικές πύλες AND και XOR με βάση το συμβολόμετρο MZI, στο τρίτο κεφάλαιο γίνεται η περιγραφή και προσομοίωση του κυκλώματος το οποίο παράγει τη ζητούμενη CRC έξοδο. Το κύκλωμα αυτό βασίζεται στον αλγόριθμο και στο γενικευμένο κύκλωμα το οποίο περιγράφηκε στο πρώτο κεφάλαιο. Κατά την σχεδίαση του συγκεκριμένου κυκλώματος παρουσιάζονται ωστόσο ορισμένα μειονεκτήματα τα οποία παρόλο που δεν επηρεάζουν την ορθότητα του αποτελέσματος θα ήταν προτιμότερο να μην υπήρχαν.

Το αντικείμενο του τέταρτου κεφαλαίου είναι η βελτίωση του παραπάνω κυκλώματος έτσι ώστε να εξαλειφθούν αυτά τα μειονεκτήματα. Έτσι παρουσιάζεται ένας καινούργιος αλγόριθμος υλοποίησης, καθώς και το αντίστοιχο κύκλωμα του. Με βάση αυτά προσομοιώνεται ξανά το κύκλωμα υπολογισμού του CRC και παρουσιάζονται τα αντίστοιχα αποτελέσματα.



## Κεφάλαιο 1

### Θεωρία των CRC κωδίκων

Το CRC, Cyclic Redundancy Check (κυκλικός έλεγχος πλεονασμού), είναι μια τεχνική για την ανίχνευση λαθών σε ψηφιακά δεδομένα, η οποία ωστόσο δεν επιτελεί και διόρθωση όταν ανιχνευθεί κάποιο σφάλμα. Χρησιμοποιείται κυρίως για τον έλεγχο λαθών κατά την μετάδοση δεδομένων αλλά και για την αποθήκευση. Κατά την πρώτη περίπτωση αν ο παραλήπτης διαπιστώσει την ύπαρξη κάποιου σφάλματος μπορεί να στείλει στον αποστολέα μήνυμα λάθους (NAK) ζητώντας επανεκπομπή. Κατά την δεύτερη περίπτωση ανίχνευσης λαθών σε συσκευές αποθήκευσης, αν εντοπιστεί σφάλμα σε κάποιο block ζητείται είτε να διαβαστεί αυτό ξανά είτε ενημερώνεται το κατάλληλο λογισμικό. Το CRC είναι τόσο δημοφιλές καθώς συνδιάζει την καλή απόδοση σε ότι αφορά την ανίχνευση με την απλή κυκλωματική υλοποίηση και την απλή μαθηματική ανάλυση.

Η μέθοδος του CRC παίρνει σαν είσοδο δεδομένα οποιουδήποτε μήκους, εστω  $k$ , και παράγει ένα συγκεκριμένο αριθμό bit ελέγχου, έστω  $r$ . Τα  $r$  αυτά bit λέγονται checksum και προστίθονται στο τέλος του μηνύματος σχηματίζοντας μια λέξη συνολικού μήκους  $n = k + r$ .

Μια πιο απλή τεχνική σε ό,τι αφορά τα bit ελέγχου είναι η μέθοδος του parity bit, η οποία παίρνει ανά δύο τα bit δεδομένων και μέσα από διαδοχικές πράξεις XOR καταλήγει σε ένα μοναδικό bit ελέγχου το οποίο προστίθεται στο τέλος του μηνύματος. Η τεχνική αυτή δεν είναι πολύ αποδοτική καθώς μπορεί να ανιχνεύει είτε λάθος μήκους 1 bit, είτε λάθη που έχουν περιττό μήκος, δηλαδή να υπάρχει σφάλμα σε 1, 3, 5 bits κτλ.

Ο υπολογισμός του CRC μοιάζει με την πράξη της διαίρεσης όπου το σήμα μας διαιρείται με έναν συγκεκριμένο διαιρέτη ο οποίος είναι καθορισμένος. Το πηλίκο της διαίρεσης μας είναι άχρηστο αλλά κρατάμε το υπόλοιπο καθώς αυτό αποτελεί το checksum που προστίθεται στο τέλος των δεδομένων μας. Λόγω του ότι το υπόλοιπο δεν μπορεί ποτέ να είναι μεγαλύτερο από τον διαιρέτη, αυτά τα bit ελέγχου που παράγονται έχουν πάντα καθορισμένο μήκος.

## 1.1 Θεωρία Πολυωνύμων

Το CRC βασίζεται στην αριθμητική των πολυωνύμων. Παρομοιάζει δηλαδή κάθε σήμα δυαδικής μορφής με ένα πολυώνυμο. Αν έχουμε για παράδειγμα τα δεδομένα της μορφής 10111, αυτά γράφονται σε πολυωνυμική μορφή ως εξής:

$$1 \cdot x^4 + 0 \cdot x^3 + 1 \cdot x^2 + 1 \cdot x^1 + 1 \cdot x^0 \text{ ή πιο απλά } x^4 + x^2 + x + 1$$

Έστω ότι έχουμε λοιπόν το πολυώνυμο  $D(x)$  το οποίο αναπαριστά τα δεδομένα που θέλουμε να αποστείλουμε. Ανάμεσα στον πομπό και το δέκτη συμφωνείται επίσης ένα συγκεκριμένο πολυώνυμο το οποίο θα είναι ο διαιρέτης. Το πολυώνυμο αυτό ονομάζεται πολυώνυμο γεννήτρια (generator polynomial) και έστω ότι είναι το  $G(x)$  με βαθμό  $r$ , δηλαδή ο μεγαλύτερος όρος του είναι το  $x^r$ .

Η διαίρεση λοιπόν που εκτελείται είναι της ακόλουθης μορφής:

$$D(x) \cdot x^r = Q(x) \cdot G(x) + R(x)$$

όπου  $Q(x)$  είναι το πηλίκο της διαίρεσης και  $R(x)$  το υπόλοιπο. Το  $R(x)$  αποτελεί και το αποτέλεσμα του CRC υπολογισμού και έχει σταθερό μήκος  $r$  ψηφίων. Θα πρέπει επίσης να σημειώσουμε ότι πριν τη διαίρεση πολλαπλασιάζουμε τα δεδομένα  $D(x)$  με τον παράγοντα  $x^r$ . Έτσι αν π.χ.  $D(x) = x^4 + x^2 + x + 1$ , τότε έχουμε  $D(x) \cdot x^r = x^{4+r} + x^{2+r} + x^{1+r} + x^{0+r}$ . Αυτό ουσιαστικά ισοδυναμεί με την προσθήκη  $r$  μηδενικών στο τέλος του μηνύματος δεδομένων.

Τελικά το μεταδιδόμενο σήμα θα είναι της μορφής:

$$D(x) \cdot x^r + R(x)$$

δηλαδή το αρχικό ολισθημένο κατά  $r$  bits αριστερά σήμα ακολουθήμενο από τα  $r$  bits του checksum.

Στο σημείο αυτό θα πρέπει να εξηγήσουμε τον τρόπο με τον οποίο πραγματοποιείται η πράξη της διαίρεσης για τον υπολογισμό του CRC καθώς αυτή διαφέρει από την συμβατική αριθμητική πράξη. Στην πολυωνυμική αριθμητική οι πράξεις της πρόσθεσης και της αφαίρεσης ισοδυναμούν με την πραγματοποίηση της λογικής πράξης XOR. Τα δυνατά αποτελέσματα αυτής της πράξης φαίνονται στα πιο κάτω στοιχεία:

x	y	XOR
0	0	0
0	1	1

1	0	1
1	1	0

Και  $0+0 = 0-0 = 0$   
 $0+1 = 0-1 = 1$   
 $1+0 = 1-0 = 1$   
 $1+1 = 1-1 = 0$

Επίσης στη συνηθισμένη αριθμητική διαίρεση για να χωράει ο διαιρέτης στο διαιρούμενο τμήμα θα πρέπει το τμήμα αυτό να είναι μεγαλύτερο από το διαιρέτη. Στην αντίθετη περίπτωση βάζουμε 0 στο πηλίκο και κατεβάζουμε το επόμενο σημαντικό ψηφίο, συνεχίζοντας την διαίρεση κανονικά. Στην πολυωνυμική - δυαδική διαίρεση δεν είναι απαραίτητο το τμήμα του διαιρετέου να είναι μεγαλύτερο από το διαιρέτη. Αρκεί απλά τα δυο νούμερα να έχουν ίσο αριθμό ψηφίων και το πιο σημαντικό ψηφίο και των δυο να είναι 1. Τότε βάζουμε 1 στο πηλίκο. Αλλιώς βάζουμε 0.

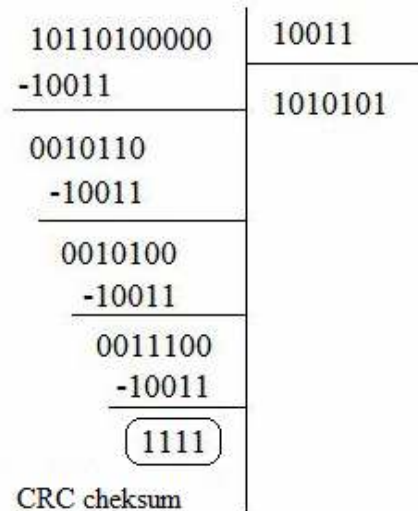
Για παράδειγμα έστω ότι έχουμε το διαιρέτη 11011 και τον διαιρετέο 10001. Ενώ αριθμητικά το 11011 χωράει 0 φορές μέσα στο 10001, στην πολυωνυμική διαίρεση χωράει ακριβώς 1 φορά και θα έχουμε και ως υπόλοιπο το αποτέλεσμα της XOR αυτών των δύο, δηλαδή:  $(10001) \text{ XOR } (11011) = 01010 = 1010$ .

Μετά από αυτές τις διευκρινίσεις ας αναφέρουμε ένα απλό παράδειγμα υπολογισμού του CRC checksum. Ας υποθέσουμε ότι έχουμε προς μετάδοση το σήμα της μορφής 1011010. Χρησιμοποιούμε ως πολυώνυμο γεννήτρια το  $G(x) = x^4 + x + 1$  (CRC – 4) το οποίο ατιστοιχεί σε δυαδική μορφή στο 10011. Σε πρώτο στάδιο όπως είπαμε πολλαπλασιάζουμε τα δεδομένα με τον μεγαλύτερο όρο του πολυωνύμου γεννήτρια, δηλαδή το  $x^4$  το οποίο ισοδυναμεί με την προσθήκη τεσσάρων μηδενικών στο τέλος του μηνύματος. Το επαυξημένο μήνυμα είναι της μορφής 10110100000.

Το επόμενο στάδιο είναι να πραγματοποιηθεί η πράξη της διαίρεσης ανάμεσα στο επαυξημένο μήνυμα και το πολυώνυμο γεννήτρια, σύμφωνα με τους κανόνες των πολυωνύμων που αναφέραμε πιο πάνω. Άρα έχουμε:

Αρχικό μήνυμα: 1011010  
 Πολ γεννήτρια: 10011  
 Επαυξημένο μήνυμα: 1011010|0000

Η αντίστοιχη διαίρεση φαίνεται στο σχήμα 1.1.1.



**Σχήμα 1.1.1** Παράδειγμα πολυωνυμικής διαίρεσης

Το πηλίκο της διαίρεσης δεν μας χρησιμεύει πουθενά αλλά το υπόλοιπο είναι το τελικό CRC checksum το οποίο και προσαρτούμε στο τέλος του μηνύματος μας ως εξής:

$$\begin{aligned}
 &10110100000 + 1111 \\
 &\quad \quad \quad \text{ή} \\
 &10110100000 \text{ XOR } 1111 \\
 &= \\
 &10110101111
 \end{aligned}$$

Αυτό θα είναι και το σήμα το οποίο θα στείλουμε.

Μια τεχνική σε επίπεδο software η οποία χρησιμοποιείται για να επιταχύνει την διαδικασία της διαίρεσης είναι να έχουμε υπολογίσει από πριν το υπόλοιπο που προκύπτει από μια ομάδα bit και να τα έχουμε τοποθετήσει σε έναν πίνακα. Έτσι πολλά βήματα μιας χρονοβόρας διαίρεσης μπορούν να αντικατασταθούν από μια απλή αναζήτηση σε πίνακα. Για να αποφύγουμε ωστόσο τους μεγάλους πίνακες δεν χρησιμοποιούνται συνήθως παραπάνω από 8 bit για τον υπολογισμό υπολοίπων.

Στην άλλη πλευρά της σύνδεσης τώρα ο παραλήπτης έχει δύο τρόπους να ανακαλύψει αν το σήμα που έλαβε έχει σφάλματα. Αυτοί είναι:

- Αφού πομπός και δέκτης χρησιμοποιούν το ίδιο πολυώνυμο γεννήτριας, ο δέκτης ξέρει το μήκος των ψηφίων που έχει προσαρτηθεί. Έτσι αφαιρεί το υπόλοιπο και υπολογίζει εκ νέου το checksum του επαυξημένου μηνύματος (δηλαδή αυτού που του έχουμε προσθέσει r μηδενικά στο τέλος – στο παράδειγμά μας 4). Αν τα δύο υπόλοιπα ταυτίζονται τότε δεν υπάρχουν σφάλματα στο σήμα.

- Η δεύτερη μέθοδος και πιο διαδεδομένη καθώς είναι πιο εύκολο να υλοποιηθεί κυκλωματικά δε διαχωρίζει το λαμβανόμενο σήμα. Αντίθετα διαιρεί ολόκληρο το σήμα που έλαβε με το πολυώνυμο γεννήτρια. Αν το υπόλοιπο της διαίρεσης είναι 0 τότε δεν υπάρχουν σφάλματα στο σήμα.

Αυτό συμβαίνει γιατί:

Σε περίπτωση που το σήμα που έχουμε λάβει δεν έχει λάθη θα είναι της μορφής:

$$D(x) \cdot x^r + R(x)$$

Διαιρώντας στο δέκτη με το πολυώνυμο γεννήτρια έχουμε:

$$\frac{D(x) \cdot x^r + R(x)}{G(x)} = \frac{Q(x) \cdot G(x) + \overbrace{R(x) + R(x)}^0}{G(x)} = Q(x) \Rightarrow$$

$$D(x) \cdot x^r + R(x) = Q(x) \cdot G(x)$$

Βλέπουμε δηλαδή ότι το χωρίς λάθη λαμβανόμενο σήμα έχει υπόλοιπο 0.

Στην περίπτωση τώρα που εμφανιστεί σφάλμα έστω  $E(x)$  το λαμβανόμενο σήμα θα είναι:

$$D(x) \cdot x^r + R(x) + E(x)$$

Άρα μετά τη διαίρεση όπως βλέπουμε και πιο κάτω θα προκύπτει υπόλοιπο:

$$\frac{D(x) \cdot x^r + R(x) + E(x)}{G(x)} = \frac{D(x) \cdot x^r + R(x)}{G(x)} + \frac{E(x)}{G(x)} = Q(x) + \frac{E(x)}{G(x)}$$

Τα είδη σφαλμάτων που μπορεί να εντοπίσει ένα πολυώνυμο γεννήτριας  $G(x)$  είναι:

- Κάθε μοναδικό λάθος.  
Αφού το  $G(x)$  περιλαμβάνει τουλάχιστον δύο όρους έστω το  $x^n$  και το 1, για μοναδικό λάθος έστω  $E(x) = x^i$ , όπως βλέπουμε το  $G(x)$  δεν μπορεί να διαιρέσει το  $E(x)$  χωρίς να αφήσει υπόλοιπο.
- Κάθε διπλό λάθος.  
Έστω ότι έχουμε το λάθος  $E(x) = x^i + x^j$ . Έστω ότι  $0 \leq j < i \leq N$  και  $E(x) = x^j (x^{i-j} + 1)$ . Θεωρούμε ότι το  $G(x)$  δε διαιρείται με το  $x$  (δηλαδή το τελευταίο ψηφίο του πολυωνύμου είναι 1). Έτσι το  $G(x)$  δεν πρέπει να διαιρεί το  $x^p + 1$  για κάθε  $p$  από το 0 έως το  $N-1$ . Υπάρχουν διαθέσιμα πολυώνυμα τα οποία δεν διαιρούν τον παράγοντα  $x^p + 1$  για μεγάλες τιμές του  $p$ . Για παράδειγμα το πολυώνυμο  $x^{15} + x^{14} + 1$  έχει  $p_{\max} = 32767$ .
- Κάθε περιττό αριθμό λαθών.

Με την προϋπόθεση ότι το  $G(x)$  περιέχει τον παράγοντα  $x+1$  είναι αδύνατο να διαιρεθεί ένα πολυώνυμο που περιέχει περιττό αριθμό όρων. Ένα σφάλμα δηλαδή της μορφής  $E(x) = x^5 + x^2 + 1$ . Ας υποθέσουμε ωστόσο ότι υπάρχει ένα πολυώνυμο γεννήτρια το οποίο είναι της μορφής  $G(x) = (x+1)P(x)$  και το οποίο να διαιρεί ένα τέτοιο σφάλμα  $E(x)$ . Δηλαδή:

$$\frac{E(x)}{(x+1) \cdot P(x)} = Q(x) \Rightarrow$$

$$E(x) = Q(x) \cdot (x+1) \cdot P(x)$$

αν θεωρήσουμε ότι  $x = 1$  τότε το  $E(1)=1$  και  $Q(1)(1+1)P(1)=0$  που είναι άτοπο.

- Κάθε 'error burst' το οποίο έχει μήκος  $\leq r$ , όπου  $r$  είναι το μέγεθος του checksum.

Με τον όρο 'error burst' μήκους  $r$  εννοούμε ένα string των  $r$  bits το οποίο στο πρώτο και το τελευταίο του bit έχει σφάλμα, ενώ τα ενδιάμεσα ψηφία μπορούν είτε να έχουν σφάλματα είτε όχι. Έστω λοιπόν ότι έχουμε ένα error burst μήκους  $p < r$ . Τότε μπορούμε να γράψουμε το  $E(x)$  ως:  $E(x) = x^m + x^{m-1} + \dots + x^{m-p+1} = x^{m-p+1}(x^{p-1} + \dots + 1)$ . Όμως το  $G(x)$  που είναι  $r$  βαθμού δεν μπορεί να διαιρέσει το  $E(x)$  χωρίς υπόλοιπο.

Για το ποσό καλό όμως ή αποδοτικό είναι ένα πολυώνυμο γεννήτρια παίζουν ρόλο παράγοντες όπως η μορφή του ίδιου του πολυωνύμου, αλλά και άλλοι όπως το μήκος της λέξης δεδομένων το οποίο προστατεύεται από τα ψηφία του CRC. Δυο απλές παρατηρήσεις που μπορούν να γίνουν για τη μορφή του πολυωνύμου είναι: για ένα  $r$ -bit checksum το πολυώνυμο  $G$  πρέπει να είναι βαθμού  $r$  γιατί διαφορετικά το πρώτο bit του checksum θα είναι πάντα 0, το οποίο δηλαδή σημαίνει ότι θα κουβαλάμε ένα άχρηστο bit. Ομοίως και το τελευταίο ψηφίο του πολυωνύμου πρέπει να είναι πάντα 1 γιατί διαφορετικά το  $G$  θα διαιρείται από το  $x$  αλλά και γιατί το τελευταίο bit του checksum θα είναι πάντα 0.

Πάντα ωστόσο υπάρχει μια πιθανότητα να έχουμε τέτοιο αριθμό λαθών σε τέτοιες θέσεις όπου να προκύψει ένα μη ανιχνεύσιμο λάθος. Ένα κριτήριο για το πόσο αποδοτικό είναι ένα πολυώνυμο είναι ο παράγοντας Hamming Distance. Πρόκειται για τον ελάχιστο αριθμό εσφαλμένων bit που μπορούν να εμφανιστούν σε ένα μήνυμα και να προκύψει μη ανιχνεύσιμο λάθος. Αν π.χ. ένα πολυώνυμο έχει  $HD=6$  αυτό σημαίνει ότι μπορεί να ανιχνευθεί οποιοσδήποτε συνδιασμός των 1, 2, 3, 4, 5 λαθών μέσα στο μήνυμα, αλλά υπάρχει τουλάχιστον ένας συνδιασμός των 6 bits ο οποίος αν εμφανιστεί μέσα στο μήνυμα δεν μπορεί να ανιχνευθεί.

Γενικά για ένα ασφαλές δίκτυο είναι επιθυμητή η καλή απόδοση ενός πολυωνύμου σε μεγάλο μήκος μηνύματος. Για τη σωστή επιλογή πρέπει να λαμβάνεται υπόψη τόσο το μέγεθος του CRC όσο και το μέγεθος του μηνύματος. Σαν έναν εμπειρικό κανόνα μπορούμε να πούμε ότι όσο αυξάνεται το μέγεθος του CRC τόσο αυξάνεται και η απόδοσή του στον εντοπισμό σφαλμάτων.

Ακολουθούν ένας πίνακας με τα είδη των πιο γνωστών CRC πολυωνύμων που υπάρχουν σήμερα, Πίνακας 1, αλλά και ένας με την απόδοση μερικών από αυτών σε μήκος λέξης των 48 bits, Πίνακας 2.

Name	Polynomial
CRC-1	$x + 1$ (most hardware; also known as <i>parity bit</i> )
CRC-4-ITU	$x^4 + x + 1$ ( <a href="#">ITU-T G.704</a> , p. 12)
CRC-5-USB	$x^5 + x^2 + 1$ ( <a href="#">USB</a> token packets)
CRC-6-ITU	$x^6 + x + 1$ (ITU-T <a href="#">G.704</a> , p. 3)
CRC-7	$x^7 + x^3 + 1$ (telecom systems, ITU-T <a href="#">G.707</a> , ITU-T <a href="#">G.832</a> , <a href="#">MMC,SD</a> )
CRC-8- <a href="#">CCITT</a>	$x^8 + x^2 + x + 1$ ( <a href="#">ATM HEC</a> ), <a href="#">ISDN Header Error Control</a> and <a href="#">Cell Delineation</a> ITU-T <a href="#">I.432.1 (02/99)</a> )
CRC-8	$x^8 + x^7 + x^6 + x^4 + x^2 + 1$
CRC-10	$x^{10} + x^9 + x^5 + x^4 + x + 1$ (ATM; ITU-T <a href="#">I.610</a> )
CRC-12	$x^{12} + x^{11} + x^3 + x^2 + x + 1$ (telecom systems)

CRC-15- <a href="#">CAN</a>	$x^{15} + x^{14} + x^{10} + x^8 + x^7 + x^4 + x^3 + 1$
CRC-16- <a href="#">IBM</a>	$x^{16} + x^{15} + x^2 + 1$ ( <a href="#">Bisync</a> , <a href="#">Modbus</a> , <a href="#">USB</a> , <a href="#">ANSI X3.28</a> , many others; also known as <i>CRC-16</i> and <i>CRC-16-ANSI</i> )
CRC-16-CCITT	$x^{16} + x^{12} + x^5 + 1$ ( <a href="#">X.25</a> , <a href="#">HDLC</a> , <a href="#">XMODEM</a> , <a href="#">Bluetooth</a> , <a href="#">SD</a> , many others; known as <i>CRC-CCITT</i> )
CRC-32- <a href="#">IEEE 802.3</a>	$x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x + 1$ ( <a href="#">V.42</a> , <a href="#">MPEG-2</a> , <a href="#">PNG</a> , <a href="#">POSIX cksum</a> )
CRC-32C (Castagnoli)	$x^{32} + x^{28} + x^{27} + x^{26} + x^{25} + x^{23} + x^{22} + x^{20} + x^{19} + x^{18} + x^{14} + x^{13} + x^{11} + x^{10} + x^9 + x^8 + x^6 + 1$ ( <a href="#">iSCSI</a> & <a href="#">SCTP</a> , <a href="#">G.hn</a> payload)
CRC-64-ISO	$x^{64} + x^4 + x^3 + x + 1$ ( <a href="#">HDLC — ISO 3309</a> , <a href="#">Swiss-Prot/TrEMBL</a> ; considered weak for hashing <sup>[21]</sup> )

**Πίνακας 1.1:** Είδη των πιο γνωστών CRC πολωνύμων

Μέγεθος CRC	Είδος CRC	HD	Hamming Weight για τον ακόλουθο αριθμό λαθών					
			1 bit	2 bits	3 bits	4 bits	5 bits	6 bits
16	CCITT	4	0	0	0	84	0	2430
16	IBM	6	0	0	0	0	0	2191
15	CAN	6	0	0	0	0	0	4314
12		4	0	0	0	575	0	28809
8	CCITT	2	0	66	0	2039	13122	124248
8		4	0	0	0	2984	0	253084
7		3	0	0	216	2690	27051	226856

**Πίνακας 1.2:** Απόδοση πολωνύμων για μέγεθος λέξης 48 bits

Το Hamming weight είναι ο αριθμός των μη ανιχνεύσιμων λαθών για ένα συγκεκριμένο αριθμό εσφαλμένων bit. Τα bits με το πρώτο μη μηδενικό Hamming weight αποτελούν τον παράγοντα Hamming distance.



Το CRC μπορεί επίσης να χρησιμοποιηθεί για τη διόρθωση λάθους μήκους 1 bit. Για να αποδείξουμε ότι αυτό ισχύει, αρκεί να δείξουμε ότι το υπόλοιπο το οποίο προκύπτει από λάθος ενός bit διαφοροποιείται και άρα μπορεί να διακριθεί από το υπόλοιπο ενός οποιουδήποτε άλλου λάθους μήκους 1 bit. Ας θεωρήσουμε ωστόσο ότι τα δύο σφάλματα  $x^k$  και  $x^j$  έχουν το ίδιο υπόλοιπο  $R(x)$ . Τότε θα ισχύουν οι παρακάτω εξισώσεις:

$$\begin{aligned}x^k &= G(x)Q_k(x) + R(x) \\x^j &= G(x)Q_j(x) + R(x)\end{aligned}$$

Από το άθροισμα αυτών των δύο προκύπτει:

$$\begin{aligned}x^k + x^j &= G(x)Q_k(x) + R(x) + G(x)Q_j(x) + R(x) \rightarrow \\x^k + x^j &= G(x)[Q_k(x) + Q_j(x)] + R(x) + R(x) \rightarrow \\x^k + x^j &= G(x)[Q_k(x) + Q_j(x)]\end{aligned}$$

Αυτό σημαίνει ότι διαιρώντας λάθος μήκους 2 bit έχουμε μηδενικό υπόλοιπο, δηλαδή το λάθος δεν μπορεί να ανιχνευθεί. Κάτι τέτοιο, όπως εξηγήσαμε και πιο πάνω, είναι δυνατό να συμβεί στην περίπτωση όπου η απόσταση των δύο λαθών είναι πολλαπλάσιο της τιμής  $p_{\max}$ , δηλαδή  $x^k + x^j = x^k(x^{j-k} + 1) = x^k(x^{p_{\max}} + 1)$ .

Τελικά από τα παραπάνω καταλαβαίνουμε ότι ένα λάθος μήκους 1 bit μπορεί να διορθωθεί μοναδικά μόνο όταν το μήκος των δεδομένων στο οποίο αναφέρεται δεν είναι μεγαλύτερο από το  $p_{\max}$ . Το γεγονός αυτό μας φανερώνει ότι όσο πιο μεγάλη η τιμή  $p$  του πολυωνύμου που έχει επιλεγεί, τόσο πιο μεγάλα μήκοι δεδομένων μπορούν να διορθωθούν.

Καθώς όμως κατά την λήψη ενός σήματος μπορούμε να είμαστε σίγουροι μόνο για την ύπαρξη ή μη ύπαρξη λαθών, τον ακριβή αριθμό των εσφαλμένων ψηφίων δεν μπορούμε να τον γνωρίζουμε. Κατά συνέπεια η παραπάνω δυνατότητα διόρθωσης ενός ψηφίου δεν είναι ιδιαίτερα χρήσιμη.

## 1.2 Αλγόριθμος Υλοποίησης

Στη συνέχεια παρουσιάζεται ένας απλός αλγόριθμος για την υλοποίηση της διαιρέσης η οποία θα δίνει σαν υπόλοιπο το checksum που ζητάμε.

Έστω ότι χρησιμοποιούμε το πολυώνυμο  $G(x) = x^4 + x + 1$  (CRC - 4), ή το 10011. Θα χρειαστούμε έναν καταχωρητή των 4 bits. Έχουμε τα ακόλουθα βήματα:

1. Αυξάνουμε το προς αποστολή μήνυμα προσθέτοντας στο τέλος του 4 μηδενικά ψηφία.
2. Αρχικοποιούμε τον καταχωρητή με μηδενικά.
3. Όσο { αριθμός εισερχόμενων bits  $\neq 0$  }

αρχή {

ολισθαίνουμε το περιεχόμενο του καταχωρητή προς τα αριστερά εισάγοντας το επόμενο ψηφίο του μηνύματος στη θέση μηδέν του καταχωρητή.

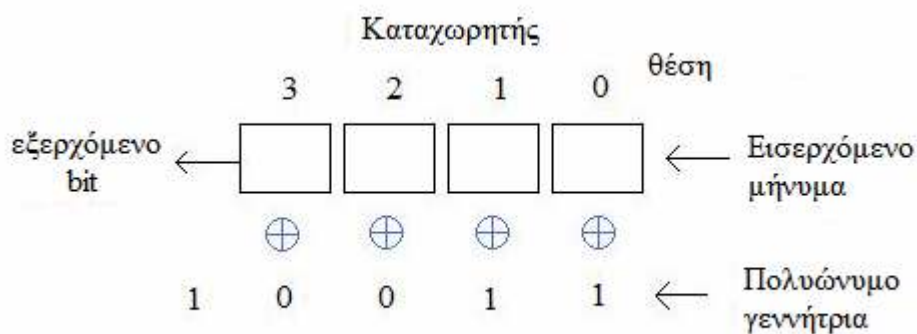
Αν { εξερχόμενο bit == 1 } τότε

$PK := PK \text{ XOR } G(x)$  ; PK=Περιεχόμενο Καταχωρητή

} τέλος

4. checksum := PK

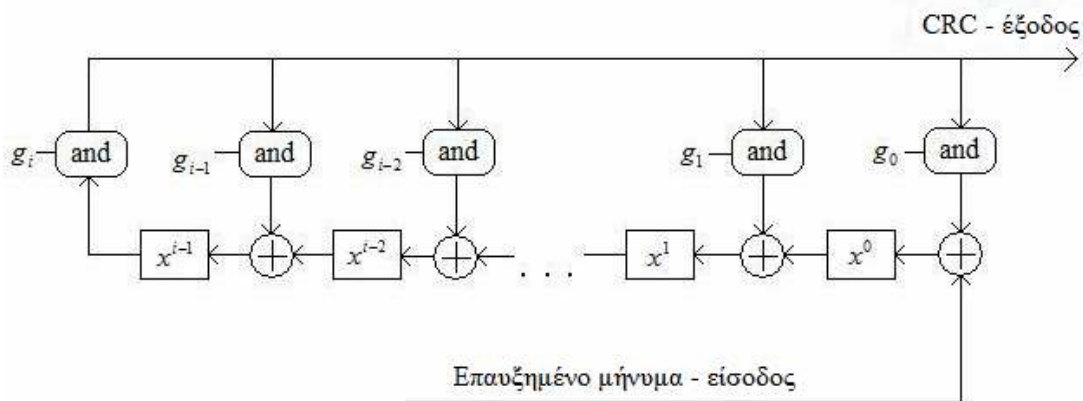
Ακολουθεί το σχήμα 1.2.1 για κατανόηση:



Σχήμα 1.2.1 Διάταξη καταχωρητών

### 1.3 Γενικευμένος σχεδιασμός CRC κυκλώματος

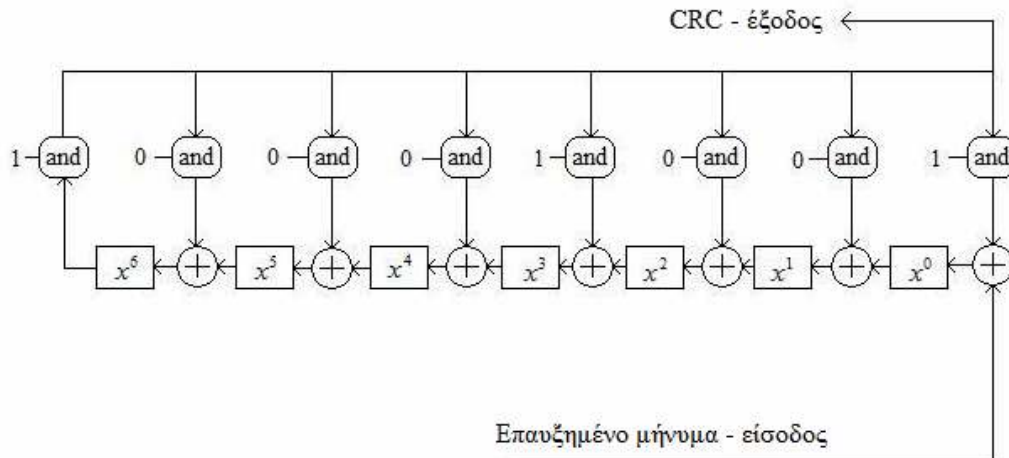
Η υλοποίηση του παραπάνω αλγορίθμου σε μορφή κυκλώματος ακολουθεί στο σχήμα 1.3.1. Πρόκειται για μια γενικευμένη μορφή η οποία χρησιμοποιεί τις λογικές πύλες AND και XOR.



Σχήμα 1.3.1: Γενικευμένο κύκλωμα

Αν θέλουμε να παράγουμε checksum  $k$  ψηφίων χρησιμοποιούμε  $k$  καταχωρητές, με  $x^i$  το περιεχόμενο του κάθε καταχωρητή. Οι παράγοντες  $g_i$  είναι του πολωνύμου γεννήτριας όπως φαίνεται από τη σχέση:  $G(x) = g_i x^i + g_{i-1} x^{i-1} + \dots + g_1 x + g_0$ . Παρατηρούμε ότι ενώ στον αλγόριθμο υπάρχουν δυο περιπτώσεις, η μια αν το bit το οποίο εξέρχεται είναι 1 και η άλλη αν είναι 0, στο κύκλωμα συμπεριφερόμαστε και στις δύο περιπτώσεις με τον ίδιο τρόπο. Έτσι αν από τον καταχωρητή  $x^{i-1}$  εξέλθει ψηφίο ίσο με 1 θα ενεργοποιηθούν οι πύλες AND και μαζί με τα  $g_i$  παράγεται η έξοδος των πυλών αυτών που είναι είσοδος για τις πύλες XOR. Αν όμως έχουμε έξοδο από τον  $x^{i-1}$  καταχωρητή ίσο με 0, οι πύλες AND δίνουν όλες μηδενική έξοδο και οι άρα οι XOR αφήνουν ανεπηρέαστο το διερχόμενο bit του μηνύματος.

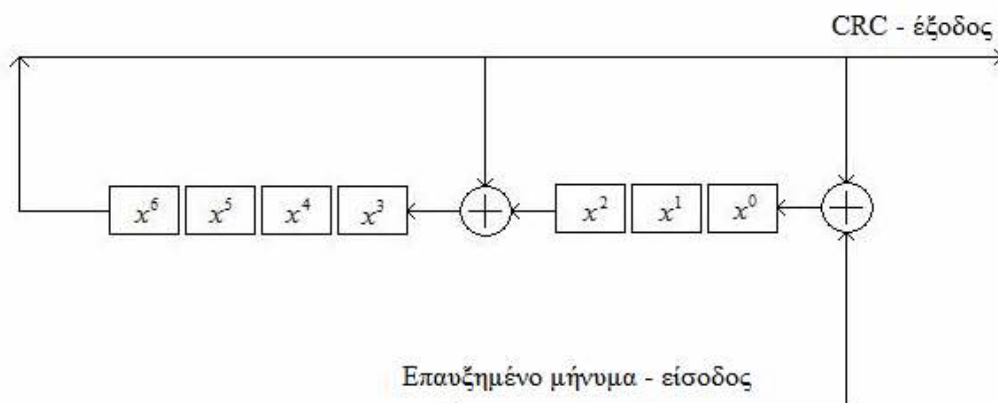
Θα ασχοληθούμε συγκεκριμένα με την εφαρμογή του κώδικα CRC-7 η οποία έχει ως πολυώνυμο γεννήτρια το:  $G(x) = x^7 + x^3 + 1$ .



**Σχήμα 1.3.2:** Γενικευμένο CRC-7 κύκλωμα

Στο σχήμα 1.3.2 ωστόσο μπορούν να γίνουν ορισμένες απλοποιήσεις. Ξέρουμε ότι η λογική πύλη AND δίνει αποτέλεσμα 1 μόνο όταν και οι δυο εισοδοί που δέχεται είναι ίσες με 1. Άρα όταν κάποιος παράγοντας του πολυωνύμου γεννήτριας είναι 0 τότε άσχετα με το τι είναι το bit που εξέρχεται το αποτέλεσμα της AND είναι πάντα 0. Ξέρουμε επίσης ότι η λογική πράξη XOR όταν έχει μια είσοδο ίση με 0, η έξοδος της θα είναι ακριβώς η ίδια με την δεύτερη είσοδο ανεξαρτήτου τιμής. Ο μόνος δηλαδή τρόπος για να αλλάξει η τιμή της εισόδου στην έξοδο της XOR είναι η άλλη είσοδος να είναι ίση με 1.

Από αυτά που αναφέραμε πιο πάνω γίνεται φανερό ότι οι πράξεις AND και XOR όταν ο παράγοντας του πολυωνύμου γεννήτριας που τους αντιστοιχεί είναι ίσος με 0 μπορούν να παραλειφθούν καθώς δεν επιφέρουν καμία αλλαγή. Επίσης και οι πράξεις AND που αντιστοιχούν σε παράγοντα του πολυωνύμου ίσο με 1 πάλι μπορούν να παραλειφθούν και να αντικατασταθούν απλά από μια σύνδεση μεταξύ του τελευταίου καταχωρητή (εδώ τον  $x^6$ ) και της αντίστοιχης εισόδου της πύλης XOR. Τελικά έχουμε το ακόλουθο απλοποιημένο διάγραμμα:



**Σχήμα 1.3.3:** Απλοποιημένο CRC-7 κύκλωμα

## Κεφάλαιο 2

### Περιγραφή οπτικών συμβολομετρικών διατάξεων που υλοποιούν τις λογικές πράξεις AND και XOR

Τα συμβολόμετρα είναι διατάξεις οι οποίες μέσω μιας διαφοράς φάσης που δημιουργείται στο σήμα που κυματοδηγείται μέσα σε αυτά, επιτυγχάνουν διαφοροποίηση του πλάτους στην έξοδο. Η λειτουργία αυτή βασίζεται στο φαινόμενο της συμβολής των κυμάτων. Πιο συγκεκριμένα όταν η διαφορά φάσης μεταξύ των συμβαλλόμενων κυμάτων είναι 0 ή  $2\pi$  παρουσιάζεται μεγιστοποίηση του πλάτους, ενώ όταν η διαφορά φάσης είναι περιττό πολλαπλάσιο του  $\pi$  παρατηρούμε μηδενισμό του σήματος.

Στο κεφάλαιο αυτό θα ασχοληθούμε με την περιγραφή και υλοποίηση οπτικών διατάξεων που επιτελούν τις λογικές πράξεις AND και XOR. Πιο συγκεκριμένα θα πραγματοποιηθεί η υλοποίηση των παραπάνω λογικών πράξεων με χρήση των συμβολομέτρων:

- Mach-Zehnder (Mach-Zehnder Interferometer – MZI)
- Sagnac

Στη συνέχεια πραγματοποιείται μοντελοποίηση και των δύο στο προσομοιωτικό πρόγραμμα VPI.

Στα δυο συμβολόμετρα υπάρχουν δύο οπτικοί δρόμοι, και επομένως η έξοδος τους εξαρτάται από τη διαφορά φάσης των σημάτων που συμβάλουν. Προκειμένου να επιτύχουμε την επιθυμητή στροφή φάσης, το σήμα το οποίο κυματοδηγείται δέχεται την επίδραση μη γραμμικών φαινομένων. Τα μη γραμμικά αυτά φαινόμενα προκαλούνται είτε από ημιαγωγικούς οπτικούς ενισχυτές (Semiconductor Optical Amplifier – SOA) είτε από οπτικές ίνες με μεγάλη μη γραμμικότητα. Η διαφορά των δυο στοιχείων είναι ότι χρησιμοποιώντας τη μη γραμμική ίνα χρειάζεται πολύ μεγαλύτερο μήκος ίνας και ισχύς για το σήμα ελέγχου έτσι ώστε να πετύχουμε την επιθυμητή στροφή φάσης.

Τα μη γραμμικά φαινόμενα που επηρεάζουν τα κυματοδηγούμενα σήματα, οφείλονται στη μη γραμμική εξάρτηση του δείκτη διάθλασης από την τιμή της επιβαλλόμενης ισχύος του ηλεκτρικού πεδίου. Δηλαδή ο δείκτης διάθλασης που αντιλαμβάνεται ένας εισερχόμενος παλμός επηρεάζεται από την ισχύ του. Ο μη γραμμικός δείκτης διάθλασης όμως, εισάγει μη γραμμικότητα στη φάση διάδοσης. Οι μη γραμμικοί όροι της φάσης είναι αυτοί της αυτοδιαμόρφωσης και της ετεροδιαμόρφωσης φάσης. Κατά την αυτοδιαμόρφωση, η ισχύς του ίδιου του σήματος προκαλεί μη γραμμική μεταβολή του δείκτη διάθλασης και κατ' επέκταση και στη φάση του, ενώ η ετεροδιαμόρφωση εμφανίζεται μόνο σε περίπτωση συνδιαδιδόμενων

κυμάτων και η ισχύς του ενός σήματος προκαλεί μη γραμμική μεταβολή στη φάση του άλλου. Η μη γραμμική στρόφη φάσης που προκαλείται παρουσιάζεται και στον ακόλουθο τύπο:

$$\varphi_j^{NL} = \frac{\omega_j z n_2}{c} \left[ \underbrace{|E_j|^2}_{\text{αυτοδιαμόρφωση}} + 2 \underbrace{|E_{3-j}|^2}_{\text{ετεροδιαμόρφωση}} \right]$$

όπου  $\omega_j$  η συχνότητα εκπομπής,  $n_2$  ο δείκτης διάθλασης της οπτικής ίνας,  $z$  το μήκος της ίνας,  $c$  η ταχύτητα του φωτός και  $|E|^2$  η στιγμιαία ισχύς μέσα στην ίνα.

Στη περίπτωση των συμβολομέτρων που μελετάμε έχουμε συνδιάδοση δυο σημάτων, ενός παλμού εισόδου και ενός παλμού ελέγχου. Στο συμβολόμετρο Sagnac ο παλμός ελέγχου είναι πολύ πιο ισχυρός από τον παλμό εισόδου και για αυτό θεωρούμε ότι το μη γραμμικό φαινόμενο που επηρεάζει τον παλμό εισόδου είναι αυτό της ετεροδιαμόρφωσης φάσης, ενώ η αυτοδιαμόρφωση θεωρείται αμελητέα. Έτσι η μεταβολή της φάσης του ασθενούς σήματος (εισόδου) επηρεάζεται και κατά συνέπεια ελέγχεται από τον ισχυρό παλμό, για αυτό και αναφέρεται ως παλμός ελέγχου.

Οι παλμοί οι οποίοι χρησιμοποιούνται τόσο για το σήμα εισόδου όσο και το σήμα ελέγχου είναι παλμοί Gauss.

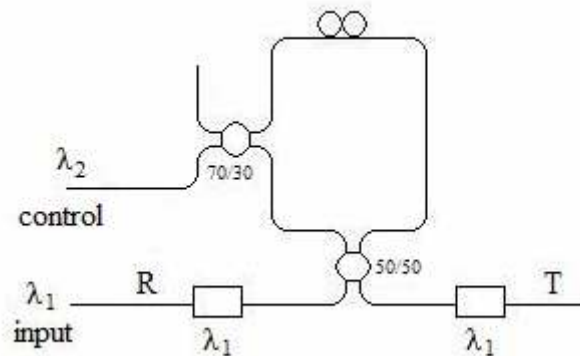
Στις δυο πρώτες παραγράφους γίνεται η παρουσίαση των δύο συμβολομέτρων και η υλοποίηση των λογικών πυλών AND και XOR, στην τρίτη παρουσιάζεται η προσομοίωση του συμβολομέτρου Sagnac και διάφορα ποιοτικά συμπεράσματα που προκύπτουν, ενώ στην τέταρτη η προσομοίωση του συμβολομέτρου MZI.

## 2.1 Συμβολόμετρο Sagnac (ή NOLM)

Το συμβολόμετρο Sagnac είναι ένας οπτικός διακόπτης που παρουσιάζει πολλά πλεονεκτήματα ως διάταξη. Μπορεί να χρησιμοποιηθεί για να μεταδώσει και να πολυπλέξει το σήμα στο οπτικό πεδίο σε πολύ μεγάλες ταχύτητες, επιπλέον σαν διαμορφωτής πλάτους, σαν μεταγωγέας αλλά και για την υλοποίηση λογικών πυλών. Εκτός από την υψηλή του λειτουργικότητα παρουσιάζει ταυτόχρονα και μεγάλη ανεκτικότητα στο θόρυβο, το jitter και τις διακυμάνσεις πλάτους, χαρακτηριστικά τα οποία είναι πολύ επιθυμητά καθώς οι παράγοντες αυτοί αποτελούν συχνές αιτίες σφαλμάτων.

### 2.1.1 Υλοποίηση λογικής πύλης ΚΑΙ (AND) με το συμβολόμετρο Sagnac (NOLM)

Η διάταξη του συμβολομέτρου Sagnac που υλοποιεί την λογική πύλη AND παρουσιάζεται στο σχήμα 2.1.1.1. Αποτελείται από δύο συζεύκτες, ο ένας εκ των οποίων είναι 50/50 και ο άλλος 70/30, από μια μη γραμμική ίνα και από φίλτρο με κεντρική συχνότητα αυτήν του σήματος εισόδου ( $\omega_1$ ). Ο συζεύκτης προκαλεί διαφορά φάσης  $\pi/2$  μεταξύ των σημάτων που διέρχονται από τους δύο βραχίονες του.



Σχήμα 2.1.1.1 Υλοποίηση πύλης AND με διάταξη Sagnac

Το σήμα εισόδου ( $E_{in}$ ) εισέρχεται από την θύρα input (ή R). Το σήμα αυτό χωρίζεται σε δύο παλμούς με ίσα πλάτη και διαφορά φάσης  $\pi/2$  στον συζεύκτη, οι οποίοι κυματοδηγούνται προς δύο κατευθύνσεις. Η μια έχει κατεύθυνση ωρολογιακή (clockwise-cw) και η άλλη αντιωρολογιακή (counterclockwise-ccw). Σε περίπτωση που έχουμε απουσία παλμού ελέγχου, οι δυο αυτοί παλμοί έχοντας διανύσει το ίδιο μήκος διαδρομής έχουν αποκτήσει μια γραμμική στροφή φάσης η οποία ωστόσο είναι κοινή και έτσι διαφορά φάσης μεταξύ των δυο διαδιδόμενων παλμών εξακολουθεί να είναι  $\pi/2$ . Έτσι κατά τη διέλευσή τους ξανά από τον συζεύκτη κατά την φάση της εξόδου, η διαφορά φάσης των παλμών στη θύρα μεταγωγής (switched ή transmission port – T) είναι ίση με  $\pi$ , ενώ στη θύρα ανάκλασης (unswitched ή reflection port – R) ίση με 0. Συνεπώς στη θύρα μεταγωγής παρουσιάζεται αναιρετική συμβολή, ενώ στη θύρα ανάκλασης ενισχυτική, με αποτέλεσμα η ισχύς εισόδου να εξέρχεται από την θύρα ανάκλασης. Με την εισαγωγή όμως ενός δεύτερου παλμού στη θύρα control διεγείρεται η ετεροδιαμόρφωση φάσης στον ένα από τους διαδιδόμενους παλμούς και συγκεκριμένα στον CW. Με τον τρόπο αυτό σκοπός είναι να επιβληθεί διαφορά φάσης μεταξύ των παλμών του σήματος  $\pi$ , έτσι ώστε κατά την επανασύνδεση τους ο παλμός εισόδου να μεταδοθεί από την θύρα μεταγωγής – T. Απαραίτητη προϋπόθεση είναι το σήμα ελέγχου να συγχρονίζεται με το σήμα εισόδου έτσι ώστε οι παλμοί του πρώτου να επικαλύπτουν τους δεύτερους.

Η παραπάνω περιγραφή είναι ουσιαστικά η υλοποίηση της λογικής πράξης AND. Ακολουθεί ο πίνακας αλήθειας και μια πιο αναλυτική απόδειξη όσων προαναφέρθηκαν.

Παλμός εισόδου IN	Παλμός ελέγχου C	Θύρα μεταγωγής T	Θύρα ανάκλασης R
0	0	0	0
0	1	0	0
1	0	0	1
1	1	1	0

**Πίνακας 2.1.1.1** Πίνακας αλήθειας του συμβολομέτρου sagnac για υλοποίηση πύλης AND

Έχουμε τις ακόλουθες περιπτώσεις:

1) Έστω ότι έχουμε ένα σήμα εισόδου, input στη θύρα R:  $E_{in} = E_{in} \cdot e^{-j\omega t}$  και ένα σήμα ελέγχου, στη θύρα control:  $E_C = E_C \cdot e^{-j\omega t}$  (IN=1 και C=1).

Στην έξοδο του 1<sup>ου</sup> συζεύκτη το σήμα εισόδου  $E_{in}$  θα διαχωριστεί σε δυο σήματα, η ισχύς των οποίων θα είναι μισή από την αρχική είσοδο (καθώς έχουμε συζεύκτη 50/50). Το ένα θα διαδίδεται ωρολογιακά (cw) και το άλλο ανθωρολογιακά (ccw). Δηλαδή θα έχουμε:

$$E_{in}^{cw} = \frac{1}{\sqrt{2}} \cdot E_{in} e^{-j\omega t} \quad \text{και} \quad E_{in}^{ccw} = \frac{1}{\sqrt{2}} \cdot E_{in} e^{-j\omega t} e^{-j\pi/2}$$

Το ανθωρολογιακά μεταδιδόμενο σήμα υφίσταται μόνο γραμμική μεταβολή της φάσης του κατά την διάδοσή του στην ίνα, έτσι μετά από διάδοση σε ίνα με μήκος L έχουμε:

$$E_{in,L}^{ccw} = \frac{1}{\sqrt{2}} \cdot E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi/2}$$

$\beta$  είναι η σταθερά διάδοσης.

Στη συνέχεια συναντώντας τον 2<sup>ο</sup> συζεύκτη (70/30) ένα μέρος της ισχύος του σήματος χάνεται καθώς φεύγει εκτός κυκλώματος. Έτσι το σήμα θα γίνει:

$$E_{in,L}^{ccw} = \frac{1}{\sqrt{2}} \sqrt{0,3} \cdot E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi/2}$$

Το ωρολογιακά μεταδιδόμενο σήμα όμως υφίσταται επιπλέον μη γραμμική μεταβολή φάσης λόγω της συνδιάδοσης του με το σήμα ελέγχου. Έχουμε υποθέσει ότι το σήμα ελέγχου είναι πολύ πιο ισχυρό από το σήμα εισόδου και άρα η ετεροδιαμόρφωση φάσης είναι πολύ πιο ισχυρή από την αντίστοιχη αυτοδιαμόρφωση την οποία και θεωρούμε αμελητέα. Έτσι μετά από μετάδοση του  $E_{in}^{cw}$  σε ίνα με μήκος L και την συνάντησή με τον 2<sup>ο</sup> συζεύκτη, αυτό θα γίνει:

$$E_{in,L}^{cw} = \frac{1}{\sqrt{2}} \sqrt{0,3} \cdot E_{in} e^{-j\omega t} e^{-j(\beta L + \varphi_{NL})}$$



όπου  $\varphi_{NL}$  η μη γραμμική στροφή φάσης την οποία θεωρώ ίση με  $\pi$ .

Στις θύρες T και R έχουμε:

$$E^R = \frac{1}{\sqrt{2}} E_{in,L}^{cw} \cdot e^{-j\pi/2} + \frac{1}{\sqrt{2}} E_{in,L}^{ccw}$$

$$E^R = \frac{1}{2} \sqrt{0,3} E_{in} e^{-j\omega t} e^{-j(\beta L + \varphi_{NL})} e^{-j\pi/2} + \frac{1}{2} \sqrt{0,3} E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi/2} \xrightarrow{\varphi_{NL}=\pi}$$

$$E^R = 0$$

και

$$E^T = \frac{1}{\sqrt{2}} E_{in,L}^{cw} + \frac{1}{\sqrt{2}} E_{in,L}^{ccw} \cdot e^{-j\pi/2}$$

$$E^T = \frac{1}{2} \sqrt{0,3} E_{in} e^{-j\omega t} e^{-j(\beta L + \varphi_{NL})} + \frac{1}{2} \sqrt{0,3} E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi} \xrightarrow{\varphi_{NL}=\pi}$$

$$E^T = \sqrt{0,3} E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi}$$

Δηλαδή στη θύρα εκπομπής T έχουμε έξοδο 1.

2) Έστω ότι έχουμε σήμα εισόδου ενώ το σήμα ελέγχου είναι 0. Δηλαδή  $E_C = 0$  και  $E_{in} = E_{in} \cdot e^{-j\omega t}$  (IN=1 και C=0).

Ομοίως θα έχω ένα ωρολογιακό και ένα ανθωρολογιακό σήμα μετά την έξοδο του 1<sup>ο</sup> συζεύκτη:

$$E_{in}^{cw} = \frac{1}{\sqrt{2}} \cdot E_{in} e^{-j\omega t} \quad \text{και} \quad E_{in}^{ccw} = \frac{1}{\sqrt{2}} \cdot E_{in} e^{-j\omega t} e^{-j\pi/2}$$

Αφού ο παλμός ελέγχου είναι μηδενικός μετά από την διάδοση στην ίνα δε θα έχω καθόλου μη γραμμικά φαινόμενα αλλά μόνο γραμμική στροφή φάσης. Μετά και από τον 2<sup>ο</sup> συζεύκτη τα δυο σήματα θα γίνουν:

$$E_{in,L}^{cw} = \frac{1}{\sqrt{2}} \sqrt{0,3} \cdot E_{in} e^{-j\omega t} e^{-j\beta L} \quad \text{και} \quad E_{in,L}^{ccw} = \frac{1}{\sqrt{2}} \sqrt{0,3} \cdot E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi/2}$$

Στις θύρες T και R έχουμε:

$$E^R = \frac{1}{\sqrt{2}} E_{in,L}^{cw} \cdot e^{-j\pi/2} + \frac{1}{\sqrt{2}} E_{in,L}^{ccw}$$

$$E^R = \frac{1}{2} \sqrt{0,3} E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi/2} + \frac{1}{2} \sqrt{0,3} E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi/2}$$

$$E^R = \sqrt{0,3} E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi/2}$$

και

$$E^T = \frac{1}{\sqrt{2}} E_{in,L}^{cw} + \frac{1}{\sqrt{2}} E_{in,L}^{ccw} \cdot e^{-j\pi/2}$$

$$E^T = \frac{1}{2} \sqrt{0,3} E_{in} e^{-j\omega t} e^{-j\beta L} + \frac{1}{2} \sqrt{0,3} E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi}$$

$$E^T = 0$$

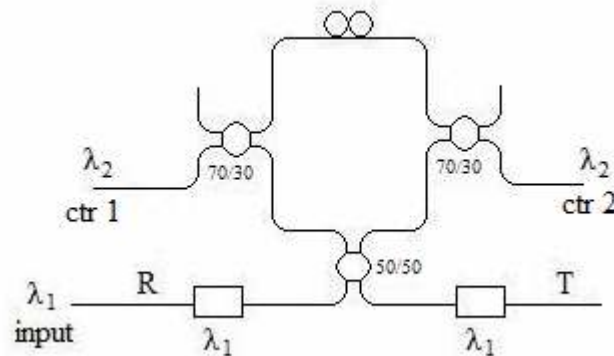
Δηλαδή στη θύρα εκπομπής T έχουμε έξοδο 0.

3) Αν έχουμε μόνο σήμα ελέγχου ενώ το σήμα εισόδου είναι 0, δηλαδή  $E_C = E_C \cdot e^{-j\omega_2 t}$  και  $E_{in} = 0$  ( $I_N=0$  και  $C=1$ ), τότε αφού στην έξοδο T έχουμε φίλτρο ως προς τη συχνότητα  $\omega_1$ , θα έχουμε έξοδο 0.

4) Αν  $E_{in} = 0$  και  $E_C = 0$  τότε και πάλι έχουμε έξοδο 0 αφού δεν υπάρχει καμία είσοδος.

### 2.1.2 Υλοποίηση λογικής πύλης Αποκλειστικού Ή (XOR) με το συμβολόμετρο Sagnac (NOLM)

Η διάταξη του συμβολομέτρου Sagnac που υλοποιεί την λογική πύλη XOR παρουσιάζεται στο σχήμα 2.1.2.1. Αποτελείται από τρεις συζεύκτες, ο ένας είναι 50/50 και οι άλλοι 70/30, από μια μη γραμμική ίνα και από φίλτρο με κεντρική συχνότητα αυτήν του σήματος εισόδου ( $\omega_1$ ).



Σχήμα 2.1.2.1 Υλοποίηση πύλης XOR με διάταξη Sagnac

Στην προηγούμενη περίπτωση για την υλοποίηση της λογικής πύλης AND χρησιμοποιήσαμε μόνο ένα σήμα ελέγχου. Αντίθετα εδώ χρειάζονται απαραίτητα δύο. Ακόμη η λογική πράξη πραγματοποιείται ανάμεσα στα δυο σήματα ελέγχου ctr1 και ctr2, ενώ η παλμοσειρά εισόδου input αποτελείται από συνεχόμενους άσους, πρόκειται δηλαδή για ένα σήμα ρολογιού. Στην περίπτωση που και τα δυο σήματα ελέγχου είναι λογικά "1" ή "0", συνδιαδιδόμενα αντίστοιχα με τους παλμούς του ρολογιού (cw και ccw) προκαλούν ίσες μεταβολές φάσης με αποτέλεσμα τη διάδοση του παλμού από την θύρα ανάκλασης. Διαφορετικά αν ένα από τα δύο σήματα ελέγχου είναι το λογικό "1" και το άλλο το "0" τότε η διαφορά φάσης μεταξύ των παλμών cw και ccw είναι  $\pi$  (όπως και στην πύλη and) με αποτέλεσμα τη διάδοση του παλμού στη θύρα μεταγωγής.

Ομοίως με προηγουμένως ακολουθεί ο πίνακας αλήθειας και μια πιο αναλυτική απόδειξη όσων προαναφέρθηκαν.

Παλμός εισόδου IN	Παλμός ελέγχου 1 Ctr1	Παλμός ελέγχου 2 Ctr2	Θύρα μεταγωγής T	Θύρα ανάκλασης R
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	0	1

**Πίνακας 2.1.2.1** Πίνακας αλήθειας του συμβολομέτρου sagnac για υλοποίηση πύλης XOR

Έχουμε τις ακόλουθες περιπτώσεις:

1) Έστω ότι έχουμε ένα σήμα εισόδου, input στη θύρα R:  $E_{in} = E_{in} \cdot e^{-j\omega t}$ , και δυο σήματα ελέγχου, ctr1 και ctr2 στις αντίστοιχες θύρες:  $E_{C1} = E_{C1} \cdot e^{-j\omega_2 t}$  και  $E_{C2} = E_{C2} \cdot e^{-j\omega_2 t}$  (δηλαδή ctr1=1 και ctr2=1).

Στην έξοδο του πρώτου συζεύκτη (50/50) θα έχουμε πάλι ένα ωρολογιακό και ένα ανθωρολογιακό παλμό:

$$E_{in}^{cw} = \frac{1}{\sqrt{2}} \cdot E_{in} e^{-j\omega t} \quad \text{και} \quad E_{in}^{ccw} = \frac{1}{\sqrt{2}} \cdot E_{in} e^{-j\omega t} e^{-j\pi/2}$$

Αφού έχουμε δύο παλμούς ελέγχου να εισέρχονται στη διάταξη,  $E_{C1}$  και  $E_{C2}$ , αυτό σημαίνει ότι και το ωρολογιακό και το ανθωρολογιακό σήμα θα υποστούν μη γραμμικές επιδράσεις λόγω ετεροδιαμόρφωσης. Έτσι μετά από τη διέλευση τους από την ίνα και τη συνάντηση με τους δύο συζεύκτες (70/30), οι παλμοί cw και ccw γίνονται:

$$E_{in,L}^{cw} = \frac{1}{\sqrt{2}} 0,3 \cdot E_{in} e^{-j\omega t} e^{-j(\beta L + \phi_{NL})} \quad \text{και} \quad E_{in,L}^{ccw} = \frac{1}{\sqrt{2}} 0,3 \cdot E_{in} e^{-j\omega t} e^{-j(\beta L + \phi_{NL})} e^{-j\pi/2}$$

Στην έξοδο στις θύρες T και R έχουμε:

$$E^R = \frac{1}{\sqrt{2}} E_{in,L}^{cw} \cdot e^{-j\pi/2} + \frac{1}{\sqrt{2}} E_{in,L}^{ccw}$$

$$E^R = \frac{1}{2} 0,3 E_{in} e^{-j\omega t} e^{-j(\beta L + \phi_{NL})} e^{-j\pi/2} + \frac{1}{2} 0,3 E_{in} e^{-j\omega t} e^{-j(\beta L + \phi_{NL})} e^{-j\pi/2}$$

$$E^R = 0,3 E_{in} e^{-j\omega t} e^{-j\beta L} e^{-j\pi/2}$$

και

$$E^T = \frac{1}{\sqrt{2}} E_{in,L}^{cw} + \frac{1}{\sqrt{2}} E_{in,L}^{ccw} \cdot e^{-j\pi/2}$$

$$E^T = \frac{1}{2} 0,3E_{in} e^{-j\omega_1 t} e^{-j(\beta L + \phi_{NL})} + \frac{1}{2} 0,3E_{in} e^{-j\omega_2 t} e^{-j(\beta L + \phi_{NL})} e^{-j\pi}$$

$$E^T = 0$$

Δηλαδή στη θύρα εκπομπής T έχουμε έξοδο 0.

2) Έστω ότι έχουμε μόνο έναν παλμό ελέγχου, ενώ ο άλλος είναι μηδενικός. Δηλαδή έχουμε:  $E_{in} = E_{in} \cdot e^{-j\omega_1 t}$  ο παλμός ρολογιού,  $E_{C1} = E_{C1} \cdot e^{-j\omega_2 t}$  και  $E_{C2} = 0$  (ή εναλλακτικά  $E_{C2} = E_{C2} \cdot e^{-j\omega_2 t}$  και  $E_{C1} = 0$ ).

Αυτή η περίπτωση είναι παρόμοια με την υλοποίηση της and πύλης όπου η λογική πράξη γίνεται μεταξύ του παλμού εισόδου  $E_{in}$  και του αντίστοιχου παλμού ελέγχου  $E_{C1}$  (ή  $E_{C2}$ ). Η διαδικασία είναι αντίστοιχη με αυτή που παρουσιάστηκε στην προηγούμενη ενότητα και έχει σαν αποτέλεσμα στη θύρα μεταγωγής T να εξέρχεται το λογικό "1", ενώ στη θύρα ανάκλασης R το "0".

3) Τέλος αν και οι δύο παλμοί ελέγχου είναι μηδενικοί, δηλαδή  $E_{C1} = 0$  και  $E_{C2} = 0$ , τα μη γραμμικά φαινόμενα δεν θα επηρεάσουν καθόλου τους παλμούς cw και ccw και άρα ο παλμός θα εξέλθει από τη θύρα ανάκλασης R, ενώ στη θύρα μεταγωγής T θα έχουμε έξοδο 0.

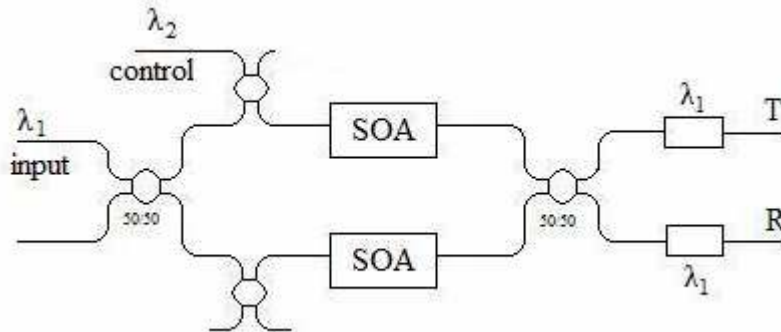
## 2.2 Συμβολόμετρο Mach-Zehnder (Mach-Zehnder Interferometer - MZI)

Το συμβολόμετρο Mach-Zehnder είναι ένας οπτικός διακόπτης ο οποίος προκειμένου να πετύχει την επιθυμητή στροφή φάσης χρησιμοποιεί ημιαγωγούς των οποίων η μη γραμμικότητα βασίζεται στο κέρδος. Πρόκειται για τους οπτικούς ενισχυτές ημιαγωγού (SOA) οι οποίοι με μήκος μικρότερο από 1mm μπορούν να πετύχουν στροφή φάσης  $\pi$  και απαιτώντας σημαντικά χαμηλότερη ενέργεια μεταγωγής.

### 2.2.1 Υλοποίηση λογικής πύλης ΚΑΙ (AND) με το συμβολόμετρο Mach-Zehnder

Η διάταξη του συμβολομέτρου Mach-Zehnder που υλοποιεί την λογική πύλη AND παρουσιάζεται στο σχήμα 2.2.1.1. Αποτελείται από τέσσερις συζεύκτες και δυο

ημιαγωγικούς ενισχυτές. Ο συζεύκτης προκαλεί διαφορά φάσης  $\pi/2$  μεταξύ των σημάτων που διέρχονται από τους δυο βραχίονες του.



Σχήμα 2.2.1.1 Υλοποίηση πύλης AND με διάταξη Mach-Zehnder

Όπως αναφέραμε έχουμε ένα σήμα εισόδου ( $E_{in}$ ) και ένα σήμα ελέγχου ( $E_c$ ). Το σήμα εισόδου εισέρχεται από την θύρα input και διαχωρίζεται σε δυο παλμούς ίσου πλάτους. Σε περίπτωση που έχουμε απουσία παλμού ελέγχου τα δύο σήματα που κυματοδηγούνται στους βραχίονες αποκτούν την ίδια επίδραση στους ενισχυτές και άρα την ίδια στροφή φάσης. Αυτό έχει σαν αποτέλεσμα μετά τον συζεύκτη εξόδου να έχουμε μετάδοση του σήματος από την θύρα ανάκλασης R. Σε αντίθετη περίπτωση ο παλμός εισόδου που συνδιαδίδεται με τον παλμό ελέγχου θα υποστεί διαφορετική στροφή φάσης από αυτόν που ταξιδεύει μόνος του. Αν η διαφορά μεταξύ αυτών των δύο φάσεων είναι ίση με  $\pi$  ακτίνια τότε στην έξοδο του συμβολομέτρου θα έχουμε διάδοση στην θύρα μεταγωγής T. Αυτή είναι εν συντομία η περιγραφή της λειτουργίας του συμβολομέτρου MZI ως πύλη and. Ακολουθεί ο πίνακας αλήθειας:

Παλμός εισόδου IN	Παλμός ελέγχου C	Θύρα μεταγωγής T	Θύρα ανάκλασης R
0	0	0	0
0	1	0	0
1	0	0	1
1	1	1	0

Πίνακας 2.2.1.1 Πίνακας αλήθειας του συμβολομέτρου MZI για υλοποίηση πύλης AND

Πιο αναλυτικά θεωρούμε ότι έχουμε το ακόλουθο σήμα εισόδου

$$E_m = E_{in} \cdot e^{-j\omega t}$$

Στην έξοδο του 1<sup>ου</sup> συζεύκτη το σήμα εισόδου  $E_{in}$  θα διαχωριστεί σε δυο σήματα, η ισχύς των οποίων θα είναι μισή από την αρχική είσοδο αφού έχουμε συζεύκτη 50/50. Δηλαδή θα έχουμε:

$$E_{in}^1 = \frac{1}{\sqrt{2}} \cdot E_{in} e^{-j\omega t} \quad \text{και} \quad E_{in}^2 = \frac{1}{\sqrt{2}} \cdot E_{in} e^{-j\omega t} e^{-j\pi/2}$$

Αφού τα σήματα αυτά περάσουν από τους δύο συζεύκτες και από τους ημιαγωγικούς ενισχυτές θα γίνουν:

$$E^1 = \frac{1}{2} \sqrt{G_1} E_{in} e^{-j\omega t} e^{-j\phi_1} \quad \text{και} \quad E^2 = \frac{1}{2} \sqrt{G_2} E_{in} e^{-j\omega t} e^{-j\pi/2} e^{-j\phi_2}$$

όπου  $G_1, G_2$  τα κέρδη ισχύος και  $\phi_1, \phi_2$  οι στροφές φάσης που εισάγονται εξαιτίας των οπτικών ενισχυτών.

Μετά τον συζεύκτη εξόδου έχουμε:

Στη θύρα ανάκλασης R:

$$\begin{aligned} E^R &= \frac{1}{\sqrt{2}} E^1 \cdot e^{-j\pi/2} + \frac{1}{\sqrt{2}} E^2 \\ E^R &= \frac{1}{2\sqrt{2}} \sqrt{G_1} E_{in} e^{-j\omega t} e^{-j\phi_1} e^{-j\pi/2} + \frac{1}{2\sqrt{2}} \sqrt{G_2} E_{in} e^{-j\omega t} e^{-j\phi_2} e^{-j\pi/2} \\ E^R &= \frac{1}{2\sqrt{2}} E_{in} e^{-j(\omega t + \pi/2)} \left[ \sqrt{G_1} e^{-j\phi_1} + \sqrt{G_2} e^{-j\phi_2} \right] \\ E^R &= \frac{1}{2\sqrt{2}} E_{in} e^{-j(\omega t + \pi/2)} \sqrt{G_1} e^{-j\phi_1} \left[ 1 + \frac{\sqrt{G_2}}{\sqrt{G_1}} e^{-j(\phi_2 - \phi_1)} \right] \end{aligned}$$

Στη θύρα μεταγωγής T:

$$\begin{aligned} E^T &= \frac{1}{\sqrt{2}} E^1 + \frac{1}{\sqrt{2}} E^2 \cdot e^{-j\pi/2} \\ E^T &= \frac{1}{2\sqrt{2}} \sqrt{G_1} E_{in} e^{-j\omega t} e^{-j\phi_1} + \frac{1}{2\sqrt{2}} \sqrt{G_2} E_{in} e^{-j\omega t} e^{-j\pi} e^{-j\phi_2} \\ E^T &= \frac{1}{2\sqrt{2}} E_{in} e^{-j\omega t} \left[ \sqrt{G_1} e^{-j\phi_1} + \sqrt{G_2} e^{-j\phi_2} e^{-j\pi} \right] \\ E^T &= \frac{1}{2\sqrt{2}} E_{in} e^{-j\omega t} \left[ \sqrt{G_1} e^{-j\phi_1} - \sqrt{G_2} e^{-j\phi_2} \right] \\ E^T &= \frac{1}{2\sqrt{2}} E_{in} e^{-j\omega t} \sqrt{G_1} e^{-j\phi_1} \left[ 1 - \frac{\sqrt{G_2}}{\sqrt{G_1}} e^{-j(\phi_2 - \phi_1)} \right] \end{aligned}$$

Παρατηρούμε ότι οι παλμοί των θυρών εξόδου εξαρτώνται από τη διαφορά φάσης  $\Delta\varphi = \varphi_2 - \varphi_1$ .

Έχουμε τις ακόλουθες περιπτώσεις:

1) Έστω ότι έχουμε το σήμα εισόδου  $E_{in}$  και ένα σήμα ελέγχου  $E_C = E_C \cdot e^{-j\omega_2 t}$ . Δηλαδή  $IN=1$  και  $C=1$ . Στην περίπτωση αυτή θα έχουμε συνδιάδοση του παλμού ελέγχου με έναν από τους δύο παλμούς εισόδου. Αυτό προκαλεί διαφορετικά κέρδη και φάσεις. Θεωρώντας ότι  $\Delta\varphi = \pi$ , στις δύο θύρες εξόδου θα έχουμε τους παλμούς:

$$E^R = \frac{1}{2\sqrt{2}} E_{in} e^{-j(\omega_1 t + \pi/2)} \sqrt{G_1} e^{-j\varphi_1} \left[ 1 - \frac{\sqrt{G_2}}{\sqrt{G_1}} \right] \text{ και } E^T = \frac{1}{2\sqrt{2}} E_{in} e^{-j\omega_1 t} \sqrt{G_1} e^{-j\varphi_1} \left[ 1 + \frac{\sqrt{G_2}}{\sqrt{G_1}} \right]$$

Υπάρχει δηλαδή μια ελαχιστοποίηση του παλμού στη θύρα ανάκλασης και μια μεγιστοποίηση στη θύρα μεταγωγής. Για τον πλήρη μηδενισμό του παλμού ανάκλασης απαιτείται οι δύο τιμές κέρδους να είναι ίσες, κάτι το οποίο δεν εφικτό εφόσον ισχύουν διαφορετικές συνθήκες διάδοσης για τους δυο παλμούς εισόδου  $E_{in}^1$  και  $E_{in}^2$ .

2) Έστω ότι έχουμε μόνο σήμα εισόδου ενώ το σήμα ελέγχου είναι 0. Δηλαδή  $E_C = 0$  και  $E_{in} = E_{in} \cdot e^{-j\omega_1 t}$  ( $IN=1$  και  $C=0$ ).

Σε αυτή την περίπτωση τα οπτικά σήματα στους δύο βραχίονες υφίστανται την ίδια επίδραση από τους ενισχυτές και άρα την ίδια ενίσχυση και στροφή φάσης. Δηλαδή  $G_1 = G_2 = G$  και  $\varphi_1 = \varphi_2 \rightarrow \Delta\varphi = 0$ . Άρα μετά τον συζεύκτη εξόδου θα έχουμε:

Στη θύρα ανάκλασης R:

$$E^R = \frac{1}{2\sqrt{2}} E_{in} e^{-j(\omega_1 t + \pi/2)} \sqrt{G_1} e^{-j\varphi_1} \left[ 1 + \frac{\sqrt{G_2}}{\sqrt{G_1}} e^{-j(\varphi_2 - \varphi_1)} \right] \xrightarrow{\Delta\varphi=0, G_1=G_2}$$

$$E^R = \frac{1}{2\sqrt{2}} E_{in} e^{-j(\omega_1 t + \pi/2)} \sqrt{G} e^{-j\varphi_1} \left[ 1 + \frac{\sqrt{G}}{\sqrt{G}} \right]$$

$$E^R = \frac{1}{\sqrt{2}} E_{in} e^{-j(\omega_1 t + \pi/2)} \sqrt{G} e^{-j\varphi_1}$$

Στη θύρα μεταγωγής T:

$$E^T = \frac{1}{2\sqrt{2}} E_{in} e^{-j\omega_1 t} \sqrt{G_1} e^{-j\varphi_1} \left[ 1 - \frac{\sqrt{G_2}}{\sqrt{G_1}} e^{-j(\varphi_2 - \varphi_1)} \right] \xrightarrow{\Delta\varphi=0, G_1=G_2}$$

$$E^T = \frac{1}{2\sqrt{2}} E_{in} e^{-j\omega_1 t} \sqrt{G} e^{-j\varphi_1} \left[ 1 - \frac{\sqrt{G}}{\sqrt{G}} \right]$$

$$E^T = 0$$

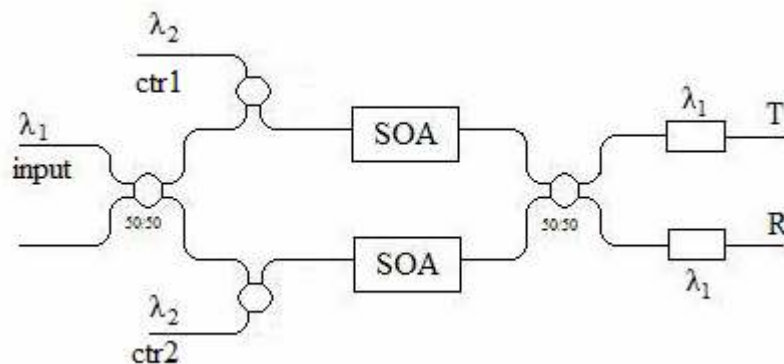
Δηλαδή στη θύρα εκπομπής T έχουμε έξοδο 0.

3) Αν έχουμε μόνο σήμα ελέγχου ενώ το σήμα εισόδου είναι 0, δηλαδή  $E_C = E_C \cdot e^{-j\omega_2 t}$  και  $E_{in} = 0$  ( $I_N=0$  και  $C=1$ ), τότε αφού στην έξοδο μεταγωγής T έχουμε φίλτρο ως προς την συχνότητα  $\omega_1$ , θα έχουμε έξοδο 0.

4) Αν  $E_{in} = 0$  και  $E_C = 0$  τότε και πάλι έχουμε έξοδο 0 αφού δεν υπάρχει καμία είσοδος.

### 2.2.2 Υλοποίηση λογικής πύλης Αποκλειστικό Ή (XOR) με το συμβολόμετρο Mach-Zehnder

Η διάταξη του συμβολομέτρου Mach-Zehnder που υλοποιεί την λογική πύλη XOR παρουσιάζεται στο σχήμα 2.2.2.1. Αυτή τη φορά έχουμε δύο σήματα ελέγχου, ενώ η λογική πράξη δεν υλοποιείται πλέον ανάμεσα στο σήμα εισόδου και το σήμα ελέγχου αλλά μεταξύ των δύο σημάτων ελέγχου. Το σήμα εισόδου αποτελείται μόνο από συνεχόμενους άσσους, πρόκειται δηλαδή για έναν παλμό ρολογιού.



Σχήμα 2.2.2.1 Υλοποίηση πύλης XOR με διάταξη Mach-Zehnder

Όταν και οι δύο παλμοί ελέγχου έχουν την ίδια λογική τιμή δηλαδή "1" ή "0" τότε η μεταβολή της φάσης που προκαλείται στους συνδιαδιδόμενους παλμούς εισόδου είναι ίδια, επομένως έχουμε έξοδο στη θύρα ανάκλασης. Αντίθετα όταν οι παλμοί ελέγχου έχουν διαφορετικές τιμές η διαφορά φάσης μεταξύ των παλμών εισόδου είναι  $\pi$  (όπως και στην πύλη and) με αποτέλεσμα τη διάδοση του παλμού στη θύρα μεταγωγής. Ακολουθεί ο πίνακας αλήθειας:



Παλμός εισόδου IN	Παλμός ελέγχου 1 Ctr1	Παλμός ελέγχου 2 Ctr2	Θύρα μεταγωγής T	Θύρα ανάκλασης R
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	0	1

**Πίνακας 2.2.2.1** Πίνακας αλήθειας του συμβολομέτρου MZI για υλοποίηση πύλης XOR

Ακολουθώντας την ίδια διαδικασία με την πύλη AND προκύπτει ότι έχοντας μια είσοδο της μορφής  $E_{in} = E_{in} \cdot e^{-j\omega t}$  θα έχουμε στις θύρες ανάκλασης και μεταγωγής τις ακόλουθες εξόδους:

$$E^R = \frac{1}{2\sqrt{2}} E_{in} e^{-j(\omega t + \pi/2)} \sqrt{G_1} e^{-j\phi_1} \left[ 1 + \frac{\sqrt{G_2}}{\sqrt{G_1}} e^{-j(\phi_2 - \phi_1)} \right]$$

και

$$E^T = \frac{1}{2\sqrt{2}} E_{in} e^{-j\omega t} \sqrt{G_1} e^{-j\phi_1} \left[ 1 - \frac{\sqrt{G_2}}{\sqrt{G_1}} e^{-j(\phi_2 - \phi_1)} \right]$$

Αναλυτικά για κάθε μια περίπτωση ισχύει:

**1)** Έστω ότι έχουμε ένα σήμα εισόδου, input  $E_{in} = E_{in} \cdot e^{-j\omega t}$  και δύο σήματα ελέγχου:  $E_{C1} = E_{C1} \cdot e^{-j\omega_2 t}$  και  $E_{C2} = E_{C2} \cdot e^{-j\omega_2 t}$  (δηλαδή ctr1=1 και ctr2=1).

Όπως εξηγήσαμε και πιο πάνω σε αυτή την περίπτωση θα ισχύει  $\Delta\phi = 0$ . Επομένως το μεγαλύτερο μέρος της ισχύος θα εξέρχεται από τη θύρα ανάκλασης R, ενώ από τη θύρα εκπομπής T θα έχουμε σχεδόν μηδενική έξοδο.

**2)** Έστω ότι έχουμε μόνο έναν παλμό ελέγχου, ενώ ο άλλος είναι μηδενικός. Δηλαδή έχουμε:  $E_{in} = E_{in} \cdot e^{-j\omega t}$  ο παλμός ρολογιού,  $E_{C1} = E_{C1} \cdot e^{-j\omega_2 t}$  και  $E_{C2} = 0$  (ή εναλλακτικά  $E_{C2} = E_{C2} \cdot e^{-j\omega_2 t}$  και  $E_{C1} = 0$ ).

Πρόκειται για την ίδια περίπτωση με αυτή της πύλης and όπου η είσοδος και ο παλμός ελέγχου έχουν τη λογική τιμή του "1" και άρα έχουμε ως έξοδο θύρα μεταγωγής T "1".

**3)** Τέλος αν και οι δύο παλμοί ελέγχου είναι μηδενικοί, δηλαδή  $E_{C1} = 0$  και  $E_{C2} = 0$ , οι ημιαγωγικοί ενισχυτές θα επηρεάσουν το ίδιο ως προς τη φάση και την ενίσχυση τους διερχόμενους παλμούς και άρα θα έχουμε διάδοση του παλμού από την θύρα ανάκλασης R.

## 2.3 Μοντελοποίηση του συμβολομέτρου Sagnac ως λογική πύλη AND και XOR με χρήση του προσομοιωτικού προγράμματος VPI

Στην ενότητα αυτή θα ασχοληθούμε με την προσομοίωση των λογικών πυλών AND και XOR με χρήση του συμβολομέτρου sagnac. Η προσομοίωση αυτή γίνεται με την βοήθεια του υπολογιστικού προγράμματος VPI Transmission maker.

Στη διαδικασία της προσομοίωσης χρησιμοποιήθηκε ένα μεγάλης μη γραμμικότητας. Ο συντελεστής μη γραμμικότητας  $\gamma$  για μια απλή ίνα SMF είναι ίσος με  $1,3 W^{-1}km^{-1}$ . Στην ίνα υψηλής μη γραμμικότητας έχουμε  $\gamma_{HNL F} = 10.5 W^{-1}km^{-1}$ .

Γνωρίζουμε ότι  $\gamma = \frac{n_2 \omega_0}{c A_{eff}}$ , όπου  $n_2$  ο δείκτης διάθλασης της ίνας,  $A_{eff}$  η διατομή του πυρήνα,  $\omega_0$  η συχνότητα εκπομπής και  $c$  η ταχύτητα του φωτός. Επομένως προκειμένου να δώσουμε στον συντελεστή  $\gamma$  την επιθυμητή τιμή αρκεί να ρυθμίσουμε ανάλογα τις παραμέτρους  $n_2$  και  $A_{eff}$ . Στην ίνα που χρησιμοποιήθηκε έχουμε τα ακόλουθα χαρακτηριστικά:

- Length = 240m
- Dispersion =  $1,5 \cdot 10^{-6} \frac{s}{m^2}$
- Nonlinear Index ( $n_2$ ) =  $21 \cdot 10^{-20} \frac{m^2}{W}$
- Core Area =  $80 \cdot 10^{-12} m^2$

Ο ρυθμός εκπομπής είναι στα 40Gbps.

### 2.3.1 Προσομοίωση λογικής πύλης AND

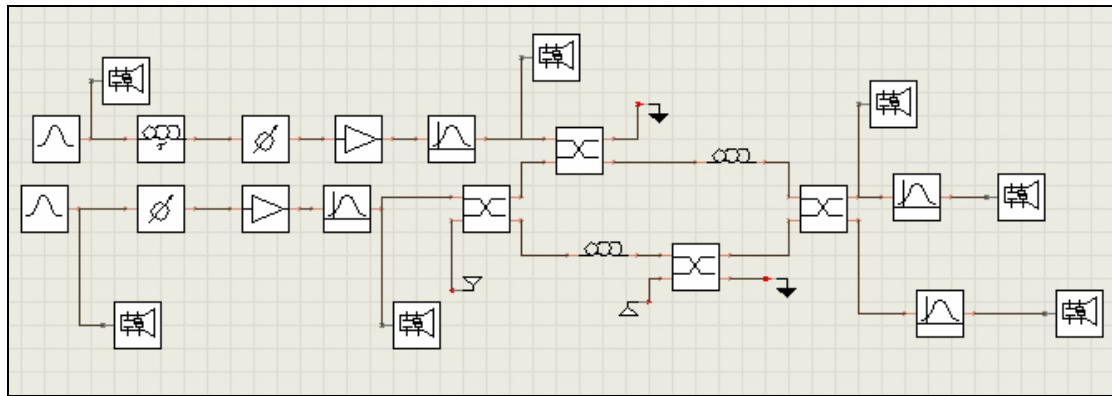
Η διάταξη που χρησιμοποιήθηκε φαίνεται στην σχήμα 2.3.1.1. Αποτελείται από ένα σήμα εισόδου συχνότητας  $\omega_0 = 193,1 \text{THz}$  και ισχύς 10mW και από ένα σήμα ελέγχου συχνότητας 193,9THz. Και στα δύο σήματα έχουμε εισάγει θόρυβο προκειμένου να εξάγουμε αποτελέσματα τα οποία είναι πιο ρεαλιστικά, ενώ στο σήμα ελέγχου εισάγουμε επίσης και καθυστέρηση (λόγω του φαινομένου της διασποράς). Στις δύο εξόδους της διάταξης switched (T) και unswitched (R) έχουμε τοποθετήσει φίλτρα τα οποία έχουν κεντρική συχνότητα 193,1THz.

Όπως έχουμε αναφέρει το σήμα ελέγχου έχει αρκετά μεγάλη ισχύ, τέτοια ώστε μέσω του φαινομένου της ετεροδιαμόρφωσης φάσης να επιτευχθεί η επιθυμητή

στροφή φάσης  $\pi$  στο σήμα εισόδου. Η μη γραμμική στροφή φάσης που εισάγεται δίνεται από τον τύπο:

$$\varphi_{NL} = 2 \cdot \gamma \cdot P_{peak} \cdot L$$

όπου  $L$  το μήκος της ίνας και  $P_{peak}$  η ισχύς κορυφής του control παλμού. Λόγω του ότι στην ίνα έχουμε ορισμένες απώλειες, οι οποίες δεν πρέπει να αμεληθούν, το μήκος της ίνας  $L$  αντικαθίσταται από τον παράγοντα μήκους  $L_{eff} = \frac{1 - \exp(-az)}{a}$ , όπου  $a$  είναι ο συντελεστής εξασθένησης που ισούται με 0,45 dB/km.



Σχήμα 2.3.1.1 Διάταξη προσομοίωσης λογικής πύλης AND

Για να βρούμε το  $L_{eff}$  θέλουμε το συντελεστής εξασθένησης  $a$  σε κανονικές μονάδες και όχι σε dB. Έτσι έχουμε:

$$a = 0,45 \text{ dB / km} \Rightarrow 10 \log \frac{P_{out}}{P_{in}} = -0,45 \Rightarrow P_{out} = P_{in} \cdot 10^{-0,045} \quad (I)$$

$$\text{Επίσης } P_{out} = P_{in} e^{-a \cdot 1000m} \quad (II)$$

$$\text{Από (I) και (II) έχουμε: } P_{in} \cdot 10^{-0,045} = P_{in} e^{-a \cdot 1000m} \Rightarrow e^{-a \cdot 1000} = 0,9016 \Rightarrow a = 1,036 \cdot 10^{-4}$$

Αντικαθιστώντας βρίσκουμε ότι  $L_{eff} = 237\text{m}$ .

Επίσης για τις τιμές των παραμέτρων της ίνας που προαναφέρθηκαν ο συντελεστής μη γραμμικότητας  $\gamma$  γίνεται:

$$\gamma = \frac{n_2 \omega_j}{c A_{eff}} = \frac{n_2 2\pi}{\lambda_j A_{eff}} = \frac{21 \cdot 10^{-20} \text{ m}^2 / \text{W} \cdot 2\pi}{1552,52 \cdot 10^{-9} \text{ m} \cdot 80 \cdot 10^{-12} \text{ m}^2} \Rightarrow$$

$$\gamma = 10,6 \text{ km}^{-1} \text{ W}^{-1}$$

Η τιμή αυτή είναι πολύ κοντά στην επιθυμητή που είναι  $10,5 \text{ W}^{-1} \text{ km}^{-1}$ .

Ιδανικά λοιπόν για να πετύχουμε στροφή φάσης ίση με  $\pi$ , η ισχύς κορυφής του

$$\text{παλμού ελέγχου πρέπει να είναι: } P_{peak} = \frac{\pi}{2 \cdot \gamma \cdot L_{eff}} \Rightarrow P_{peak} = 0,625 \text{ W} \quad \text{ή} \quad 625 \text{ mW}$$

Δεδομένου όμως ότι ο παλμός ελέγχου περνάει πρώτα από έναν συζεύκτη 70/30, δηλαδή μόνο το 70% της ισχύς του κυματοδηγείται στην ίνα ενώ το υπόλοιπο χάνεται, συμπερνούμε ότι η αρχική ισχύς του παλμού πρέπει να είναι  $\frac{625mW}{0,7} = 893mW \approx 900mW$ .

Επίσης λόγω του συντελεστή διασποράς  $D = 1,5 \cdot 10^{-6} \frac{s}{m^2}$  οι δυο παλμοί (ελέγχου και εισόδου) ταξιδεύουν με διαφορετικές ταχύτητες μέσα στην ίνα, κάτι το οποίο πρέπει να λάβουμε υπόψη μας καθώς το σήμα ελέγχου πρέπει να συγχρονίζεται με το σήμα εισόδου έτσι ώστε οι παλμοί του πρώτου να επικαλύπτουν τους δεύτερους. Η σχέση της σχετικής καθυστέρησης άφιξης μεταξύ της πιο αργής και και πιο γρήγορης συχνότητας μετά από τη διέλευση από ίνα συνολικού μήκους L είναι:

$$\Delta T = L \cdot D \cdot \Delta \lambda$$

Αφού  $D > 0$  έχουμε ανώμαλη διασπορά όπου οι υψηλές συχνότητες ταξιδεύουν πιο γρήγορα από τις χαμηλές. Ο control παλμός δηλαδή θα ταξιδεύει πιο γρήγορα από τον παλμό εισόδου και για αυτό τοποθετούμε στην είσοδο του παλμού ελέγχου την καθυστέρηση.

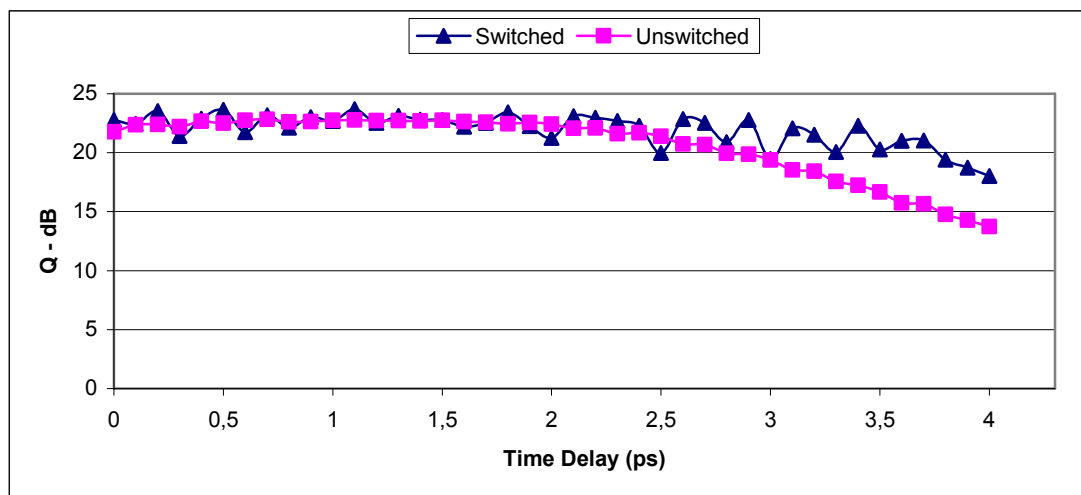
Ξέρουμε ότι για  $\omega_1 = 193,1THz \Rightarrow \lambda_1 = 1552,52nm$  και για  $\omega_2 = 193,9THz \Rightarrow \lambda_2 = 1546,1nm$ . Οπότε  $\Delta \lambda = 6,42 \text{ nm}$ .

Τελικά  $\Delta T = 2,3ps$ . Η καθυστέρηση ωστόσο που βάζουμε στον παλμό ελέγχου είναι η ίση με  $\Delta T/2 = 1,15ps$  καθώς θέλουμε ο παλμός ελέγχου να ταυτίζεται ακριβώς με τον παλμό εισόδου στη μέση της ίνας.

Στη συνέχεια ακολουθεί μια μελέτη των όσων προαναφέρθηκαν. Πιο συγκεκριμένα μεταβάλλουμε την τιμή των παραμέτρων: ισχύς κορυφής του παλμού ελέγχου ( $P_{peak}$ ), χρόνος καθυστέρησης (time delay) και εύρος του παλμού ελέγχου (fwhm) και για κάθε μια τιμή υπολογίζουμε τον παράγοντα ποιότητας Q της εξόδου, ο οποίος και θα μας φανερώσει τη βέλτιστη τιμή. Ο παράγοντας Q δίνεται από τη σχέση  $Q = \frac{\mu_1 - \mu_0}{\sigma_1 + \sigma_0}$ , όπου  $\mu_{0,1}$  οι μέσες τιμές των δειγμάτων του λογικού 1 και 0 και  $\sigma_{0,1}$  οι αντίστοιχες διασπορές. Έτσι όσο μεγαλύτερο Q έχουμε τόσο καλύτερη είναι η ποιότητα του σήματος. Να σημειώσουμε επίσης ότι η μέτρηση για το Q έχουμε ορίσει να γίνεται στο κέντρο των παλμών.

➤ Μεταβολή του χρόνου καθυστέρησης

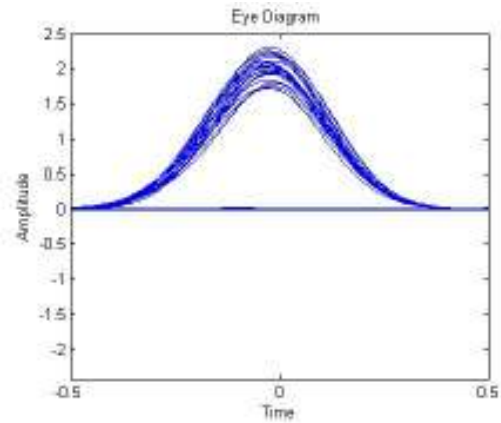
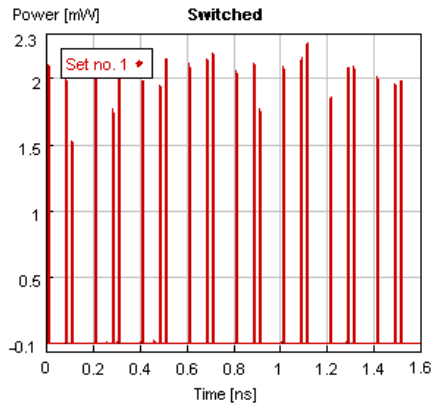
Η μεταβολή του χρόνου καθυστέρησης που εισάγουμε στον παλμό ελέγχου κυμαίνεται από 0 έως 4 ps. Σύμφωνα με τα αποτελέσματα που προέκυψαν από την προσομοίωση έχουμε το ακόλουθο σχεδιάγραμμα 2.3.1.2



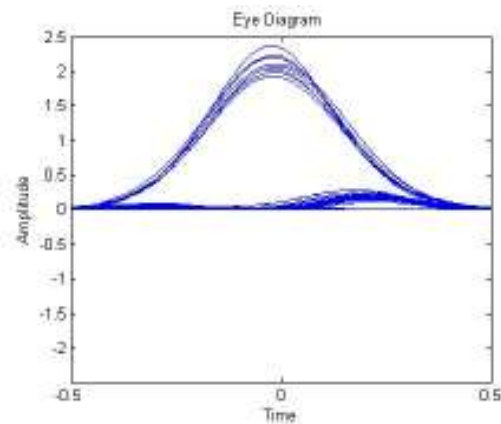
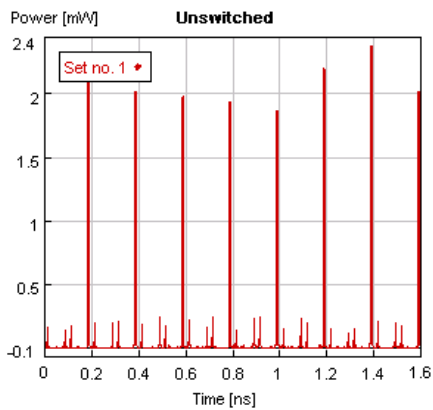
Σχήμα 2.3.1.2 Γραφική παράσταση Q – Delay για την πύλη AND

Παρατηρούμε ότι υπάρχει μια σταδιακή πτώση του παράγοντα Q καθώς αυξάνεται η τιμή της καθυστέρησης. Αυτό είναι κάτι λογικό αφού όσο αυξάνεται ο χρόνος της καθυστέρησης τόσο πιο δύσκολο είναι να συγχρονιστούν ο παλμός ελέγχου με τον παλμό εισόδου και άρα να επιτευχθεί επαρκής μεταγωγή. Ωστόσο για το διάστημα από 0 έως 2 ps δεν παρατηρούμε να υπάρχει κάποιο βέλτιστο σημείο όπως θεωρητικά θα περιμέναμε. Παρατηρώντας όμως τα διαγράμματα ματιού από ορισμένες πιο ενδεικτικές τιμές του χρόνου καθυστέρησης, βλέπουμε ότι υπάρχει πραγματικά βέλτιστο σημείο.

Για  $t = 0,3\text{ps}$  στη switched θύρα έχουμε  $Q = 21,425\text{ dB}$  και στην unswitched θύρα έχουμε  $Q = 22,205\text{ dB}$



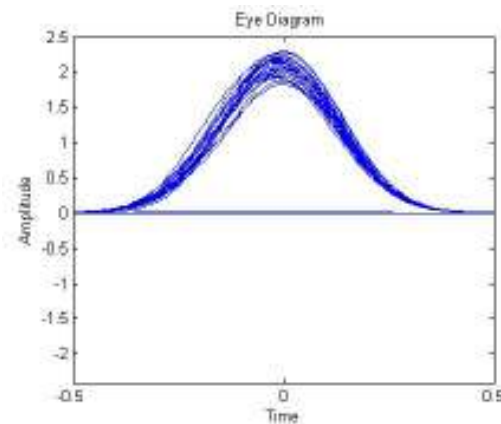
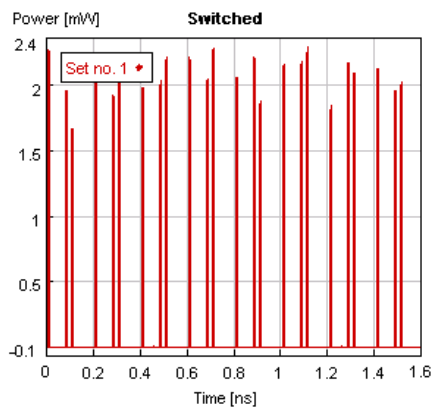
(α)



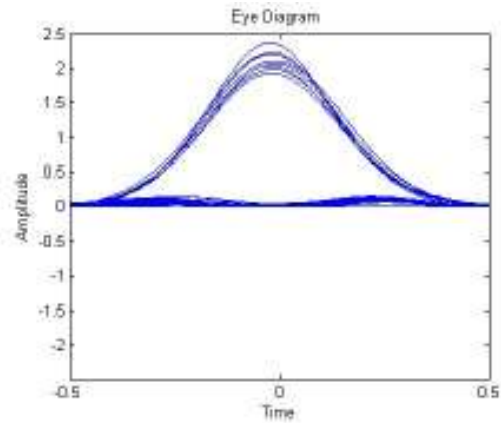
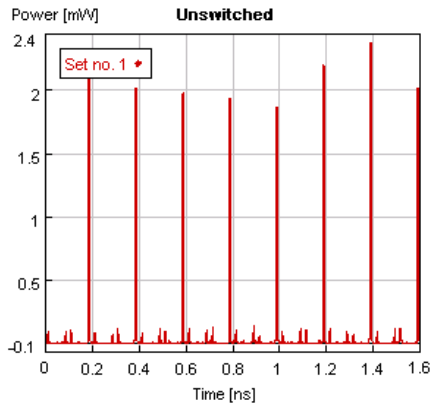
(β)

**Σχήμα 2.3.1.3** (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για  $t = 0,3$  ps, (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για  $t = 0,3$  ps

Για  $t = 1,1$ ps στη switched θύρα έχουμε  $Q = 23,699$  dB και στην unswitched θύρα έχουμε  $Q = 22,773$  dB



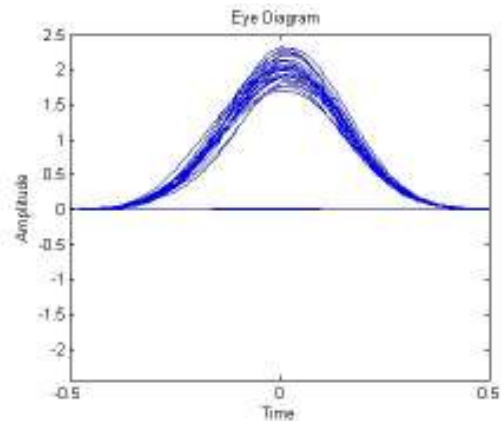
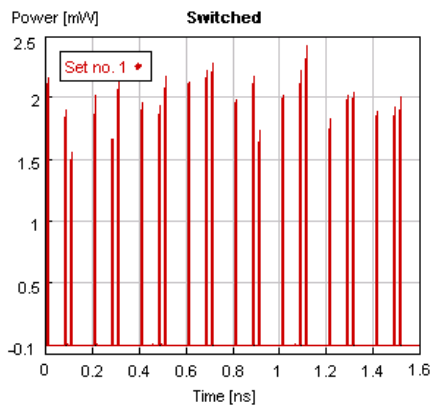
(α)



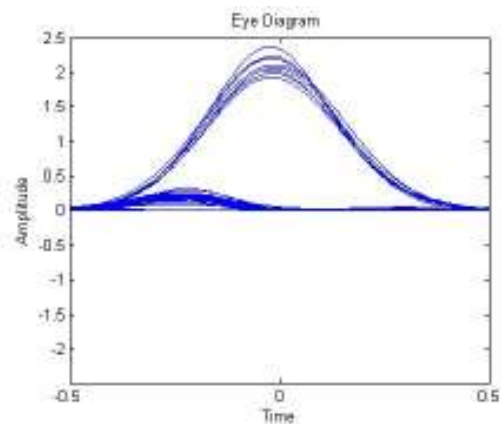
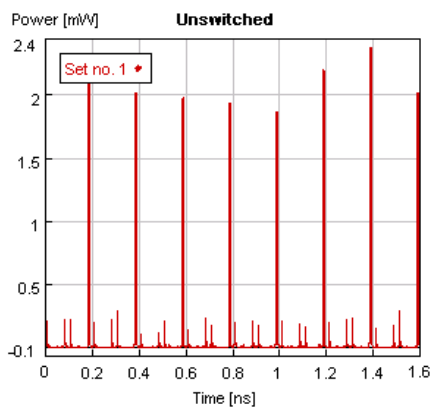
(β)

**Σχήμα 2.3.1.4** (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για  $t = 1,1$  ps, (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για  $t = 1,1$  ps

Τέλος για  $t = 2$  ps στη switched θύρα έχουμε  $Q = 21,244$  dB και στην unswitched κανάλι  $Q = 22,411$  dB



(α)



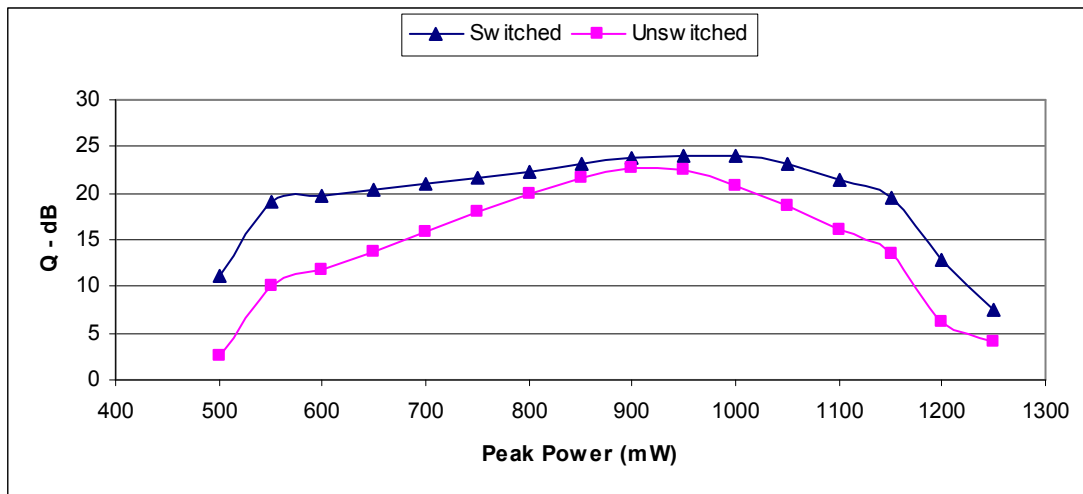
(β)

**Σχήμα 2.3.1.5** (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για  $t = 2$  ps, (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για  $t = 2$  ps

Βλέπουμε ότι παρόλο που και στις τρεις τιμές καθυστέρησης ο παράγοντας Q έχει σχετικά υψηλή τιμή, μόνο για  $t = 1,1ps$  (και για τις κοντινές τιμές αυτού) πετυχαίνουμε το βέλτιστο αποτέλεσμα. Η αστοχία αυτή του Q οφείλεται στο γεγονός ότι όπως αναφέραμε η μέτρηση γίνεται στο κέντρο του παλμού, όπου έχουμε σχεδόν πάντα ένα καλό αποτέλεσμα. Η διαφορά που προκαλείται από την μεταβολή του χρόνου καθυστέρησης φαίνεται όμως πιο πολύ στις άκρες των παλμών όπου πετυχαίνεται ομολοποίηση του λογικού παλμού 0, ειδικά στη θύρα ανάκλασης (unswitched). Τα παραπάνω έρχονται σε συμφωνία με όσα αναφέραμε στο θεωρητικό κομμάτι, όπου θέλαμε για την ακριβή ταύτιση των παλμών  $t_{opt} = 1,15ps$ .

➤ Μεταβολή της ισχύος κορυφής:

Μεταβάλλουμε την ισχύ κορυφής του παλμού ελέγχου από τα 500 έως τα 1250 mW. Σύμφωνα με τα αποτελέσματα της προσομοίωσης έχουμε το ακόλουθο διάγραμμα.



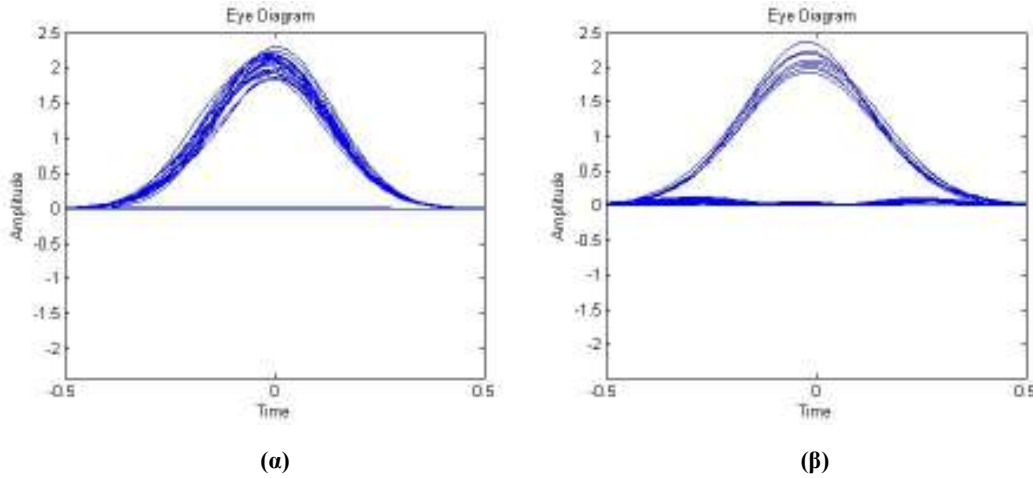
Σχήμα 2.3.1.6 Γραφική παράσταση Q – Peak Power για την πύλη AND

Από το σχήμα 2.3.1.6 παρατηρούμε ότι έχουμε το βέλτιστο αποτέλεσμα μεταγωγής για ισχύ της τάξεως των 900mW. Αυτό έρχεται σε πλήρη συμφωνία με ό,τι αναμέναμε με βάση τους θεωρητικούς υπολογισμούς.

Ακολουθούν και τα διαγράμματα ματιού για ορισμένες χαρακτηριστικές τιμές της ισχύος κορυφής.

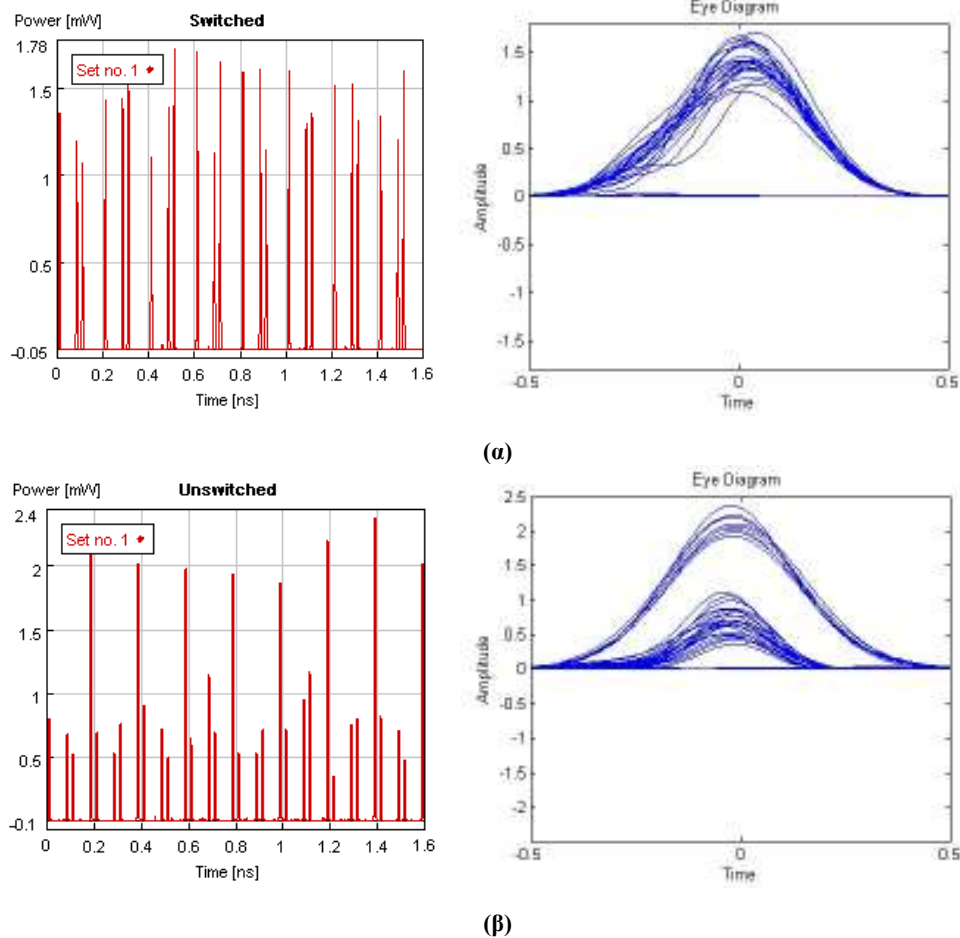


Για peak power = 900mW στη switched θύρα έχουμε  $Q = 23,699$  dB και στην unswitched θύρα  $Q = 22,773$  dB



Σχήμα 2.3.1.7 (α) Σχεδιάγραμμα ματιού στη switched θύρα για power = 900mW, (β) Σχεδιάγραμμα ματιού στην unswitched θύρα για power = 900mW

Για peak power = 1200mW στη switched θύρα έχουμε  $Q = 17,273$  dB και στην unswitched θύρα  $Q = 10,914$  dB

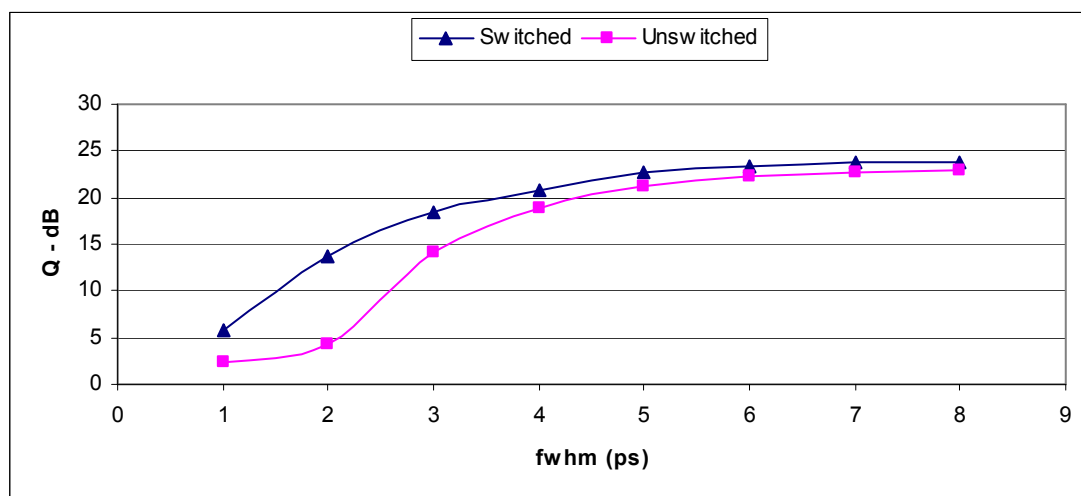


Σχήμα 2.3.1.8 (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για power = 1200mW, (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για power = 1200mW

Παρατηρούμε ότι για ισχύ μεγαλύτερη των 900mW έχουμε χειροτέρευση των παλμών στις εξόδους και ιδιαίτερα στην θύρα ανάκλασης όπου το λογικό 0 αρχίζει να έχει υψηλή μέση τιμή με αποτέλεσμα να αυξάνεται σημαντικά η πιθανότητα λάθους μεταξύ του "0" και "1".

➤ Μεταβολή του εύρους του παλμού (fwhm):

Για να επιτευχθεί σωστά η μεταγωγή των παλμών από την πύλη AND, δεν αρκεί μονάχα να έχουν οι παλμοί ελέγχου επαρκώς μεγάλη ισχύ. Είναι εξίσου απαραίτητο προκειμένου να επικαλύπτονται οι παλμοί της εισόδου, οι control παλμοί να έχουν και μεγαλύτερο εύρος. Οι παλμοί εισόδου έχουν εύρος ημίσειας ισχύος (fwhm) στα 4ps. Το εύρος των παλμών ελέγχου μεταβάλεται από 1 έως 8ps. Το εύρος όμως που ορίζεται δε θα πρέπει να είναι μεγαλύτερο από κάποιο όριο γιατί διαφορετικά θα αρχίσουν να επικαλύπτονται οι παλμοί ελέγχου μεταξύ τους. Από τις προσομοιώσεις προκύπτει το ακόλουθο διάγραμμα.

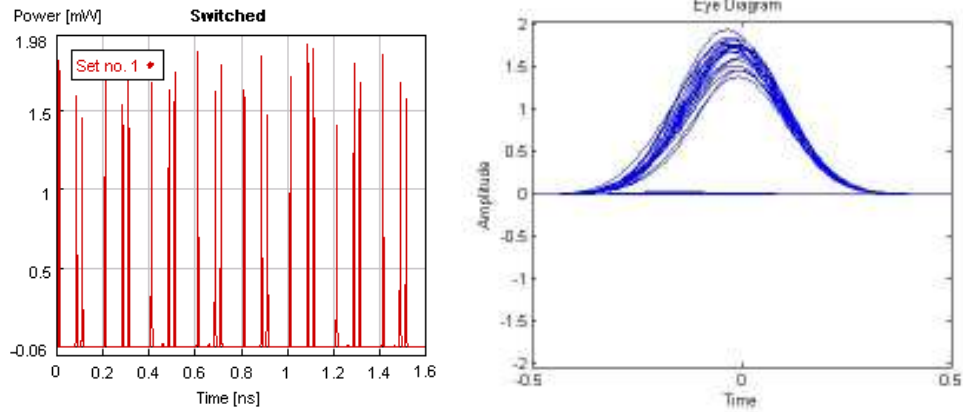


Σχήμα 2.3.1.9 Γραφική παράσταση Q – fwhm για την πύλη AND

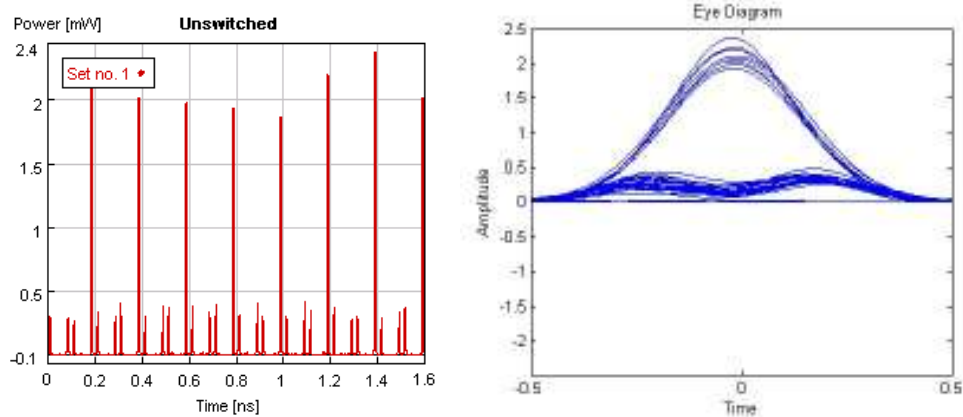
Παρατηρούμε ότι όσο αυξάνεται το εύρος των παλμών ελέγχου τόσο καλύτερη απόδοση έχουμε. Ωστόσο μετά την τιμή των 7ps παρατηρείται ένας κορεσμός.

Ακολουθούν και τα διαγράμματα ματιού.

Για fwhm = 4ps στη switched θύρα έχουμε Q = 20,691 dB και στην unswitched θύρα Q = 18,806 dB



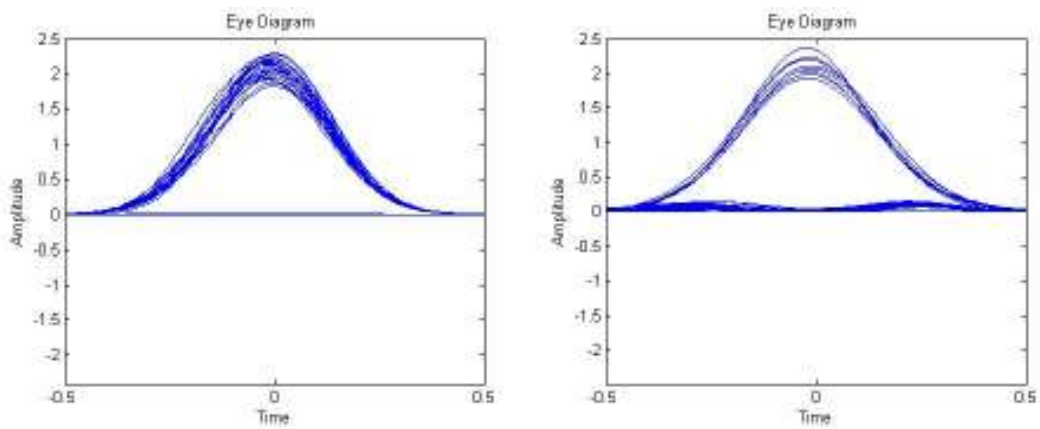
(α)



(β)

Σχήμα 2.3.1.10 (α) Σχεδιάγραμμα ματιού στη switched θύρα για  $f_{whm} = 4ps$ , (β) Σχεδιάγραμμα ματιού στην unswitched θύρα για  $f_{whm} = 4ps$

Για  $f_{whm} = 7ps$  στη switched θύρα έχουμε  $Q = 23,699$  dB και στην unswitched θύρα  $Q = 22,773$  dB



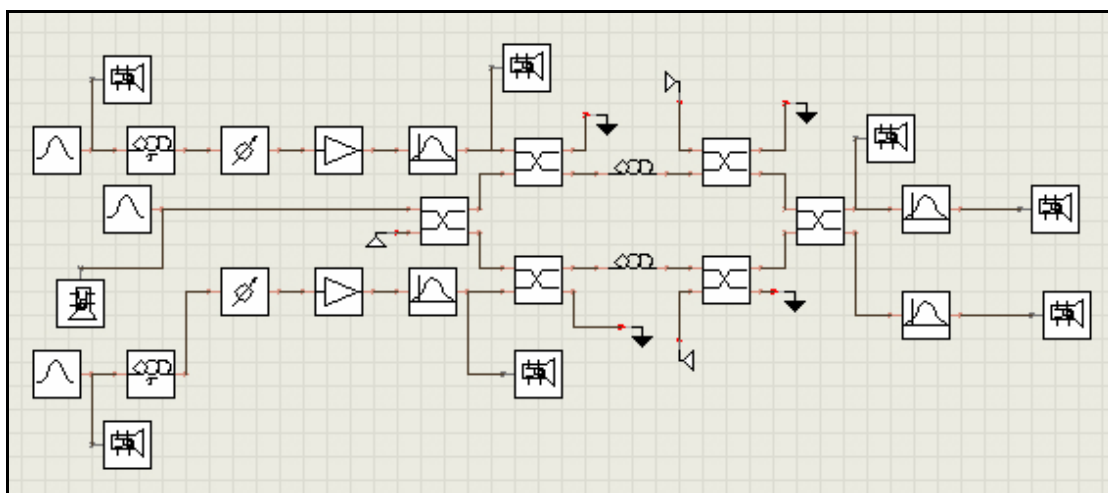
(α)

(β)

Σχήμα 2.3.1.11 (α) Σχεδιάγραμμα ματιού στη switched θύρα για  $f_{whm} = 7ps$ , (β) Σχεδιάγραμμα ματιού στην unswitched θύρα για  $f_{whm} = 7ps$

### 2.3.2 Προσομοίωση λογικής πύλης XOR

Η διάταξη που χρησιμοποιήθηκε φαίνεται στην σχήμα 2.3.2.1. Αποτελείται από ένα σήμα εισόδου συχνότητας  $\omega_0=193,1\text{THz}$  και ισχύς  $10\text{mW}$  και από δύο σήματα ελέγχου, συχνότητας  $193,9\text{THz}$ . Ομοίως με πριν προσθέτουμε θόρυβο στα δύο σήματα ελέγχου και στις εξόδους έχουμε δύο φίλτρα κεντρικής συχνότητας  $\omega_0$ .



Σχήμα 2.3.2.1 Διάταξη προσομοίωσης λογικής πύλης XOR

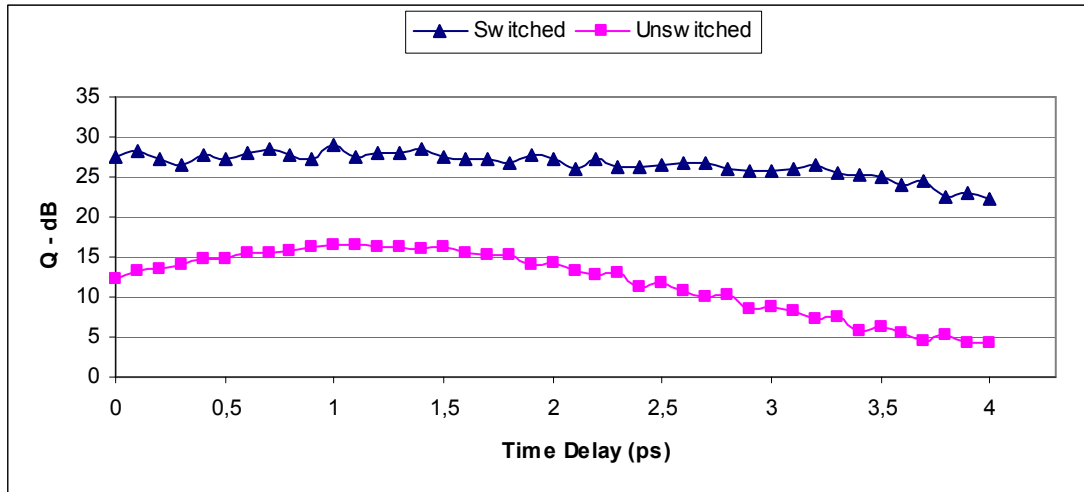
Ακολουθώντας την ίδια διαδικασία με την προηγούμενη ενότητα η ισχύς κορυφής των παλμών ελέγχου προκειμένου να επιτευχθεί στροφή φάσης  $\pi$  είναι τα  $900\text{mW}$ , ενώ ο χρόνος καθυστέρησης που πρέπει να προστεθεί λόγω της διασποράς είναι πάλι κοντά στο  $1,15\text{ps}$ .

Πραγματοποιείται ξανά μελέτη όπου υπολογίζουμε τον παράγοντα ποιότητας  $Q$  μεταβάλλοντας τις τιμές της ισχύος κορυφής, του χρόνου καθυστέρησης και του εύρους των παλμών ελέγχου.

#### ➤ Μεταβολή του χρόνου καθυστέρησης

Μεταβάλλουμε τον χρόνο καθυστέρησης από  $0$  έως  $4\text{ps}$  και υπολογίζοντας τον παράγοντα  $Q$  για κάθε μια περίπτωση προκύπτει το διάγραμμα 2.3.2.2.

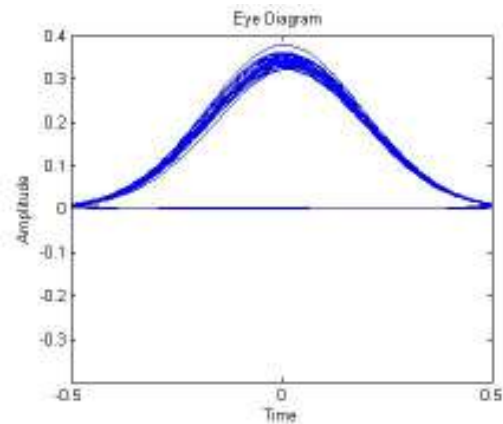
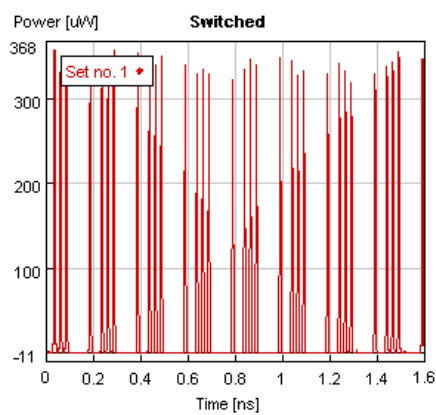
Παρατηρούμε να υπάρχει μια πτώση του  $Q$  στις πιο μεγάλες τιμές καθυστέρησης κάτι όμως που γίνεται φανερό κυρίως από την unswitched θύρα. Επίσης κυρίως από την ίδια θύρα φαίνεται ότι η βέλτιστη τιμή του  $Q$  προκύπτει για καθυστέρηση περίπου ίση με  $1,1\text{ps}$ .



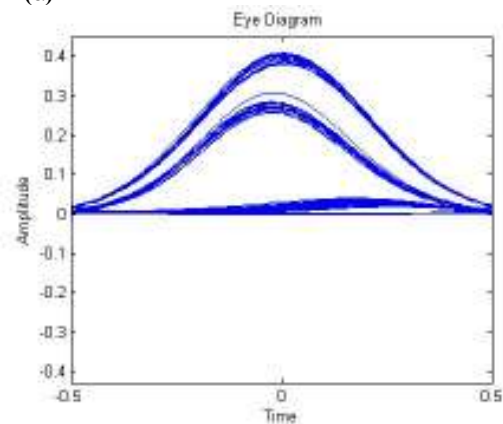
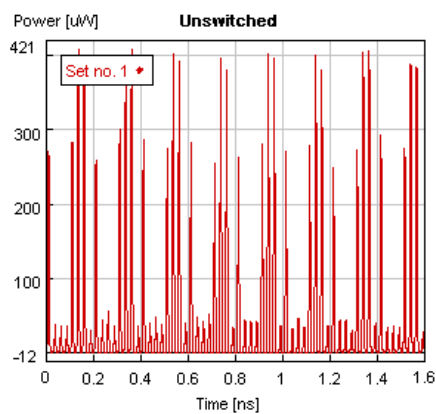
Σχήμα 2.3.2.2 Γραφική παράσταση Q – Delay για την πύλη XOR

Ακολουθούν τα διαγράμματα ματιού για ορισμένες τιμές καθυστέρησης.

Για  $t = 0$ ps στη switched θύρα έχουμε  $Q = 27,457$  dB και στην unswitched θύρα έχουμε  $Q = 12,233$  dB



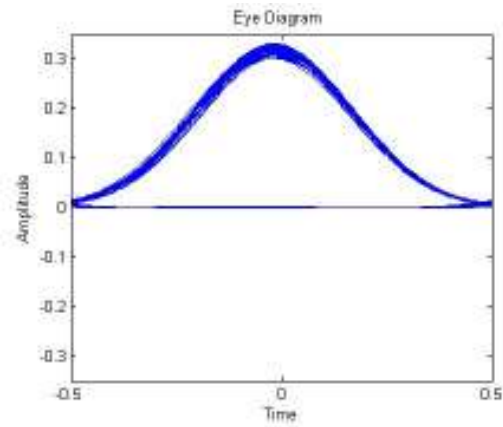
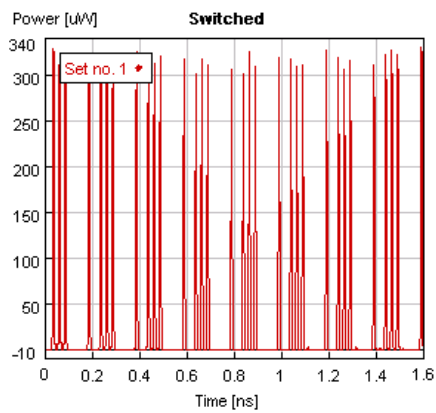
(α)



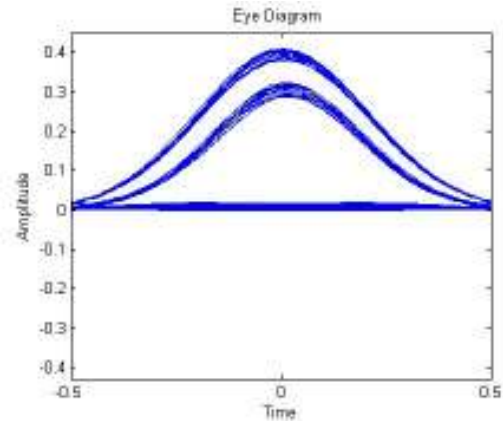
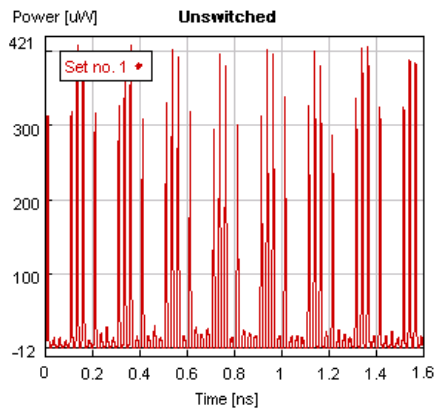
(β)

Σχήμα 2.3.2.3 (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για  $t = 0$  ps, (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για  $t = 0$  ps

Για  $t = 1,1\text{ps}$  στη switched θύρα έχουμε  $Q = 28,973\text{ dB}$  και στην unswitched θύρα έχουμε  $Q = 16,436\text{ dB}$



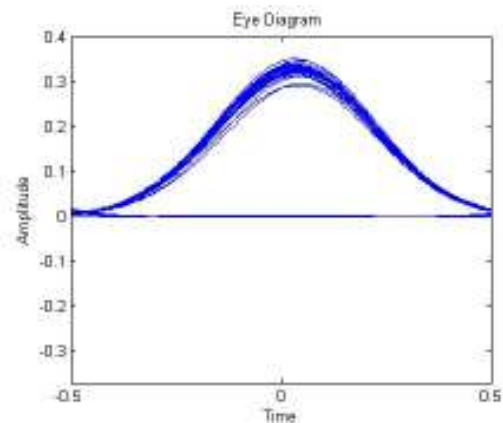
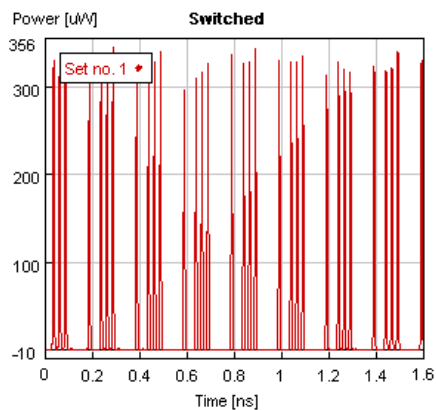
(α)



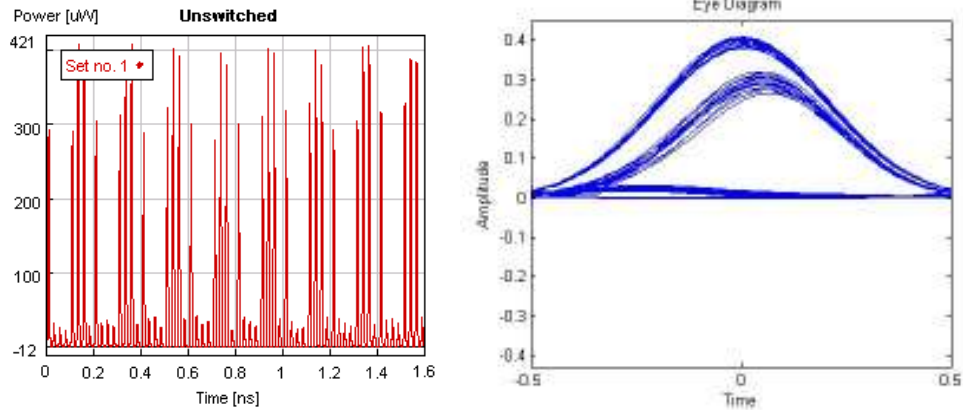
(β)

**Σχήμα 2.3.2.4** (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για  $t = 1,1\text{ ps}$ , (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για  $t = 1,1\text{ ps}$

Για  $t = 2,0\text{ps}$  στη switched θύρα έχουμε  $Q = 27,133\text{ dB}$  και στην unswitched θύρα έχουμε  $Q = 14,352\text{ dB}$



(α)



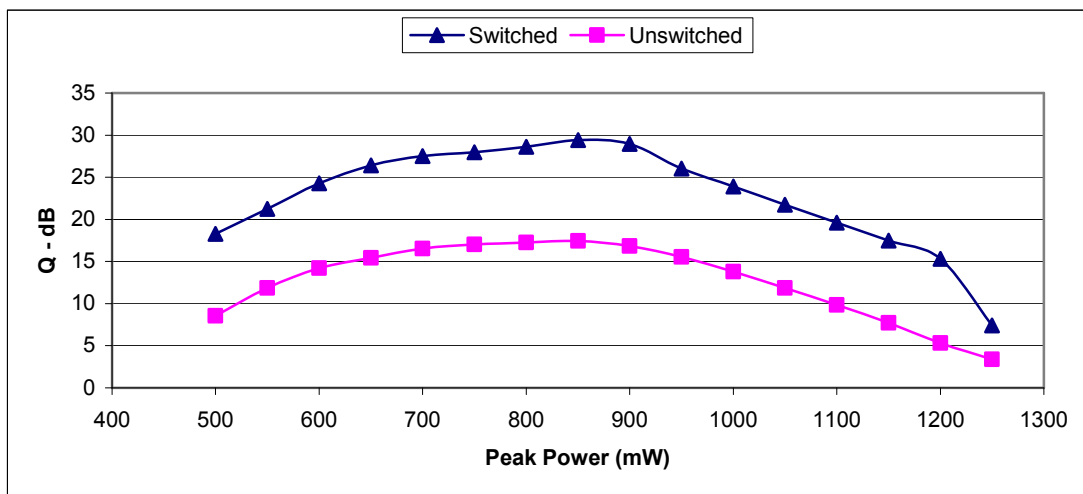
(β)

Σχήμα 2.3.2.5 (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για  $t = 2,0$  ps, (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για  $t = 2,0$  ps

Όπως βλέπουμε και από τα διαγράμματα ματιού για καθυστέρηση κοντά στα 1,1 ps υπάρχει μια βελτιστοποίηση σε ότι αφορά την ποιότητα των παλμών.

➤ Μεταβολή της ισχύος κορυφής:

Μεταβάλλουμε την ισχύ κορυφής του παλμού ελέγχου από τα 500 έως τα 1250 mW. Σύμφωνα με τα αποτελέσματα της προσομοίωσης έχουμε το ακόλουθο διάγραμμα.



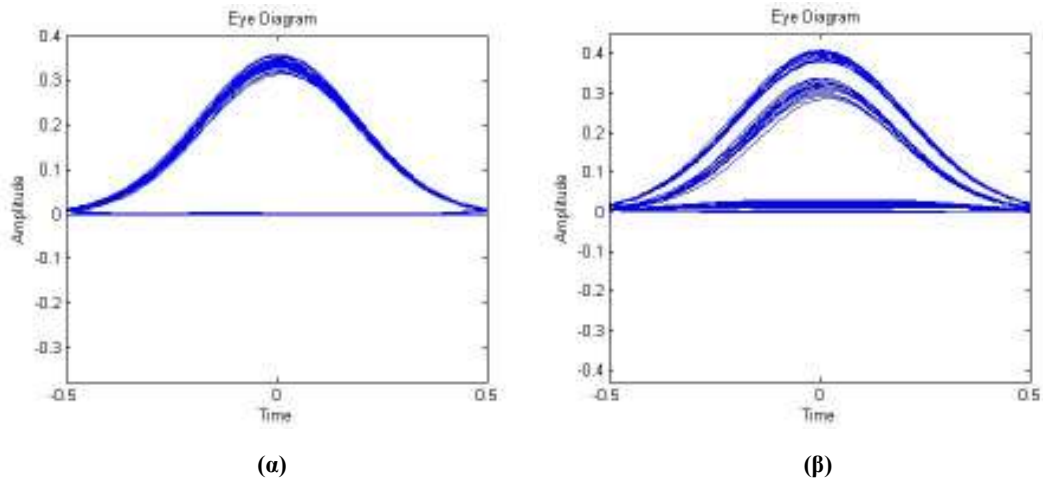
Σχήμα 2.3.2.6 Γραφική παράσταση Q – Peak Power για την πύλη XOR

Από τη γραφική παράσταση παρατηρούμε ότι μέγιστη τιμή για το Q δεν είναι στα 900mW αλλά στα 850mW. Η απόκλιση αυτή δεν έρχεται ωστόσο σε μεγάλη αντίθεση

με το θεωρητικό κομμάτι αφού η ακριβής τιμή που είχαμε βρεί για την ισχύ κορυφής ήταν τα 893mW.

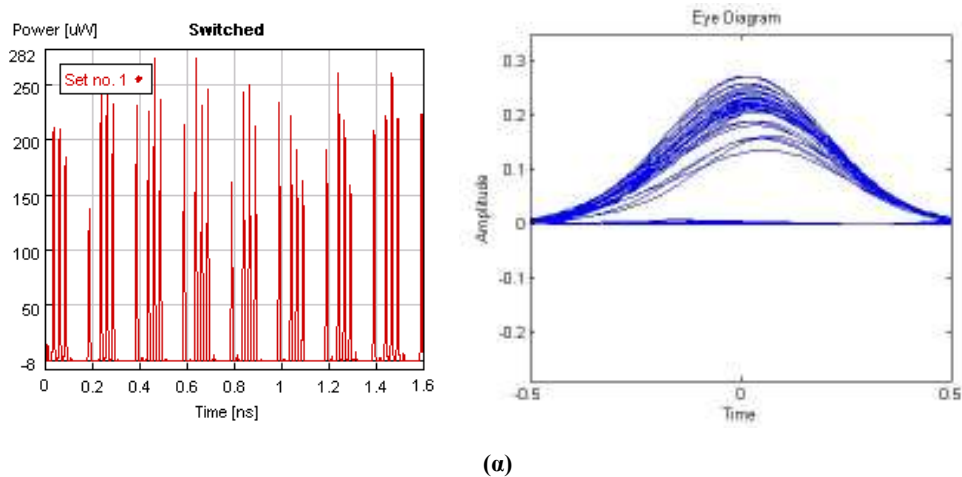
Ακολουθούν και τα διαγράμματα ματιού τα οποία θα επιβεβαιώσουν τα πιο πάνω συμπεράσματα.

Για peak power = 850mW στη switched θύρα έχουμε Q = 29,405 dB και στην unswitched θύρα έχουμε Q = 17.448 dB



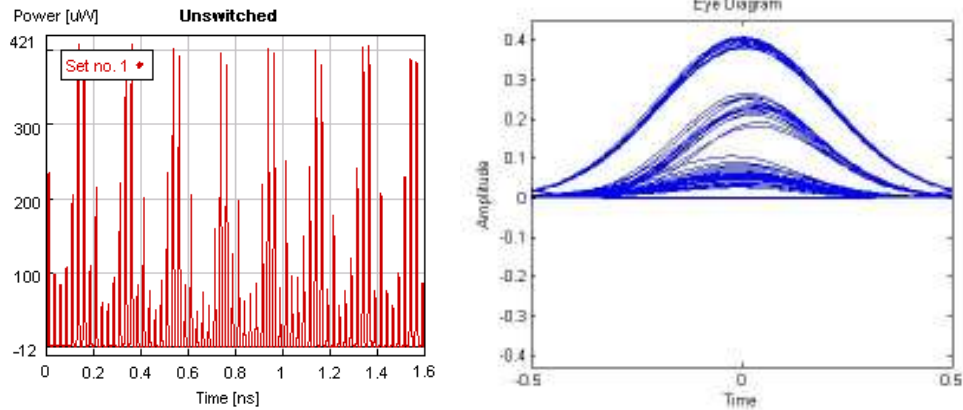
**Σχήμα 2.3.2.7** (α) Σχεδιάγραμμα ματιού στη switched θύρα για peak power= 850mW, (β) Σχεδιάγραμμα ματιού στην unswitched θύρα για peak power= 850mW

Για peak power = 1200mW στη switched θύρα έχουμε Q = 15,309 dB και στην unswitched θύρα έχουμε Q = 5,337 dB



(α)





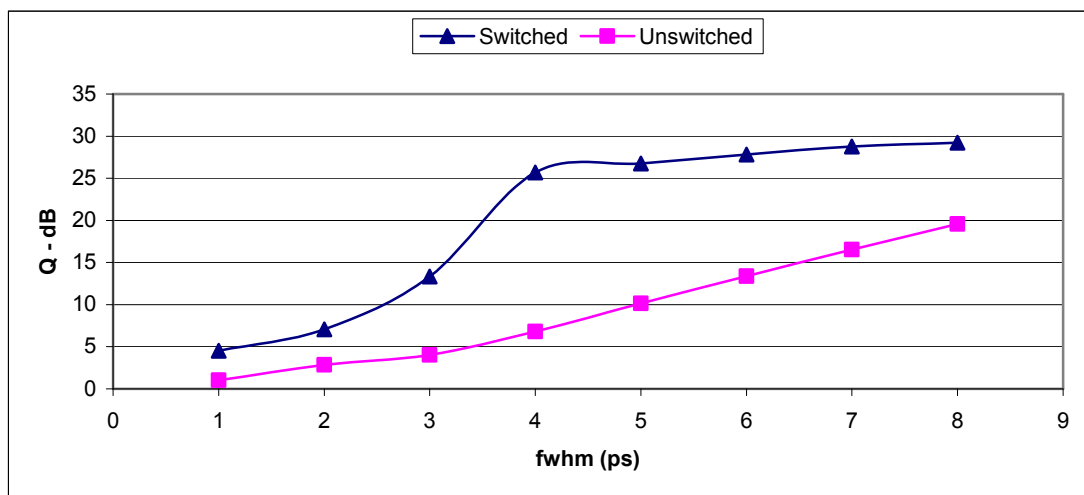
(β)

Σχήμα 2.3.2.8 (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για peak power= 1200mW, (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για peak power= 1200mW

Φαίνεται ξεκάθαρα ότι για μεγάλες τιμές ισχύος το σήμα χάνει πολύ από την ποιότητα του. Ιδιαίτερα στη θύρα ανάκλασης όπου κινδυνεύει να μπερδευτεί το λογικό "0" με το "1".

➤ Μεταβολή του εύρους του παλμού (fwhm):

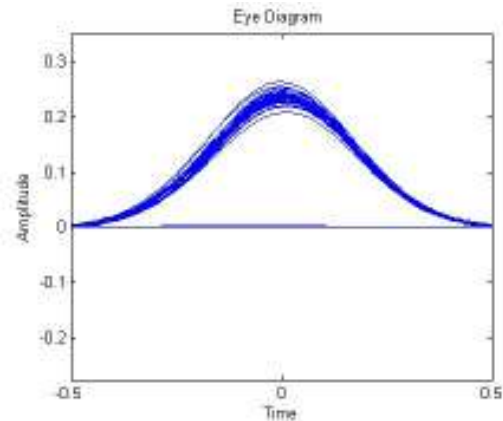
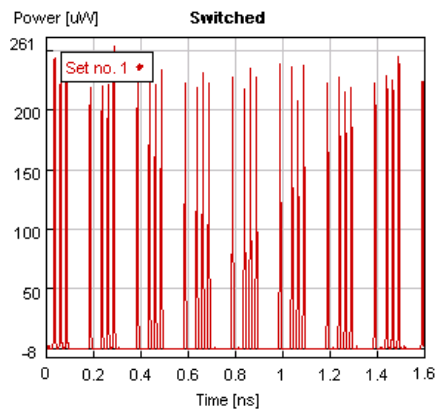
Τέλος μεταβάλλουμε την τιμή του εύρους των παλμών ελέγχου από τα 1 έως τα 7 ps. Υπολογίζοντας για κάθε μια περίπτωση τον παράγοντα ποιότητας Q έχουμε το διάγραμμα που φαίνεται στο σχήμα 2.3.2.9.



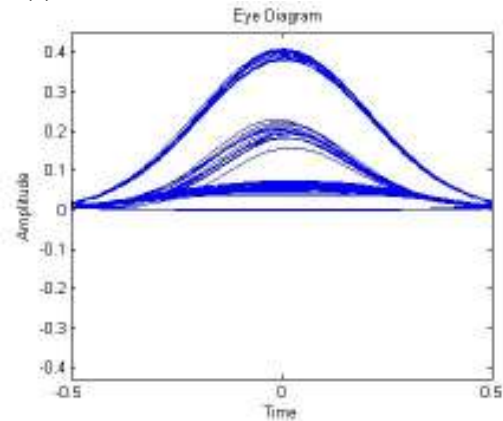
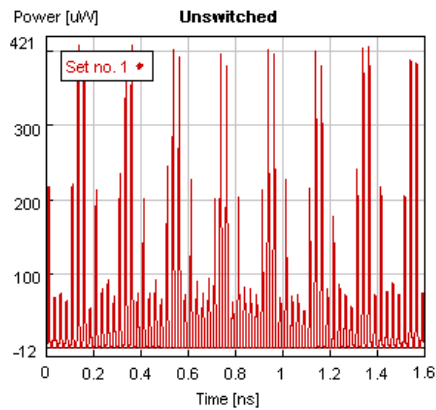
Σχήμα 2.3.2.9 Γραφική παράσταση Q – fwhm για την πύλη XOR

Όπως είναι αναμενόμενο μεγαλώνοντας το εύρος των παλμών επιτυγχάνουμε καλύτερη μεταγωγή του σήματος και από τις δύο θύρες. Παρόμοια ακολουθούν τα διαγράμματα ματιού για ορισμένες τιμές του εύρους.

Για  $f_{whm} = 4$  ps στη switched θύρα έχουμε  $Q = 25,702$  dB και στην unswitched θύρα έχουμε  $Q = 6,791$  dB



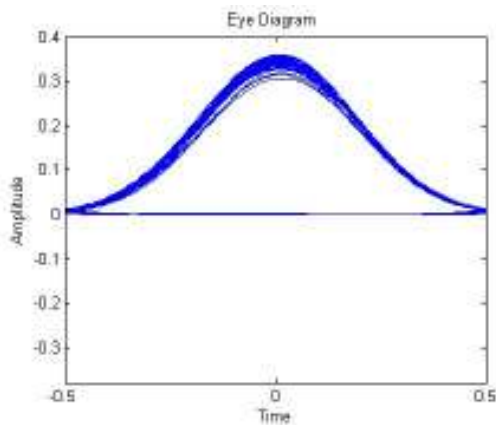
(α)



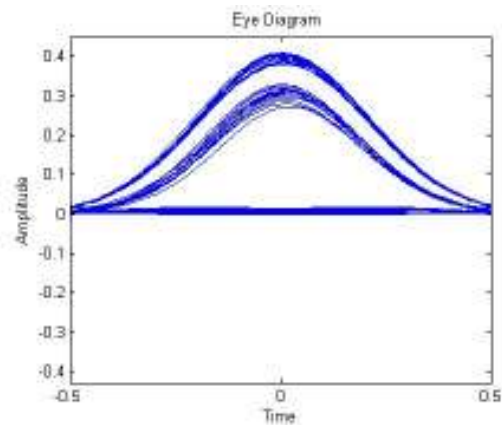
(β)

**Σχήμα 2.3.2.10** (α) Έξοδος και Σχεδιάγραμμα ματιού στη switched θύρα για  $f_{whm} = 4$  ps, (β) Έξοδος και Σχεδιάγραμμα ματιού στην unswitched θύρα για  $f_{whm} = 4$  ps

Για  $f_{whm} = 7$  ps στη switched θύρα έχουμε  $Q = 28,973$  dB και στην unswitched θύρα έχουμε  $Q = 16,535$  dB



(α)



(β)

**Σχήμα 2.3.2.11** (α) Σχεδιάγραμμα ματιού στη switched θύρα για  $f_{whm} = 7$  ps, (β) Σχεδιάγραμμα ματιού στην unswitched θύρα για  $f_{whm} = 7$  ps

## 2.4 Μοντελοπίηση του συμβολομέτρου MZI ως λογική πύλη AND και XOR με χρήση του προσομοιωτικού προγράμματος VPI

Στην ενότητα αυτή θα ασχοληθούμε με την προσομοίωση των λογικών πυλών AND και XOR με χρήση του συμβολομέτρου MZI. Η προσομοίωση αυτή γίνεται και πάλι με την βοήθεια του υπολογιστικού προγράμματος VPI Transmission maker.

Οι παράμετροι ενός SOA κατά την προσομοίωση έχουν επιλεγεί έτσι ώστε αυτό να συμπεριφέρεται ανάλογα με τα πραγματικά SOA. Οι τιμές των παραμέτρων που έχουν ορισθεί φαίνονται στον πίνακα 2.4.1.

Παράμετροι	Τιμή	Μονάδα
Nominalwavelength = Μήκος κύματος για τους υπολογισμούς της ενέργειας των φωτονίων.	1.5525246e-6	m
DeviceSectionLenght = Μήκος της διάταξης.	1600.0e-6	m
ActiveRegionWidth = Μήκος της ενεργούς περιοχής.	1.2e-6	m
ActiveRegionThickness = Πάχος της ενεργούς περιοχής για το κύριο μέρος των τμημάτων.	0.1e-6	m
ConfinementFactor = Περιοριστικός παράγοντας για το κύριο μέρος των τμημάτων.	0.17	
GroupEffectiveIndex = Δείκτης διάθλασης του κυματοδηγού.	3.5	
FacetReflectivity = Ανακλαστικότητα της αριστερής και δεξιάς όψης.	(1.0e-6) (1.0e-6)	
OpticalCouplingEfficiency = Απόδοση οπτικής ζεύξης σε γειτονικά στοιχεία στην αριστερή και δεξιά πλευρά.	0.5	
InternalLoss = Συντελεστής απώλειας ισχύος.	3e3	1/m
InternalLossCarrierDependence = Συντελεστής απώλειας για το εξαρτημένο φέρον, που προκλήθηκε από την απορρόφηση	0.0	$m^2$

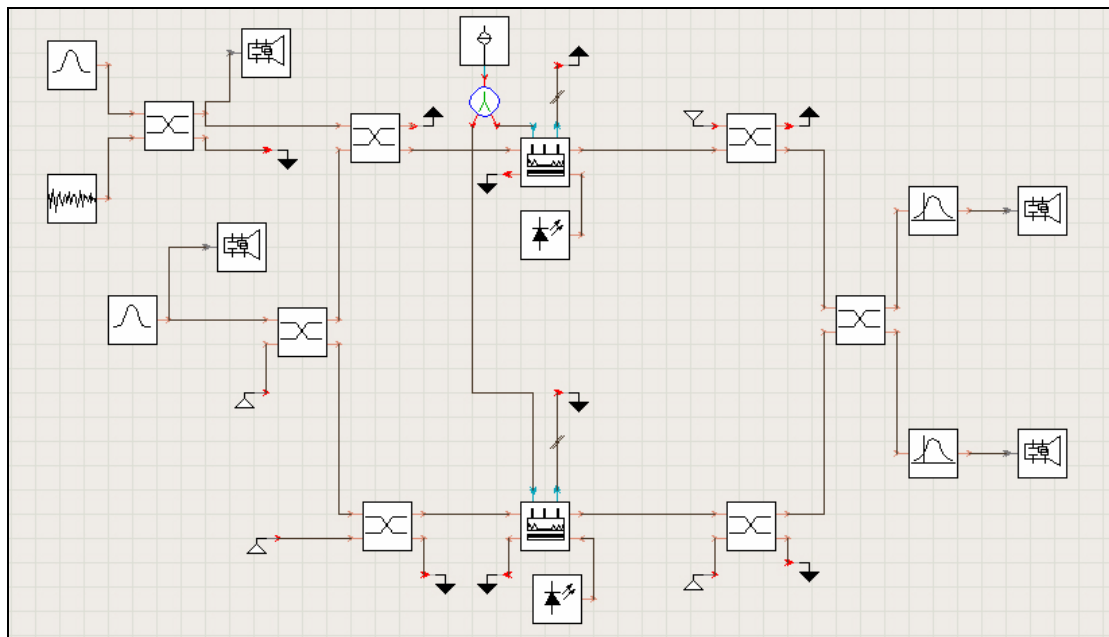
ελεύθερου φέροντος στην ενεργό περιοχή.		
LinewidthFactor = Παράγοντας ενίσχυσης για την ενεργό περιοχή.	8	
DifferentialIndex = Προσδιορίζει το διαφορικό δείκτη διάθλασης για την ενεργό περιοχή.	-1.11e-26	$m^3$
CarrierDensityRefIndex = Ορίζει την τιμή αναφοράς της πυκνότητας φέροντος για το δείκτη διάθλασης του υλικού στην ενεργό περιοχή.	2.0e24	$1/m^3$
CurrentInjectionEfficiency	1.0	
LinearRecombination = Γραμμικός συντελεστής ανασυνδιασμού φέροντος.	1e7	1/s
BimolecularRecombination = Τετραγωνικός συντελεστής ανασυνδιασμού φέροντος.	1.0e-17	$m^3/s$
AugerRecombination = Κυβικός συντελεστής ανασυνδιασμού φέροντος.	9.4e-41	$m^6/s$
GainCoefficientLinear = Συντελεστής κέρδους για το ενεργό τμήμα περιοχής.	6.5e-20	$m^2$
CarrierDensityTransparency	0.3e24	$1/m^3$
NonlinearGainCoefficient = Ορίζει τη μη γραμμική μείωση του κέρδους σε υψηλές πυκνότητες φωτονίων.	3e-23	$m^3$
NonlinearGainTimeconstant = Ορίζει τη σταθερά του χρόνου για την καθυστερημένη ανταπόκριση του μη γραμμικού κέρδους στις αλλαγές της πυκνότητας φωτονίων.	200e-15	s
GainPeakFrequency	192.25e12	Hz
GainBandwidth	1.0e13	Hz
GainCoefSpectralWidthCarrierDependence	0.0	$Hz \cdot m^3$
InversionParameter = Πληθισμός των αντίστροφων παραμέτρων που	10	

περιγράφουν την αύξηση της αυθόρμητης εκπομπής σε ένα πλήρως ανεστραμμένο σύστημα.		
NoiseCenterFrequency	192.25e12	Hz
NoiseFrequencyCarrierDependence	0.0	$\text{Hz} \cdot \text{m}^3$
NoiseBandwidth = Εύρος ζώνης θορύβου.	1.0e15	Hz
NoiseBandwidthCarrierDependence	0.0	$\text{Hz} \cdot \text{m}^3$
InitialCarrierDensity = Αρχική τιμή της πυκνότητας φέροντος στην ενεργό περιοχή.	0.82e24	$1 / \text{m}^3$

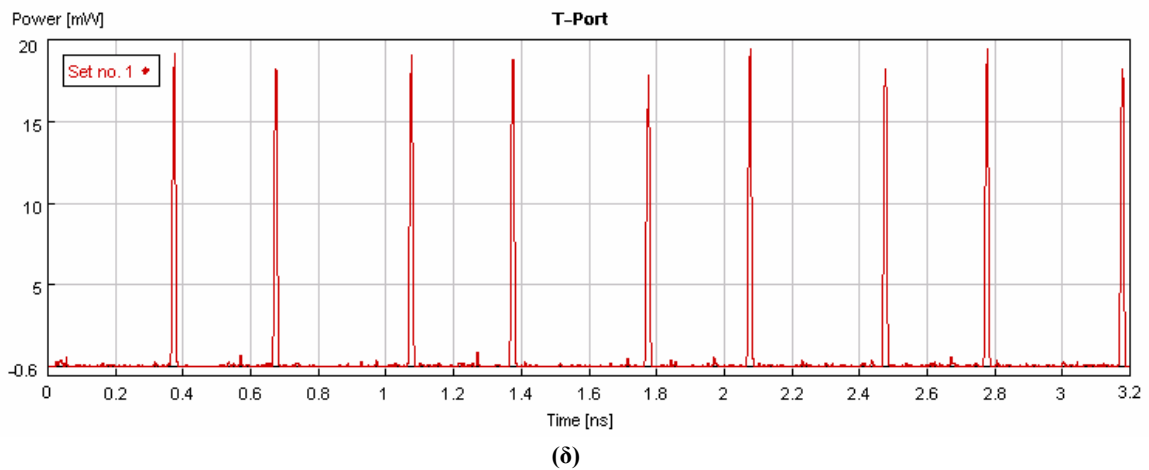
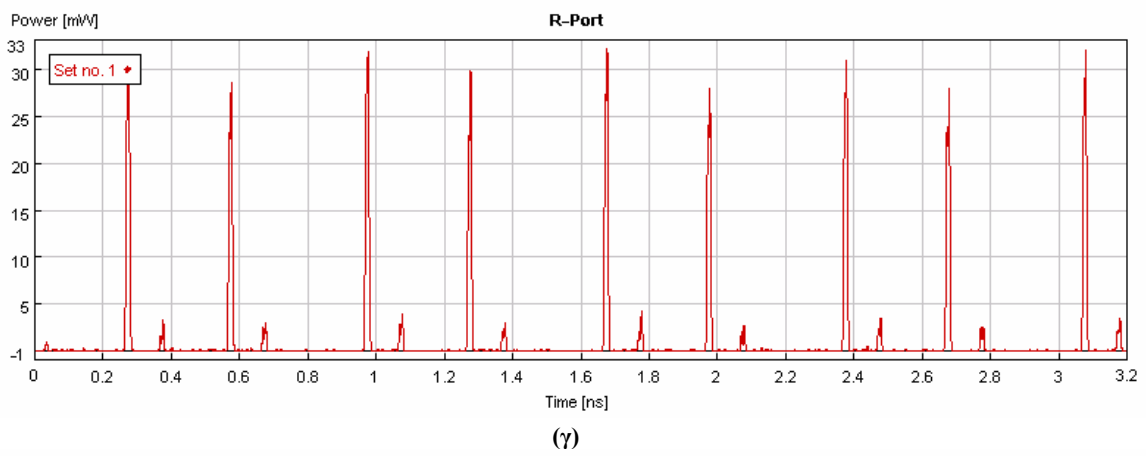
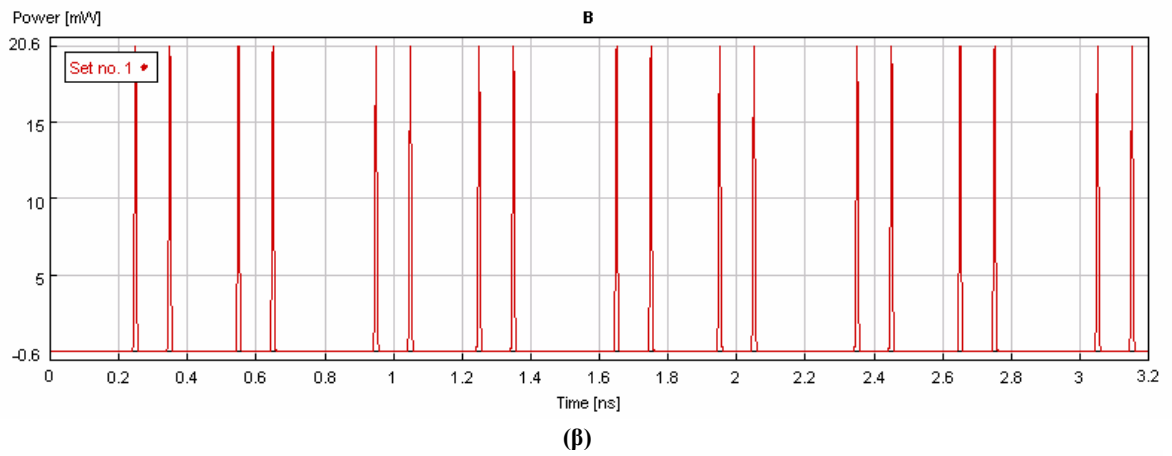
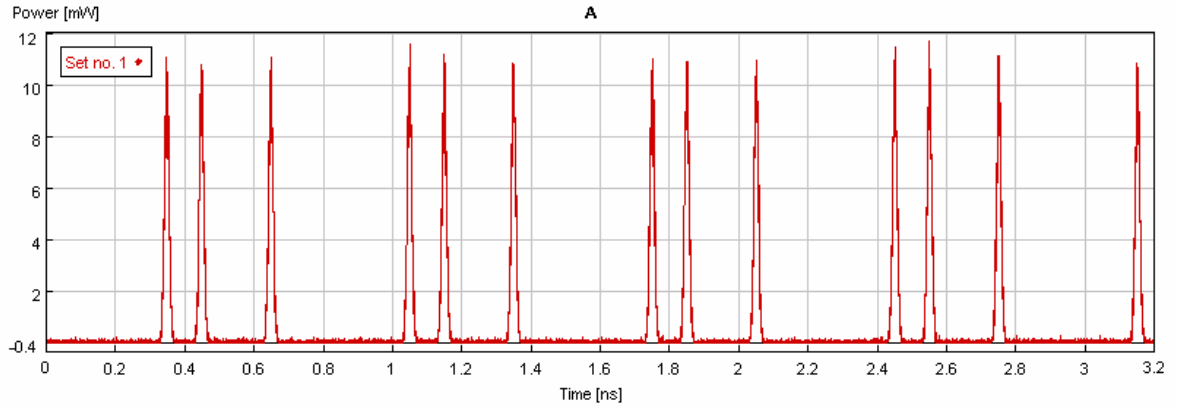
Πίνακας 2.4.1 Παράμετροι ενός SOA

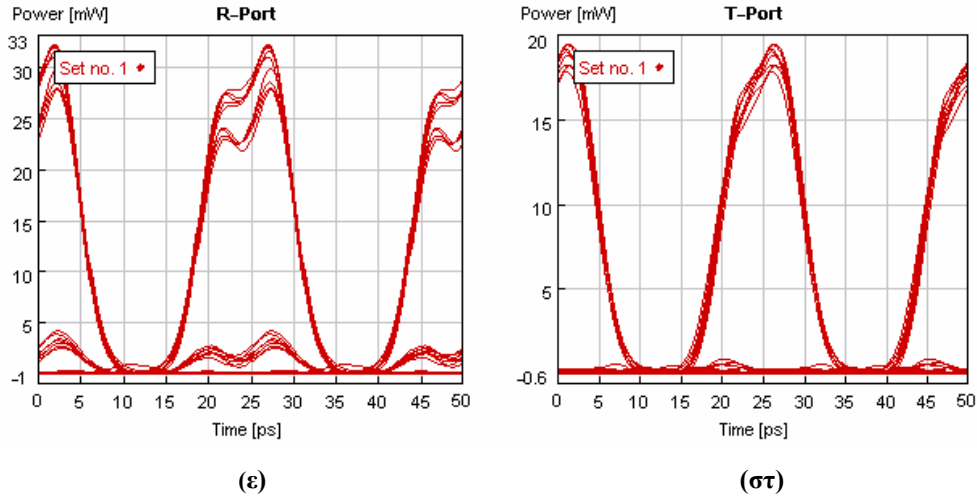
### 2.4.1 Προσομοίωση λογικής πύλης AND

Η προσομοίωση της λογικής πύλης AND φαίνεται στο σχήμα 2.4.1.1. Οι SOAs δέχονται ως είσοδο εκτός από τους παλμούς της λογικής πύλης έναν συνεχή οπτικό παλμό (CW) ισχύος 500μW και ένα σταθερού πλάτους ηλεκτρικό σήμα (DC) 400mA. Για δυο τυχαίες εισόδους A και B παρατηρούμε τα αποτελέσματα στο σχήμα 2.4.1.2.



Σχήμα 2.4.1.1 Προσομοιωτικό κύκλωμα λογικής πύλης AND με χρήση SOA

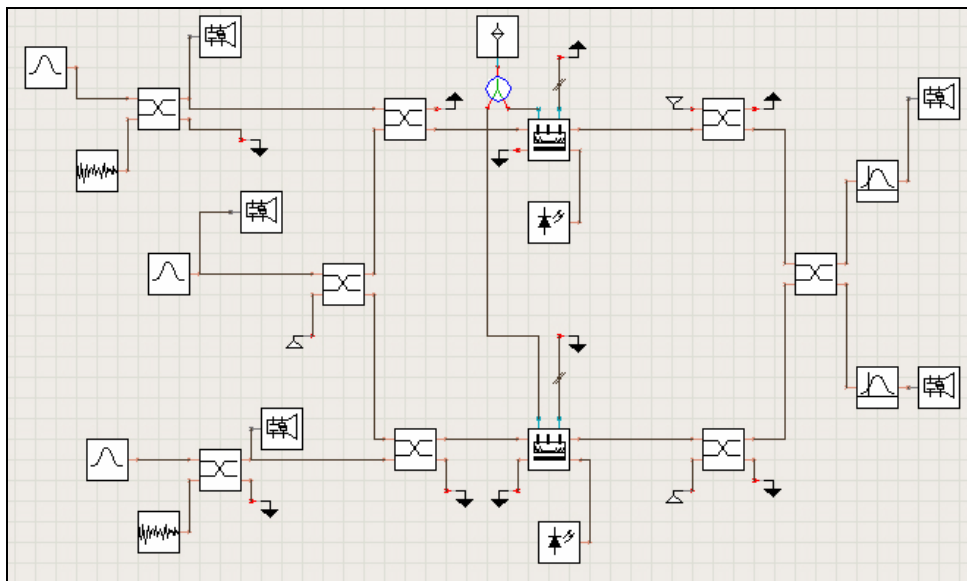




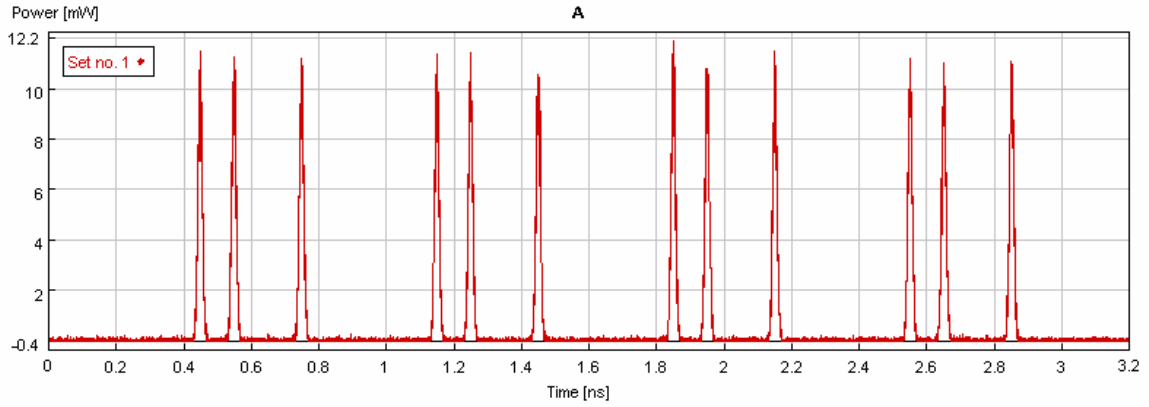
**Σχήμα 2.4.1.2** (α) είσοδος A, (β) είσοδος B, (γ) έξοδος της θύρας ανάκλασης R, (δ) έξοδος της θύρας μεταγωγής T, (ε) το διάγραμμα ματιού θύρας ανάκλασης R και (στ) το διάγραμμα ματιού της θύρας μεταγωγής T

## 2.4.2 Προσομοίωση λογικής πύλης XOR

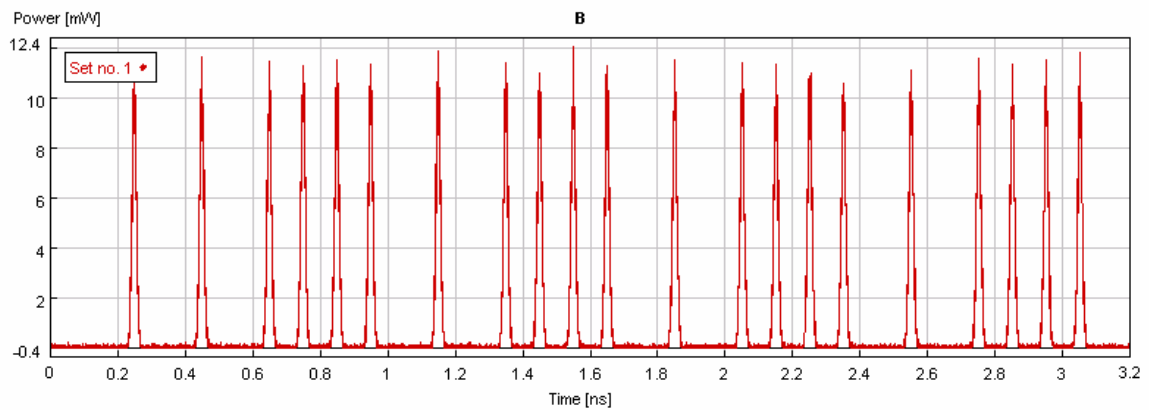
Η προσομοίωση της λογικής πύλης XOR φαίνεται στο σχήμα 2.4.2.1. Ομοίως με πριν οι SOAs δέχονται ως είσοδο έναν συνεχή οπτικό παλμό (CW) ισχύος 500μW και ένα σταθερού πλάτους ηλεκτρικό σήμα (DC) 400mA. Για δυο τυχαίες εισόδους A και B παρατηρούμε τα αποτελέσματα στο σχήμα 2.4.2.2.



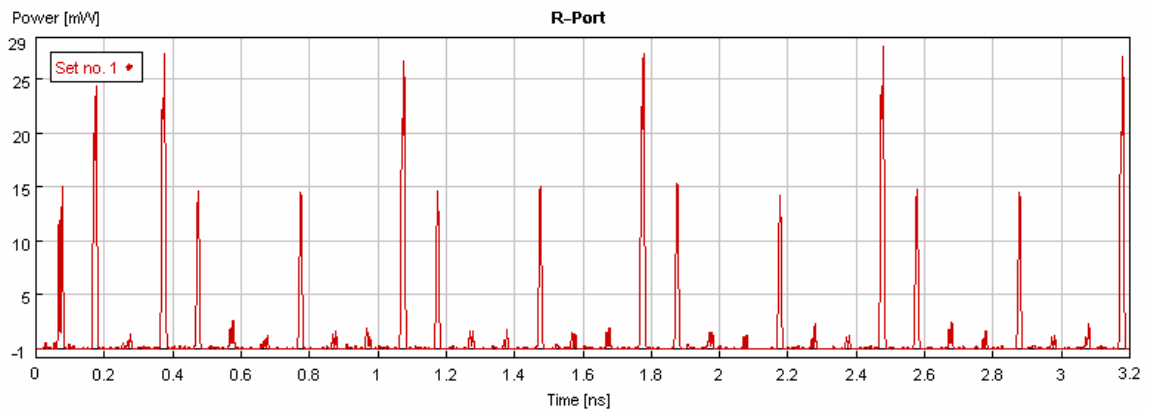
**Σχήμα 2.4.2.1** Προσομοιωτικό κύκλωμα λογικής πύλης XOR με χρήση SOA



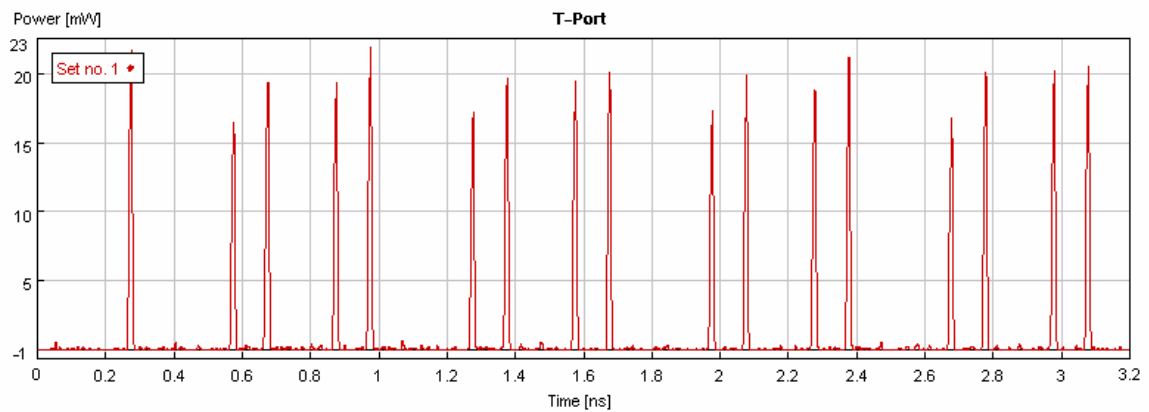
(α)



(β)

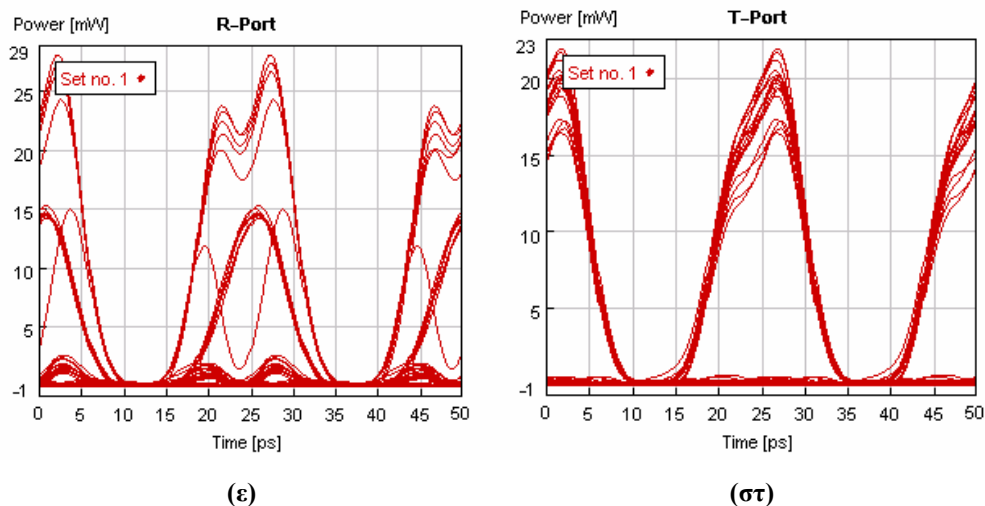


(γ)



(δ)





**Σχήμα 2.4.2.2** (α) είσοδος A, (β) είσοδος B, (γ) έξοδος της θύρας ανάκλασης R, (δ) έξοδος της θύρας μεταγωγής T, (ε) το διάγραμμα ματιού της θύρας ανάκλασης R και (στ) το διάγραμμα ματιού της θύρας μεταγωγής T



## Κεφάλαιο 3

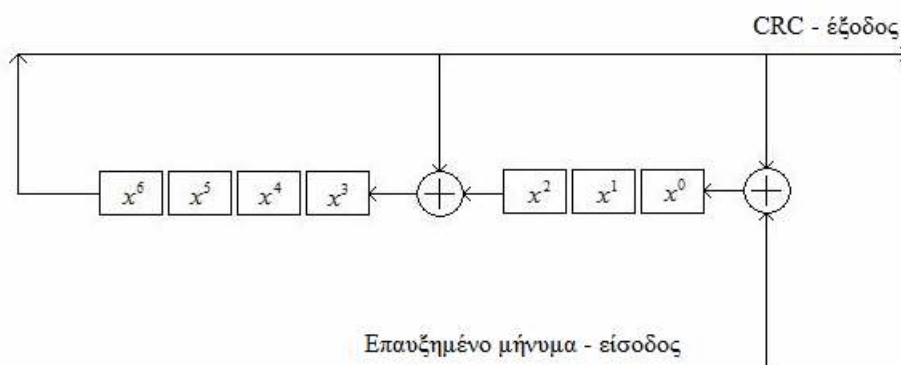
### Υλοποίηση κυκλώματος CRC-7 στα 10Gb/s με χρήση του συμβολομέτρου Mach-Zehnder

Στο προηγούμενο κεφάλαιο είδαμε πως υλοποιούνται οι λογικές πύλες AND και XOR με χρήση των συμβολομετρικών διατάξεων sagnac και mach-zehnder. Στο κεφάλαιο αυτό θα πραγματοποιηθεί η υλοποίηση του κυκλώματος CRC-7 με χρήση των mach-zehnder.

Αναφέρουμε ξανά συνοπτικά πως λειτουργεί ένα MZI με δύο SOA προκειμένου να υλοποιηθεί μια XOR πύλη. Δύο σήματα ελέγχου A και B εισέρχονται από το πάνω και το κάτω άκρο του συμβολομέτρου, ενώ ένας παλμός ρολογιού (παίρνει πάντα τιμή λογικό 1) εισέρχεται μέσα στο MZI και χωρίζεται μέσω του συζεύκτη των 3dB σε δύο ίσους παλμούς μισής ισχύος ο καθένας. Στην περίπτωση που και ο A και ο B παλμός είναι “0” ή “1”, τότε οι φάσεις που εισάγονται στους διαχωρισμένους παλμούς ρολογιού κατά την διέλευσή τους από τους SOA είναι ίσες και έτσι ολόκληρος ο παλμός ρολογιού εξέρχεται από τη θύρα ανάκλασης. Αν όμως ο A και ο B παλμός διαφέρουν σε τιμή μεταξύ τους, δηλαδή ο ένας παίρνει λογική τιμή “0” και ο άλλος “1”, τότε διαφορετική τιμή φάσης εισάγεται στους δυο παλμούς ρολογιού. Όταν η διαφορά φάσης μεταξύ των δυο παλμών ρολογιού γίνει ίση με  $\pi$ , τότε επιτυγχάνεται μεταγωγή μέσω της θύρας μετάδοσης.

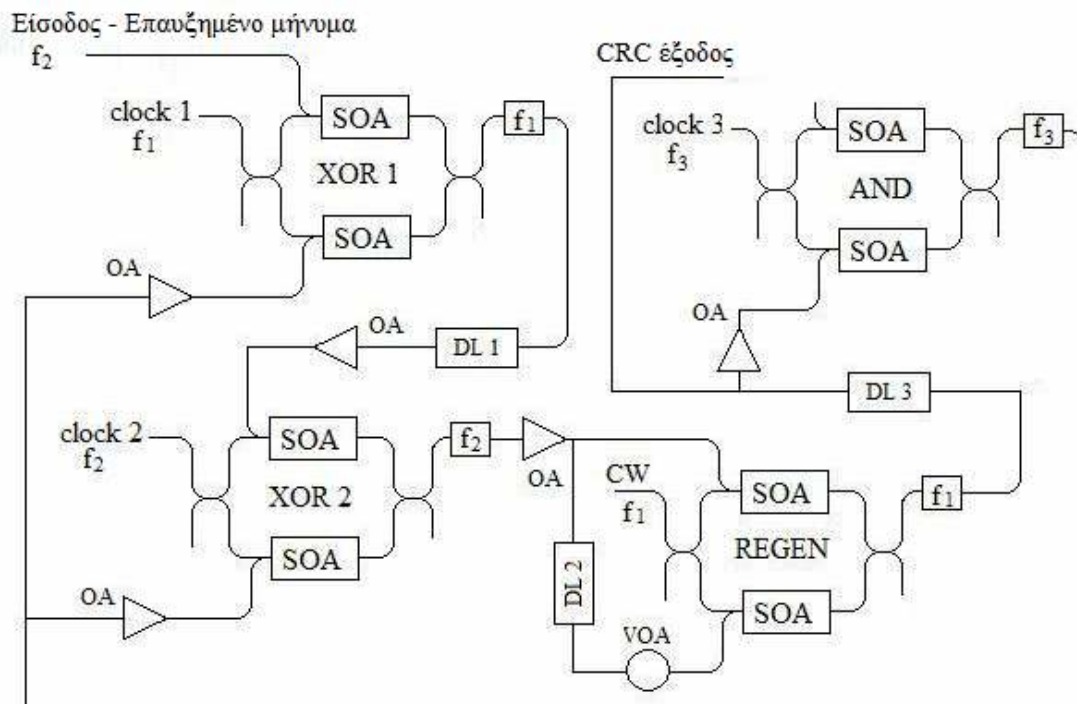
#### 3.1 Κυκλωματική υλοποίηση και μοντελοποίηση στο VPI

Το κύκλωμα στο οποίο βασίζεται η υλοποίηση του CRC-7 είναι αυτό που παρουσιάζεται στην εικόνα 1.3.3 του 1<sup>ου</sup> κεφαλαίου. Για ευκολία παρουσιάζεται ξανά και εδώ.



Σχήμα 3.1.1 Γενικευμένο κύκλωμα για υλοποίηση CRC -7 κώδικα

Παρατηρούμε ότι αποτελείται από 2 καταχωρητές των τριών και τεσσάρων bits αντίστοιχα και δυο πύλες XOR. Στην οπτική υλοποίηση ωστόσο το κύκλωμα θα διαφοροποιηθεί εν μέρη. Η μορφή που θα πάρει τελικά είναι αυτή του σχήματος 3.1.2. Βλέπουμε ότι σε αυτό συμπεριλαμβάνονται εκτός από τις δύο πύλες XOR, ένα σύστημα αναγέννησης παλμών (regenerator) και μια πύλη AND. Επίσης έχουμε και 5 οπτικούς ενισχυτές (optical amplifiers – OA) προκειμένου να επιτυγχάνεται στην είσοδο του κάθε συμβολομέτρου MZI το επιθυμητό επίπεδο ισχύος. Τους ενισχυτές αυτούς τους θεωρούμε ιδανικούς, κάτι βέβαια που δεν ισχύει στην πραγματικότητα. Τους δύο καταχωρητές που συμπεριλαμβάνονται στο γενικευμένο CRC – 7 κύκλωμα, εδώ παριστάνουν οι δυο γραμμές καθυστέρησης που έχουν εισαχθεί, η μια ανάμεσα στις δυο XOR πύλες (DL 1) και η άλλη μετά τον Regen (DL 3). Η πρώτη παριστάνει έναν καταχωρηρητή των 3 bits και η δεύτερη των 4. Και οι δύο καταχωρητές θεωρούνται ότι έχουν μηδενικό περιεχόμενο κατά την έναρξη της λειτουργίας του κυκλώματος. Τέλος να αναφέρουμε ότι έχουμε επιλέξει 3 διαφορετικές συχνότητες, 3 για τους παλμούς ρολογιού και 1 μια από τις παραπάνω για το CW σήμα, έτσι ώστε να μπορεί να λειτουργήσει ομαλά το κύκλωμα και να μπορεί να απομονωθεί το αποτέλεσμα κάθε πύλης από τα αντίστοιχα φίλτρα.



Σχήμα 3.1.2 Οπτικό κύκλωμα υλοποίησης CRC – 7

Θεωρούμε ένα επαυξημένο μήνυμα ( $X$  bits + 7 προστιθέμενα '0') ότι εισέρχεται στο πιο πάνω κύκλωμα. Ο αλγόριθμος ο οποίος θα ακολουθηθεί είναι αυτός που έχει περιγραφεί στο 1<sup>ο</sup> κεφάλαιο. Πιο συγκεκριμένα θα έχουμε την

ακόλουθη λειτουργία. Το επαυξημένο μήνυμα εισέρχεται στο κύκλωμα και διέρχεται αρχικά μέσω της πρώτης πύλης XOR. Το αποτέλεσμα αυτής της πράξης εισέρχεται στη δεύτερη πύλη XOR αφού όμως πρώτα εισαχθεί σε αυτό μια καθυστέρηση της τάξεως των 3 bits. Σε ένα σύστημα μετάδοσης των 10Gb/s όπως είναι το δικό μας η καθυστέρηση αυτή ισοδυναμεί με 300ps. Το αποτέλεσμα της δεύτερης XOR εισέρχεται στην πύλη αναγέννησης παλμών προκειμένου να επιτευχθεί μια βελτίωση του υπάρχοντος σήματος μέσω της ελαχιστοποίησης τυχόν παλμών που μπορεί να έχουν εμφανιστεί στις θέσεις των αντίστοιχων μηδενικών παλμών. Η καθυστέρηση που εισάγεται μέσω του DL 2 δεν είναι μέρος της καθυστέρησης λόγω των καταχωρητών. Χάρη σε αυτή την καθυστέρηση ανάμεσα στα δυο τμήματα του σήματος πετυχαίνουμε το επιθυμητό αποτέλεσμα στην πύλη regen. Στη συνέχεια το σήμα διαδίδεται μέσω του δεύτερου καταχωρητή και μέρος αυτού εξέρχεται από το κύκλωμα ενώ το υπόλοιπο είναι η είσοδος της πύλης AND. Το αποτέλεσμα της πύλης AND αποτελεί τη δεύτερη είσοδο των δύο XOR πυλών. Όπως έχει περιγραφεί και στον αλγόριθμο, η διαδικασία υπολογισμού του CRC κώδικα ολοκληρώνεται όταν εισέλθει στο κύκλωμα και το τελευταίο ψηφίο του επαυξημένου μηνύματος. Εκείνη τη στιγμή το περιεχόμενο του καταχωρητή των 7 bits περιέχει το CRC – 7 checksum. Ο ρόλος της πύλης AND είναι μόλις εισέλθει και το τελευταίο ψηφίο στο κύκλωμα να αποκόψει την ανατροφοδοσία της εξόδου προς τις πύλες XOR προκειμένου να μην πραγματοποιηθεί καμία αλλαγή στα bits του αποτελέσματος. Αυτό συμβαίνει γιατί ενώ τα τελευταία 4 ψηφία που περιέχονται στον καταχωρητή των 4 bits μπορούν να βγούν χωρίς να υπάρξει κίνδυνος αλλαγής της τιμής τους, δε συμβαίνει το ίδιο και με τα υπόλοιπα 3 ψηφία. Καθώς αυτά θα πρέπει πρώτα να διέλθουν μέσα από τη δεύτερη XOR πύλη πριν βγούν τελείως από το κύκλωμα, υπάρχει περίπτωση να αλλαχθούν ανάλογα με τα ψηφία που εξέρχονται εκείνη τη στιγμή (τα 4 bits του δεύτερου καταχωρητή), αφού αυτά αποτελούν τη δεύτερη είσοδο των δύο XOR πυλών. Προκειμένου λοιπόν αυτά τα 3 bit να μην υποστούν καμία αλλαγή θα πρέπει η δεύτερη είσοδος της XOR πύλης να έχει τιμή '0'. Αυτή ακριβώς τη λειτουργία ελέγχει η πύλη AND, στην οποία την κατάλληλη στιγμή μηδενίζονται οι παλμοί του ρολογιού έτσι ώστε να τροφοδοτεί την είσοδο κάθε XOR πύλης με μηδενικά. Με αυτόν τον τρόπο τα τρία τελευταία ψηφία του checksum εξέρχονται χωρίς καμία αλλαγή της τιμής τους από το κύκλωμα.

Στο σημείο αυτό θα πρέπει να αναφέρουμε ότι οι είσοδοι των πυλών XOR 1, XOR 2 και AND θα πρέπει να είναι ευθυγραμμισμένοι χρονικά σε σχέση με τους παλμούς του ρολογιού τους. Έτσι σε ό,τι αφορά τις καθυστερήσεις που εισάγονται μέσω των DL1 και DL3, οι οποίοι παίζουν το ρόλο των καταχωρητών, θα πρέπει να σημειώσουμε τα εξής: ο πρώτος καταχωρητής πρέπει να εισάγει μια καθυστέρηση που να είναι ίση με το διάστημα 3 bits δηλαδή τα 300ps. Στο χρόνο όμως αυτό πρέπει να

συνυπολογίσουμε και τις όποιες καθυστερήσεις εισάγονται κατά την διαδρομή του εισερχόμενου σήματος από την πύλη XOR 1 έως ότου αυτό να εισέλθει στην πύλη XOR 2. Η διαδρομή αυτή συμπεριλαμβάνει τη διάδοση μέσω ενός MZI, ενός φίλτρου, ενός στοιχείου εισαγωγής καθυστέρησης DL1 και ενός οπτικού ενισχυτή OA. Το άθροισμα των καθυστερήσεων μέσω όλων αυτών των στοιχείων πρέπει να είναι ίσο με τα 300ps. Αυτό έχει σαν άμεσο επακόλουθο η τιμή της χρονικής καθυστέρησης που πρέπει να εισαχθεί από το DL1 να είναι λίγο μικρότερη από 300ps. Έχει υπολογιστεί ότι η καθυστέρηση από το φίλτρο και τον οπτικό ενισχυτή είναι αρκετά μικρή, ενώ η καθυστέρηση που εισάγουν τα MZI είναι αυτή που απαιτείται για την διέλευση μέσω των SOA, η οποία είναι στα 25ps. Θέτουμε λοιπόν ως τιμή του DL1 τα 274ps. Με παρόμοιο τρόπο αντιμετωπίζουμε και των καταχωρητή των 4 bits. Η διαδρομή η οποία συμπεριλαμβάνεται σε αυτόν είναι η διάδοση μέσω της πύλης XOR 2, ενός φίλτρου, του DL3, μέσω του συστήματος της πύλης Regen, AND και όσων οπτικών ενισχυτών συμπεριλαμβάνονται σε αυτή τη διαδρομή. Έτσι θέτουμε ως καθυστέρηση του DL3 την τιμή των 320ps.

Η προσομοίωση του παραπάνω κυκλώματος έχει γίνει στο πρόγραμμα VPI. Η διάταξη που χρησιμοποιήθηκε είναι παρόμοια με αυτή του σχήματος 3.1.2 και παρουσιάζεται στο σχήμα 3.1.3. Το time window που χρησιμοποιήθηκε για την προσομοίωση είναι στα 32 bits. Στη συνέχεια ακολουθεί και ο πίνακας 3.1 όπου αναφέρονται τα χαρακτηριστικά που ορίστηκαν σε κάθε πύλη.

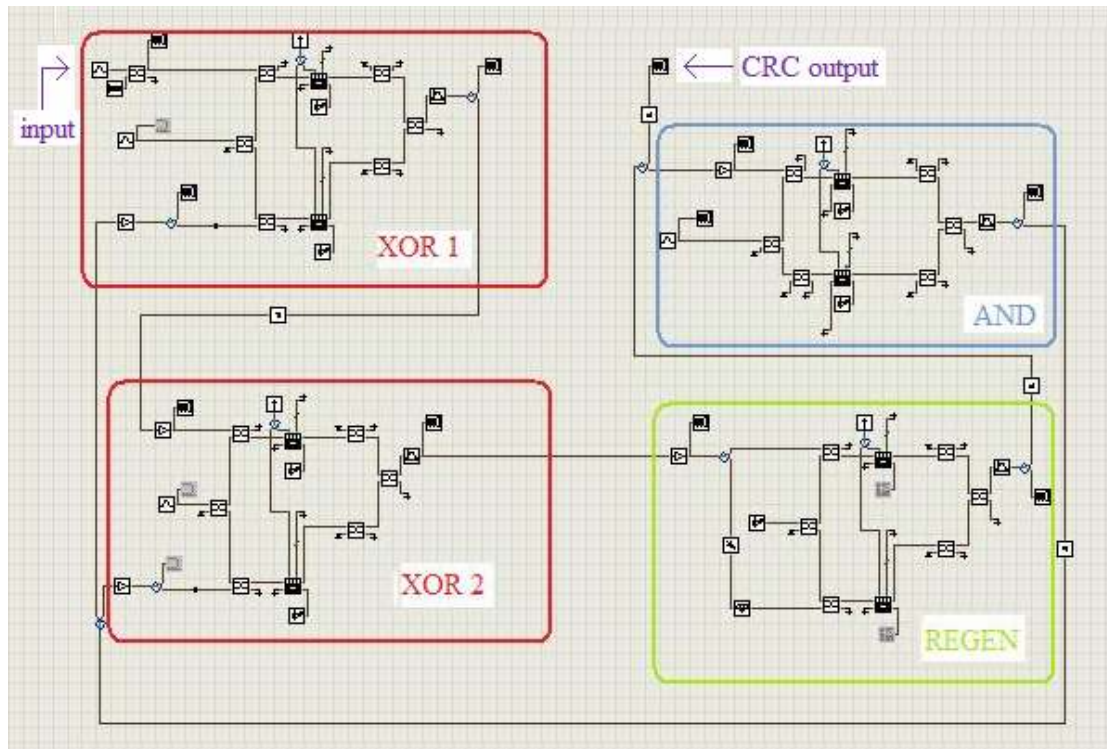
Επίσης να τονίσουμε ότι στο αρχικό μας μήνυμα εκτός από τα 7 μηδενικά που πρέπει να προσθεθούν προκειμένου όπως έχει εξηγηθεί να βρεθεί το CRC checksum, είναι απαραίτητο να προσθέσουμε και άλλα 7 '0' προκειμένου να εξέλθει κανονικά το αποτέλεσμα από το κύκλωμα. Δηλαδή θα έχουμε ένα σύνολο 14 '0' στο τέλος του αρχικού μας μηνύματος. Επίσης για λόγους απειροδικότητας κατά την προσομοίωση απαιτείται το πρώτο και το τελευταίο bit να έχουν την ίδια τιμή, δηλαδή το '0'. Έτσι στην περίπτωση των 32 bits θα έχουμε την ακόλουθη κατανομή ψηφίων:

'0'	Bits πληροφορίας : 17	14 '0'
-----	-----------------------	--------

Σε ότι αφορά τους παλμούς του ρολογιού της AND πύλης, αναφέρουμε ότι αυτοί θα αποτελούνται από 22 συνεχόμενους '1' και 10 '0'. Ο λόγος είναι για να τελειώσει την κατάλληλη στιγμή η λειτουργία του κυκλώματος προκειμένου να μην υπάρξει καμία αλλαγή στο αποτέλεσμα του CRC checksum κατά την έξοδο του από τους καταχωρητές, όπως έχουμε ήδη εξηγήσει.

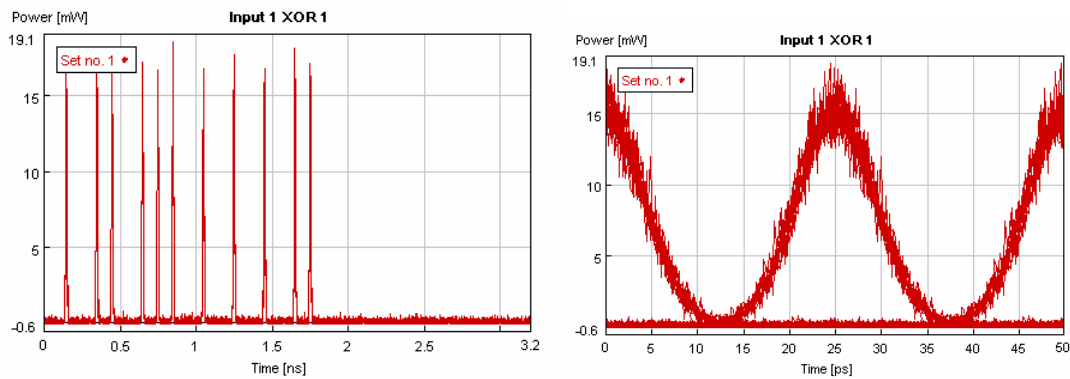
<b>XOR 1</b>	<b>XOR 2</b>	<b>Regen</b>	<b>AND</b>
Control 1(input) Εύρος παλμού: 10ps Ισχύς κορυφής: 30mW	Control 1 DL 1: 274ps OA κέρδος:2dB	Control 1 OA κέρδος: 3dB	Control 1 DL 3: 320ps OA κέρδος:2dB
Control 2 OA κέρδος: 5 dB	Control 2 OA κέρδος:5dB	Control 2 OA κέρδος: 5dB DL2: 10ps	
Clock Εύρος παλμού: 8ps Ισχύς κορυφής: 10mW	Clock Εύρος παλμού:8ps Ισχύς κορυφής:10mW	CW σήμα Ισχύς: 8mW	Clock Εύρος παλμού:8ps Ισχύς κορυφής:7mW
SOA DC : 400mA CW : 500 μW	SOA DC : 400mA CW : 500 μW	SOA DC : 150mA	SOA DC : 600mA CW : 1 mW
OBPF Κεντρική Συχνότητα: 192.25 THz	OBPF Κεντρική Συχνότητα: 191.75 THz	OBPF Κεντρική Συχνότητα: 192.25 THz	OBPF Κεντρική Συχνότητα: 192.75 THz

Πίνακας 3.1 Παράμετροι προσομοίωσης

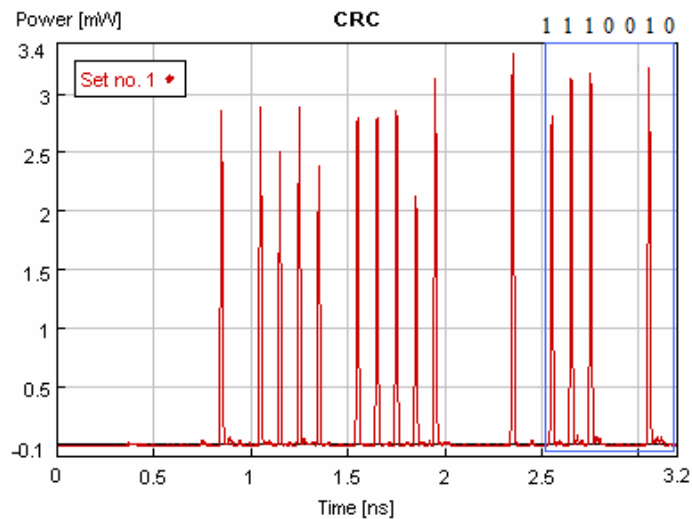


Σχήμα 3.1.3 Διάταξη προσομοίωσης κυκλώματος CRC – 7

Στο σχήμα 3.1.4 παρατηρούμε τα αποτελέσματα μετά την προσομοίωση. Στο 3.1.4 (α) βλέπουμε την ακολουθία εισόδου η οποία αποτελείται από 32 bits όπως εξηγήσαμε και πιο πάνω με τα αντίστοιχο διάγραμμα ματιού. Στο 3.1.4 (β) είναι η έξοδος του κυκλώματος. Σημειώνουμε ότι τα τελευταία 7 bits αποτελούν το ζητούμενο checksum, το οποίο για τη συγκεκριμένη ακολουθία 17 ψηφίων είναι το 1110010. Παρόλο που το κύκλωμα αυτό δοκιμάστηκε σε μικρό μήκος δεδομένων αναμένεται να λειτουργήσει και σε μεγαλύτερα. Πρέπει να λάβουμε ωστόσο υπόψην μας ότι υπάρχουν ορισμένοι περιορισμοί του συνολικού μήκους δεδομένων σε σχέση με τον ρυθμό διάδοσης, καθώς το σήμα από την είσοδό του μέχρι την έξοδο περνάει από διαδοχικές πύλες οι οποίες σταδιακά το καταστρέφουν.

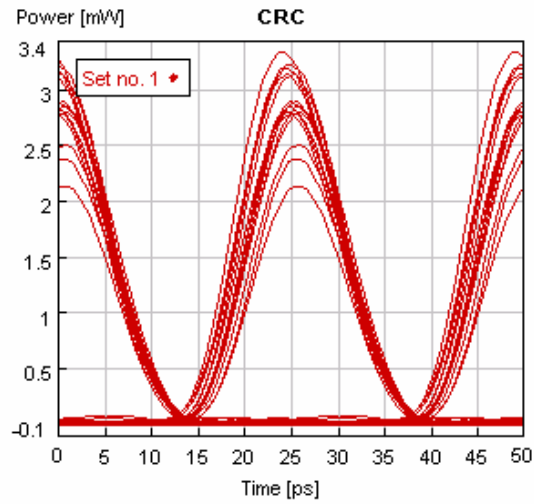


(α)



(β)





(γ)

**Σχήμα 3.1.4** (α) ακολουθία εισόδου του κυκλώματος και το αντίστοιχο διάγραμμα ματιού, (β) έξοδος του κυκλώματος – τα τελευταία 7 bits αποτελούν το crc checksum και (γ) το αντίστοιχο διάγραμμα ματιού της εξόδου



## Κεφάλαιο 4

### Βελτιωμένη υλοποίηση κυκλώματος CRC-7 στα 10Gb/s με χρήση του συμβολομέτρου Mach-Zehnder

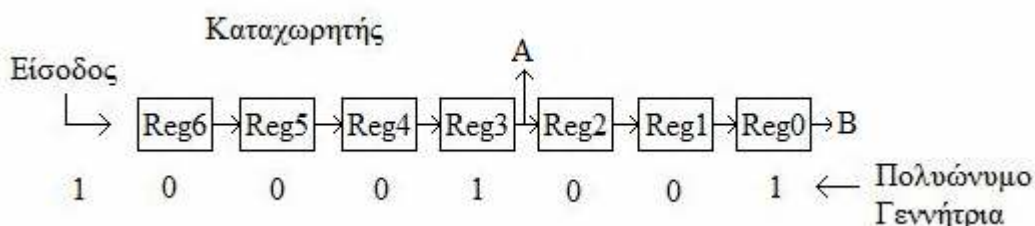
Η υλοποίηση του CRC κυκλώματος που πραγματοποιήθηκε στο προηγούμενο κεφάλαιο παρουσίασε ορισμένα μειονεκτήματα σε ότι αφορά τη λειτουργία του. Το πρόβλημα των 3 τελευταίων bit, η έξοδος δηλαδή των 3 τελευταίων ψηφίων του crc checksum από το κύκλωμα χωρίς αυτά να υποστούν καμία αλλαγή, είναι ένα από αυτά. Ο τρόπος με τον οποίο αντιμετωπίστηκε ήταν η χρήση μιας πύλης AND η οποία έκοβε την κατάλληλη στιγμή την ανάδραση του κυκλώματος με αποτέλεσμα τη διέλευση των ψηφίων χωρίς καμία μετατροπή.

Στο κεφάλαιο αυτό θα γίνει η περιγραφή ενός νέου βελτιωμένου αλγορίθμου ο οποίος στην κυκλωματική υλοποίηση του δεν θα παρουσιάζει το συγκεκριμένο πρόβλημα. Στη συνέχεια το κύκλωμα αυτό θα μοντελοποιηθεί και στο προσομοιωτικό πρόγραμμα VPI.

#### 4.1 Βελτιωμένος αλγόριθμος εύρεσης CRC

Υπάρχει ένας άλλος τύπος κυκλώματος ο οποίος μπορεί να υλοποιήσει την πράξη της διαίρεσης από την οποία παίρνουμε το ζητούμενο CRC αποτέλεσμα. Αυτό καλείται κύκλωμα εξωτερικής XOR, και διαφέρει από αυτό που έχουμε ήδη δει το οποίο καλείται εσωτερικής XOR.

Ο αλγόριθμος ο οποίος το υλοποιεί δεν ακολουθεί τη λογική του προηγούμενου. Στόχος του είναι η έξοδος των ψηφίων CRC από το κύκλωμα χωρίς αυτά να περνάνε από τις πύλες XOR όπου υπάρχει κίνδυνος να αλλαχθούν. Πιο συγκεκριμένα όπως φαίνεται και στο σχήμα 4.1.1 και πάλι θεωρούμε έναν καταχωρητή των 7 bit, με πολυώνυμο γεννήτρια για το CRC-7 το  $x^7 + x^3 + 1$ , δηλαδή σε δυαδική μορφή είναι το 10001001.



Σχήμα 4.1.1 Διάταξη καταχωρητών

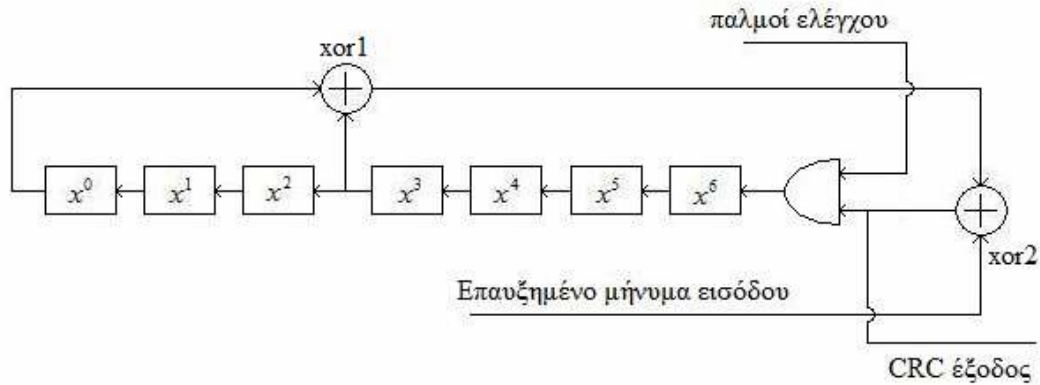
Η είσοδος αυτή τη φορά βρίσκεται στην άλλη πλευρά του καταχωρητή, δηλαδή τα ψηφία εισέρχονται από τη θέση Reg6. Ο αλγόριθμος που θα χρησιμοποιήσουμε έχει τα ακόλουθα βήματα:

1. Αρχικοποιούμε τον καταχωρητή με μηδενικά.
2. Όσο { αριθμός εισερχόμενων bit != 0 }
  - αρχή {
    - ολισθαίνουμε το περιεχόμενο του καταχωρητή προς τα δεξιά, εισάγοντας το επόμενο ψηφίο του μηνύματος στη θέση Reg6 του καταχωρητή ;
    - $Y := (A) \text{ XOR } (B) ;$
    - $\text{Reg6} := (\text{Reg6}) \text{ XOR } (Y) ;$
    - Έξοδος := Reg6 ;
  - } τέλος
3. Για i από 1 έως 7
  - αρχή {
    - ολισθαίνουμε το περιεχόμενο του καταχωρητή προς τα δεξιά, εισάγοντας το ψηφίο '0' στη θέση Reg6 του καταχωρητή ;
    - $Y := (A) \text{ XOR } (B) ;$
    - Έξοδος := Y ; “Αυτά τα ψηφία εξόδου αποτελούν το CRC checksum”
  - } τέλος

Στο τρίτο βήμα, τα 7 μηδενικά τα οποία εισάγονται στον καταχωρητή είναι αυτά που πρέπει να προσθεθούν στο αρχικό μήνυμα προκειμένου να βρεθεί το ζητούμενο CRC. Ο λόγος για τον οποίο δεν τα προσθέτουμε αρχικά αλλά σαν ένα ξεχωριστό βήμα είναι γιατί ενώ στο δεύτερο βήμα ο καταχωρητής είναι ενεργοποιημένος και η είσοδος επηρεάζεται από την ανάδραση, στο τρίτο βήμα δεν συμβαίνει κάτι τέτοιο. Την παραπάνω λειτουργία στην κυκλωματική υλοποίηση του αλγορίθμου μπορεί να την επιτελέσει μια λογική πύλη AND, η οποία τη στιγμή όπου όλο του μήνυμα εισόδου θα έχει μπει μέσα στον καταχωρητή, θα αποσυνδέει την ανάδραση.

## 4.2 Γενικευμένη κυκλωματική υλοποίηση

Στην κυκλωματική υλοποίηση του παραπάνω αλγορίθμου θα χρησιμοποιηθούν δύο πύλες XOR και μια πύλη AND. Τελικά το κύκλωμα έχει τη μορφή που φαίνεται στο σχήμα 4.2.1.



Σχήμα 4.2.1 Γενικευμένη κυκλωματική υλοποίηση βελτιωμένου αλγορίθμου εύρεσης crc

Στο κύκλωμα έχουμε δυο εισόδους που επηρεάζουν την έξοδο. Η πρώτη είναι το επαυξημένο μήνυμα, δηλαδή το αρχικό σήμα εισόδου μαζί με τα 7 επιπρόσθετα μηδενικά και το άλλο είναι οι παλμοί ελέγχου. Όπως εξηγήσαμε και πιο πάνω ο ρόλος των παλμών ελέγχου και κατ' επέκταση και την πύλης AND είναι να αποκόβουν την ανάδραση τη στιγμή που έχει εισέλθει όλο το αρχικό μήνυμα (χωρίς τα 7 μηδενικά για την εύρεση του CRC) στον καταχωρητή. Αυτό επιτυγχάνεται εφοδιάζοντας την πύλη AND κατά την ανάγνωση του παλμών εισόδου με συνεχόμενους άσους. Έτσι το αποτέλεσμα της δεύτερης πύλης XOR εισέρχεται κανονικά στον καταχωρητή. Μόλις αυτή η ανάγνωση ολοκληρωθεί και αρχίσουν να εισέρχονται τα 7 τελευταία μηδενικά του επαυξημένου μηνύματος, η πύλη AND εφοδιάζεται με λογικά '0' και άρα αναγκαστικά στον καταχωρητή εισέρχονται μόνο αυτά ανεξάρτητα από το αποτέλεσμα της δεύτερης XOR.

Προκειμένου να γίνει κατανοητή η λειτουργία του κυκλώματος θα αναφερθεί ένα απλό παράδειγμα. Έστω ότι έχουμε ως είσοδο του κυκλώματος το σήμα 101101. Τρέχοντας τον πιο πάνω αλγόριθμο θα προκύψει ο πίνακας 4.2.2.

Παλμοί ελέγχου	Δεδομένα εισόδου	Καταχωρητής 3 ψηφίων			Καταχωρητής 4 ψηφίων				CRC έξοδος
		Είσοδος 2 – xor1			Είσοδος 1 – xor1				
		0	0	0	0	0	0	0	
1	1	0	0	0	0	0	0	1	1
1	0	0	0	0	0	0	1	0	0
1	1	0	0	0	0	1	0	1	1
1	1	0	0	0	1	0	1	1	1
1	0	0	0	1	0	1	1	1	1
1	1	0	1	0	1	1	1	1	1

0	0	1	0	1	1	1	1	0	1
0	0	0	1	1	1	1	0	0	0
0	0	1	1	1	1	0	0	0	1
0	0	1	1	1	0	0	0	0	0
0	0	1	1	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1
0	0	0	0	0	0	0	0	0	1

Πίνακας 4.2.2

Το αποτέλεσμα του CRC υπολογισμού του πιο πάνω σήματος εισόδου είναι το 1010111. Για να επιβεβαιώσουμε αυτό το αποτέλεσμα θα εκτελέσουμε και την πολωνυμική διαίρεση ανάμεσα στο σήμα εισόδου και το πολυώνυμο γεννήτρια. Ως είσοδο έχουμε το πολυώνυμο που αντιστοιχεί στο 101101, δηλαδή το:  $x^5 + x^3 + x^2 + 1$ . Προσθέτοντας του και άλλα 7 μηδενικά στο τέλος αυτό θα γίνει:  $x^{12} + x^{10} + x^9 + x^7$ . Η διαίρεση με το πολυώνυμο γεννήτρια  $x^7 + x^3 + 1$  φαίνεται στο σχήμα 4.2.3. Παρατηρούμε ότι το υπόλοιπο της διαίρεσης ταυτίζεται ακριβώς με το αποτέλεσμα του αλγορίθμου που τρέξαμε καθώς  $1010111 \equiv x^6 + x^4 + x^2 + x + 1$ . Επίσης το πηλίκο της διαίρεσης ταυτίζεται με την έξοδο του κυκλώματος που προηγείται του CRC checksum.

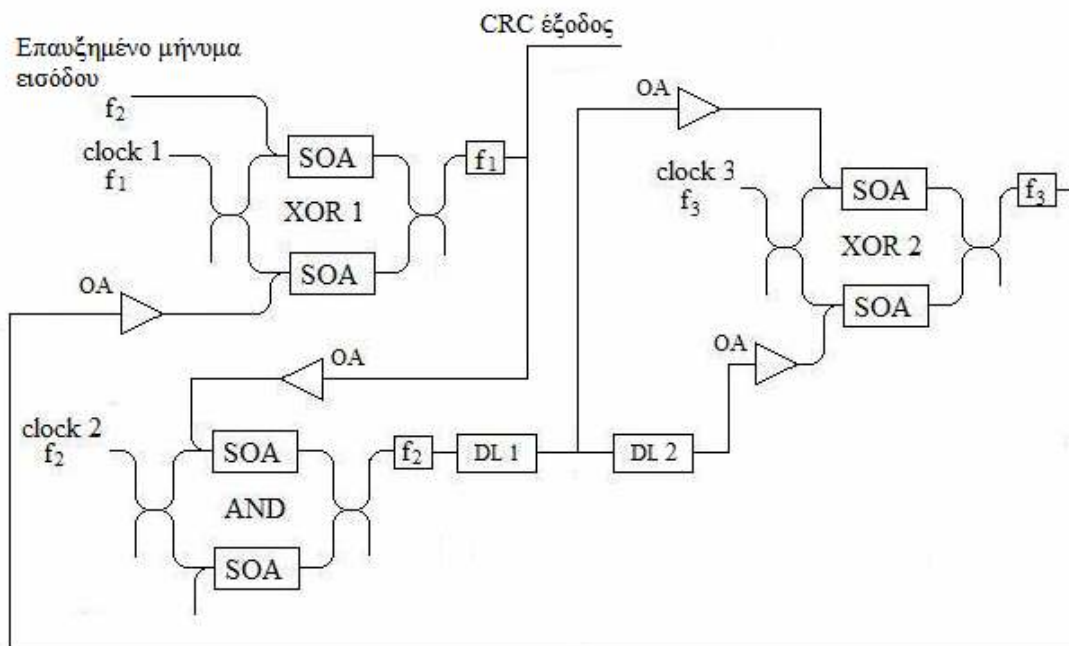
Τελικά με την παραπάνω κυκλωματική υλοποίηση καταφέραμε με το πέρας της διαδικασίας υπολογισμού του CRC checksum, αυτό να μη βρίσκεται στο εσωτερικό του καταχωρητή αλλά να έχει διοχετευτεί ήδη στην έξοδο, ενώ το περιεχόμενο του καταχωρητή έχει μηδενιστεί πλήρως. Έτσι δεν υπάρχει κανένας κίνδυνος να αλλαχθεί το αποτέλεσμα ενώ μπορεί να αρχίσει κατευθείαν και ο επόμενος υπολογισμός.

$x^{12} + x^{10} + x^9 + x^7$	$x^7 + x^3 + 1$
$x^{12} + x^8 + x^5$	$x^5 + x^3 + x^2 + x + 1$
$x^{10} + x^9 + x^8 + x^7 + x^5$	
$x^{10} + x^6 + x^3$	
$x^9 + x^8 + x^7 + x^6 + x^5 + x^3$	
$x^9 + x^5 + x^2$	
$x^8 + x^7 + x^6 + x^3 + x^2$	
$x^8 + x^4 + x$	
$x^7 + x^6 + x^4 + x^3 + x^2 + x$	
$x^7 + x^3 + 1$	
$x^6 + x^4 + x^2 + x + 1$	

Σχήμα 4.2.3

### 4.3 Μοντελοποίηση κυκλώματος στο VPI

Η κανονική υλοποίηση του κυκλώματος θα διαφέρει εν μέρη από αυτό του σχήματος 4.2.1. Και πάλι αποτελείται από τρεις λογικές πύλες μια AND και δύο XOR. Το ρόλο των καταχωρητών παίζουν δύο γραμμές καθυστέρησης των 3 και 4 bit αντίστοιχα. Καθώς έχουμε μετάδοση στα 10Gb/s η καθυστέρηση των 3 bit είναι στα 300ps και των 4 στα 400ps. Ενδιάμεσα των λογικών πυλών παρεμβάλλονται οπτικοί ενισχυτές (OA – optical amplifiers) για να επαναφέρουν το σήμα στα επιθυμητά επίπεδα ισχύος. Το κύκλωμα φαίνεται στο σχήμα 4.3.1.



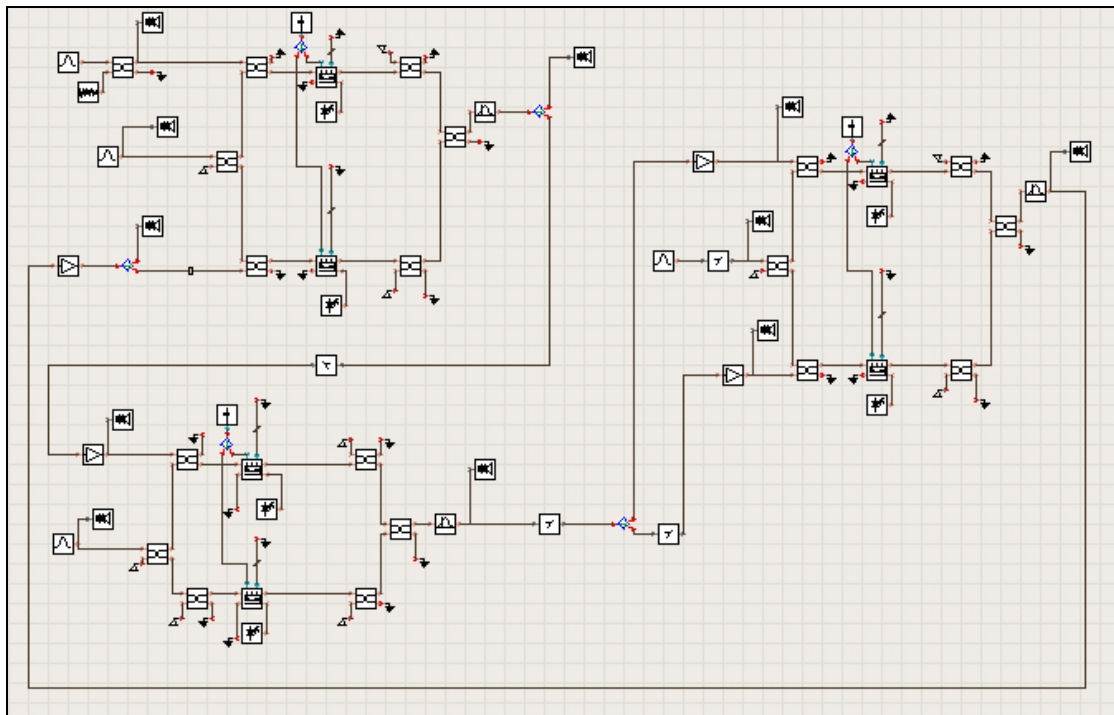
Σχήμα 4.3.1 Οπτικό κύκλωμα CRC – 7

Η καθυστέρηση DL1 είναι τεσσάρων bit ενώ η DL2 τριών. Στο κύκλωμα κάνουμε χρήση τριών συχνοτήτων για να μπορέσει το κύκλωμα να λειτουργήσει ομαλά. Εκτός από τους παλμούς ρολογιού η μια εκ των τριών είναι συχνότητα του σήματος εισόδου.

Ιδιαίτερα σημαντικό είναι επίσης να ρυθμίσουμε κατάλληλα τους χρόνους καθυστέρησης DL1 και DL2 έτσι ώστε οι εισοδοί των πυλών XOR και AND να είναι ευθυγραμμισμένοι χρονικά σε σχέση με τους παλμούς του ρολογιού τους. Πιο συγκεκριμένα όπως έχουμε αναλύσει και στο προηγούμενο κεφάλαιο η καθυστέρηση DL1 η οποία αντιστοιχεί σε 4 bit θα πρέπει να έχει τιμή λίγο μικρότερη από τα 400ps έτσι ώστε να αντισταθμίζει τις καθυστερήσεις που εισάγονται στο σήμα από τη διέλευση του μέσω των δύο λογικών πυλών AND και XOR και των υπόλοιπων δύο φίλτρων και οπτικών ενισχυτών. Θεωρώντας ότι κάθε πύλη εισάγει καθυστέρηση της τάξης των 25ps, ενώ το φίλτρο και ο ενισχυτής περίπου 1ps, τελικά DL1 = 400 -

$(25+25+1+1) = 348$ ps. Καθώς όμως η διαφορά των δύο εισόδων της πύλης XOR 2 πρέπει να είναι ακριβώς 3 bit προκειμένου να λειτουργήσει το κύκλωμα σωστά, θα πρέπει υποχρεωτικά η καθυστέρηση που εισάγει το DL2 να είναι ακριβώς ίση με 300ps. Αυτό μας δημιουργεί ορισμένα πρακτικά προβλήματα στο σχεδιασμό του κυκλώματος καθώς έτσι είναι δύσκολο η καθυστέρηση που εισάγει η τελευταία πύλη XOR να αντισταθμιστεί. Για να αντιμετωπιστεί αυτό το πρόβλημα θα αφαιρέσουμε την καθυστέρηση που εισάγει η δεύτερη XOR (26ps) ξανά από το DL1. Δηλαδή θα γίνει  $DL1 = 348 - 26 = 322$ ps. Τέλος επειδή όμως έτσι έχουμε χαλάσει την ευθυγράμμιση ανάμεσα στις δύο εισόδους της XOR 2 με τους παλμούς του ρολογιού της είναι απαραίτητο να εισαχθεί και μια νέα καθυστέρηση στην είσοδο των παλμών του ρολογιού η οποία θα είναι της τάξης των 74ps ( $=100 - 26$ ). Η τελευταία αυτή αλλαγή δεν επηρεάζει σε τίποτα τη λειτουργία του κυκλώματος το οποίο βρίσκει κανονικά το ζητούμενο CRC αποτέλεσμα.

Η μοντελοποίηση τελικά του κυκλώματος στο προσομοιωτικό πρόγραμμα VPI παίρνει τη μορφή που φαίνεται στο σχήμα 4.3.2.



Σχήμα 4.3.2 Διάταξη προσομοίωσης κυκλώματος

Το time window που χρησιμοποιήθηκε για την προσομοίωση είναι ξανά στα 32 bits. Στο προηγούμενο κεφάλαιο είχαμε αναφέρει ότι προκειμένου να βγει η έξοδος CRC από το κύκλωμα είναι απαραίτητο να προστεθούν στο τέλος του επαυξημένου μηνύματος άλλα 7 '0'. Στο σύνολο δηλαδή χρειάζονταν 14 '0'. Στην παρούσα υλοποίηση αυτό δεν είναι απαραίτητο καθώς όπως έχουμε εξηγήσει με το πέρας του



υπολογισμού το αποτέλεσμα έχει ήδη εξέλθει ενώ και ο καταχωρητής έχει μηδενιστεί. Έτσι η κατανομή των 32 bit θα είναι η ακόλουθη:

‘0’	Bits πληροφορίας : 24	7 ‘0’
-----	-----------------------	-------

Σε ότι αφορά τους παλμούς του ρολογιού της AND πύλης, αυτοί πρέπει να αποτελούνται από 25 συνεχόμενους ‘1’, δηλαδή μέχρι να εξέλθει και το τελευταίο bit πληροφορίας, και από 7 ‘0’.

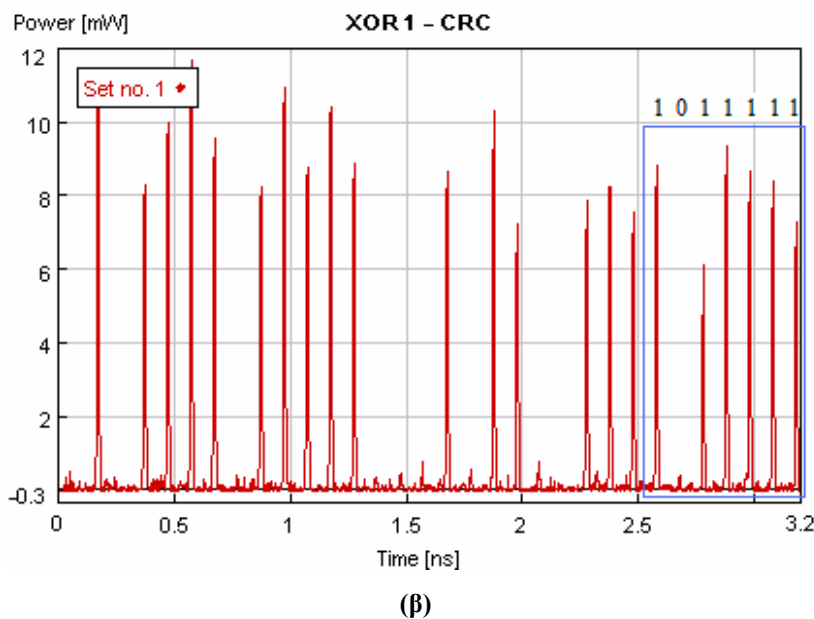
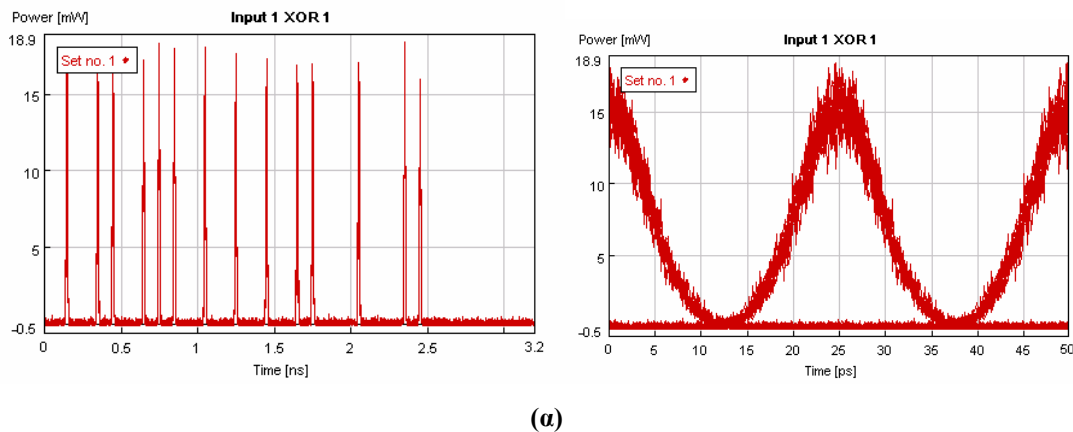
Στη συνέχεια ακολουθεί και ο πίνακας 4.3.3 όπου αναφέρονται τα χαρακτηριστικά που ορίστηκαν σε κάθε πύλη.

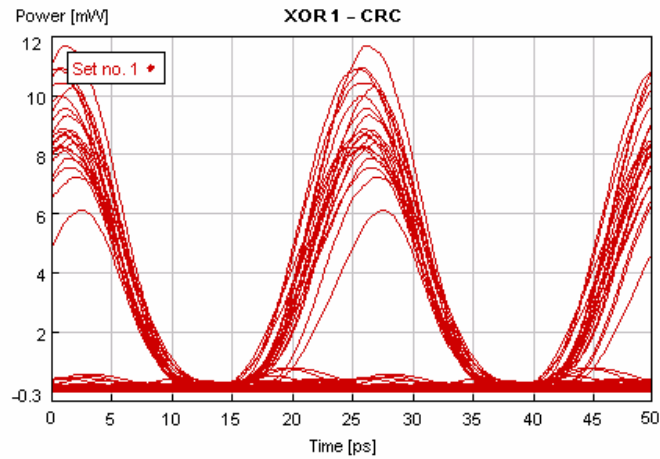
<b>XOR 1</b>	<b>AND</b>	<b>XOR 2</b>
Control 1(input) Εύρος παλμού: 10ps Ισχύς κορυφής: 30mW	Control 1 OA κέρδος: 2dB	Control 1 DL 1: 322ps OA κέρδος: 5dB
Control 2 OA κέρδος: 3 dB		Control 2 DL 2: 300ps OA κέρδος: 5dB
Clock Εύρος παλμού: 8ps Ισχύς κορυφής: 10mW	Clock Εύρος παλμού: 8ps Ισχύς κορυφής: 7mW	Clock Εύρος παλμού: 8ps Ισχύς κορυφής: 10mW
SOA DC : 350mA CW : 450 μW	SOA DC : 600mA CW : 1 mW	SOA DC : 350mA CW : 450 μW
OBPF Κεντρική Συχνότητα: 192.25 THz	OBPF Κεντρική Συχνότητα: 192.75 THz	OBPF Κεντρική Συχνότητα: 191.75 THz

**Πίνακας 4.3.3** Παράμετροι προσομοίωσης

Κατά την προσομοίωση θεωρούμε ένα επαυξημένο μήνυμα να εισέρχεται στο κύκλωμα. Αρχικά αυτό θα διέλθει από την πρώτη λογική πύλη XOR. Στη συνέχεια το αποτέλεσμα αυτής της πράξης εισέρχεται στην πύλη AND όπου μέχρι και την είσοδο του τελευταίου bit του σήματος πληροφορίας θα επιτρέπει τη διέλευση του στον καταχωρητή. Το περιεχόμενο του καταχωρητή που ακολουθεί εφοδιάζει τις εισόδους

της δεύτερης πύλης XOR, το αποτέλεσμα της οποίας αποτελεί τη δεύτερη είσοδο της πρώτης πύλης XOR. Η έξοδος του κυκλώματος είναι αυτή της πρώτης XOR πύλης. Στο σχήμα 4.3.4 παρατηρούμε τα αποτελέσματα μετά την προσομοίωση. Στο 4.3.4 (α) βλέπουμε την ακολουθία εισόδου η οποία αποτελείται από 24 bit πληροφορίας όπως εξηγήσαμε και πιο πάνω με τα αντίστοιχο διάγραμμα ματιού. Στο 3.1.4 (β) είναι η έξοδος του κυκλώματος και το (γ) το διάγραμμα ματιού. Τα τελευταία 7 bits αποτελούν το ζητούμενο checksum, το οποίο για τη συγκεκριμένη ακολουθία 24 ψηφίων είναι το 1011111.





(γ)

**Σχήμα 4.3.4** (α) ακολουθία εισόδου του κυκλώματος και το αντίστοιχο διάγραμμα ματιού, (β) έξοδος του κυκλώματος – τα τελευταία 7 bits αποτελούν το crc checksum και (γ) το αντίστοιχο διάγραμμα ματιού της εξόδου



## Συμπεράσματα

Στην παρούσα εργασία πραγματοποιήθηκε μελέτη πάνω στην οπτική υλοποίηση ενός κυκλώματος το οποίο υπολογίζει τα ψηφία CRC μιας εισόδου. Αρχικά παρουσιάστηκε αναλυτικά η θεωρία των πολυωνύμων πάνω στην οποία βασίζεται ο υπολογισμός του CRC καθώς και το γενικευμένο κύκλωμα το οποίο το υλοποιεί. Οι οπτικές λογικές πύλες οι οποίες χρησιμοποιήθηκαν στο κύκλωμα βασίστηκαν στο συμβολόμετρο MZI με χρήση ημιαγωγικών ενισχυτών (SOA). Εκτός από την υλοποίηση και προσομοίωση αυτών των οπτικών διατάξεων, μελετήθηκαν επίσης και τα συμβολόμετρα Sagnac και παρουσιάστηκε αναλυτικά για ποιά επίπεδα ισχύος, ευρούς και χρονικής καθυστέρησης των παλμών εισόδου επιτυγχάνεται βελτιστοποίηση της εξόδου. Στη συνέχεια με τη βοήθεια του προσομοιωτικού προγράμματος VPI υλοποιήθηκε στα 10Gb/s το CRC-7 κύκλωμα. Πάρα το γεγονός ότι δοκιμάστηκε για σχετικά μικρό αριθμό εισερχόμενων ψηφίων το αποτέλεσμα ήταν επιτυχημένο και αναμένεται να λειτουργεί και για μεγαλύτερες εισόδους. Η υλοποίηση αυτή παρουσίαζε ωστόσο ένα βασικό μειονέκτημα: τα τρία τελευταία ψηφία της εξόδου υπήρχε κίνδυνος να αλλαχθούν κατά την έξοδο τους από το κύκλωμα. Με στόχο την εξάλειψη αυτού του προβλήματος υλοποιήθηκε εκ νέου ένα κύκλωμα το οποίο βασίζεται σε νέο βελτιωμένο αλγόριθμο. Το νέο αυτό κύκλωμα εκτός από την επίλυση του προβλήματος των τριών τελευταίων bit είναι τελικά και πιο αποδοτικό, καθώς με το πέρας του υπολογισμού του CRC αποτελέσματος αυτό έχει ήδη εξέλθει από το κύκλωμα, ενώ ταυτόχρονα έχει μηδενιστεί και το περιεχόμενο του καταχωρητή. Αυτό συνεπάγεται ότι δεν απαιτείται η είσοδος επιπλέον μηδενικών προκειμένου να μηδενιστεί ο καταχωρητής όπως ήταν απαραίτητο στην αρχική υλοποίηση, αλλά με το τέλος του υπολογισμού του CRC το κύκλωμα είναι αμέσως έτοιμο να δεχθεί την επόμενη είσοδο.

Το παραπάνω κύκλωμα θα ήταν ενδιαφέρον να υλοποιηθεί σε μεγαλύτερες ταχύτητες από αυτή των 10Gb/s. Κάτι τέτοιο θα ήταν εξαιρετικά χρήσιμο καθώς στη σημερινή εποχή υπάρχει μια συνεχώς αυξανόμενη ζήτηση σε ότι αφορά τον όγκο και την ταχύτητα των δεδομένων των οποίων μεταφέρονται. Η λειτουργία ωστόσο του συγκεκριμένου κυκλώματος σε υψηλότερες ταχύτητες δεν είναι σίγουρο ότι θα είναι απόλυτα επιτυχής. Ένας λόγος είναι η μείωση του εύρους των παλμών λόγω αυτής της αύξησης αλλά και η αμφισβητούμενη απόδοση των λογικών πυλών MZI λόγω της μη επαρκούς ανάκτησης του κέρδους από τους SOAs σε αυτές τις ταχύτητες.

Υπάρχει ωστόσο δυνατότητα υλοποίησης ενός κυκλώματος υπολογισμού του CRC με χρήση λογικών πυλών Sagnac αντί για MZI. Λόγω όμως του ότι ο χρόνος διάδοσης ενός φωτινού παλμού μέσα από μια οπτική ίνα είναι σχετικά μεγάλος σε σχέση με το χρόνο διέλευσης μέσα από έναν SOA, συμπερένουμε ότι σε μια πύλη

Sagnac θα χρειάζεται πολύ περισσότερος χρόνος μέχρι να εξαχθεί ένα αποτέλεσμα σε σχέση με μια πύλη MZI. Κάτι τέτοιο αποτελεί σημαντικό πρόβλημα στην περίπτωση που θέλουμε να υλοποιήσουμε ένα κύκλωμα όπως το CRC, στο οποίο απαιτούνται αναδράσεις και χρησιμοποιούνται ταχύτητες της τάξεως των Gbps (άρα έχουμε και μικρή περίοδο παλμών). Το πρόβλημα αυτό έγκειται στο γεγονός ότι η συχνότητα των συγκρίσεων για τον υπολογισμό του checksum είναι συνήθως ανά μερικά bit, ανάλογα με το πολυώνυμο γεννήτριας που έχει επιλεγεί. Κατά συνέπεια αφού ο χρόνος ανάμεσα στις συγκρίσεις είναι κατά πολύ μικρότερος από αυτόν που απαιτείται για την έξοδο του αποτελέσματος από την XOR, η σωστή λειτουργία του κυκλώματος είναι αδύνατη.

Ένας τρόπος να λυθεί αυτό το πρόβλημα είναι να εφαρμόσουμε πολυπλεξία στο χρόνο. Έτσι πετυχαίνουμε οι συγκρίσεις να γίνονται ανά ένα συγκεκριμένο αριθμό ψηφίων τον οποίο εμείς έχουμε επιλέξει χωρίς όμως να αλλάξει κάτι κυκλωματικά ή αλγοριθμικά. Πιο συγκεκριμένα αυτό γίνεται ως εξής: μέχρι τώρα έχουμε θεωρήσει ότι όταν έχουμε έναν καταχωρητή των  $n$  bits, τότε αυτός ισοδυναμεί με μια καθυστέρηση της τάξεως  $n \cdot D_0$ , όπου  $D_0$  η περίδος του ενός bit. Στην περίπτωση που θέλουμε να κάνουμε πολυπλεξία στο χρόνο, θα θεωρήσουμε ότι η καθυστέρηση αυτή γίνεται ίση με  $n \cdot D_0 + D_1$ , όπου  $D_1 = m \cdot D_0$  και  $m$  ακέραιος αριθμός. Κατά αυτόν τον τρόπο καταφέρνουμε να αναβάλουμε τη σύγκριση των bit έτσι ώστε να δώσουμε χρόνο να γίνει ο υπολογισμός στην XOR.

## Βιβλιογραφία

1. Η. Αβραμόπουλος, *Φωτονική Τεχνολογία για Τηλεπικοινωνίες*, Εκδόσεις Ε.Μ.Π.
2. Χ. Κουλουμέντας, *Μελέτη υλοποίησης αμιγώς οπτικού κυκλώματος κυκλικού ελέγχου πλεονασμού (CRC)*, εργασία στο μεταπτυχιακό μάθημα: Συστήματα οπτικών μετρήσεων για οπτική λογική, Σχολή ΗΜΜΥ, ΕΜΠ 2007
3. Κ. Βυρσωκινός, *Αμιγώς οπτική επεξεργασία δεδομένων σε ψηφιακά τηλεπικοινωνιακά δίκτυα*, Διδακτορική Διατριβή, Σχολή ΗΜΜΥ, ΕΜΠ 2007
4. J. F. Kurose and K. W. Ross, *Δικτύωση Υπολογιστών*, Εκδόσεις Μ. Γκιούρδας
5. M. Stigge, H. Plotz, W. Muller, J. P. Redlich, *Reversing CRC – Theory and Practice*, HU Berlin Public Report, Humboldt University Berlin, May 2006
6. *Chapter 14: Cyclic Redundancy Check*, available at the web page: [www.hackersdelight.org/crc.pdf](http://www.hackersdelight.org/crc.pdf)
7. W. Kowalk, *CRC Cyclic Redundancy Check Analysing and Correcting Errors*, University of Oldenburg, August 2006
8. Χ. Τσεκρέκος, *Εξομοίωση Αμιγώς Οπτικής Λογικής Πύλης ΑΠΟΚΛΕΙΣΤΙΚΟΥ Η με Χρήση του Συμβολόμετρου Mach-Zehnde*, Διπλωματική Εργασία, Σχολή ΗΜΜΥ, ΕΜΠ 2003
9. P. Koopman, T. Chakravarty, *Cyclic Redundancy Code (CRC) Polynomial Selection for Embedded Networks*, Carnegie Mellon University Pittsburg, PA, USA, 2004
10. J. Yu, X. Zheng, F. Liu, A. Buxes, P. Jeppesen, *Simultaneous realization wavelength conversion and signal regeneration using a nonlinear optical loop mirror*, Technical University of Denmark, February 2000
11. P. Koopman, *32 – Bit Cyclic Redundancy Codes for Internet Applications*, Carnegie Mellon University Pittsburg, PA, USA, 2002
12. P. A. Stark, *Appendix D Cyclic Redundancy Check (CRC)*, 2006
13. N. Glover, T. Dudley, *Practical Error Correction Design for Engineers*, published by Cirrus Logic – Colorado, 1990
14. A. Huang, *An Ultrafast Optical Linear Feedback Shift Register*, patent application
15. M. E. Kounavis, F. L. Berry, *A systematic approach to Building High Performance, Software-Based, CRC Generators*, Hillsboro, USA, appeared at the 10<sup>th</sup> IEEE International Symposium on Computers and Communications in Spain, June 2005