



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ
ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΗΛΕΚΤΡΙΚΗΣ ΙΣΧΥΟΣ
ΕΡΓΑΣΤΗΡΙΟ ΗΛΕΚΤΡΙΚΩΝ ΜΗΧΑΝΩΝ ΚΑΙ
ΗΛΕΚΤΡΟΝΙΚΩΝ ΙΣΧΥΟΣ

Ημιαγωγικοί διακόπτες-JFETs καρβιδίου πυριτίου

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

Κωνσταντίνος Δ. Γεωργόπουλος

Επιβλέπων: Στέφανος Ν. Μανιάς
Καθηγητής Ε.Μ.Π.

Αθήνα, Ιούνιος 2012



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ
ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΗΛΕΚΤΡΙΚΗΣ ΙΣΧΥΟΣ
ΕΡΓΑΣΤΗΡΙΟ ΗΛΕΚΤΡΙΚΩΝ ΜΗΧΑΝΩΝ ΚΑΙ
ΗΛΕΚΤΡΟΝΙΚΩΝ ΙΣΧΥΟΣ

Ημιαγωγικοί διακόπτες-JFETs καρβιδίου πυριτίου

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

Κωνσταντίνος Δ. Γεωργόπουλος

Επιβλέπων: Στέφανος Ν. Μανιάς
Καθηγητής Ε.Μ.Π.

Εγκρίθηκε από την τριμελή επιτροπή:

.....

ΣΤΕΦΑΝΟΣ

ΜΑΝΙΑΣ

Καθηγητής Ε.Μ.Π.

.....

ΑΝΤΩΝΙΟΣ

ΚΛΑΔΑΣ

Καθηγητής Ε.Μ.Π.

.....

ΣΤΑΥΡΟΣ

ΠΑΠΑΘΑΝΑΣΙΟΥ

Καθηγητής Ε.Μ.Π.

Αθήνα, Ιούνιος 2012

.....

Κωνσταντίνος Δ. Γεωργόπουλος

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός
Υπολογιστών Ε.Μ.Π.

Copyright © Κωνσταντίνος Δ. Γεωργόπουλος, 2012
Με επιφύλαξη παντός δικαιώματος. All rights reserved.

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τον συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.

Περίληψη

Αντικείμενο αυτής της διπλωματικής εργασίας είναι το JFET (Junction Field Effect Transistor=Τρανζίστορ Επίδρασης Πεδίου Ένωσης) καρβιδίου πυριτίου (Silicon Carbide-SiC), αλλιώς SiC-JFET. Πιο συγκεκριμένα, η παρούσα εργασία, συνεισφέρει στη γνώση των SiC-JFETs με την δημιουργία ενός μοντέλου προσομοιώσεων για το normally-on SiC-JFET SJDP120R085. Επιπλέον, περιλαμβάνει την περιγραφή της διαδικασίας εξαγωγής του μοντέλου, ούτως ώστε να διευκολύνει και τη μελλοντική δημιουργία αντίστοιχων μοντέλων. Τα SiC-JFETs χρησιμοποιούνται ως ημιαγωγικοί διακόπτες σε εφαρμογές μετατροπών ηλεκτρονικών ισχύος. Ο λόγος που τους δίνεται ιδιαίτερη προσοχή είναι τα βελτιωμένα χαρακτηριστικά που παρουσιάζουν, σε σχέση με τα ημιαγωγικά στοιχεία πυριτίου, εξαιτίας του υλικού κατασκευής τους (καρβίδιο του πυριτίου-SiC).

Η συνολική δομή της εργασίας, έχει ως εξής: Αρχικά γίνεται αναφορά στο SiC ως υλικό, ενώ στη συνέχεια παρουσιάζεται η δομή και οι αρχές λειτουργίας των διατάξεων της διόδου και του JFET. Σε επόμενη φάση, παρατίθεται το ισοδύναμο ηλεκτρικό κύκλωμα του JFET, ένα μαθηματικό μοντέλο καθώς και το γενικό μοντέλο που χρησιμοποιεί το πρόγραμμα προσομοιώσεων SPICE. Ακολουθεί το βασικότερο κομμάτι της εργασίας, που είναι η εξαγωγή του μοντέλου προσομοιώσεων (SPICE) για τον ημιαγωγικό διακόπτη-JFET, SJDP120R085 της εταιρίας Semisouth. Ο προσδιορισμός του μοντέλου έγινε βάσει των φύλλων προδιαγραφών του ημιαγωγού αλλά και μετρήσεων του εργαστηρίου ηλεκτρικών μηχανών και ηλεκτρονικών ισχύος. Στο έβδομο κεφάλαιο περιγράφεται η συμπεριφορά που παρουσιάζουν τα JFETs ως διακόπτες και δίνονται τα χαρακτηριστικά των SiC-JFETs. Επιπλέον αναφέρεται η επίδραση των παρασιτικών στοιχείων του JFET που ήδη περιλαμβάνονται στο μοντέλο προσομοιώσεων καθώς και κάποιων πρόσθετων που προκύπτουν στην πράξη. Στο όγδοο κεφάλαιο, αρχικά τεκμηριώνεται μέσω προσομοιώσεων η προηγούμενη θεωρητική ανάλυση, ενώ ταυτόχρονα γίνεται μια προσπάθεια να προσδιορισθούν ενδεικτικά τα εξωγενή παρασιτικά στοιχεία του JFET το οποίο μελετάται. Κατά το κλείσιμο του κεφαλαίου αυτού, παρατίθενται κάποιες «διακοπτικές» μετρήσεις που έχουν λάβει χώρα στο εργαστήριο ηλεκτρικών μηχανών και ηλεκτρονικών ισχύος στα πλαίσια άλλης εργασίας, οι οποίες σχολιάζονται. Στο ένατο κεφάλαιο περιγράφεται η διαδικασία υπολογισμού ψήκτρας για το JFET που μελετάται (SJDP120R085). Στο τελευταίο κεφάλαιο παρουσιάζονται τα συμπεράσματα αυτής της διπλωματικής εργασίας.

Summary

The object of this thesis is the JFET (Junction Field Effect Transistor) made of Silicon Carbide (SiC), otherwise SiC-JFET. More specifically, this work contributes to the knowledge of SiC-JFETs, by the creation of a simulation model for the normally-on SiC-JFET SJDP120R085. In addition, the description of the extraction process of the model is included, in order to facilitate the future creation of corresponding models. SiC-JFETs are used as semiconductor switches in power electronics' converter applications. They are given special attention due to the enhanced features that they appear to have, compared to Silicon devices, because of their construction material (Silicon Carbide-SiC).

The overall structure of the work is as follows: Initially, reference is made to SiC as a material and after that, the presentation of the structure and the operating principles of the diode and the JFET devices, takes place. At a later stage, the JFET equivalent circuit, a mathematical model and the general model used by the SPICE simulation software are given. The main part of this thesis, which is the extraction of the simulation model (SPICE) for the Semisouth's semiconductor switch-JFET, SJDP120R085, is next. The determination of the model was based on data from the semiconductor datasheets and measurements provided by the electrical machinery and power electronics laboratory. Chapter seven describes the behavior of JFETs when operated as switches and also gives the characteristics of SiC-JFETs. Additionally, a description is given about the influence of the, JFET equivalent circuit parasitic elements that are already included in the simulation model as well as some additional arising in practice. In the eighth chapter, initially, the previous theoretical analysis is supported by simulations, while at the same time attempt is made to identify the extrinsic parasitic elements of the JFET which is under investigation. At the closing of this chapter, there are listed some switching measurements that took place at the electrical machinery and power electronics laboratory in the context of other work, which are discussed. The ninth chapter describes the calculation procedure of a heatsink for the JFET being studied (SJDP120R085). The last chapter presents the conclusions of this thesis.

Ευχαριστίες

Θα ήθελα να ευχαριστήσω τον καθηγητή μου, κ. Στέφανο Ν. Μανιά, για την ευκαιρία που μου έδωσε να ασχοληθώ με ένα ενδιαφέρον θέμα στα πλαίσια της διπλωματικής μου εργασίας. Η καθοδήγηση και οι συμβουλές του, όχι μόνο κατά την εκπόνηση της εργασίας, αλλά και στα προηγούμενα χρόνια των σπουδών μου στο πολυτεχνείο, ήταν σημαντικές και χρήσιμες. Επιπλέον, οφείλω να τον ευχαριστήσω για την προθυμία με την οποία με δέχθηκε στο εργαστήριο Ηλεκτρικών Μηχανών και Ηλεκτρονικών Ισχύος και την απλόχερη παραχώρηση πληροφοριών.

Θα ήθελα επίσης να ευχαριστήσω τους υποψήφιους διδάκτορες Σπυρίδωνα Γιαννούτσο και Γεώργιο Καμπίτση για τις χρήσιμες πληροφορίες που μου προσέφεραν και τον πολύτιμο χρόνο που μου αφιέρωσαν.

Περιεχόμενα

Κεφάλαιο 1: Ημιαγωγοί-Χαρακτηριστικά SiC (Καρβίδιο του πυριτίου)

1.1	Λίγα λόγια για την ενέργεια του ατόμου	1
1.2.1	Ημιαγωγοί	2
1.2.2	Πυρίτιο	5
1.2.3	Καρβίδιο του πυριτίου-Silicon carbide-SiC	5
1.3	Καρβίδιο του πυριτίου σε σύγκριση με το Πυρίτιο	6

Κεφάλαιο 2: Δίοδος ισχύος

2.1	Δίοδος	9
2.2.1	Δίοδος-Φυσική λειτουργία	10
2.2.2	Συνθήκες ανοικτού κυκλώματος	10
2.2.3.1	Ανάστροφη πόλωση	12
2.2.3.2	Περιοχή διάσπασης	13
2.2.4	Ορθή πόλωση	13
2.3.1	Δίοδος-Δυναμική συμπεριφορά	14
2.3.2	Δίοδος-Απώλειες	16

Κεφάλαιο 3: Τρανζίστορ επίδρασης πεδίου ένωσης, JFET-Αρχές λειτουργίας

3.1.1	FET	19
3.1.2	JFET Απογύμνωσης	19
3.2	Δομή του JFET	19
3.3	Φυσική λειτουργία (JFET n-καναλιού)	20
3.4	Απλές θεωρητικές χαρακτηριστικές του JFET	21
3.5	Διαφορά μεταξύ normally on και normally off JFETs	23
3.6	JFET p-καναλιού	23
3.7	Συγκεντρωτικός πίνακας χαρακτηριστικών των διαφόρων τύπων JFET	23
3.8	Απεικονιστική παρουσίαση λειτουργίας ενός JFET απογύμνωσης n-καναλιού με $V_p=-2V$, σε σχέση με τις I-V χαρακτηριστικές του	23
3.9.1	JFET-Δυναμική συμπεριφορά	30
3.9.2	JFET-Απώλειες	30

Κεφάλαιο 4: JFET καρβιδίου πυριτίου (SiC-JFET)-Ισοδύναμο κύκλωμα και φυσικό μοντέλο

4.1	SiC-JFET (JFET καρβιδίου πυριτίου)	33
4.2	Ισοδύναμο ηλεκτρικό κύκλωμα JFET	34
4.3	Περιγραφικές εξισώσεις JFET-Φυσικό μαθηματικό μοντέλο	35

Κεφάλαιο 5: JFET-Μαθηματικό μοντέλο προσομοιώσεων SPICE

5.1	Περιγραφικές εξισώσεις JFET-Μοντέλο προσομοιώσεων	43
5.2	DC μοντέλο	44
5.3	Ισοδύναμο κύκλωμα (μοντέλο) μεγάλων σημάτων και εισαγωγή του στο SPICE	53
5.4	Εξάρτηση από τη θερμοκρασία και τις διαστάσεις του JFET	55

Κεφάλαιο 6: Εξαγωγή παραμέτρων προσομοίωσης για το JFET SJDP120R085 (DC Μετρήσεις-DC Προσομοιώσεις)

6.1	Μοντέλο προσομοιώσεων για το JFET SJDP120R085	57
6.2	Τρόπος προσδιορισμού BETA και BETATCE	59
6.3	Τρόπος προσδιορισμού LAMBDA	61
6.4	Τρόπος προσδιορισμού VTO και VTOTC	62
6.5	Τρόπος προσδιορισμού χωρητικότητας	63
6.6	Ενδογενείς παρασιτικές αντιστάσεις RD και RS	68
6.7	Τρόπος προσδιορισμού παθητικών διαρροών πύλης (κατάσταση JFET:off)	69
6.8	Τρόπος προσδιορισμού ενεργών διαρροών πύλης (κατάσταση JFET:on)	70
6.9	Τρόπος προσδιορισμού μοντέλου θορύβου	70
6.10	Τελικές τιμές παραμέτρων μοντέλου για το JFET SJDP120R085	71
6.11	Αξιολόγηση μοντέλου μέσω σύγκρισης προσομοιώσεων με μετρήσεις	72
6.12	Ανάστροφη λειτουργία του JFET («αντιπαράλληλη δίοδος»)	77

Κεφάλαιο 7: Διακοπτική συμπεριφορά ημιαγωγικού διακόπτη, JFET- Διακοπτικές απώλειες JFET-Χαρακτηριστικά SiC-JFET (SJDP120R085), Νοητή αντιπαράλληλη δίοδος- Διακοπτικό μοντέλο

7.1	Εισαγωγή	81
7.2	Κυματομορφές τάσης-ρεύματος διακοπτικών εφαρμογών	81
7.3	Απώλειες ισχύος σε διακοπτικές εφαρμογές	84
7.4	Χαρακτηριστικά του JFET καρβιδίου πυριτίου (SJDP120R085)	86
7.5.1	Παρασιτικά στοιχεία του JFET	89
7.5.2	Ισοδύναμο κύκλωμα διακοπτικής συμπεριφοράς	92

Κεφάλαιο 8: Καθορισμός διακοπτικού μοντέλου του JFET: SJDP120R085-Διακοπτικές μετρήσεις στο SJDP120R085

8.1	Διακοπτικό μοντέλο για τον ημιαγωγικό διακόπτη SJDP120R085	95
8.2.1	Καθορισμός παρασιτικών στοιχείων διακοπτικού μοντέλου (εκτός αυτών που περιλαμβάνει το SPICE)	95
8.2.2	Εκτίμηση των $L_S, L_D, L_{D,external}$	96
8.3.1	Εργαστηριακές διακοπτικές μετρήσεις για τον ημιαγωγό SJDP120R085 και φαινόμενα που παρατηρούνται σε αυτές	103
8.3.2	Συνδεσμολογία ενός JFET με ωμικό φορτίο	104
8.3.3	Συνδεσμολογία ενός JFET με ωμική αντίσταση και πηνίο με δίοδο ελεύθερης διέλευσης (free wheeling)	105
8.3.4	Συνδεσμολογία ημιγέφυρας με JFET	107

Κεφάλαιο 9: Θερμική συμπεριφορά του SiC-JFET SJDP120R085- Υπολογισμός ψήκτρας

9.1	Εισαγωγή	111
9.2	Θερμική αντίσταση	111
9.3	Παράδειγμα υπολογισμού ψυκτικού στοιχείου για το SJDP120R085	113

Κεφάλαιο 10: Συμπεράσματα

10.1	Καρβίδιο του πυριτίου (SiC) σε σύγκριση με το πυρίτιο (Si)	115
10.2	Μοντέλο του SiC-JFET SJDP120R085-Αποτελέσματα προσομοιώσεων	116
10.3	Χαρακτηριστικές του SiC-JFET SJDP120R085	116
<i>Παράρτημα Α:</i>	Μοντέλο του JFET στο SPICE (Ακριβείς Εξισώσεις από το Reference Guide του SPICE)	119
<i>Παράρτημα Β:</i>	DC Μετρήσεις για το JFET της Semisouth: SJDP120R085	129
<i>Παράρτημα Γ:</i>	Φύλλα προδιαγραφών (datasheets) για το JFET SJDP120R085	133
<i>Πηγές</i>		151

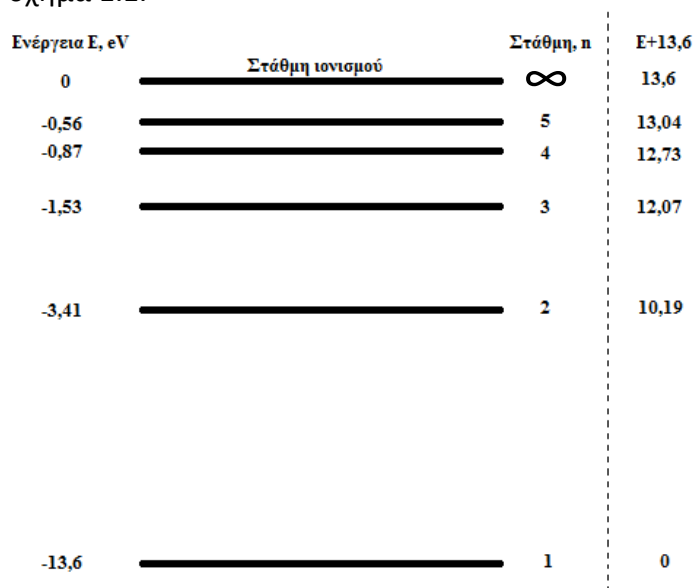
Κεφάλαιο 1

Ημιαγωγοί-Χαρακτηριστικά SiC (Καρβίδιο του πυριτίου)

1.1 Λίγα λόγια για την ενέργεια του ατόμου:

Ως γνωστόν το απλοποιημένο μοντέλο του ατόμου αποτελείται από τον πυρήνα (πρωτόνια + νετρόνια) ο οποίος φέρει θετικό φορτίο και τα ηλεκτρόνια (στοιχειώδη αρνητικά φορτία) που περιστρέφονται σε κυκλικές τροχιές γύρω από τον πυρήνα. Τα διάφορα ηλεκτρόνια κινούνται σε τροχιές με διαφορετικές ακτίνες r (όπου $r=0$ στο κέντρο του ατόμου). Κάθε τροχιά χαρακτηρίζεται από τη δική της καθορισμένη ενέργεια κι έτσι διακρίνονται οι **ενεργειακές στάθμες** του ατόμου. Ορίζουμε ως σημείο αναφοράς ή μηδενικής δυναμικής ενέργειας το άπειρο ($r=\infty$). Άρα, ως ενέργεια στάθμης ορίζεται η δυναμική ενέργεια που απαιτείται ώστε ένα ηλεκτρόνιο που βρίσκεται σε αυτή τη στάθμη-ακτίνα να μεταφερθεί στο άπειρο. (όταν ένα ηλεκτρόνιο μεταπηδά από την αρχική του ενεργειακή στάθμη σε μια άλλη τότε εκπέμπεται ενέργεια). Σύμφωνα με τα παραπάνω γίνεται προφανές πως η ενέργεια του ηλεκτρονίου καθίσταται μικρότερη, δηλαδή περισσότερο αρνητική καθώς αυτό πλησιάζει στον πυρήνα.

Οι ενεργειακές στάθμες του ατόμου μπορούν να είναι άπειρες όμως συνήθως ασχολούμαστε μόνο με τις πιο κοντινές στον πυρήνα. Για καλύτερη κατανόηση των όσων αναφέρθηκαν ακολουθεί το διάγραμμα των ενεργειακών σταθμών του υδρογόνου στο σχήμα 1.1.



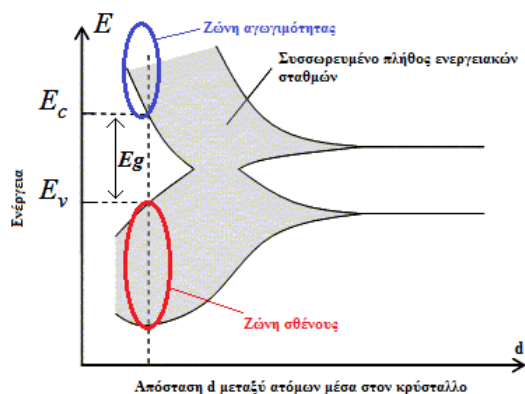
Σχήμα 1.1: Οι πέντε κατώτερες ενεργειακές στάθμες και η στάθμη ιονισμού του υδρογόνου.
 $1\text{eV}=1.6\times 10^{-19}\text{ (J)}$ [3].

Όταν τα άτομα βρίσκονται σε διάταξη σχηματισμού κρυστάλλων, αν είναι τόσο απομακρυσμένα μεταξύ τους ώστε να αγνοείται η αλληλεπίδραση δυνάμεων τότε οι ενεργειακές στάθμες του κρυστάλλου ως σύνολο συμπίπτουν με αυτές των μεμονωμένων ατόμων.

Όσο πιο κοντά είναι τα άτομα μεταξύ τους μέσα στον κρύσταλλο τόσο αυξάνονται οι αλληλεπιδράσεις. Πλησιάζοντας λοιπόν τα άτομα μεταξύ τους, οι κυματικές συναρτήσεις τους υπερκαλύπτονται κι ενώ αρχικά ήταν διακεκριμένες οι ενεργειακές στάθμες του κρυστάλλου, τώρα αυτός λειτουργεί σαν ηλεκτρονικό

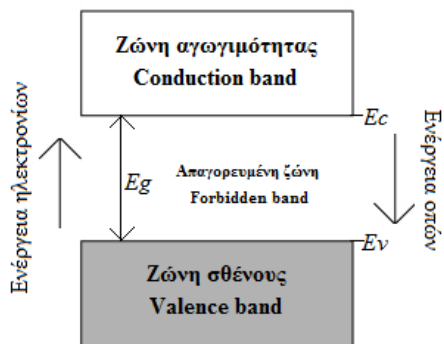
σύστημα και αρχίζουν να δημιουργούνται οι λεγόμενες **ενεργειακές ζώνες**. Αυτές είναι η ζώνη **σθένους (valence band)** και η ζώνη **αγωγιμότητας (conduction band)**, οι οποίες περιέχουν πλήθος διακεκριμένων ενεργειακών σταθμών. Μεταξύ των δύο αυτών ζωνών υπάρχει το περίφημο **ενεργειακό διάκενο (energy bandgap)**, μία ζώνη δηλαδή η οποία δεν περιέχει ενεργειακές στάθμες.

Το ενεργειακό διάκενο είναι μία απαγορευμένη ζώνη μεταξύ των δύο ζωνών (σθένους και αγωγιμότητας). Το διάκενο αυτό μειώνεται όταν μειώνονται οι αποστάσεις μεταξύ των ατόμων του κρυστάλλου. Για πολύ μικρές αποστάσεις οι ζώνες σθένους και αγωγιμότητας υπερκαλύπτονται. Το διάκενο χαρακτηρίζεται από την **ενέργεια διακένου η οποία ορίζεται ως η ενέργεια που απαιτείται ώστε να μεταπηδήσει ένα ηλεκτρόνιο από την ζώνη σθένους στην ζώνη αγωγιμότητας**. Ακολουθεί το σχήμα 1.2, προς αποσαφήνιση όσων αναφέρθηκαν.



Σχήμα 1.2: Ενεργειακές στάθμες στην κρυσταλλική δομή ημιαγωγού [30].

Και απομονώνοντας την περιοχή όπου έχουν σχηματισθεί οι ζώνες προκύπτει το σχήμα 1.3:



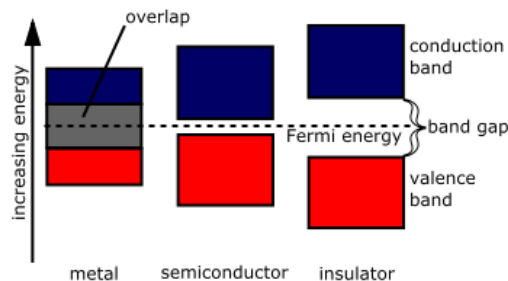
Σχήμα 1.3: Η ενέργεια διακένου ορίζεται ως $E_g = E_c - E_v$ [14].

Όπως διαφαίνεται από όλα τα παραπάνω το διάκενο είναι αυτό που καθορίζει αν ένα υλικό θα είναι αγωγός (metal, επικαλυπτόμενες ζώνες σθένους και αγωγιμότητας, μηδενικό ενεργειακό διάκενο), ημιαγωγός (semiconductor, μικρό ενεργειακό διάκενο) ή μονωτής (insulator, μεγάλο ενεργειακό διάκενο).

1.2.1 Ημιαγωγοί:

Ημιαγωγός είναι κάθε υλικό, όπως το γερμάνιο ή το πυρίτιο, που επιτρέπει τη ροή ηλεκτρικού ρεύματος από μέσα του, υπό κάποιες προϋποθέσεις, όπως για παράδειγμα, η αύξηση της θερμοκρασίας ή η πρόσπτωση φωτός. Με άλλα λόγια

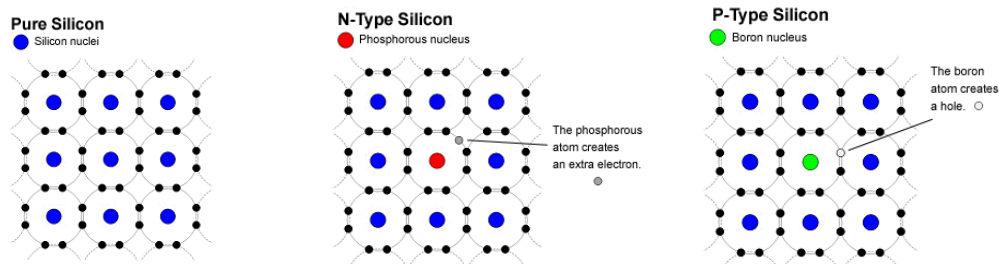
ημιαγωγοί είναι τα υλικά που έχουν μικρό ενεργειακό διάκενο (energy bandgap) κοντά στο 1eV. Αυτό το ενεργειακό διάκενο μεταβάλλεται με τις μεταβολές της θερμοκρασίας (π.χ. αύξηση θερμοκρασίας => μείωση του ενεργειακού διακένου) οπότε η ειδική αντίσταση των ημιαγωγών κυμαίνεται μεταξύ των αγωγών (μετάλλων) και των μονωτών. Αυτό φαίνεται στο σχήμα 1.4.



Σχήμα 1.4: Συγκριτικό, ποιοτικό διάγραμμα για το ενεργειακό διάκενο (energy band-gap), μετάλλων, ημιαγωγών και μονωτών [42].

Υπάρχουν δύο γενικές κατηγορίες ημιαγωγών, οι αμιγείς ημιαγωγοί που αποτελούνται από καθαρά μονοκρυσταλλικά υλικά και οι ημιαγωγοί προσμίξεων (νοθευμένοι-doped) που εμπεριέχουν στο κρυσταλλικό τους πλέγμα ελεγχόμενα ποσοστά και είδη προσμίξεων.

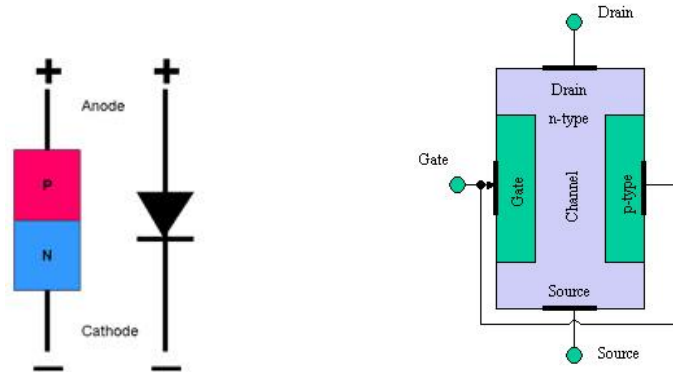
Ένας ημιαγωγός, όπως το πυρίτιο, στην καθαρή κρυσταλλική του μορφή, έχει μία δεδομένη αγωγιμότητα για συγκεκριμένη θερμοκρασία. Ωστόσο, όταν σ' αυτό εισαχθεί μία πρόσμιξη (π.χ. φωσφόρος ή αρσενικό) από τη 15^η ομάδα του περιοδικού πίνακα που προσθέτει ελεύθερα ηλεκτρόνια στην κρυσταλλική δομή τότε η αγωγιμότητά του αυξάνεται θεαματικά. Σε αυτή την περίπτωση, προκύπτει νοθευμένο πυρίτιο **τύπου n** (n από negative καθώς έχουμε πλειονότητα ηλεκτρονίων άρα και φορείς αρνητικού φορτίου). Αντίθετα όταν εισαχθεί πρόσμιξη (π.χ. βόριο, αλουμίνιο ή γάλλιο) από την 13^η ομάδα του περιοδικού πίνακα, τα άτομα της πρόσμιξης αντικαθιστούν άτομα του πυριτίου στον κρύσταλλο. Δημιουργούνται κατ' αυτόν τον τρόπο κενές ηλεκτρονιακές θέσεις (οπές) οι οποίες φέρουν στο σύνολό τους θετικό φορτίο. Σε αυτήν την περίπτωση προκύπτει νοθευμένο πυρίτιο **τύπου p** (p από positive καθώς έχουμε πλειονότητα οπών, που δηλώνουν απουσία ηλεκτρονίων, άρα ύπαρξη θετικού φορτίου). Η διαδικασία εισαγωγής πρόσμιξης ονομάζεται doping(νόθευση) και περιγράφεται στο σχήμα 1.5.



Σχήμα 1.5: Το doping σχηματικά [36].

Λεπτά στρώματα ημιαγωγικών υλικών, διαφορετικής νόθευσης, συσκευασμένα μαζί συνθέτουν διάφορες δομές-συσκευές οι οποίες χρησιμοποιούνται σε πολλές εφαρμογές που αφορούν, μεταξύ άλλων, τα ηλεκτρονικά ισχύος. Τα BJT, τα

MOSFET, τα JFET, οι δίοδοι, τα IGBT, τα θυρίστορ κ.τ.λ. είναι διατάξεις ημιαγωγών. Δίνονται σχηματικά παραδείγματα της δίοδου και του JFET στο σχήμα 1.6.



Σχήμα 1.6: Δομές αποτελούμενες από στρώματα ημιαγωγού διαφορετικών νοθεύσεων[26].

Στον πίνακα που ακολουθεί (Πίνακας Π1.1) παρατίθενται κάποια από τα φυσικά χαρακτηριστικά μερικών ημιαγωγών:

Ιδιότητα	Si	GaAs	6H-SiC	4H-SiC	GaN
Διάκενο, E_g (eV)	1,12	1,43	3,03	3,26	3,45
Διηλεκτρική σταθερά, ϵ	11,9	13,1	9,66	10,1	9
Ηλεκτρικό πεδίο διάσπασης, E_c (kV/cm)	300	400	2500	2200	2000
Θερμική αγωγιμότητα (W/(cm*K))	1,5	0,46	4,9	4,9	1,3

Πίνακας Π1.1: Συγκεντρωτικός πίνακας φυσικών χαρακτηριστικών διαφόρων ημιαγωγών [14].

Με τον όρο «ευρύ διάκενο» αναφερόμαστε σε διάκενα μεγαλύτερα από 2eV. Ένα ηλεκτρόνιο σε SiC (Καρβίδιο του πυριτίου) χρειάζεται περίπου 3πλάσια ενέργεια για να μεταβεί στην ζώνη αγωγιμότητας απ' ότι σε Si (Πυρίτιο). Συσσκευές που βασίζονται σε ημιαγωγούς με ευρύ ενεργειακό διάκενο μπορούν να λειτουργήσουν σε πολύ υψηλότερες θερμοκρασίες (θερμική ενέργεια) και αρκετά υψηλότερη ραδιενέργεια (Πυρηνική ενέργεια).

Οι ημιαγωγοί με ευρύ ενεργειακό διάκενο έχουν σχετικά μεγάλο πεδίο διάσπασης (E_c) επομένως μπορούν να επιτευχθούν υψηλότερα επίπεδα νόθευσης [14]. Οι συσκευές που τους χρησιμοποιούν:

- Είναι λεπτότερες καθώς το Πλάτος $W \sim (1/E_c)$

$$W(V_{break}) \approx \frac{2 \cdot V_{break}}{E_c} \quad (1.1)$$

- Έχουν μικρή ειδική αντίσταση αγωγής καθώς $\rho \sim (1/E_c)^3$

$$\rho = \frac{4 \cdot V_{break}^2}{\epsilon_s \cdot E_c^3 \cdot \mu_n} \quad (1.2)$$

Όπου μ_n =κινητικότητα ηλεκτρονίων ($cm^2/(V*s)$). Όμως για τη συνολική αντίσταση αγωγής μιας συσκευής χρειάζονται επίσης η αντίσταση επαφής και καναλιού.

- Έχουν υψηλότερες τάσεις διάσπασης καθώς $V_{break} \sim E_c^2$

$$V_{break} \approx \frac{\epsilon \cdot E_c^2}{2 \cdot q \cdot N_d} \quad (1.3)$$

Όπου q =φορτίο ενός ηλεκτρονίου και N_d =πυκνότητα νόθευσης.

1.2.2 Πυρίτιο [6][24][29][34][35]:

Το ημιαγώγιμο υλικό που χρησιμοποιείται περισσότερο μέχρι σήμερα είναι το πυρίτιο (Si). Οι βασικότεροι λόγοι χρησιμοποίησης αυτού του υλικού είναι:

- Αφθονία ύπαρξής του.
- Χαμηλό κόστος παραγωγής.
- Σταθερή αγωγιμότητα στη θερμοκρασία περιβάλλοντος.
- Ικανοποιητικό θερμοκρασιακό εύρος των διατάξεων που το χρησιμοποιούν.
- Δυνατότητα ανάπτυξης μονοκρυσταλλικού οξειδίου του πυριτίου SiO₂, με τέλεια χαρακτηριστικά στην διεπιφάνεια μεταξύ Si-SiO₂. Το επιφανειακό στρώμα του SiO₂ δρα σαν μία μάσκα για την διάχυση των προσμίξεων, επιτρέποντας τη φωτολιθογραφική χάραξη του πυριτίου, η οποία είναι μία απαραίτητη κατασκευαστική διαδικασία στη δημιουργία ολοκληρωμένων κυκλωμάτων.

Ωστόσο τα τελευταία χρόνια το πυρίτιο έχει αρχίσει να χάνει την εξέχουσα θέση του. Οι λόγοι που οδηγούν σε αυτό είναι ότι όλοι οι σημερινοί ημιαγωγιμοί διακόπτες ισχύος που βασίζονται στο πυρίτιο έχουν:

- Περιορισμένη τάση διάσπασης και περιορισμένα επίπεδα ισχύος.
- Μικρή λειτουργική θερμοκρασία (<150°C).
- Περιορισμένη επιτρεπτή διακοπτική συχνότητα, σε επίπεδα ισχύος μόλις μερικών δεκάδων kW.

Η τρέχουσα λοιπόν τεχνολογία του πυριτίου πλησιάζει προς τον κορεσμό και τείνει να περιοριστεί σημαντικά σε χρήση.

Οι ημιαγωγοί με ευρύ διάκενο είναι πολλά υποσχόμενοι και θα ξεπεράσουν το πυρίτιο στο κοντινό μέλλον. Το διαμάντι είναι το καταλληλότερο υλικό για συσκευές ισχύος. Συσκευές ισχύος με διαμάντι αναμένεται να είναι άφθονες σε 20 με 50 χρόνια.

Συσκευές που χρησιμοποιούν το GaN (Νιτρίδιο του Γαλλίου) και το SiC (Καρβίδιο του Πυριτίου) δείχνουν τις ίδιες βελτιώσεις σε σύγκριση με το πυρίτιο όμως έχουν δυσκολίες στην επεξεργασία προς το παρόν. Το SiC σαν υλικό είναι περισσότερο εξελιγμένο από το GaN και με τα σημερινά δεδομένα αποτελεί το καταλληλότερο υλικό για τη μετάβαση, από τη χρήση του πυριτίου, σε βελτιωμένες συσκευές ισχύος.

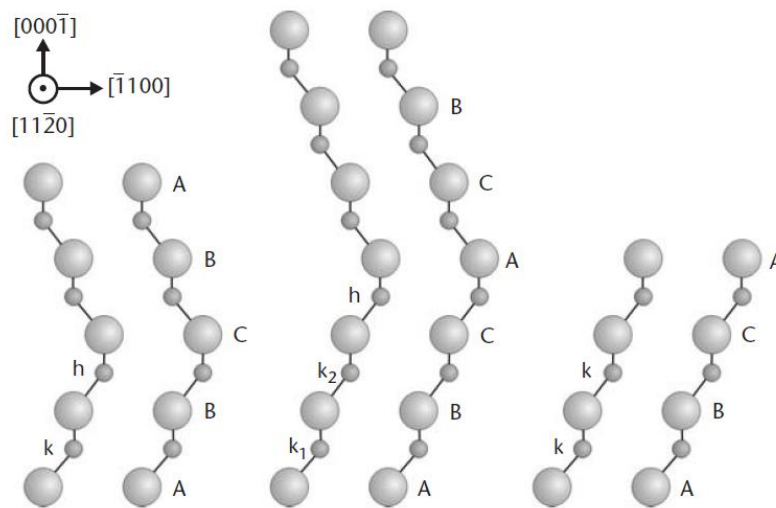
1.2.3 Καρβίδιο του πυριτίου-Silicon carbide-SiC [6][14][24][29][34][35][41]:

Στη χημεία καρβίδιο καλείται μία ένωση που συντίθεται από άνθρακα (carbon) και ένα λιγότερο ήλεκτρο-αρνητικό (electronegative) στοιχείο. Η ήλεκτρο-αρνητικότητα (electronegativity) συμβολίζεται με τον ελληνικό χαρακτήρα χ και είναι μία χημική ιδιότητα που περιγράφει την τάση ενός ατόμου ή ενός λειτουργικού συνόλου να προσελκύει ηλεκτρόνια πάνω του, επομένως να σχηματίζει αρνητικά ιόντα. Καρβίδιο του πυριτίου είναι η χημική ένωση άνθρακα (carbon) και πυριτίου (silicon) με χημικό τύπο **SiC**.

Το καρβίδιο του πυριτίου έκανε την εμφάνιση του από τις αρχές του 20^{ου} αιώνα. Αρχικά χρησιμοποιήθηκε για τη δημιουργία φωτεινών δεσμών. Η πιθανότητα να χρησιμοποιηθεί ως ημιαγωγός στα ηλεκτρονικά το SiC, ανέκυψε περίπου πριν μισό αιώνα. Οι πιο αξιοσημείωτες ιδιότητες του SiC είναι:

- Ευρύ ενεργειακό διάκενο (~2.4 έως ~3.3 eV για διαφορετικούς πολυτύπους)
- Πολύ μεγάλο πεδίο διάσπασης-χιονοστιβάδας (2.5 έως 5 MV/cm)
- Υψηλή θερμική αγωγιμότητα (3 έως 4.9 W/(cm*K))
- Υψηλή μέγιστη θερμοκρασία λειτουργίας (έως και 1000°C)
- Χημική αδράνεια (μικρή ή καθόλου ικανότητα να αντιδρά με άλλα στοιχεία ή ενώσεις)
- Ανθεκτικότητα έναντι ακτινοβολίας (για χρήση σε περιβάλλον με υψηλή ακτινοβολία)
- Υψηλή ταχύτητα ολίσθησης ηλεκτρονίων κατά τον κορεσμό

Όλες αυτές οι ιδιότητες είναι που καθιστούν το SiC ιδανικό για χρήση σε εφαρμογές υψηλής θερμοκρασίας, μεγάλης ταχύτητας, υψηλών συχνοτήτων και μεγάλης ισχύος. Το SiC παράγεται με τη μορφή διαφόρων πολυτύπων, δηλαδή διαφόρων κρυσταλλικών δομών. Στους διάφορους πολυτύπους αυτό που διαφέρει είναι η διάταξη των ατόμων μέσα στον κρύσταλλο. Παραδείγματα φαίνονται στο σχήμα 1.7.



Σχήμα 1.7: Οι τρεις πιο συνηθισμένοι πολυτύποι του SiC, από αριστερά, 4H-SiC, 6H-SiC και 3C-SiC. Όπου H-hexagonal και C-cubic, υπάρχει και R-rhombus. Το SiC έχει περισσότερους από 200 πολυτύπους ενώ προς το παρόν χρησιμοποιείται κυρίως το 4H-SiC [29].

1.3 Καρβίδιο του πυριτίου σε σύγκριση με το Πυρίτιο [6][14][24][29][34][35]:

Το **ενεργειακό διάκενο** του SiC είναι 3πλάσιο από αυτό του Si καθώς το SiC είναι ένας ημιαγωγός με ευρύ διάκενο. Το μεγαλύτερο ενεργειακό διάκενο έχει ως αποτέλεσμα την ύπαρξη λιγότερων φορέων στις περιοχές απογύμνωσης των συσκευών που το χρησιμοποιούν και αυτό χρησιμεύει στον περιορισμό των ρευμάτων διαρροής στις ενώσεις p-n. Επίσης λόγω του μεγάλου του διακένου, της αυξημένης θερμικής του αγωγιμότητας αλλά και άλλων χημικών χαρακτηριστικών του, το SiC, μπορεί να χρησιμοποιηθεί σε εφαρμογές μεγάλης θερμοκρασίας (π.χ. 600°C έναντι των 150°C του πυριτίου). Αυτό συνεπάγεται:

- Μικρότερες ψυκτικές απαιτήσεις
- Μειωμένο όγκο και βάρος
- Πιθανή χρήση αερόψυκτων ψηκτρών για εφαρμογές υψηλής ισχύος
- Μεγαλύτερη πυκνότητα ρεύματος

Το SiC έχει μεγαλύτερη **αντοχή έναντι ακτινοβολίας** επομένως μπορεί να χρησιμοποιηθεί σε διαστημικές εφαρμογές και να οδηγήσει σε ελαφρύτερες συσκευές καθώς θα απαιτείται μειωμένη θωράκιση.

Για συσκευές ισχύος η πιο σημαντική ιδιότητα είναι το **ηλεκτρικό πεδίο διάσπασης**, E_{max} . Αυτό το μέγεθος δείχνει πόσο υψηλό μπορεί να είναι το πεδίο μέσα στο υλικό πριν αυτό υποστεί διάσπαση. Αυτός ο τύπος διάσπασης προφανώς αναφέρεται ως καταστροφική διάσπαση. Το E_{max} του SiC είναι περίπου 10 φορές μεγαλύτερο από αυτό του Si. Άρα προκύπτουν:

- Λεπτότερες συσκευές (μειωμένος όγκος)
- Μικρή αντίσταση αγωγής, λιγότερες απώλειες αγωγής και αυξημένη απόδοση
- Υψηλότερες τάσεις διάσπασης (λιγότερες συσκευές εν σειρά για εφαρμογές υψηλής τάσης)

Για υψίσουχες συσκευές το ηλεκτρικό πεδίο διάσπασης δεν είναι τόσο σημαντικό όσο η **ταχύτητα ολίσθησης ηλεκτρονίων**. Στο SiC είναι $2 \cdot 10^7$ cm/sec, διπλάσια από αυτή του Si.

Η επόμενη πιο σημαντική παράμετρος είναι η **θερμική αγωγιμότητα** του υλικού. Αύξηση της θερμοκρασίας συνήθως οδηγεί σε αλλαγή των φυσικών ιδιοτήτων του υλικού που κατά κύριο λόγο επηρεάζει αρνητικά την ομαλή λειτουργία των συσκευών που το χρησιμοποιούν. Η θερμική αγωγιμότητα του SiC μπορεί να φτάσει έως και τα 4.9 W/(cm*K) που είναι τριπλάσια αυτής του Si. Αυτό σημαίνει μικρότερη θερμική αντίσταση και γρηγορότερη διάχυση της θερμότητας στο περιβάλλον. Άρα χρειαζόμαστε μικρότερα και λιγότερο δαπανηρά συστήματα ψύξης.

Οι **χαρακτηριστικές** ορθής και ανάστροφης πόλωσης δεν μεταβάλλονται πάρα πολύ συναρτήσει θερμοκρασίας και χρόνου, άρα το SiC έχει μεγάλη αξιοπιστία. Επιπλέον το SiC σε διάταξη διόδου παρουσιάζει εξαιρετική συμπεριφορά ανάστροφης επαναφοράς (reverse recovery). Άρα οι συσκευές με SiC προκαλούν λιγότερες ηλεκτρομαγνητικές παρεμβολές και έχουν μικρότερες διακοπτικές απώλειες.

Λόγω της υψηλής θερμοκρασίας λειτουργίας και των μειωμένων διακοπτικών απωλειών μπορούμε να χρησιμοποιούμε το SiC σε συχνότητες μεγαλύτερες από 20kHz για ισχύ >1 MW! Άρα προκύπτουν μειωμένες ανάγκες φιλτραρίσματος, μικρότερου μεγέθους παθητικά στοιχεία και εξοικονόμηση χώρου. **Οι μετατροπείς με τεχνολογία SiC είναι συμπαγείς, ελαφριοί, αξιόπιστοι, αποδοτικοί και έχουν μεγάλη πυκνότητα ισχύος.**

Τα μειονεκτήματα του SiC είναι η περιορισμένη διαθεσιμότητα, η έλλειψη αποδοτικών τεχνικών επεξεργασίας του, το σχετικά υψηλό του κόστος σε σχέση με το Si και η μη συμβατότητα του με τα τρέχοντα παθητικά στοιχεία και κυκλώματα οδήγησης. Όλα αυτά όμως είναι προβλήματα που μπορούν να ξεπεραστούν.

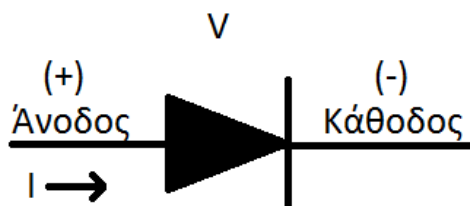
Κεφάλαιο 2

Δίοδος ισχύος

Το κεφάλαιο αυτό έχει ως σκοπό την κατανόηση φαινομένων που παρατηρούνται στις p-n ενώσεις, στις οποίες βασίζεται η λειτουργία του JFET.

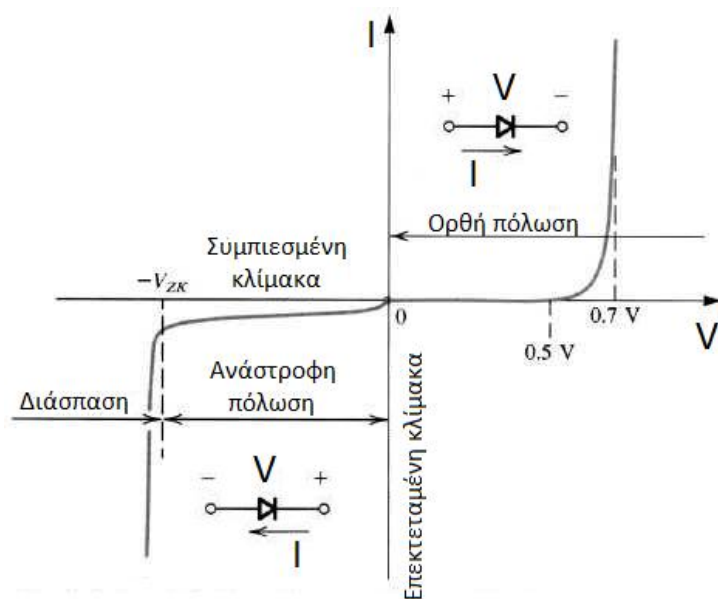
2.1 Δίοδος:

Η δίοδος είναι το απλούστερο και πιο βασικό μη γραμμικό κυκλωματικό στοιχείο. Ο θετικός ακροδέκτης της ονομάζεται άνοδος ενώ ο αρνητικός κάθοδος, όπως φαίνεται στο σχήμα 2.1:



Σχήμα 2.1: Κυκλωματικό σύμβολο διόδου.

Μια ενδεικτική I-V χαρακτηριστική πραγματικής διόδου είναι αυτή που φαίνεται στο σχήμα 2.2:



Σχήμα 2.2: I-V χαρακτηριστική πραγματικής διόδου [10].

Όταν η τάση ανάμεσα στους ακροδέκτες της διόδου είναι θετική η δίοδος εισέρχεται στην περιοχή ορθής πόλωσης. Στην περιοχή αυτή το ρεύμα ορθής πόλωσης προσεγγίζεται με αρκετή ακρίβεια από τη σχέση [4]:

$$I = I_s \cdot (e^{\frac{u}{n \cdot V_T}} - 1) \quad (2.1)$$

- Το ρεύμα I_s είναι σταθερό για δεδομένη δίοδο και σε δεδομένη θερμοκρασία. Το ρεύμα αυτό καλείται συνήθως ρεύμα κορεσμού (ρεύμα διαρροής ή ανάστροφου κορεσμού) ή ρεύμα κλίμακας λόγω του ότι είναι ευθέως ανάλογο με τη διατομή της διόδου. Όσον αφορά την εξάρτηση από τη θερμοκρασία, κατά κανόνα το I_s διπλασιάζεται κάθε φορά που η θερμοκρασία ανεβαίνει κατά 5°C .

- Το δυναμικό V_T είναι μία σταθερά που καλείται θερμική τάση και υπολογίζεται από την σχέση $V_T = kT/q$ όπου k η σταθερά Boltzmann (1.38×10^{-23} joules/Kelvin), T η απόλυτη θερμοκρασία σε Kelvin και q το φορτίο του ηλεκτρονίου (1.602×10^{-19} coulomb). Σε θερμοκρασία δωματίου είναι $V_T \approx 25$ mV.
- Η σταθερά n παίρνει τιμές μεταξύ 1 και 2 ανάλογα με το υλικό και τη φυσική δομή της διόδου.

Όταν το ρεύμα κατά την ορθή φορά είναι $I \gg I_S$ τότε η παραπάνω εξίσωση παίρνει τη μορφή [4]:

$$I = I_S \cdot e^{\frac{u}{n \cdot V_T}} \quad (2.2)$$

Η ισοδύναμη:

$$V = n \cdot V_T \cdot \ln \frac{I}{I_S} \quad (2.3)$$

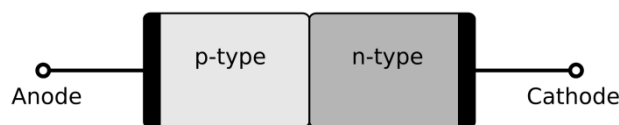
Όπως φαίνεται από τη χαρακτηριστική καθώς η τάση πηγαίνει χαμηλότερα από 0.5V το ρεύμα I είναι αμελητέο, γι' αυτό η τάση αυτή ονομάζεται **τάση αποκοπής**.

Στην ανάστροφη πόλωση, δηλαδή για $V < 0$ ισχύει προσεγγιστικά η σχέση $I = I_S$ αν θεωρήσουμε $I_D \approx 0$.

Αξίζει να σημειωθεί ότι στην περιοχή διάσπασης το ανάστροφο ρεύμα αυξάνεται πολύ γρήγορα ενώ η τάση στα άκρα της διόδου παραμένει σχετικά μικρή. Αν η ισχύς που καταναλώνεται στη δίοδο περιοριστεί (περιορισμός του ανάστροφου ρεύματος) σε ασφαλή επίπεδα τότε η λειτουργία στην περιοχή διάσπασης δεν είναι καταστροφική.

2.2.1 Δίοδος-Φυσική λειτουργία [4]:

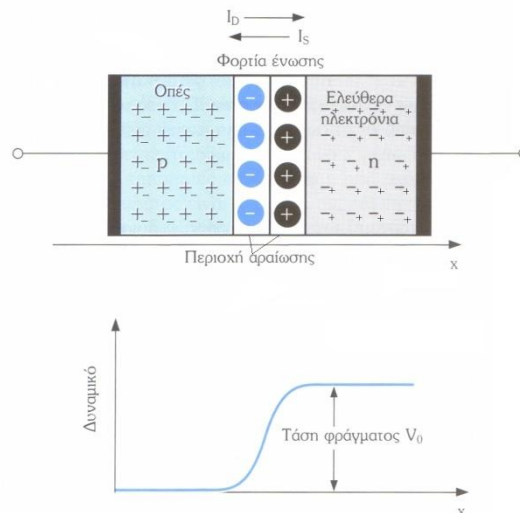
Η δίοδοι ημιαγωγών είναι στην ουσία ενώσεις p-n. Η δίοδος στην πιο απλή της μορφή φαίνεται στο σχήμα 2.3:



Σχήμα 2.3: Δομή της διόδου.

Στην πραγματικότητα οι περιοχές τύπου p και τύπου n, είναι τμήματα του ίδιου κρυστάλλου, οι οποίες έχουν δημιουργηθεί μέσα στον κρύσταλλο νοθεύοντας διαφορετικά το κάθε τμήμα του. Οι ακροδέκτες της διόδου δημιουργούνται από μεταλλικές επαφές. Στη συνέχεια εξηγούνται περιληπτικά οι καταστάσεις στις οποίες μπορεί να βρεθεί η δίοδος.

2.2.2 Συνθήκες ανοικτού κυκλώματος: Μία δίοδος, ή αλλιώς μία ένωση pn όταν βρίσκεται σε συνθήκες ανοικτού κυκλώματος παρουσιάζει κατανομή φορτίων σαν αυτή του σχήματος 2.4:



Σχήμα 2.4: Η δίοδος σε συνθήκες ανοικτού κυκλώματος και το δυναμικό κατά πλάτος της ένωσης [4].

Στην περιοχή τύπου p διακρίνονται οι οπές που είναι οι φορείς πλειονότητας (απουσία ηλεκτρονίων-«θετικά φορτία») και το αντίστοιχο ίσο πλήθος αρνητικών δεσμευμένων φορτίων που εξουδετερώνουν τις οπές. Αντίστοιχα ισχύουν και για την περιοχή n στην οποία οι φορείς πλειονότητας είναι τα ηλεκτρόνια

Το ρεύμα I_D είναι το ρεύμα διάχυσης που σχετίζεται με την τυχαία κίνηση εξαιτίας της θερμικής διέγερσης. Πιο συγκεκριμένα όταν σε ένα υλικό η κατανομή των φορέων είναι ανομοιομορφή, δηλαδή υπάρχουν περιοχές αυξημένης συγκέντρωσης φορέων, τότε οι φορείς θα διαχυθούν από τις περιοχές με υψηλή συγκέντρωση σε αυτές που έχουν χαμηλότερη δημιουργώντας το ρεύμα διάχυσης. Στην ανοικτοκυκλωμένη δίοδο οπές διαχέονται στην από την περιοχή τύπου p στην περιοχή τύπου n και ηλεκτρόνια προς την αντίθετη κατεύθυνση.

Το ρεύμα I_S είναι το ρεύμα ολίσθησης. Η ολίσθηση λαμβάνει χώρα όταν εφαρμόζεται ηλεκτρικό πεδίο κατά πλάτος ενός κρυστάλλου ημιαγωγού με αποτέλεσμα να επιταχύνονται τα ελεύθερα ηλεκτρόνια και οπές. Η ταχύτητα των φορέων ονομάζεται ταχύτητα ολίσθησης (drift velocity).

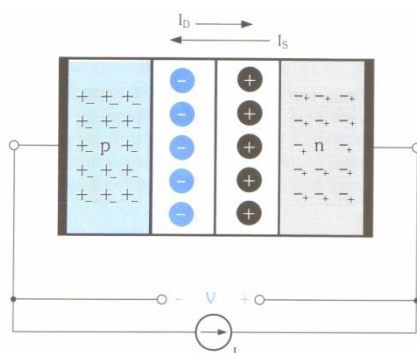
Όταν η δίοδος είναι ανοικτοκυκλωμένη ισχύει $I_D=I_S$. Μέσω των διαδικασιών της διάχυσης και με μηχανισμό που περιγράφεται αναλυτικά σε αντίστοιχη βιβλιογραφία δημιουργείται η **περιοχή απογύμνωσης φορέων (carrier-depletion region)** η οποία φαίνεται στο σχήμα 2.4. Στην περιοχή απογύμνωσης δεν υπάρχουν ελεύθεροι φορείς παρά μόνο δεσμευμένα φορτία, επομένως η περιοχή απογύμνωσης μέσα στην p-πλευρά είναι αρνητικά φορτισμένη από τα δεσμευμένα ηλεκτρόνια και στην n-πλευρά θετικά φορτισμένη από τις δεσμευμένες οπές. Η περιοχή απογύμνωσης καλείται και **περιοχή χωρικού φορτίου (space-charge region)**.

Το πεδίο που γεννάται από τα δεσμευμένα φορτία κατά πλάτος της επαφής δημιουργεί μια διαφορά δυναμικού (κατά πλάτος). Στην ουσία αυτή η πτώση τάσης λειτουργεί σαν ένα φράγμα που πρέπει να ξεπεράσουν οι οπές και τα ηλεκτρόνια ώστε να βρεθούν στην απέναντί περιοχή αντίστοιχα. Συνεπώς όσο μεγαλύτερο είναι το φράγμα δυναμικού τόσο μικρότερο είναι το ρεύμα διάχυσης. Άποψη του φράγματος δυναμικού δίνεται στο σχήμα 2.4.

Για την εξήγηση που προηγήθηκε έγινε η παραδοχή ότι η περιοχή απογύμνωσης υπάρχει και στις δύο πλευρές της επαφής και ότι τα ποσά των αντίθετων φορτίων

είναι ίσα. Σε πραγματικές συνθήκες όμως το πλάτος απογύμνωσης δεν είναι το ίδιο και στις δύο πλευρές διότι τα επίπεδα νόθευσης είναι διαφορετικά. Το στρώμα της περιοχής απογύμνωσης θα εκτείνεται σε μεγαλύτερο βάθος στην περιοχή με μικρότερη συγκέντρωση προσμίξεων ώστε να μένει ακάλυπτο το ίδιο ποσό φορτίου σε σχέση με την περιοχή με τη μεγαλύτερη νόθευση.

2.2.3.1 Ανάστροφη πόλωση: Θεωρείται ότι το ανάστροφο ρεύμα I είναι μικρότερο από το I_S ή ισοδύναμα ότι η τάση ανάστροφης πόλωσης V είναι μικρότερη από την τάση διάσπασης V_{ZK} . Όταν η δίοδος είναι ανάστροφα πολωμένη (σχήμα 2.5) τη διαπερνά ένα ανάστροφο ρεύμα I το οποίο έχει ως αποτέλεσμα την αύξηση του πλάτους της περιοχής απογύμνωσης και του φράγματος δυναμικού (ηλεκτρόνια ρέουν μέσω του εξωτερικού κυκλώματος από το υλικό n στο υλικό p , αντίθετα από το I , άρα ηλεκτρόνια αφήνουν το υλικό n και σπές αφήνουν το υλικό p).



Σχήμα 2.5: Η δίοδος σε ανάστροφη πόλωση [4].

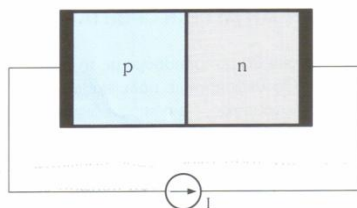
Στην αρχή της ανάστροφης πόλωσης το εξωτερικό ρεύμα I είναι πολύ μεγαλύτερο από το ρεύμα ολίσθησης I_S . Κατά τη διάρκεια αυτού του μεταβατικού φαινομένου φορτίζεται το στρώμα απογύμνωσης. Συνεπώς η τάση φράγματος μεγαλώνει ώσπου να εξισωθεί τελικά με την τάση V στους ακροδέκτες της διόδου και αυτό έχει ως αποτέλεσμα να μειώνεται το ρεύμα διάχυσης I_D . Το ρεύμα ολίσθησης I_S είναι ανεξάρτητο της τάσης φράγματος και παραμένει σταθερό. Τελικά στην κατάσταση ισορροπίας ισχύει η σχέση $I_S - I_D = I$ και αν θεωρήσουμε το I_D πολύ μικρό τότε ισχύει $I = I_S$.

Όπως γίνεται φανερό λοιπόν από τα παραπάνω η περιοχή απογύμνωσης είναι σαν ένας πυκνωτής του οποίου η χωρητικότητα μεταβάλλεται με τις αλλαγές της τάσης ανάστροφης πόλωσης της διόδου. Αποδεικνύεται ότι η χωρητικότητα αυτή η οποία καλείται και **χωρητικότητα απογύμνωσης** δίνεται από τη σχέση:

$$C_j = \frac{K}{(V_0 - V_D)^m} \quad (2.4)$$

Όπου V_0 : η τάση του στρώματος απογύμνωσης (τάση φράγματος) για μηδενική εξωτερική τάση, V_D : η τάση στα άκρα της διόδου (εννοείται ότι $V_D < 0$ αφού είμαστε στην ανάστροφη πόλωση), K : μια σταθερά που εξαρτάται από το εμβαδό της περιοχής επαφής και τη συγκέντρωση προσμίξεων, m : μία σταθερά που εξαρτάται από την κατανομή των προσμίξεων κοντά στην περιοχή επαφής (συνήθως μεταξύ 1/3 και 4).

2.2.3.2 Περιοχή διάσπασης: Τώρα θεωρείται ότι το ανάστροφο ρεύμα I είναι μεγαλύτερης απόλυτης τιμής από το I_S ή ότι η ανάστροφη τάση έχει μέτρο $|V| > |V_{ZK}|$. Σε αυτή την περίπτωση το στρώμα απογύμνωσης μεγαλώνει, το ρεύμα διάχυσης I_D γίνεται σχεδόν μηδενικό αλλά δεν επέρχεται ισορροπία καθώς $|I| > |I_S|$. Δύο είναι οι μηχανισμοί που μπορούν να τροφοδοτούν με φορείς ανάστροφα ρεύματα μεγαλύτερα από το I_S και αυτοί είναι το φαινόμενο **zener** και το φαινόμενο της **χιονοστιβάδας(avalanche)**.



Σχήμα 2.6: Η δίοδος σε ανάστροφη πόλωση [4].

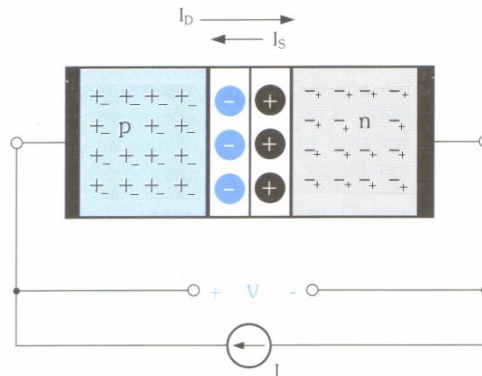
Διάσπαση zener: Λαμβάνει χώρα όταν το ηλεκτρικό πεδίο στην περιοχή απογύμνωσης αυξάνει σε τέτοιο σημείο ώστε να σπάσουν οι ομοιοπολικό δεσμοί και να γεννηθούν ζευγάρια ηλεκτρονίου-οπής. Τα ηλεκτρόνια που προκύπτουν κινούνται υπό την επίδραση του ηλεκτρικού πεδίου στην περιοχή τύπου n και οι οπές προς την περιοχή τύπου p. Αυτοί οι φορείς που δημιουργούνται συνιστούν ένα ανάστροφο ρεύμα το οποίο ενισχύει τη ροή του I . Όταν ξεκινήσει το φαινόμενο zener μπορεί να γεννηθεί ένας μεγάλος αριθμός φορέων με ασήμαντη αύξηση στην τάση της ένωσης pn. Συνεπώς το ανάστροφο ρεύμα στην περιοχή διάσπασης καθορίζεται από το εξωτερικό κύκλωμα αφού η τάση στα άκρα της διόδου παραμένει κοντά στην τιμή V_{ZK} (V zener knee) που οριοθετεί την έναρξη της διάσπασης.

Διάσπαση χιονοστιβάδας: Λαμβάνει χώρα όταν οι φορείς μειονότητας που διαπερνούν την περιοχή απογύμνωσης λόγω της επίδρασης του ηλεκτρικού πεδίου, αποκτούν μεγάλη κινητική ενέργεια ώστε να είναι σε θέση να σπάσουν τους ομοιοπολικούς δεσμούς των ατόμων πάνω στα οποία προσπίπτουν. Οι φορείς που απελευθερώνονται από αυτή τη διαδικασία μπορεί να έχουν αρκετά υψηλή ενέργεια ώστε να προκαλέσουν την ελευθέρωση και άλλων φορέων με άλλες συγκρούσεις ιονισμού. Το φαινόμενο αυτό έχει τη μορφή χιονοστιβάδας με αποτέλεσμα τη δημιουργία αρκετών φορέων που υποστηρίζουν οποιαδήποτε τιμή του ανάστροφου ρεύματος που καθορίζεται από το εξωτερικό κύκλωμα μόνο με ασήμαντες αλλαγές στα άκρα της ένωσης pn.

Η διάσπαση χιονοστιβάδας παρατηρείται σε μεγαλύτερες ανάστροφες τάσεις από ότι η διάσπαση zener. Επίσης όπως έχει ήδη αναφερθεί η λειτουργία της διόδου σε διάσπαση δεν είναι απαραίτητα μία καταστροφική διαδικασία αρκεί να μην έχουμε υπέρβαση της μέγιστης ισχύος που μπορεί να αντέξει η δίοδος ή αλλιώς υπέρβαση του μέγιστου ανάστροφου ρεύματος.

2.2.4 Ορθή πόλωση: Σε αυτή την κατάσταση τα ηλεκτρόνια που ρέουν στο εξωτερικό κύκλωμα και αποτελούν το ρεύμα I εξάγουν οπές από την περιοχή n και

ηλεκτρόνια από την περιοχή τύπου p. Το εξωτερικό κύκλωμα δηλαδή προμηθεύει με φορείς πλειονότητας και τις δύο περιοχές, έτσι το πάχος του στρώματος απογύμνωσης μειώνεται όπως επίσης και η τάση φράγματος. Η μειωμένη αυτή τάση φράγματος διευκολύνει το φαινόμενο της διάχυσης επομένως το ρεύμα διάχυσης I_D αυξάνεται μέχρι να επέλθει κατάσταση ισορροπίας $I_D - I_S = I$. Η φορά των ρευμάτων φαίνεται στο σχήμα 2.7.

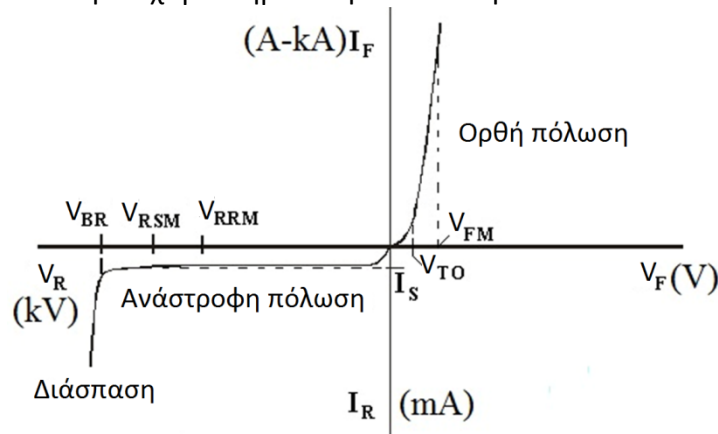


Σχήμα 2.7: Η διόδος σε ορθή πόλωση [4].

Γενικά αν αλλάξει το εξωτερικό ρεύμα I ή η τιμή της τάσης V στα άκρα της διόδου τότε το φορτίο των φορέων μειονότητας που αποθηκεύεται στις δύο περιοχές αλλάζει μέχρι την επίτευξη καινούργιας κατάστασης ισορροπίας. Βεβαίως αλλάζει και το φορτίο που αποθηκεύεται στην περιοχή απογύμνωσης της οποίας το πλάτος μεταβάλλεται με τις αλλαγές της τάσης στα άκρα της διόδου. Το πλάτος της περιοχής απογύμνωσης στην ορθή πόλωση είναι μικρότερο από αυτό της κατάστασης ανοικτού κυκλώματος.

2.3.1 Δίοδος-Δυναμική συμπεριφορά [2][27]:

Μια πιο αναλυτική I-V χαρακτηριστική είναι αυτή που δίνεται στο σχήμα 2.8:



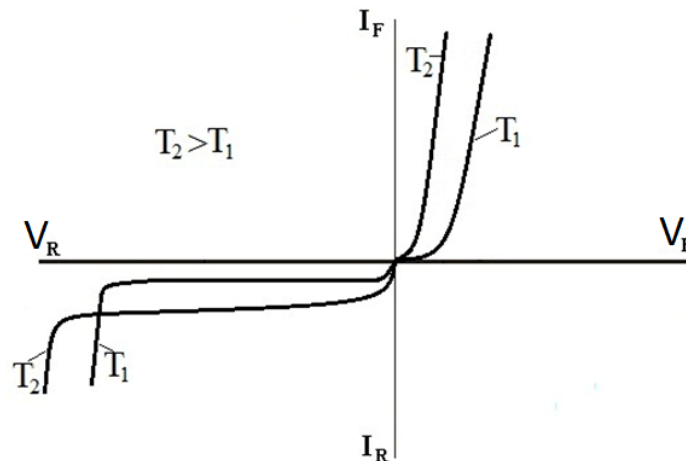
Σχήμα 2.8: Αναλυτική I-V χαρακτηριστική [27].

Όπου:

- I_F : Ρεύμα αγωγής ή ορθής πόλωσης
- I_R : Ανάστροφο ρεύμα
- I_{RM} : Μέγιστο ρεύμα ανάκτησης
- V_R : Ανάστροφη τάση (αρνητική)
- V_F : Τάση αγωγής

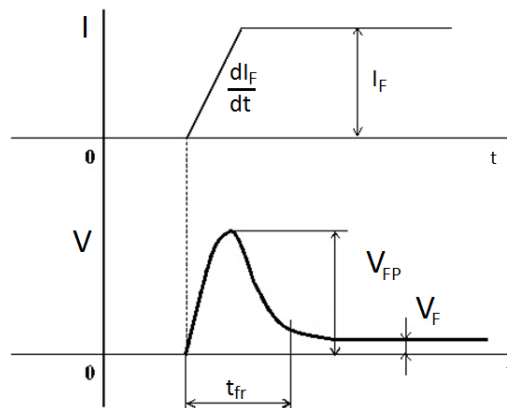
- V_{FM} : Μέγιστη τάση αγωγής
- V_{TO} : Τάση κατωφλίου (ή τάση αποκοπής)
- V_{RRM} : Μέγιστη επαναλαμβανόμενη ανάστροφη τάση
- V_{RSM} : Μέγιστη μη επαναλαμβανόμενη ανάστροφη τάση
- V_{BR} : Ανάστροφη τάση διάσπασης

Για μία δίοδο ισχύος παρατηρούνται αξιοσημείωτες αλλαγές στην I-V χαρακτηριστική της καθώς μεταβάλλεται η θερμοκρασία ένωσης. Ένα παράδειγμα φαίνεται στο σχήμα 2.9:



Σχήμα 2.9: I-V χαρακτηριστικές μίας διόδου ισχύος για δύο διαφορετικές θερμοκρασίες επαφής [2].

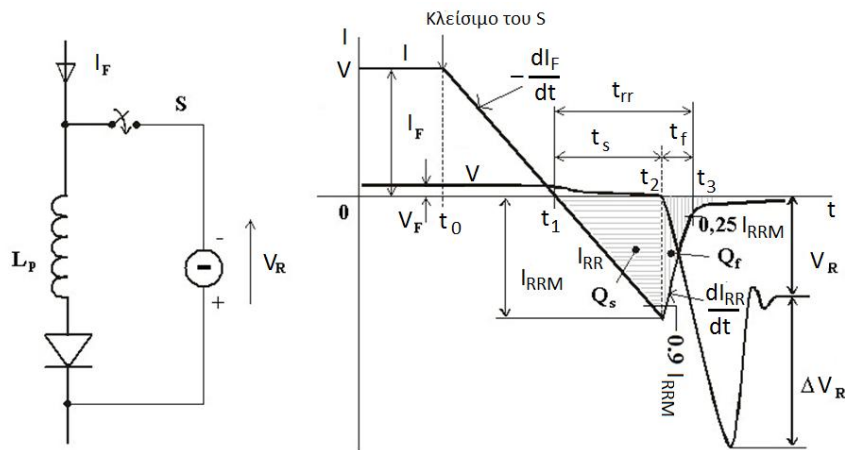
Έναυση διόδου [2][27]: Όταν μία δίοδος ισχύος πολώνεται θετικά τότε μεταβαίνει σε κατάσταση αγωγής και δεν παρουσιάζει κάποιο σημαντικό πρόβλημα υπερέντασης ή υπέρτασης όπως φαίνεται στο σχήμα 2.10.



Σχήμα 2.10: Κυματομορφές ρεύματος και τάσης έναυσης διόδου [27].

Όταν η δίοδος είναι OFF και της εφαρμοσθεί ένα θετικό ρεύμα με ρυθμό αύξησης di_F/dt (θεωρούμε ότι είναι γραμμικό) παρουσιάζεται αρχικά μία μικρή υπέρταση V_{FP} και η σταθεροποιημένη τιμή τάσης ορθής πόλωσης επιτυγχάνεται τη χρονική στιγμή t_{fr} (forward recovery time). Οι τιμές V_{FP} και t_{fr} εξαρτώνται από το μέτρο του ρεύματος, I_F , από την κλίση di_F/dt και από την θερμοκρασία ένωσης T_j .

Σβέση διόδου [2][27]: Η σβέση της διόδου παρουσιάζει πιο πολύπλοκη δυναμική συμπεριφορά. Αν θεωρηθεί ότι οι μεταβολές του ρεύματος είναι γραμμικές τότε οι κυματομορφές μεταγωγής της διόδου είναι αυτές που φαίνονται στο σχήμα 2.11:



Σχήμα 2.11: Κυματομορφές σβέσης διόδου [27]. I_{RR} : Ανάστροφο ρεύμα διόδου κατά τη σβέση.
 I_{RRM} : Μέγιστη απόλυτη τιμή ανάστροφου ρεύματος.

Όταν τη χρονική στιγμή t_0 ο διακόπτης S κλείσει η ανάστροφη τάση V_R εφαρμόζεται στη διόδο και το ρεύμα της διόδου μειώνεται με κλίση

$$-\frac{dI_F}{dt} = \frac{V_R}{L_p} \quad (2.6)$$

Τη χρονική στιγμή t_1 το ρεύμα της διόδου γίνεται αρνητικό και η διόδος αρχίζει να αποκτά δυνατότητα ανάστροφης αποκοπής γιατί το αρνητικό ρεύμα αρχίζει να μειώνει τα ελεύθερα φορτία που βρίσκονται στις δύο πλευρές της επαφής. Τα φορτία μειώνονται ως τη χρονική στιγμή t_2 κατά την οποία η διόδος αποκτά δυνατότητα αποκοπής και το αρνητικό ρεύμα έχει τη μέγιστη απόλυτή τιμή του (I_{RRM}). Μετά το αρνητικό ρεύμα μειώνεται κατ' απόλυτη τιμή ώσπου να γίνει σχεδόν μηδέν τη χρονική στιγμή t_3 .

Ορισμοί [2]:

- $t_s = t_2 - t_1$: χρόνος αποθήκευσης
- $t_f = t_3 - t_2$: χρόνος πτώσης
- $t_{rr} = t_3 - t_1$: χρόνος αρνητικής ανάκτησης (Reverse Recovery Time)
- $Q_s = \int_{t_1}^{t_2} Idt$: φορτίο αποθήκευσης
- $Q_f = \int_{t_2}^{t_3} Idt$: φορτίο πτώσης
- $Q_{rr} = Q_s + Q_f = \int_{t_1}^{t_3} Idt$: φορτίο ανάκτησης

2.3.2 Δίοδος-απώλειες [2][27]:

Απώλειες αγωγής [27]: Η γραμμική προσέγγιση του τμήματος ορθής πόλωσης της χαρακτηριστικής της διόδου αναπαρίσται από την εξίσωση:

$$V_F = V_{TO} + r_F \cdot I_F \quad (2.6)$$

Όπου $r_F = \frac{\Delta V_F}{\Delta I_F}$ είναι η αντίσταση κλίσης αγωγής. Η στιγμιαία ισχύς απωλειών αγωγής της διόδου είναι $p = V_F \cdot I_F = V_{TO} \cdot I_F + r_F \cdot I_F^2$ με V_F και I_F να είναι στιγμιαίες τιμές

τάσης και ρεύματος, αντίστοιχα, αγωγής της διόδου. Με βάση αυτά η μέση ισχύς απωλειών αγωγής δίνεται από ολοκλήρωση του p , δηλαδή:

$$P = \frac{1}{T} \int_0^T p dt = V_{TO} \cdot I_{FAV} + r_F \cdot I_{FRMS}^2 \quad (2.7)$$

Όπου I_{FRMS} είναι η ενεργός τιμή του ρεύματος αγωγής και I_{FAV} η μέση τιμή του ρεύματος αγωγής.

Διακοπτικές απώλειες [2]: Γενικά οι διακοπτικές απώλειες σε μία δίοδο υπολογίζονται όπως και σε όλους τους διακόπτες. Δηλαδή, αρχικά με ολοκλήρωση της στιγμιαίας ισχύος απωλειών ($p=v \cdot i$) στην χρονική περίοδο που διαρκεί η έναυση ή η σβέση υπολογίζεται η ενέργεια απωλειών έναυσης ή σβέσης αντίστοιχα. Στη συνέχεια η ενέργεια πολλαπλασιάζεται με την διακοπτική συχνότητα και προκύπτει η μέση ισχύς διακοπτικών απωλειών.

Πιο συγκεκριμένα, για τη σβέση μίας διόδου μπορεί να χρησιμοποιηθεί και ο εξής τρόπος υπολογισμού: Όταν μία δίοδος χρησιμοποιείται σαν ανορθωτικό στοιχείο σε ένα κύκλωμα τότε η ισχύς απωλειών σβέσης της διόδου δίνεται από τη σχέση:

$$P_{off} = Q_{rr} \cdot V_R \cdot f_s \quad (2.8)$$

Όπου Q_{rr} το φορτίο ανάκτησης της διόδου όπως ορίστηκε παραπάνω και f_s η διακοπτική συχνότητα. Όταν όμως η δίοδος χρησιμοποιείται μέσα σε ένα κύκλωμα για προστασία από ανάστροφα ρεύματα (freewheeling) η ισχύς των απωλειών σβέσης δίνεται από:

$$P_{off} = Q_f \cdot V_R \cdot f_s \quad (2.9)$$

Κεφάλαιο 3

Τρανζίστορ επίδρασης πεδίου ένωσης, JFET-Αρχές λειτουργίας

3.1.1 FET:

Το FET είναι ένα τρανζίστορ επίδρασης πεδίου όπως γίνεται φανερό και από την ονομασία του (field effect transistor-FET). Η βασική ιδιότητα των FET είναι ότι η τάση ανάμεσα σε δύο ακροδέκτες τους ελέγχει το ρεύμα που ρέει στον τρίτο ακροδέκτη. Ένα FET μπορεί να χρησιμοποιηθεί τόσο ως ενισχυτής όσο και ως διακόπτης.

Πιο συγκεκριμένα το ρεύμα που ρέει μέσα από ένα FET ελέγχεται από το πεδίο που δημιουργεί η τάση η οποία εφαρμόζεται στους ακροδέκτες ελέγχου. Επίσης το ρεύμα του FET συνίσταται μόνο από ένα τύπο φορέων (μόνο ηλεκτρόνια ή μόνο οπές) ανάλογα με την νόθευση του καναλιού (δηλαδή n-καναλιού ή p-καναλιού), αυτό είναι και ο λόγος που τα FETs καλούνται μονοπολικά τρανζίστορ (unipolar transistors).

Διάφοροι τύποι FET είναι:

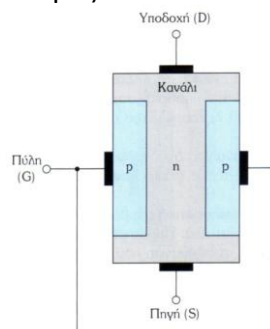
- τα MOSFET (Metal Oxide Semiconductor FET) πύκνωσης (normally off)
- τα MOSFET απογύμνωσης (normally on)
- τα FET ένωσης ή junction FET ή JFET πύκνωσης (normally off)
- τα JFET απογύμνωσης (normally on)

3.1.2 JFET απογύμνωσης:

Από δω και εις το εξής σε αυτό το κεφάλαιο με τον όρο JFET αναφερόμαστε σε JFET απογύμνωσης (normally on), διότι αυτός είναι ο τύπος του JFET που θα χρησιμοποιηθεί στην παρούσα διπλωματική. Λίγα λόγια για τη διαφορά normally on και normally off JFETs αναφέρονται στη συνέχεια. Το FET ένωσης (junction FET ή JFET) είναι το πιο απλό τρανζίστορ και έχει μεγάλη αντίσταση εισόδου. Χρησιμοποιείται στην είσοδο ολοκληρωμένων κυκλωμάτων λόγω της πολύ μεγάλης αντίστασης εισόδου που παρουσιάζει. Χρησιμοποιείται επίσης ως ενισχυτής αλλά και ως διακόπτης. Η λειτουργία του ως διακόπτης είναι αυτή που ενδιαφέρει στην παρούσα εργασία.

3.2 Δομή του JFET [4]:

Όπως όλα τα FET έτσι και το JFET διατίθεται σε δύο πολικότητες, n-καναλιού και p-καναλιού. Στο σχήμα 3.1 παρουσιάζεται η απλουστευμένη δομή ενός JFET n-καναλιού που έχει διαμορφωθεί από μία ημιαγώγιμη πλάκα τύπου n η οποία έχει νόθευση τύπου p στις δυο της πλευρές.

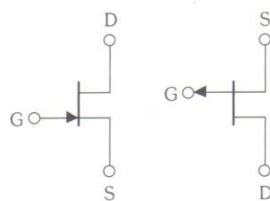


Σχήμα 3.1: Απλοποιημένη δομή JFET [4].

Η δομή αυτή του σχήματος 3.1 είναι πολύ απλή με σκοπό την περιγραφή της αρχής λειτουργίας του JFET. Στην πραγματικότητα οι δομές που σχηματίζονται για να παραχθεί ένα JFET είναι πολυπλοκότερες. Οι περιοχές τύπου p είναι ηλεκτρικά συνδεδεμένες και αποτελούν την πύλη του JFET, ενώ η περιοχή τύπου n είναι το κανάλι.

Το κλειδί στη λειτουργία του JFET είναι η ανάστροφη πόλωση της ένωσης pn πύλης και καναλιού. Το μέγεθος της ανάστροφης πόλωσης ελέγχει την περιοχή απογύμνωσης, δηλαδή το πλάτος του καναλιού άρα και το ρεύμα που ρέει μέσω του καναλιού.

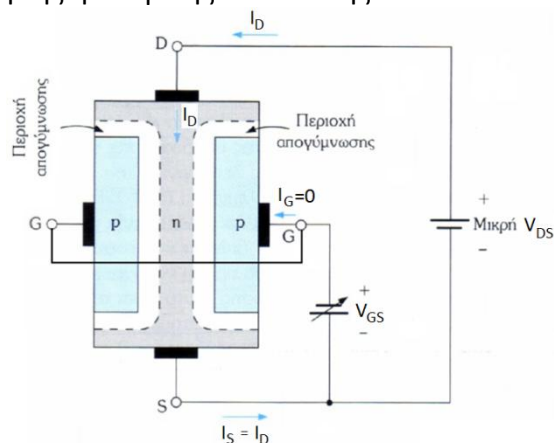
Η διαφορά με τα JFET p-καναλιού όπως φαίνεται κι από την ονομασία είναι ότι αλλάζουν οι πολικότητες. Δηλαδή η πύλη είναι n-τύπου ενώ το κανάλι είναι p-τύπου ημιαγωγός. Στο σχήμα 3.2 διακρίνονται τα κυκλωματικά σύμβολα των δύο τύπων JFET.



Σχήμα 3.2: Κυκλωματικά σύμβολα JFET n-καναλιού (αριστερά) και p-καναλιού (δεξιά) [4].

3.3 Φυσική λειτουργία (JFET n-καναλιού) [4]:

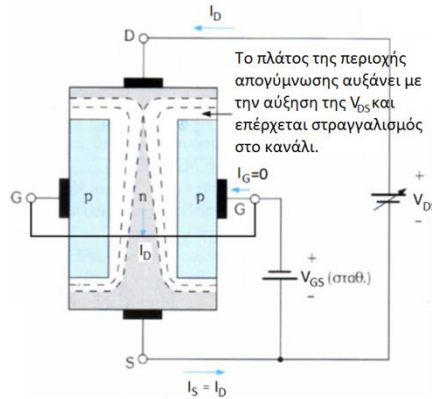
Υπόθεση 1 (V_{DS} μικρή και σταθερή- V_{GS} μεταβαλλόμενη): Όταν η τάση $V_{GS}=0$ τότε η εφαρμογή μίας τάσης V_{DS} δημιουργεί ροή φορτίου από την υποδοχή στην πηγή (σχήμα 3.3). Αν η τάση V_{GS} αρχίσει να παίρνει αρνητικές τιμές, το πλάτος της περιοχής απογύμνωσης αυξάνεται με συνέπεια να στενεύει το κανάλι και να μειώνεται το ρεύμα που ρέει μέσα από το JFET για δεδομένη V_{DS} . Αυτό είναι ισοδύναμο με αύξηση της ηλεκτρικής αντίστασης του καναλιού.



Σχήμα 3.3: Πόλωση του JFET: $V_t < V_{GS} \leq 0$, V_{DS} =μικρή θετική [4].

Για μικρές τιμές V_{DS} το πλάτος του καναλιού παραμένει ομοιόμορφο και ελέγχεται κυρίως από το πόσο αρνητική είναι η τάση V_{GS} , επομένως λειτουργεί ως αντίσταση ελεγχόμενη από την V_{GS} . Αν η V_{GS} αυξηθεί περαιτέρω μεγαλώνει το πλάτος της περιοχής απογύμνωσης με αποτέλεσμα να καταλαμβάνει όλο το κανάλι (έχουμε δηλαδή ανοικτοκύκλωμα μεταξύ υποδοχής και πηγής). Η τιμή της V_{GS} για την οποία παύει να υπάρχει αγωγίμος δρόμος στο κανάλι ονομάζεται τάση κατωφλίου V_t και για τα JFET n-καναλιού είναι αρνητική.

Υπόθεση 2 (V_{GS} λίγο αρνητικότερη από την V_t και σταθερή- V_{DS} μεταβαλλόμενη): Η τάση V_{DS} εμφανίζεται ως διαφορά δυναμικού στα άκρα του καναλιού άρα το δυναμικό του καναλιού αυξάνει καθώς κινούμαστε από την πηγή προς την υποδοχή. Αυτό σημαίνει ότι η ανάστροφη πόλωση ανάμεσα στην πύλη και το κανάλι δεν είναι σταθερή κατά μήκος ολόκληρου του καναλιού όπως φαίνεται και στο σχήμα 3.4, δηλαδή το βάθος του καναλιού αποκτά κλίση και η I_D - V_{DS} χαρακτηριστική του JFET γίνεται μη γραμμική.

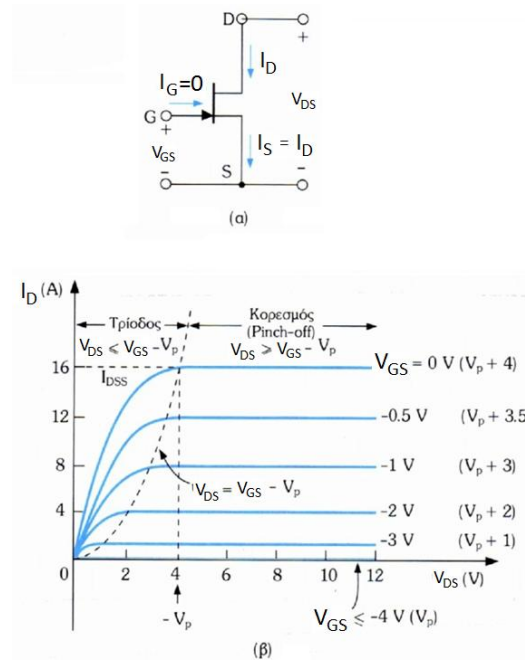


Σχήμα 3.4: Πόλωση του JFET: $V_{GS} < V_t$, $V_{DS} > 0$.

Όταν στην περιοχή της υποδοχής η ανάστροφη πόλωση V_{GD} γίνεται λίγο αρνητικότερη από την τάση κατωφλίου V_t έχουμε στραγγαλισμό του καναλιού στην περιοχή της υποδοχής και το ρεύμα I_D φτάνει σε κορεσμό.

3.4 Απλές θεωρητικές χαρακτηριστικές του JFET:

Οι I-V χαρακτηριστικές ενός JFET n-τύπου με $V_t = -4V$ και $K = 1A/V^2$ παρουσιάζονται στο σχήμα 3.5(β). Το K είναι μια παράμετρος του υλικού που προσδιορίζεται παρακάτω.



Σχήμα 3.5: (α) Κυκλωματικό σύμβολο, (β) Χαρακτηριστικές ορθής πόλωσης του JFET [4].

Η περιοχή κορεσμού σε ένα JFET καλείται συχνά και περιοχή στραγγαλισμού (pinch-off region). Στο σχήμα 3.5 φαίνεται ότι στην περιοχή κορεσμού το I_D είναι

ανεξάρτητο από την τάση V_{DS} όμως αυτό δεν συμβαίνει στην πράξη. Στα JFET το κανάλι διαμορφώνεται και από την τάση V_{DS} .

Στα JFET η τάση κατωφλίου V_t καλείται και τάση στραγγαλισμού (pinch-off voltage) και συμβολίζεται με $V_p=V_t$. Επιπλέον οι κατασκευαστές ενός JFET καθορίζουν την τιμή της παραμέτρου αγωγιμότητας K ή αντί αυτής την τιμή του ρεύματος υποδοχής στο όριο μεταξύ τριόδου και κορεσμού για $V_{GS}=0$ που συμβολίζεται με I_{DSS} . Δείχνεται εύκολα ότι [4]:

$$I_{DSS} = K \cdot V_t^2 = K \cdot V_p^2 \text{ ή } K = \frac{I_{DSS}}{V_p^2} \quad (3.1)$$

Οι εξισώσεις που περιγράφουν τα JFET είναι ίδιες με αυτές ενός MOSFET. Πιο συγκεκριμένα ένα JFET n-καναλιού αποκόπτει όταν $V_{GS} \leq V_p$ όπου V_p είναι αρνητική. Για να ανοίξει και πάλι το στοιχείο, δηλαδή να υπάρξει και πάλι κανάλι που θα επιτρέπει τη ροή φορέων, πρέπει να εφαρμοστεί μία τάση πύλης-υποδοχής (V_{GS}) $V_p < V_{GS} \leq 0$ και να είναι $V_{DS} > 0$.

Το JFET λειτουργεί στην περιοχή **τριόδου** (γραμμική περιοχή) όταν $V_{DS} \leq V_{GS} - V_p$. Στην περιοχή τριόδου το ρεύμα I_D δίνεται προσεγγιστικά από την σχέση [4]:

$$I_D = K \cdot \left[2 \cdot (V_{GS} - V_p) \cdot V_{DS} - V_{DS}^2 \right] \quad (3.2)$$

Εξάγοντας κοινό παράγοντα το V_p^2 και με αντικατάσταση $K \cdot V_p^2 = I_{DSS}$ καταλήγουμε στη μορφή [4]:

$$I_D = I_{DSS} \cdot \left[2 \cdot \left(1 - \frac{V_{GS}}{V_p} \right) \cdot \left(\frac{V_{DS}}{-V_p} \right) - \left(\frac{V_{DS}}{V_p} \right)^2 \right] \quad (3.3)$$

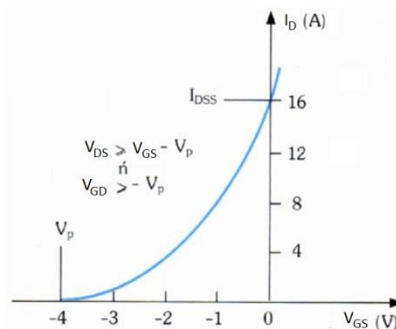
Το JFET λειτουργεί στην περιοχή **κορεσμού** (pinch-off) για $V_{DS} \geq V_{GS} - V_p$. Πιο συγκεκριμένα για να λειτουργήσει ένα JFET στην περιοχή κορεσμού θα πρέπει η τάση υποδοχής του να είναι μεγαλύτερη από την τάση της πύλης του τουλάχιστον κατά $|V_p|$. Στην περιοχή κορεσμού το ρεύμα υποδοχής δίνεται από τη σχέση [4]:

$$I_D = I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_p} \right)^2 (1 + \lambda \cdot (V_{DS} - V_{GS} + V_p)) \quad (3.4)$$

Όπου $\lambda = 1/V_A$ είναι μια θετική σταθερά που εκφράζει την εξάρτηση του I_D από το V_{DS} στον κορεσμό.

Όταν η δίοδος πύλης-καναλιού είναι στην κανονική λειτουργία ανάστροφα πολωμένη μόνο ένα ρεύμα διαρροής ρέει μέσα από τον ακροδέκτη της πύλης. Το ρεύμα πύλης ενός JFET εξαρτάται έντονα από τη θερμοκρασία, όπως συμβαίνει και στην περίπτωση των ανάστροφα πολωμένων διόδων.

Στο σχήμα 3.6 φαίνεται η χαρακτηριστική $I_D - V_{GS}$ για V_{DS} που εξασφαλίζει ότι είμαστε στο κορεσμό:



Σχήμα 3.6: Η χαρακτηριστική $I_D - V_{GS}$ στον κορεσμό [4].

3.5 Διαφορά μεταξύ normally on και normally off JFETs:

Όπως διαφαίνεται από την ανάλυση που προηγήθηκε για τα normally-on JFETs (n-καναλιού) ή JFETs απογύμνωσης (n-καναλιού), η τάση κατωφλίου είναι αρνητική και το τρανζίστορ είναι on όταν η τάση πύλης-πηγής είναι μηδενική. Στα normally-off JFETs (πύκνωσης) (n-καναλιού) όμως το κανάλι είναι πλήρως καλυμμένο από την περιοχή απογύμνωσης για μηδενική τάση πύλης-πηγής και απαιτείται θετική τάση πύλης-πηγής ώστε να άγει, δηλαδή η τάση κατωφλίου στα normally-off (n-καναλιού) είναι θετική. Δομικά δεν υπάρχουν διαφορές ανάμεσα σε normally-on και normally-off JFETs. Αυτή η ιδιότητα (κατάσταση ηρεμίας) του τρανζίστορ ελέγχεται από το πλάτος του καναλιού και την συγκέντρωση της νόθευσης.

3.6 JFET p-καναλιού:

Όσον αφορά τη νόθευση του καναλιού ισχύουν τα εξής: Οι εξισώσεις που περιγράφουν ένα JFET p-καναλιού (είτε απογύμνωσης είτε πύκνωσης) είναι ίδιες με αυτές ενός JFET n-καναλιού (είτε απογύμνωσης είτε πύκνωσης) με τη διαφορά ότι αλλάζουν οι πολικότητες των τάσεων ακροδεκτών και η φορά του ρεύματος αγωγής (εναλλαγή ακροδεκτών υποδοχής-πηγής). Επίσης ενώ τα JFET n-καναλιού είναι on όταν η τάση πύλης-πηγής γίνεται μεγαλύτερη από την τάση κατωφλίου, τα JFET p-καναλιού είναι on όταν η τάση πύλης-πηγής είναι μικρότερη από την τάση κατωφλίου. Πιο συγκεκριμένα ένα **JFET απογύμνωσης p-καναλιού** διαφέρει από το **JFET απογύμνωσης n-καναλιού** που περιγράφηκε παραπάνω, στα εξής [4]:

- η τάση V_p εδώ είναι θετική, $0 \leq V_{GS} \leq V_p$
- η τάση V_{DS} είναι αρνητική
- οι σταθερές λ και V_A είναι αρνητικές
- το ρεύμα I_D εξέρχεται από τον ακροδέκτη της υποδοχής
- λειτουργεί στον κορεσμό όταν $V_{DS} \leq V_{GS} - V_p$
- λειτουργεί στην τριόδο όταν $V_{DS} \geq V_{GS} - V_p$

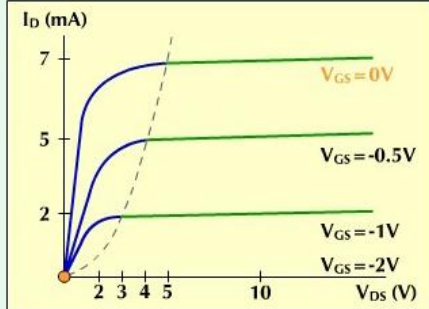
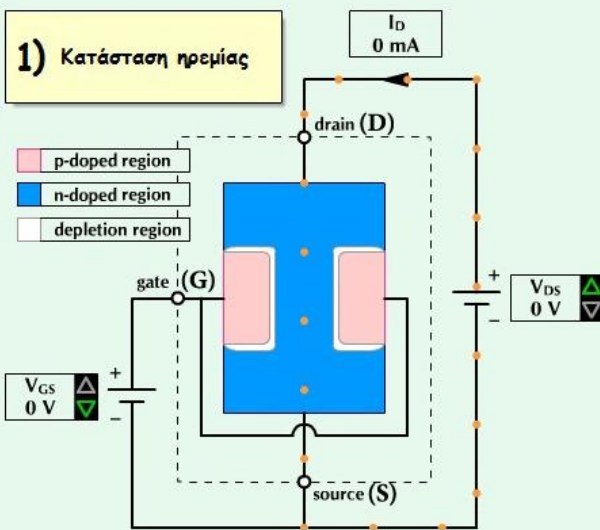
Αντίστοιχες αλλαγές ισχύουν και μεταξύ JFET **πύκνωσης** n-καναλιού και p-καναλιού.

3.7 Συγκεντρωτικός πίνακας χαρακτηριστικών των διαφόρων τύπων JFET:

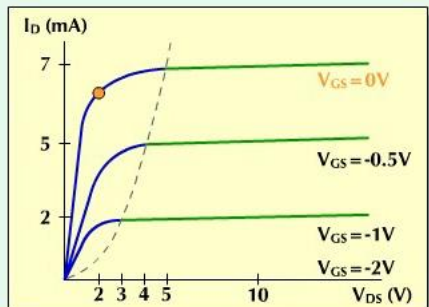
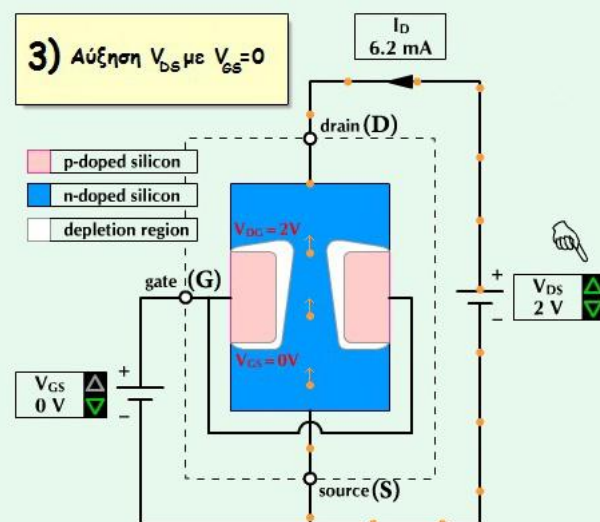
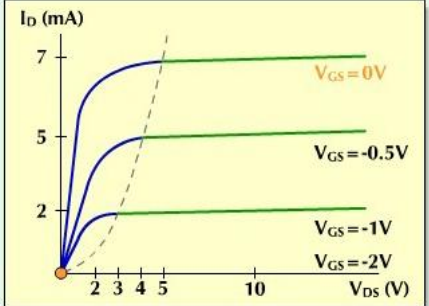
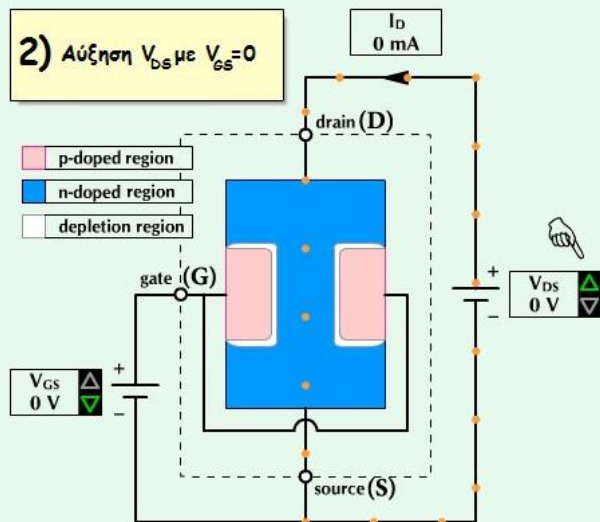
JFET	n-καναλιού		p-καναλιού	
	Πύκνωσης	Απογύμνωσης	Πύκνωσης	Απογύμνωσης
Τάση κατωφλίου V_t	+	-	-	+
Άγει όταν	$V_{GS} > V_t$		$V_{GS} < V_t$	
V_{DS}	+		-	

Πίνακας Π3.1: Συγκεντρωτικός πίνακας χαρακτηριστικών διαφόρων τύπων JFET [4].

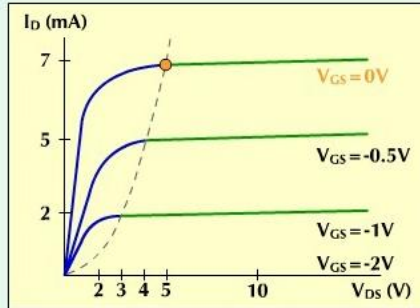
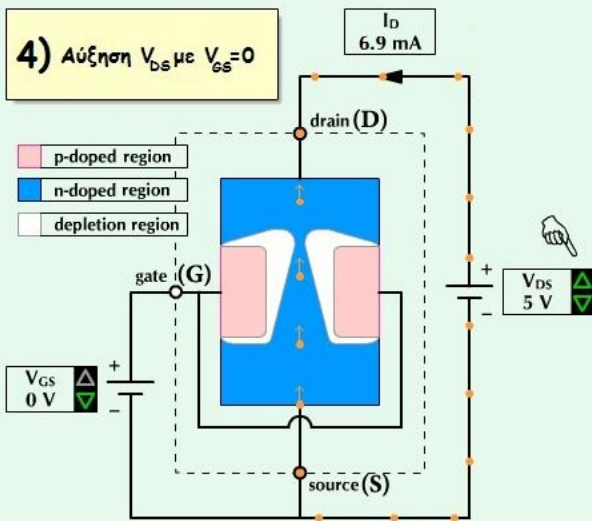
3.8 Απεικονιστική παρουσίαση λειτουργίας ενός JFET απογύμνωσης n-καναλιού με $V_p = -2V$, σε σχέση με τις I-V χαρακτηριστικές του [15]:



Όπως και με την διόδο ημιαγωγού, υπάρχει μία περιοχή απογύμνωσης κατά μήκος της p-n ένωσης που έχει σχηματιστεί μεταξύ πύλης και καναλιού.

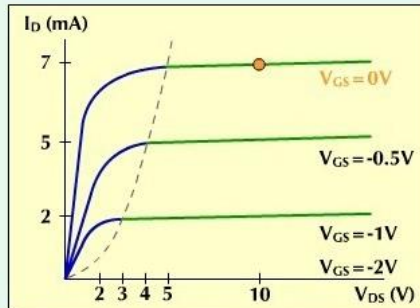
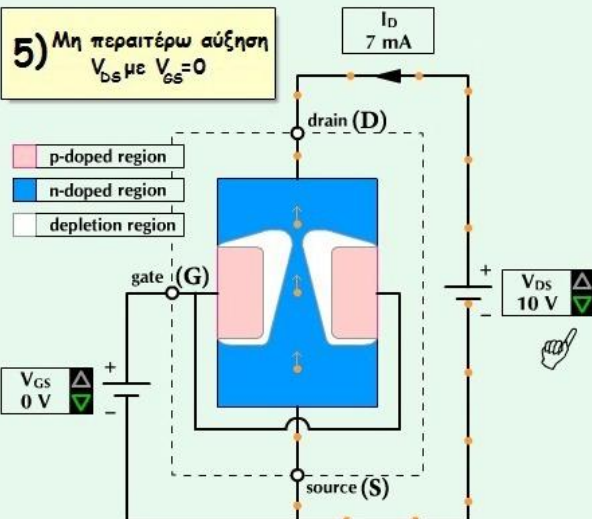


Αρχικά υπάρχει γραμμική σχέση μεταξύ του ρεύματος υποδοχής και της τάσης υποδοχής-πηγής. Αυτή καλείται ωμική ή γραμμική περιοχή ή περιοχή τριόδου. Καθώς η τάση DS αυξάνει η περιοχή απογύμνωσης διατείνεται μεγαλύτερη στην πλευρά της υποδοχής.

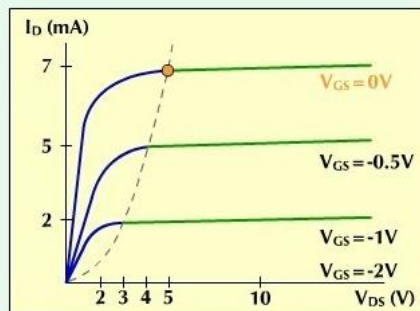
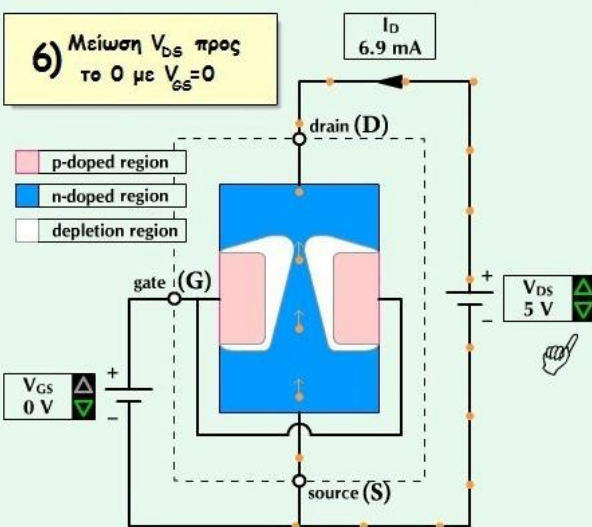


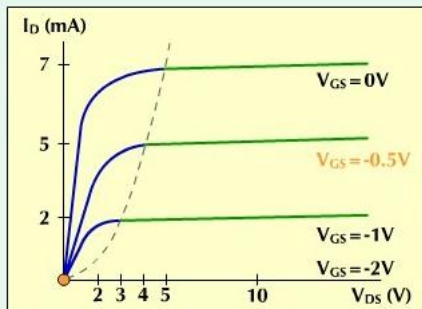
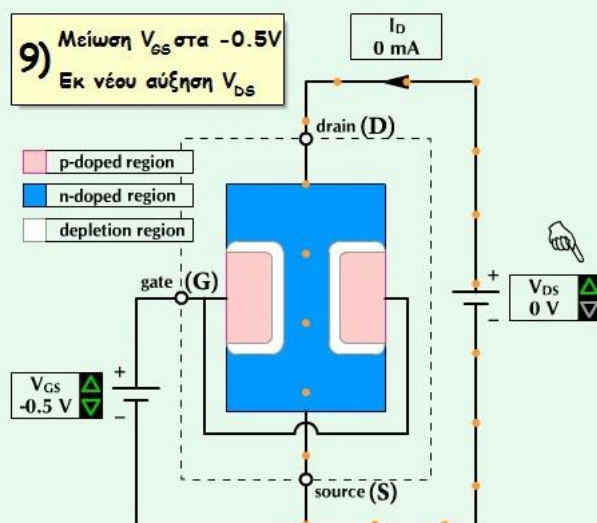
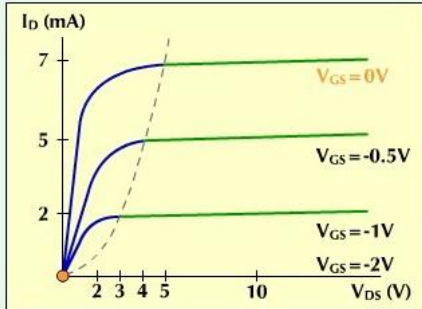
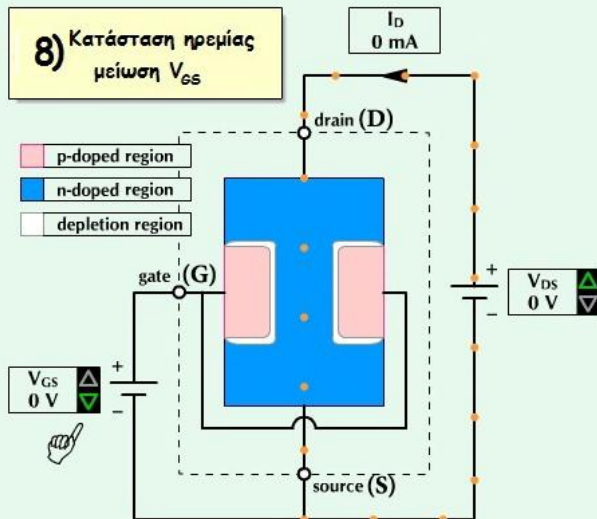
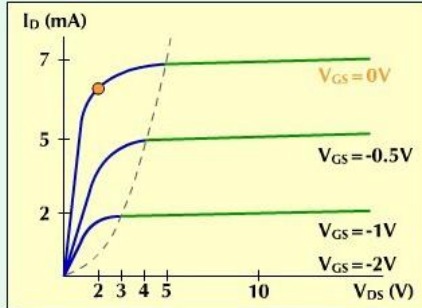
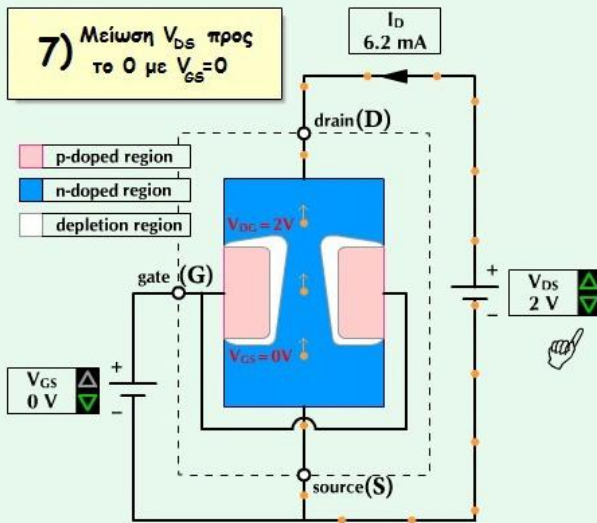
Το ρεύμα υποδοχής δεν αυξάνεται απεριόριστα με την τάση DS αφού από κάποιο σημείο και μετά επέρχεται ο κορεσμός.

Η περιοχή απογύμνωσης δεν μπορεί να περιορίσει πλήρως το κανάλι γιατί θα εξαφανιζόταν το ρεύμα υποδοχής και δεν θα υπήρχε πλέον μεγαλύτερη ανάστροφη πόλωση στο άκρο της ένωσης που είναι από την πλευρά της υποδοχής.

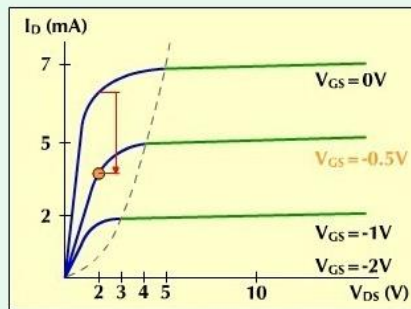
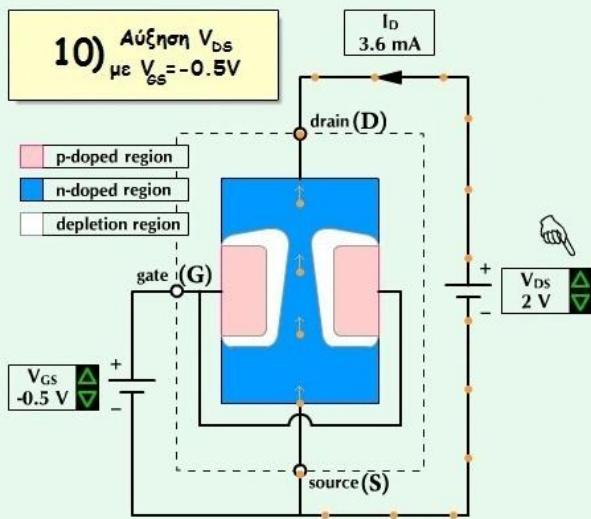


Αποκαθίσταται μια ισορροπία και το ρεύμα υποδοχής φτάνει σε κορεσμό.

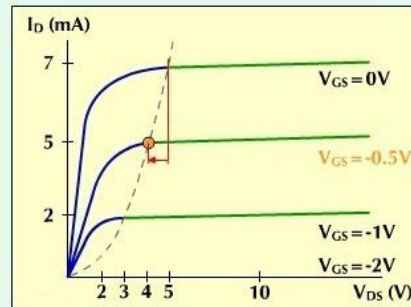
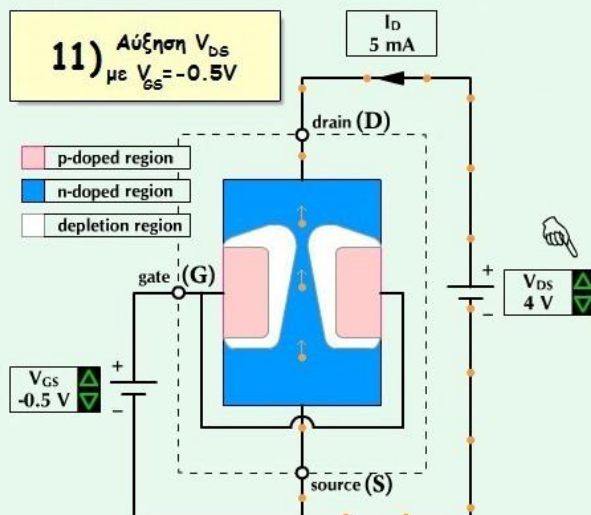




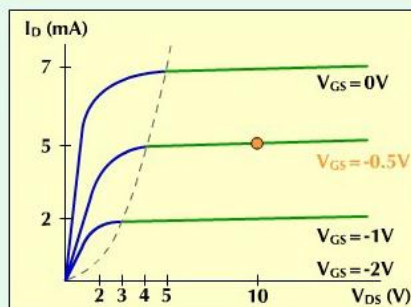
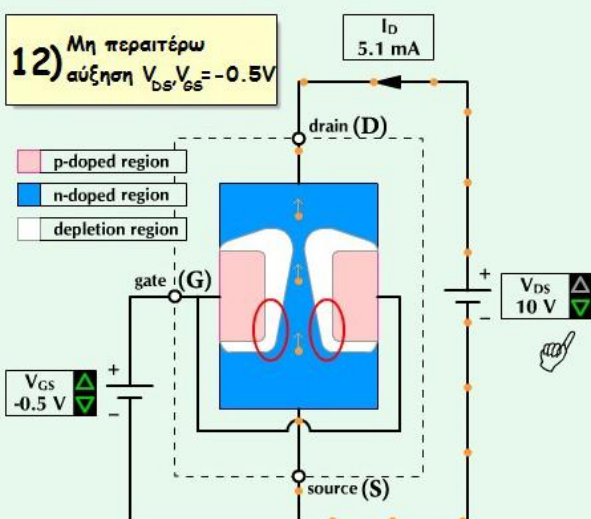
Η εξάπλωση της περιοχής απογύμνωσης καθορίζεται από την τάση GS. Καθώς η τάση GS γίνεται περισσότερο αρνητική, η περιοχή απογύμνωσης καταλαμβάνει πιο μεγάλο μέρος του καναλιού, του οποίου η αντίσταση αυξάνεται.



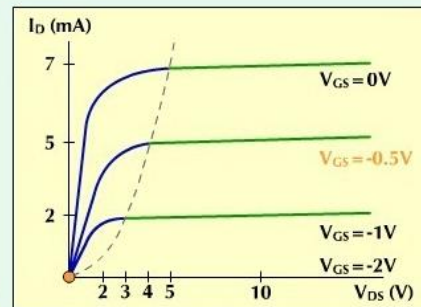
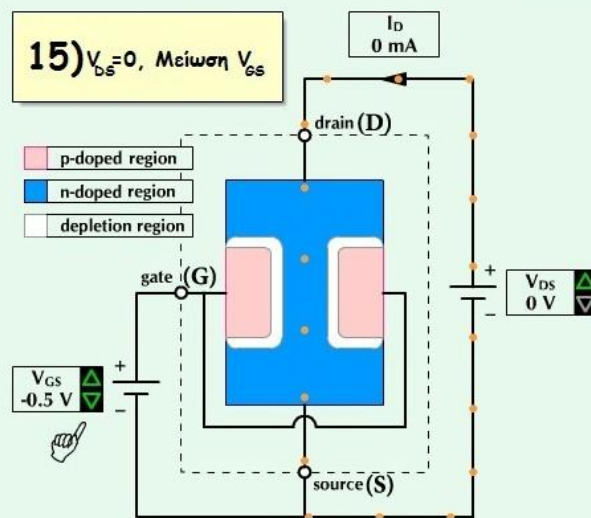
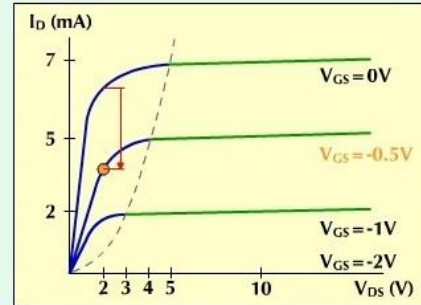
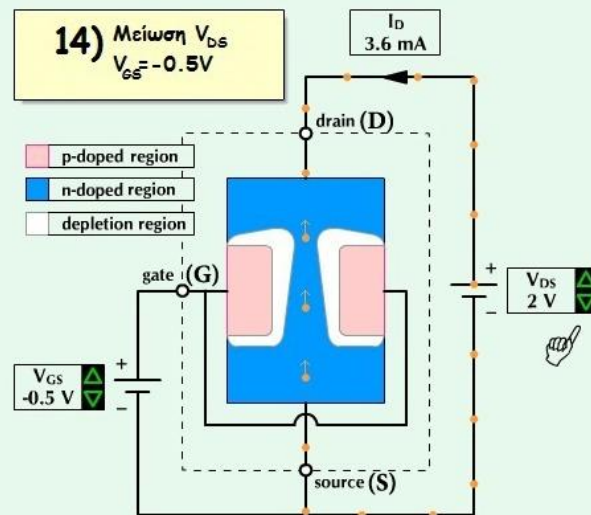
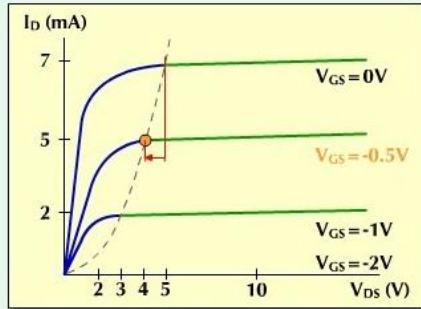
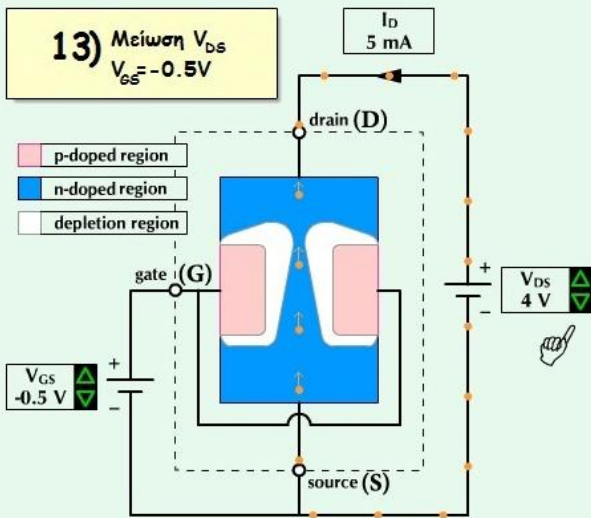
Καθιστώντας την τάση GS περισσότερο αρνητική, αυξάνει την αντίσταση με αποτέλεσμα να μειώνεται το ρεύμα της υποδοχής, για δεδομένη τάση DS.



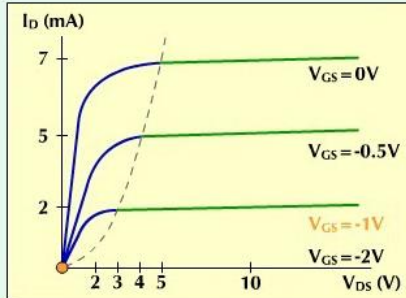
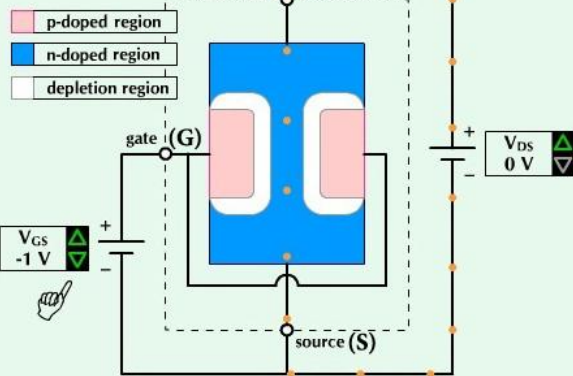
Ο κορεσμός επέρχεται με χαμηλότερη τάση DS όταν η τάση GS είναι περισσότερο αρνητική. Όταν η τάση GS είναι πιο αρνητική σημαίνει ότι το κανάλι έχει γίνει ήδη στενότερο.



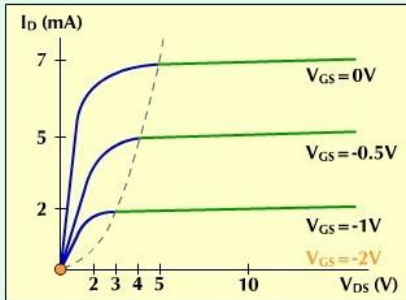
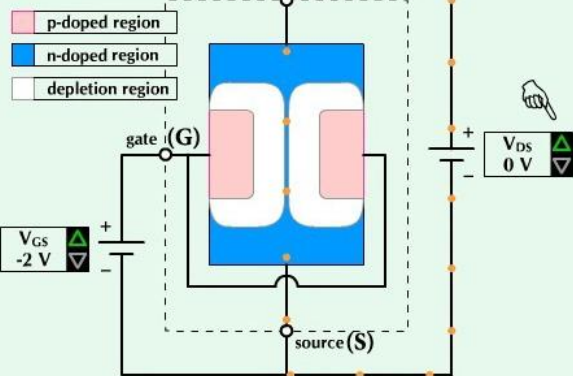
Στην περιοχή κορεσμού, η πιο αρνητική τάση GS έχει μειώσει το πλάτος του καναλιού στην πλευρά της πηγής. Αυτό αυξάνει την αντίσταση και μειώνει το ρεύμα υποδοχής.



16) $V_{DS}=0$, Μείωση V_{GS}



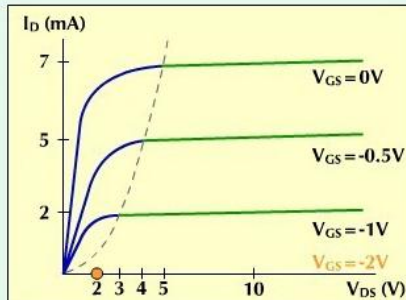
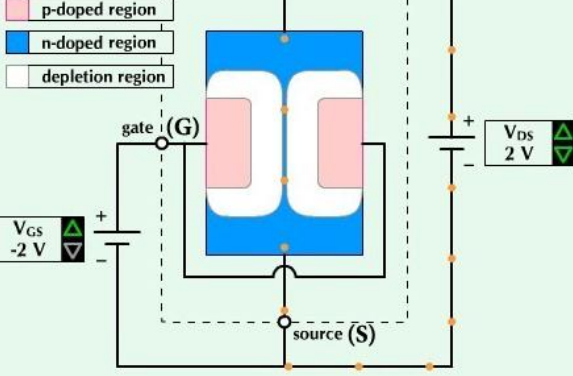
17) $V_{GS} = -2V(V_p)$, Αύξηση V_{DS}



Αν η τάση GS γίνει αρκούντως αρνητική, η περιοχή απογύμνωσης καταλαμβάνει ολοκληρωτικά το κανάλι.

Αυτό συμβαίνει όταν $V_{GS} = V_p$, όπου V_p η τάση στραγγαλισμού.

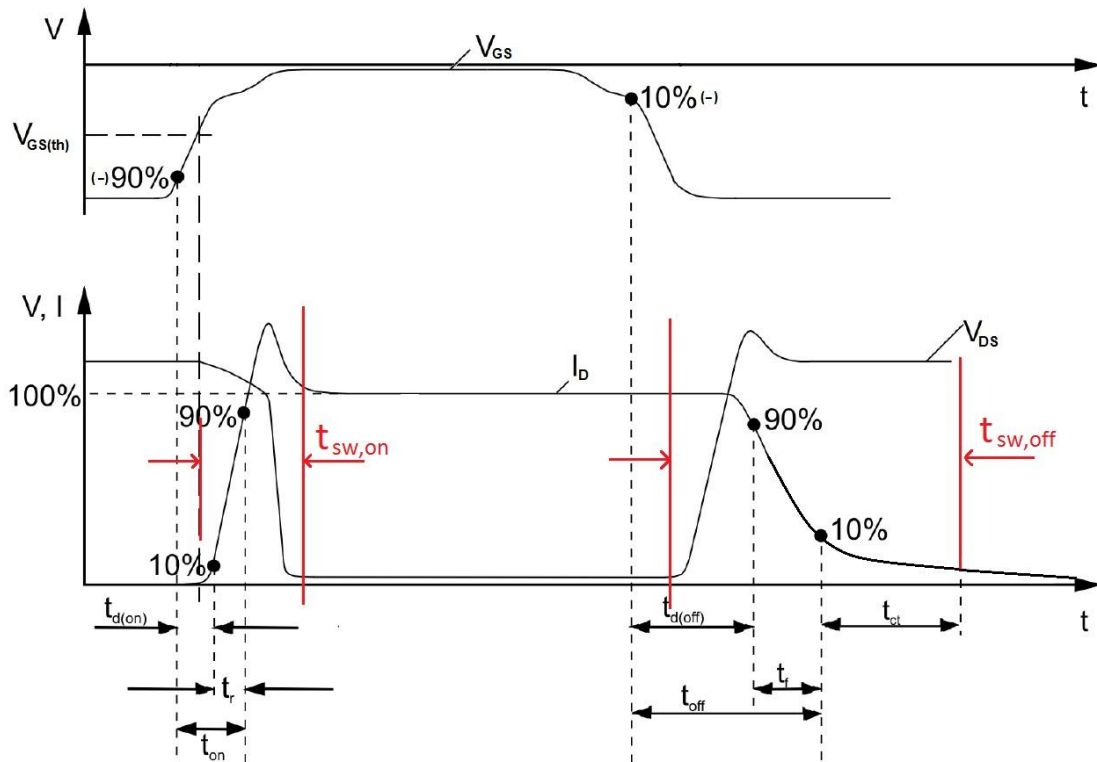
18) $V_{GS} = V_p$, $V_{DS} = 2\text{ V}$



Εφόσον η τάση GS είναι περισσότερο αρνητική από την τάση στραγγαλισμού, το ρεύμα υποδοχής παραμένει στο 0 για οποιαδήποτε τιμή της τάσης DS. Το κανάλι είναι πλήρως κατελιγμένο από την περιοχή απογύμνωσης με αποτέλεσμα να μην μπορεί να υπάρξει ρεύμα.

3.9.1 JFET-Δυναμική συμπεριφορά:

Στην παρούσα εργασία ενδιαφέρει η λειτουργία του JFET όχι ως ενισχυτής αλλά ως διακόπτης. Στη λειτουργία ως διακόπτης λοιπόν παρουσιάζονται κατά τις μεταγωγές, δυναμικά φαινόμενα. Στο σχήμα 3.7 παρουσιάζεται η θεωρητική διακοπτική λειτουργία ενός normally on JFET.



Σχήμα 3.7: Μη ιδανικές θεωρητικές διακοπτικές κυματομορφές τάσης-ρεύματος του JFET [12].
Πάνω: Τάση πύλης, V_{GS} . Κάτω: Τάση υποδοχής-πηγής, V_{DS} και ρεύμα υποδοχής, I_D .

Η πάνω κυματομορφή είναι το σήμα της πύλης V_{GS} που οδηγεί το JFET ενώ οι κάτω κυματομορφές περιγράφουν την τάση V_{DS} και το ρεύμα I_D του JFET. Οι παράμετροι του σχήματος ορίζονται ως εξής:

- $t_{d(on)}$: turn on delay time ή χρόνος καθυστέρησης έναυσης
- t_r : rise time ή χρόνος ανόδου
- t_{on} : $t_{d(on)} + t_r$, turn on time ή χρόνος έναυσης
- $t_{d(off)}$: turn off delay time ή χρόνος καθυστέρησης σβέσης
- t_f : fall time ή χρόνος καθόδου
- t_{off} : $t_{d(off)} + t_f$, turn off time ή χρόνος σβέσης

3.9.2 JFET-Απώλειες:

Οι απώλειες ισχύος αγωγής και η ενέργεια των μεταγωγών υπολογίζονται από τις μετρούμενες κυματομορφές με βάση τις σχέσεις:

$$\text{Απώλειες ισχύος αγωγής: } P_{con} = u(t) \cdot i(t) \quad (3.5)$$

$$\text{Ενέργεια έναυσης, σβέσης: } E_{on}, E_{off} = \int_{t_{sw,on}}^{t_{sw,off}} u(t) \cdot i(t) dt \quad (3.6)$$

Όπου $t_{sw,on}=0$ χρόνος από την έναρξη ανόδου του ρεύματος I_D , ως το τέλος της καθόδου της τάσης V_{DS} , κατά την έναυση του τρανζίστορ και $t_{sw,off}=0$ χρόνος από την έναρξη της ανόδου της τάσης V_{DS} , ως το τέλος της καθόδου του ρεύματος I_D , κατά τη σβέση του τρανζίστορ. Οι συγκεκριμένοι χρόνοι διακρίνονται και στο σχήμα 3.7.

Όλα αυτά ισχύουν για σήματα συνεχούς χρόνου, όμως στην πράξη χειριζόμαστε μόνο σήματα διακριτού χρόνου στους υπολογισμούς. Τα σήματα των μετρήσεων που λαμβάνονται από τις πειραματικές διατάξεις και εισάγονται στον υπολογιστή, όπως και οι κυματομορφές των προσομοιώσεων είναι σήματα διακριτού χρόνου. Επομένως είναι χρήσιμο να αναφέρουμε ότι η ολοκλήρωση στα συστήματα διακριτού χρόνου, μεταφράζεται ως άθροισμα όλων των τιμών της δειγματοληψίας και πολλαπλασιασμού αυτών με την περίοδο δειγματοληψίας.

Οι βασικότερες διαστάσεις είναι το μήκος καναλιού L , το πλάτος καναλιού $2a$, το πλάτος της περιοχής ολίσθησης W_{DRIFT} και το μήκος της περιοχής ολίσθησης L_{DRIFT} .

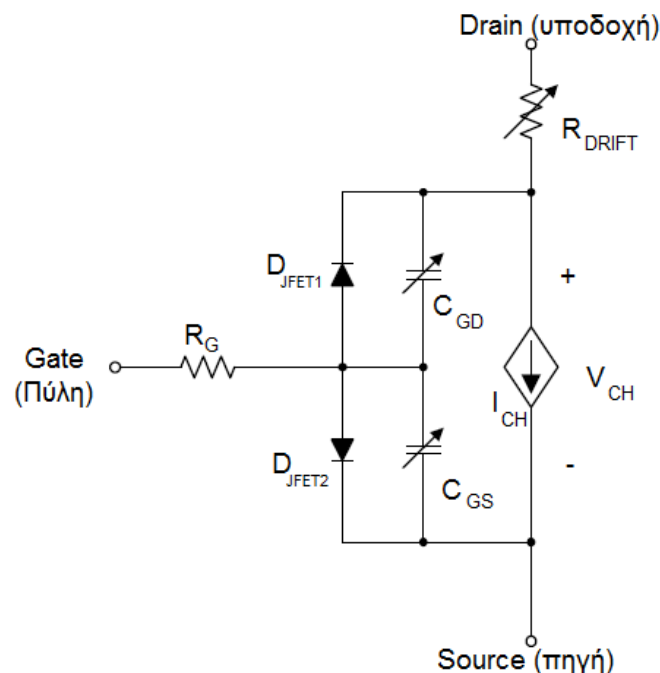
Η αρχή λειτουργίας για n-kanάλι όπως ξέρουμε είναι η εξής: Όταν η τάση πύλης-πηγής (gate-source) είναι μικρότερη από την τάση κατωφλίου η συσκευή είναι off γιατί η περιοχή απογύμνωσης καταλαμβάνει όλο το κανάλι αποτρέποντας την αγωγή ρεύματος. Όταν η τάση αυτή γίνει μεγαλύτερη από την τάση κατωφλίου το κανάλι ανοίγει και η συσκευή μπορεί να διαπεραστεί από ρεύμα.

Για normally-on JFETs η τάση κατωφλίου είναι αρνητική και το τρανζίστορ είναι on όταν η τάση πύλης-πηγής είναι μηδενική. Στα normally-off JFETs όμως το κανάλι είναι πλήρως καλυμμένο από την περιοχή απογύμνωσης για μηδενική τάση πύλης-πηγής και απαιτείται θετική τάση πύλης-πηγής ώστε να άγει. Δομικά δεν υπάρχουν διαφορές ανάμεσα σε normally-on και normally-off JFETs. Αυτή η ιδιότητα του τρανζίστορ ελέγχεται από το πλάτος του καναλιού και την συγκέντρωση της νόθευσης.

Καθώς αυξάνεται η τάση υποδοχής-πηγής το ρεύμα του καναλιού αυξάνεται επίσης ώσπου φτάνει κάποια στιγμή στον κορεσμό, λόγω του στραγγαλισμού του καναλιού που προκαλείται από την πτώση τάσης εξαιτίας της αγωγής.

4.2 Ισοδύναμο ηλεκτρικό κύκλωμα JFET:

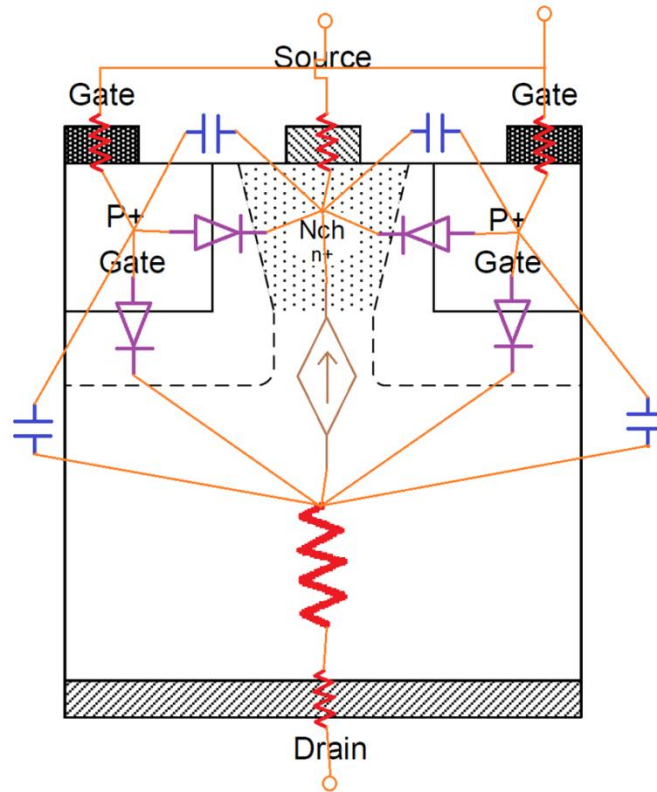
Το ισοδύναμο κύκλωμα ενός απλού JFET άρα και ενός SiC-JFET είναι αυτό του σχήματος 4.3:



Σχήμα 4.3: Ισοδύναμο κύκλωμα JFET [25].

Όπως φαίνεται στο σχήμα 4.3 το ισοδύναμο κύκλωμα αποτελείται από μία εξαρτημένη πηγή ρεύματος από τάση I_{CH} , την μεταβλητή αντίσταση της περιοχής ολίσθησης R_{DRIFT} , τις μεταβλητές παρασιτικές χωρητικότητες μεταξύ υποδοχής-πύλης και πύλης-πηγής, C_{GD} και C_{GS} , την εσωτερική αντίσταση της πύλης R_G καθώς και τις διόδους D_{JFET1} , D_{JFET2} .

Η αντίσταση αγωγής R_{ON} αποτελείται από την R_{DRIFT} καθώς και τις αντιστάσεις που δημιουργούνται από τις ωμικές επαφές μετάλλου-ημιαγωγού στους ακροδέκτες Drain και Source. Μια πιο ολοκληρωμένη άποψη της δομής του JFET με τις παρασιτικές χωρητικότητες και τα λοιπά ηλεκτρικά στοιχεία του, φαίνεται στο σχήμα 4.4.



Σχήμα 4.4: Δομή JFET με νοητά ηλεκτρικά στοιχεία. Όπου p+: Ημιαγωγός (SiC) με ισχυρή νόθευση τύπου p. Όπου n+/- ημιαγωγός (SiC) με ισχυρή/ασθενή νόθευση τύπου n.

4.3 Περιγραφικές εξισώσεις JFET-Φυσικό μαθηματικό μοντέλο [25]:

Ένα εμπειρικό μοντέλο της εξάρτησης της κινητικότητας φορέων ($\text{cm}^2/(\text{V}\cdot\text{s})$), από την θερμοκρασία και την πυκνότητα της νόθευσης μέσα σε ένα ημιαγωγό δίνεται από τη σχέση (4.1):

$$\mu_0 = \frac{947}{1 + \left(\frac{N}{1.94 \cdot 10^{17}}\right)^{0.61}} \cdot \left(\frac{T}{300}\right)^{-2.15} \quad (4.1)$$

Όπου N η πυκνότητα νόθευσης (cm^{-3}) και T η θερμοκρασία (K).

Σε αυτή τη σχέση δεν υπάρχει εξάρτηση την κινητικότητας ηλεκτρικών φορέων από το ηλεκτρικό πεδίο, κάτι που ισχύει για μικρές τιμές του ηλεκτρικού πεδίου, όπου οι φορείς του ρεύματος δεν φτάνουν σε ταχύτητες κορεσμού. Οι ποσότητες που βασίζονται σε αυτή την υπόθεση θα έχουν το δείκτη FI (Field Independent).

Το ρεύμα καναλιού του SiC-JFET μπορεί να υπολογιστεί με ολοκλήρωση κατά μήκος του καναλιού. Όταν η τάση καναλιού V_{CH} είναι μικρότερη από την τάση κορεσμού V_{CHSAT_FI} ($V_{CH} \leq V_{CHSAT_FI}$) το τρανζίστορ λειτουργεί στην γραμμική περιοχή και το ρεύμα καναλιού είναι:

$$I_{CH_FI} = 2a(q\mu_0 N_{CH}) \frac{Z}{L} \left\{ V_{CH} - \frac{2}{3a} \left(\frac{2\varepsilon_{SiC}}{qN_{CH}} \right)^{1/2} \left[(V_{CH} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} \quad (4.2)$$

Όπου:

- α: το μισό του πλάτους του καναλιού (μm) – σχήμα 4.2
- q: το θεμελιώδες ηλεκτρονικό φορτίο (Cb)
- μ₀: κινητικότητα φορέων καναλιού ανεξάρτητη του ηλεκτρικού πεδίου (cm²/(V·s))
- N_{CH}: πυκνότητα νόθευσης στην περιοχή του καναλιού (cm⁻³)
- Z: διάσταση του ημιαγωγού σε κατακόρυφη κατεύθυνση προς το χαρτί (μm) – σχήμα 4.2
- L: μήκος καναλιού (μm) – σχήμα 4.2
- V_{CH}: τάση καναλιού
- ε_{SiC}: διηλεκτρική σταθερά του SiC
- V_{GS}: Τάση πύλης-πηγής (gate-source)
- V_{bi}: Εσωτερική πτώση τάσης ένωσης (p-n) πύλης-πηγής και

$$V_{bi} = \frac{kT}{q} \ln \left(\frac{N_{CH} N_A}{n_i^2} \right) \text{ όπου } k \text{ η σταθερά του Boltzmann, } N_A \text{ η πυκνότητα}$$

νόθευσης στην περιοχή της πύλης (cm⁻³) και n_i (cm⁻³) η ενδογενής συγκέντρωση φορέων του SiC (δηλαδή ο αριθμός των ηλεκτρονίων που βρίσκονται στη ζώνη αγωγιμότητας ή των οπών που βρίσκονται στη ζώνη σθένους αντίστοιχα ανά μονάδα όγκου).

Ορίζονται ως ρεύμα και τάση στραγγαλισμού I_{P_FI} και V_P αντίστοιχα ως εξής:

$$I_{P_FI} = \frac{Z\mu_0 q^2 N_{CH}^2 a^3}{3\varepsilon_{SiC} L_{eff}} \quad (4.3)$$

$$V_P = \frac{qN_{CH} a^2}{2\varepsilon_{SiC}} \quad (4.4)$$

Όπου L_{eff} είναι το ενεργό μήκος καναλιού όπως φαίνεται και στο σχήμα 4.2 με τη δομή του JFET.

Χρησιμοποιώντας τις εξισώσεις (4.3) και (4.4), η (4.2) γίνεται:

$$I_{CH_FI} = I_{P_FI} \left\{ \frac{3V_{CH}}{V_P} - \frac{2}{V_P^{3/2}} \left[(V_{CH} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} \quad (4.5)$$

Η οποία ισχύει στη γραμμική περιοχή δηλαδή όταν η τάση V_{CH} είναι μικρότερη από την τάση κορεσμού V_{CHSAT_FI}. Στην περίπτωση αυτή που αγνοούμε την επίδραση του ηλεκτρικού πεδίου στην κινητικότητα των φορέων ή τάση κορεσμού ορίζεται ως εξής: V_{CHSAT_FI} = V_P + V_{GS} - V_{bi}.

Όταν η τάση στα άκρα του καναλιού αυξάνεται και ξεπερνά την τάση κορεσμού V_{CHSAT_FI} το ρεύμα καναλιού δεν εξαρτάται τόσο πολύ από την τάση υποδοχής-πηγής (είναι σχεδόν σταθερό) και εκφράζεται από τη σχέση:

$$I_{CHSAT_FI} = I_{P_FI} \left[1 - 3 \frac{V_{bi} - V_{GS}}{V_P} + 2 \left(\frac{V_{bi} - V_{GS}}{V_P} \right)^{3/2} \right] \quad (4.6)$$

Η οποία όμως δεν λαμβάνει υπόψιν το φαινόμενο της διαμόρφωσης καναλιού του JFET, δηλαδή τη μικρή εξάρτηση του ρεύματος από την V_{CH} . Για να μοντελοποιήσουμε αυτό το φαινόμενο πολλαπλασιάζουμε την εξίσωση (4.6) με τον όρο $[1+\lambda(V_{CH}-V_{CHSAT_FI})]$ όπου λ είναι σταθερά. Στην περιοχή αποκοπής ($V_{CHSAT_FI} \leq 0$) το ρεύμα καναλιού είναι 0.

Οι σχέσεις (4.5) και (4.6) είναι το DC μοντέλο ενός SiC JFET, το οποίο όμως έχει το μειονέκτημα ότι δεν λαμβάνει υπόψιν του την εξάρτηση της κινητικότητας φορέων από το ηλεκτρικό πεδίο.

Το εμπειρικό μοντέλο της κινητικότητας που εκφράζεται από την (4.1) ισχύει όταν το ηλεκτρικό πεδίο είναι μικρό. Αντίθετα όταν έχουμε υψηλό ηλεκτρικό πεδίο η κινητικότητα φορέων εξαρτάται από αυτό. Η ταχύτητα των φορέων φτάνει σε κορεσμό (v_{sat}), κάτι το οποίο καθιστά το ρεύμα κορεσμού του JFET ακόμα μικρότερο. Η σχέση (4.7) μοντελοποιεί το φαινόμενο του κορεσμού της ταχύτητας φορέων.

$$v_d(E) = \mu_0 E \left[1 + \left(\frac{\mu_0 E}{v_{sat}} \right)^\beta \right]^{-1/\beta} \quad (4.7)$$

Όπου:

- E : το ηλεκτρικό πεδίο
- v_{sat} : ταχύτητα κορεσμού ηλεκτρικών φορέων μέσα στο SiC
- β : σταθερά που προσδιορίζει πόσο απότομα μεταβαίνει η ταχύτητα φορέων από τη γραμμική περιοχή στην περιοχή κορεσμού

Όταν το ηλεκτρικό πεδίο είναι μικρό τότε η ταχύτητα των φορέων ηλεκτρικού ρεύματος ισούται με $\mu_0 E$, ενώ όταν είναι υψηλό η ταχύτητα των φορέων φτάνει σε κορεσμό και παίρνει την τιμή v_{sat} .

Η κατακόρυφη συνιστώσα του ηλεκτρικού πεδίου είναι αυτή που επικρατεί στην αγώγιμη περιοχή του καναλιού. Άρα μόνο το ηλεκτρικό πεδίο κατά μήκος της διεύθυνσης του καναλιού συμπεριλαμβάνεται στον υπολογισμό. Το ηλεκτρικό πεδίο στην περιοχή του καναλιού προσεγγίζεται από τη σχέση: $E = V_{CH}/L_{eff}$. Ακόμα ισχύει ότι $v_d = \mu E$ και αντικαθιστώντας τον τύπο για το E στην (4.7) καταλήγουμε στη σχέση:

$$\mu(E) = \frac{v_d(E)}{E} = \mu_0 \left[1 + \left(\frac{\mu_0 V_{CH}}{L_{eff} v_{sat}} \right)^\beta \right]^{-1/\beta} \quad (4.8)$$

Αντικαθιστώντας την (4.8) στην (4.3) προκύπτει μια νέα έκφραση για το ρεύμα στραγγαλισμού, λαμβάνοντας όμως υπόψιν την εξάρτηση της κινητικότητας από το ηλεκτρικό πεδίο:

$$I_P(V_{CH}) = I_{P_FI} \left[1 + \left(\frac{\mu_0 V_{CH}}{L_{eff} v_{sat}} \right)^\beta \right]^{-1/\beta} \quad (4.9)$$

Χρησιμοποιώντας τη νέα έκφραση για το ρεύμα στραγγαλισμού στις εξισώσεις (4.5) και (4.6), αντικαθιστώντας δηλαδή το I_{P_FI} από το $I_P(V_{CH})$ προκύπτει ένα DC μοντέλο του SiC-JFET εξαρτώμενο από το ηλεκτρικό πεδίο. Από την (4.5) λοιπόν παίρνω:

$$I_{CH} = I_P (V_{CH}) \left\{ \frac{3V_{CH}}{V_P} - \frac{2}{V_P^{3/2}} \left[(V_{CH} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} \quad (4.10)$$

Όπου ισχύει για την γραμμική περιοχή του SiC JFET (με εξάρτηση από το ηλεκτρικό πεδίο). Μια δυσκολία που ανακύπτει σε αυτή την προσέγγιση είναι ότι το όριο μεταξύ της γραμμικής περιοχής και της περιοχής κορεσμού δεν μπορεί να περιγραφεί με μια απλή σχέση όπως και στην περίπτωση που δεν λαμβανόταν υπόψιν το ηλεκτρικό πεδίο. Η τάση έναρξης κορεσμού, V_{CHSAT} , είναι γενικά μικρότερη από την V_{CHSAT_FI} και δίνεται από τον τύπο:

$$V_{CHSAT} = V_{CHSAT_FI} - K(V_{CHSAT_FI}, V_{GS}, \beta) \quad (4.11)$$

Για να υπολογιστεί η τάση όπου αρχίζει ο κορεσμός, V_{CHSAT} , χρειάζεται ο υπολογισμός μιας συνάρτησης διόρθωσης $K(V_{CHSAT_FI}, V_{GS}, \beta)$ η τιμή της οποίας αφαιρείται από την V_{CHSAT_FI} . Με άλλα λόγια όταν λαμβάνουμε υπόψιν την εξάρτηση της κινητικότητας φορέων από το ηλεκτρικό πεδίο, το όριο μεταξύ γραμμικής περιοχής και κορεσμού, δηλαδή η τάση κορεσμού είναι σε γενικές γραμμές μικρότερη από την περίπτωση που αμελείται αυτή η εξάρτηση.

Για τον υπολογισμό του συντελεστή διόρθωσης K ακολουθείται περιληπτικά η εξής διαδικασία [25]: Η συνάρτηση $I_{CH}(V_{CH})$ παρουσιάζει μέγιστο για $V_{CH}=V_{CHSAT}$, δηλαδή ισχύει η συνθήκη:

$$\left. \frac{d[I_{CH}(V_{CH})]}{dV_{CH}} \right|_{V_{CH}=V_{CHSAT}} = 0 \quad (4.11-i)$$

Αν αναπτύξουμε τη συνάρτηση $I_{CH}(V_{CH})$ σε σειρά Taylor γύρω από το σημείο V_{CHSAT_FI} , διατηρήσουμε μόνο τον πρωτοβάθμιο όρο και αντικαταστήσουμε την έκφραση που προκύψει στη συνθήκη μεγίστου (4.11-i) τότε καταλήγουμε στην εξής έκφραση για την τάση V_{CHSAT} :

$$V_{CHSAT} = V_{CHSAT_FI} - \sqrt{V_{CHSAT_FI} - V_{GS} + V_{bi}} \cdot \left\{ -2V_{CHSAT_FI} V_P^{1/2} + \frac{4}{3} \cdot \left[(V_{CHSAT_FI} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} \quad (4.11-ii)$$

$$\cdot \frac{\frac{-\mu_0}{L_{eff} V_{sat}} \left(\frac{\mu_0 V_{CHSAT_FI}}{L_{eff} V_{sat}} \right)^{\beta-1}}{1 + \left(\frac{\mu_0 V_{CHSAT_FI}}{L_{eff} V_{sat}} \right)^{\beta}}$$

Στην οποία ο δεύτερος όρος είναι προφανώς ο συντελεστής K που μας ενδιαφέρει για τον υπολογισμό της V_{CHSAT} .

Το ρεύμα καναλιού στην περιοχή κορεσμού μπορεί να υπολογιστεί αντικαθιστώντας την τιμή V_{CHSAT} (όπου V_{CH}) στην εξίσωση (4.10). Ακόμα, για να ληφθεί υπόψιν το φαινόμενο διαμόρφωσης του καναλιού, η προκύπτουσα εξίσωση πολλαπλασιάζεται με τον όρο $1+\lambda(V_{CH}-V_{CHSAT})$. Η τελική έκφραση για το ρεύμα κορεσμού, λαμβάνοντας υπόψιν την επίδραση του ηλεκτρικού πεδίου είναι η εξής:

$$I_{CHSAT} = I_P (V_{CHSAT}) \left\{ \frac{3V_{CHSAT}}{V_P} - \frac{2}{V_P^{3/2}} \left[(V_{CHSAT} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} [1 + \lambda(V_{CH} - V_{CHSAT})] \quad (4.12)$$

Επιπλέον για να αποφύγουμε προβλήματα ασυνέχειας κατά την μετάβαση από την γραμμική περιοχή στην περιοχή κορεσμού κάνουμε προσθήκη του όρου $1+\lambda(V_{CH}-V_{CHSAT})$ και στην εξίσωση (4.10) που αφορά την γραμμική περιοχή, οπότε παίρνει τη μορφή:

$$I_{CH} = I_P (V_{CH}) \left\{ \frac{3V_{CH}}{V_P} - \frac{2}{V_P^{3/2}} \left[(V_{CH} - V_{GS} + V_{bi})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right] \right\} [1 + \lambda (V_{CH} - V_{CHSAT})] \quad (4.13)$$

Ο συνδυασμός των εξισώσεων (4.13) και (4.12) δίνει το μοντέλο του SiC JFET με εξάρτηση από το ηλεκτρικό πεδίο. Η εξίσωση (4.11) αναπαριστά το όριο μεταξύ γραμμικής περιοχής και περιοχής κορεσμού.

Το μοντέλο αυτό ισχύει για normally-on αλλά και για normally-off JFETs. Όπως έχει προαναφερθεί, το πλάτος του καναλιού αλλά και η νόθευση μπορούν να σχεδιαστούν έτσι ώστε για μηδενική τάση πύλης-πηγής, το κανάλι να είναι πλήρως απογυμνωμένο (normally-off JFET) ή μερικώς απογυμνωμένο (normally-on JFET). Αυτές οι δύο παράμετροι, N_{CH} (πυκνότητα νόθευσης καναλιού) και α (μισό του πλάτους καναλιού) καθορίζουν την τάση στραγγαλισμού η οποία και για τους δύο τύπους JFET υπολογίζεται από τον τύπο $V_P = V_{bi} - V_{TH}$. V_{TH} είναι η τάση κατωφλίου που εφαρμόζεται μεταξύ πύλης-πηγής ώστε να περάσει το κανάλι σε αγωγή. Η διαφορά μεταξύ των δύο τύπων JFET, είναι ότι για τα normally-off η ενδογενής τάση V_{bi} της ένωσης πύλης-πηγής είναι ικανή να απογυμνώσει πλήρως το κανάλι επομένως η τάση κατωφλίου V_{TH} είναι θετική ενώ είναι αρνητική για τα normally-on JFETs. Η τάση στραγγαλισμού V_P είναι θετική και για τους δύο τύπους.

Οι εξισώσεις που παρουσιάστηκαν αφορούν την εξαρτημένη πηγή ρεύματος που υπάρχει στο ισοδύναμο κύκλωμα που δόθηκε παραπάνω. Όμως στο ισοδύναμο κύκλωμα υπάρχουν και άλλα στοιχεία των οποίων οι εξισώσεις δίνονται στη συνέχεια.

Αντίσταση R_{DRIFT} : Τα SiC JFETs μεγάλης τάσης έχουν παχιά περιοχή ολίσθησης ώστε μπορούν να αποκόπτουν τα ισχυρά δυναμικά επομένως παρουσιάζουν μία ωμική αντίσταση. Η τιμή της αντίστασης αυτής υπολογίζεται από τον τύπο:

$$R_{DRIFT} = \frac{L_{DRIFT} - W_D}{q \cdot \mu_{n-drift} \cdot N_{DRIFT} \cdot Z \cdot W_{DRIFT}} \quad (4.14)$$

Όπου:

- L_{DRIFT} : Μήκος περιοχής ολίσθησης – σχήμα 4.2
- W_D : Πλάτος περιοχής απογύμνωσης μεταξύ πύλης και υποδοχής – σχ. 4.2
- $\mu_{n-drift}$: κινητικότητα ηλεκτρικών φορέων στην περιοχή ολίσθησης
- N_{DRIFT} : Πυκνότητα νόθευσης στην περιοχή ολίσθησης
- W_{DRIFT} : πλάτος της περιοχής ολίσθησης – σχήμα 4.2

Τα Z και q έχουν ορισθεί στα προηγούμενα. Επίσης είναι πιθανόν η πυκνότητα νόθευσης της περιοχής ολίσθησης να διαφέρει από αυτήν της περιοχής του καναλιού.

Χωρητικότητες μεταξύ επαφών: Με σκοπό να μοντελοποιηθεί και η δυναμική συμπεριφορά του SiC JFET, εισάγονται στο κύκλωμα δύο μη γραμμικοί μεταβλητοί πυκνωτές, που αναπαριστούν τη χωρητικότητα πύλης-πηγής και τη χωρητικότητα πύλης-υποδοχής. Πειραματικές μετρήσεις έχουν δείξει ότι η χωρητικότητα υποδοχής-πηγής είναι αμελητέα συγκρινόμενη με τις άλλες δύο, πράγμα που επιβεβαιώνεται και από τα φύλλα προδιαγραφών (datasheets) των SiC JFETs που ήδη κυκλοφορούν στην αγορά. Παραδείγματος χάριν μετρήσεις C-V καταλήγουν στο αποτέλεσμα ότι η χωρητικότητα C_{DS} έχει τιμή $\approx 1-10pF$, δηλαδή εκατοντάδες φορές

μικρότερη από τις υπόλοιπες χωρητικότητες του JFET. Επιπλέον η C_{DS} παραμένει σταθερή για οποιαδήποτε V_{DS} (τάση στα άκρα του καναλιού (υποδοχή-πηγή)).

Η χωρητικότητα μεταξύ πύλης-πηγής εκφράζεται από τον τύπο: $C_{GS} = \frac{\epsilon_{SiC} \cdot A_{GS}}{W_S}$

Όπου:

- A_{GS} : διατομή ένωσης μεταξύ πύλης και πηγής
- W_S : πλάτος περιοχής απογύμνωσης μεταξύ πύλης και πηγής – σχήμα 4.2
- ϵ_{SiC} : διηλεκτρική σταθερά του SiC όπως έχει προαναφερθεί

Η χωρητικότητα μεταξύ πύλης-υποδοχής εκφράζεται ως: $C_{GD} = \frac{\epsilon_{SiC} \cdot A_{GD}}{W_D}$

Όπου:

- A_{GD} : διατομή ένωσης μεταξύ πύλης και υποδοχής
- W_D : πλάτος περιοχής απογύμνωσης μεταξύ πύλης και υποδοχής – σχ. 2
- ϵ_{SiC} : διηλεκτρική σταθερά του SiC όπως έχει προαναφερθεί

Τα πλάτη των περιοχών απογύμνωσης και οι διατομές που χρησιμοποιούνται στους προηγούμενους τύπους υπολογίζονται ως εξής:

$$W_S = \sqrt{\frac{2\epsilon_{SiC}}{q \cdot N_{CH}} (V_{bi} - V_{GS})} \quad (4.15)$$

$$W_D = \sqrt{\frac{2\epsilon_{SiC}}{q \cdot N_{DRIFT}} (V_{CH} + V_{bi} - V_{GS})} \quad (4.16)$$

$$A_{GS} = 2L_{eff}Z \quad (4.17)$$

$$A_{GD} = W_{DRIFT}Z \quad (4.18)$$

$$L_{eff} = L + W_D \quad (4.19)$$

Όπου όλες οι παράμετροι έχουν οριστεί προηγουμένως.

Εδώ δίνεται μία συγκεντρωτική λίστα όλων των μεταβλητών και συμβόλων που χρησιμοποιήθηκαν στην παραπάνω ανάλυση του φυσικού μοντέλου του JFET με αλφαβητική σειρά:

Ελληνικοί χαρακτήρες:

- α:** Το μισό του πλάτους του καναλιού (πλάτος καναλιού=2a) – σχήμα 4.2
β: Σταθερά που προσδιορίζει πόσο απότομα μεταβαίνει η ταχύτητα φορέων από τη γραμμική περιοχή στην περιοχή κορεσμού
 ϵ_{SiC} : Διηλεκτρική σταθερά του SiC
λ: Σταθερά του φαινομένου διαμόρφωσης του καναλιού
 μ_0 : Κινητικότητα φορέων καναλιού ανεξάρτητη του ηλεκτρικού πεδίου
 $\mu(E)$: Κινητικότητα φορέων καναλιού εξαρτώμενη από το ηλεκτρικό πεδίο
 $\mu_{n-drift}$: Κινητικότητα ηλεκτρικών φορέων στην περιοχή ολίσθησης

Λατινικοί χαρακτήρες:

- A_{GD} :** Διατομή ένωσης μεταξύ πύλης και υποδοχής
 A_{GS} : Διατομή ένωσης μεταξύ πύλης και πηγής

C_{GD}:	Χωρητικότητα μεταξύ πύλης και υποδοχής
C_{GS}:	Χωρητικότητα μεταξύ πύλης και πηγής
E:	Ηλεκτρικό πεδίο
I_{CH}:	Ρεύμα καναλιού για κινητικότητα μ , εξαρτώμενη από το ηλεκτρικό πεδίο
I_{CHSAT}:	Ρεύμα κορεσμού καναλιού για κινητικότητα μ , εξαρτώμενη από το ηλεκτρικό πεδίο
I_{CH_FI}:	Ρεύμα καναλιού για κινητικότητα μ_0 , ανεξάρτητη του ηλεκτρικού πεδίου
I_{CHSAT_FI}:	Ρεύμα κορεσμού καναλιού για κινητικότητα μ_0 , ανεξάρτητη του ηλεκτρικού πεδίου
I_P:	Ρεύμα στραγγαλισμού για κινητικότητα μ , εξαρτώμενη από το ηλεκτρικό πεδίο
I_{P_FI}:	Ρεύμα στραγγαλισμού για κινητικότητα μ_0 , ανεξάρτητη του ηλεκτρικού πεδίου
K:	Συντελεστής διόρθωσης της τάσης στραγγαλισμού στην περίπτωση που λαμβάνουμε υπόψιν το ηλεκτρικό πεδίο
k:	Σταθερά του Boltzmann
L:	Μήκος καναλιού – σχήμα 4.2
L_{DRIFT}:	Μήκος της περιοχής ολίσθησης – σχήμα 4.2
L_{eff}:	Ενεργό μήκος καναλιού – σχήμα 4.2
N:	Πυκνότητα νόθευσης
N_A:	Πυκνότητα νόθευσης στην περιοχή της πύλης
N_{CH}:	Πυκνότητα νόθευσης στην περιοχή του καναλιού
N_{DRIFT}:	Πυκνότητα νόθευσης στην περιοχή ολίσθησης
n_i:	Ενδογενής συγκέντρωση φορέων του SiC (δηλαδή ο αριθμός των ηλεκτρονίων που βρίσκονται στη ζώνη αγωγιμότητας ή των οπών που βρίσκονται στη ζώνη σθένους αντίστοιχα ανά μονάδα όγκου)
q:	Θεμελιώδες ηλεκτρονικό φορτίο
R_{DRIFT}:	Ωμική αντίσταση της περιοχής ολίσθησης
R_G:	Ωμική επαφή/αντίσταση πύλης
T:	Θερμοκρασία
V_{bi}:	Εσωτερική πτώση τάσης ένωσης (p-n) πύλης-πηγής
V_{CH}:	Τάση στα άκρα του καναλιού
V_{CHSAT}:	Τάση κορεσμού του καναλιού για κινητικότητα μ , εξαρτώμενη από το ηλεκτρικό πεδίο
V_{CHSAT_FI}:	Τάση κορεσμού του καναλιού για κινητικότητα μ_0 , ανεξάρτητη του ηλεκτρικού πεδίου
V_{DS}:	Τάση υποδοχής-πηγής (drain-source)
V_{GS}:	Τάση πύλης-πηγής (gate-source)
V_P:	Τάση στραγγαλισμού
v_{sat}:	Ταχύτητα κορεσμού ηλεκτρικών φορέων μέσα στο SiC
V_{TH}:	Τάση κατωφλίου, δηλαδή το όριο της τάσης που εφαρμόζεται μεταξύ πύλης-πηγής ώστε να περάσει το κανάλι σε αγωγή
W_D:	Πλάτος περιοχής απογύμνωσης μεταξύ πύλης και υποδοχής – σχήμα 4.2
W_{DRIFT}:	Πλάτος της περιοχής ολίσθησης – σχήμα 4.2
W_S:	Πλάτος περιοχής απογύμνωσης μεταξύ πύλης και πηγής – σχήμα 4.2
Z:	Διάσταση του ημιαγωγού σε κατακόρυφη κατεύθυνση προς το χαρτί – σχήμα 4.2

Το μοντέλο που μόλις παρουσιάστηκε είναι ένα μοντέλο που βασίζεται στις φυσικές και χημικές ιδιότητες του SiC και λαμβάνει υπόψη την εξάρτηση από τη θερμοκρασία, τις διαστάσεις και το υψηλό ηλεκτρικό πεδίο. Δεν αποτελεί ένα εύχρηστο μοντέλο για πραγματοποίηση προσομοιώσεων λόγω της πολυπλοκότητας του αλλά και των αρκετών λεπτομερειών που χρειάζεται για να λειτουργήσει.

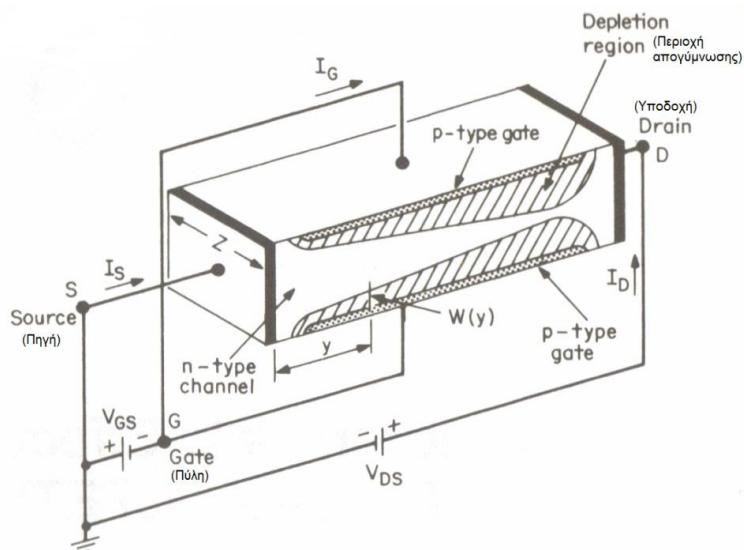
Τα διάφορα προγράμματα προσομοιώσεων χρησιμοποιούν συστηματικά μοντέλα εξισώσεων τα οποία είναι παρόμοια (με μικρές παραλλαγές) και μπορούν να τροποποιηθούν ώστε να «ταιριάζουν» σε οποιοδήποτε JFET κυκλοφορεί στην αγορά. Τα εν λόγω συστηματικά μοντέλα εξισώσεων έχουν εισαχθεί με τη μορφή κώδικα (*functions* ή *procedures*) στα ανάλογα *softwares* και δέχονται σαν εισόδους τις παραμέτρους που καθορίζουν τη συμπεριφορά ενός JFET. Σε αυτό ακριβώς το γεγονός τα μοντέλα οφείλουν την μεγάλη προσαρμοστικότητά τους, με αποτέλεσμα να μπορούμε να προσομοιώσουμε την ηλεκτρική τους συμπεριφορά με μεγάλη ακρίβεια. Τα μοντέλα αυτά λαμβάνουν υπόψη τις αλλαγές της θερμοκρασίας, το μέγεθος της συσκευής και άλλες παραμέτρους, άρα πλησιάζουν πολύ τα πραγματικά JFETs. Στη συνέχεια θα παρουσιαστεί το μοντέλο των εξισώσεων που χρησιμοποιούνται από τα διάφορα προγράμματα προσομοιώσεων και κυρίως από το SPICE.

Κεφάλαιο 5

JFET-Μαθηματικό μοντέλο προσομοιώσεων SPICE

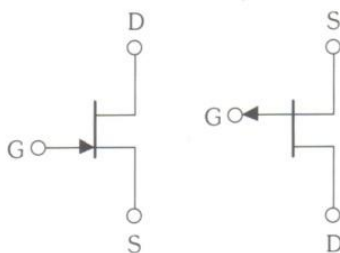
5.1 Περιγραφικές εξισώσεις JFET-Μοντέλο προσομοιώσεων:

Παρουσιάζονται εδώ οι εξισώσεις που χρησιμοποιούν τα προγράμματα προσομοίωσης για τα JFETs. Συγκεκριμένα για το SPICE οι ακριβείς εξισώσεις των υπορουτίνων του δίνονται στο παράρτημα Α. Η δομή πάνω στην οποία βασίζεται το μοντέλο προσομοιώσεων που θα παρουσιαστεί είναι αυτή του σχήματος 5.1:



Σχήμα 5.1: Δομή του JFET.

Και τα γνωστά κυκλωματικά σύμβολα για τους δύο τύπους JFET φαίνονται στο σχήμα 5.2 [20]:



Σχήμα 5.2: Κυκλωματικά σύμβολα JFET n-καναλιού (αριστερά) και p-καναλιού (δεξιά) [4].

Υπενθυμίζεται ότι το JFET n-καναλιού λειτουργεί με μηδενική ή αρνητική τάση πύλης-πηγής (V_{GS}) και θετική τάση υποδοχής-πηγής (V_{DS}). Το JFET p-καναλιού λειτουργεί με αντίθετες πολικότητες τάσης.

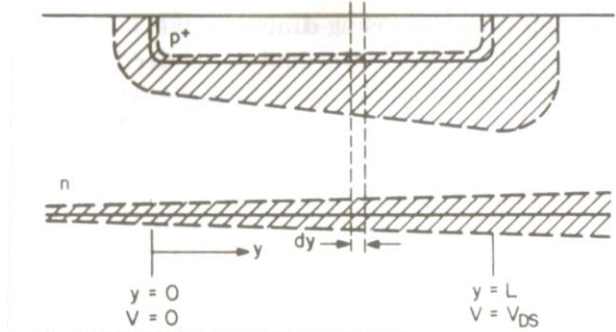
Η συμπεριφορά του JFET στο SPICE καθορίζεται από τις υπορουτίνες:

- JFET: που υπολογίζει όλες τις απαραίτητες παραμέτρους και τις φορτώνει στον πίνακα συντελεστών.
- FETLIM: που περιορίζει, για κάθε επανάληψη της μεθόδου επίλυσης, τις μεταβολές της τάσης των συσκευών MOSFET
- TMPUPD: που ανανεώνει τις θερμοκρασιακά εξαρτώμενες παραμέτρους

Εννοείται όμως πως το SPICE χρησιμοποιεί και τις υπορουτίνες της εκάστοτε ανάλυσης για την προσομοίωση.

$$I_D = G_0 \left[1 - \sqrt{\frac{2\epsilon_s}{qN_D d^2} (\phi_0 - V_{GS})} \right] V_{DS} \quad (5.5)$$

Μέχρι στιγμής υποθέσαμε ότι η τάση V_{DS} είναι μικρή επομένως και η περιοχή απογύμνωσης είναι ομοιόμορφη σε όλο το μήκος του καναλιού. Όταν όμως η τάση DS είναι αυθαίρετη και παίρνει μεγάλες τιμές, πολύ μεγαλύτερες από την V_{GS} , η τάση μεταξύ πύλης και καναλιού είναι συνάρτηση του y . Συνεπώς το πλάτος της περιοχής απογύμνωσης μεταβάλλεται ανάλογα με την απόσταση από την υποδοχή. Η τάση κατά πλάτος της περιοχής απογύμνωσης είναι μεγαλύτερη κοντά στην υποδοχή απ' ότι κοντά στην πηγή όπως φαίνεται και στο σχήμα 5.4:



Σχήμα 5.4: Περιοχές απογύμνωσης καναλιού για $|V_{DS}| \gg |V_{GS}|$ [20].

Στην συγκεκριμένη ανάλυση θεωρείται ότι το πλάτος της περιοχής απογύμνωσης μεταβάλλεται ομαλά από την πηγή προς την υποδοχή. Αυτό συνεπάγεται ότι το πλάτος της περιοχής απογύμνωσης επηρεάζεται μόνο από τις κατακόρυφες συνιστώσες του ηλεκτρικού πεδίου και όχι από τις συνιστώσες που εκτείνονται κατά μήκος του καναλιού, δηλαδή από την πηγή προς την υποδοχή. Με άλλα λόγια γίνεται η παραδοχή πως οι y -συνιστώσες του ηλεκτρικού πεδίου είναι πολύ μικρότερες από τις x -συνιστώσες. Με βάση αυτή την προσέγγιση η έκφραση που δίνει τη διαφορική τάση κατά μήκος ενός μικρού τμήματος dy στη διεύθυνση y είναι:

$$dV = I_D dR = \frac{I_D dy}{Zq\mu_n N_D (d - W)} \quad (5.6)$$

Το πλάτος W της περιοχής απογύμνωσης πλέον ελέγχεται από την τάση $[\phi_0 - V_{GS} + V(y)]$, όπου $V(y)$ είναι η εσωτερική πτώση τάσης στο κανάλι στο σημείο y . Άρα:

$$W = \sqrt{\frac{2\epsilon_s}{qN_D} [\phi_0 - V_{GS} + V(y)]} \quad (5.7)$$

Αυτή η έκφραση μπορεί να χρησιμοποιηθεί στην εξίσωση (6) η οποία εν συνεχεία ολοκληρώνεται από την πηγή ως την υποδοχή ώστε να εξαχθεί η σχέση μεταξύ ρεύματος-τάσης για το JFET:

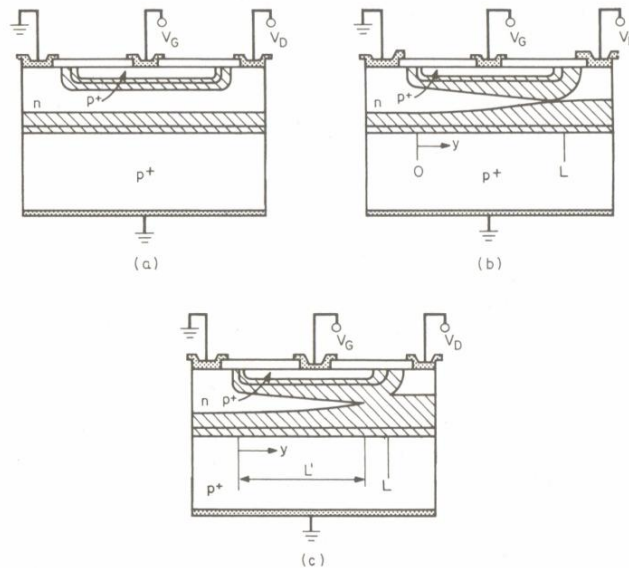
$$\frac{I_D \int_0^L dy}{Zq\mu_n N_D} = \int_0^{V_D} \left[d - \sqrt{\frac{2\epsilon_s}{qN_D} (\phi_0 - V_{GS} + V)} \right] \quad (5.8)$$

Μετά από πράξεις προκύπτει:

$$I_D = G_0 \left\{ V_{DS} - \frac{2}{3} \sqrt{\frac{2\epsilon_s}{qN_D d^2}} \left[\sqrt{(\phi_0 - V_{GS} + V_{DS})^3} - \sqrt{(\phi_0 - V_{GS})^3} \right] \right\} \quad (5.9)$$

Για χαμηλές τάσεις V_{DS} χρησιμοποιείται η εξίσωση (5) ενώ για μεγάλες τάσεις V_{DS} χρησιμοποιείται η σχέση (9). Από την (9) φαίνεται ότι το ρεύμα αυξάνεται μέχρι κάποια μέγιστη τιμή και μετά μειώνεται αλλά το μοντέλο ισχύει μέχρι αυτή τη μέγιστη τιμή και όχι παραπέρα.

Στο σχήμα 5.5 φαίνεται ότι καθώς αυξάνεται η τάση υποδοχής-πηγής αυξάνεται το πλάτος της περιοχής απογύμνωσης κοντά στην υποδοχή, ώσπου τελικά το κανάλι είναι πλήρως κατειλημμένο (b).



Σχήμα 5.5: (a): $V_{DS} < V_{DSsat}$ (b): $V_{DS} = V_{DSsat}$ (c): $V_{DS} > V_{DSsat}$ [20].

Όταν το κανάλι είναι πλήρως κατειλημμένο από την περιοχή απογύμνωσης η σχέση (6) δεν μπορεί να ορισθεί γιατί $W \rightarrow d$. Επομένως οι εξισώσεις ισχύουν για τάσεις V_{DS} μικρότερες από την τάση που στραγγαλίζει το κανάλι. Το ρεύμα συνεχίζει να ρέει ενώ έχει στραγγαλιστεί το κανάλι γιατί δεν υπάρχει κάποιο εμπόδιο στην μεταφορά των ηλεκτρονίων προς την υποδοχή. Καθώς τα ηλεκτρόνια φτάνουν στο στένωμα, έλκονται από το πεδίο (το οποίο έχει διεύθυνση από την πηγή προς την υποδοχή) προς την υποδοχή. Αν η πόλωση DS συνεχίσει να αυξάνεται, το ρεύμα δεν μεταβάλλεται αισθητά. Επιπλέον το σημείο στο οποίο το κανάλι έχει απογυμνωθεί πλήρως μετατοπίζεται ελάχιστα προς την περιοχή της πηγής.

Αν αυτή η μικρή μετατόπιση αγνοηθεί, το ρεύμα υποδοχής-πηγής παραμένει σταθερό (φτάνει σε κορεσμό) καθώς η τάση DS αυξάνεται περαιτέρω και η κατάσταση αυτή αναφέρεται ως κορεσμός. Η V_{DS} για την οποία επέρχεται κορεσμός δίνεται από την εξίσωση:

$$V_{D,sat} = \frac{qN_D d^2}{2\epsilon_s} - (\varphi_0 - V_{GS}) = V_P - \varphi_0 + V_{GS} = V_{TO} + V_{GS} \quad (5.10)$$

Όπου η τάση $V_P = qN_D d^2 / (2\epsilon_s)$ αναφέρεται ως τάση στραγγαλισμού και η $V_{TO} = V_P - \varphi_0$ αναφέρεται ως τάση κατωφλίου. Η V_{TO} είναι παράμετρος εισόδου του μοντέλου του JFET στο SPICE. Επίσης είναι παράμετρος που δίνεται από τους κατασκευαστές των JFET στα αντίστοιχα φύλλα προδιαγραφών (datasheets).

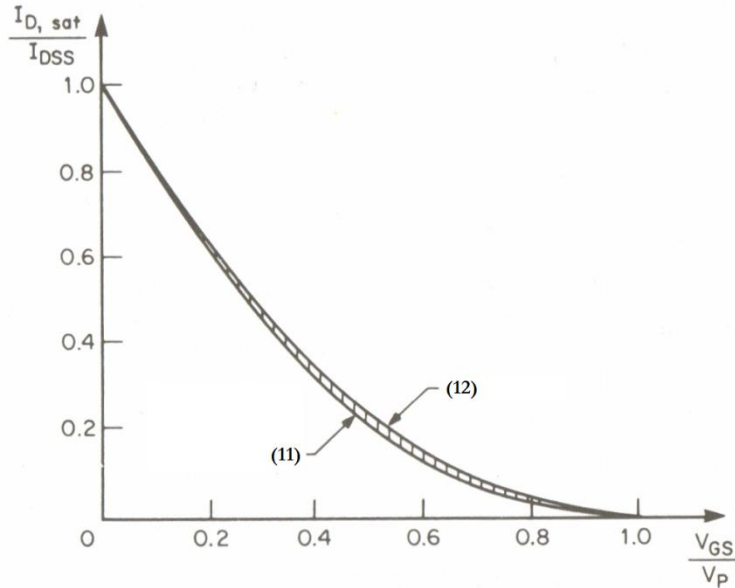
Από τις εξισώσεις (9) και (10) το ρεύμα κορεσμού υπολογίζεται ως εξής:

$$I_{D,sat} = G_0 \left\{ \frac{qN_D d^2}{6\epsilon_s} - (\varphi_0 - V_{GS}) \left[1 - \frac{2}{3} \sqrt{\frac{2\epsilon_s (\varphi_0 - V_{GS})}{qN_D d^2}} \right] \right\}$$

$$= \frac{G_0 V_P}{3} \left[1 - 3 \frac{\phi_0 - V_{GS}}{V_P} + 2 \sqrt{\left(\frac{\phi_0 - V_{GS}}{V_P} \right)^3} \right] \quad (5.11)$$

Η μέγιστη τιμή του $I_{D,sat}$ που γράφεται για συντομία I_{DSS} λαμβάνει χώρα για $V_{GS}=0$. Αν το $I_{D,sat}$ κανονικοποιηθεί ως προς το I_{DSS} σχεδιαστεί σαν συνάρτηση της V_{GS}/V_P προκύπτει η καμπύλη που φαίνεται στο σχήμα 5.6. Στο ίδιο διάγραμμα φαίνεται και η συνάρτηση:

$$I_{D,sat} = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad (5.12)$$



Σχήμα 5.6: $I_{D,sat}$ κανονικοποιημένο ως προς το I_{DSS} και σχεδιασμένο σαν συνάρτηση του V_{GS}/V_P [20].

Οι δύο αυτές καμπύλες σχεδόν συμπίπτουν, με αποτέλεσμα να χρησιμοποιείται η (12) ως προσεγγιστικό μοντέλο για τις χαρακτηριστικές του JFET στον κορεσμό.

Εξ' αιτίας της κατασκευής του συγκεκριμένου JFET, από την εξίσωση (11) φαίνεται ότι το ρεύμα I_D (ή I_{DS}) είναι μέγιστο για μηδενική τάση πύλης-πηγής (V_{GS}) και μειώνεται για αρνητικές V_{GS} .

Καθώς η τάση πύλης-πηγής μειώνεται περαιτέρω η τάση στην οποία επέρχεται ο κορεσμός καθώς και το αντίστοιχο ρεύμα κορεσμού μειώνονται αντίστοιχα. Σε μία επαρκώς αρνητική τιμή τάσης πύλης-πηγής το ρεύμα κορεσμού γίνεται μηδενικό. Αυτή η τάση σβέσης V_T βρίσκεται μέσω της (11) και είναι:

$$V_T = \phi_0 - \frac{qN_D d^2}{2\epsilon_s} \quad (5.13)$$

Τα FET συχνά λειτουργούν σε περιοχή κορεσμού, όπου το ρεύμα δεν επηρεάζεται τόσο από την τάση V_{DS} όσο από την τάση V_{GS} . Σε αυτές τις συνθήκες λειτουργίας το JFET συμπεριφέρεται ως μία ιδανική πηγή ρεύματος εξαρτημένη από τάση. Η διαγωγιμότητα g_m του τρανζίστορ εκφράζει την μεγάλη ευαισθησία του ρεύματος υποδοχής (I_D ή I_{DS}) ως προς τις μεταβολές της τάσης πύλης (V_{GS}) και δίνεται από την σχέση:

$$g_m = \left. \frac{dI_D}{dV_{GS}} \right|_{op} \quad (5.14)$$

Όπου το δείκτης op υποδεικνύει ότι όλες οι ανεξάρτητες μεταβλητές έχουν τις τιμές του εκάστοτε σημείου λειτουργίας.

Περιορισμοί της ιδανικής θεωρίας:

Στη μέχρι τώρα ανάλυση έχουν γίνει κάποιες παραδοχές όπως:

- Το στρώμα της περιοχής απογύμνωσης επηρεάζεται μόνο από την ένωση πύλης-καναλιού και όχι από την ένωση υποστρώματος-καναλιού. Αυτό σημαίνει ότι η τάση κορεσμού είναι μικρότερη στην πράξη από αυτήν στην οποία καταλήγουμε από την εξίσωση (10).
- Αγνοήθηκε η μικρή μετατόπιση το σημείου στραγγαλισμού του καναλιού από το σημείο L στο σημείο L' . Η οποία μετατόπιση παίζει ρόλο ιδίως σε τρανζίστορ με μικρό μήκος καναλιού. Όσο η τάση υποδοχής συνεχίζει να αυξάνεται πέρα από την τάση κορεσμού αυξάνεται και η διαφορά δυναμικού στην ένωση υποδοχής-πύλης. Ως αποτέλεσμα το σημείο θα μετακινηθεί προς την πηγή όπως φάνηκε στο σχήμα 5.5. Η τάση στο σημείο L' παραμένει ίδια αλλά το μήκος από την πηγή μέχρι το L' είναι μικρότερο. Είναι προφανές ότι το ρεύμα υποδοχής αυξάνεται για δεδομένη τάση πύλης ενώ η τάση υποδοχής αυξάνεται. Το τελικό σημείο στην ολοκλήρωση της σχέσης (8) είναι το L' και όχι το L και ισχύει ότι $V(L')=V_{D,sat}$. Άρα για $V_{DS}>V_{D,sat}$ η έκφραση για το $I_{D,sat}$ στην εξίσωση (11) θα έπρεπε να πολλαπλασιαστεί με τον παράγοντα L/L' . Μια παράμετρος που έχει επινοηθεί για να λαμβάνεται υπόψιν αυτό το φαινόμενο στην μοντελοποίηση του JFET είναι η παράμετρος λ (που αποτελεί και παράμετρο εισόδου για το μοντέλο του JFET στο SPICE). Το λ καλείται παράμετρος διαμόρφωσης του μήκους του καναλιού και είναι ένα μέτρο της αγωγιμότητας εξόδου του JFET στον κορεσμό. Ορίζεται ως εξής:

$$\lambda = \frac{L'}{LV_{DS}} \quad (5.15)$$

- Αγνοήθηκε το σύνολο των ωμικών αντιστάσεων που παρουσιάζει το JFET και έγινε λόγος μόνο για την αντίσταση της μερίδας του καναλιού που διαμορφώνεται από την εφαρμογή αρνητικής τάσης στην πύλη. Στην πραγματικότητα υπάρχουν επιπλέον αντιστάσεις σε σειρά και κοντά στην πηγή αλλά και κοντά στην υποδοχή. Αυτές οι αντιστάσεις οφείλονται στις ωμικές επαφές που διασυνδέουν τον ημιαγωγό με τα εξωτερικά κυκλώματα και παρεμβάλλουν μία ακόμα πτώση τάσης $I \cdot R$. Η επίδραση αυτών των επιπλέον αντιστάσεων στην αγωγιμότητα του καναλιού μπορούν να υπολογιστούν αν θεωρήσουμε ότι:

$$\frac{1}{g(obs)} = \frac{1}{g} + r_s + r_D \quad (5.16)$$

Όπου g είναι η αγωγιμότητα μόνο του καναλιού, ενώ $g(obs)$ είναι η αγωγιμότητα που παρατηρείται πειραματικά και περιλαμβάνει τις r_s και r_D . Οι r_s και r_D είναι οι αντιστάσεις στην πηγή και την υποδοχή αντίστοιχα. Άρα τελικά:

$$g(obs) = \frac{g}{1 + (r_s + r_D)g} \quad (5.17)$$

Απ' όπου φαίνεται ότι η ολική αγωγιμότητα μειώνεται λόγω των επιπλέον αντιστάσεων. Πρέπει να ληφθεί υπόψιν η επίδραση της αντίστασης πηγής στην διαγωγιμότητα της περιοχής κορεσμού του JFET. Εξ' αιτίας αυτής της αντίστασης, το δυναμικό στο αρχικό κομμάτι του καναλιού δεν είναι μηδέν αλλά έχει μία πεπερασμένη τιμή V_s . Άρα η τάση πύλης θα είναι ουσιαστικά:

$$V_{GS} = V_{GS,appl} - V_s \quad (5.18)$$

Τελικά η ολική πραγματική αγωγιμότητα θα είναι:

$$g_m(obs) = \frac{dI_D}{dV_{GS,appl}} = \frac{dI_D}{d(V_{GS} + V_s)} \quad (5.19)$$

Μετά από πράξεις:

$$g_m(obs) = \frac{1}{dV_{GS} / dI_D + dV_s / dI_D} \quad (5.20)$$

Απ' όπου προκύπτει ότι:

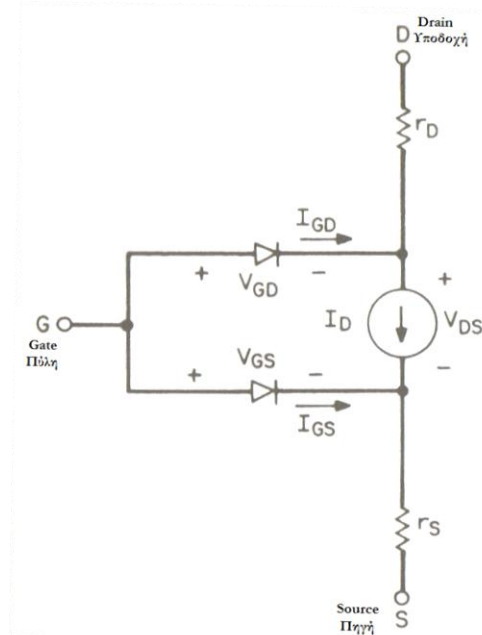
$$g_m(obs) = \frac{g_m}{1 + r_s g_m} \quad (5.21)$$

Η τελευταία εξίσωση δείχνει ότι η ολική διαγωγιμότητα στην περιοχή κορεσμού μειώνεται λόγω της ύπαρξης της αντίστασης σειράς στην πηγή σε σχέση με την διαγωγιμότητα που είχαμε πριν συνυπολογίσουμε τη συγκεκριμένη αντίσταση. Η αντίσταση υποδοχής (r_D) επηρεάζει με άλλο τρόπο: Εξ' αιτίας της πτώσης τάσης που προκαλεί, η τάση υποδοχής που απαιτείται ώστε να φτάσει το κανάλι σε κορεσμό γίνεται μεγαλύτερη απ' ότι χωρίς αυτή. Παρόλα αυτά αφού για τάσεις $V_{DS} > V_{D,sat}$, το μέτρο της τάσης δεν επηρεάζει το ρεύμα υποδοχής, συγκεκριμένη αντίσταση δεν θα έχει σημαντική επιρροή στο μοντέλο. Οι αντιστάσεις r_s και r_D αποτελούν παραμέτρους εισόδου του μοντέλου στο SPICE.

- Οι ενώσεις r_n μεταξύ πύλης και καναλιού υπόκεινται σε διάσπαση χιονοστιβάδας, φαινόμενο στο οποίο έχει γίνει αναφορά στο κεφάλαιο περιγραφής της λειτουργίας των διόδων. Παρόλα αυτά, δεν λαμβάνεται υπόψιν στο SPICE αυτό το χαρακτηριστικό γιατί δεν είναι μεγάλης σημασίας.

Εισαγωγή του στατικού μοντέλου στο SPICE:

Οι DC χαρακτηριστικές καθορίζονται από τις παραμέτρους V_{TO} (τάση κατωφλίου) και β (συντελεστής διαγωγιμότητας). Αυτές οι παράμετροι καθορίζουν τις μεταβολές του ρεύματος υποδοχής, αναλόγως της τάσης πύλης V_{GS} , του συντελεστή λ (συντελεστής διαμόρφωσης καναλιού) που υποδηλώνει την αγωγιμότητα εξόδου στον κορεσμό, και του ρεύματος I_s που είναι το ρεύμα κορεσμού των r_n ενώσεων πύλης καναλιού. Τα αποτελέσματα που έχουν εξαχθεί στα προηγούμενα μπορούν να χρησιμοποιηθούν για να σχηματισθεί το μοντέλο του JFET. Το DC μοντέλο του JFET δίνεται στο σχήμα 5.7:



Σχήμα 5.7: DC ισοδύναμο κύκλωμα JFET [20].

Όσα εξάγονται εδώ αναφέρονται σε n-καναλιού JFETs. Όταν πρόκειται για JFET p-καναλιού αντιστρέφονται:

- Οι πολικότητες των τάσεων ακροδεκτών V_{GD} , V_{GS} , V_{DS}
- Η διεύθυνση των ρη ενώσεων που φαίνονται στο σχήμα 5.7
- Η διεύθυνση της μη γραμμικής πηγής ρεύματος I_D

Οι ωμικές αντιστάσεις r_D και r_S αναπαριστώνται από δύο γραμμικές αντιστάσεις όπως φαίνεται στο σχήμα 5.7. Οι εξισώσεις που χαρακτηρίζουν την πηγή ρεύματος δίνονται στη συνέχεια.

DC χαρακτηριστική (για $V_{DS} \geq 0$):

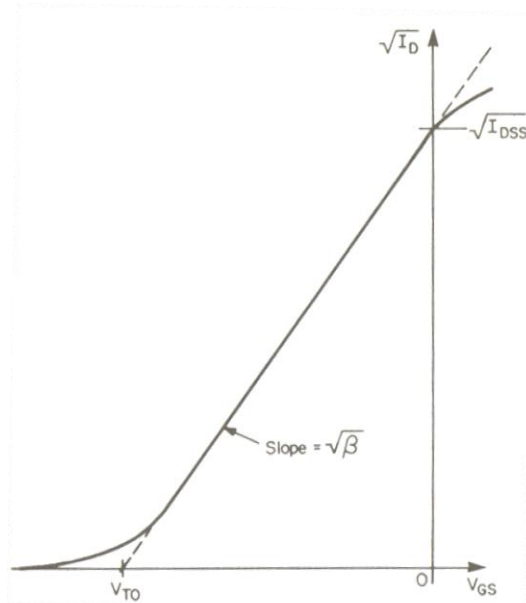
$$I_D = \begin{cases} 0 & \text{για } V_{GS} - V_{TO} \leq 0 \\ \beta(V_{GS} - V_{TO})^2(1 + \lambda V_{DS}) & \text{για } 0 < V_{GS} - V_{TO} \leq V_{DS} \\ \beta V_{DS} [2(V_{GS} - V_{TO}) - V_{DS}](1 + \lambda V_{DS}) & \text{για } 0 < V_{DS} < V_{GS} - V_{TO} \end{cases} \quad (5.22)$$

DC χαρακτηριστική (για $V_{DS} < 0$):

$$I_D = \begin{cases} 0 & \text{για } V_{GD} - V_{TO} \leq 0 \\ -\beta(V_{GD} - V_{TO})^2(1 - \lambda V_{DS}) & \text{για } 0 < V_{GD} - V_{TO} \leq -V_{DS} \\ \beta V_{DS} [2(V_{GD} - V_{TO}) + V_{DS}](1 - \lambda V_{DS}) & \text{για } 0 < -V_{DS} < V_{GD} - V_{TO} \end{cases} \quad (5.23)$$

Όπως φαίνεται λοιπόν το ρεύμα υποδοχής στο SPICE εκφράζεται με πολύ απλές εκφράσεις οι οποίες προσαρμόζονται στην εκάστοτε συσκευή μέσω των παραμέτρων β και V_{TO} . Η σύμβαση στο SPICE είναι ότι η τάση V_{TO} είναι αρνητική για όλα τα JFETs ανεξαρτήτως πολικότητας. Οι παράμετροι β και V_{TO} συνήθως καθορίζονται από τη γραφική παράσταση του μεγέθους $\sqrt{I_D}$ συναρτήσει της τάσης V_{GS} . Ένα παράδειγμα φαίνεται στο διάγραμμα-σχήμα 5.8 που ακολουθεί. Η παράμετρος V_{TO} είναι το σημείο τομής της γραφικής παράστασης με τον άξονα x

ενώ η ρίζα της παραμέτρου διαγωγιμότητας β είναι η κλίση της συγκεκριμένης καμπύλης.



Σχήμα 5.8: Διάγραμμα για προσεγγιστικό προσδιορισμό των παραμέτρων β και V_{TO} [20].

Η αγωγιμότητα εξόδου του JFET για θετικές τάσεις υποδοχής-πηγής στην περιοχή του κορεσμού ορίζεται ως:

$$g_{D,sat} \equiv \frac{dI_D}{dV_{DS}} = \beta \lambda (V_{GS} - V_{TO})^2 \approx \lambda I_D \quad (5.24)$$

Φαίνεται από τη σχέση αυτή ότι η αγωγιμότητα εξόδου στον κορεσμό είναι ανάλογη του ρεύματος υποδοχής.

Οι δίοδοι που φαίνονται στο σχήμα 5.7 με το ισοδύναμο κύκλωμα περιγράφονται από τις ακόλουθες εξισώσεις:

$$I_{GD} = \begin{cases} -I_S + V_{GD} GMIN & \text{για } V_{GD} \leq -5 \frac{kT}{q} \\ I_S (e^{qV_{GD}/kT} - 1) + V_{GD} GMIN & \text{για } V_{GD} > -5 \frac{kT}{q} \end{cases} \quad (5.25)$$

$$I_{GS} = \begin{cases} I_S (e^{qV_{GS}/kT} - 1) + V_{GS} GMIN & \text{για } V_{GS} > -5 \frac{kT}{q} \\ -I_S + V_{GS} GMIN & \text{για } V_{GS} \leq -5 \frac{kT}{q} \end{cases} \quad (5.26)$$

Το ρεύμα I_S είναι παράμετρος εισόδου του JFET και έχει ορισθεί στο κεφάλαιο περιγραφής των διόδων. Επιπλέον για υποβοήθηση της σύγκλισης στο SPICE, εισάγεται μία μικρή αγωγιμότητα GMIN παράλληλα με κάθε ένωση pn. Η τιμή αυτής της αγωγιμότητας είναι παράμετρος του προγράμματος και ρυθμίζεται από το χρήστη μέσα από την καρτέλα .OPTIONS. Η προκαθορισμένη τιμή για το GMIN είναι 10^{-12} mho.

Σχέση μεταξύ β και V_p:

Τυπικές τιμές για την τάση στραγγαλισμού V_p είναι από 1 έως 6V. Αυτό σε συνδυασμό με το γεγονός ότι η τάση φ₀ είναι αρκετά μικρή μας ωθεί στην υπόθεση ότι V_{TO}=V_p. Αν αυτό θεωρηθεί δεδομένο τότε μπορεί να εξαχθεί μία σχέση μεταξύ β και V_p.

Αναπτύσσοντας την (11) κατά Taylor γύρω από την τιμή της V_p και περικόπτοντας τους όρους μετά τη δεύτερη τάξη, προκύπτει η μειωμένη μορφή της (11):

$$I_{D,sat} = \beta(V_{GS} - V_P)^2 \quad (5.27)$$

Που είναι ίδια με την σχέση (22) στην περιοχή κορεσμού αν αγνοήσουμε την παράμετρο λ. Μία εναλλακτική έκφραση για το ρεύμα υποδοχής δίνεται από την (12):

$$I_{D,sat} = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2 \quad (5.28)$$

Όπου το I_{DSS} είναι το ρεύμα υποδοχής για V_{GS}=0. Από τις (27) και (28) προκύπτει η έκφραση:

$$\beta = \frac{I_{DSS}}{V_P^2} \quad (5.29)$$

Η αγωγιμότητα του καναλιού μπορεί να γραφτεί ως:

$$g_{DS} = (d - W) q \mu_n N_D \quad (5.30)$$

Είναι επίσης γνωστό ότι η διαγωγιμότητα στην περιοχή κορεσμού είναι ίση με την αγωγιμότητα της γραμμικής περιοχής. Χρησιμοποιώντας την εξίσωση (27) μπορούμε να βρούμε την διαγωγιμότητα ως εξής:

$$g_m = \frac{dI_{D,sat}}{dV_{GS}} = 2\beta(V_{GS} - V_P) \quad (5.31)$$

Συνδυάζοντας τις (30) και (31) για V_{GS}=0 προκύπτει:

$$(d - W) \mu_n q N_D = 2\beta V_P \quad (5.32)$$

Από τα προηγούμενα (σχέση (3)) για V_{GS}=0 είναι γνωστό ότι:

$$W = \sqrt{\frac{2\epsilon_s}{qN_D}} \phi_0 \quad (5.33)$$

Επίσης, d=W για V_{GS}=V_p, οπότε από την (3):

$$d = \sqrt{\frac{2\epsilon_s}{qN_D}} (\phi_0 - V_P) \quad (5.34)$$

Άρα για V_p → 0 έχω:

$$d - W = \sqrt{\frac{2\epsilon_s}{qN_D}} \phi_0 \frac{V_P}{2\phi_0} \quad (5.35)$$

Και αντικαθιστώντας την (35) στην (32) καταλήγουμε:

$$\sqrt{\frac{2\epsilon_s}{qN_D}} \phi_0 \frac{1}{4\phi_0} q \mu_n N_D = \beta \quad (5.36)$$

Εφόσον η χωρητικότητα μηδενικής πόλωσης της ένωσης πύλης-καναλιού για μοναδιαία διατομή, C'_{GC} , δίνεται από:

$$C'_{GC} = \sqrt{\frac{\epsilon_s q N_D}{2\phi_0}} \quad (5.37)$$

Τελικά:

$$\beta = \frac{\mu_n C'_{GC}}{2} \quad (5.38)$$

Απ' όπου φαίνεται ότι το β είναι σταθερό για κάθε τιμή της V_p αν διατηρούμε την ίδια πυκνότητα νόθευσης στο κανάλι.

5.3 Ισοδύναμο κύκλωμα (μοντέλο) μεγάλων σημάτων και εισαγωγή του στο SPICE [20]:

Η αποθήκευση φορτίου σε ένα JFET λαμβάνει χώρα στις δύο ενώσεις της πηγής με το κανάλι. Αυτή η αποθήκευση φορτίου περιγράφεται από τους μη γραμμικούς συντελεστές Q_{GS} και Q_{GD} . Εφ' όσον καμία από τις ενώσεις αυτές δεν είναι σε ορθή πόλωση κατά την κατάσταση ηρεμίας, η συνιστώσα του φορτίου διάχυσης μπορεί να αγνοηθεί.

Οι συντελεστές Q_{GS} και Q_{GD} ορίζονται ως:

$$Q_{GS} = C_{GS}(0) \cdot \int_0^{V_{GS}} \frac{dV}{\sqrt{1-V/\phi_0}} \quad (5.39)$$

$$Q_{GD} = C_{GD}(0) \cdot \int_0^{V_{GD}} \frac{dV}{\sqrt{1-V/\phi_0}} \quad (5.40)$$

Και εισάγονται στο SPICE ως εξής:

$$Q_{GS} = \begin{cases} 2\phi_0 C_{GS}(0) \cdot \left(1 - \sqrt{1 - \frac{V_{GS}}{\phi_0}}\right) & \text{για } V_{GS} < FC \times \phi_0 \\ C_{GS}(0) \cdot F_1 + \frac{C_{GS}(0)}{F_2} \left[F_3 (V_{GS} - FC \times \phi_0) + \frac{V_{GS}^2 - FC^2 \times \phi_0^2}{4\phi_0} \right] & \text{για } V_{GS} \geq FC \times \phi_0 \end{cases} \quad (5.41)$$

$$Q_{GD} = \begin{cases} 2\phi_0 C_{GD}(0) \cdot \left(1 - \sqrt{1 - \frac{V_{GD}}{\phi_0}}\right) & \text{για } V_{GD} < FC \times \phi_0 \\ C_{GD}(0) \cdot F_1 + \frac{C_{GD}(0)}{F_2} \left[F_3 (V_{GD} - FC \times \phi_0) + \frac{V_{GD}^2 - FC^2 \times \phi_0^2}{4\phi_0} \right] & \text{για } V_{GD} \geq FC \times \phi_0 \end{cases} \quad (5.42)$$

Εναλλακτικά, αυτές οι δύο χωρητικότητες μπορούν να εκφραστούν σαν εξαρτώμενοι από τάση πυκνωτές, με τιμές οι οποίες προσδιορίζονται από τις εκφράσεις:

$$C_{GS} = \begin{cases} \frac{C_{GS}(0)}{\sqrt{1 - V_{GS}/\phi_0}} & \text{για } V_{GS} < FC \times \phi_0 \\ \frac{C_{GS}(0)}{F_2} \left(F_3 + \frac{V_{GS}}{2\phi_0} \right) & \text{για } V_{GS} \geq FC \times \phi_0 \end{cases} \quad (5.43)$$

$$C_{GD} = \begin{cases} \frac{C_{GD}(0)}{\sqrt{1 - V_{GD}/\varphi_0}} & \text{για } V_{GD} < FC \times \varphi_0 \\ \frac{C_{GD}(0)}{F_2} \left(F_3 + \frac{V_{GD}}{2\varphi_0} \right) & \text{για } V_{GD} \geq FC \times \varphi_0 \end{cases} \quad (5.44)$$

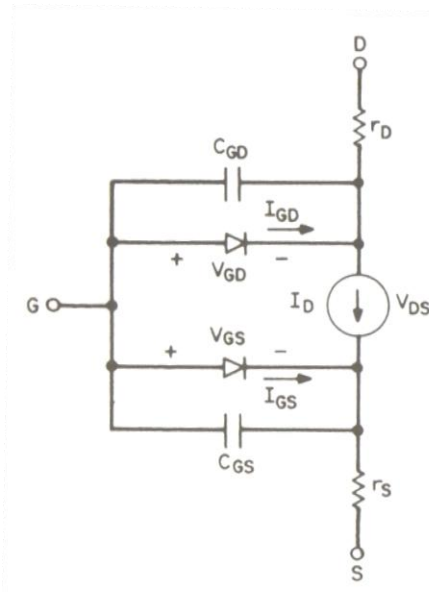
Όπου τα F_1 , F_2 και F_3 είναι σταθερές του προγράμματος κι ορίζονται ως:

$$\begin{aligned} F_1 &= \frac{\varphi_0}{1-m} \left[1 - (1-FC)^{1-m} \right] \\ F_2 &= (1-FC)^{1+m} \\ F_3 &= 1 - FC(1+m) \end{aligned} \quad (5.45)$$

Από τα παραπάνω, συνεπάγεται ότι το μοντέλο μεγάλων σημάτων του JFET, μπορεί να περιγραφεί από τις ακόλουθες παραμέτρους, στην καρτέλα .MODEL του SPICE:

- CGS, CGD Χωρητικότητες ενώσεων πύλης-πηγής και πύλης-υποδοχής για μηδενική πόλωση [$C_{GS}(0)$, $C_{GD}(0)$].
- PB Εσωτερική πτώση τάσης ένωσης πύλης (φ_0).
- FC Συντελεστής χωρητικότητας απογύμνωσης θετικής πόλωσης (FC). Μαζί με το φ_0 , χρησιμοποιείται για το ταίριασμα του σημείου μετάβασης και των χαρακτηριστικών τάσης της χωρητικότητας ένωσης όταν η πόλωση αλλάζει από αρνητική σε θετική.
- m Συντελεστής κλίμακας ένωσης (m). Στο SPICE τίθεται 0.5 και δεν μπορεί να αλλάξει.

Το ισοδύναμο κύκλωμα ισχυρών σημάτων του JFET είναι αυτό που έχει ήδη δοθεί στην αρχή του προηγούμενου κεφαλαίου αλλά επαναλαμβάνεται εδώ, στο σχήμα 5.9 με τους νέους συμβολισμούς:



Σχήμα 5.9: Ισοδύναμο κύκλωμα JFET ισχυρών σημάτων [20].

5.4 Εξάρτηση από τη θερμοκρασία και τις διαστάσεις του JFET [20]:

Θερμοκρασιακή εξάρτηση των παραμέτρων του μοντέλου του JFET:

Όλα τα δεδομένα εισόδου στο SPICE θεωρείται ότι έχουν μετρηθεί στους 27°C (300K). Η προσομοίωση βασίζεται επίσης στην υπόθεση των 27°C και μπορεί να αλλαχθεί μέσω της μεταβλητής TNOM στην καρτέλα ελέγχου .OPTIONS. Τα κυκλώματα μπορούν να προσομοιωθούν και σε θερμοκρασίες διαφορετικές από την ονομαστική.

Ο παράγοντας της θερμοκρασίας εμφανίζεται έντονα στους εκθετικούς όρους των εξισώσεων του JFET. Το ρεύμα κορεσμού ένωσης πύλης (I_S), το εσωτερικό δυναμικό της ένωσης πύλης (ϕ_0), οι χωρητικότητες των ενώσεων πύλης-πηγής και πύλης-υποδοχής για μηδενική πόλωση (C_{GS} και C_{GD}), ο συντελεστής FC, η τάση κατωφλίου (V_{TO}) καθώς και η διαγωγιμότητα (β) έχουν εξάρτηση από τη θερμοκρασία.

Η θερμοκρασιακή εξάρτηση του I_S από τη θερμοκρασία φαίνεται στην εξίσωση:

$$I_S(T_2) = I_S(T_1) \cdot e^{\left[-qE_g(300)/kT_2\right](1-T_2/T_1)} \quad (5.46)$$

Όπου $E_g(300)$ είναι το ενεργειακό διάκενο του SiC στους 300K. Η επιρροή της θερμοκρασίας στο δυναμικό ϕ_0 δίνεται από τη σχέση:

$$\phi_0(T_2) = \frac{T_2}{T_1} \phi_0(T_1) - 2 \frac{kT_2}{q} \ln\left(\frac{T_2}{T_1}\right)^{1.5} - \left[\frac{T_2}{T_1} E_g(T_1) - E_g(T_2)\right] \quad (5.47)$$

Και οι τιμές του ενεργειακού διακένου $E_g(T_1)$ και $E_g(T_2)$ υπολογίζονται από τις σχέσεις:

$$E_g(T_1) = E_g(0) - \frac{\alpha T_1^2}{\beta + T_1} \quad (5.48)$$

$$E_g(T_2) = E_g(0) - \frac{\alpha T_2^2}{\beta + T_2}$$

Όπου τα α, β και $E_g(0)$ προσδιορίζονται πειραματικά. Η θερμοκρασιακή εξάρτηση των C_{GS} και C_{GD} είναι:

$$C_{GS}(T_2) = C_{GS}(T_1) \left\{ 1 + m \left[400 \times 10^{-6} (T_2 - T_1) - \frac{\phi_0(T_2) - \phi_0(T_1)}{\phi_0(T_1)} \right] \right\} \quad (5.49)$$

$$C_{GD}(T_2) = C_{GD}(T_1) \left\{ 1 + m \left[400 \times 10^{-6} (T_2 - T_1) - \frac{\phi_0(T_2) - \phi_0(T_1)}{\phi_0(T_1)} \right] \right\} \quad (5.50)$$

Με το $m=0.5$. Όσον αφορά τον συντελεστή FC εξαρτάται από τη θερμοκρασία ως εξής:

$$FCPB(T_2) = FC \times \phi_0 = FCPB(T_1) \frac{\phi_0(T_2)}{\phi_0(T_1)} \quad (5.51)$$

$$F_1(T_2) = F_1(T_1) \frac{\phi_0(T_2)}{\phi_0(T_1)} \quad (5.52)$$

Τέλος οι σχέσεις που περιγράφουν την εξάρτηση των V_{TO} και β από τη θερμοκρασία είναι:

$$V_{TO}(T_2) = V_{TO}(T_1) + VTOTC \cdot (T_2 - T_1) \quad (5.53)$$

$$\beta(T_2) = \beta(T_1) \cdot 1.01^{BETATCE \cdot (T_2 - T_1)} \quad (5.54)$$

Όπου V_{TOTC} και $BETATCE$ είναι θερμοκρασιακοί συντελεστές για την τάση κατωφλίου και την παράμετρο β , οι οποίοι επίσης δίνονται σαν είσοδοι στο μοντέλο του JFET στο SPICE.

Για όλες αυτές τις εξισώσεις που αφορούν τη θερμοκρασιακή εξάρτηση των παραμέτρων, αν δεν έχει αλλαχθεί η μεταβλητή $TNOM$ στην καρτέλα `.OPTIONS`, τότε ισχύει ότι $T_1 = TNOM = TREF = 27^\circ C (300K)$. Αυτή είναι η προκαθορισμένη τιμή για την $TNOM$. Αν ορισθεί μία μεταβλητή $TNOM_{new}$ τότε εννοείται ότι $T_1 = TNOM = 27^\circ C$ και $T_2 = TNOM_{new}$.

Αυτά ισχύουν όταν έχει ζητηθεί προσομοίωση για μία μόνο θερμοκρασία. Αν ζητηθούν περισσότερες από μία θερμοκρασίες (χρησιμοποιώντας την καρτέλα `.TEMP`) τότε $T_1 = TNOM = 27^\circ C$ και T_2 είναι η πρώτη θερμοκρασία στην καρτέλα `.TEMP`. Αμέσως μετά τίθεται σαν T_1 η τελευταία θερμοκρασία που χρησιμοποιήθηκε (δηλαδή η αμέσως προηγούμενη T_2) και σαν T_2 η επόμενη θερμοκρασία που ζητείται στην καρτέλα `.TEMP`.

Εξάρτηση των παραμέτρων του JFET από τις διαστάσεις της συσκευής:

Ο παράγοντας $AREA$ που χρησιμοποιείται στο SPICE για το JFET υποδηλώνει τον ισοδύναμο αριθμό παράλληλων συσκευών ενός καθορισμένου μοντέλου. Οι παράμετροι του JFET που επηρεάζονται από τον παράγοντα $AREA$ και ρυθμίζονται στην καρτέλα του μοντέλου είναι οι: β , r_D , r_S , C_{GS} , C_{GD} και I_S . Η μεταβολή των παραμέτρων ως προς τον παράγοντα $AREA$ γίνεται ως εξής:

$$\begin{aligned}\beta &= \beta \times AREA \\ r_D &= r_D / AREA \\ r_S &= r_S / AREA \\ C_{GS}(0) &= C_{GS}(0) \times AREA \\ C_{GD}(0) &= C_{GD}(0) \times AREA \\ I_S &= I_S \times AREA\end{aligned}\tag{5.55}$$

Όπως έχει αναφερθεί και προηγουμένως οι ακριβείς εξισώσεις που χρησιμοποιεί το SPICE καθώς και τα ονόματα όλων των μεταβλητών που χρησιμοποιεί ακριβώς στον κώδικα της υπορουτίνας που αφορά το JFET δίνονται στο παράρτημα Α.

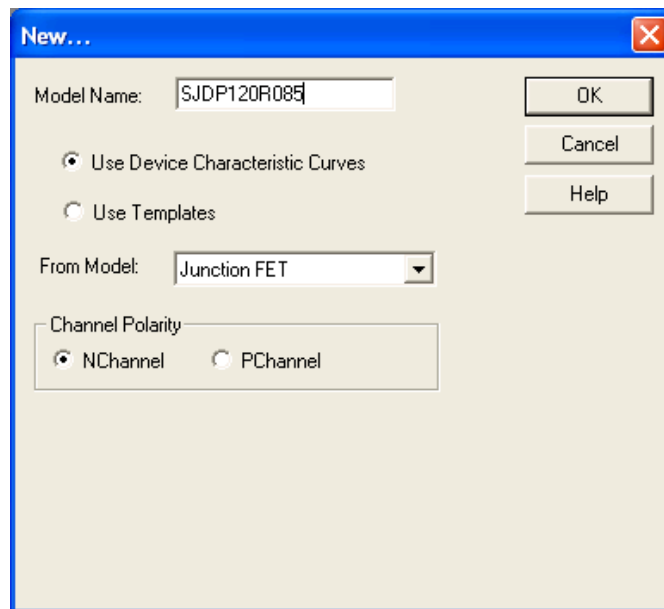
Κεφάλαιο 6

Εξαγωγή παραμέτρων προσομοίωσης για το JFET SJDP120R085 (DC Μετρήσεις-DC Προσομοιώσεις)

6.1 Μοντέλο προσομοιώσεων για το JFET SJDP120R085:

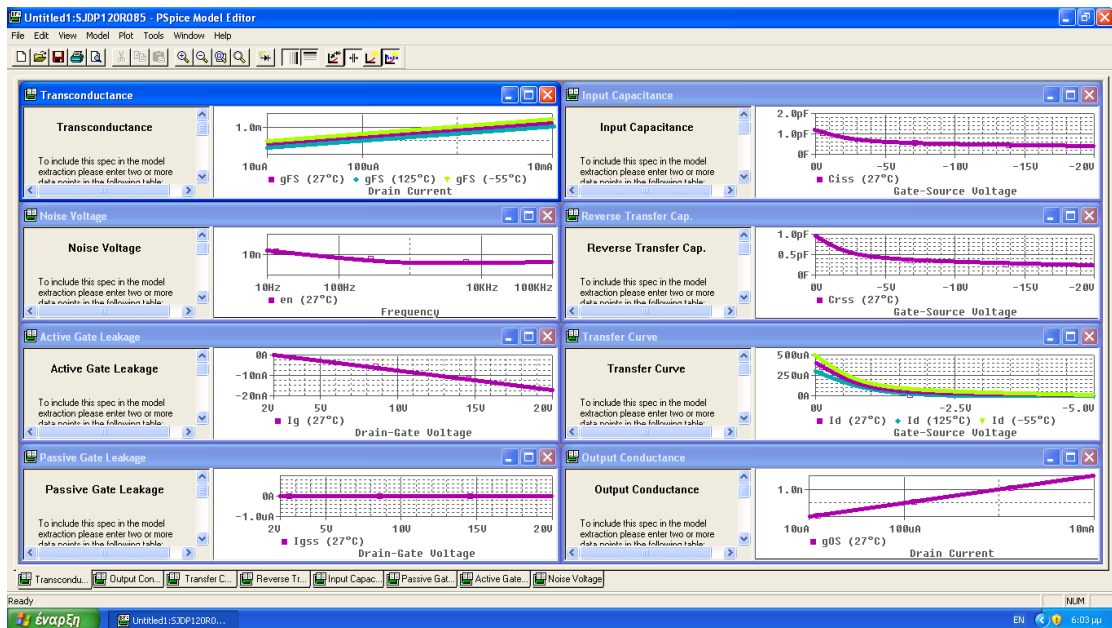
Το μοντέλο των προσομοιώσεων για το JFET της Semisouth που χρησιμοποιείται στο εργαστήριο (SJDP120R085) θα δημιουργηθεί με τη βοήθεια του «δημιουργού μοντέλων» (model editor) του προγράμματος προσομοιώσεων SPICE.

Το πρόγραμμα δημιουργίας μοντέλων μπορεί να δημιουργεί μοντέλα για JFET και άλλα στοιχεία της ηλεκτρονικής με δύο τρόπους. Είτε μέσω απευθείας εισαγωγής σε αυτόν, των παραμέτρων του εκάστοτε στοιχείου είτε έμμεσα, εισάγοντας σε αυτόν δεδομένα από τις χαρακτηριστικές καμπύλες του στοιχείου, τα οποία χρησιμοποιεί σε συνδυασμό με τις εξισώσεις του μοντέλου ώστε να εξάγει τις τιμές των παραμέτρων. Όλα αυτά συνοψίζονται στην επόμενη εικόνα-σχήμα 6.1:



Σχήμα 6.1: Αρχικό παράθυρο δημιουργίας νέου μοντέλου JFET.

Για το σκοπό της δημιουργίας του παρόντος μοντέλου θα χρησιμοποιηθεί η πρώτη επιλογή (use device characteristics). Το πρότυπο της δημιουργίας του μοντέλου που παρέχει το SPICE είναι αυτό του σχήματος 6.2:



Σχήμα 6.2: Καμπύλες προτύπου δημιουργίας μοντέλου JFET.

Στο πρότυπο αυτό εισάγονται τα δεδομένα (χαρακτηριστικές) που απαιτούνται και τα οποία θα προκύψουν από τις κατάλληλες μετρήσεις όπως θα παρουσιαστεί παρακάτω. Μετά την εισαγωγή των δεδομένων πατώντας extract στο μενού του προγράμματος δημιουργίας μοντέλων αποτιμώνται με μεγάλη ακρίβεια οι παράμετροι του μοντέλου που φαίνονται στον πίνακα. Η εκτίμηση των παραμέτρων γίνεται μέσω ταιριάσματος καμπυλών (curve fitting), δηλαδή το πρόγραμμα υπολογίζει τις τιμές των παραμέτρων ώστε οι καμπύλες που θα προέκυπταν μέσω προσομοίωσης να ταιριάζουν με αυτές που εισάγονται από φύλλα δεδομένων και μετρήσεις από το χρήστη. Οι προκαθορισμένες τιμές φαίνονται στο σχήμα 6.3.

Parameter Name	Value	Minimum	Maximum	Default	Active	Fixed
VTO	-2	-1e+030	1e+030	-2	<input type="checkbox"/>	<input type="checkbox"/>
BETA	0.0001	1e-009	10	0.0001	<input checked="" type="checkbox"/>	<input type="checkbox"/>
LAMBDA	1e-006	0	10	1e-006	<input type="checkbox"/>	<input type="checkbox"/>
IS	1e-014	1e-020	0.001	1e-014	<input type="checkbox"/>	<input type="checkbox"/>
N	1	0.1	5	1	<input type="checkbox"/>	<input type="checkbox"/>
ISR	0	0	1	0	<input type="checkbox"/>	<input type="checkbox"/>
NR	2	0.1	10	2	<input type="checkbox"/>	<input type="checkbox"/>
ALPHA	1e-006	1e-030	1e+030	1e-006	<input type="checkbox"/>	<input type="checkbox"/>
VK	1	0.1	1e+030	1	<input type="checkbox"/>	<input type="checkbox"/>
RD	1	0	1e+030	1	<input checked="" type="checkbox"/>	<input type="checkbox"/>
RS	1	0	1e+030	1	<input checked="" type="checkbox"/>	<input type="checkbox"/>
CGD	1e-012	0	1	1e-012	<input type="checkbox"/>	<input type="checkbox"/>
CGS	1e-012	0	1	1e-012	<input type="checkbox"/>	<input type="checkbox"/>
M	0.5	0.35	1.5	0.5	<input type="checkbox"/>	<input type="checkbox"/>
PB	1	0.3905	2.5	1	<input type="checkbox"/>	<input type="checkbox"/>
FC	0.5	0.1	1.5	0.5	<input type="checkbox"/>	<input type="checkbox"/>
XTI	3	0.1	1e+030	3	<input type="checkbox"/>	<input type="checkbox"/>
KF	1e-018	1e-030	1e+030	1e-018	<input type="checkbox"/>	<input type="checkbox"/>
AF	1	0.001	1e+030	1	<input type="checkbox"/>	<input type="checkbox"/>
BETATCE	-0.5	-1e+030	1e+030	-0.5	<input type="checkbox"/>	<input type="checkbox"/>
VTOTC	-0.0025	-1e+030	1e+030	-0.0025	<input type="checkbox"/>	<input type="checkbox"/>

Σχήμα 6.3: Προκαθορισμένες τιμές παραμέτρων προσομοίωσης ενός JFET στο SPICE.

Αυτές είναι οι παράμετροι για την μοντελοποίηση ενός JFET, που έχουν ήδη παρουσιαστεί και εξηγηθεί στο προηγούμενο κεφάλαιο. Επίσης παρουσιάζονται συνοπτικά στο παράρτημα Α. Ακολουθεί η περιγραφή της διαδικασίας εξαγωγής του μοντέλου:

6.2 Τρόπος προσδιορισμού BETA και BETA/TCE:

Η πρώτη χαρακτηριστική που πρέπει να εισαχθεί είναι η $g_{FS}-I_{DS}$. Δηλαδή η διαγωγιμότητα (g_{FS}) του JFET συναρτήσει του ρεύματος υποδοχής. Αυτή η χαρακτηριστική χρησιμοποιείται για την εκτίμηση της τιμής της παραμέτρου BETA του JFET.

Πιο συγκεκριμένα g_{FS} είναι η ευαισθησία του ρεύματος υποδοχής I_D ως προς τις μεταβολές της τάσης πύλης V_{GS} . Δηλαδή $g_{FS}=dI_D/dV_{GS}$ και συνήθως προσδιορίζεται για τάσεις V_{GS} που επιτρέπουν ρεύμα υποδοχής (I_D) περίπου στα μισά του μέγιστου ρεύματος της συσκευής και περιοχή τάσεων V_{DS} που μου εξασφαλίζουν ότι βρίσκομαι στην περιοχή κορεσμού του αντίστοιχου κλάδου της χαρακτηριστικής I_D-V_{DS} .

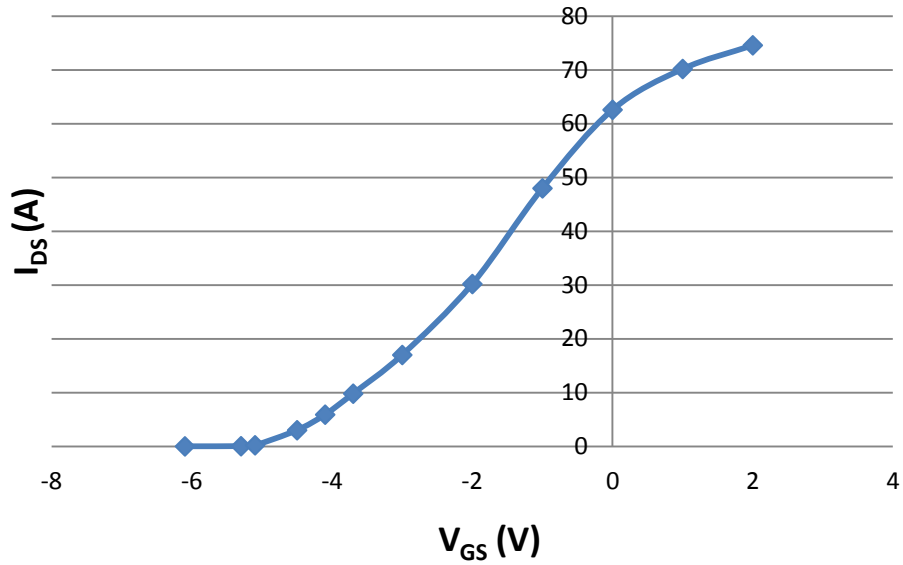
Για να γίνει καλύτερη προσέγγιση της παραμέτρου BETA θα χρησιμοποιήσουμε περισσότερες από μία τιμές για το g_{FS} που αντιστοιχούν σε διαφορετικά ρεύματα στην περιοχή γύρω από το μισό του μέγιστου ρεύματος. Αρχικά, χρησιμοποιώντας τις χαρακτηριστικές από τις μετρήσεις του παραρτήματος Β απεικονίζεται η σχέση μεταξύ του ρεύματος υποδοχής I_{DS} και της τάσης πύλης V_{GS} . Ελήφθησαν οι μετρήσεις για V_{DS} σταθερή στα 7.5V ώστε να βρισκόμαστε στην περιοχή κορεσμού όπως προαναφέρθηκε και V_{GS} από -6.1 έως +2V. Ακολουθεί ο πίνακας Π6.1 που απεικονίζει αυτή τη σχέση:

$V_{DS}=7.5V/T=25^{\circ}C$	
V_{GS} (V)	I_{DS} (A)
-6.1	0
-5.3	0.03
-5.1	0.2
-4.5	3
-4.1	5.9
-3.7	9.8
-3	17
-2	30.2
-1	48
0	62.6
1	70.2
2	74.6

Πίνακας Π6.1: Μετρήσεις για εκτίμηση του g_{FS} . Ρεύμα υποδοχής, I_{DS} συναρτήσει τάσης πύλης, V_{GS} για σταθερή τιμή τάσης $V_{DS}=7.5V$ ώστε το JFET να είναι στην περιοχή κορεσμού.

Και το αντίστοιχο διάγραμμα στο σχήμα 6.4.

$I_{DS}-V_{GS}$ για $V_{DS}=7.5V/T=25^{\circ}C$



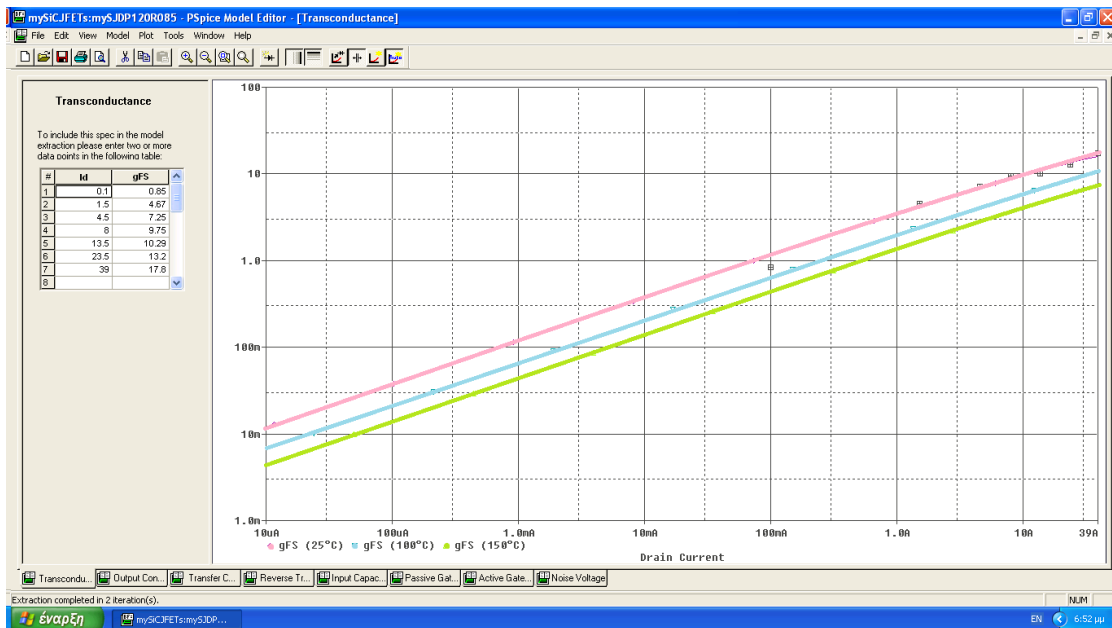
Σχήμα 6.4: Διάγραμμα από τα δεδομένα του πίνακα Π6.1 για εκτίμηση του gFS.

Το gFS είναι η κλίση, κυρίως του γραμμικού τμήματος, της καμπύλης του σχήματος 6.4 για τις διάφορες τιμές του ρεύματος. Από το σχήμα 6.4 προκύπτει ο πίνακας:

I_{DS} (A)	gFS
0.01	0.0375
0.1	0.85
1.5	4.67
4.5	7.25
8	9.75
13.5	10.286
23.5	13.2
39	17.8
55	14.6
66	7.6
72	4.4

Πίνακας Π6.2: Οι τιμές της παραμέτρου gFS (SPICE) για διάφορες τιμές ρεύματος υποδοχής, I_{DS} .

Οι πράσινες τιμές του πίνακα Π6.2, είναι οι τιμές που περάστηκαν στο πρόγραμμα όπως φαίνεται στο σχήμα 6.5:



Σχήμα 6.5: Καμπύλη διαγωγιμότητας.

Στην εικόνα φαίνονται τρεις καμπύλες $g_{FS}-I_{DS}$ οι οποίες αναφέρονται στις διάφορες θερμοκρασίες 25,100,150°C. Τη σχετική θέση μεταξύ αυτών των καμπυλών την καθορίζει η παράμετρος $BETATCE$ που μοντελοποιεί την επιρροή των μεταβολών θερμοκρασίας στο $BETA$. Ενώ η παράμετρος $BETA$ αποτιμήθηκε από το πρόγραμμα, η παράμετρος $BETATCE$ ($=-1.6\%/^{\circ}C$) ρυθμίστηκε «χειροκίνητα» μέσω δοκιμών για διαφορετικές θερμοκρασίες προσομοίωσης. Οι τελικές τιμές παρουσιάζονται αργότερα.

Εναλλακτικά η παράμετρος $BETA$ θα μπορούσε να καθοριστεί από την κλίση του γραμμικού τμήματος της καμπύλης $(I_{DS})^{1/2}-V_{GS}$, όμως επιλέχθηκε η μέθοδος που μόλις παρουσιάστηκε λόγω του ότι το πρόγραμμα δημιουργίας μοντέλων λαμβάνει υπόψη του και την επιρροή των υπολοίπων παραμέτρων στο $BETA$.

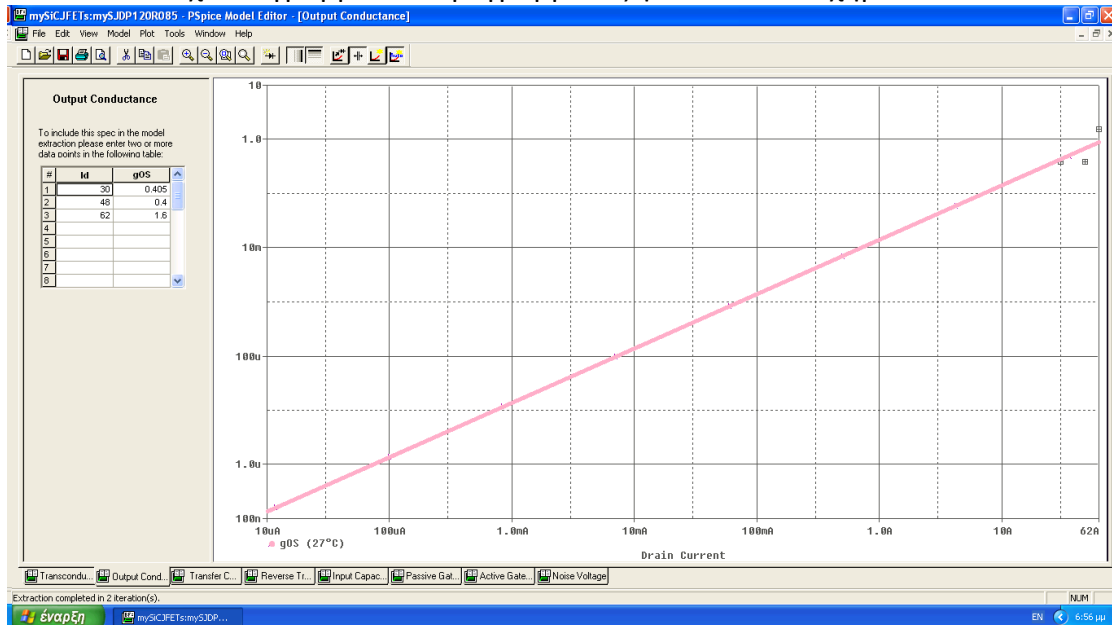
6.3 Τρόπος προσδιορισμού LAMBDA:

Η δεύτερη χαρακτηριστική που πρέπει να εισαχθεί στο πρόγραμμα είναι η $g_{OS}-I_{DS}$. Δηλαδή η αγωγιμότητα εξόδου (g_{OS}) συναρτήσεως του ρεύματος υποδοχής I_{DS} . Αυτή η χαρακτηριστική αξιοποιείται για την αποτίμηση της παραμέτρου $LAMBDA$ του μοντέλου του JFET. Η παράμετρος g_{OS} είναι ουσιαστικά η κλίση της καμπύλης ρεύματος υποδοχής I_{DS} συναρτήσεως της τάσης V_{DS} . Η κλίση της καμπύλης του ρεύματος στην περιοχή κορεσμού για διάφορες τιμές V_{GS} (άρα και διαφορετικά ρεύματα I_{DS}) υπολογίστηκε από τις μετρήσεις του παραρτήματος Β και δίνεται στον πίνακα που ακολουθεί:

I_{DS}	g_{OS}
30	0.405
48	0.4
62	1.6
69	3.2
74	3.2

Πίνακας Π6.3: Η παράμετρος g_{OS} (SPICE) για διάφορες τιμές ρεύματος υποδοχής I_{DS} . Οι τιμές g_{OS} υπολογίστηκαν από τις αντίστοιχες μετρήσεις του παραρτήματος Β.

Το αντίστοιχο διάγραμμα του προγράμματος φαίνεται στο σχήμα 6.6:



Σχήμα 6.6: Αγωγιμότητα εξόδου.

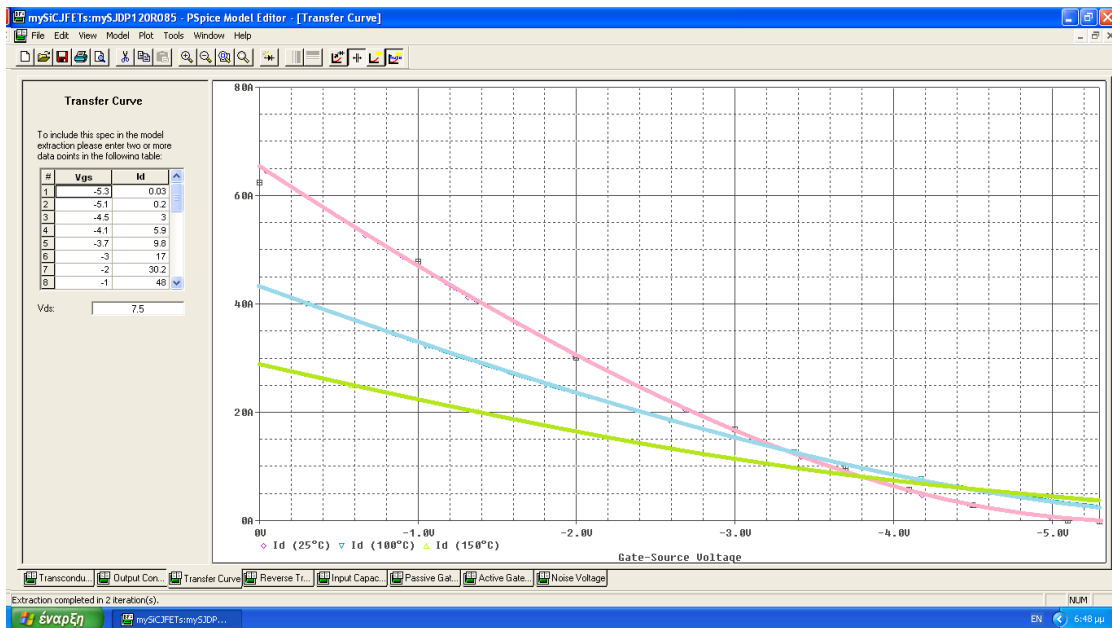
6.4 Τρόπος προσδιορισμού VTO και VTOTC:

Η επόμενη καμπύλη που μας χρειάζεται είναι ή χαρακτηριστική «μεταφοράς», δηλαδή για μια δεδομένη V_{DS} , το ρεύμα υποδοχής I_{DS} συναρτήσει της τάσης πύλης V_{GS} . Η καμπύλη αυτή χρησιμεύει στην αποτίμηση της τάσης κατωφλίου V_{TH} (παράμετρος VTO) του JFET. Για το συγκεκριμένο μοντέλο επιλέχθηκε η τάση $V_{DS}=7.5V$ και ο πίνακας που προέκυψε από τις μετρήσεις είναι ο εξής:

$V_{DS}=7.5V/T=25^{\circ}C$	
$V_{GS}(V)$	$I_{DS}(A)$
-6.1	0
-5.3	0.03
-5.1	0.2
-4.5	3
-4.1	5.9
-3.7	9.8
-3	17
-2	30.2
-1	48
0	62.6
1	70.2
2	74.6

Πίνακας Π6.4: Μετρήσεις ρεύματος υποδοχής, I_{DS} συναρτήσει τάσης πύλης, V_{GS} για σταθερή τιμή τάσης $V_{DS}=7.5V$ ώστε το JFET να είναι στην περιοχή κορεσμού.

Οι τιμές του πίνακα Π6.4 που περάστηκαν στο πρόγραμμα φαίνονται στο σχήμα 6.7:



Σχήμα 6.7: Χαρακτηριστική μεταφοράς του JFET.

Οι τρεις καμπύλες αντιστοιχούν σε τρεις διαφορετικές θερμοκρασίες όπως και προηγουμένως. Η θέση των καμπυλών που αντιστοιχούν σε διαφορετικές θερμοκρασίες επηρεάζεται από την παράμετρο VTOTC που σχετίζεται με την εξάρτηση της τάσης VTO από τη θερμοκρασία. Η παράμετρος VTOTC(-0,02V/°C) ρυθμίζεται «χειροκίνητα» με τον ίδιο τρόπο που ρυθμίστηκε και η BETATCE μέσω προσομοίωσης.

6.5 Τρόπος προσδιορισμού χωρητικότητας:

Οι επόμενες δύο είναι C-V χαρακτηριστικές του JFET. Δηλαδή χαρακτηριστικές χωρητικότητας-τάσης που μας ενδιαφέρουν ως προς τα μεταβατικά φαινόμενα του JFET. Οι χωρητικότητες που υπάρχουν σε ένα JFET είναι μερικών εκατοντάδων pF, εξαρτώμενες από τάση και είναι οι:

- $C_{iss}=C_{GS}+C_{GD}$, χωρητικότητα εισόδου
- $C_{oss}=C_{DS}+C_{GD}$, χωρητικότητα εξόδου
- $C_{rss}=C_{GD}$, χωρητικότητα ανάστροφης μεταφοράς (reverse transfer)

Οι ίδιες χωρητικότητες υπάρχουν και στα MOSFETs με την διαφορά ότι στο JFET η C_{DS} θεωρείται αμελητέα καθώς είναι εκατοντάδες φορές μικρότερη από τις C_{GS} και C_{GD} . Αυτό έχει ως αποτέλεσμα να ισχύει ότι $C_{rss}\approx C_{oss}$.

Οι χωρητικότητες αυτές στο μοντέλο του SPICE μοντελοποιούνται με τη βοήθεια των αντίστοιχων εξισώσεων που παρουσιάστηκαν στο προηγούμενο κεφάλαιο αλλά και στο παράρτημα Α (εξισώσεις του JFET στο SPICE):

$$C_{GS} = \begin{cases} CGS \cdot \left(1 - \frac{V_{GS}}{PB}\right)^{-M} & V_{GS} \leq FC \cdot PB \\ CGS \cdot (1 - FC)^{-(1+M)} \cdot \left(1 - FC \cdot (1 + M) + M \cdot \frac{V_{GS}}{PB}\right) & V_{GS} > FC \cdot PB \end{cases} \quad (6.1)$$

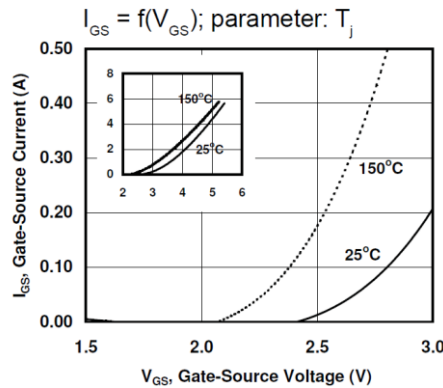
$$C_{GD} = \begin{cases} CGD \cdot \left(1 - \frac{V_{GD}}{PB}\right)^{-M} & V_{GD} \leq FC \cdot PB \\ CGD \cdot (1 - FC)^{-(1+M)} \cdot \left(1 - FC \cdot (1 + M) + M \cdot \frac{V_{GD}}{PB}\right) & V_{GD} > FC \cdot PB \end{cases} \quad (6.2)$$

Άρα για να προσεγγισθούν με ικανοποιητική ακρίβεια οι C_{GS} και C_{GD} , συνολικά απαιτείται ο προσδιορισμός των εξής τιμών:

1. C_{GS} : δηλ. $C_{GS}(0)$, χωρητικότητα πύλης-πηγής για μηδενική πόλωση
2. C_{GD} : δηλ. $C_{GD}(0)$, χωρητικότητα πύλης-υποδοχής για μηδενική πόλωση
3. FC : συντελεστής χωρητικότητας απογύμνωσης θετικής πόλωσης
4. PB : εσωτερική πτώση τάσης πύλης-καναλιού (p-n)
5. M : συντελεστής κλιμάκωσης ένωσης πύλης-καναλιού (p-n)

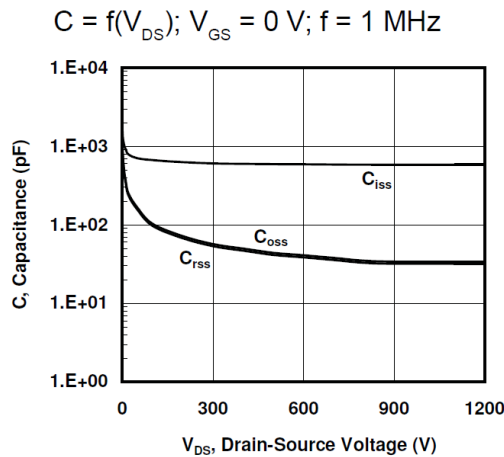
Για τον προσδιορισμό των τιμών αυτών υπάρχουν διαθέσιμες μετρήσεις των χωρητικότητων του JFET στα αντίστοιχα φύλλα προδιαγραφών (datasheets). Ο συγκεκριμένος ημιαγωγός παράγεται σε δύο εκδόσεις, στις οποίες διαφέρει μόνο ο τρόπος πακεταρίσματος. Δηλαδή ο ημιαγωγός είναι ίδιος αλλά έχει δύο διαφορετικούς τύπους συσκευασίας, ο ένας (TO-247) για εμπορικές και ο άλλος (TO-258) για στρατιωτικές-διαστημικές εφαρμογές. Για τον λόγο αυτό υπάρχουν δύο διαφορετικά φυλλάδια προδιαγραφών (datasheets) από τα οποία μπορούμε να πάρουμε δεδομένα-μετρήσεις.

Η σταθερά FC δεν επηρεάζει σε μεγάλο βαθμό την τιμή των χωρητικότητων γι' αυτό θα παραμείνει στην προεπιλεγμένη της τιμή **(0.5)**. Όσον αφορά την παράμετρο $PB(=2.8V)$ καθορίζεται από την αντίστοιχη χαρακτηριστική που βρίσκεται στο φυλλάδιο προδιαγραφών (datasheet) της micross-σχήμα 6.8:



Σχήμα 6.8: Χαρακτηριστική από το φυλλάδιο προδιαγραφών (datasheet της micross) για προσδιορισμό της παραμέτρου PB [21].

Στη συνέχεια προσδιορίζονται οι τιμές C_{GS} και C_{GD} με τη βοήθεια της C-V χαρακτηριστικής για $V_{GS}=0$ -σχήμα 6.9:



Σχήμα 6.9: Χαρακτηριστική από το φυλλάδιο προδιαγραφών (datasheet της micross) για χωρητικότητες του JFET [21].

Εκτιμώνται προσεγγιστικά από αυτή τη γραφική παράσταση, για $V_{DS}=0V$, οι τιμές $C_{iss}(0)=1550pF$ και $C_{oss}(0)=C_{rss}(0)=970pF$ και μέσω αυτών υπολογίζονται οι **CGS(=580pF)** και **CGD(=970pF)**. Σε επόμενη φάση, το μαθηματικό μοντέλο εξισώσεων των χωρητικότητων, εισήχθη στο MATLAB με μορφή κώδικα C:

```
function [Ciss,Coss]= fcn(Vds,Vgs)

FC=0.5;
PB=2.8;
M=0.59;
CGD=970; %For Vds=Vgs=0V, Ciss=1610pF & Coss=Crss=1000pF =>
CGS=580; % => CGD=1000pF=1nF & CGS=610pF

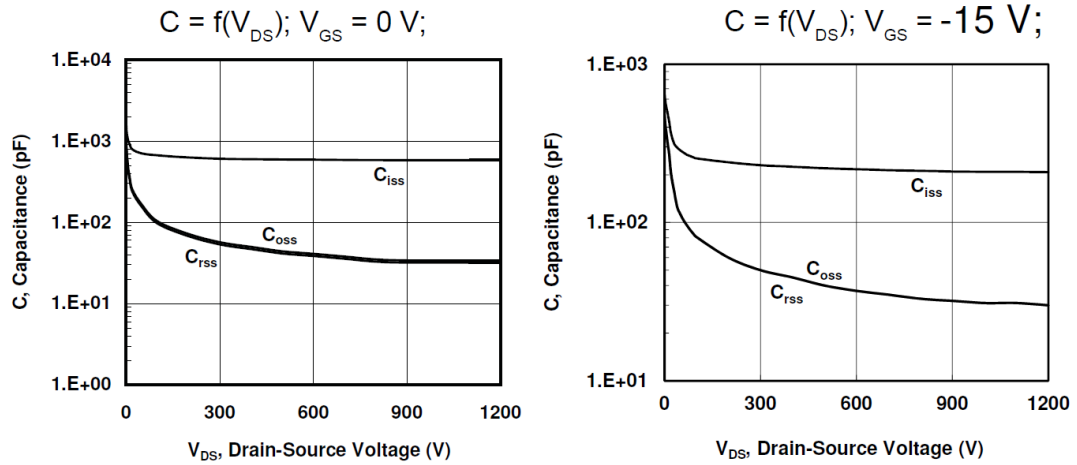
Vgd=Vgs-Vds; %Vgd=Vgs+Vsd where Vsd=-Vds

if Vgs<=FC*PB
    Cgs=CGS*(1-Vgs/PB)^-M;
else
    Cgs=CGS*((1-FC)^(-(1+M)))*(1-FC*(1+M)+M*Vgs/PB);
end;

if Vgd<=FC*PB
    Cgd=CGD*(1-Vgd/PB)^-M;
else
    Cgd=CGD*((1-FC)^(-(1+M)))*(1-FC*(1+M)+M*Vgd/PB);
end;

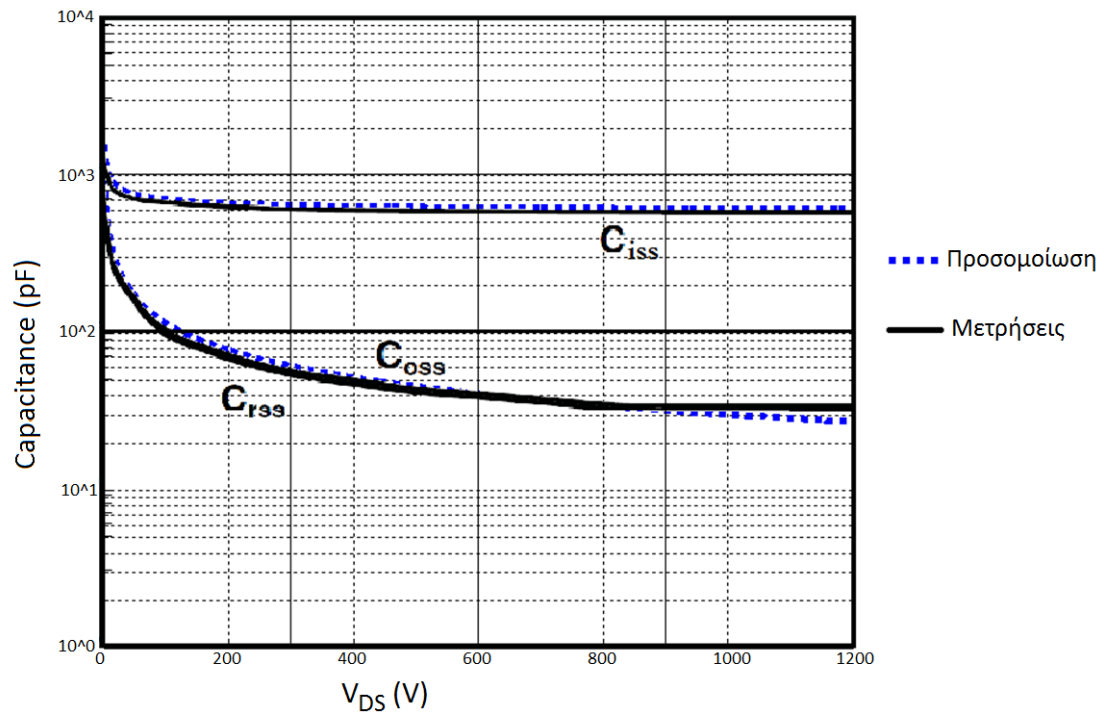
Ciss=Cgs+Cgd;
Coss=Cgd; % Coss=Crss
```

Αυτό έγινε, ούτως ώστε δοκιμάζοντας διάφορες τιμές για την παράμετρο **M** να παράγονται οι καμπύλες $C_{iss}-V_{DS}$ και $C_{oss}/C_{rss}-V_{DS}$, ώσπου να γίνει μια καλή προσέγγιση των μετρηθέντων τιμών που βρίσκονται στα φύλλα προδιαγραφών (datasheets)-σχήμα 6.10:

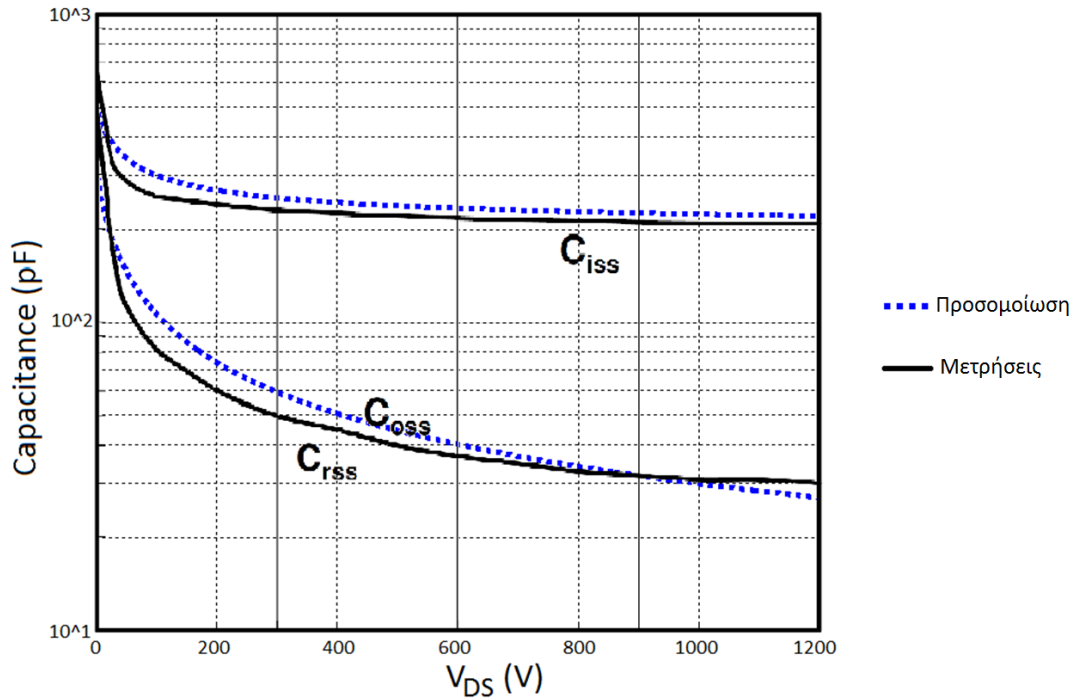


Σχήμα 6.10: Χαρακτηριστικές από τα φυλλάδια προδιαγραφών-datasheet (microsouth-αριστερά και semisouth-δεξιά) για χωρητικότητες του JFET [21][33].

Η τιμή του M για την οποία οι καμπύλες προσεγγίσθηκαν ικανοποιητικά είναι $M=0.59$. Τα αποτελέσματα της προσομοίωσης σε σχέση με τις μετρηθείσες τιμές φαίνονται στα σχήματα 6.11 και 6.12 που ακολουθούν:



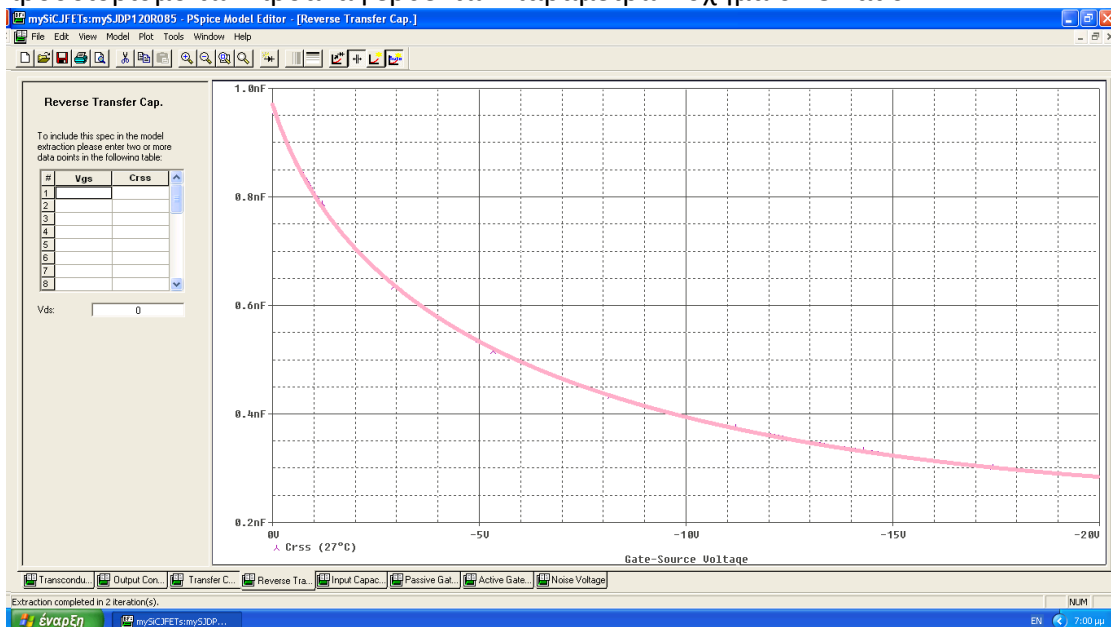
Σχήμα 6.11: Μετρήσεις σε αντιπαραβολή με αποτελέσματα προσομοίωσης, $C-V_{DS}$ για $V_{GS}=0\text{V}$.



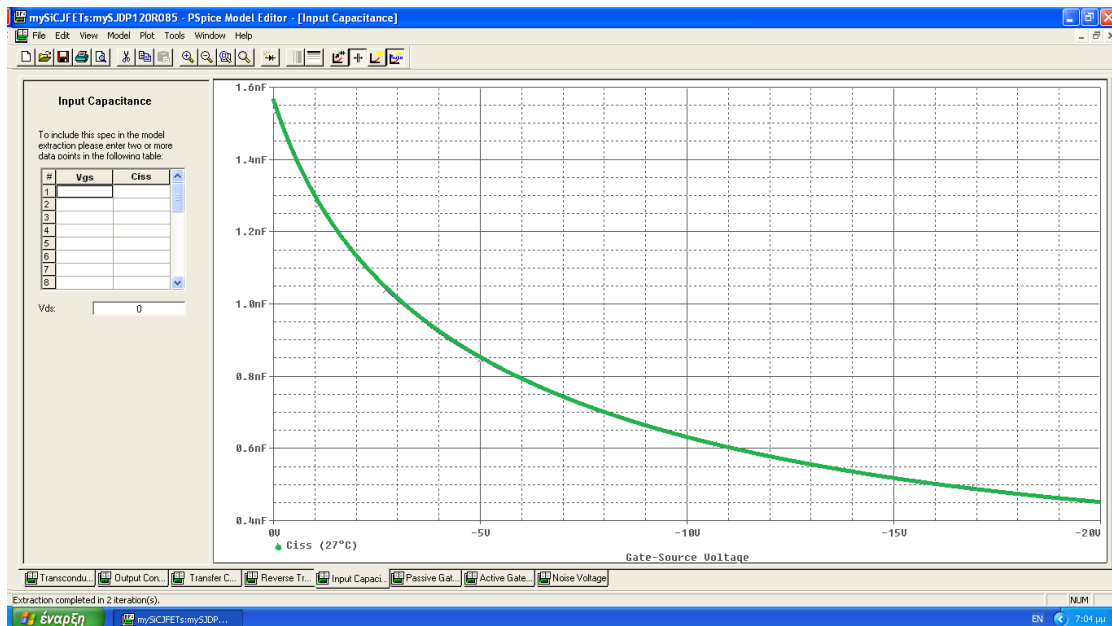
Σχήμα 6.12: Μετρήσεις σε αντιπαράβολή με αποτελέσματα προσομοίωσης C- V_{DS} για $V_{GS}=-15V$.

Η προσέγγιση είναι αρκετά καλή. Οι τιμές που προέκυψαν από τη διαδικασία, σχετικά με το μοντέλο χωρητικότητας του JFET, θα περαστούν χειροκίνητα στο πρόγραμμα δημιουργίας μοντέλων, του SPICE.

Ακολουθούν οι C-V χαρακτηριστικές του προγράμματος που προέκυψαν από τον προσδιορισμό των προαναφερθέντων παραμέτρων-σχήμα 6.13 και 6.14:



Σχήμα 6.13: Χαρακτηριστική $C_{rss}-V_{GS}$ για $V_{DS}=0V$.



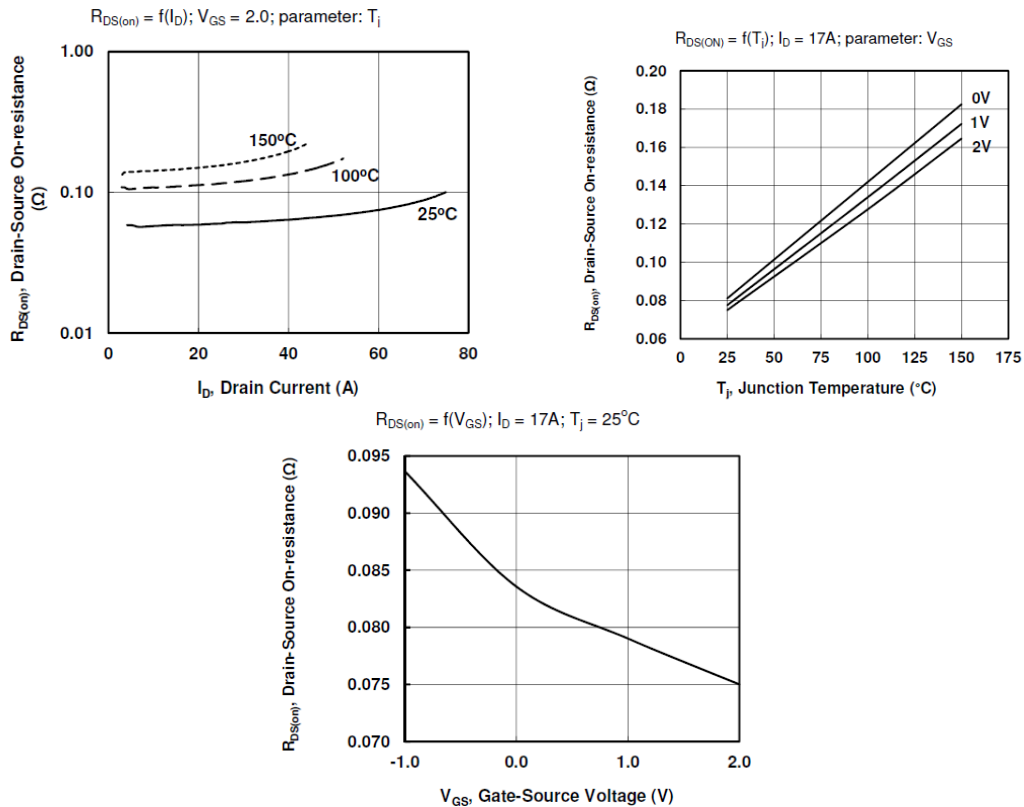
Σχήμα 6.14: Χαρακτηριστική C_{iss} - V_{GS} για $V_{DS}=0V$.

6.6 Ενδογενείς παρασιτικές αντιστάσεις R_D και R_S :

Αυτές οι δύο αντιστάσεις μοντελοποιούν τις **αντιστάσεις των ωμικών επαφών υποδοχής (D) και πηγής (S)** στο JFET. Το άθροισμα αυτών των δύο αντιστάσεων αποτελεί μόνο ένα **μέρος της συνολικής αντίστασης αγωγής** (όταν το JFET είναι on). Η συνολική αντίσταση αγωγής (R_{ON}) αποτελείται από το άθροισμα των R_D, R_S, R_{CH} (αντίσταση καναλιού κατά την αγωγή, που είναι μεταβλητή) και όποια άλλη ωμική αντίσταση προκύπτει από τις συνδέσεις των ακροδεκτών υποδοχής και πηγής με το εξωτερικό κύκλωμα. Το SPICE δεν λαμβάνει υπόψιν του άλλες ωμικές αντιστάσεις πέρα από τις R_D και R_S όμως αυτό δεν έχει μεγάλη σημασία, αφού στο μοντέλο η αντίσταση αγωγής δεν είναι απόλυτα το άθροισμα των R_D και R_S αλλά υπολογίζεται από τον τύπο $R_{ON}=V_{DS(on)}/I_{D(on)}$. Η σωστή προσομοίωση της αντίστασης αγωγής δηλαδή εξαρτάται από το πόσο ακριβείς είναι οι I-V χαρακτηριστικές του μοντέλου στο SPICE. Τονίζεται λοιπόν ότι, οι R_D και R_S δεν αντιμετωπίζονται σαν κυκλωματικά στοιχεία το άθροισμα των οποίων μπορεί να μας δώσει την αντίσταση αγωγής, αλλά αντιμετωπίζονται καθαρά σαν παράμετροι που συμβάλλουν στην επίτευξη ακρίβειας στις χαρακτηριστικές του JFET.

Ο προσδιορισμός των R_D και R_S στο μοντέλο αυτό έγινε «χειροκίνητα» έτσι ώστε, να παίρνουμε μέσω προσομοίωσης, χαρακτηριστικές I_{DS} - V_{DS} κοντά σε αυτές που προέκυψαν από τις μετρήσεις (είτε των φυλλαδίων προδιαγραφών, datasheets-παράρτημα Γ είτε τις DC μετρήσεις του παραρτήματος Β). Έτσι λοιπόν επιλέχθηκαν τιμές $R_D=R_S=0.02$.

Ενδεικτικά αναφέρεται ότι το φύλλο δεδομένων της Semisouth (datasheet-παράρτημα Γ) υπαγορεύει πως, σε θερμοκρασία περιβάλλοντος $25^{\circ}C$ η συνολική αντίσταση αγωγής του συγκεκριμένου JFET (SJD120R085) είναι $R_{ON}\approx 0,08-0,085\Omega$ και αυξάνεται ελαφρώς με τη θερμοκρασία. Οι αντίστοιχες χαρακτηριστικές φαίνονται στο σχήμα 6.15:



Σχήμα 6.15: Χαρακτηριστικές ημιαγωγού SJD120R085 που αφορούν την αντίσταση αγωγής [33].

Όπως θα φανεί στη συνέχεια το μοντέλο που εξάγεται παρέχει μεγάλη ακρίβεια όσον αφορά τις I-V χαρακτηριστικές. Επομένως η αντίσταση αγωγής του JFET προσομοιώνεται επίσης με μεγάλη ακρίβεια.

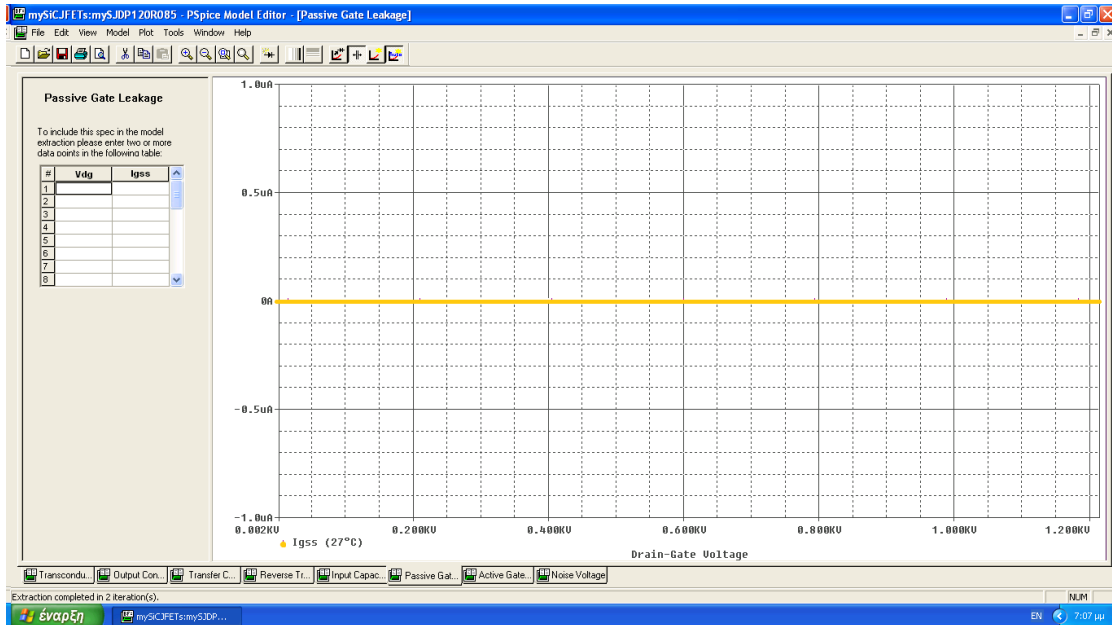
Οι βασικές παράμετροι για τη λειτουργία του μοντέλου του JFET έχουν παρουσιαστεί. Όμως το μοντέλο του JFET στο SPICE χαρακτηρίζεται κι από άλλες παραμέτρους οι οποίες σχετίζονται με κατασκευαστικές ατέλειες αλλά και φαινόμενα θορύβου. Στην συγκεκριμένη εργασία, η οποία αναφέρεται σε JFET μεγάλης ισχύος και όχι σε JFET μικροηλεκτρονικής, οι τελευταίες έχουν μικρή σημασία για την περιγραφή του μοντέλου, όμως παρουσιάζονται στη συνέχεια για λόγους πληρότητας.

6.7 Τρόπος προσδιορισμού παθητικών διαρροών πύλης (κατάσταση JFET:off):

Οι παθητικές διαρροές της πύλης (δηλαδή τα ρεύματα διαρροής της πύλης όταν το JFET είναι off) αναφέρονται στο ρεύμα επανασύνδεσης των διόδων που σχηματίζονται στην κατασκευή του JFET. Μαζί με το μοντέλο των χωρητικότητων οι διαρροές αυτές συνιστούν το βασικό μηχανισμό διαρροών των ενώσεων της συσκευής. Τα ανάστροφα ρεύματα διαρροής αυξάνονται από τις κατασκευαστικές ατέλειες και τα φαινόμενα διάσπασης τα οποία δεν μοντελοποιούνται.

Οι παθητικές διαρροές πύλης σχετίζονται με τις παραμέτρους ISR, NR, IS, N, XTI που περιγράφονται στο παράρτημα Α.

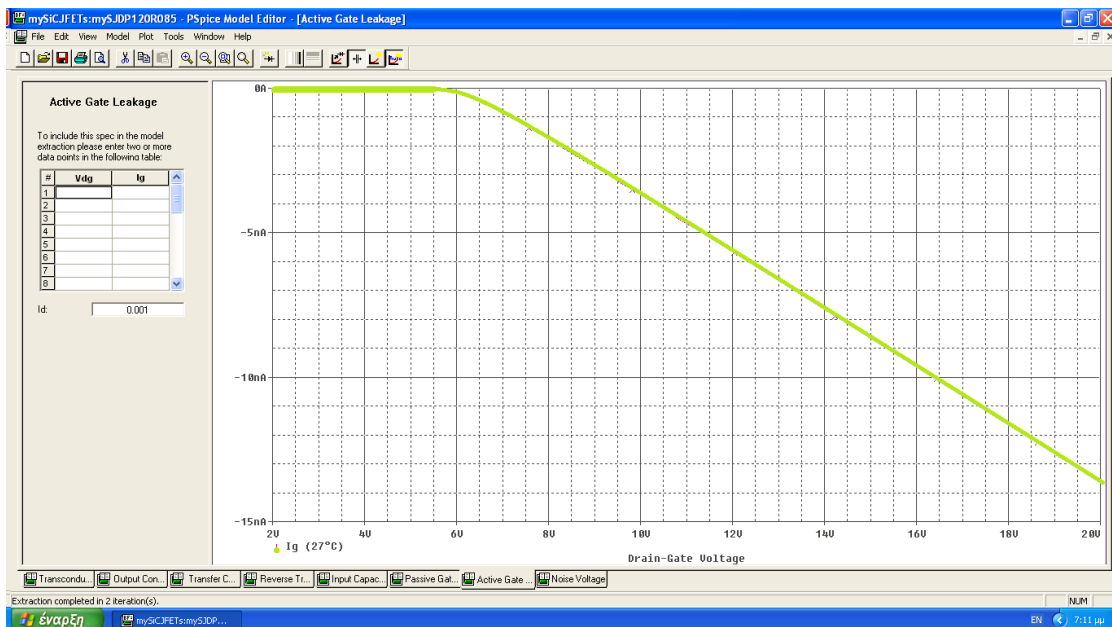
Η αντίστοιχη καμπύλη είναι αυτή του σχήματος 6.16:



Σχήμα 6.16: Παθητικές διαρροές πύλης.

6.8 Τρόπος προσδιορισμού ενεργών διαρροών πύλης (κατάσταση JFET:on):

Το μοντέλο των ενεργών διαρροών σχετίζεται με το ρεύμα διαρροής της πύλης όταν το JFET είναι on, που είναι μεγαλύτερο από όταν το JFET είναι σε αποκοπή. Αυτή η χαρακτηριστική αντιστοιχεί στις παραμέτρους ALPHA και VK που περιγράφονται στο παράρτημα Α. Δεν υπάρχουν μετρήσεις για το συγκεκριμένο μέγεθος οπότε χρησιμοποιείται η προκαθορισμένη καμπύλη του λογισμικού-σχήμα 6.17:

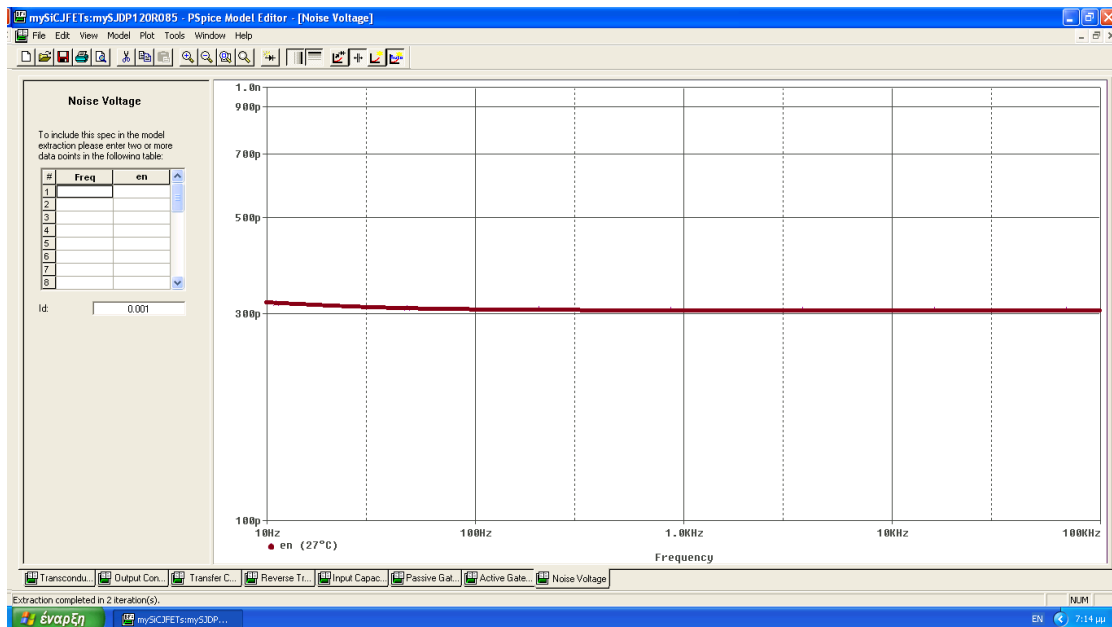


Σχήμα 6.17: Ενεργές διαρροές πύλης.

6.9 Τρόπος προσδιορισμού μοντέλου θορύβου:

Προκειμένου να μοντελοποιηθεί ο θόρυβος «τρεμοπαίγματος» (flickering) και ο θερμικός θόρυβος λόγω των παρασιτικών ενδογενών αντιστάσεων του JFET μπορούμε να εισάγουμε στο πρόγραμμα την χαρακτηριστική της τάσης θορύβου

(en) συναρτήσει της συχνότητας (Freq) για δεδομένο ρεύμα υποδοχής. Πιο συγκεκριμένα μέσω αυτής της χαρακτηριστικής αποτιμάται η παράμετρος KF, που σχετίζεται με τον θόρυβο flicker. Η παράμετρος AF ρυθμίζεται χειροκίνητα και παίρνει συνήθως την τιμή 1. Δεν έχουμε δεδομένα για αυτές τις τιμές, επομένως θα χρησιμοποιήσουμε τις προκαθορισμένες τιμές-σχήμα 6.18.



Σχήμα 6.18: Τάση θορύβου.

6.10 Τελικές τιμές παραμέτρων μοντέλου για το JFET SJDP120R085:

Από την παραπάνω διαδικασία, μέσω curve fitting αλλά και χειροκίνητες ρυθμίσεις προκύπτουν οι τελικές τιμές των παραμέτρων του μοντέλου που χρησιμοποιείται για την προσομοίωση, “mySJDP120R085”-σχήμα 6.19.

Parameter Name	Value
VTO	-5.408912763606
BETA	3.468499206589
LAMBDA	0.01417349599488
IS	1e-014
N	1
ISR	0
NR	2
ALPHA	1e-006
VK	1
RD	0.02
RS	0.02
CGD	9.7e-010
CGS	5.8e-010
M	0.59
PB	2.8
FC	0.5
XTI	3
KF	1e-018
AF	1
BETATCE	-1.6
VTOTC	-0.02

Σχήμα 6.19: Τιμές παραμέτρων του μοντέλου για το SJDP120R085.

Και η .txt μορφή του μοντέλου είναι η εξής:

```
.MODEL mySJDP120R085 NJF
+ VTO=-5.4089
+ BETA=3.4685
+ LAMBDA=14.173E-3
+ IS=1.0000E-14
+ N=1
+ ISR=0
+ NR=2
+ ALPHA=1E-6
+ VK=1
+ RD=20.000E-3
+ RS=20.000E-3
+ CGD=970.00E-12
+ CGS=580.00E-12
+ M=0.59
+ PB=2.8000
+ FC=0.5
+ XTI=3
+ KF=1.0000E-18
+ AF=1
+ BETATCE=-1.6000
+ VTOTC=-20.000E-3
```

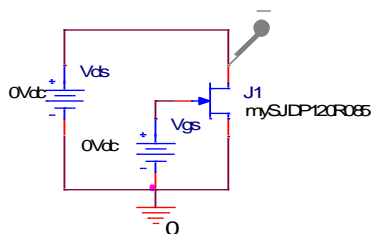
Εκτός από τις παραμέτρους αυτές, στο μοντέλο εισάγονται κάποια μέγιστα λειτουργικά μεγέθη και οι θερμικές αντιστάσεις της συσκευής-σχήμα 6.20:

Device Max Ops	Description	Value	Unit
IG	Max Gate Current		A
ID	Max drain current	27	A
VDG	Max D-G voltage		V
VDS	Max D-S voltage	1200	V
VGS	Max G-S voltage	15	V
PDM	Max pwr dissipation	114	W
TJ	Max junction temp	150	C
RJC	J-C thermal resist	1.1	CMW
RCA	C-A thermal resist	50	CMW

Σχήμα 6.20: Μέγιστα λειτουργικά μεγέθη JFET (smoke parameters).

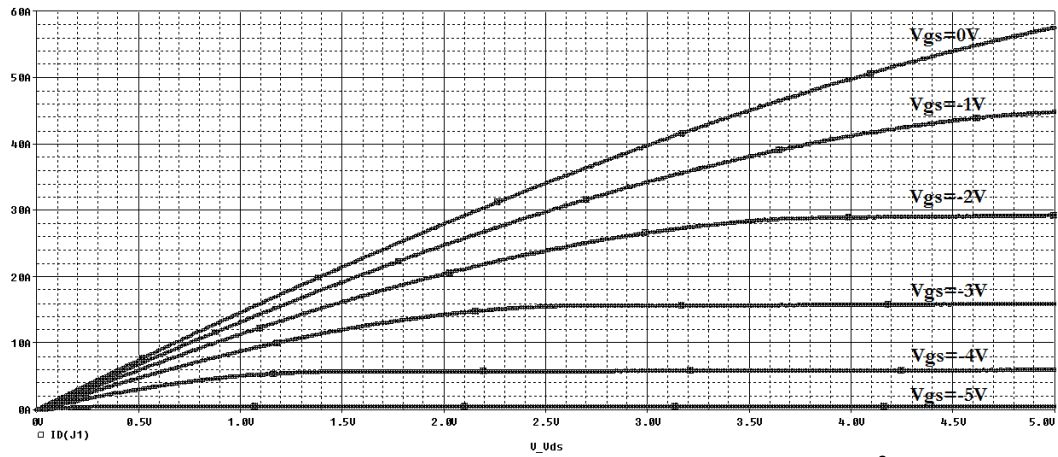
6.11 Αξιολόγηση μοντέλου μέσω σύγκρισης προσομοιώσεων με μετρήσεις:

Για τον έλεγχο της αξιοπιστίας του μοντέλου γίνεται προσομοίωση του ακόλουθου κυκλώματος (σχήμα 6.21) ώστε να εξαχθούν οι χαρακτηριστικές $I_{DS}-V_{DS}$ μέσω προσομοίωσης:

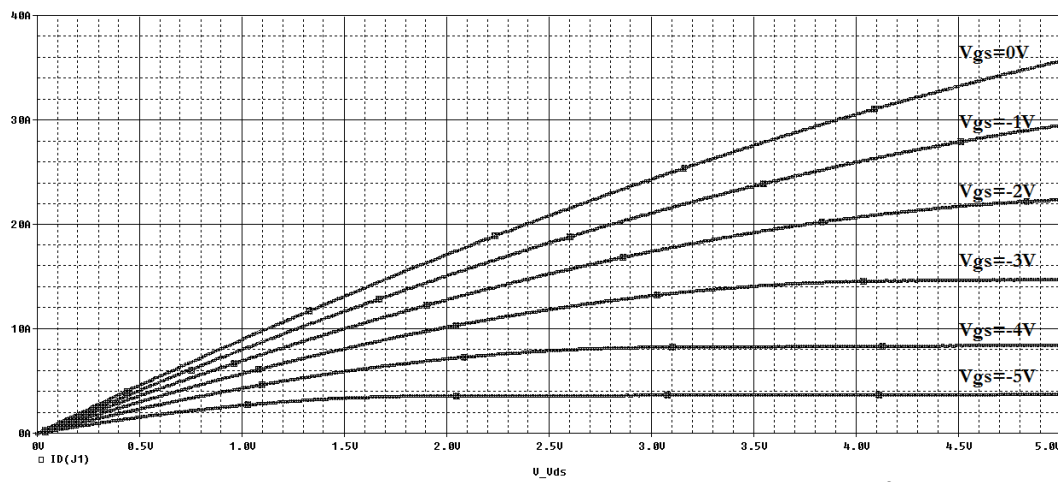


Σχήμα 6.21: Κύκλωμα DC-προσομοιώσεων.

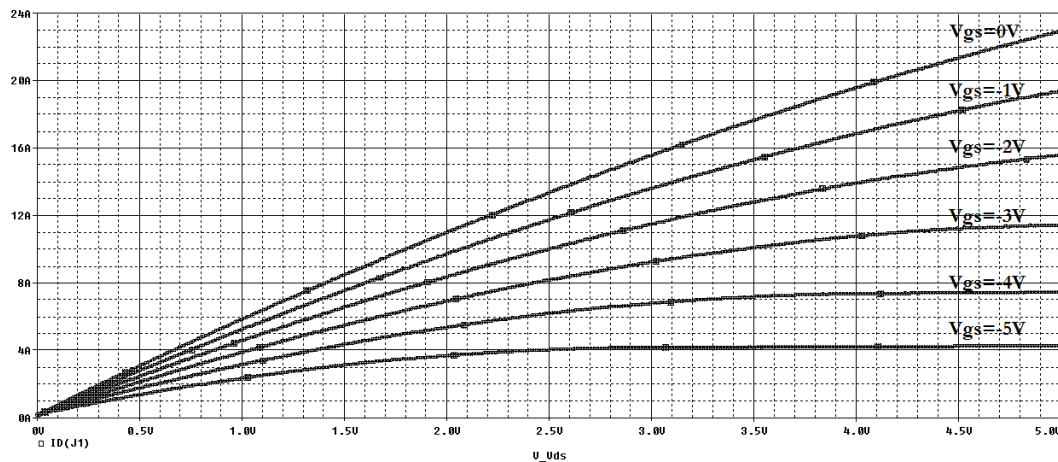
Η προσομοίωση έτρεξε αρχικά για $T=25^{\circ}\text{C}$ και V_{DS} από 0 έως 5V (όπως και στο φύλλο προδιαγραφών-datasheet), με παράμετρο τη V_{GS} . Η διαδικασία επαναλήφθηκε για θερμοκρασίες 100 και 150°C . Ακολουθούν τα αποτελέσματα-σχήματα 6.22, 6.23, 6.24:



Σχήμα 6.22: I-V Χαρακτηριστικές προσομοίωσης. $I_{DS}-V_{DS}$ για $T=25^{\circ}\text{C}$.



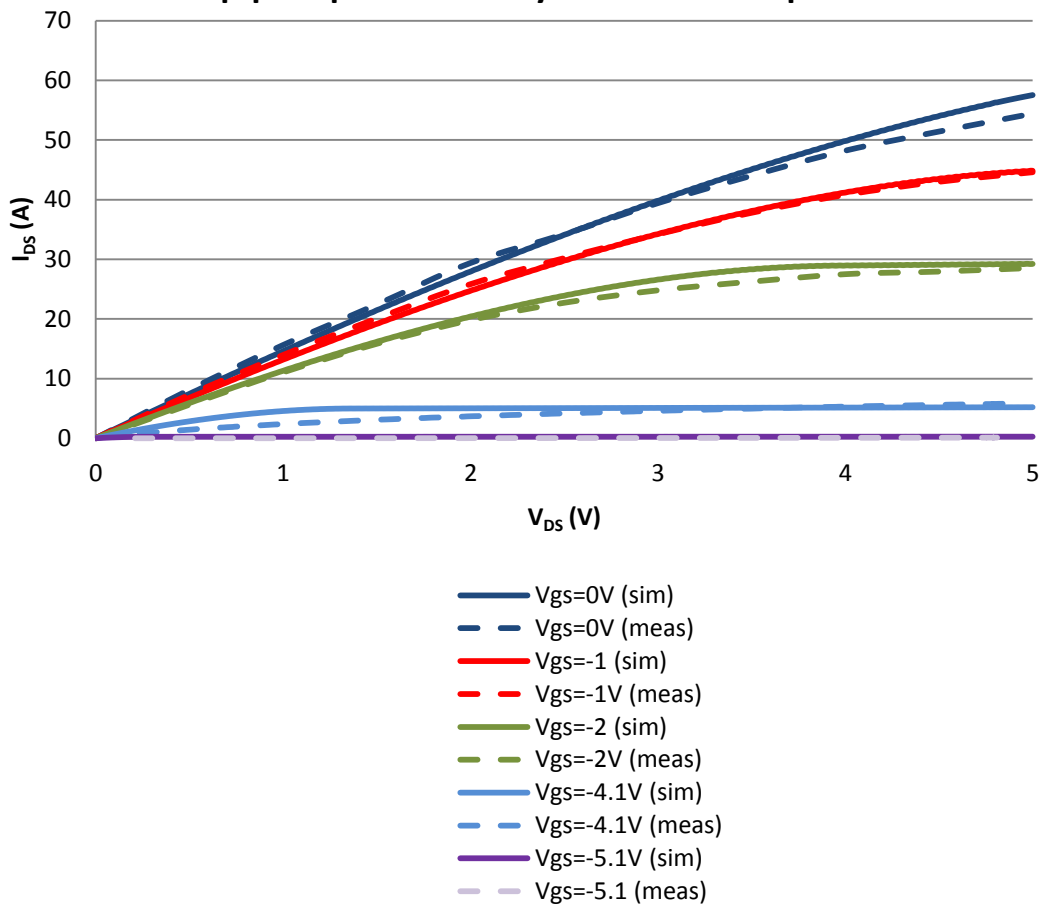
Σχήμα 6.23: I-V Χαρακτηριστικές προσομοίωσης. $I_{DS}-V_{DS}$ για $T=100^{\circ}\text{C}$.



Σχήμα 6.24: I-V Χαρακτηριστικές προσομοίωσης. $I_{DS}-V_{DS}$ για $T=150^{\circ}\text{C}$.

Στη συνέχεια γίνεται αντιπαραβολή των μετρήσεων του πραγματικού JFET με τα αποτελέσματα της προσομοίωσης για όσες μετρήσεις έχουμε διαθέσιμες-σχήμα 6.25:

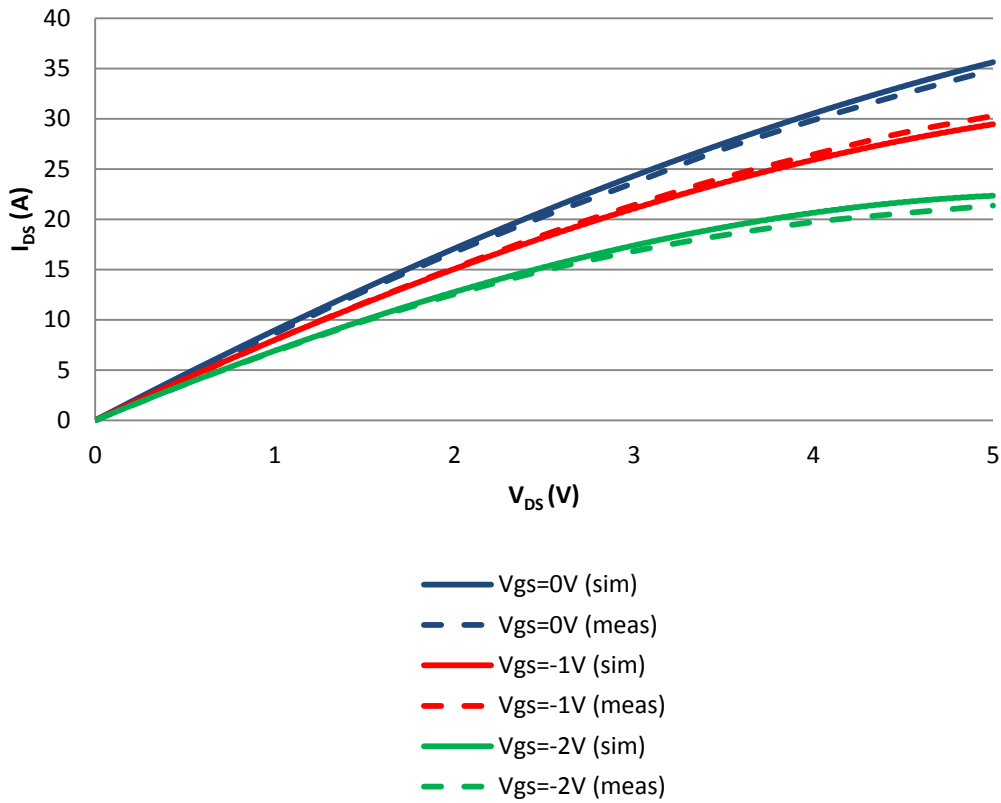
Ακρίβεια μοντέλου "mySJD120R085" για T=25°C



Σχήμα 6.25: I-V χαρακτηριστικές προσομοίωσης σε αντιπαραβολή με τις πραγματικές/μετρούμενες I-V χαρακτηριστικές (25°C). Όπου sim=προσομοίωση και meas=μετρήσεις.

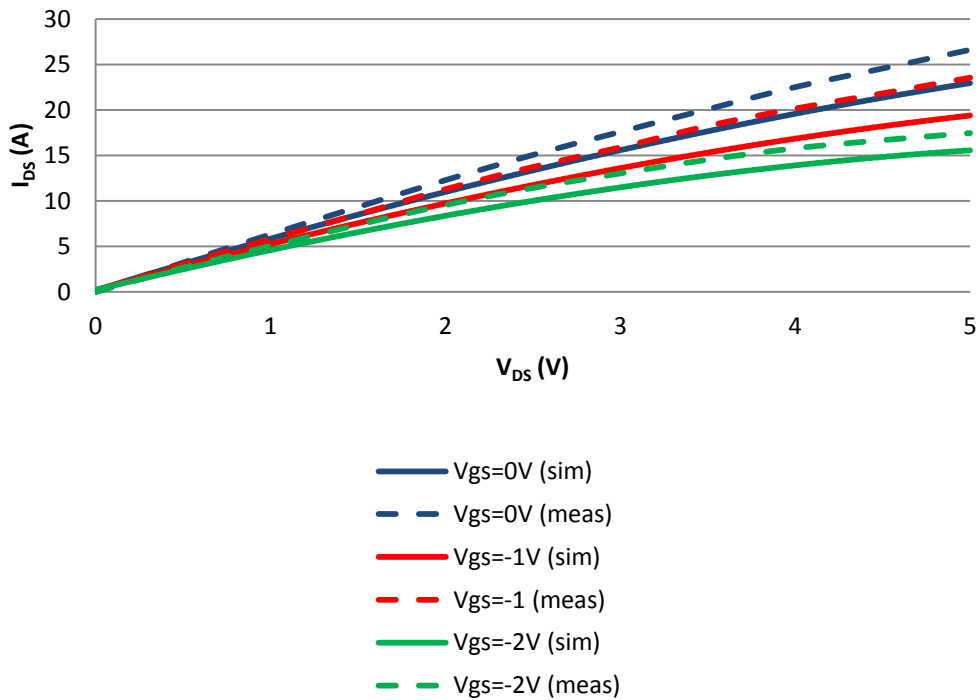
Ακολουθούν τα αντίστοιχα διαγράμματα για T=100°C και T=150°C-σχήματα 6.26, 6.27:

Ακρίβεια μοντέλου "mySJD120R085" για T=100°C



Σχήμα 6.26: I-V χαρακτηριστικές προσομοίωσης σε αντιπαράβολή με τις πραγματικές/μετρούμενες I-V χαρακτηριστικές (100°C). Όπου sim=προσομοίωση και meas=μετρήσεις.

Ακρίβεια μοντέλου "mySJD120R085" για T=150°C



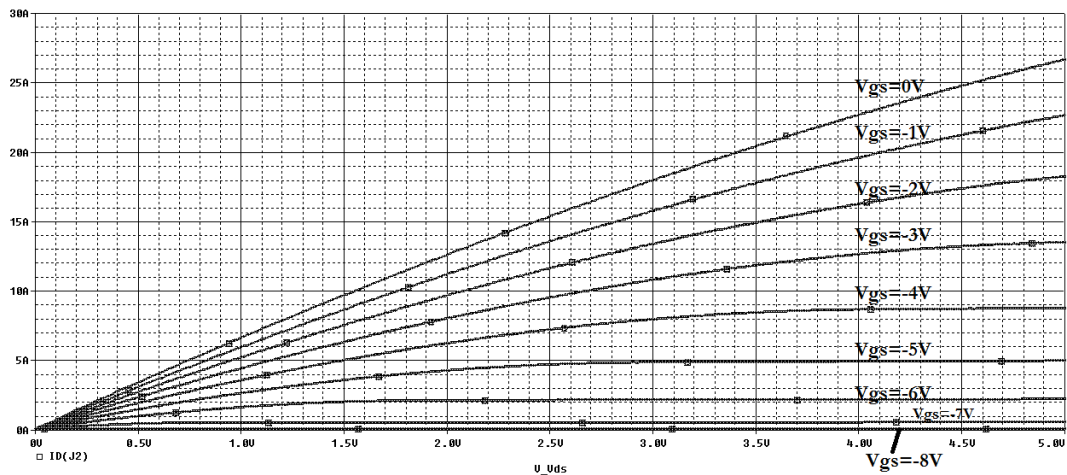
Σχήμα 6.27: I-V χαρακτηριστικές προσομοίωσης σε αντιπαράβολή με τις πραγματικές/μετρούμενες I-V χαρακτηριστικές (150°C). Όπου sim=προσομοίωση και meas=μετρήσεις.

Όπως φαίνεται από τα παραπάνω διαγράμματα η ακρίβεια του μοντέλου για το JFET που χρησιμοποιούμε στο εργαστήριο είναι πολύ μεγάλη για θερμοκρασίες 25°C και 100°C. Καθώς πηγαίνουμε στους 150°C (που είναι και η μέγιστη θερμοκρασία λειτουργίας για το SJDP120R085) βλέπουμε μεγαλύτερες αποκλίσεις, παρ' όλα αυτά μέχρι τα 10A ή περίπου 2V η ακρίβεια είναι αρκετά μεγάλη και στους 150°C για το mySJDP120R085.

Για να υπερβούμε αυτό το εμπόδιο, είναι εύκολο με μία μόνο μικρή τροποποίηση στο παρόν μοντέλο, να δημιουργηθεί ένα δεύτερο το οποίο θα χρησιμοποιείται σε εφαρμογές όπου το JFET λειτουργεί σε μεγαλύτερες θερμοκρασίες. Δημιουργείται λοιπόν με τη βοήθεια του προγράμματος ένα μοντέλο με όνομα mySJDP120R085ht όπου ht=high temperature. Σε αυτό το μοντέλο όλες οι παράμετροι έχουν ίδιες τιμές με αυτές του mySJDP120R085 εκτός από την BETATCE που αλλάζει από -1,6 και παίρνει την τιμή -1,44. Το νέο μοντέλο είναι το εξής:

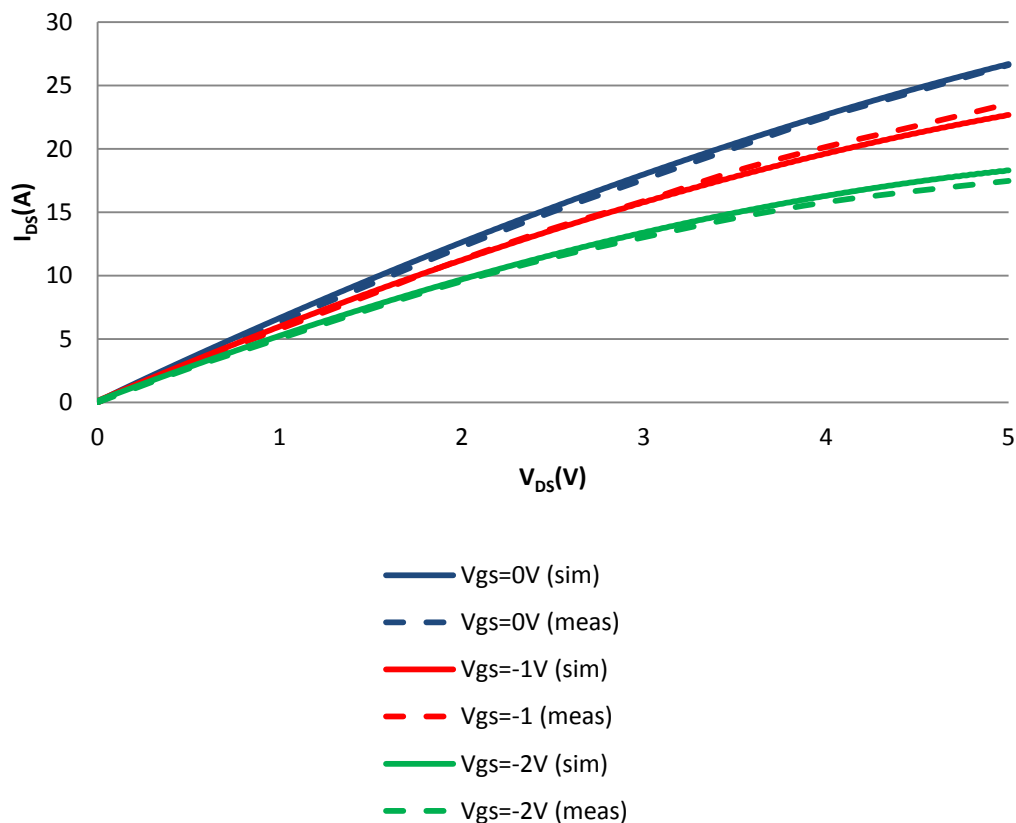
```
.MODEL mySJDP120R085ht NJF
+ VTO=-5.4089
+ BETA=3.4685
+ LAMBDA=14.173E-3
+ IS=1.0000E-14
+ N=1
+ ISR=0
+ NR=2
+ ALPHA=1E-6
+ VK=1
+ RD=20.000E-3
+ RS=20.000E-3
+ CGD=970.00E-12
+ CGS=580.00E-12
+ M=0.59
+ PB=2.8000
+ FC=0.5
+ XTI=3
+ KF=1.0000E-18
+ AF=1
+ BETATCE=-1.4400
+ VTOTC=-20.000E-3
```

Το μοντέλο αυτό (mySJDP120R085ht) έχει προφανώς πολύ μεγαλύτερη ακρίβεια στους 150°C από το μοντέλο mySJDP120R085, ενώ στους 100°C ισχύει το αντίθετο. Επίσης έχουν ίδια ακριβώς συμπεριφορά στους 25°C, αφού το BETATCE εκφράζει μεταβολές του BETA ως προς τη θερμοκρασία των 25°C. Με πιο απλά λόγια το μοντέλο mySJDP120R085 είναι κατάλληλο για θερμοκρασίες μέχρι 100+°C ενώ το μοντέλο mySJDP120R085ht είναι κατάλληλο για τους 150°C και θερμοκρασίες γύρω από τους 150°C. Η θερμοκρασία που είναι το διαχωριστικό όριο της εναλλαγής μεταξύ των δύο αυτών μοντέλων δεν μπορεί να καθοριστεί ακριβώς καθώς δεν υπάρχουν μετρήσεις μεταξύ των 100 και 150 βαθμών κελσίου. Μια πρόχειρη διαισθητική εκτίμηση είναι ότι το mySJDP120R085 ισχύει μέχρι τους 120°C περίπου και από τους 120°C και πάνω παρέχει καλύτερα αποτελέσματα το mySJDP120R085ht. Προς επαλήθευση των παραπάνω ακολουθούν τα αποτελέσματα προσομοίωσης με το μοντέλο mySJDP120R085ht και το διάγραμμα που απεικονίζει την ακρίβεια του μοντέλου mySJDP120R085ht στους 150°C (σχήματα 6.28 και 6.29):



Σχήμα 6.28: I-V Χαρακτηριστικές προσομοίωσης δεύτερου μοντέλου. I_{DS} - V_{DS} για $T=150^{\circ}\text{C}$.

Ακρίβεια μοντέλου "mySJD120R085ht" για $T=150^{\circ}\text{C}$



Σχήμα 6.29: I-V Χαρακτηριστικές προσομοίωσης νέου μοντέλου σε αντιπαράβολή με τις πραγματικές I-V χαρακτηριστικές (150°C). Όπου sim=προσομοίωση και meas=μετρήσεις.

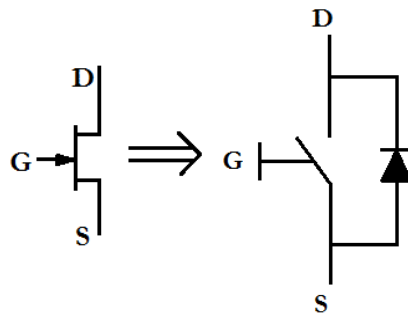
Όπως φαίνεται η ακρίβεια του νέου αυτού μοντέλου είναι αρκετά μεγαλύτερη στους 150°C .

6.12 Ανάστροφη λειτουργία του JFET («αντιπαράλληλη δίοδος»):

Το JFET είναι μονίμως on όταν η τάση V_{GS} είναι 0V, δηλαδή άγει και προς τις δύο κατευθύνσεις. Όταν η τάση V_{GS} γίνεται αρκούντως αρνητική ώστε να περάσει την τάση κατωφλίου και ταυτόχρονα ή τάση V_{DS} είναι θετική τότε οι δίοδοι p-n του

ισοδύναμο μοντέλο είναι πολωμένες ανάστροφα και οι περιοχές απογύμνωσης των διόδων κατακλύζουν το κανάλι με αποτέλεσμα το JFET να είναι off. Αν όμως η τάση V_{DS} αρχίσει να γίνεται αρνητική και η V_{GS} παραμείνει ως έχει (δηλαδή αρνητική και μεγαλύτερη κατ' απόλυτη τιμή από την τάση κατωφλίου) τότε οι περιοχές απογύμνωσης αρχίζουν να υποχωρούν και το κανάλι αρχίζει πάλι την αγωγή αλλά με αρνητικό ρεύμα. Η τάση $V_{DS}(<0)$ για την οποία αρχίζει η ανάστροφη αγωγή εξαρτάται από την τιμή της τάσης V_{GS} και της τάσης κατωφλίου.

Με άλλα λόγια το JFET μπορεί να άγει και ανάστροφα, δηλαδή συμπεριφέρεται ως διακόπτης με αντιπαράλληλη δίοδο (αναφέρεται ως *intrinsic body diode*)-σχήμα 6.30, της οποίας η τάση ορθής πόλωσης είναι συνάρτηση της τάσης V_{GS} αλλά και της θερμοκρασίας λόγω της οποίας μεταβάλλεται η τάση κατωφλίου.



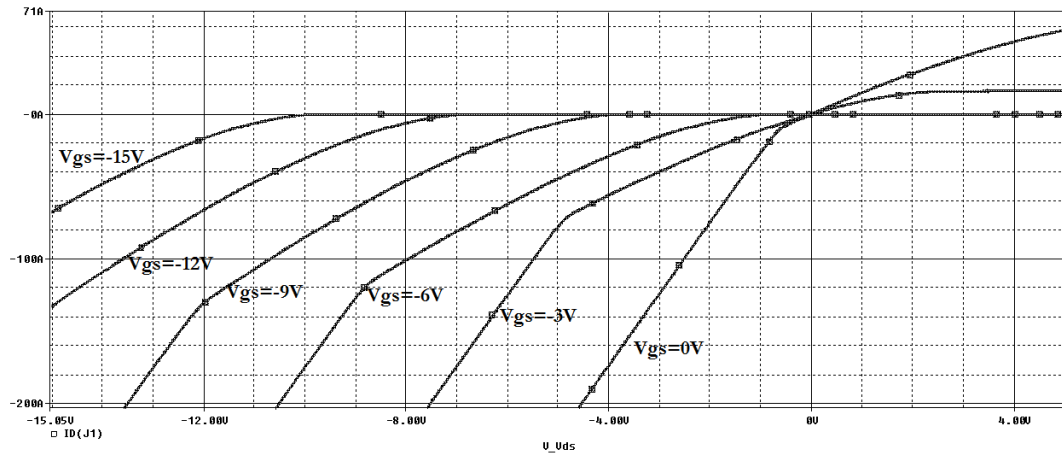
Σχήμα 6.30: Ιδανικό ισοδύναμο κύκλωμα του JFET για χρήση ως διακόπτη σε μετατροπείς ισχύος.

Μέσω προσομοίωσης φαίνεται ότι η τάση V_{DS} για την οποία αρχίζει η ανάποδη αγωγή είναι:

$$V_{DS,src} = \begin{cases} V_{GS} - V_{TO} & \text{για } V_{GS} < V_{TO} \\ 0 & \text{για } V_{GS} \geq V_{TO} \end{cases} \quad (6.3)$$

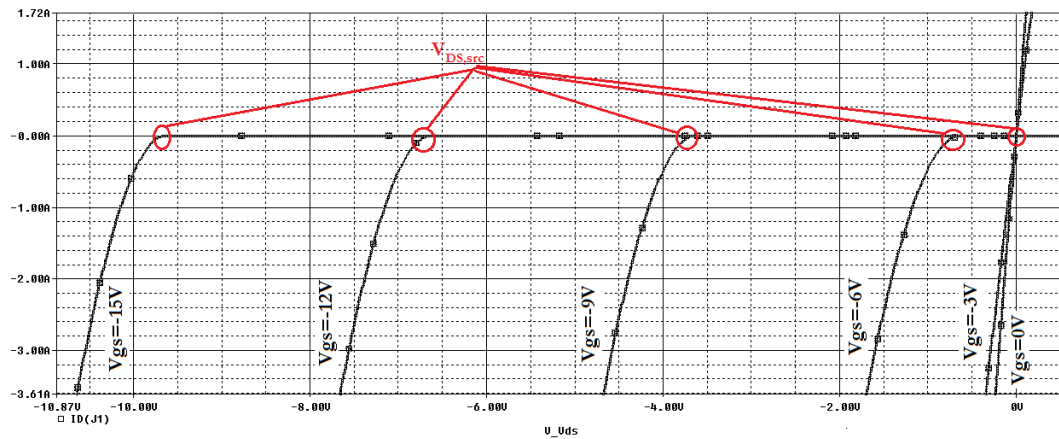
Όπου $V_{TO}(<0)$ η τάση κατωφλίου του JFET και ο δείκτης *src* είναι τα αρχικά της φράσης *start reverse conduction*. Πιο απλά $V_{DS,src}$ είναι η αρνητική τάση έναρξης αγωγής κατά την αρνητική φορά (από την πηγή προς την υποδοχή).

Δηλαδή στην περίπτωση μας, που η τάση κατωφλίου για το SJD120R085 στους 25°C είναι περίπου $V_{TO} \approx -5.4\text{V}$, σε τάσεις V_{GS} από 0 έως -5.4V (που το JFET είναι on) η τάση $V_{DS,src} = 0$ ενώ σε $V_{GS} < -5.4\text{V}$ (που το JFET είναι off) ισχύει ότι $V_{DS,src} = V_{DS} - (-5.4\text{V}) = V_{DS} + 5.4\text{V}$. Καθώς αυξάνεται η θερμοκρασία το V_{TO} γίνεται περισσότερο αρνητικό άρα π.χ. για τους 100°C θα ισχύουν και οι ανάλογες μεταβολές για το $V_{DS,src}$. Ακολουθούν τα αποτελέσματα της παραμετρικής προσομοίωσης για V_{DS} από -15V έως 5V με βήμα 0.01V , V_{GS} από 0V έως -15V με βήμα 3V και δύο διαφορετικές θερμοκρασίες $25, 100^{\circ}\text{C}$ (με το *mySJD120R085*)-σχήματα 6.31, 6.32, 6.33, 6.34. Όλες οι έως τώρα προσομοιώσεις όπως και αυτή πραγματοποιούνται στο κύκλωμα που έχει παρουσιαστεί:



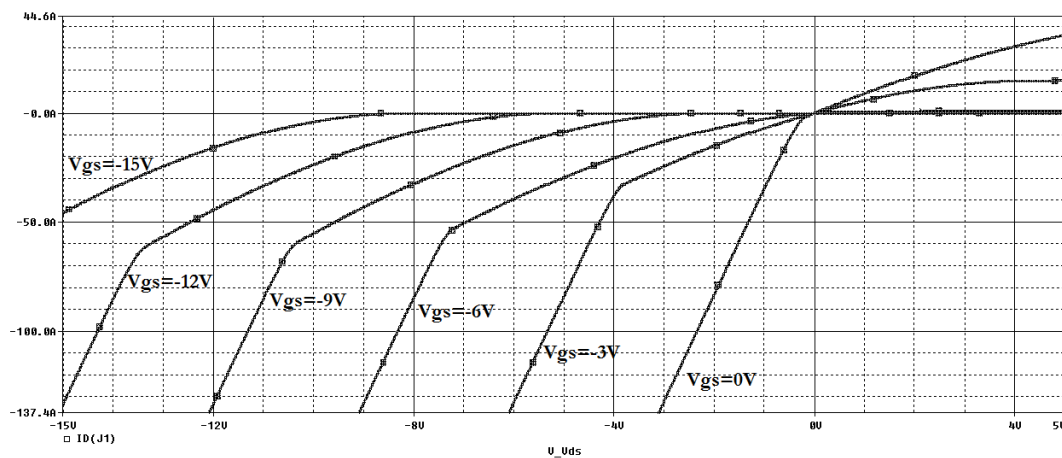
Σχήμα 6.31: I-V χαρακτηριστικές προσομοίωσης. Ευθεία και ανάστροφη λειτουργία JFET για $T=25^{\circ}\text{C}$.

Με μια πιο κοντινή ματιά διακρίνονται και τα σημεία έναρξης ανάστροφης αγωγής:

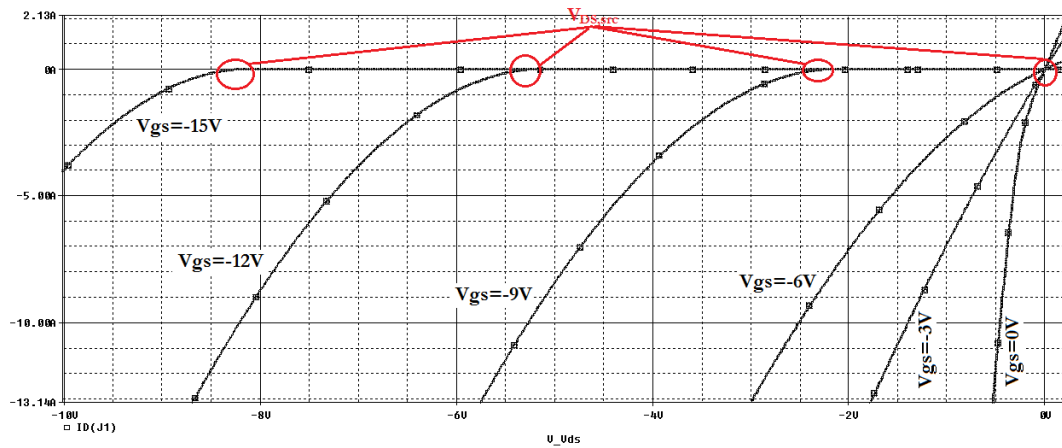


Σχήμα 6.32: I-V χαρακτηριστικές προσομοίωσης. Τάση, V_{DS} έναρξης ανάστροφης αγωγής (25°C).

Ακολουθούν τα αντίστοιχα αποτελέσματα για τη θερμοκρασία των 100°C :

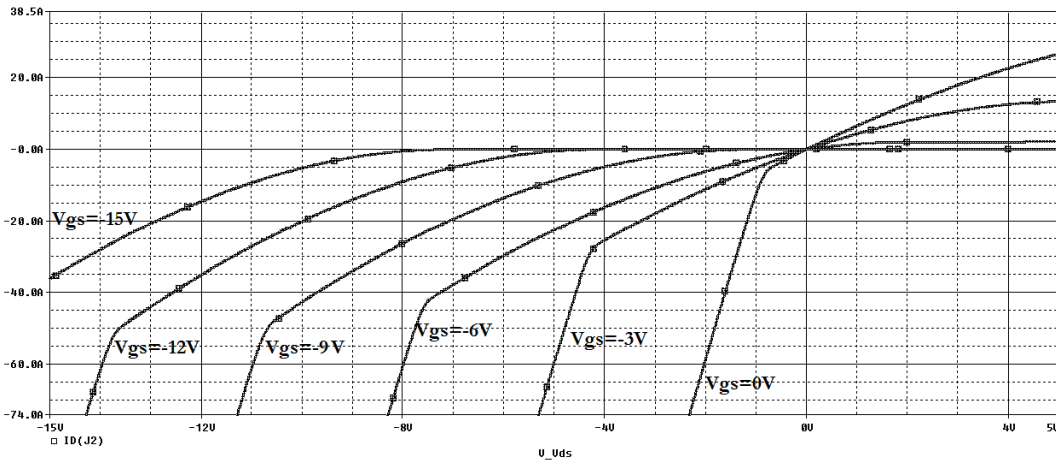


Σχήμα 6.33: I-V χαρακτηριστικές προσομοίωσης. Ευθεία και ανάστροφη λειτουργία JFET για $T=100^{\circ}\text{C}$.

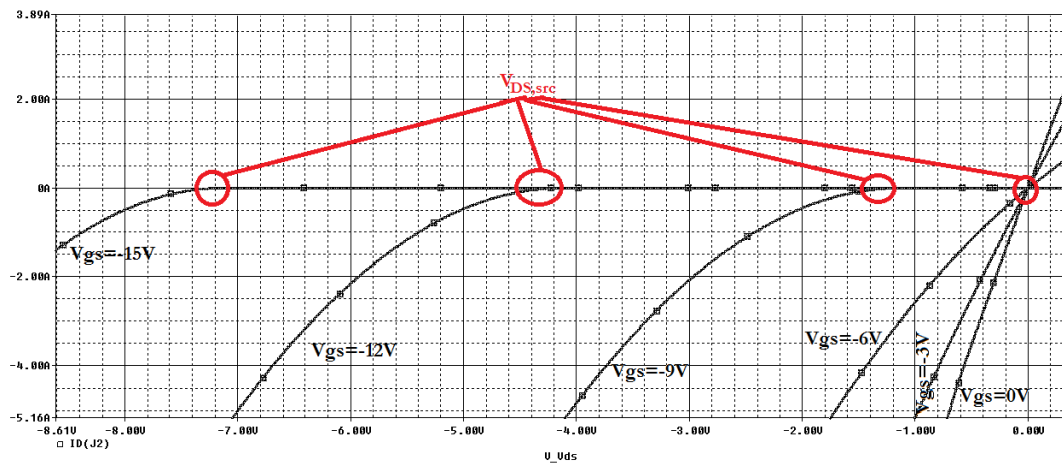


Σχήμα 6.34: I-V χαρακτηριστικές προσομοίωσης. Τάση, V_{DS} έναρξης ανάστροφης αγωγής (100°C).

Η ίδια προσομοίωση πραγματοποιείται και για τη θερμοκρασία των 150°C με το μοντέλο mJSDP120R085ht -σχήματα 6.35 και 6.36:



Σχήμα 6.35: I-V χαρακτηριστικές προσομοίωσης. Ευθεία και ανάστροφη λειτουργία JFET για $T=150^{\circ}\text{C}$.



Σχήμα 6.36: I-V χαρακτηριστικές προσομοίωσης. Τάση, V_{DS} έναρξης ανάστροφης αγωγής (150°C).

Κεφάλαιο 7

Διακοπτική συμπεριφορά ημιαγωγικού διακόπτη, JFET-Διακοπτικές απώλειες JFET-Χαρακτηριστικά SiC-JFET (SJDP120R085), Νοητή αντιπαράλληλη δίοδος-Διακοπτικό μοντέλο

7.1 Εισαγωγή:

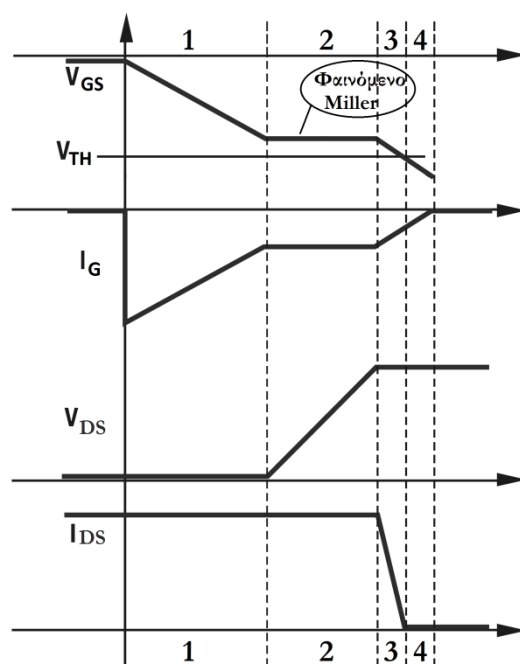
Οι ημιαγωγοί ισχύος, όπως τα JFET από καρβίδιο του πυριτίου, χρησιμοποιούνται ως διακόπτες στην κατασκευή μετατροπέων. Επομένως η διακοπτική τους συμπεριφορά (χρόνοι ανόδου και καθόδου, μορφές κυματομορφών ρεύματος-τάσης) καθώς και οι απώλειες ισχύος πάνω σε αυτούς (διακοπτικές απώλειες και απώλειες αγωγής) χρήζουν ιδιαίτερης σημασίας. Οι απώλειες ισχύος σε έναν ημιαγωγικό διακόπτη ισχύος είναι βασικό κριτήριο της σχεδίασης μετατροπέων αφού αποτελούν την κυριότερη συνιστώσα απωλειών, δηλαδή μείωσης του συντελεστή απόδοσης του μετατροπέα. Στη συνέχεια γίνεται λόγος για όλα τα προαναφερθέντα, έχοντας ως σημείο αναφοράς το JFET από καρβίδιο του πυριτίου. Επίσης επισημαίνονται τα πλεονεκτήματα του JFET ως διακόπτη, τα οποία προκύπτουν από τη δομή του και από τις ιδιότητες του υλικού κατασκευής του.

7.2 Κυματομορφές τάσης-ρεύματος διακοπτικών εφαρμογών:

Στην περιγραφή αυτή αγνοούνται οι παρασιτικές αυτεπαγωγές του JFET για τις οποίες θα γίνει λόγος στη συνέχεια. Παρουσιάζονται αναλυτικά οι θεωρητικές κυματομορφές σβέσης και έναυσης ενός normally-on JFET, που χρησιμοποιείται για οδήγηση επαγωγικού φορτίου. **Επίσης, γίνεται η υπόθεση πως δεν έχει γίνει κάποια ιδιαίτερη σχεδίαση για το κύκλωμα οδήγησης, δηλαδή δεν περιλαμβάνει πυκνωτή στο στάδιο εξόδου του.** Αυτό έχει σημασία όσον αφορά τις κυματομορφές τάσης και ρεύματος πύλης που όπως θα φανεί στη συνέχεια παρουσιάζουν ιδιαιτερότητες.

Διαδικασία σβέσης [7]: Η περιγραφή ξεκινά από τη σβέση του JFET καθώς μιλάμε για normally-on. Η σβέση του JFET μπορεί να διαχωριστεί σε 4 τμήματα όπως φαίνεται στο σχήμα 7.1:

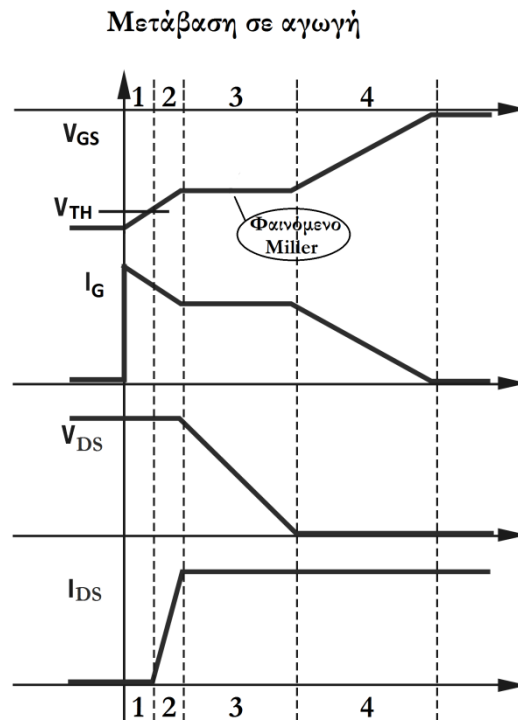
Μετάβαση σε σβέση



Σχήμα 7.1: Ιδανικές θεωρητικές κυματομορφές σβέσης JFET. Τάση πύλης, V_{GS} , ρεύμα πύλης, I_G , τάση υποδοχής-πηγής, V_{DS} και ρεύμα υποδοχής, I_{DS} .

1. Το χρονικό διάστημα 1 είναι ο χρόνος καθυστέρησης σβέσης, που απαιτείται ώστε να φορτιστεί η χωρητικότητα εισόδου του JFET, C_{iss} ως το επίπεδο εμφάνισης του φαινομένου miller. Σε αυτό το διάστημα, το μεγαλύτερο ποσοστό του ρεύματος πύλης, I_G , φορτίζει τις χωρητικότητες C_{GS} και C_{GD} . Η τάση V_{DS} αυξάνεται ελαφρώς, μιας και η τάση κατωφλίου V_{TH} δεν έχει ξεπεραστεί ακόμα. Επίσης το ρεύμα υποδοχής I_{DS} παραμένει αμετάβλητο.
2. Στο χρονικό διάστημα 2, η τάση V_{DS} ανεβαίνει από την τιμή $I_{DS} \cdot R_{ON}$ (όπου R_{ON} η αντίσταση αγωγής) στην τελική τιμή $V_{DS(off)}$. Σε αυτό το διάστημα λαμβάνει χώρα το φαινόμενο miller, το οποίο γίνεται εμφανές καθώς τάση πύλης V_{GS} παραμένει σταθερή για λίγο. Αφού ανεβαίνει η τάση V_{DS} , αυξάνεται η τάση στα άκρα του πυκνωτή C_{GD} , επομένως το ρεύμα πύλης σε αυτό το διάστημα είναι αποκλειστικά το ρεύμα της επιπλέον φόρτισης του πυκνωτή C_{GD} (αφού η V_{GS} είναι σταθερή).
3. Στο 3^ο διάστημα η τάση πύλης V_{GS} συνεχίζει την κάθοδο (από το επίπεδο εμφάνισης του φαινομένου miller όπου είχε σταματήσει για λίγο) μέχρι την τάση κατωφλίου, V_{TH} . Τώρα αφού αυξάνεται προς τα αρνητικά η τάση V_{GS} η κύρια συνιστώσα του ρεύματος πύλης είναι αυτή που φορτίζει περαιτέρω την χωρητικότητα C_{GS} (στα άκρα της οποίας μεταβάλλεται η τάση). Το υπόλοιπο μικρό ποσοστό του ρεύματος πύλης, I_G , φορτίζει και την χωρητικότητα C_{GD} η οποία έχει φορτιστεί σχεδόν πλήρως στο προηγούμενο διάστημα. Η κατερχόμενη τάση V_{GS} αναγκάζει τώρα το ρεύμα I_{DS} να μειωθεί φτάνοντας σχεδόν στο μηδέν, ενώ η τάση V_{DS} παραμένει σταθερή στην τιμή $V_{DS(off)}$.
4. Το 4^ο και τελευταίο διάστημα, υπάρχει ώστε να φορτιστεί εντελώς η χωρητικότητα εισόδου του JFET, C_{iss} και κυρίως η C_{GS} όπως και στο 3^ο διάστημα. I_{DS} και V_{DS} παραμένουν αμετάβλητα.

Διαδικασία έναυσης [7]: Η έναυση του JFET μπορεί επίσης να διαχωριστεί σε 4 τμήματα. Ουσιαστικά είναι η αντίστροφη διαδικασία της σβέσης-σχήμα 7.2:



Σχήμα 7.2: Ιδανικές θεωρητικές κυματομορφές έναυσης JFET. Τάση πύλης, V_{GS} , ρεύμα πύλης, I_G , τάση υποδοχής-πηγής, V_{DS} και ρεύμα υποδοχής, I_{DS} .

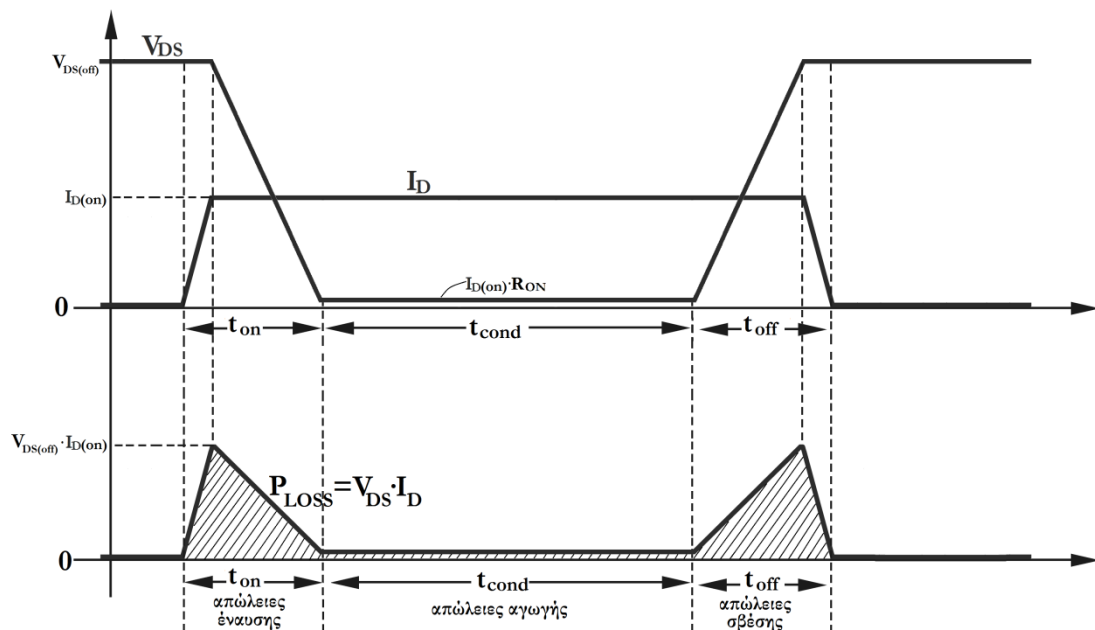
1. Στο χρονικό διάστημα 1, η τάση πύλης ανεβαίνει από την αρνητικότερη τιμή της (στην περίπτωσή μας $\approx -15V$) ως την τάση κατωφλίου V_{TH} . Σε αυτό το διάστημα το μεγαλύτερο ποσοστό ρεύματος πύλης είναι το ρεύμα εκφόρτισης της χωρητικότητας C_{GS} . Το υπόλοιπο μικρό ποσοστό ρεύματος εκφορτίζει την χωρητικότητα C_{GD} ελάχιστα, αφού η διαφορική τάση στα άκρα της παραμένει μεγάλη (λόγω του ότι η τάση υποδοχής-πηγής είναι ακόμα στην τιμή $V_{DS(off)}$). I_{DS} και V_{DS} παραμένουν αμετάβλητα, γι' αυτό και το διάστημα αυτό αποκαλείται χρόνος καθυστέρησης έναυσης.
2. Αφού η τάση πύλης έχει τιμή V_{TH} , το JFET είναι σε θέση να άγει. Σε αυτό το διάστημα η τάση V_{GS} ανέρχεται από την τιμή V_{TH} στην τάση έναρξης εμφάνισης του φαινομένου miller. Το ρεύμα πύλης, όπως και στο πρώτο διάστημα της σβέσης, αποτελείται από τα ρεύματα εκφόρτισης της χωρητικότητας εισόδου C_{iss} , και κυρίως της χωρητικότητας C_{GD} . Το ρεύμα υποδοχής I_{DS} αρχίζει να ανέρχεται ενώ η τάση V_{DS} παραμένει στην τιμή $V_{DS(off)}$.
3. Τώρα η τάση πύλης βρίσκεται σε επίπεδο που επιτρέπει σε ολόκληρο το ρεύμα φορτίου να περάσει από το κανάλι του JFET, γεγονός που επιτρέπει στην τάση V_{DS} να κατέλθει. Η τάση V_{GS} παραμένει σταθερή σε αυτό το διάστημα (3^ο), ενώ η V_{DS} μειώνεται, επομένως το ρεύμα πύλης, I_G που παρέχεται από το κύκλωμα οδήγησης, είναι αποκλειστικά για την εκφόρτιση της χωρητικότητας C_{GD} , διευκολύνοντας την απότομη πτώση της τάσης V_{DS} . Το ρεύμα I_{DS} (ρεύμα φορτίου) έχει λάβει την μέγιστή τιμή του και παραμένει σταθερό σε αυτή κατά το 3^ο διάστημα.
4. Το τελευταίο βήμα είναι το πλήρες άνοιγμα του καναλιού (περαιτέρω μείωση της αντίστασης καναλιού) του JFET, που επιτυγχάνεται με την επιπλέον

αύξηση της τάσης πύλης. Η τελική τιμή της τάσης πύλης καθορίζει την αντίσταση αγωγής, R_{ON} . Το ρεύμα πύλης σε αυτό το διάστημα εκφορτίζει πλήρως τις χωρητικότητες C_{GS} και C_{GD} . Έτσι, η τάση V_{DS} μειώνεται ελαφρώς, σε σχέση με το τέλος του προηγούμενου διαστήματος, μέχρι να φτάσει την τιμή $I_{DS} \cdot R_{ON}$. Το ρεύμα I_{DS} παραμένει αμετάβλητο.

Η χρονική διάρκεια καθενός εκ των διαστημάτων που παρουσιάστηκαν για την έναυση και τη σβέση, εξαρτάται από τις παρασιτικές χωρητικότητες του JFET, τις απαιτούμενες μεταβολές στις τάσεις αλλά και το διαθέσιμο ρεύμα πύλης, I_G , που παρέχεται από το κύκλωμα οδήγησης. **Αν, αντίθετα με την αρχική υπόθεση, υπήρχε κάποιος πυκνωτής στο στάδιο εξόδου του κυκλώματος οδήγησης, που θα μπορούσε να αποθηκεύει και να διαθέτει φορτίο όταν αυτό απαιτείται, δεν θα ήταν εμφανής η επίδραση του φαινομένου miller.**

7.3 Απώλειες ισχύος σε διακοπτικές εφαρμογές:

Πάνω στον ημιαγωγό υπάρχουν απώλειες ενέργειας κατά τις μεταβάσεις αλλά και κατά τη διάρκεια της αγωγής. Αυτό μπορεί να γίνει σαφές με την βοήθεια του σχήματος 7.3, στο οποίο φαίνονται οι προσεγγιστικές κυματομορφές τάσης και ρεύματος ενός JFET σε παραλληλισμό με την κατανάλωση ισχύος (απώλειες) πάνω σε αυτό.



Σχήμα 7.3: Ιδανικές θεωρητικές κυματομορφές τάσης υποδοχής-πηγής, V_{DS} , ρεύματος υποδοχής, I_D και ισχύος απωλειών, P_{LOSS} .

Ορίζονται τα σχετικά μεγέθη [2]:

- Ενέργεια έναυσης: $E_{on} = \int_{t_{on}} P_{LOSS} dt = \frac{1}{2} \cdot V_{DS(off)} \cdot I_{D(on)} \cdot t_{on} \quad (W \cdot s) \quad (7.1)$

- Ενέργεια σβέσης: $E_{off} = \int_{t_{off}} P_{LOSS} dt = \frac{1}{2} \cdot V_{DS(off)} \cdot I_{D(on)} \cdot t_{off} \quad (W \cdot s) \quad (7.2)$

- Ενέργεια αγωγής: $E_{cond} = V_{DS(on)} \cdot I_{D(on)} \cdot t_{cond} = I_{D(on)}^2 \cdot R_{ON} \cdot t_{cond} \quad (W \cdot s) \quad (7.3)$

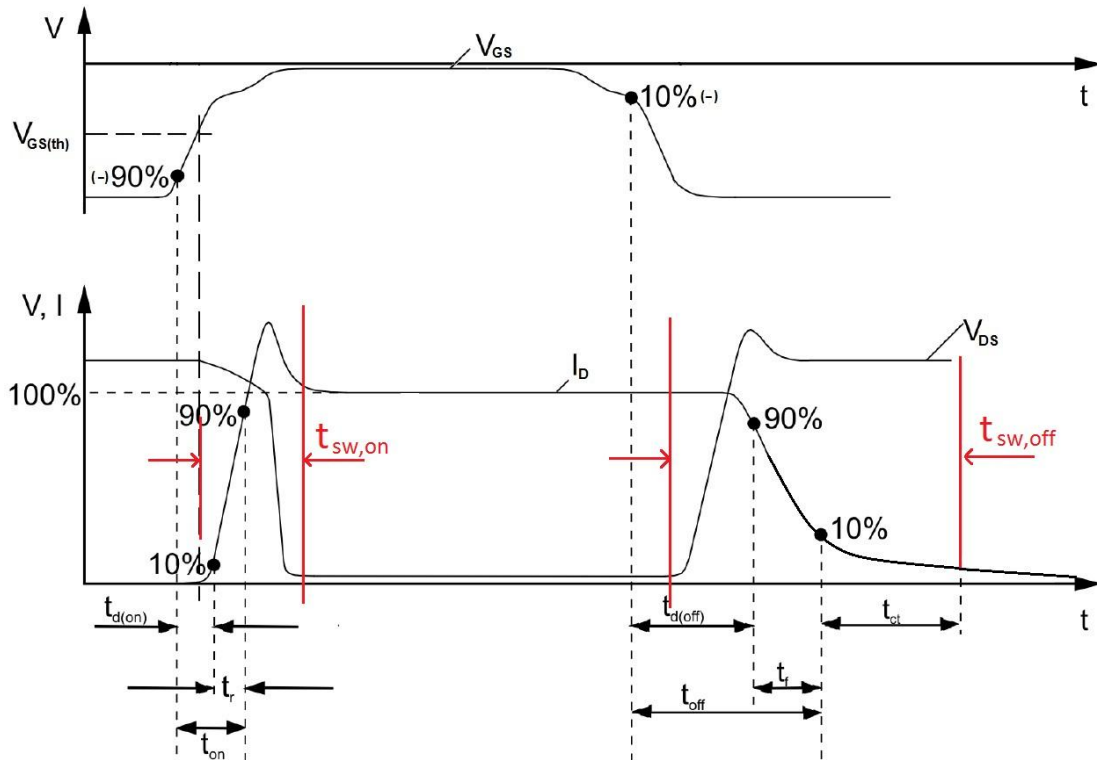
- Ενέργεια διαρροών: $E_{off-state} = 0 \text{ (W} \cdot \text{s)}$ (αμελητέα) (7.4)

- Ισχύς διακοπτικών απωλειών: $P_{sw} = (E_{on} + E_{off}) \cdot f_{sw} \text{ (W)}$ (7.5)

- Ισχύς απωλειών αγωγής: $P_{cond} = E_{cond} \cdot f_{sw} \text{ (W)}$ (7.6)

Όπου f_{sw} η διακοπτική συχνότητα.

Επειδή οι κυματομορφές που παρουσιάστηκαν είναι ιδανικές, δίνονται κάποιες επιπλέον στο σχήμα 7.4, οι οποίες είναι πιο κοντά στην πραγματικότητα:



Σχήμα 7.4: Μη ιδανικές θεωρητικές διακοπτικές κυματομορφές τάσης-ρεύματος του JFET [12].
 Πάνω: Τάση πύλης, V_{GS} . Κάτω: Τάση υποδοχής-πηγής, V_{DS} και ρεύμα υποδοχής, I_D .

Η πάνω κυματομορφή είναι το σήμα της πύλης V_{GS} που οδηγεί το JFET ενώ οι κάτω κυματομορφές περιγράφουν την τάση V_{DS} και το ρεύμα I_D του JFET. Οι παράμετροι του σχήματος 7.4 ορίζονται ως εξής:

- $t_{d(on)}$: turn on delay time ή χρόνος καθυστέρησης έναυσης
- t_r : rise time ή χρόνος ανόδου
- t_{on} : $t_{d(on)} + t_r$, turn on time ή χρόνος έναυσης
- $t_{d(off)}$: turn off delay time ή χρόνος καθυστέρησης σβέσης
- t_f : fall time ή χρόνος καθόδου
- t_{off} : $t_{d(off)} + t_f$, turn off time ή χρόνος σβέσης

Αν θέλουμε να υπολογίσουμε με ακρίβεια τις απώλειες, και όχι προσεγγιστικά όπως παρουσιάστηκε, αυτό γίνεται από τις μετρούμενες κυματομορφές με βάση τις σχέσεις:

Απώλειες ισχύος αγωγής: $P_{con} = u(t) \cdot i(t)$ (7.7)

$$\text{Ενέργεια έναυσης, σβέσης: } E_{on}, E_{off} = \int_{t_{sw,on}}^{t_{sw,off}} u(t) \cdot i(t) dt \quad (7.8)$$

Όπου $t_{sw,on}=0$ χρόνος από την έναρξη ανόδου του ρεύματος I_D , ως το τέλος της καθόδου της τάσης V_{DS} , κατά την έναυση του τρανζίστορ και $t_{sw,off}=0$ χρόνος από την έναρξη της ανόδου της τάσης V_{DS} , ως το τέλος της καθόδου του ρεύματος I_D , κατά τη σβέση του τρανζίστορ. Οι συγκεκριμένοι χρόνοι διακρίνονται και στο σχήμα 7.4.

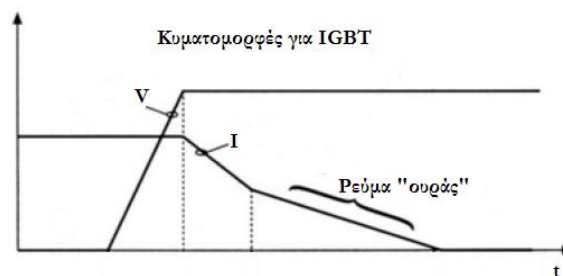
Όλα αυτά ισχύουν για σήματα συνεχούς χρόνου, όμως στην πράξη χειριζόμαστε μόνο σήματα διακριτού χρόνου στους υπολογισμούς. Τα σήματα των μετρήσεων που λαμβάνονται από τις πειραματικές διατάξεις και εισάγονται στον υπολογιστή, όπως και οι κυματομορφές των προσομοιώσεων είναι σήματα διακριτού χρόνου. Επομένως είναι χρήσιμο να αναφέρουμε ότι η ολοκλήρωση στα συστήματα διακριτού χρόνου, μεταφράζεται ως άθροισμα όλων των τιμών της δειγματοληψίας και πολλαπλασιασμού αυτών με την περίοδο δειγματοληψίας.

7.4 Χαρακτηριστικά του JFET καρβιδίου πυριτίου (SJDP120R085) [31][32]:

Το JFET από καρβίδιο του πυριτίου είναι ένα μονοπολικό τρανζίστορ μεγάλου ενεργειακού διακένου, βελτιστοποιημένο για χρήση σε εφαρμογές υψηλής τάσης, ισχύος και συχνότητας. Λόγω των σημαντικών ιδιοτήτων του καρβιδίου του πυριτίου, οι οποίες έχουν αναφερθεί αναλυτικά στο κεφάλαιο της εισαγωγής, το JFET παρουσιάζει πολύ καλή συμπεριφορά στις εφαρμογές των ηλεκτρονικών ισχύος. Τα JFET από καρβίδιο του πυριτίου τείνουν να αντικαταστήσουν τα MOSFETs και τα IGBTs που έως τώρα είναι η κύρια επιλογή για την κατασκευή μετατροπέων.

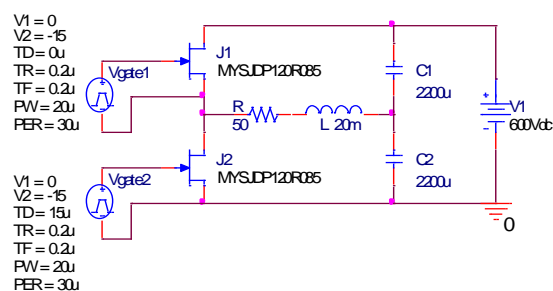
Απ' την άλλη, το JFET στο οποίο αναφέρεται η παρούσα εργασία SJDP120R085 είναι normally-on, κάτι που αποτελεί και το κύριο μειονέκτημά του. Δηλαδή για να παραμείνει off το JFET απαιτείται αδιάκοπη παροχή αρνητικής τάσης -15V. Αυτό το γεγονός υπαγορεύει την αναγκαιότητα ύπαρξης κυκλωμάτων προστασίας τα οποία σε περίπτωση απώλειας της τάσης ελέγχου των ημιαγωγικών διακοπών, καθιστούν σε off-state όλα τα JFETs του εκάστοτε μετατροπέα. Επίσης τα κυκλώματα αυτά οφείλουν να απομονώνουν το μετατροπέα από την υψηλή τάση στις πλευρές ισχύος. Τα κύρια πλεονεκτήματα του JFET από SiC είναι:

- **Πολύ χαμηλή τάση αγωγής:** Λόγω της δομής του JFET η τάση αγωγής (V_{DS}) είναι πολύ μικρή με αποτέλεσμα να υπάρχουν μικρές απώλειες αγωγής άρα και υψηλότερη απόδοση των μετατροπέων που το χρησιμοποιούν.
- **Μη ύπαρξη ρεύματος «ουράς»:** Δεν υπάρχει ρεύμα «ουράς» (tail current) κατά τη σβέση του τρανζίστορ, όπως συμβαίνει με τα IGBTs-σχήμα 7.5, με αποτέλεσμα να μειώνονται οι διακοπτικές απώλειες, παρέχοντας έτσι τη δυνατότητα για υψηλότερες πρακτικά διακοπτικές συχνότητες.

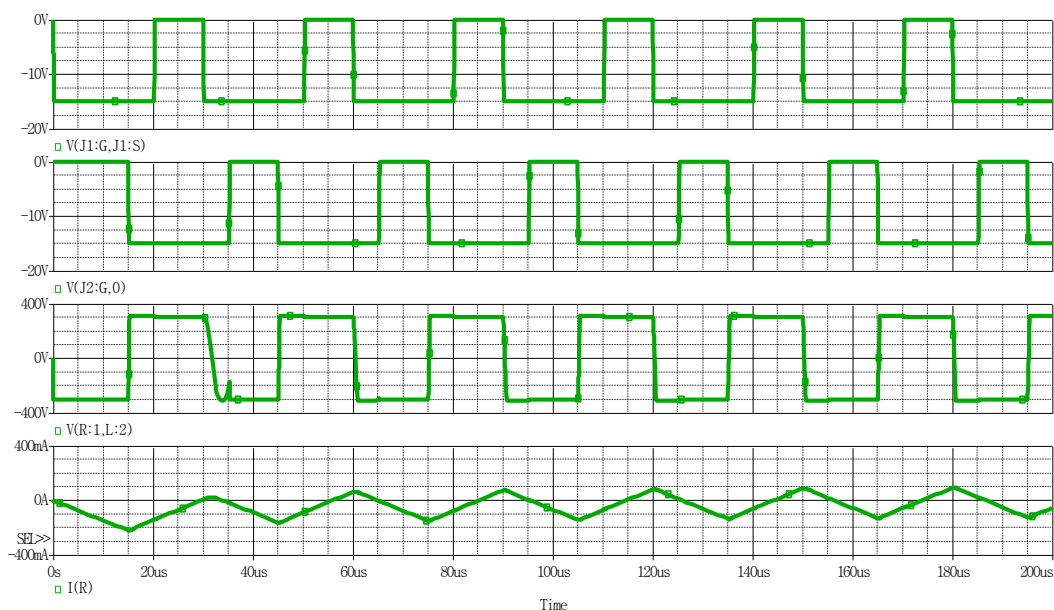


Σχήμα 7.5: Σβέση του IGBT.

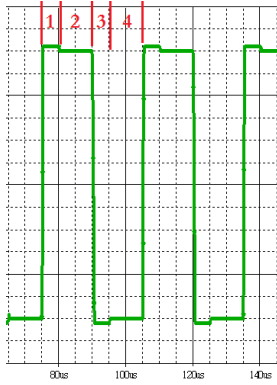
- **Χαμηλή αντίσταση αγωγής:** Χάρης στο υλικό κατασκευής (SiC) η αντίσταση αγωγής του καναλιού είναι αρκετά μικρή. Αυτό σχετίζεται και με το γεγονός ότι η τάση αγωγής είναι χαμηλή, που υπαγορεύει χαμηλές απώλειες αγωγής και μεγαλύτερο συντελεστή απόδοσης.
- **Χαμηλές σχετικά ενδογενείς παρασιτικές χωρητικότητες:** Οι μικρές σχετικά χωρητικότητες που παρουσιάζει η δομή του JFET, έχουν μειωμένες απαιτήσεις σε φορτίο πύλης (δηλαδή το φορτίο που απαιτείται για μετάβαση του τρανζίστορ σε αγωγή και αποκοπή όπως θα εξηγηθεί στη συνέχεια). Αυτό συνεπάγεται ικανότητα χρήσης σε εφαρμογές υψίσυχνων διακοπτικών απαιτήσεων.
- **Ανάστροφη αγωγή (νοητή αντιπαράλληλη δίοδος):** Όπως έχει εξηγηθεί στο προηγούμενο κεφάλαιο, το normally-on JFET λόγω φυσικής δομής μπορεί να άγει ανάποδα όταν είναι off. Εμπεριέχει δηλαδή μία νοητή αντιπαράλληλη δίοδο στην οποία έχει γίνει ήδη αναφορά. Η ύπαρξη της νοητής αυτής διόδου μπορεί να γίνει φανερή από τις DC χαρακτηριστικές (για αρνητική τάση DS-προηγούμενο κεφάλαιο) αλλά και από τις κυματομορφές της ημιγέφυρας που οδηγεί επαγωγικό φορτίο. Ακολουθεί προσομοίωση με παράδειγμα ημιγέφυρας που οδηγεί επαγωγικό φορτίο-σχήματα 7.6 και 7.7:



Σχήμα 7.6: Ημιγέφυρα από JFETs που οδηγεί ωμικό-επαγωγικό φορτίο.



Σχήμα 7.7: Κυματομορφές προσομοίωσης. Από πάνω προς τα κάτω: Παλμοί οδήγησης J1- V_{GS1} , Παλμοί οδήγησης J2- V_{GS2} , Τάση φορτίου- V_{RL} και ρεύμα φορτίου- I_{RL} (Με φορτίο R-L).



← Μεγέθυνση τμήματος της τάσης φορτίου:

Τμήμα 1: Αγωγή μέσω της νοητής αντιπαράλληλης διόδου του J1

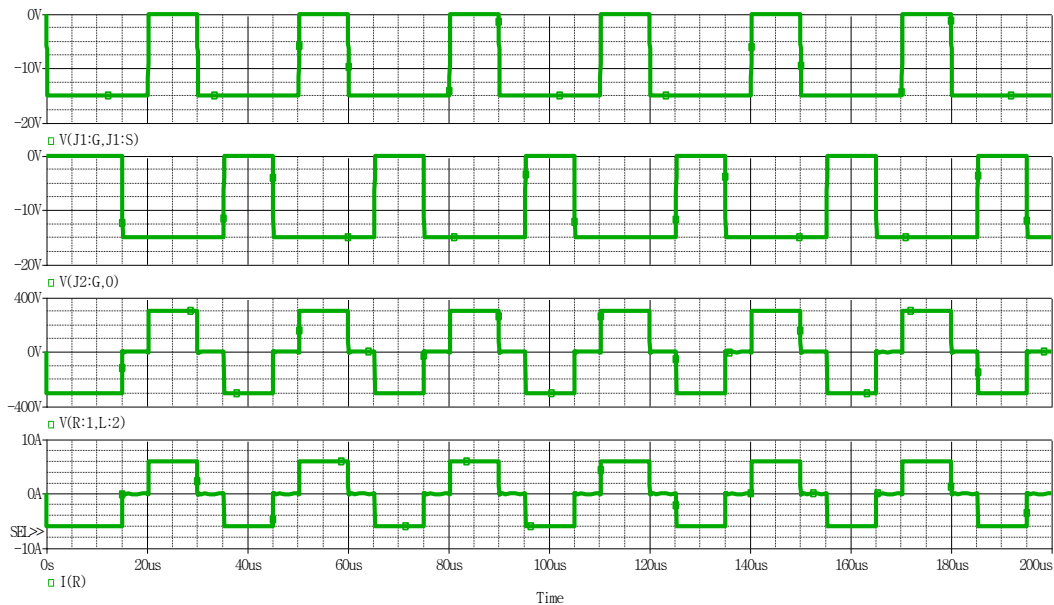
Τμήμα 2: Αγωγή μέσω του J1

Τμήμα 3: Αγωγή μέσω της νοητής αντιπαράλληλης διόδου του J2

Τμήμα 4: Αγωγή μέσω του J2

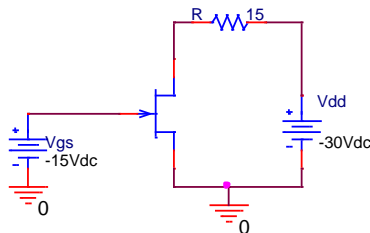
Στα διαστήματα 1 κ' 3 στην τάση φορτίου προστίθεται η πτώση τάσης των διόδων.

Όπως φαίνεται από την προσομοίωση, το φορτίο βρίσκεται υπό τάση ακόμα και στα διαστήματα που οι παλμοί οδήγησης των δύο JFET είναι στα $-15V$, λόγω της εκφόρτισης του πηνίου. Στα διαστήματα αυτά η αγωγή γίνεται μέσω των νοητών αντιπαράλληλων διόδων των JFET. Η ίδια προσομοίωση χωρίς πηνίο στο φορτίο, μας δίνει και διαστήματα μηδενικής τάσης και ρεύματος φορτίου. Αυτό συμβαίνει λόγω του ότι δεν υπάρχει πηνίο με αποθηκευμένη ενέργεια που να εκφορτίζει το ρεύμα του μέσω των νοητών διόδων στα διαστήματα που τα JFET είναι off. Ακολουθούν τα αποτελέσματα προσομοίωσης για καθαρά ωμικό φορτίο-σχήμα 7.8:



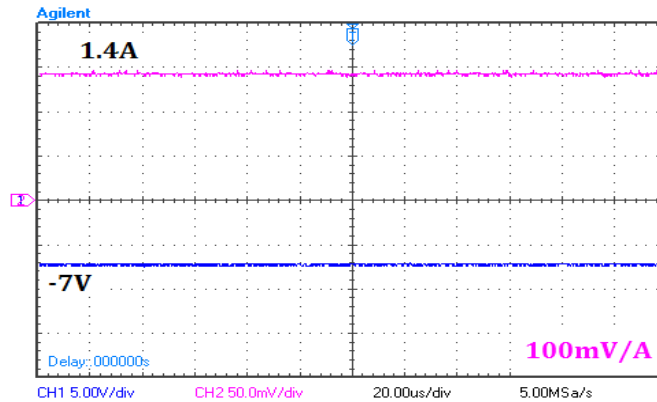
Σχήμα 7.8: Κυματομορφές προσομοίωσης. Από πάνω προς τα κάτω: Παλμοί οδήγησης J1- V_{GS1} , Παλμοί οδήγησης J2- V_{GS2} , Τάση φορτίου- V_R και ρεύμα φορτίου- I_R (**Με φορτίο R**).

Προς επαλήθευση των όσων έχουν αναφερθεί για την νοητή αντιπαράλληλη διάοδο ακολουθεί η μέτρηση ρεύματος και τάσης του JFET που έλαβε χώρα στο κύκλωμα του σχήματος 7.9.



Σχήμα 7.9: Πειραματικό κύκλωμα για διαπίστωση ύπαρξης της νοητής αντιπαράλληλης διόδου.

Με τάση $V_{DD}=-30V$, φορτίο $R=15\Omega$ και τάση $V_{GS}=-15V$, που σημαίνει ότι το JFET είναι σε αποκοπή, η τάση και το ρεύμα του φαίνονται στο σχήμα 7.10:



Σχήμα 7.10: Πειραματικές κυματομορφές τάσης υποδοχής-πηγής, V_{DS} και ανάστροφου ρεύματος, I_{SD} .

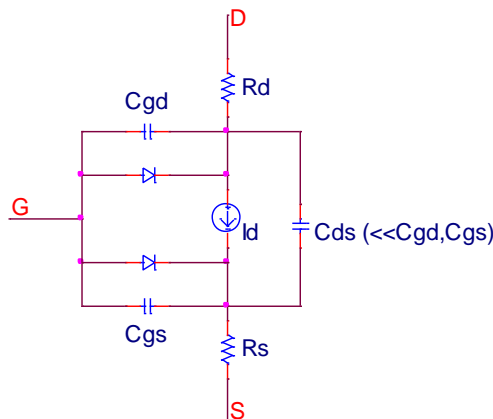
Υπάρχει δηλαδή ανάποδη αγωγή ενώ το JFET (SJDP120R085) είναι σε αποκοπή μέσω της νοητής αντιπαράλληλης διόδου.

- **Θετικός θερμοκρασιακός συντελεστής:** Αύξηση της αντίστασης αγωγής και μείωση του ρεύματος με την αύξηση της θερμοκρασίας. Αυτή η ιδιότητα επιτρέπει τον παραλληλισμό χωρίς το φόβο της ανισοκατανομής ρεύματος ή της θερμικής φυγής.
- **Μικρή τάση κατωφλίου (σε μέτρο):** Το normally-on JFET που μας απασχολεί στην παρούσα διπλωματική έχει τάση κατωφλίου $-5V$. Αυτό συνεπάγεται γρηγορότερες μεταβάσεις από αγωγή σε σβέση και το αντίστροφο με αποτέλεσμα να μειώνονται οι διακοπτικές απώλειες.

7.5.1 Παρασιτικά στοιχεία του JFET:

Όταν το τρανζίστορ λειτουργεί ως διακόπτης, ουσιαστικά επιθυμούμε να μεταβάλλουμε την αντίσταση του μεταξύ της υψηλότερης και της χαμηλότερης τιμής της, στο μικρότερο δυνατό χρονικό διάστημα. Το ίδιο συμβαίνει με την τάση στα άκρα του, η οποία μεταβάλλεται κατά εκατοντάδες volts σε χρόνους της τάξης των μs , καθώς και με το ρεύμα που ρέει μέσω του καναλιού. Κατά τις διακοπτικές μεταβάσεις τα παρασιτικά στοιχεία του JFET παίζουν καθοριστικό ρόλο.

Το μοντέλο του JFET όπως έχει ήδη περιγραφεί περιλαμβάνει τις **αντιστάσεις R_D και R_S** και τις μεταβλητές (εξαρτώμενες από τάση) **χωρητικότητες C_{GS}, C_{GD}** ενώ αμελείται η C_{DS} καθώς είναι πολύ μικρής τιμής σε σχέση με τις άλλες-σχήμα 7.11.



Σχήμα 7.11: Απλοποιημένο ισοδύναμο κύκλωμα JFET.

Χωρητικότητες ενώσεων C_{GD} και C_{GS} : Η διακοπτική συμπεριφορά του JFET επηρεάζεται κατά κύριο λόγο από το πόσο γρήγορα μπορεί να μεταβληθεί η τάση στα άκρα αυτών των χωρητικοτήτων, δηλαδή από το πόσο γρήγορα μπορούν να φορτίζονται και να εκφορτίζονται. Στις εφαρμογές που απαιτούνται γρήγορες διακοπτικές μεταβάσεις, οι πιο σημαντικές παράμετροι είναι οι C_{GS} και C_{GD} οι οποίες μαζί αποτελούν την χωρητικότητα εισόδου C_{iss} . Όπως έχει ήδη αναφερθεί στο προηγούμενο κεφάλαιο:

- $C_{iss}=C_{GS}+C_{GD}$, χωρητικότητα εισόδου
- $C_{oss}=C_{DS}+C_{GD}$, χωρητικότητα εξόδου
- $C_{rss}=C_{GD}$, χωρητικότητα ανάστροφης μεταφοράς (reverse transfer)

Η κυριότερη επιπλοκή προκαλείται από την C_{GD} στις διακοπτικές εφαρμογές γιατί η συγκεκριμένη χωρητικότητα είναι στο βρόχο ανάδρασης της εξόδου με την είσοδο της συσκευής. Επομένως η ενεργή τιμή της κατά τις διακοπτικές μεταβάσεις αυξομειώνεται λόγω της εξάρτησης από την τάση υποδοχής-πηγής (V_{DS}) του JFET η οποία αλλάζει κατά εκατοντάδες volts σε μsec . Αυτό το φαινόμενο καλείται φαινόμενο Miller και επηρεάζει με τον τρόπο που φάνηκε προηγουμένως στην περιγραφή των διακοπτικών κυματομορφών. Η διάρκεια του φαινομένου miller άρα και οι μεταβατικοί χρόνοι (χρόνος μετάβασης σε αγωγή ή σβέση), εξαρτώνται άμεσα από τις παρασιτικές χωρητικότητες του JFET. Αυξανόμενοι οι μεταβατικοί χρόνοι, αυξάνουν και τις διακοπτικές απώλειες.

Αντίσταση αγωγής R_{ON} : Η αντίσταση αγωγής R_{ON} του JFET σχετίζεται με τις απώλειες αγωγής του τρανζίστορ. Αποτελείται κατά κύριο λόγο από τις R_D, R_S και R_{CH} (αντίσταση καναλιού κατά την αγωγή, η οποία είναι μεταβλητή), καθώς επίσης και από οποιαδήποτε άλλη ανεπιθύμητη ωμική αντίσταση προκύπτει στην πράξη όπως αναφέρθηκε στο προηγούμενο κεφάλαιο προσδιορισμού του μοντέλου. Στο μοντέλο του SPICE δεν προβλέπεται η R_{CH} όμως δεν υπάρχει πρόβλημα αφού η R_{ON} υπολογίζεται με βάση τις I-V χαρακτηριστικές από τον τύπο $R_{ON}=V_{DS(on)}/I_{D(on)}$ και όπως φάνηκε από τις προσομοιώσεις το μοντέλο είναι αρκετά ακριβές. Επομένως η R_{ON} προσεγγίζεται με ακρίβεια επίσης.

Πέραν όμως των προαναφερθέντων παρασιτικών μεγεθών, σε ένα JFET υπάρχουν κι άλλα παρασιτικά στοιχεία, που παρουσιάζονται στη συνέχεια και τα οποία επηρεάζουν αισθητά την διακοπτική συμπεριφορά του και τις κυματομορφές ρεύματος και τάσης σε αυτό, δηλαδή τις απώλειες (διακοπτικές κυρίως). Αυτό συνεπάγεται ότι το DC μοντέλο, «mySJD120R085», που εξήχθη στο προηγούμενο κεφάλαιο δεν αρκεί για ακριβείς διακοπτικές προσομοιώσεις.

Το διακοπτικό μοντέλο περιέχει το DC μοντέλο «mySJD120R085» και όλα τα επιπλέον παρασιτικά στοιχεία. Από όσα έχουν αναφερθεί ως τώρα, επιπλέον παρασιτικό στοιχείο είναι η C_{DS} που δεν προβλέπεται από το SPICE. Ακολουθεί η παρουσίαση κάποιων ακόμα παρασιτικών στοιχείων:

Ωμική αντίσταση πύλης $R_{G,intrinsic}$ και επαγωγική αντίσταση πύλης L_G [7]: Σημαντικό στοιχείο αποτελεί η **ενδογενής παρασιτική ωμική αντίσταση πύλης $R_{G,intrinsic}$** . Αυτή η παρασιτική αντίσταση σχετίζεται με τη διάδοση του σήματος οδήγησης από τον ακροδέκτη πύλης στο εσωτερικό του JFET. Παίζει σημαντικό ρόλο σε εφαρμογές υψηλών συχνοτήτων γιατί παρεμβάλλεται του κυκλώματος οδήγησης

και της χωρητικότητας εισόδου του τρανζίστορ, άρα επηρεάζει τους διακοπτικούς χρόνους.

Επίσης, λόγω του πακεταρίσματος αλλά και του αγωγού που συνδέει την πύλη με το κύκλωμα οδήγησης, παρουσιάζεται μία επαγωγική αντίσταση L_G . Η τιμή της L_G μειώνεται καθώς μειώνεται και η απόσταση μεταξύ του κυκλώματος οδήγησης και του ακροδέκτη της πύλης. Μειώνοντας την L_G μπορεί να αυξηθεί η διακοπτική συχνότητα, αφού μειώνεται και ο χρόνος ανόδου του ρεύματος οδήγησης.

Για λόγους πληρότητας πρέπει να αναφερθεί ότι εκτός από τα παρασιτικά στοιχεία της συσκευής, την διακοπτική συμπεριφορά καθορίζει σε μεγάλο βαθμό η **σύνθετη αντίσταση εξόδου** του κυκλώματος οδήγησης. Η σχεδίαση κυκλωμάτων οδήγησης διέπεται από ορισμένους κανονισμούς, οι οποίοι δεν αποτελούν αντικείμενο της παρούσας διπλωματικής εργασίας. Τα πειραματικά που παρουσιάζονται στο επόμενο κεφάλαιο, πραγματοποιήθηκαν με κύκλωμα οδήγησης που σχεδιάστηκε στα πλαίσια άλλης εργασίας.

Παρασιτικές αυτεπαγωγές υποδοχής, L_D [7] και πηγής, L_S [7] και η $L_{D,external}$: Οι παρασιτικές αυτεπαγωγές θέτουν σημαντικούς περιορισμούς στη διακοπτική απόδοση του ημιαγωγικού διακόπτη. Παρουσιάζονται κυρίως λόγω του πακεταρίσματος του τρανζίστορ και εννοείται πως επηρεάζουν άμεσα τις διακοπτικές απώλειες του ημιαγωγού.

Ισχυρή επίδραση στην διακοπτική συμπεριφορά προκαλείται από την L_S . Κατά τις διακοπτικές μεταβάσεις το ρεύμα πύλης, I_G , αυξάνεται απότομα. Αυτό το ρεύμα πρέπει να περάσει μέσα από την αυτεπαγωγή της πηγής (L_S), επομένως καθυστερεί. Συνεπώς και ο χρόνος που απαιτείται ώστε να φορτιστεί/εκφορτιστεί η χωρητικότητα εισόδου του JFET (C_{iss}) αυξάνεται.

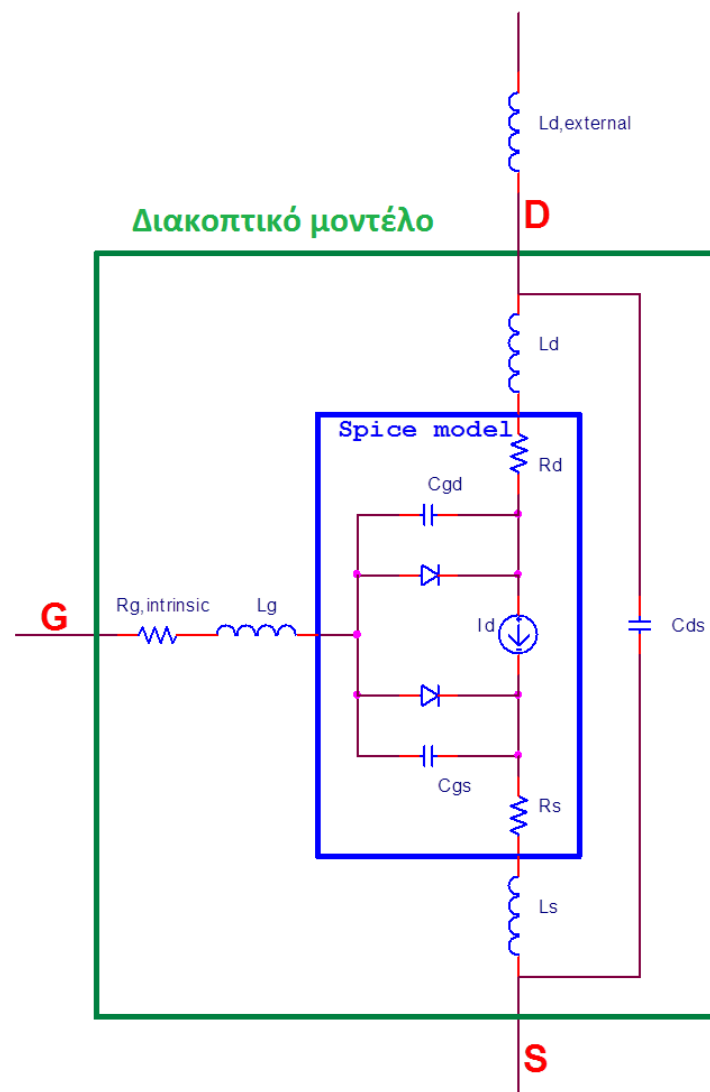
Επιπλέον η χωρητικότητα εισόδου του JFET μαζί με τις παρασιτικές αυτεπαγωγές L_S και L_G , αποτελούν ένα κύκλωμα συντονισμού το οποίο είναι ο κυριότερος λόγος που προκαλεί τις ταλαντώσεις στα κυκλώματα οδήγησης. Αυτές οι ταλαντώσεις μπορούν να περιορισθούν από την ωμική αντίσταση πύλης, που αποτελείται από την εσωτερική παρασιτική αντίσταση πύλης $R_{G,intrinsic}$ και την εξωτερική αντίσταση πύλης του κυκλώματος οδήγησης $R_{G,ext}$. Κατά τη σχεδίαση του κυκλώματος οδήγησης αυτή η αντίσταση ($R_{G,ext}$) επιλέγεται σύμφωνα με κάποιους κανονισμούς. Μικρές τιμές έχουν ως αποτέλεσμα υπερτάσεις στην πύλη αλλά γρηγορότερους χρόνους έναυσης και σβέσης. Μεγαλύτερες τιμές μειώνουν τις ταλαντώσεις αλλά παρατείνουν τους διακοπτικούς χρόνους.

Η άλλη παρασιτική αυτεπαγωγή του JFET, που επίσης συντελείται από την αυτεπαγωγή πακεταρίσματος, είναι αυτή της υποδοχής, L_D η οποία είναι αρκετά μικρή. Επιπρόσθετα, υπάρχει και η $L_{D,external}$, που είναι μία παρασιτική αυτεπαγωγή λόγω των διασυνδέσεων του JFET με το υπόλοιπο κύκλωμα καθώς και λόγω των ατελειών του φορτίου. Η συγκεκριμένη αυτεπαγωγή μπορεί να τοποθετηθεί σε σειρά με τον αγωγίμο δρόμο του καναλιού, και εξωτερικά του ισοδυνάμου κυκλώματος του JFET. Σε αυτή την αυτεπαγωγή συγκεντρώνονται όλες οι τυχόν προκύπτουσες αυτεπαγωγές του κυκλώματος, εκτός JFET, που όμως επηρεάζουν με καθοριστικό τρόπο τις απώλειες όπως θα φανεί και στις προσομοιώσεις του επόμενου κεφαλαίου. Είναι σημαντικό να θυμόμαστε ότι η $L_{D,external}$ εξαρτάται από την εκάστοτε εφαρμογή.

Η $L_{D,external}$ καθώς και η L_D λειτουργούν ως αποσβεστήρας έναυσης για το JFET. Κατά την έναυση περιορίζουν τον ρυθμό ανόδου του ρεύματος di/dt του ρεύματος υποδοχής. Στην πράξη μπορούν να περιορίσουν τις απώλειες έναυσης του JFET σημαντικά. Όμως μεγάλες τιμές αυτεπαγωγής, ενώ είναι ευεργετικές κατά την έναυση, προκαλούν πρόβλημα στη σβέση, όταν επιβάλλεται το ρεύμα υποδοχής να μειωθεί απότομα, γιατί προκαλείται μία υπέρταση στην V_{DS} (στην αρχή της αποκοπής). Αυτή η υπέρταση αυξάνει τις απώλειες σβέσης.

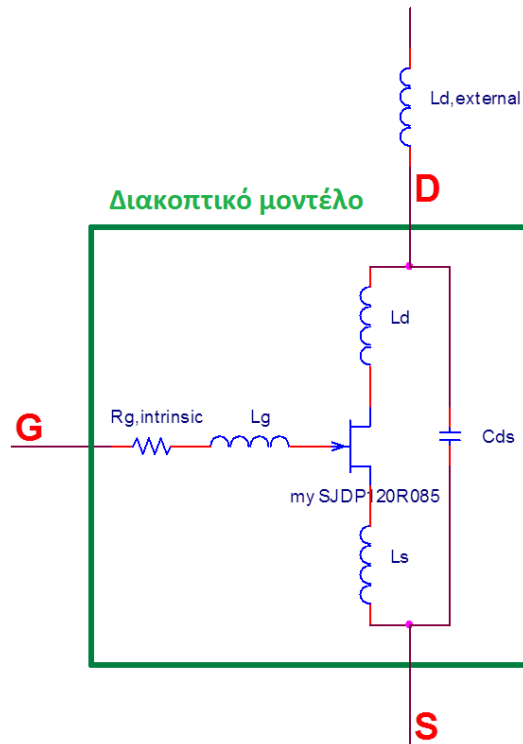
7.5.2 Ισοδύναμο κύκλωμα διακοπτικής συμπεριφοράς:

Το ισοδύναμο κύκλωμα διακοπτικής συμπεριφοράς διαφέρει από το μοντέλο του SPICE, όσον αφορά τα παρασιτικά στοιχεία που παρουσιάστηκαν προηγουμένως. Δηλαδή είναι αυτό του σχήματος 7.12:



Σχήμα 7.12: Πλήρες διακοπτικό ισοδύναμο κύκλωμα του JFET.

Ή πιο απλά το μοντέλο που έχει δημιουργηθεί στο προηγούμενο κεφάλαιο με την προσθήκη των παρασιτικών στοιχείων-σχήμα 7.13:



Σχήμα 7.13: Πλήρες διακοπτικό μοντέλο JFET.

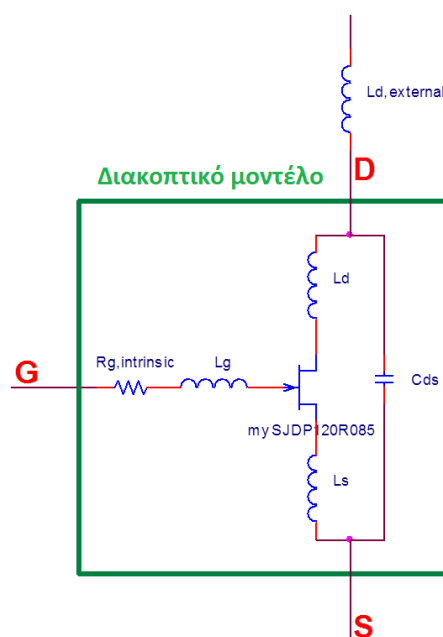
Ένας ενδεικτικός καθορισμός των τιμών των παρασιτικών στοιχείων γίνεται στο επόμενο κεφάλαιο.

Κεφάλαιο 8

Καθορισμός διακοπτικού μοντέλου του JFET: SJDP120R085- Διακοπτικές μετρήσεις στο SJDP120R085

8.1 Διακοπτικό μοντέλο για τον ημιαγωγικό διακόπτη SJDP120R085:

Το διακοπτικό μοντέλο όπως περιγράφηκε στο προηγούμενο κεφάλαιο είναι αυτό που φαίνεται στο σχήμα 8.1:



Σχήμα 8.1: Διακοπτικό μοντέλο του JFET SJDP120R085.

Ο καθορισμός των τιμών των παρασιτικών στοιχείων δεν είναι εύκολη διαδικασία. Αυτό συμβαίνει γιατί δεν έχουν σταθερές τιμές αλλά επηρεάζονται από την εκάστοτε εφαρμογή. Δεν είναι δυνατό, σε κάθε κύκλωμα που υλοποιείται να γνωρίζουμε τις τιμές των αυτεπαγωγών που προκύπτουν από κολλήσεις, ατέλειες του φορτίου κλπ. Αυτό συνεπάγεται ότι δεν μπορούμε να εκτιμήσουμε τις διακοπτικές απώλειες, εκ των προτέρων, με ιδιαίτερη ακρίβεια μέσω προσομοίωσης, διότι στην πράξη υπάρχουν πολλοί αστάθμητοι παράγοντες. Για ακριβέστερο υπολογισμό των απωλειών μίας εφαρμογής απαιτούνται μετρήσεις σε πραγματικό κύκλωμα. Παρόλα αυτά στα φύλλα προδιαγραφών (datasheets της Semisouth) του συγκεκριμένου ημιαγωγού δίνονται κάποια δεδομένα διακοπτικών απωλειών, που έχουν μετρηθεί σε συγκεκριμένο κύκλωμα. Με βάση αυτά τα δεδομένα και σε σύγκριση με τα αποτελέσματα προσομοίωσης, θα καθοριστούν ενδεικτικά οι τιμές των παρασιτικών αυτεπαγωγών του ημιαγωγού, οι οποίες επηρεάζουν τις διακοπτικές απώλειες άμεσα.

8.2.1 Καθορισμός παρασιτικών στοιχείων διακοπτικού μοντέλου (εκτός αυτών που περιλαμβάνει το SPICE):

Ακολουθεί η διαδικασία καθορισμού των επιπλέον παρασιτικών μεγεθών, τα οποία δεν περιέχονται στο μοντέλο του SPICE (Στο SPICE περιέχονται τα R_D, R_S, C_{GD}, C_{GS} που έχουν καθοριστεί ήδη σε προηγούμενο κεφάλαιο).

$R_{G,intrinsic}$ και L_G : Τα στοιχεία αυτά μπορούν να αγνοηθούν καθώς η επίδρασή τους είναι αμελητέα και οι τιμές τους πάρα πολύ μικρές. Αυτός ο ισχυρισμός ενισχύεται αν λάβουμε υπόψη μας ότι το κύκλωμα οδήγησης όποιου τύπου και αν είναι έχει στο στάδιο εξόδου του μία ωμική αντίσταση μερικών Ω m. Πέραν αυτού στη συγκεκριμένη εργασία δεν εξετάζονται τα κυκλώματα οδήγησης και φαινόμενα που σχετίζονται με αυτά. Ενδιαφέρει κυρίως η συμπεριφορά στην πλευρά ισχύος του JFET.

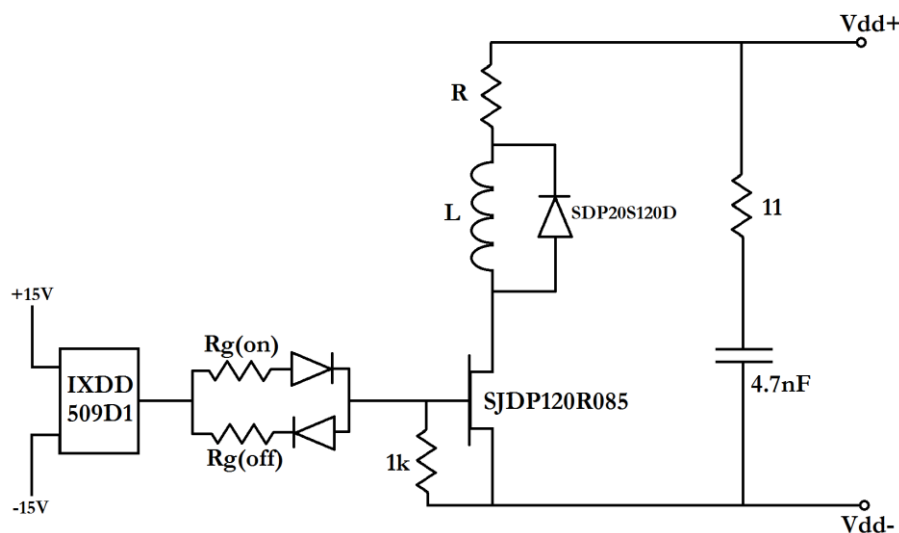
C_{DS} : Η χωρητικότητα αυτή είναι πολύ μικρή και μπορεί να θεωρηθεί σταθερή. Με βάση τα δεδομένα από τα φύλλα προδιαγραφών (datasheets) του ημιαγωγού καθορίζεται προσεγγιστικά η τιμή $C_{DS}=10pF$.

L_S, L_D και $L_{D,external}$: Οι αυτεπαγωγές αυτές και ειδικά οι $L_{D,external}$ και L_S , επηρεάζουν άμεσα τις διακοπτικές απώλειες του ημιαγωγού. Η $L_{D,external}$ πιο συγκεκριμένα εξαρτάται από την εκάστοτε εφαρμογή. Η ποιότητα των ενώσεων των ακροδεκτών με το υπόλοιπο κύκλωμα καθώς και η επαγωγική συμπεριφορά του φορτίου και των αγωγών είναι καθοριστικοί παράγοντες στην τιμή της. Εδώ θα γίνει απλά μια εκτίμηση ώστε να σχηματισθεί μία εικόνα της τάξης μεγέθους αυτών των αυτεπαγωγών και της επιρροής που μπορούν να έχουν πάνω στις απώλειες του αγωγού.

Ο καθορισμός των τιμών αυτών των αυτεπαγωγών θα πραγματοποιηθεί με τη διαδικασία που περιγράφεται ακολούθως.

8.2.2 Εκτίμηση των $L_S, L_D, L_{D,external}$:

Στο φυλλάδιο προδιαγραφών (datasheet) του ημιαγωγού που μελετάται (SJDP120R085) δίνονται μετρήσεις ενέργειας διακοπτικών απωλειών οι οποίες μετρήθηκαν με τη διάταξη του σχήματος 8.2.



Σχήμα 8.2: Διάταξη με ένα JFET και επαγωγικό φορτίο για μέτρηση διακοπτικών απωλειών.

Η τάση V_{dd} είναι 600V.

Η αντίσταση R μεταβάλλεται προκειμένου να μεταβάλλουμε το ρεύμα φορτίου ώστε να φανεί πως μεταβάλλονται οι απώλειες συναρτήσει του ρεύματος φορτίου.

Η τιμή του πηνίου L δεν επηρεάζει αισθητά τις διακοπτικές απώλειες όπως θα φανεί από την προσομοίωση, γι' αυτό θα ρυθμιστεί σε μία σταθερή ενδεικτική τιμή, έστω 150mH.

Η αντίσταση Rg είναι επίσης μεταβλητή με σκοπό να εξετασθεί πως μεταβάλλονται οι απώλειες σε σχέση με αυτήν.

Ως δίοδος ελεύθερης διέλευσης χρησιμοποιείται η SDP20S120D (της Semisouth), της οποίας το μοντέλο προσομοιώσεων δημιουργήθηκε μέσω του model editor (όπως δημιουργήθηκε και το μοντέλο του JFET) με σκοπό να χρησιμοποιηθεί στις σχετικές προσομοιώσεις για την εξαγωγή του διακοπτικού μοντέλου:

```
.MODEL SDP20S120D D
+ IS=90.625E-12
+ N=1.5595
+ RS=52.812E-3
+ IKF=5.7843
+ XTI=-230
+ EG=3.1500
+ CJO=1.2832E-9
+ M=1.4433
+ VJ=9.9900
+ FC=.5
+ ISR=120.62E-12
+ NR=4.9950
+ BV=1.2000E3
+ IBV=100.00E-6
+ TT=1.0000E-3
```

Στη θέση των άλλων δύο διόδων χρησιμοποιούνται δύο απλές δίοδοι μικρής ισχύος που υπάρχουν έτοιμες στο SPICE (υπόθεση 1).

Το κύκλωμα οδήγησης IXDD509D1 μπορεί να μοντελοποιηθεί ως μία πηγή τάσης Vpulse του SPICE (υπόθεση 2):

IXDD509D1
V1 = Vhigh
V2 = Vlow
TD = Delay time
TR = Rise time
TF = Fall time
PW = Pulse width
PER = Period

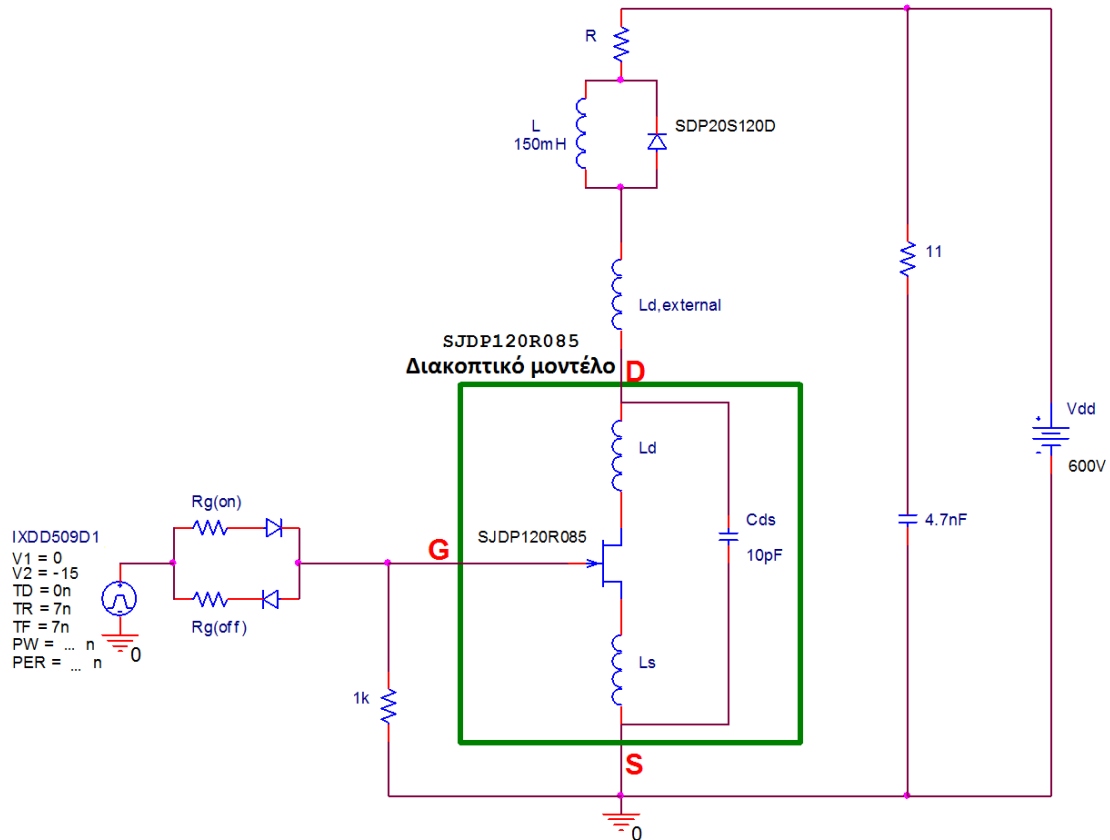


Οι τάσεις **Vhigh/Vlow** ρυθμίζονται **0/-15V** (γίνεται η υπόθεση ότι η έξοδος του κυκλώματος οδήγησης είναι ένας τετραγωνικός παλμός μεταξύ 0 και -15V). Ο χρόνος καθυστέρησης **TD** παίρνει αυθαίρετη τιμή. Οι χρόνοι ανόδου και καθόδου, **TR** και **TF**, ρυθμίζονται στις τιμές που υπαγορεύει το φυλλάδιο προδιαγραφών (datasheet) του συγκεκριμένου κυκλώματος οδήγησης (driver) με βάση την τάση τροφοδοσίας και την χωρητικότητα που οδηγεί. Στη συγκεκριμένη περίπτωση η χωρητικότητα που οδηγεί το κύκλωμα οδήγησης είναι η C_{iss} του JFET της οποίας η μέγιστη τιμή είναι τα 1550pF. Η C_{iss} όπως ξέρουμε είναι μεταβλητή, αλλά παίρνουμε μόνο τη μέγιστη τιμή της, αφού οι αλλαγές της πρακτικά προκαλούν μηδαμινές αποκλίσεις. Από το φυλλάδιο προδιαγραφών (datasheet) του IXDD509D1, όταν αυτός οδηγεί χωρητικότητα $\approx 1600\text{pF}$ ο χρόνος ανόδου και καθόδου της εξόδου του είναι $\approx 7\text{ns}$. Άρα **TR=TF=7nsec**. Τέλος οι παράμετροι PW, PER ρυθμίζονται ούτως ώστε το JFET να μένει on για ένα χρονικό διάστημα, δηλαδή να μην αρχίζει η σβέση πριν

ακόμα ολοκληρωθεί η έναυση. Ρυθμίζονται προληπτικά στις τιμές $PW=500nsec$ και $PER=1000nsec$.

Στη θέση του JFET θα τοποθετηθεί το διακοπτικό μοντέλο του SJDP120R085. Σκοπός θα είναι, εφόσον γνωρίζουμε τις διακοπτικές απώλειες που έχουν μετρηθεί σε αυτή τη διάταξη (και δίνονται στο φύλλο προδιαγραφών-datasheet) να καθορίσουμε τις τιμές των παρασιτικών αυτεπαγωγών.

Το σχηματικό διάγραμμα (σχήμα 8.3) της διάταξης προσομοίωσης είναι το εξής:



Σχήμα 8.3: Διάταξη προσομοίωσης για καθορισμό των παρασιτικών αυτεπαγωγών.

Ο καθορισμός των τιμών των αυτεπαγωγών θα γίνει συγκρίνοντας τις μετρηθείσες απώλειες του πραγματικού κυκλώματος (γνωστές από το φύλλο προδιαγραφών-datasheet) με αυτές που προκύπτουν στο κύκλωμα της προσομοίωσης.

Ωστόσο έχουν γίνει δύο σημαντικές υποθέσεις που αφορούν το κύκλωμα οδήγησης, το οποίο επηρεάζει στην πράξη τις απώλειες κατά πολύ. Ειδικά η υπόθεση πως το κύκλωμα οδήγησης IXDD μπορεί να αντικατασταθεί από μία πηγή τάσης τετραγωνικού παλμού είναι πολύ σημαντική. Στην πράξη το ρεύμα εξόδου του κυκλώματος οδήγησης είναι καθοριστικός παράγοντας, κάτι το οποίο δεν μπορεί να προσομοιωθεί με ακρίβεια στο SPICE.

Τα δεδομένα που υπάρχουν στο φύλλο δεδομένων του ημιαγωγού σχετικά με τις διακοπτικές απώλειες (ενέργεια απωλειών) συνοψίζονται στα δύο διαγράμματα που ακολουθούν (σχήμα 8.4):

Figure 11. Switching Energy Losses⁽³⁾

$$E_s = f(I_D); V_{DS} = 600V; GD = +15V/-15V, R_{g(EXT)} = 5 \Omega$$

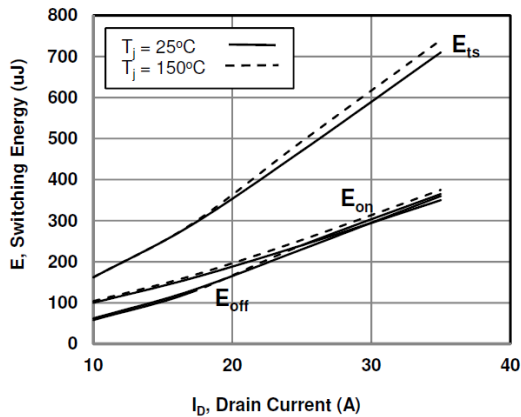
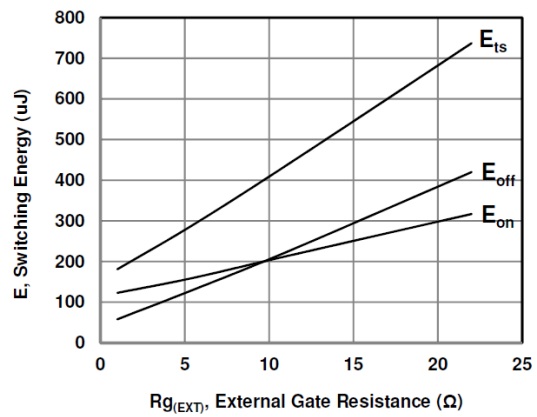


Figure 12. Switching Energy Losses⁽³⁾

$$E_s = f(R_{g(EXT)}); V_{DS} = 600V; I_D = 17A, GD = +15V/-15V$$

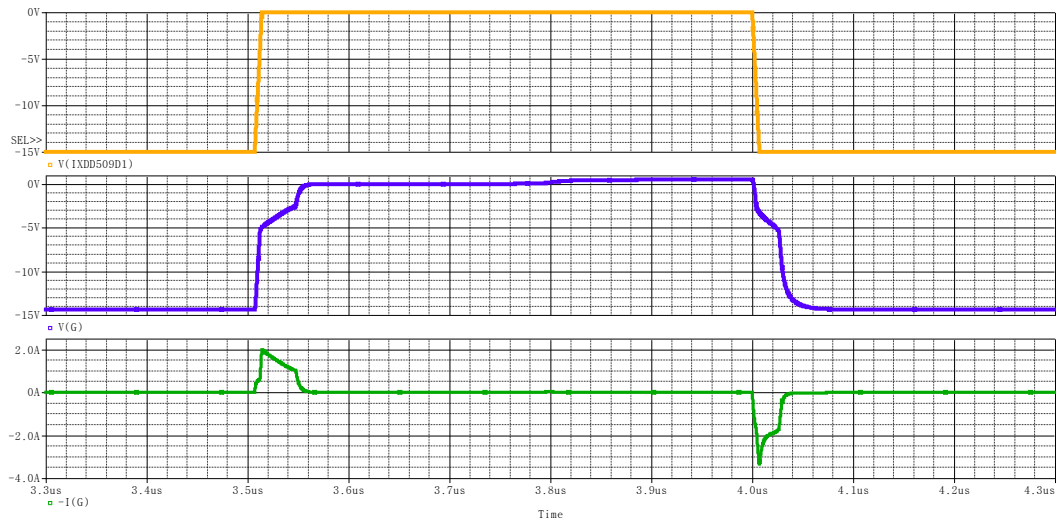


Σχήμα 8.4: Μετρήσεις διακοπτικών απωλειών από φύλλα προδιαγραφών (ενέργεια απωλειών) [33].

Παρουσιάζονται σε αυτό το σημείο κάποιες παραμετρικές προσομοιώσεις, προκειμένου να φανεί, πως επηρεάζουν στην πράξη τα βασικά στοιχεία για διάταξη, για απώλειες. Για οι προσομοιώσεις πραγματοποιήθηκαν στην παραπάνω διάταξη, μεταβάλλοντας κάθε φορά ένα από τα επόμενα κυκλωματικά στοιχεία: R, L, L_{D,external}, L_D, L_S, R_g.

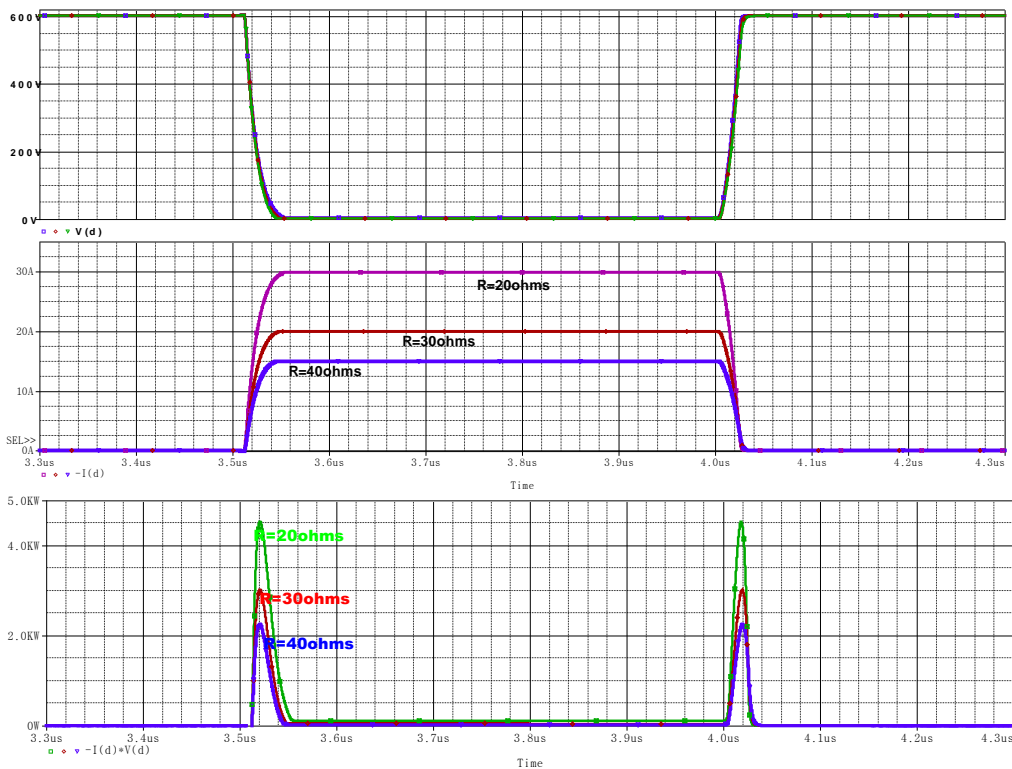
Για L=150mH, L_{D,external}=L_D=L_S=1f, R_g=5Ω, R=μεταβλητή από 20 έως 40Ω με βήμα 10Ω. Το ρεύμα υποδοχής αντίστοιχα μειώνεται από 30A (20Ω) στα 15A (40Ω):

Οι κυματομορφές πύλης δεν μεταβάλλονται σημαντικά καθώς μεταβάλλεται το ρεύμα υποδοχής, γι' αυτό παρουσιάζεται το ρεύμα και η τάση πύλης του JFET, μόνο για R=30Ω (20A)-σχήμα 8.5:



Σχήμα 8.5: Κυματομορφές προσομοίωσης τάσης εξόδου του κυκλώματος οδήγησης, τάσης πύλης, V_{GS} και ρεύματος πύλης, I_G. Φαίνεται η επίδραση του φαινομένου miller. Αν οι παρασιτικές χωρητικότητες του JFET ήταν μεγαλύτερες θα ήταν μεγαλύτεροι και οι χρόνοι εμφάνισης του φαινομένου miller.

Κυματομορφές πλευράς ισχύος για $R=20\Omega, 30\Omega, 40\Omega$ (30A, 20A, 15A)-σχήμα 8.6:

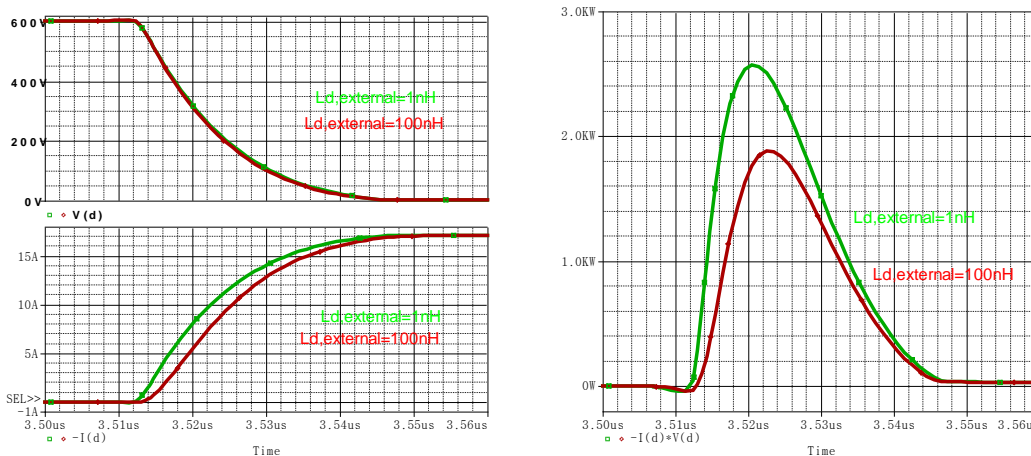


Σχήμα 8.6: Κυματομορφές προσομοίωσης τάσης υποδοχής-πηγής, V_{DS} , ρεύματος υποδοχής, I_D , και ισχύος διακοπτικών απωλειών, P_{LOSS} , για μεταβολές στην αντίσταση φορτίου R .

Καθώς αυξάνεται η αντίσταση φορτίου, μειώνεται το ρεύμα, επομένως και οι απώλειες. Στην συνέχεια έγινε προσομοίωση με παράμετρο την τιμή του πηνίου L , όμως δεν έχει νόημα να παρουσιαστεί καθώς δεν προκαλεί μεταβολές στα αποτελέσματα της προσομοίωσης.

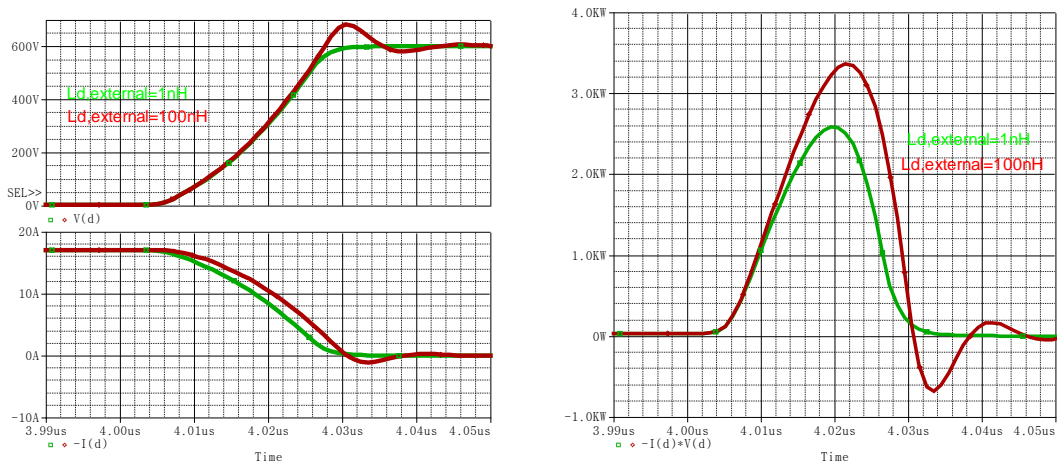
Για $R=35\Omega, L=150mH, L_D=L_S=1f, R_g=5\Omega, L_{D,external}$ μεταβλητή:

Όσο αυξάνεται η $L_{D,external}$, καθυστερεί το ρεύμα στην έναυση με αποτέλεσμα να μειώνονται οι απώλειες έναυσης. Απ' την άλλη προκαλείται μία υπέρταση κατά τη σβέση η οποία αυξάνει τις απώλειες σβέσης. Ακολουθούν προσομοιώσεις για $L_D=1n$ και $100nH$ -σχήματα 8.7 και 8.8. Έναυση:



Σχήμα 8.7: Κυματομορφές προσομοίωσης. Αριστερά: Τάση, V_{DS} και ρεύμα υποδοχής, I_D κατά την έναυση. Δεξιά: Απώλειες έναυσης, P_{LOSS} . (Για $L_{D,external}$ $1nH$ και $100nH$).

Σβέση:

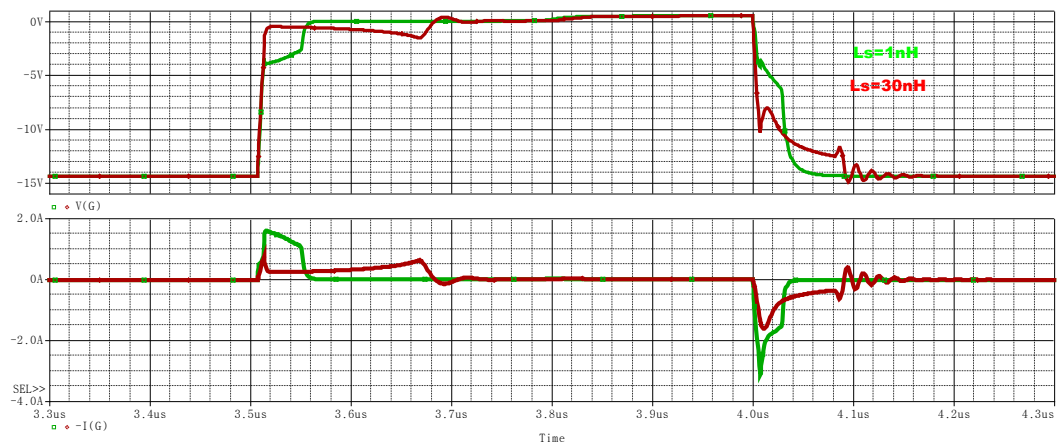


Σχήμα 8.8: Κυματομορφές προσομοίωσης. Αριστερά: Τάση, V_{DS} και ρεύμα υποδοχής, I_D κατά τη σβέση. Δεξιά: Απώλειες σβέσης, P_{LOSS} . (Για $L_{D,external}$ 1nH και 100nH).

Για $R=35\Omega$, $L=150mH$, $L_{D,external}=L_D=1f$, $R_g=5\Omega$, L_S =μεταβλητή:

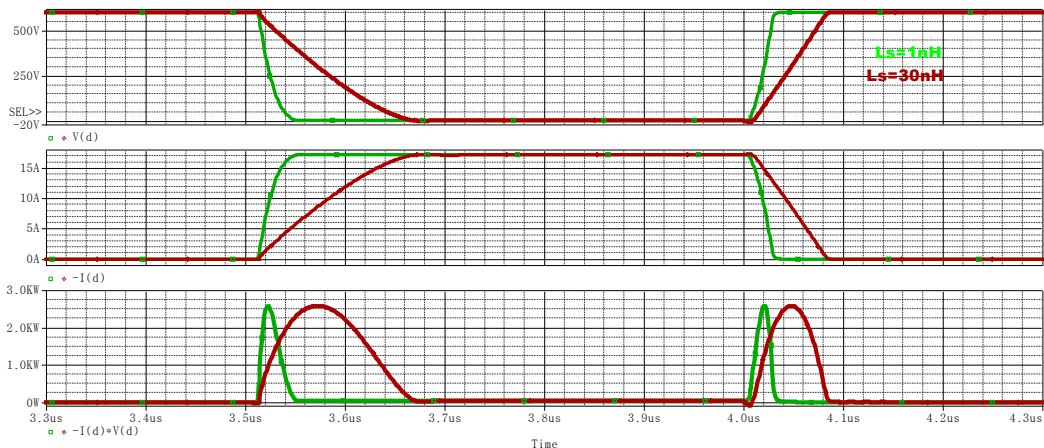
Η L_S , καθώς αυξάνεται, παρατείνονται οι διακοπτικοί χρόνοι άρα και οι απώλειες μεταβάσεων. Ο λόγος για τον οποίο αυξάνονται οι διακοπτικοί χρόνοι, είναι όπως έχει αναφερθεί, ότι το ρεύμα πύλης που απαιτείται για φόρτιση/εκφόρτιση της χωρητικότητα εισόδου (C_{iss}), περνάει μέσα από την αυτεπαγωγή L_S η οποία μειώνει το ρυθμό ανόδου του. Συνεπώς, με μικρότερο ρεύμα, απαιτείται περισσότερος χρόνος για τη φόρτιση της χωρητικότητας εισόδου του JFET (**μεγαλύτερη διάρκεια του φαινομένου miller-αύξηση διακοπτικών απωλειών**). Αυτό γίνεται φανερό από τις ακόλουθες προσομοιώσεις που αφορούν $L_S=1n$ και 30nH-σχήματα 8.9 και 8.10.

Κυματομορφές πύλης:



Σχήμα 8.9: Κυματομορφές προσομοίωσης. Πάνω: Τάση πύλης, V_{GS} . Κάτω: Ρεύμα πύλης I_G (Για L_S 1nH και 30nH).

Κυματομορφές πλευράς ισχύος:

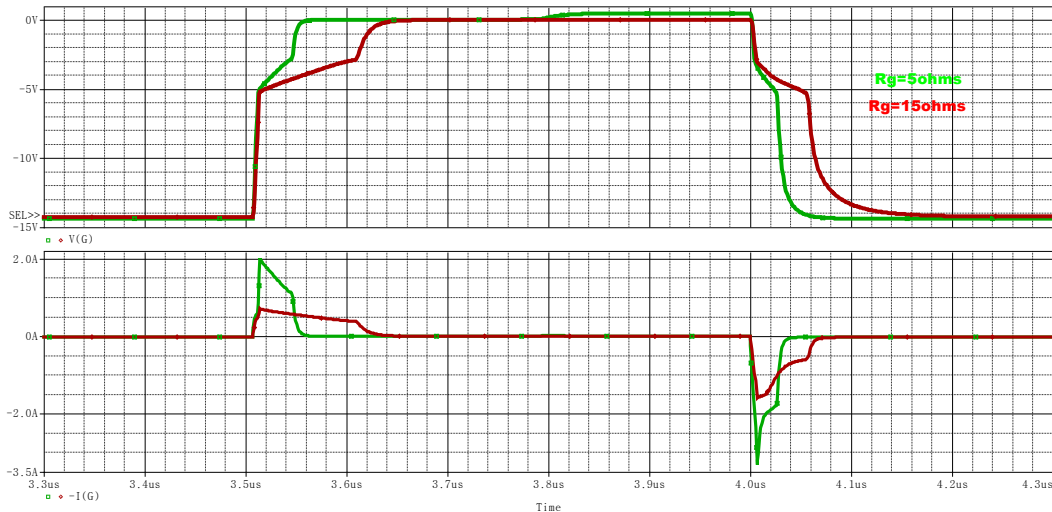


Σχήμα 8.10: Κυματομορφές προσομοίωσης τάσης υποδοχής-πηγής, V_{DS} , ρεύματος υποδοχής, I_D , και ισχύος διακοπτικών απωλειών, P_{LOSS} (Για $L_s=1nH$ και $30nH$).

Για $R=35\Omega$, $L=150mH$, $L_{D,external}=L_D=L_S=1f$, R_g =μεταβλητή:

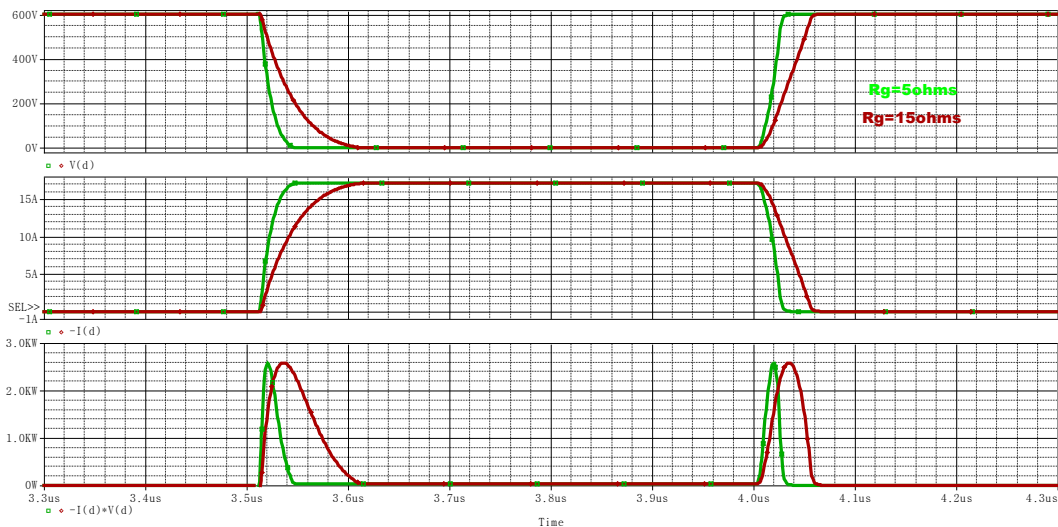
Η R_g καθώς αυξάνεται επηρεάζει και αυτή τους χρόνους μεταβάσεων. Μεγαλύτερες τιμές της R_g περιορίζουν το ρεύμα πύλης με αποτέλεσμα να απαιτείται περισσότερος χρόνος για φόρτιση/εκφόρτιση της χωρητικότητα εισόδου του JFET. Αυξάνεται δηλαδή η διάρκεια του φαινομένου miller άρα και οι διακοπτικές απώλειες. Ακολουθούν προσομοιώσεις για $R_g=5$ και 15Ω -σχήματα 8.11 και 8.12.

Κυματομορφές πύλης:



Σχήμα 8.11: Κυματομορφές προσομοίωσης. Πάνω: Τάση πύλης, V_{GS} . Κάτω: Ρεύμα πύλης I_G (Για $R_g=5\Omega$ και 15Ω).

Κυματομορφές πλευράς ισχύος:



Σχήμα 8.12: Κυματομορφές προσομοίωσης τάσης υποδοχής-πηγής, V_{DS} , ρεύματος υποδοχής, I_D , και ισχύος διακοπτικών απωλειών, P_{LOSS} (Για $R_g=5\Omega$ και 15Ω).

Τώρα που έχει φανεί η επίδραση των παρασιτικών αυτεπαγωγών, αν επιλέξουμε $L_{D,external}=300nH$, $L_D=1fH$ και $L_S=15nH$, υπολογίζοντας προσεγγιστικά τις απώλειες έναυσης και σβέσης (από προσομοίωση) προκύπτουν οι τιμές:

Για $R_g=5\Omega$:

- $R=60\Omega$ ($I_D=10A$): $E_{on}\approx 50\mu J$ $E_{off}\approx 50\mu J$
- $R=20\Omega$ ($I_D=30A$): $E_{on}\approx 300\mu J$ $E_{off}\approx 315\mu J$

Για $R=35\Omega$ ($I_D=17A$):

- $R_g=5\Omega$: $E_{on}\approx 105\mu J$ $E_{off}\approx 115\mu J$
- $R_g=20\Omega$: $E_{on}\approx 230\mu J$ $E_{off}\approx 200\mu J$

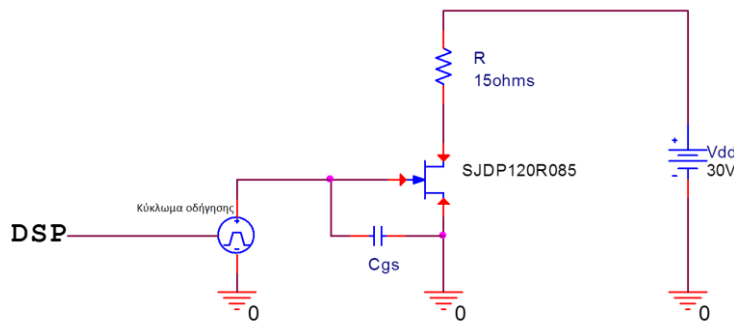
Συγκρίνοντας τα αποτελέσματα με αυτά του φύλλου δεδομένων-σχήμα 8.4, βλέπουμε ότι στην περίπτωση που έχουμε σταθερή την R_g και μεταβάλλουμε μόνο το ρεύμα φορτίου η προσέγγιση είναι αρκετά καλή. Όταν όμως για σταθερό ρεύμα φορτίου μεταβάλλουμε την R_g τα αποτελέσματα δεν είναι πολύ κοντά σε αυτά των μετρήσεων.

Βασικός στόχος όλων των παραπάνω όμως, ήταν να φανεί η επίδραση των παρασιτικών αυτεπαγωγών κυρίως αλλά και του κυκλώματος οδήγησης στο μέγεθος των απωλειών. Για να γίνει σωστή προσέγγιση πρέπει να συντελέσουν πολλοί παράγοντες, καθώς πέρα από τις αυτεπαγωγές και τις χωρητικότητες του JFET πρέπει να προσομοιωθεί σωστά και το κύκλωμα οδήγησης.

8.3.1 Εργαστηριακές διακοπτικές μετρήσεις για τον ημιαγωγό SJDP120R085 και φαινόμενα που παρατηρούνται σε αυτές:

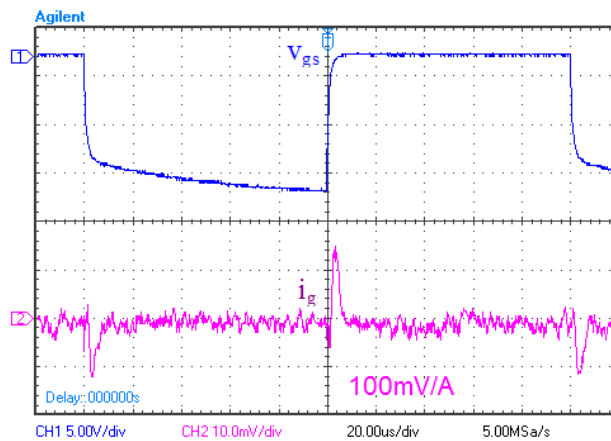
Το κύκλωμα οδήγησης που αναφέρεται στη συνέχεια έχει σχεδιασθεί στα πλαίσια άλλης εργασίας κατά την οποία έλαβαν χώρα και οι μετρήσεις-πειραματικά δεδομένα που παρουσιάζονται παρακάτω. Ακολουθούν κάποιες συνδεσμολογίες στις οποίες χρησιμοποιήθηκε ο ημιαγωγικός διακόπτης SJDP120R085:

8.3.2 Συνδεσμολογία ενός JFET με ωμικό φορτίο:



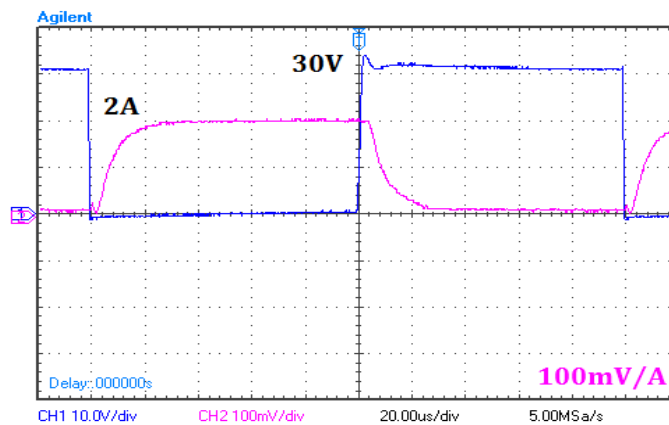
Σχήμα 8.13: Συνδεσμολογία ενός JFET με ωμικό φορτίο.

Το κύκλωμα οδήγησης (gate driver) που χρησιμοποιήθηκε, στο στάδιο εξόδου του έχει ωμική αντίσταση σε σειρά με ένα παράλληλο δικτύωμα που αποτελείται από πυκνωτή, ωμική αντίσταση και δίοδο. Οι παλμοί δίνονται στο κύκλωμα οδήγησης από DSP. Ο πυκνωτής C_{gs} έχει τοποθετηθεί ώστε να αποφεύγονται υπερτάσεις (spikes) στην τάση πύλης και στην τάση V_{DS} κατά τη σβέση του ημιαγωγού. Η μετρούμενη τάση και το ρεύμα πύλης του JFET φαίνονται στο σχήμα 8.14:



Σχήμα 8.14: Πειραματικές κυματομορφές τάσης πύλης, V_{GS} , και ρεύματος πύλης, I_G ($f=5\text{kHz}$).

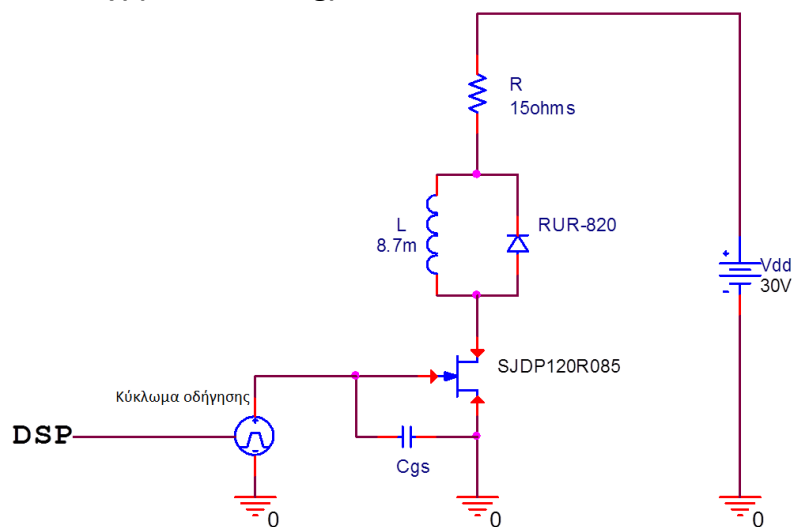
Στις κυματομορφές αυτές δεν διακρίνεται το φαινόμενο miller γιατί διαρκεί μόνο μερικά nsecs ενώ στο σχήμα 8.14 έχουμε απεικόνιση σε επίπεδο μsecs. Διακρίνονται όμως οι κορυφές του ρεύματος κατά την έναυση και τη σβέση. Ακολουθεί η μετρούμενη τάση V_{DS} και το ρεύμα I_D του JFET-σχήμα 8.15.



Σχήμα 8.15: Πειραματικές κυματομορφές τάσης υποδοχής-πηγής, V_{DS} και ρεύματος υποδοχής, I_D .

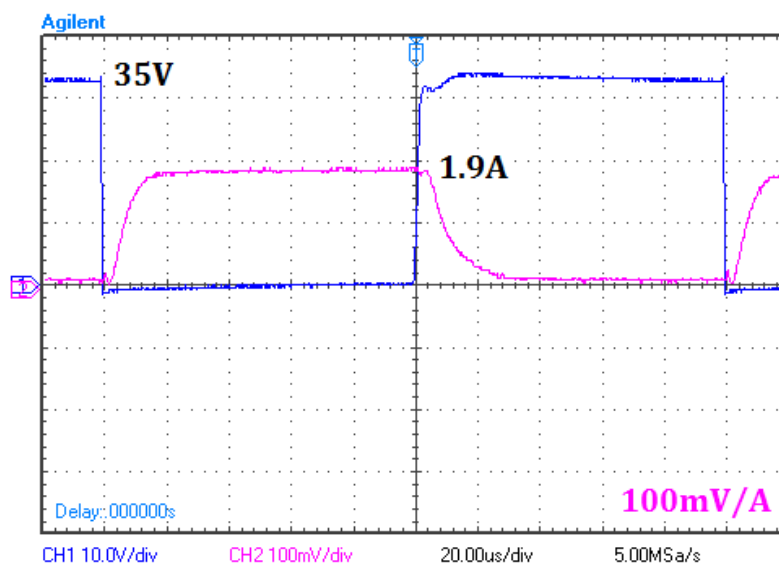
Όπως φαίνεται στο σχήμα 8.15 παρόλο που το φορτίο είναι ωμικό, το ρεύμα δεν αυξάνεται όπως θα αναμενόταν. Επίσης κατά την έναυση το ρεύμα αρχίζει να ανέρχεται αφού πρώτα έχει μηδενιστεί η τάση V_{DS} . Αντίστοιχα στη σβέση το ρεύμα αρχίζει να κατέρχεται αφού η τάση αποκτήσει την μέγιστη τιμή της. Ο λόγος για τον οποίο συμβαίνει αυτό είναι η επαγωγική συμπεριφορά της αντίστασης που χρησιμοποιήθηκε ως φορτίο. Οι ρυθμιζόμενες αντιστάσεις που υπάρχουν στο εργαστήριο παρουσιάζουν σημαντικά επαγωγική συμπεριφορά. Αυτό συνεπάγεται μεγάλη τιμή της $L_{D,external}$ που έχει αναφερθεί προηγουμένως. Το αποτέλεσμα είναι να μηδενίζονται οι απώλειες έναυσης και να αυξάνονται φυσικά οι απώλειες σβέσης του ημιαγωγού.

8.3.3 Συνδεσμολογία ενός JFET με ωμική αντίσταση και πηνίο με δίοδο ελεύθερης διέλευσης (free wheeling):



Σχήμα 8.16: Συνδεσμολογία ενός JFET με ωμική αντίσταση και πηνίο με δίοδο ελεύθερης διέλευσης.

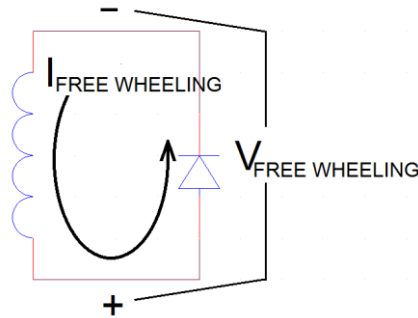
Η τάση και το ρεύμα πύλης παραμένουν ίδια. Οι κυματομορφές ισχύος έχουν ως εξής-σχήμα 8.17:



Σχήμα 8.17: Πειραματικές κυματομορφές τάσης υποδοχής-πηγής, V_{DS} και ρεύματος υποδοχής, I_D .

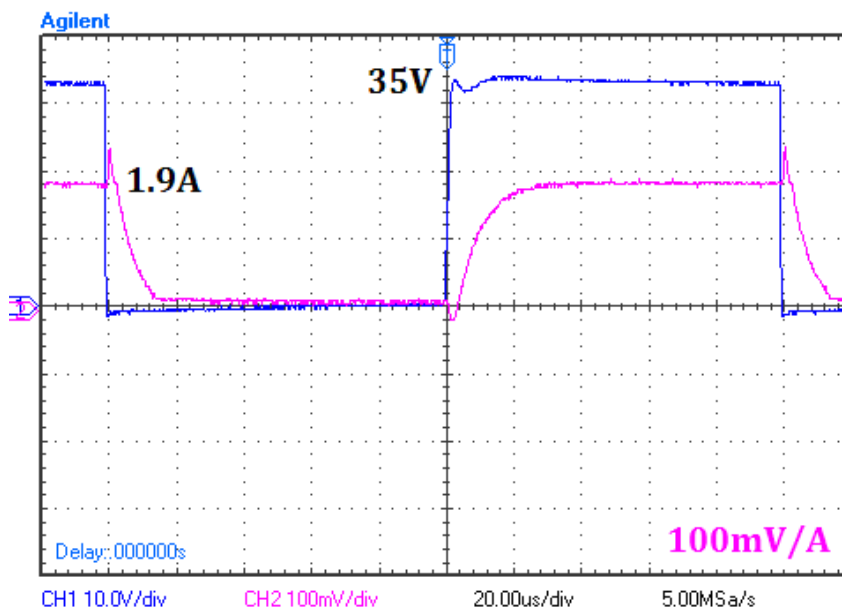
Εδώ παρόλο που η τάση V_{dd} παραμένει στα 30V η τάση στα άκρα του JFET κατά τη σβέση είναι μεγαλύτερη από 30V. Αυτό συμβαίνει λόγω της προσθήκης του πηνίου με την διόδο στο κύκλωμα.

Το ζεύγος πηνίου-διόδου επιδίδεται στο φαινόμενο της «ελεύθερης διέλευσης» (free wheeling). Πιο συγκεκριμένα, όταν το JFET μεταβαίνει σε σβέση, οπότε και παύει να περνάει ρεύμα προς τη γη (μέσω του JFET), το πηνίο εκφορτίζεται μέσω της διόδου. Ρέει λοιπόν το ρεύμα εκφόρτισης του πηνίου στο κύκλωμα που δημιουργούν πηνίο και διόδος, όπως φαίνεται και στο σχήμα 8.18:



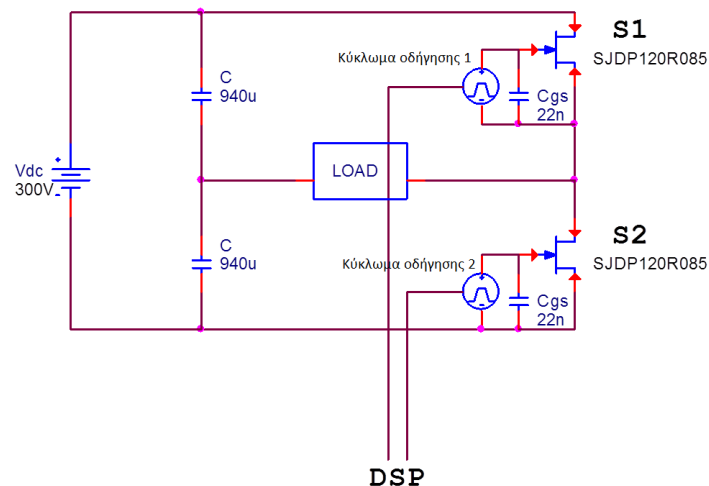
Σχήμα 8.18: Φαινόμενο της «ελεύθερης διέλευσης» (free wheeling) όταν το JFET βρίσκεται σε σβέση.

Λόγω της ροής του ρεύματος αυτού μέσω της διόδου, δημιουργείται μία πτώση τάσης στα άκρα της. Αυτή η διαφορά δυναμικού ($V_{FREE WHEELING}$) υπερτίθεται στην τάση των 30V που επιβάλλει η πηγή V_{dd} ούτως ώστε κατά τη σβέση, η τάση V_{DS} του JFET να είναι μεγαλύτερη από 30V. Η «ελεύθερη διέλευση» (free wheeling) μπορεί να παρατηρηθεί στο σχήμα 8.19, όπου απεικονίζεται το ρεύμα της διόδου σε αντιπαραβολή με την τάση στα άκρα του JFET.



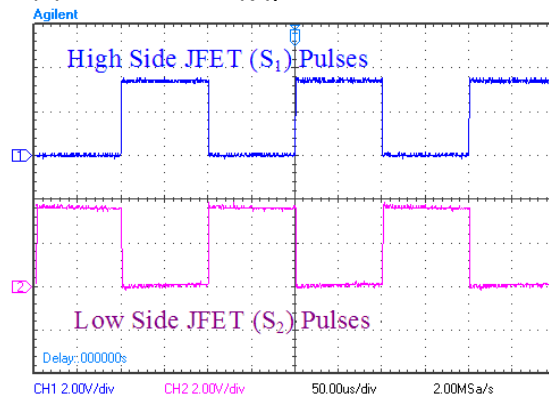
Σχήμα 8.19: Πειραματικές κυματομορφές τάσης υποδοχής-πηγής, V_{DS} και ρεύματος $I_{FREE WHEELING}$ της διόδου ελεύθερης διέλευσης που είναι παράλληλα με το πηνίο.

8.3.4 Συνδεσμολογία ημιγέφυρας με JFET:



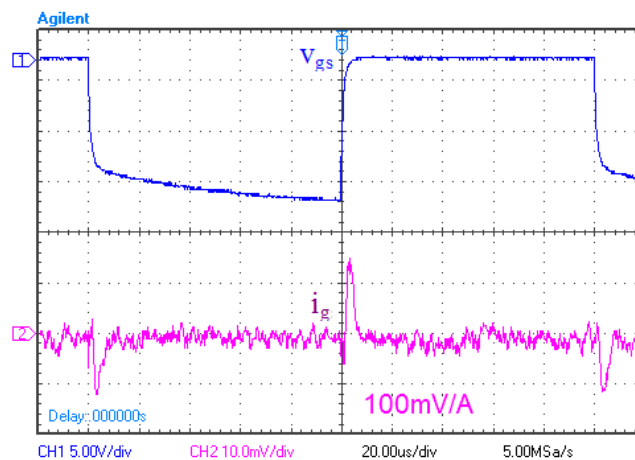
Σχήμα 8.20: Συνδεσμολογία ημιγέφυρας με JFETs.

Οι παλμοί που δίνονται στο κύκλωμα οδήγησης από το DSP είναι συμπληρωματικοί όπως φαίνεται στο σχήμα 8.21:



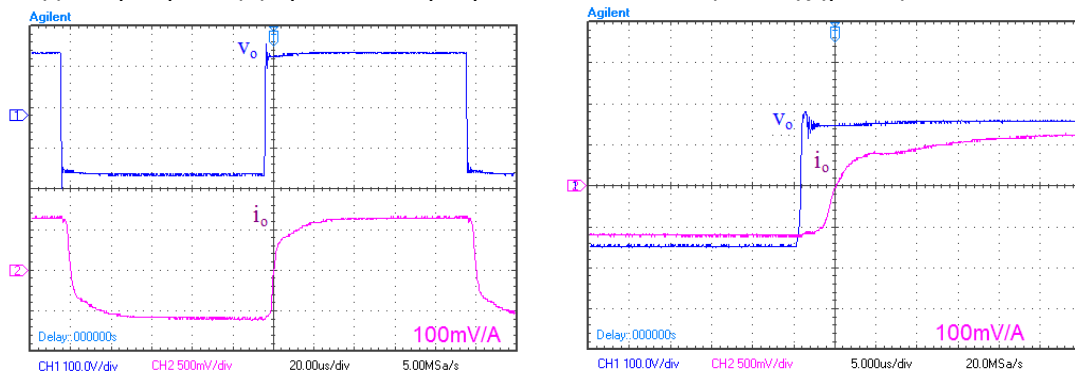
Σχήμα 8.21: Πειραματικές κυματομορφές. Παλμοί οδήγησης άνω και κάτω JFET ($f=5\text{kHz}$, Duty Cycle=50%).

Η τάση και το ρεύμα πύλης είναι όπως και στην πρώτη περίπτωση με το ένα JFET:



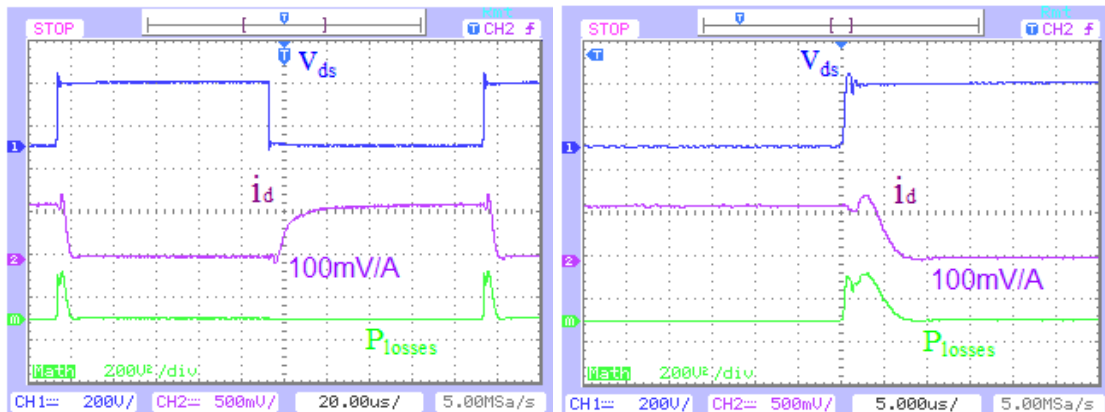
Σχήμα 8.22: Πειραματικές κυματομορφές τάσης πύλης, V_{GS} , και ρεύματος πύλης, I_G ($f=5\text{kHz}$).

Το φορτίο είναι τέτοιο ώστε το πλάτος του παλμού ρεύματος να είναι 5.6A. Με χρήση του ημιαγωγικού διακόπτη SJDP120R085 στη θέση των JFET κυματομορφές τάσης και ρεύματος φορτίου που μετρώνται είναι αυτές του σχήματος 8.23:



Σχήμα 8.23: Πειραματικές κυματομορφές. Αριστερά: Τάση φορτίου V_o και ρεύμα φορτίου i_o ($P_{OUT}=840W$). Δεξιά: Μεγέθυνση (μεταβατικοί χρόνοι).

Για να γίνουν εμφανείς οι διακοπτικές απώλειες ακολουθούν τα σχήματα 8.24 που απεικονίζουν τις κυματομορφές στο ένα JFET μόνο:



Σχήμα 8.24: Πειραματικές κυματομορφές. Αριστερά: Τάση υποδοχής-πηγής, V_{ds} , ρεύμα υποδοχής, i_d και ισχύς διακοπτικών απωλειών, P_{LOSS} , στο ένα JFET. Δεξιά: Μεγέθυνση του τμήματος σβέσης.

Όπως φαίνεται από τις κυματομορφές στο JFET το ρεύμα κατά την έναυση αρχίζει να αυξάνεται αφού η τάση έχει ήδη γίνει μηδέν. Η διαδικασία αυτή καλείται zero voltage switching. Αυτό συμβαίνει όπως έχει προαναφερθεί λόγω αυξημένης παρασιτικής αυτεπαγωγής του φορτίου. Το αποτέλεσμα είναι να έχουμε μηδενικές απώλειες έναυσης του JFET.

Αντίθετα, κατά τη σβέση, οι απώλειες είναι αυξημένες λόγω της παρασιτικής αυτεπαγωγής. Κατά τη μετάβαση σε σβέση, δεν υφίσταται το λεγόμενο zero voltage ή zero current switching.

Η ενέργεια απωλειών σβέσης μπορεί να υπολογισθεί προσεγγιστικά από το σχήμα 8.24 με ολοκλήρωση της πράσινης κυματομορφής. Με προσέγγιση προκύπτει $E_{off} \approx 10mJ$ ($E_{on} \approx 0J$). Αυτό σημαίνει ότι η ενέργεια διακοπτικών απωλειών είναι $E_{SW} \approx 10 \cdot 10^{-3}(J) = 10 \cdot 10^{-3}(W \cdot s)$ για μια περίοδο. Επίσης η διακοπτική συχνότητα είναι $5kHz = 5 \cdot 10^3 Hz = 5 \cdot 10^3(1/s)$. Πολλαπλασιάζοντας την συχνότητα με την ενέργεια διακοπτικών απωλειών προκύπτει η μέση ισχύς διακοπτικών απωλειών $P_{SW,LOSS(mean)} \approx 50W$ ή J/s .

Οι απώλειες αγωγής δεν είναι εμφανείς στο παραπάνω σχήμα. Προσεγγιστικά όμως μπορεί να θεωρηθεί ότι η αντίσταση αγωγής είναι 0.1Ω οπότε κατά την αγωγή η στιγμιαία τιμή των απωλειών αγωγής είναι $[5.6(\text{A})]^2 \cdot 0.1 = 3.136\text{W}$ και λαμβάνοντας υπόψιν ότι η αγωγή διαρκεί για $\approx 90\mu\text{s}$ σε κάθε περίοδο προκύπτει ενέργεια απωλειών αγωγής $E_{\text{cond}} \approx \mathbf{0.28(\text{mJ})} = \mathbf{0.28 \cdot 10^{-3}(\text{J})} = \mathbf{0.28 \cdot 10^{-3}(\text{W} \cdot \text{s})}$ για μία περίοδο. Επίσης η διακοπτική συχνότητα είναι $5\text{kHz} = 5 \cdot 10^3\text{Hz} = 5 \cdot 10^3(1/\text{s})$. Πολλαπλασιάζοντας την συχνότητα με την ενέργεια απωλειών αγωγής προκύπτει η μέση ισχύς απωλειών αγωγής $\mathbf{P_{\text{cond,loss}}(\text{mean}) \approx 1.4\text{W} \text{ ή } \text{J/s}}$.

Οι συνολικές απώλειες ισχύος λοιπόν είναι $\approx 52\text{W}$.

Κεφάλαιο 9

Θερμική συμπεριφορά του SiC-JFET SJDP120R085-Υπολογισμός ψήκτρας

9.1 Εισαγωγή:

Τα τρανζίστορ που χρησιμοποιούνται σε εφαρμογές ισχύος διαρρέονται από μεγάλα ρεύματα, με αποτέλεσμα να καταναλώνονται μεγάλα ποσά ισχύος στις ημιαγωγικές ενώσεις τους (λόγω των παρασιτικών αντιστάσεων). Αυτό το γεγονός προκαλεί αύξηση της θερμοκρασίας ενώσεων.

Από τον κατασκευαστή όμως, ορίζεται μία μέγιστη τιμή θερμοκρασίας ένωσης ή οποία δεν πρέπει να ξεπερνιέται, έτσι ώστε να μην καταστραφεί το τρανζίστορ. Για τη διευκόλυνση της απαγωγής θερμότητας από τον ημιαγωγό συνήθως τοποθετούνται ψυκτικά στοιχεία, οι λεγόμενες ψήκτρες.

Οι ψήκτρες ουσιαστικά μειώνουν τη θερμική αντίσταση (αλλιώς αυξάνουν την θερμική αγωγιμότητα) μεταξύ περιβλήματος ημιαγωγού και του περιβάλλοντος ούτως ώστε να γίνεται πιο αποτελεσματικά η απαγωγή της θερμότητας. Μέσω αυτού του μηχανισμού επιτυγχάνεται η διατήρηση της θερμοκρασίας σε επιτρεπτά επίπεδα. Χωρίς την τοποθέτηση ψήκτρας, η θερμική αντίσταση είναι πολλές φορές μεγαλύτερη (πολλές φορές μικρότερη θερμική αγωγιμότητα).

9.2 Θερμική αντίσταση:

Για τον υπολογισμό του ψυκτικού στοιχείου είναι απαραίτητη η κατανόηση της θερμικής αντίστασης. Ως θερμική αντίσταση μεταξύ δύο σημείων ορίζεται το πηλίκο

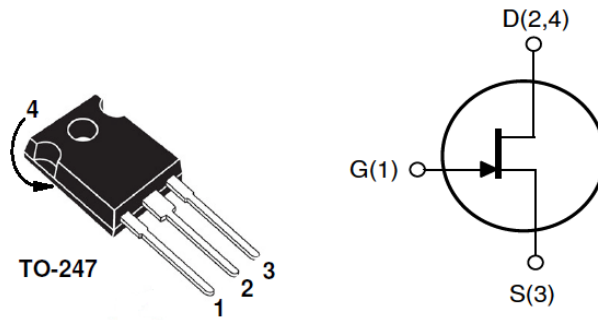
$$R_{th} = \Delta T / \Delta P \text{ (}^{\circ}\text{C/W)} \text{ ή (}^{\circ}\text{K/W)} \quad (9.1)$$

Όπου:

- $R_{th} = R_{thermal}$
- $\Delta T = H$ διαφορά θερμοκρασίας μεταξύ των δύο αυτών σημείων σε $^{\circ}\text{C}$ ή $^{\circ}\text{K}$
- $\Delta P = P_o$ ποσό της θερμικής ισχύος που διαπερνά τη θερμική αντίσταση, σε W . Η εν λόγω ισχύς ισούται σε μέτρο με την ισχύ απωλειών, την ηλεκτρική ισχύ δηλαδή η οποία σπαταλάται πάνω στον ημιαγωγό εξαιτίας της μη ιδανικής συμπεριφοράς του. Αυτό το ποσό ηλεκτρικής ισχύος μετατρέπεται εξ' ολοκλήρου σε θερμική ισχύ αφού δεν διοχετεύεται αλλού. Όλα αυτά γίνονται σαφέστερα στην παρουσίαση του ηλεκτρικού ισοδύναμου κυκλώματος που ακολουθεί.

Πιο συγκεκριμένα στην περίπτωση των τρανζίστορ (συμπεριλαμβανομένων και των JFET) η συνολική θερμική αντίστασή τους (R_{th}) αποτελείται από τρεις επιμέρους θερμικές αντιστάσεις οι οποίες είναι:

α) Η θερμική αντίσταση R_{jc} , που εμφανίζεται μεταξύ του σημείου της ημιαγωγικής ένωσης ($j = \text{junction}$) και του περιβλήματος (καλύμματος) του ημιαγωγού ($c = \text{case}$). Ως περίβλημα του ημιαγωγού αναφέρεται η επιφάνεια στήριξης του ψυκτικού στοιχείου. Στην περίπτωση του JFET SJDP120R085 η επιφάνεια στήριξης του ψυκτικού στοιχείου είναι σε αγωγή με την υποδοχή (drain) όπως φαίνεται στο φύλλο προδιαγραφών (datasheet)-σχήμα 9.1.



Σχήμα 9.1: Ακροδέκτες SJD120R085. Διασύνδεση υποδοχής με την οπίσθια επιφάνεια στήριξης της ψήκτρας [33].

Η τιμή της R_{jc} εξαρτάται από τον ημιαγωγό και το περίβλημά του.

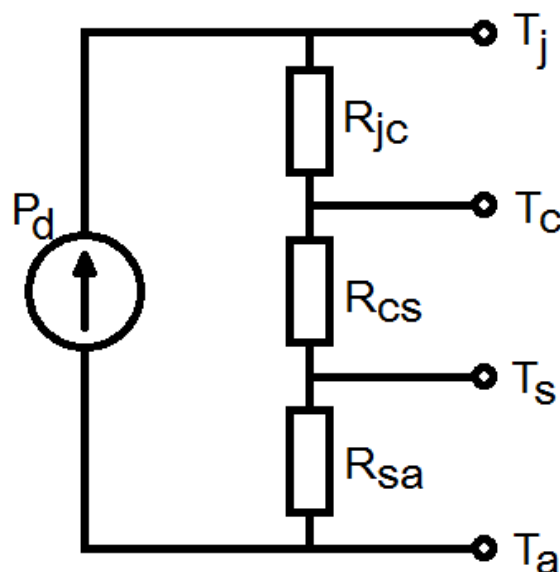
β) Η θερμική αντίσταση R_{cs} που παρουσιάζεται μεταξύ της επιφάνειας στήριξης ($c=case$) και της ψήκτρας ($s=sink$). Η τιμή της R_{cs} εξαρτάται από το υλικό που υπάρχει ανάμεσα στον ημιαγωγό και την ψήκτρα (π.χ. μίκα ή θερμοαγωγίμη πάστα).

γ) Η θερμική αντίσταση R_{sa} που παρουσιάζεται μεταξύ της ψήκτρας ($s=sink$) και του περιβάλλοντος χώρου ($a=ambient$). Η τιμή αυτής της αντίστασης εξαρτάται από τον τύπο της ψήκτρας (υλικό, χρώμα, σχήμα, διαστάσεις).

Δηλαδή η συνολική θερμική αντίσταση R_{ja} (από ένωση έως περιβάλλοντα χώρο) είναι $R_{ja}=R_{jc}+R_{cs}+R_{sa}=\Delta T/\Delta P=(T_j-T_a)/P_d$ όπου T_j =θερμοκρασία στην περιοχή της ένωσης και T_a =θερμοκρασία περιβάλλοντος.

Σημείωση: Στην περίπτωση όπου δεν χρησιμοποιείται ψήκτρα, η συνολική θερμική αντίσταση ορίζεται διαφορετικά προφανώς, $R_{ja}=R_{jc}+R_{ca}$.

Στο σχήμα 9.2 παρουσιάζεται το ηλεκτρικό ισοδύναμο κύκλωμα της διαδικασίας θερμικής αγωγής για αποσαφήνιση του μηχανισμού:



Σχήμα 9.2: Ηλεκτρικό ισοδύναμο κύκλωμα της διαδικασίας θερμικής αγωγής.

Στο ηλεκτρικό ισοδύναμο κύκλωμα η θερμική ισχύς (που ισούται με την ηλεκτρική ισχύ απωλειών του ημιαγωγού κατά μέτρο) αναπαρίσταται από μία πηγή έντασης. Οι θερμικές αντιστάσεις παρουσιάζονται ως ωμικές αντιστάσεις και το μέγεθος της θερμοκρασίας αναλογεί με το μέγεθος της τάσης των ηλεκτρικών κυκλωμάτων. Άρα στον τύπο της θερμικής αντίστασης $R_{th}=\Delta T/\Delta P$ ισχύει η εξής αναλογία:

Θερμικό κύκλωμα \leftrightarrow Ηλεκτρικό κύκλωμα

Θερμική αντίσταση R_{th} ($^{\circ}\text{C}/\text{W}$) \leftrightarrow Ωμική αντίσταση R (Ohms)

Διαφορά θερμοκρασίας ΔT ($^{\circ}\text{C}$) \leftrightarrow Διαφορά δυναμικού ΔV (Volts)

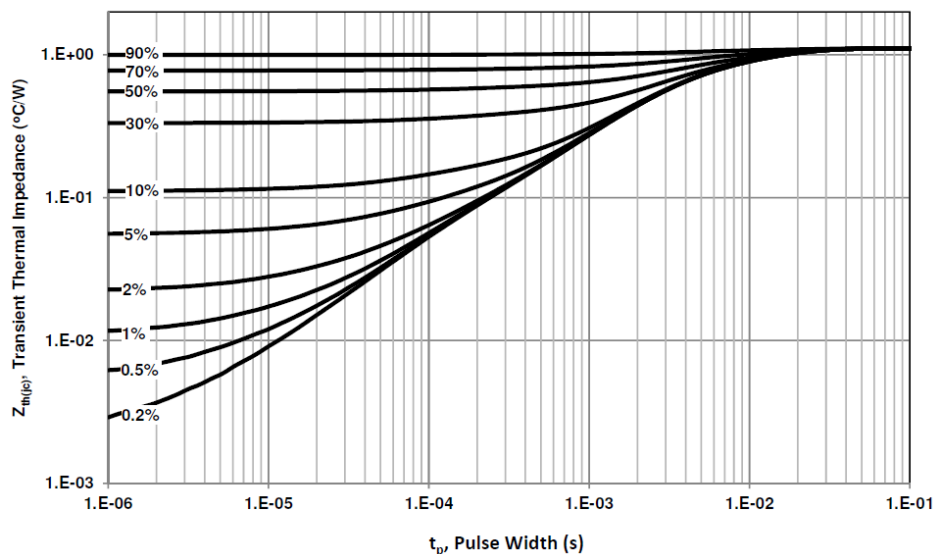
Θερμική ισχύς ΔP (W) \leftrightarrow Ηλεκτρική ένταση I (Amperes)

9.3 Παράδειγμα υπολογισμού ψυκτικού στοιχείου για το SJD120R085:

Σύμφωνα με τα δεδομένα του φύλλου προδιαγραφών (datasheet) της Semisouth για τον ημιαγωγό που μελετάται, η θερμική αντίσταση μεταξύ ένωσης και περιβλήματος είναι μεταβλητή και επηρεάζεται από τις μεταβολές στην περίοδο των παλμών οδήγησης αλλά και από το εύρος (ποσοστό της περιόδου) που καταλαμβάνει ο παλμός, δηλαδή το duty-cycle. Ο τρόπος εξάρτησης της τιμής της θερμικής αντίστασης (R_{jc}) από τα προαναφερθέντα διακρίνεται στο σχήμα 9.3, το οποίο υπάρχει και στις προδιαγραφές.

Figure 14. Transient Thermal Impedance

$Z_{th(jc)} = f(t_p)$; parameter: Duty Ratio



Σχήμα 9.3: Μεταβολές της θερμικής αντίστασης R_{jc} ($Z_{th(jc)}$) σε σχέση με εύρος παλμού και duty-cycle, για το SJD120R085 [33].

Στη χειρότερη περίπτωση, η τιμή της θερμικής αντίστασης είναι περίπου $1^{\circ}\text{C}/\text{W}$. Ή με μεγαλύτερη ακρίβεια σύμφωνα με τα δεδομένα του φυλλαδίου προδιαγραφών (datasheet) $R_{jc}=1.1^{\circ}\text{C}/\text{W}$ -σχήμα 9.4.

THERMAL CHARACTERISTICS

Parameter	Symbol	Value		Unit
		Typ	Max	
Thermal Resistance, junction-to-case	$R_{th,jc}$	-	1.1	$^{\circ}\text{C} / \text{W}$
Thermal Resistance, junction-to-ambient	$R_{th,JA}$	-	50	

Σχήμα 9.4: Θερμικά χαρακτηριστικά του SJD120R085 [33].

Ακόμα, σύμφωνα πάλι με τις προδιαγραφές (datasheet) ή μέγιστη θερμοκρασία ένωσης πριν τη διάσπαση είναι $T_{j,MAX}=150^{\circ}C$. Αν υποθέσουμε ότι η μόνωση που παρεμβάλλεται της ψήκτρας και της επιφάνειας στήριξης είναι θερμοαγώγιμη πάστα στη χειρότερη περίπτωση θα ισχύει $R_{cs}=0.1^{\circ}C/W$. Επίσης γίνεται η υπόθεση ότι η θερμοκρασία περιβάλλοντος στη χειρίστη περίπτωση είναι $T_{a,MAX}=50^{\circ}C$.

Όσον αφορά τις απώλειες ισχύος τώρα, όπως φάνηκε στο τέλος του προηγούμενου κεφαλαίου, σε μία τυπική εφαρμογή 5kHz με 5.6A πλάτος ρεύματος φορτίου οι απώλειες είναι περίπου 27W. Παρόλα αυτά ας κάνουμε την υπόθεση ότι οι απώλειες είναι γύρω στα $P_d=40W$ για πιο απαιτητικές περιπτώσεις, ώστε να υπάρχει ένα περιθώριο ασφαλείας.

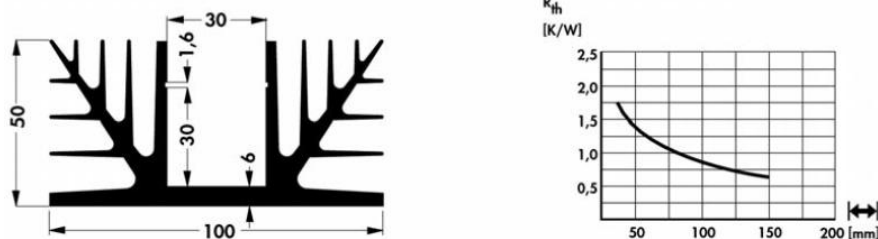
Με βάση αυτά τα δεδομένα, για ασφαλή λειτουργία του εν λόγω JFET απαιτείται μέγιστη συνολική θερμική αντίσταση:

$$R_{ja}=(T_j-T_a)/P_d=[(150-50)(^{\circ}C)]/[40(W)]=2.5(^{\circ}C/W)$$

Επίσης $R_{ja}=R_{jc}+R_{cs}+R_{sa}$ όπου είναι γνωστές όλες εκτός από την R_{sa} (θερμική αντίσταση ψήκτρας) που αναζητείται. Έτσι:

$$R_{sa}=R_{ja}-R_{jc}-R_{cs}=(2.5-1.1-0.1)(^{\circ}C/W)=1.3(^{\circ}C/W)$$

Άρα για τη συγκεκριμένη εφαρμογή απαιτείται μία ψήκτρα με θερμική αντίσταση $1.3(^{\circ}C/W)$. Καλή για αυτό το σκοπό είναι η SK88 (σχήμα 9.5) με μήκος 75mm ώστε να επιτυγχάνεται $R_{th}\approx 1^{\circ}C/W$:



Σχήμα 9.5: Διαστάσεις ψήκτρας SK88.

Θα πρέπει να τονιστεί ότι η συγκεκριμένη επιλογή δεν είναι αντιπροσωπευτική κάθε περίπτωσης. Εδώ έγιναν κάποιες ακραίες υποθέσεις για μία συγκεκριμένη απαιτητική εφαρμογή. Γενικά πρέπει σε κάθε εφαρμογή πρέπει να γίνεται ειδική επιλογή ανάλογα με τις συνθήκες περιβάλλοντος και τις απαιτήσεις της εφαρμογής. Ο υπολογισμός γίνεται σύμφωνα με τη διαδικασία που περιγράφηκε προηγουμένως.

Κεφάλαιο 10

Συμπεράσματα

10.1 Καρβίδιο του πυριτίου (SiC) σε σύγκριση με το πυρίτιο (Si):

Το καρβίδιο του πυριτίου (SiC) σαν υλικό έχει πολύ καλύτερα χαρακτηριστικά από αυτά του πυριτίου (Si) όπως γίνεται φανερό στη σύγκριση του πρώτου κεφαλαίου. Αυτό έχει ως αποτέλεσμα, οι ημιαγωγοί διακόπτες που χρησιμοποιούν το SiC να έχουν πολύ καλύτερα διακοπτικά χαρακτηριστικά.

Η βασική διαφορά τους είναι ότι το SiC είναι ημιαγωγίμο υλικό με ευρύ ενεργειακό διάκενο και σχεδόν 3 φορές μεγαλύτερο από αυτό του Si, άρα ένα κομμάτι SiC έχει μεγαλύτερη τάση διάσπασης (ή ηλεκτρικό πεδίο διάσπασης) από αυτή ενός κομματιού Si με τις ίδιες διαστάσεις. Λόγω αυτής της ιδιότητας του SiC, οι ημιαγωγοί διακόπτες από SiC μπορούν να έχουν μικρότερες διαστάσεις σε σχέση με αντίστοιχους από Si που αντέχουν σε συγκεκριμένη τάση και ρεύμα. Ή με άλλα λόγια, ένα ημιαγωγικός διακόπτης από SiC ίδιων διαστάσεων με έναν άλλο από Si, έχει υψηλότερη τάση διάσπασης. Επιπρόσθετα το SiC έχει μικρότερη αντίσταση αγωγής από αυτή του Si, κάτι που αποτελεί καθοριστικό παράγοντα στην μείωση των απωλειών αγωγής ενός ημιαγωγικού διακόπτη. Κατά συνέπεια επιτυγχάνεται η σχεδίαση μετατροπέων ηλεκτρονικών ισχύος με μεγαλύτερες αποδόσεις.

Δεύτερη σημαντική διαφορά του SiC σε σχέση με το Si είναι η αυξημένη θερμική αγωγιμότητα (μειωμένη θερμική αντίσταση) του πρώτου σε σχέση με το δεύτερο η οποία αν αξιοποιηθεί θα αποτελέσει παράγοντα σημαντικής ποιοτικής βελτίωσης των ημιαγωγικών διακοπών. Η απαγωγή θερμότητας, που είναι ένα από τα βασικότερα προβλήματα των εφαρμογών μεγάλης ισχύος, θεωρητικά θα γίνεται ευκολότερα στους μετατροπείς με τεχνολογία SiC. Δηλαδή η ψύξη τους θα επιτυγχάνεται με ψυκτικά συστήματα μειωμένου όγκου και βάρους, ενώ καθίσταται πιθανή και η χρήση αερόψυκτων ψηκτρών (ακόμα και χωρίς ανεμιστήρα) σε εφαρμογές μεγάλης ισχύος. Μέσω αυτής της μείωσης όγκου και βάρους, οι μετατροπείς με τεχνολογία SiC θα μπορούν να αποκτήσουν μεγαλύτερη πυκνότητα ισχύος ανά μονάδα όγκου.

Τρίτη σημαντική διαφορά αποτελεί η μεγαλύτερη ταχύτητα ολίσθησης των φορέων του ηλεκτρικού ρεύματος μέσα στο SiC από την αντίστοιχη στο Si. Η ιδιότητα αυτή είναι εξαιρετικής σημασίας, αφού το ρεύμα κατά τις διακοπτικές μεταβάσεις μεταβάλλεται ταχύτερα, συνεπώς μειώνονται οι μεταβατικοί χρόνοι. Στη μείωση των διακοπτικών χρόνων συμβάλλουν επίσης και οι μειωμένες παρασιτικές χωρητικότητες που εμφανίζονται στις pn ενώσεις από SiC. Ως αποτέλεσμα μειώνονται δραστικά οι διακοπτικές απώλειες, που αποτελούν την κύρια πηγή απωλειών στους μετατροπείς ισχύος. Ένα ακόμα πλεονέκτημα αυτής της ιδιότητας είναι ότι μπορεί να αυξηθεί αρκετά η διακοπτική συχνότητα χωρίς ιδιαίτερο κόστος σε απώλειες. Αυτό σημαίνει μεταφορά των αρμονικών των μετατροπέων σε υψηλές συχνότητες, οπότε θα απαιτούνται μικρότερα φίλτρα σε όγκο και βάρος.

Όλα αυτά τα χαρακτηριστικά του SiC ενδεχομένως να το καταστήσουν, το πλέον κατάλληλο ημιαγωγίμο υλικό για εφαρμογές μετατροπέων ηλεκτρονικών ισχύος έναντι του Si στο μέλλον. Προς το παρόν υπάρχουν δυσκολίες που έχουν να κάνουν κυρίως με το κόστος του, τις τεχνικές επεξεργασίας του υλικού καθώς και με την

περιορισμένη διαθεσιμότητά του. Αυτό έχει ως αποτέλεσμα να είναι περιορισμένη και η διαθεσιμότητα των ημιαγωγικών στοιχείων από καρβίδιο του πυριτίου όπως το JFET που χρησιμοποιήθηκε στην παρούσα διπλωματική εργασία.

Οι μετατροπείς με τεχνολογία SiC είναι πιο συμπαγείς, ελαφριοί και αποδοτικοί από αυτούς που χρησιμοποιούν το Si.

10.2 Μοντέλο του SiC-JFET SJDP120R085-Αποτελέσματα προσομοιώσεων:

Η δημιουργία ενός μοντέλου προσομοιώσεων για το normally-on SiC JFET SJDP120R085 είναι το βασικό σημείο της εργασίας. Όπως έγινε φανερό από τα αποτελέσματα των προσομοιώσεων, η ακρίβεια του μοντέλου όσον αφορά τις DC χαρακτηριστικές του είναι ικανοποιητική ώστε να μπορεί να χρησιμοποιηθεί και να δώσει αξιόπιστα αποτελέσματα. Έγινε επιτυχής χρήση του εν λόγω μοντέλου στα πλαίσια άλλης εργασίας, που διεξαγόταν παράλληλα με την παρούσα, και είχε ως αντικείμενο τη σχεδίαση κυκλωμάτων προστασίας του συγκεκριμένου normally-on JFET.

Όσον αφορά τη διακοπτική συμπεριφορά του μοντέλου, διαπιστώθηκε ότι είναι δύσκολο έως ανέφικτο να υπολογισθούν μέσω προσομοίωσης με μεγάλη ακρίβεια οι διακοπτικές απώλειες. Αυτό δεν συμβαίνει λόγω αδυναμίας του μοντέλου αλλά λόγω της άγνοιας των πραγματικών τιμών των παρασιτικών αυτεπαγωγών, οι οποίες είναι διαφορετικές για την εκάστοτε εφαρμογή και προκύπτουν από ατέλειες εντός και εκτός του JFET. Παρ' όλα αυτά διακρίνονται με επιτυχία στην προσομοίωση φαινόμενα που σχετίζονται με διακοπτικές μεταβάσεις καθώς και η αδιαμφισβήτητη επιρροή που έχουν στις κυματομορφές τα παρασιτικά στοιχεία του JFET.

Επιπλέον, το μοντέλο παρουσιάζει συμπεριφορά ανάστροφης αγωγής ακόμα και όταν είναι σε αποκοπή, όπως το πραγματικό JFET. «Εμπεριέχει» δηλαδή την νοητή αντιπαράλληλη δίοδο που του επιτρέπει να άγει με ανάποδη από τη συμβατική φορά. Από μία σχετική πειραματική μέτρηση η οποία δίνεται στο έβδομο κεφάλαιο φαίνεται ότι η τάση αγωγής της νοητής αντιπαράλληλης διόδου είναι κοντά στις τιμές τάσης που προκύπτουν από τις προσομοιώσεις, όμως δεν μπορεί να διαπιστωθεί με ακρίβεια πόση είναι η απόκλιση, καθώς δεν είναι γνωστή η θερμοκρασία εκτέλεσης του πειράματος. Η θερμοκρασία όπως και η τάση πύλης V_{GS} επηρεάζουν άμεσα την τιμή της τάσης αυτής.

10.3 Χαρακτηριστικές του SiC-JFET SJDP120R085:

Οι χαρακτηριστικές του normally-on SiC-JFET SJDP120R085 παρουσιάζουν ιδιαίτερο ενδιαφέρον.

Συγκρίνοντας τις I-V χαρακτηριστικές του SJDP120R085 με αυτές αντίστοιχων ημιαγωγικών διακοπών ισχύος από πυρίτιο (π.χ. του IGBT IXDH30N120 της IXYS) παρατηρούνται σημαντικές διαφορές. Από τις I-V καμπύλες φαίνεται ξεκάθαρα πως, η τάση αγωγής άρα άμεσα και η αντίσταση αγωγής του SiC-JFET είναι κατά πολύ μικρότερη από αυτή του Si-IGBT ίδιας ισχύος. Το γεγονός αυτό υπαγορεύει μικρότερες απώλειες αγωγής για το SiC-JFET.

Επιπρόσθετα οι C-V χαρακτηριστικές καταδεικνύουν ότι οι παρασιτικές χωρητικότητες του SiC-JFET είναι μικρότερες από αυτές του Si-IGBT που συνεπάγεται ότι οι διακοπτικοί χρόνοι του SiC-JFET θα είναι μικρότεροι άρα θα έχει και μειωμένες διακοπτικές απώλειες. Η υπόθεση αυτή επιβεβαιώνεται αν κοιτάξει

κανείς τις μετρήσεις διακοπτικών απωλειών που υπάρχουν στα αντίστοιχα φυλλάδια προδιαγραφών (datasheets). Οι διακοπτικές απώλειες του SiC-JFET είναι της τάξης των εκατοντάδων μJ ενώ του Si-IGBT της τάξης μερικών mJ για ίδια τάση στα άκρα του διακόπτη και ίδιο ρεύμα φορτίου. Η μείωση αυτή των διακοπτικών απωλειών, όπως έχει ήδη αναφερθεί, παρέχει δυνατότητα αύξησης της διακοπτικής συχνότητας του ημιαγωγικού διακόπτη, δηλαδή μείωση του μεγέθους και βάρους του φίλτρου αποκοπής αρμονικών που πιθανόν να χρησιμοποιηθεί από ένα μετατροπέα με SiC-JFETs.

Όσον αφορά τη θερμική συμπεριφορά, παρά την θεωρητική υπεροχή του SiC σε επίπεδο υλικού έναντι του Si, οι δύο ημιαγωγικοί διακόπτες έχουν ίδια μέγιστη θερμική αντίσταση από την ένωση ως την μόνωση ($R_{th,jc}=R_{thermal, junction\ to\ case}$) ίση με περίπου 1°C ή K/W και ίδια μέγιστη θερμοκρασία λειτουργίας 150°C . Βέβαια, όταν οι δύο διακόπτες χρησιμοποιούνται σε ακριβώς ίδιες εφαρμογές με ίδια διακοπτική συχνότητα, το SiC-JFET είναι σε χαμηλότερη θερμοκρασία από το Si-IGBT λόγω των λιγότερων απωλειών του.

Αύξηση της θερμοκρασίας λειτουργίας του SiC-JFET για δεδομένη τιμή τάσης V_{DS} μειώνει το ρεύμα I_D όπως φαίνεται από τις I-V χαρακτηριστικές άρα ο διακόπτης έχει θετικό θερμοκρασιακό συντελεστή που είναι ιδανικός για παραλληλισμό δύο ή περισσότερων JFET όπου αυτό απαιτείται. Δηλαδή έστω ότι έχουμε παράλληλα δύο JFETs (ίδια τάση V_{DS}), που ακουμπάνε στην ίδια ψήκτρα ώστε να είναι σε θερμική ισορροπία: αν για κάποιο λόγο (π.χ. διαφορετική αντίσταση αγωγής των δύο) περάσει από το ένα μεγαλύτερο ρεύμα σε σχέση με το άλλο, θα αυξηθεί η θερμοκρασία του, γεγονός που θα περιορίσει αυτόματα το ρεύμα του κι έτσι επιτυγχάνεται εξισορρόπηση μεταξύ των δύο.

Τέλος το SiC-JFET έχει την ικανότητα να διαπερνάται από αρνητικό ρεύμα (από την πηγή προς την υποδοχή) ακόμα και όταν είναι σε αποκοπή, χωρίς αυτό να έχει καταστροφικές συνέπειες («ύπαρξη» νοητής αντιπαράλληλης διόδου). Δεν απαιτείται λοιπόν χρήση επιπρόσθετης αντιπαράλληλης διόδου όπως έχουν τα IGBTs και τα MOSFETs μεγάλης ισχύος για προστασία. Πρέπει όμως να τονιστεί ότι, η τάση αγωγής αυτής της νοητής διόδου είναι θεωρητικά, περίπου 9V (στους 25°C) όταν η τάση πύλης είναι $V_{GS}=-15\text{V}$. Δηλαδή όταν άγει ανάστροφα το JFET (για τάση $V_{GS}=-15\text{V}$) οι απώλειες αγωγής είναι αυξημένες λόγω της αυξημένης τάσης ανάστροφης αγωγής. Αν απαιτείται για κάποιο λόγο να μειωθούν αυτές οι απώλειες θα πρέπει να τοποθετείται εξωτερική αντιπαράλληλη διάδος με καλύτερα χαρακτηριστικά.

Συμπερασματικά, τα SiC-JFETs μπορεί στο μέλλον να αποτελούν κυρίαρχη επιλογή για την υλοποίηση μετατροπέων ισχύος, οι οποίοι θα έχουν βελτιωμένες προδιαγραφές σε σύγκριση με μετατροπείς που έχουν υλοποιηθεί με ημιαγωγικούς διακόπτες πυριτίου (Si).

Παράρτημα Α

Μοντέλο του JFET στο SPICE

(Ακριβείς εξισώσεις από το Reference Guide του SPICE)

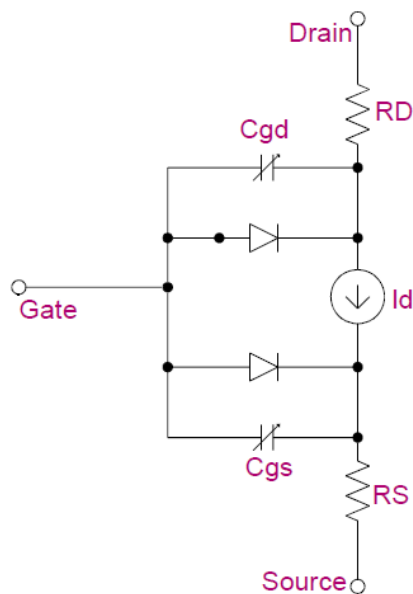
Junction FET (FET ένωσης)

Γενική μορφή J<name> <drain node> <gate node> <source node> <model name>+[area value]

Παραδείγματα JIN 100 1 0 JFAST
J13 22 14 23 JNOM 2.0

Μορφή μοντέλου .MODEL <model name> NJF [model parameters]
.MODEL <model name> PJF [model parameters]

Περιγραφή Το JFET μοντελοποιείται σαν ένα ενδογενές FET χρησιμοποιώντας μία ωμική αντίσταση ($R_D/area$) σε σειρά με την υποδοχή και άλλη μία ($R_S/area$) σε σειρά με την πηγή. Θετικό θεωρείται το ρεύμα που ρέει προς έναν ακροδέκτη.



Σημείωση

[area value]

Η σχετική επιφάνεια της συσκευής. Έχει προεπιλεγμένη τιμή 1.0.

Capture parts

Ο ακόλουθος πίνακας περιέχει ένα σύνολο breakout μερών JFET σχεδιασμένων για προσαρμογή των παραμέτρων προσομοίωσης του μοντέλου. Τα εν λόγω μέρη είναι χρήσιμα για αναλύσεις τύπου Monte Carlo και χειρίστης-περίπτωσης (worst-case), με ανοχές καθορισμένες για συγκεκριμένες παραμέτρους μοντέλου.

Part name	Model type	Property	Property description
JBREAKN	NJF	AREA MODEL	area scaling factor NJF model name
JBREAKP	PJF	AREA MODEL	area scaling factor PJF model name

Ρύθμιση της θερμοκρασίας λειτουργίας

Η θερμοκρασία λειτουργίας μπορεί να διαφοροποιηθεί από την θερμοκρασία του υπόλοιπου κυκλώματος καθορίζοντας μία από τις εξής παραμέτρους του μοντέλου: T_ABS, T_REL_GLOBAL ή T_REL_LOCAL. Επιπρόσθετα, οι παράμετροι του μοντέλου μπορούν να αποτιμηθούν για δεδομένη θερμοκρασία μέτρησης χρησιμοποιώντας την παράμετρο T_MEASURED. Περισσότερες πληροφορίες για τις παραμέτρους που αναφέρθηκαν, βρίσκονται στον πίνακα που ακολουθεί αλλά κυρίως στο εγχειρίδιο χρήσης του SPICE.

Παράμετροι μοντέλου

Παράμετρος	Περιγραφή	Μονάδα	Προεπιλογή
AF	εκθέτης θορύβου (flicker)		1
ALPHA	συντελεστής ιονισμού	volt ⁻¹	0
BETA	συντελεστής διαγωγιμότητας	amp/volt ²	1E-4
BETATCE	εκθετικός συντελεστής θερμοκρασίας για το BETA	%/°C	0
CGD	χωρητικότητα (p-n) μηδενικής πόλωσης πύλης-υποδοχής	farad	0
CGS	χωρητικότητα (p-n) μηδενικής πόλωσης πύλης-πηγής	farad	0
FC	συντελεστής χωρητικότητας απογύμνωσης θετικής πόλωσης		0.5
IS	ρεύμα κορεσμού ένωσης πύλης-καναλιού (p-n)	amp	1E-14
ISR	παράμετρος ρεύματος επανασύνδεσης ένωσης πύλης-καναλιού (p-n)	amp	0
KF	συντελεστής θορύβου (flicker)		0
LAMBDA	συντελεστής διαμόρφωσης μήκους καναλιού	volt ⁻¹	0
M	συντελεστής κλιμάκωσης ένωσης (p-n) πύλης-καναλιού		0.5
N	συντελεστής εκπομπών ένωσης (p-n) πύλης-καναλιού		1
NR	συντελεστής εκπομπών για το isr		2
PB	εσωτερική πτώση τάσης πύλης-καναλιού (p-n)	volt	1.0
RD	ωμική αντίσταση υποδοχής	ohm	0
RS	ωμική αντίσταση πηγής	ohm	0
T_ABS	απόλυτη θερμοκρασία	°C	
T_MEASURED	μετρηθείσα θερμοκρασία	°C	
T_REL_GLOBAL	θερμοκρασία σχετική με το ρεύμα	°C	
T_REL_LOCAL	θερμοκρασία σχετική με το μοντέλο AKO	°C	
VK	τάση γονάτου ιονισμού	volt	0
VTO	τάση κατωφλίου	volt	-2.0
VTOTC	συντελεστής θερμοκρασίας για την VTO	volt/°C	0
XTI	συντελεστής θερμοκρασίας για το IS		3

Σημείωση

VTO<0 υποδηλώνει ότι η συσκευή είναι JFET «απογύμνωσης» καναλιού (ισχύει για JFET n-καναλιού και p-καναλιού), ενώ VTO>0 υποδηλώνει ότι η συσκευή είναι JFET «πύκνωσης» καναλιού. Αυτή η υπόθεση συμμορφώνεται με το SPICE του U.C.Berkeley.

Εξισώσεις JFET

Οι εξισώσεις αυτής της ανάλυσης περιγράφουν ένα JFET n-καναλιού. Για συσκευές p-καναλιού, αναστρέψουμε όλα τα πρόσημα τάσεων και ρευμάτων.

Χρησιμοποιούνται οι ακόλουθες μεταβλητές:

- V_{gs} = Τάση πύλης-πηγής
- V_{gd} = Τάση πύλης-υποδοχής
- V_{ds} = Τάση υποδοχής-πηγής
- C_{gs} = Χωρητικότητα πύλης-πηγής
- C_{gd} = Χωρητικότητα πύλης-υποδοχής
- V_t = $k \cdot T / q$ (θερμική τάση)
- k = Σταθερά του Boltzmann
- q = Ηλεκτρονικό φορτίο
- T = Θερμοκρασία ανάλυσης ($^{\circ}K$)
- T_{nom} = Ονομαστική θερμοκρασία (ρύθμιση μέσω της TNOM επιλογής)

Σημείωση

Ως θετικό ορίζεται το ρεύμα που ρέει προς έναν ακροδέκτη.

Εξισώσεις JFET για DC ρεύμα

$I_g = \text{gate current} = \text{area} \cdot (I_{gs} + I_{gd})$	(ρεύμα πύλης=ρεύμα διόδου gs + διόδου gd)
$I_{gs} = \text{gate-source leakage current} = I_n + I_r \cdot K_g$	(ρεύμα διαρροής πύλης-πηγής, ένωση gs)
$I_n = \text{normal current} = IS \cdot (e^{V_{gs}/(NR \cdot V_T)} - 1)$	(κύρια συνιστώσα ρεύματος πύλης-πηγής)
$I_r = \text{recombination current} = ISR \cdot (e^{V_{gs}/(NR \cdot V_T)} - 1)$	(ρεύμα επανασύνδεσης πύλης-πηγής)
$K_g = \text{generation factor} = ((1 - V_{gs}/PB)^2 + 0.005)^{M/2}$	(παράγοντας K πύλης-πηγής)
$I_{gd} = \text{gate-drain leakage current} = I_n + I_r \cdot K_g + I_i$	(ρεύμα διαρροής πύλης-υποδοχής, ένωση gd)
$I_n = \text{normal current} = IS \cdot (e^{V_{gd}/(NR \cdot V_T)} - 1)$	(κύρια συνιστώσα ρεύματος πύλης-υποδοχής)
$I_r = \text{recombination current} = ISR \cdot (e^{V_{gd}/(NR \cdot V_T)} - 1)$	(ρεύμα επανασύνδεσης πύλης-υποδοχής)
$K_g = \text{generation factor} = ((1 - V_{gd}/PB)^2 + 0.005)^{M/2}$	(παράγοντας K πύλης-υποδοχής)
$I_i = \text{impact ionization current}$	(συνιστώσα ρεύματος ιονισμού)
for forward saturation region: $0 < V_{gs} - V_{TO} < V_{ds}$	
then:	
$I_i = I_{\text{drain}} \cdot \text{ALPHA} \cdot v_{\text{dif}} \cdot e^{-VK/v_{\text{dif}}}$	
where	
$v_{\text{dif}} = V_{ds} - (V_{gs} - V_{TO})$	
else:	
$I_i = 0$	
$I_d = \text{drain current} = \text{area} \cdot (I_{\text{drain}} - I_{gd})$	(ρεύμα υποδοχής)
$I_s = \text{source current} = \text{area} \cdot (-I_{\text{drain}} - I_{gs})$	(ρεύμα πηγής)

Όπου το I_{drain} :

Normal mode: $V_{ds} \geq 0$	($V_{ds} \geq 0$)
Case 1	
for cutoff region: $V_{gs} - V_{TO} \leq 0$	(Περιοχή αποκοπής)
then: $I_{\text{drain}} = 0$	
Case 2	
for linear region: $V_{ds} \leq V_{gs} - V_{TO}$	(Γραμμική περιοχή)
then: $I_{\text{drain}} = \text{BETA} \cdot (1 + \text{LAMBDA} \cdot V_{ds}) \cdot V_{ds} \cdot (2 \cdot (V_{gs} - V_{TO}) - V_{ds})$	
Case 3	
for saturation region: $0 < V_{gs} - V_{TO} < V_{ds}$	(Περιοχή κορεσμού)
then: $I_{\text{drain}} = \text{BETA} \cdot (1 + \text{LAMBDA} \cdot V_{ds}) \cdot (V_{gs} - V_{TO})^2$	

Inverted mode: $V_{ds} < 0$

Switch the source and drain in the normal mode equations above.

Και για ($V_{ds} < 0$) εναλλάσσουμε υποδοχή με πηγή στις παραπάνω εξισώσεις.

Εξισώσεις JFET για τις χωρητικότητες

Χωρητικότητα απογύμνωσης ένωσης πύλης-πηγής

For: $V_{gs} \leq FC \cdot PB$

$$C_{gs} = area \cdot CGS \cdot (1 - V_{gs}/PB)^{-M}$$

For: $V_{gs} > FC \cdot PB$

$$C_{gs} = area \cdot CGS \cdot (1 - FC)^{-(1+M)} \cdot (1 - FC \cdot (1+M) + M \cdot V_{gs}/PB)$$

Χωρητικότητα απογύμνωσης ένωσης πύλης-υποδοχής

For: $V_{gd} \leq FC \cdot PB$

$$C_{gd} = area \cdot CGD \cdot (1 - V_{gd}/PB)^{-M}$$

For: $V_{gd} > FC \cdot PB$

$$C_{gd} = area \cdot CGD \cdot (1 - FC)^{-(1+M)} \cdot (1 - FC \cdot (1+M) + M \cdot V_{gd}/PB)$$

Εξισώσεις JFET για θερμοκρασιακά φαινόμενα

Οι παρασιτικές ωμικές αντιστάσεις υποδοχής και πηγής δεν έχουν θερμοκρασιακή εξάρτηση.

$$V_{TO}(T) = V_{TO} + V_{TOTO} \cdot (T - T_{nom})$$

$$BETA(T) = BETA \cdot 1.01^{BETATCE \cdot (T - T_{nom})}$$

$$IS(T) = IS \cdot e^{(T/T_{nom}-1) \cdot EG/(N \cdot V_t)} \cdot (T/T_{nom})^{X_{II}/N}$$

where $EG = 1.11$

$$ISR(T) = ISR \cdot e^{(T/T_{nom}-1) \cdot EG/(NR \cdot V_t)} \cdot (T/T_{nom})^{X_{II}/NR}$$

where $EG = 1.11$

$$PB(T) = PB \cdot T/T_{nom} - 3 \cdot V_t \cdot \ln(T/T_{nom}) - E_g(T_{nom}) \cdot T/T_{nom} + E_g(T)$$

where $E_g(T) = \text{silicon bandgap energy} = 1.16 - .000702 \cdot T^2 / (T + 1108)$

$$CGS(T) = CGS \cdot (1 + M \cdot (.0004 \cdot (T - T_{nom}) + (1 - PB(T)/PB)))$$

$$CGD(T) = CGD \cdot (1 + M \cdot (.0004 \cdot (T - T_{nom}) + (1 - PB(T)/PB)))$$

Εξισώσεις JFET για το θόρυβο

Ο θόρυβος υπολογίζεται θεωρώντας ένα εύρος συχνοτήτων του 1.0-Hertz και χρησιμοποιώντας τις ακόλουθες φασματικές πυκνότητες ισχύος.

Θερμικός θόρυβος παρασιτικών αντιστάσεων

$$I_s^2 = 4 \cdot k \cdot T / (R_S / \text{area})$$

$$I_d^2 = 4 \cdot k \cdot T / (R_D / \text{area})$$

Ενδογενής θόρυβος και flickering του JFET

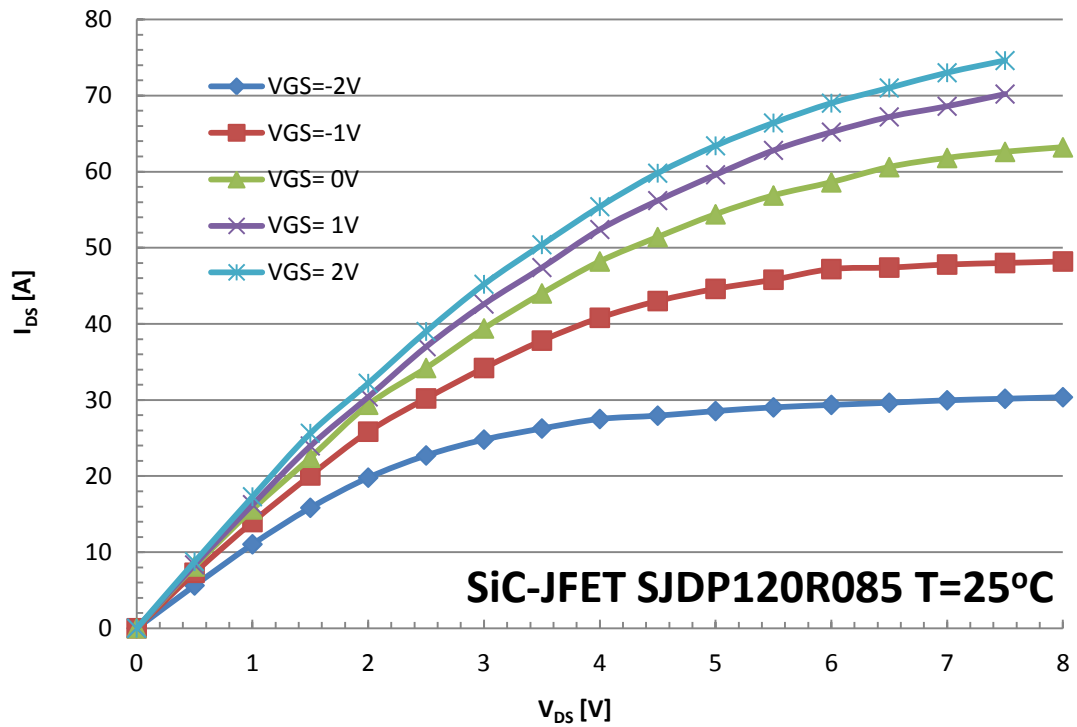
$$I_{\text{drain}}^2 = 4 \cdot k \cdot T \cdot g_m \cdot 2/3 + K_F \cdot I_{\text{drain}}^{AF} / \text{FREQUENCY}$$

where $g_m = dI_{\text{drain}}/dV_{gs}$ (at the DC bias point)

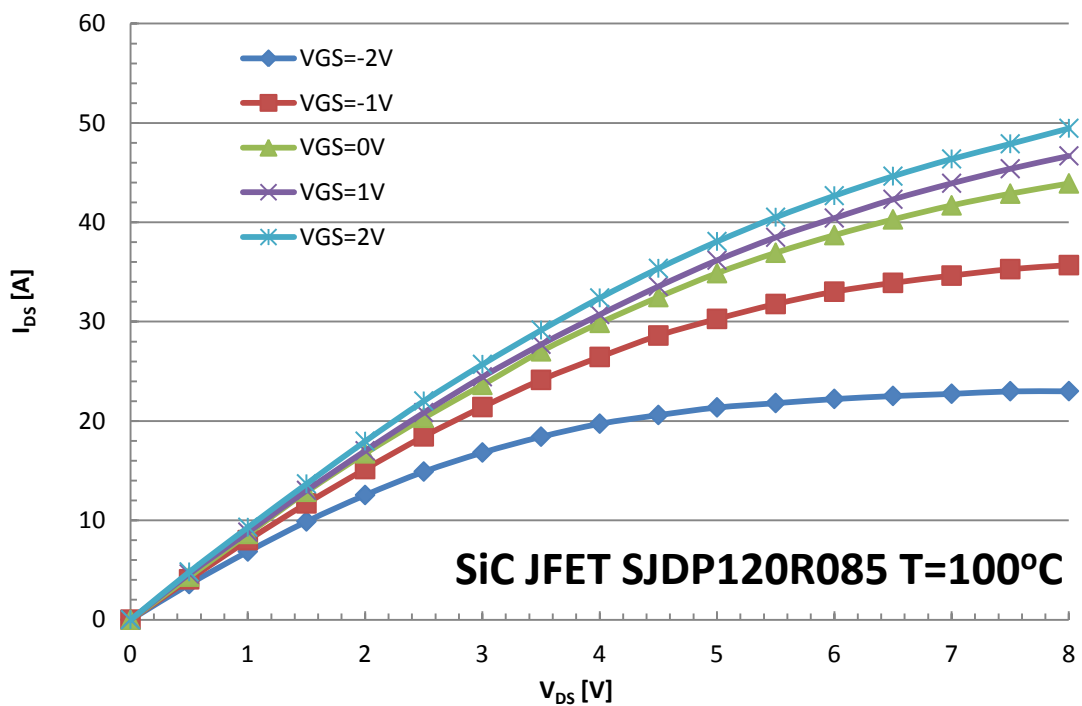
Παράρτημα Β

DC Μετρήσεις για το JFET της Semisouth: SJDP120R085

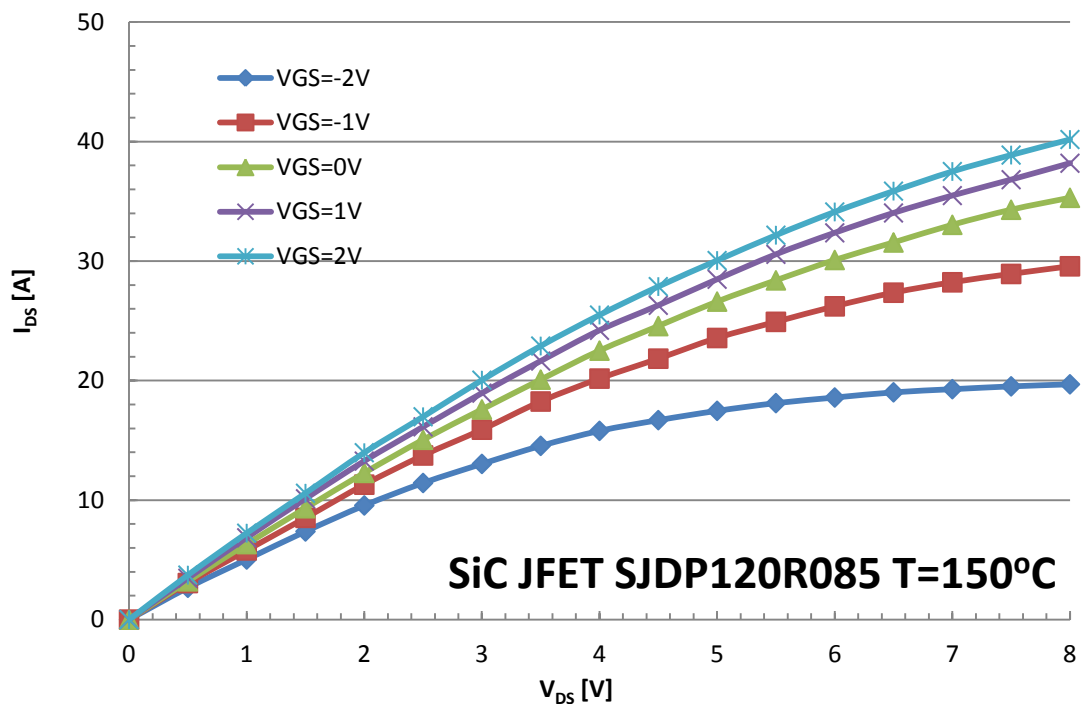
(Πηγές: ΙΤΕ, Εργαστήριο Ηλεκτρικών Μηχανών και Ηλεκτρονικών Ισχύος)



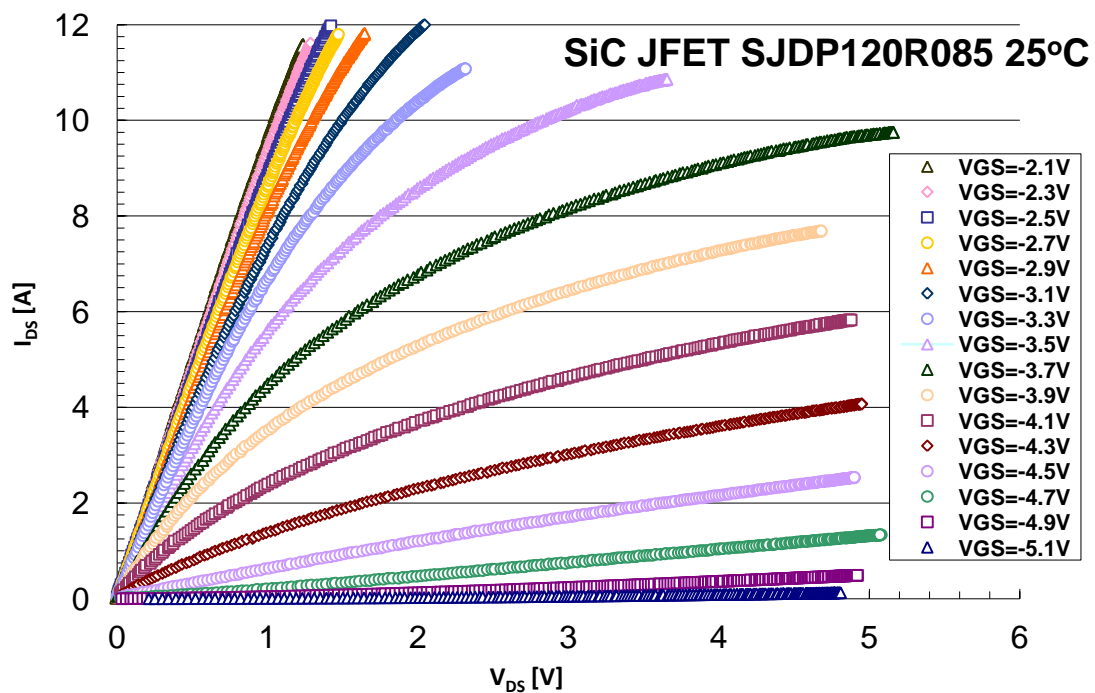
Σχήμα Β.1: Πειραματικά αποτελέσματα DC μετρήσεων. Ρεύμα υποδοχής, I_{DS} συναρτήσει τάσης υποδοχής-πηγής, V_{DS} με παράμετρο την τάση πύλης, V_{GS} (V_{GS} από -2V έως +2V). Θερμοκρασία ένωσης 25°C.



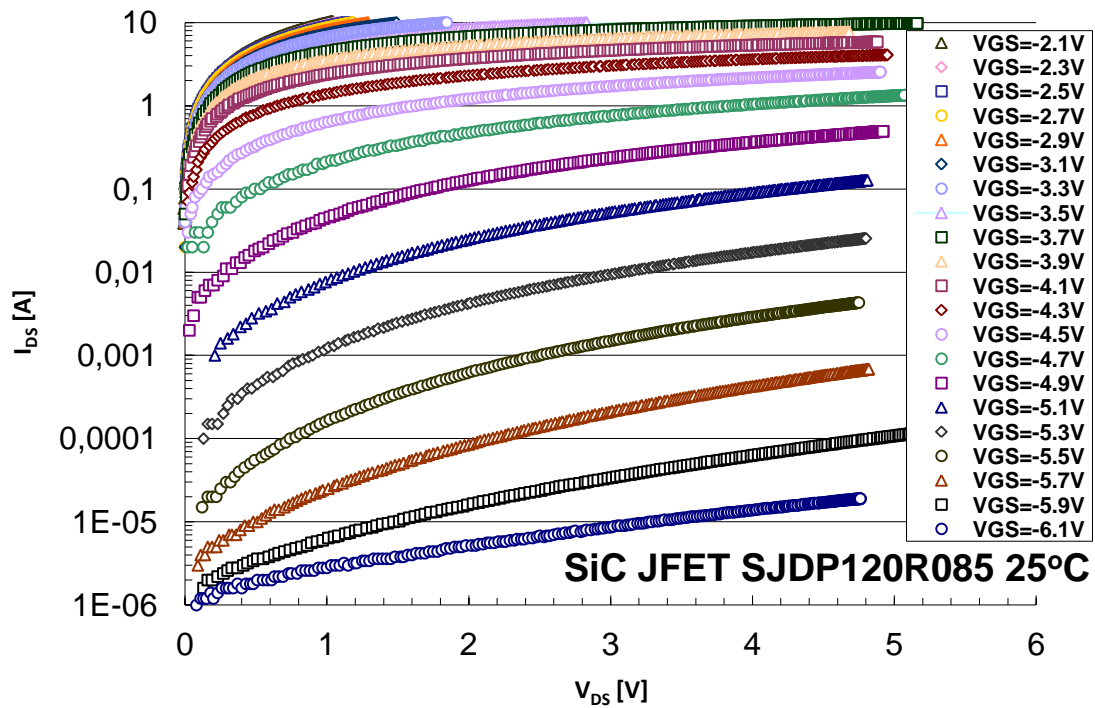
Σχήμα Β.2: Πειραματικά αποτελέσματα DC μετρήσεων. Ρεύμα υποδοχής, I_{DS} συναρτήσει τάσης υποδοχής-πηγής, V_{DS} με παράμετρο την τάση πύλης, V_{GS} (V_{GS} από -2V έως +2V). Θερμοκρασία ένωσης 100°C.



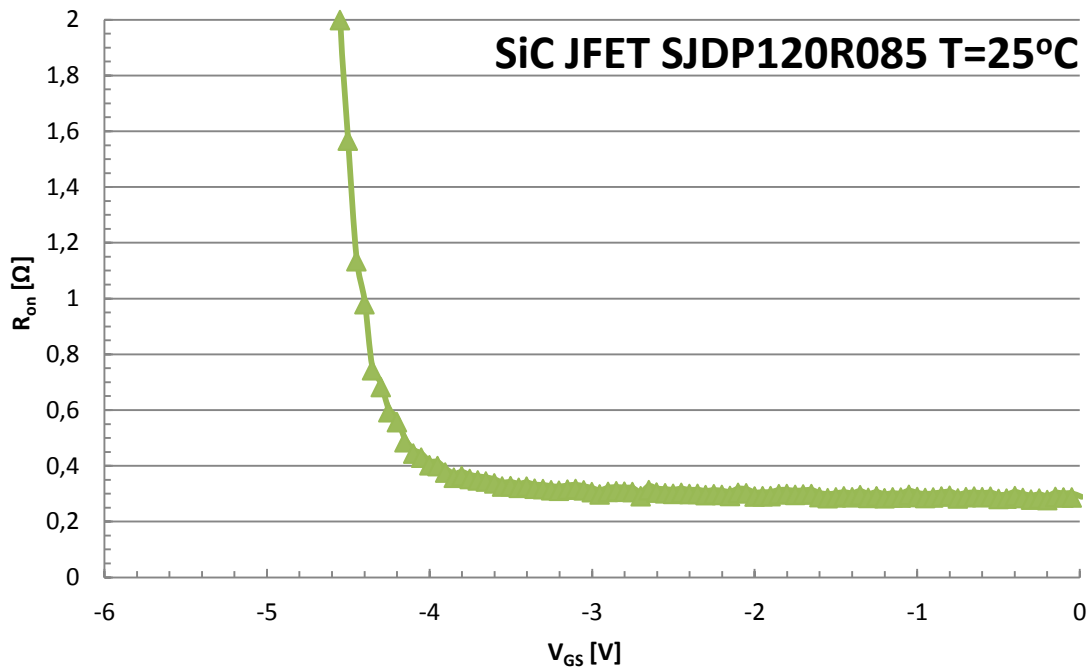
Σχήμα Β.3: Πειραματικά αποτελέσματα DC μετρήσεων. Ρεύμα υποδοχής, I_{DS} συναρτήσει τάσης υποδοχής-πηγής, V_{DS} με παράμετρο την τάση πύλης, V_{GS} (V_{GS} από -2V έως +2V). Θερμοκρασία ένωσης 150°C.



Σχήμα Β.4: Πειραματικά αποτελέσματα DC μετρήσεων. Ρεύμα υποδοχής, I_{DS} συναρτήσει τάσης υποδοχής-πηγής, V_{DS} με παράμετρο την τάση πύλης, V_{GS} (V_{GS} από -5.1V έως -2.1V). Θερμοκρασία ένωσης 25°C.



Σχήμα Β.5: Πειραματικά αποτελέσματα DC μετρήσεων. Ρεύμα υποδοχής, I_{DS} (σε λογαριθμική κλίμακα) συναρτήσει τάσης υποδοχής-πηγής, V_{DS} με παράμετρο την τάση πύλης, V_{GS} (V_{GS} από -5.1V έως -2.1V). Θερμοκρασία ένωσης 25°C.



Σχήμα Β.6: Πειραματικά αποτελέσματα DC μετρήσεων. Αντίσταση αγωγής του JFET συναρτήσει της τάσης πύλης V_{GS} .

Παράρτημα Γ

Προδιαγραφές (Datasheets) για το JFET SJDP120R085

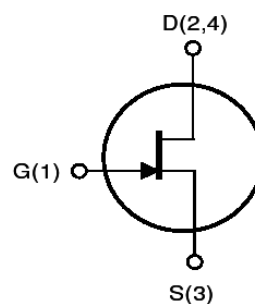
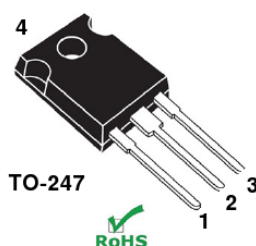
(Υπάρχουν δύο φυλλάδια προδιαγραφών για τον συγκεκριμένο ημιαγωγό, γιατί διατίθεται με δύο τύπους μόνωσης. TO-247 (Semisouth) για εμπορικές εφαρμογές και TO-258 (micross) για στρατιωτικές-διαστημικές εφαρμογές. Ο ημιαγωγός στο εσωτερικό παραμένει ίδιος όπως και τα ηλεκτρικά χαρακτηριστικά του).

Normally-On Trench Silicon Carbide Power JFET

Product Summary		
BV_{DS}	1200	V
$R_{DS(ON)max}$	0.085	Ω
$E_{TS,typ}$	290	μJ

Features:

- Positive Temperature Coefficient for Ease of Paralleling
- Extremely Fast Switching with No "Tail" Current at 150 °C
- $R_{DS(on)}$ typical of 0.075 Ω
- Voltage Controlled
- Low Gate Charge
- Low Intrinsic Capacitance



Internal Schematic

Applications:

- Solar Inverter
- SMPS
- Power Factor Correction
- Induction Heating
- UPS
- Motor Drive

MAXIMUM RATINGS

Parameter	Symbol	Conditions	Value	Unit
Continuous Drain Current	$I_{D,TC=25}$	$T_C = 25\text{ }^\circ\text{C}$	27	A
	$I_{D,TC=100}$	$T_C = 100\text{ }^\circ\text{C}$	17	
Pulsed Drain Current ⁽¹⁾	I_{DM}	$T_J = 25\text{ }^\circ\text{C}$	75	A
Short Circuit Withstand Time	t_{SC}	$V_{DD} < 800\text{ V}, T_J < 125\text{ }^\circ\text{C}$	50	μs
Power Dissipation	P_D	$T_C = 25\text{ }^\circ\text{C}$	114	W
Gate-Source Voltage	V_{GS}	AC ⁽²⁾	-15 to +15	V
Operating and Storage Temperature	T_J, T_{stg}		-55 to +150	$^\circ\text{C}$
Lead Temperature for Soldering	T_{sold}	1/8" from case < 10 s	260	$^\circ\text{C}$

⁽¹⁾ Pulse width limited by maximum junction temperature

⁽²⁾ $R_{g(EXT)} = 1\text{ ohm}, t_p \leq 200\text{ns}$, see Figure 5 for static conditions

⁽³⁾ See Figure 13 for gate driver and switching test circuit

THERMAL CHARACTERISTICS

Parameter	Symbol	Value		Unit
		Typ	Max	
Thermal Resistance, junction-to-case	$R_{th,JC}$	-	1.1	$^\circ\text{C} / \text{W}$
Thermal Resistance, junction-to-ambient	$R_{th,JA}$	-	50	

ELECTRICAL CHARACTERISTICS

Parameter	Symbol	Conditions	Value			Unit
			Min	Typ	Max	

Off Characteristics

Drain-Source Blocking Voltage	BV_{DS}	$V_{GS} = -15\text{ V}, I_D = 600\ \mu\text{A}$	1200	-	-	V
Total Drain Leakage Current	I_{DSS}	$V_{DS} = 1200\text{ V}, V_{GS} = -15\text{ V}, T_J = 25^\circ\text{C}$	-	10	-	μA
		$V_{DS} = 1200\text{ V}, V_{GS} = -15\text{ V}, T_J = 150^\circ\text{C}$	-	100	-	
Total Gate Reverse Leakage	I_{GSS}	$V_{GS} = -15\text{ V}, V_{DS} = 0\text{ V}$	-	-0.1	-0.3	mA
		$V_{GS} = -15\text{ V}, V_{DS} = 1200\text{ V}$	-	-0.1	-	

On Characteristics

Drain-Source On-resistance	$R_{DS(on)}$	$I_D = 17\text{ A}, V_{GS} = 2\text{ V}, T_J = 25^\circ\text{C}$	-	0.075	0.085	Ω
		$I_D = 17\text{ A}, V_{GS} = 2\text{ V}, T_J = 100^\circ\text{C}$	-	0.11	-	
Gate Threshold Voltage	$V_{GS(th)}$	$V_{DS} = 1\text{ V}, I_D = 30\text{ mA}$	-	-5	-	V
Gate Forward Current	$I_{G(FWD)}$	$V_{GS} = +2\text{ V}$	-	40	-	μA
Gate Resistance	R_G	$f = 1\text{ MHz}, \text{ drain-source shorted}$	-	6	-	Ω
	$R_{G(on)}$	$V_{GS} > 2.7\text{ V}; \text{ See Figure 5}$	-	0.5	-	Ω

Dynamic Characteristics

Input Capacitance	C_{iss}	$V_{DD} = 100\text{ V}, V_{GS} = -15\text{ V}, f = 100\text{ kHz}$	-	255	-	μF
Output Capacitance	C_{oss}		-	80	-	
Reverse Transfer Capacitance	C_{rss}		-	80	-	
Effective Output Capacitance, energy related	$C_{o(er)}$	$V_{DS} = 0\text{ V to } 600\text{ V}, V_{GS} = -15\text{ V}$	-	50	-	

Switching Characteristics

Turn-on Delay	t_{on}	$V_{DS} = 600\text{ V}, I_D = 17\text{ A}, \text{ Inductive Load}, T_J = 25^\circ\text{C}$ Gate Driver = +15V, -15V, $R_{g(EXT)} = 5\ \Omega$	-	TBD	-	ns
Rise Time	t_r		-	TBD	-	
Turn-off Delay	t_{off}		-	TBD	-	
Fall Time	t_f		-	TBD	-	
Turn-on Energy	E_{on}		-	160	-	
Turn-off Energy	E_{off}	See Figure 13	-	130	-	
Total Switching Energy	E_{ts}	-	290	-		
Turn-on Delay	t_{on}	$V_{DS} = 600\text{ V}, I_D = 17\text{ A}, \text{ Inductive Load}, T_J = 150^\circ\text{C}$ Gate Driver = +15V, -15V, $R_{g(EXT)} = 5\ \Omega$	-	TBD	-	ns
Rise Time	t_r		-	TBD	-	
Turn-off Delay	t_{off}		-	TBD	-	
Fall Time	t_f		-	TBD	-	
Turn-on Energy	E_{on}		-	165	-	
Turn-off Energy	E_{off}	See Figure 13	-	125	-	
Total Switching Energy	E_{ts}	-	290	-		
Total Gate Charge	Q_g	$V_{DS} = 600\text{ V}, I_D = 10\text{ A}, V_{GS} = +2.5\text{ V}$	-	32	-	nC
Gate-Source Charge	Q_{gs}		-	2	-	
Gate-Drain Charge	Q_{gd}		-	27	-	

Figure 1. Typical Output Characteristics

$I_D = f(V_{DS}); T_J = 25\text{ }^\circ\text{C}; \text{parameter: } V_{GS}$

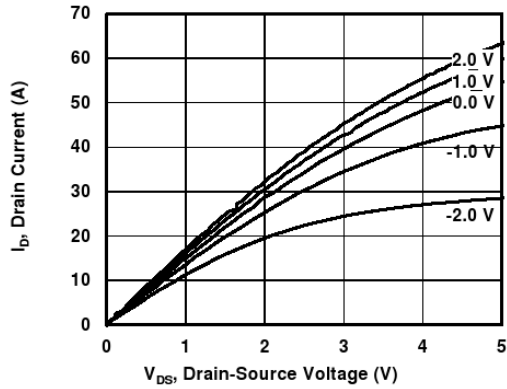


Figure 2. Typical Output Characteristics

$I_D = f(V_{DS}); T_J = 100\text{ }^\circ\text{C}; \text{parameter: } V_{GS}$

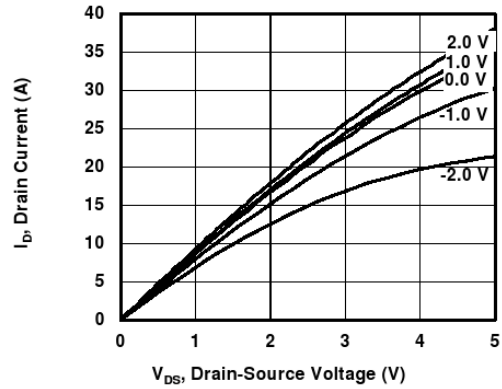


Figure 3. Typical Output Characteristics

$I_D = f(V_{DS}); T_J = 150\text{ }^\circ\text{C}; \text{parameter: } V_{GS}$

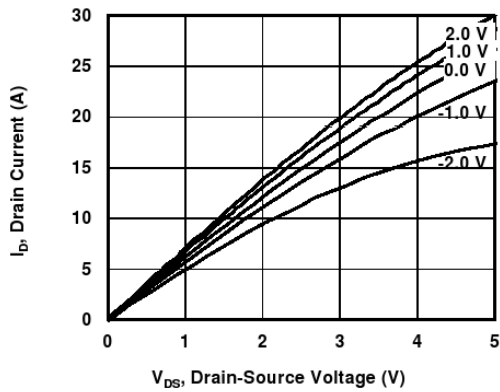


Figure 4. Typical Transfer Characteristics

$I_D = f(V_{GS}); V_{DS} = 5\text{ V}; T_J = 25\text{ }^\circ\text{C}$

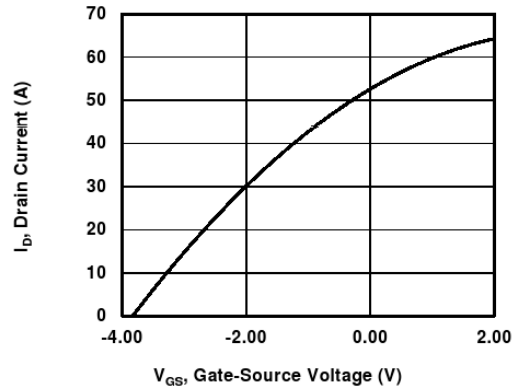


Figure 5. Gate Current

$I_G = f(V_{GS}); \text{parameter: } T_J$

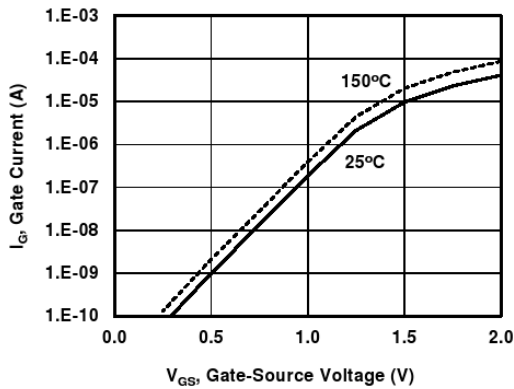


Figure 6. Drain-Source On-resistance

$R_{DS(on)} = f(I_D); V_{GS} = 2.0; \text{parameter: } T_J$

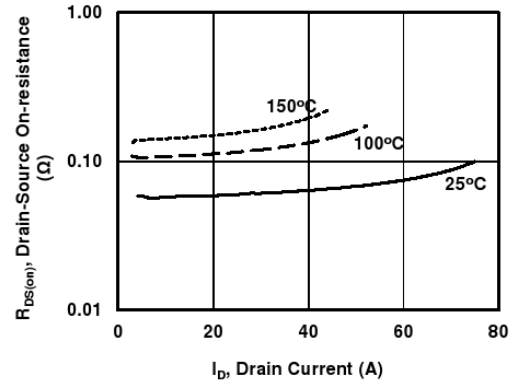


Figure 7. Drain-Source On-resistance

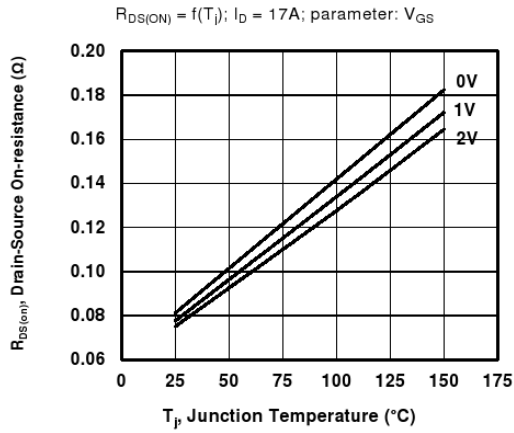


Figure 8. Drain-Source On-resistance

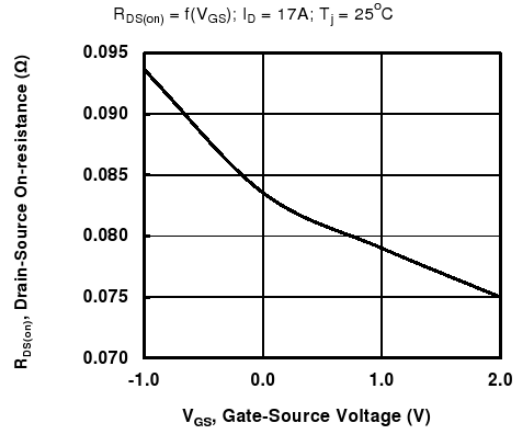


Figure 9. Typical Capacitance

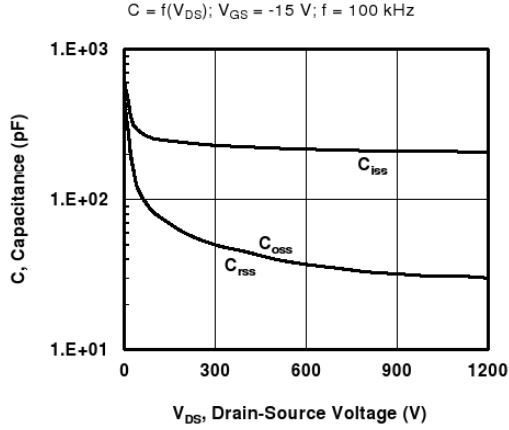


Figure 10. Drain-Source Leakage

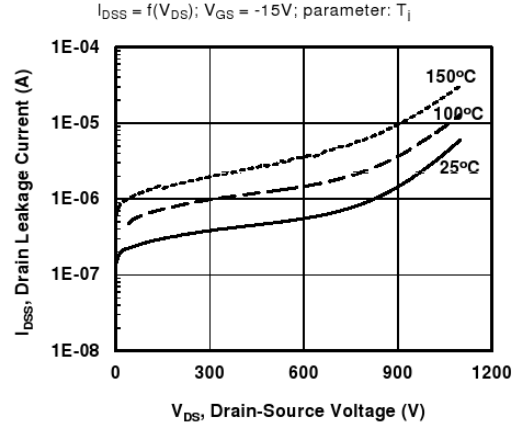


Figure 11. Switching Energy Losses ⁽³⁾

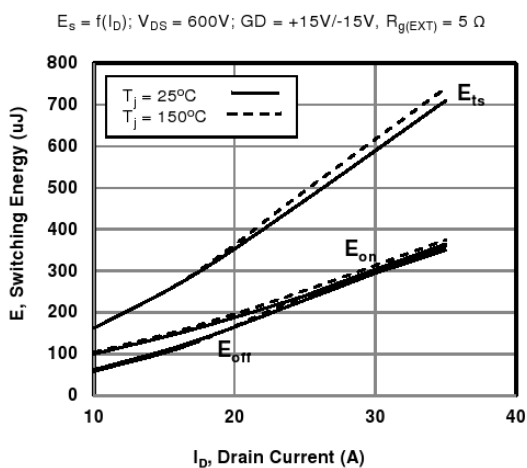


Figure 12. Switching Energy Losses ⁽³⁾

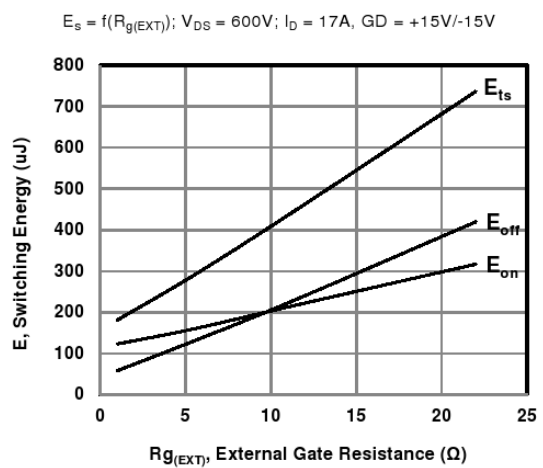


Figure 13. Inductive Load Switching Circuit

Single Switch Configuration

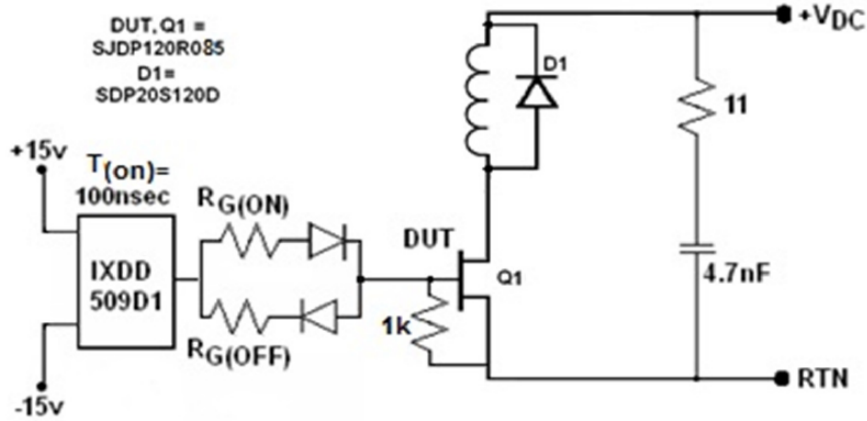
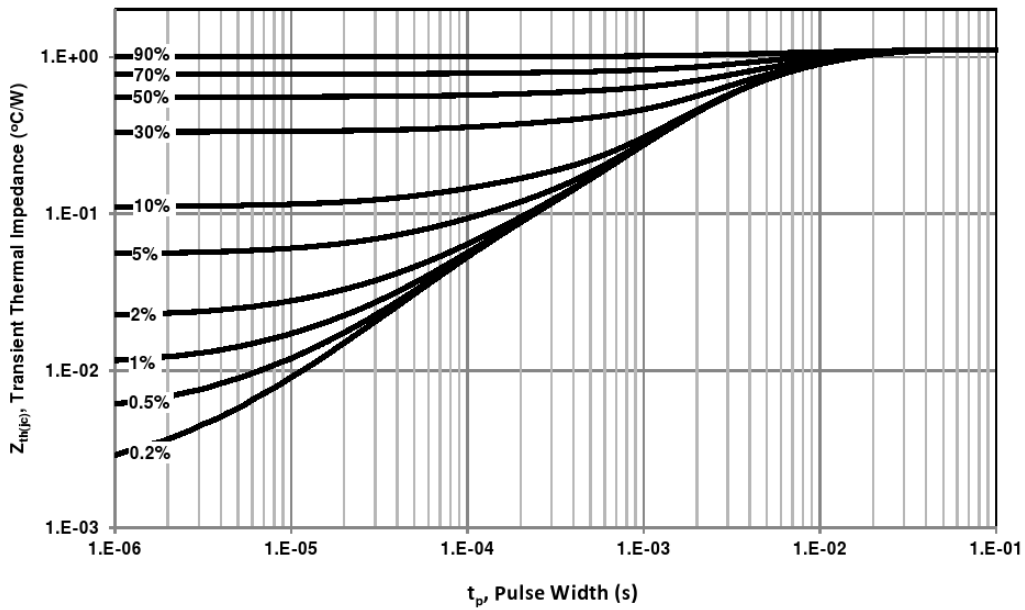
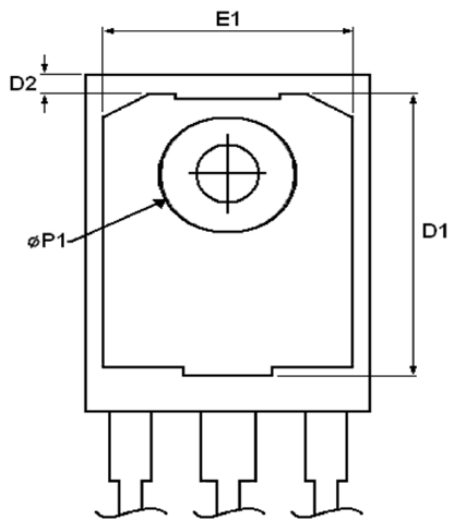
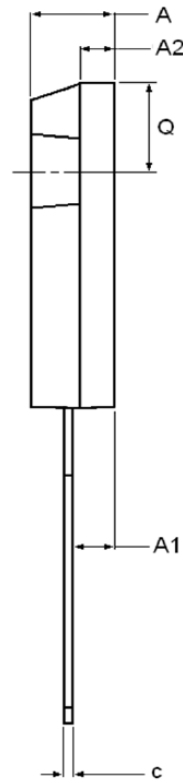
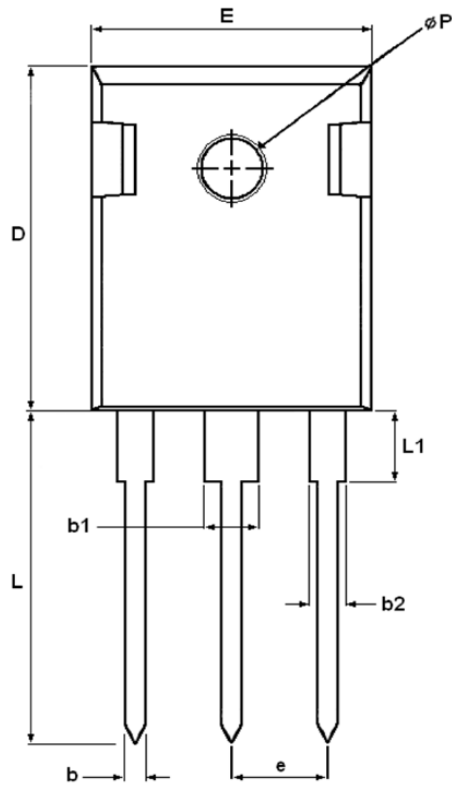


Figure 14. Transient Thermal Impedance

$Z_{th(jc)} = f(t_p)$; parameter: Duty Ratio





DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	4.903	5.157	0.193	0.203
A1	2.273	2.527	0.090	0.100
A2	1.853	2.108	0.073	0.083
b	1.073	1.327	0.042	0.052
b1	2.873	3.381	0.113	0.133
b2	1.903	2.386	0.042	0.052
c	0.600	0.752	0.024	0.029
D	20.823	21.077	0.820	0.830
D1	17.393	17.647	0.685	0.695
D2	1.063	1.317	0.042	0.052
e	5.450		0.215	
E	15.773	16.027	0.621	0.631
E1	13.893	14.147	0.547	0.557
L	20.053	20.307	0.789	0.799
L1	4.168	4.472	0.165	0.175
Q	6.043	6.297	0.238	0.248
ØP	3.560	3.660	0.140	0.144
ØP1	7.063	7.317	0.278	0.288

Published by
SemiSouth Laboratories, Inc.
201 Research Boulevard
Starkville, MS 39759 USA
© SemiSouth Laboratories, Inc. 2011

Information in this document supersedes and replaces all information previously supplied.

Information in this document is provided solely in connection with SemiSouth products. SemiSouth Laboratories, Inc. reserves the right to make changes, corrections, modifications or improvements, to this document without notice.

No license, express or implied to any intellectual property rights is granted under this document.

Unless expressly approved in writing by an authorized representative of SemiSouth, SemiSouth products are not designed, authorized or warranted for use in military, aircraft, space, life saving, or life sustaining applications, nor in products or systems where failure or malfunction may result in personal injury, death, or property or environmental damage.



Normally-ON Trench Silicon Carbide Power JFET

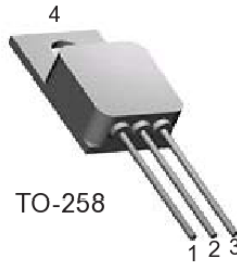
FEATURES:

SemiSouth Die Inside

- Hermetic TO-258 Packaging
- 200°C Maximum Operating Temperature (260°C Contact Factory)
- Available Screening:
 - MIL-PRF-19500 Equivalent
 - Space Level
 - MIL-STD-750 Methods & Conditions
- Inherent Radiation Tolerance > 100K TID
- Positive Temperature Coefficient for Ease of Paralleling
- Extremely Fast Switching with No "Tail" Current at 150°C
- 1200 Volt Drain-Source Blocking Voltage
- $RDS_{(on)max}$ of 0.085 Ω
- Voltage Controlled
- Low Gate Charge
- Low Intrinsic Capacitance

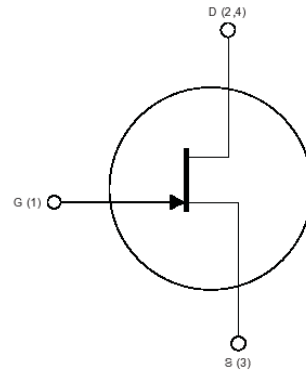
APPLICATIONS:

- Satellite Solar Inverters
- Mil Spec Power Supplies
 - Switch Mode
 - Uninterrupted
- Jet Engine Electronics
- Down-hole Electronics (Motor / Compressor Control)



TO-258

Product Summary		
BV_{DS}	1200	V
$RDS_{(ON)max}$	0.085	Ω
$E_{TS,typ}$	TBD	μJ



Internal Schematic

Non-isolated tab version shown. For isolated tab version, tab (4) is No Connect.

MAXIMUM RATINGS

Parameter	Symbol	Conditions	Value	Unit
Continuous Drain Current	$I_{D, Tj=100}$	$T_j = 100^\circ C$	52	A
	$I_{D, Tj=150}$	$T_j = 150^\circ C$	43	
Pulsed Drain Current ⁽¹⁾	I_{DM}	$T_c = 25^\circ C$	75	A
Short Circuit Withstand Time	t_{SC}	$V_{DD} < 800 V, T_c < 125^\circ C$	50	μS
Power Dissipation	P_D	$T_c = 25^\circ C$	114	W
Gate-Source Voltage	V_{GS}	AC ⁽²⁾	-15 to +15	V
Operating and Storage Temperature	$T_j, T_{j, stg}$		-55 to +200*	$^\circ C$
Lead Temperature for Soldering	T_{sold}	1/8" from case < 10 s	260	$^\circ C$

(1) Limited by pulse width

(2) $R_{gEXT} = 1 \text{ ohm}, t_p < 200ns$, see Figure 5 for static conditions

*Consult factory for 260°C

THERMAL CHARACTERISTICS

Parameter	Symbol	Value		Unit
		Typ	Max	
Thermal Resistance, junction-to-case	$R_{th,JC}$	-	TBD	$^\circ C / W$
Thermal Resistance, junction-to-ambient	$R_{th,JA}$	-	TBD	

For more products and information, please visit our website at www.micross.com



ELECTRICAL CHARACTERISTICS

Parameter	Symbol	Conditions	Value			Unit
			Min	Typ	Max	
Off Characteristics						
Drain-Source Blocking Voltage	BV_{DS}	$V_{GS} = -15\text{ V}, I_D = 600\ \mu\text{A}$	1200	-	-	V
Total Drain Leakage Current	I_{DSS}	$V_{DS} = 1200\text{ V}, V_{GS} = -15\text{ V}, T_J = 25^\circ\text{C}$	-	1	10	μA
		$V_{DS} = 1200\text{ V}, V_{GS} = -15\text{ V}, T_J = 150^\circ\text{C}$	-	10	200	
Total Gate Reverse Leakage	I_{GSS}	$V_{GS} = -15\text{ V}, V_{DS} = 0\text{ V}$	-	-0.1	-0.3	mA
		$V_{GS} = -15\text{ V}, V_{DS} = 1200\text{ V}$	-	-0.1	-	
On Characteristics						
Drain-Source On-resistance	$R_{DS(on)}$	$I_D = 43\text{ A}, V_{GS} = 2\text{ V}, T_J = 25^\circ\text{C}$	-	0.075	0.085	Ω
		$I_D = 43\text{ A}, V_{GS} = 2\text{ V}, T_J = 100^\circ\text{C}$	-	0.14	-	
Gate Threshold Voltage	$V_{GS(th)}$	$V_{DS} = 1\text{ V}, I_D = 34\text{ mA}$	-6.00	-	-4.00	V
Gate Forward Current	I_{GFWD}	$V_{GS} = 2\text{ V}$	-	220	-	mA
Gate Resistance	R_G	$f = 1\text{ MHz}, \text{ drain-source shorted}$	-	8	-	Ω
	$R_{G(on)}$	$V_{GS} > 2.7\text{ V}; \text{ See Figure 5}$	-	0.5	-	Ω
Dynamic Characteristics						
Input Capacitance	C_{iss}	$V_{DD} = 100\text{ V}$	-	670	-	pF
Output Capacitance	C_{oss}		-	103	-	
Reverse Transfer Capacitance	C_{rss}		-	97	-	
Effective Output Capacitance, energy related	$C_{o(er)}$	$V_{DS} = 0\text{ V to } 600\text{ V}, V_{GS} = 0\text{ V}$	-	60	-	
Switching Characteristics						
Turn-On Delay	t_{on}	$V_{DS} = 600\text{ V}, I_D = 40\text{ A}, \text{ Inductive Load}, T_J = 25^\circ\text{C}$ Gate Driver = +15V, -15V $R_{GEXT} = 50\text{ m}\Omega$	-	TBD	-	ns
Rise Time	t_r		-	TBD	-	
Turn-Off Delay	t_{off}		-	TBD	-	
Fall Time	t_f		-	TBD	-	μs
Turn-On Energy	E_{on}		-	TBD	-	
Turn-Off Energy	E_{off}		-	TBD	-	
Total Switching Energy	E_{ts}	-	TBD	-		
Turn-On Delay	t_{on}	$V_{DS} = 600\text{ V}, I_D = 40\text{ A}, \text{ Inductive Load}, T_J = 150^\circ\text{C}$ Gate Driver = +15V, -15V $R_{GEXT} = 50\text{ m}\Omega$	-	TBD	-	ns
Rise Time	t_r		-	TBD	-	
Turn-Off Delay	t_{off}		-	TBD	-	
Fall Time	t_f		-	TBD	-	μs
Turn-On Energy	E_{on}		-	TBD	-	
Turn-Off Energy	E_{off}		-	TBD	-	
Total Switching Energy	E_{ts}	-	TBD	-		
Total Gate Charge	Q_g	$V_{DS} = 600\text{ V}, I_D = 40\text{ A}, V_{GS} = +2.5\text{ V}$	-	30	-	nC
Gate-Source Charge	Q_{gs}		-	1	-	
Gate-Drain Charge	Q_{gd}		-	24	-	



Figure 1. Typical Output Characteristics

$I_D = f(V_{DS}); T_j = 25^\circ\text{C}; \text{parameter: } V_{GS}$

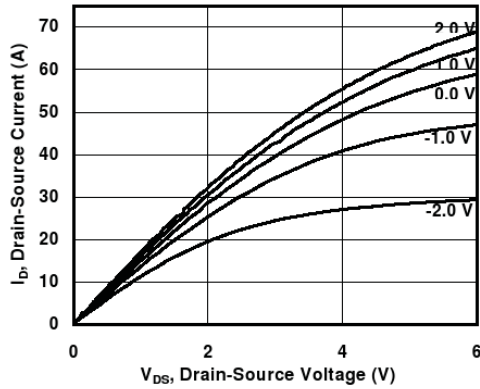


Figure 2. Typical Output Characteristics

$I_D = f(V_{DS}); T_j = 100^\circ\text{C}; \text{parameter: } V_{GS}$

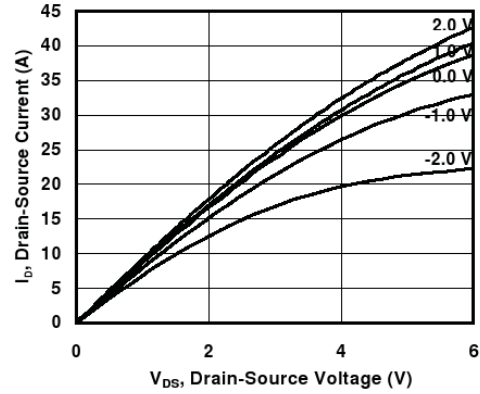


Figure 3. Typical Output Characteristics

$I_D = f(V_{DS}); T_j = 150^\circ\text{C}; \text{parameter: } V_{GS}$

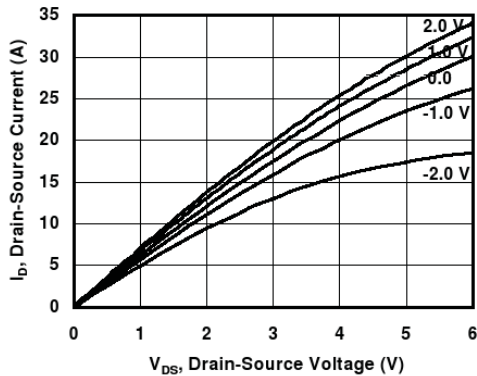


Figure 4. Typical Transfer Characteristics

$I_D = f(V_{GS}); V_{DS} = 5\text{V}$

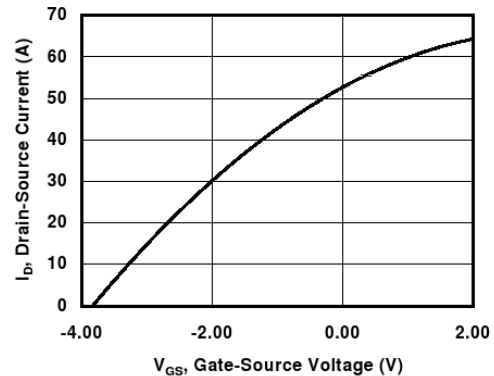


Figure 5. Gate-Source Current

$I_{GS} = f(V_{GS}); \text{parameter: } T_j$

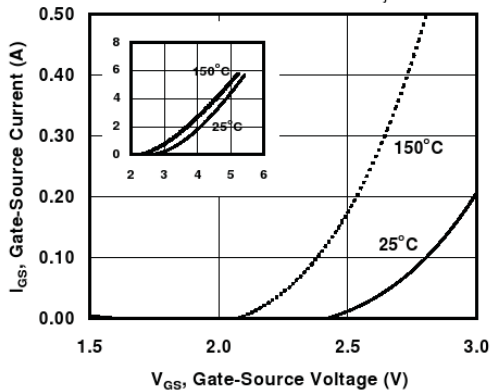


Figure 6. Drain-Source On-resistance

$R_{DS(on)} = f(I_D); V_{GS} = 2.0; \text{parameter: } T_j$

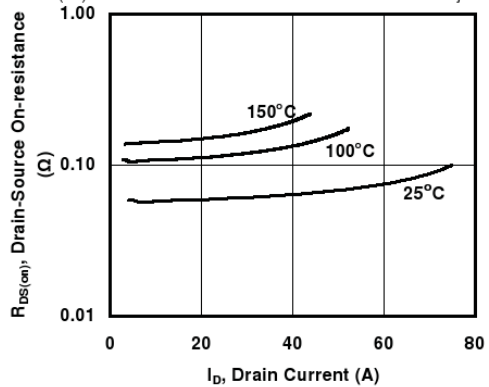




Figure 7. Drain-Source On-resistance

$R_{DS(ON)} = f(T_j)$; parameter: I_{GS}

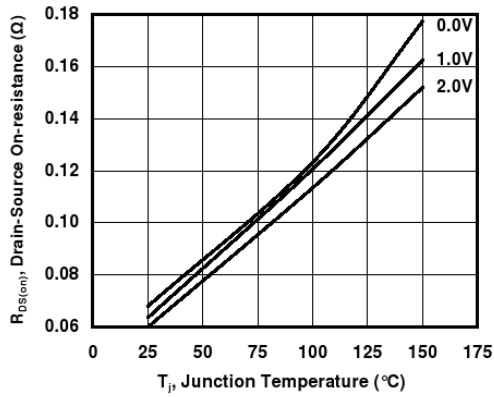


Figure 8. Drain-Source On-resistance

$R_{DS(ON)} = f(V_{GS})$; $T_j = 25^\circ C$

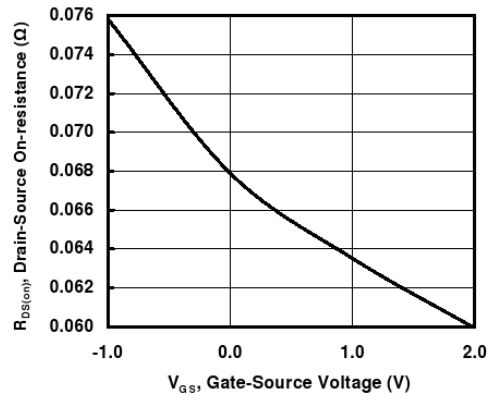


Figure 9. Typical Capacitance

$C = f(V_{DS})$; $V_{GS} = 0 V$; $f = 1 MHz$

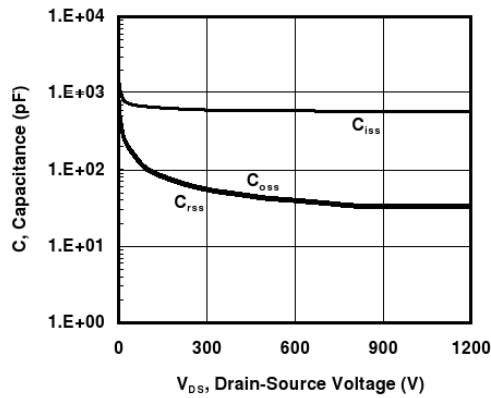


Figure 10. Gate Charge

$Q_g = f(V_{GS})$; $V_{DS} = 600V$; $I_D = 5A$; $T_j = 25^\circ C$

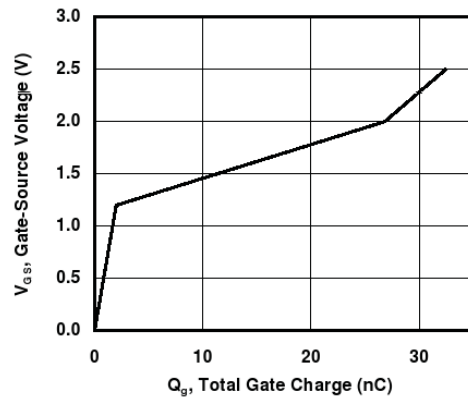


Figure 11. Gate Threshold Voltage

$V_{th} = f(T_j)$

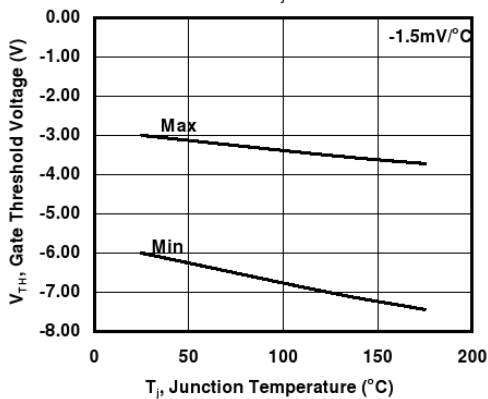


Figure 12. Drain-Source Leakage

$I_D = f(V_{DS})$; $V_{GS} = 0V$; parameter: T_j

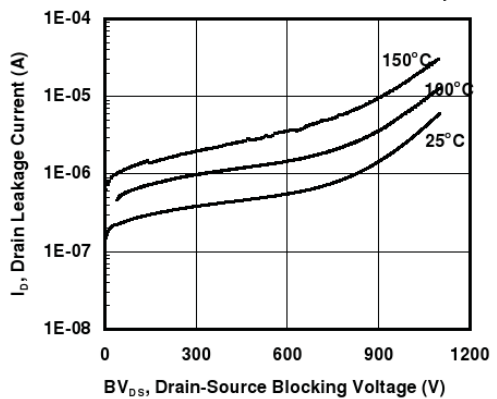
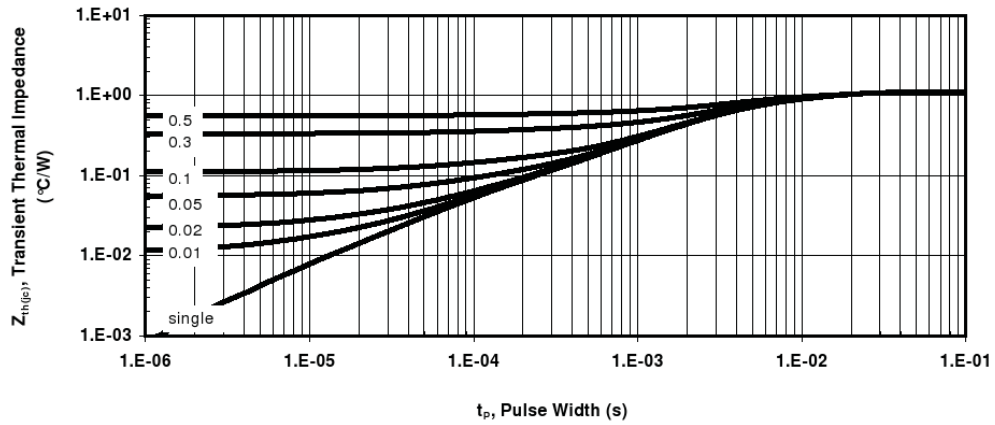




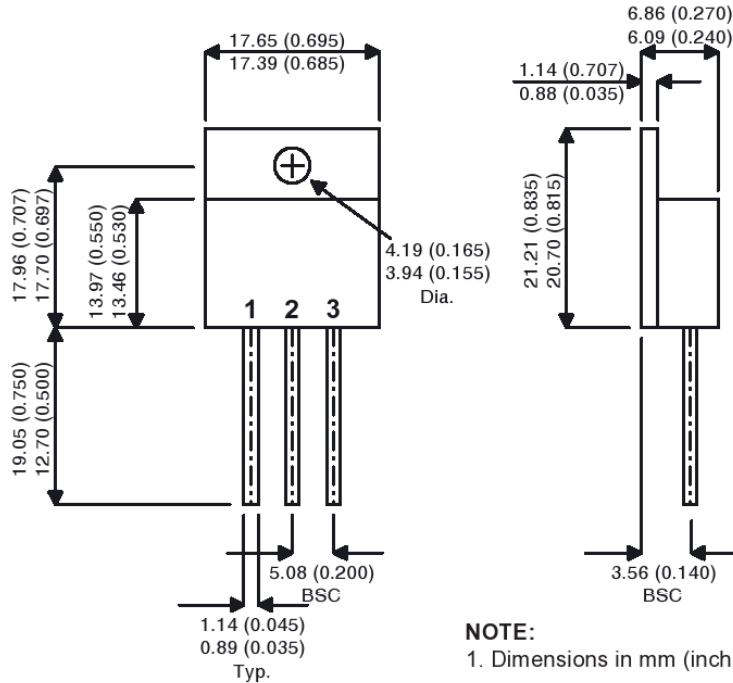
Figure 13. Transient Thermal Impedance

$$Z_{th(jc)} = f(t_p); \text{ parameter: Duty Ratio}$$





MECHANICAL DRAWING



NOTE:
 1. Dimensions in mm (inches)
 2. Controlling dimensions (inches)

ORDERING INFORMATION

Base Part Number	Configuration	Package	Junction Temp. Range	Processing
ASJD1200R085	Blank= Non-isolated Tab S= Isolated Tab	M=TO-258 -	EL EX	Blank /V /S

Temp Ranges:
 EL= Elevated Temp. Range, -55°C to 200°C (T_J)
 EX= Extreme Temp. Range, -55°C to 260°C (T_J) (consult factory)

Processing:
 Blank = Commercial / Standard Processing
 MIL-PRF-19500 Equivalent Processing Available Per SCD
 /V= JANTX MIL-PRF-19500 Equivalent (future standard offering)
 /S= JANS MIL-PRF-19500 Equivalent (future standard offering)

Example Part Numbers:
 ASJD1200R085SM-EL
 ASJD1200R085M-EX

SemiSouth has commercial plastic versions of this product available. Please refer to the SemiSouth website <http://www.semisouth.com/products/products.html> for datasheet specifications and ordering information. The SemiSouth part number is SJDP120R085 and is supplied in a TO-247 plastic package.



DOCUMENT TITLE

Normally-ON Trench Silicon Carbide Power JFET

<u>Rev #</u>	<u>History</u>	<u>Release Date</u>	<u>Status</u>
0.0	Initial Release	December 2010	Advance Information
0.1	Replaced TO-257 package with TO-258 package	June 2011	Advance Information

Πηγές

Ελληνικές:

- [1] S. O. Kasap, Αρχές ηλεκτρονικών υλικών και διατάξεων, Εκδόσεις Παπασωτηρίου, Αθήνα 2004.
- [2] Στέφανος Ν. Μανιάς, Ηλεκτρονικά ισχύος, Εκδόσεις Συμεών, Αθήνα 2012.
- [3] Jacob Millman-Χρήστος Χαλκιάς, Ωλοκληρωμένη ηλεκτρονική, Εκδόσεις Συμμετρία, Αθήνα 2000.
- [4] Adel S. Sedra-Kenneth C. Smith, Μικροηλεκτρονικά κυκλώματα, Εκδόσεις παπασωτηρίου, Αθήνα 1994.

Ξενόγλωσσες:

- [5] Ibrahim Abuishmais-Supratim Basu-Tore Undeland, On driving SiC power JFETs, IEEE EPE/PEMC, 2010.
- [6] B. Jayant Baliga, Silicon Carbide power devices, World scientific publishing, Singapore 2005.
- [7] Laszlo Balogh, Design and application guide for high speed MOSFET gate drive circuits, Texas Instruments, 2006.
- [8] Vrej Barkhordarian-International Rectifier-El Segundo, Power MOSFET basics, International Rectifier, 2005.
- [9] Jess Brown, Power MOSFET basics: Understanding gate charge and using it to assess switching performance, Vishay Siliconix, 2004.
- [10] Diode I-V characteristics:
http://people.seas.harvard.edu/~jones/es154/lectures/lecture_2/diode_characteristics/diode_characteristics.html

- [11] Robert W. Erickson-Dragan Maksimovic, Fundamentals of power electronics, Kluwer Academic Publishers, New York 2004.
- [12] W. Toke Franke-Friedrich W. Fuchs, Comparison of switching and conducting performance of SiC-JFET and SiC-BJT with a state of the art IGBT, IEEE EPE conference, 2009.
- [13] T. Funaki-A. S. Kashyap-H. A. Mantooth-J. C. Balda-F. D. Barlow-T. Kimoto-T. Hikihara, Characterization of SiC JFET for temperature dependent device modeling, IEEE PESC, 2006.
- [14] IEEE 39th Power electronics specialists conference tutorials, IEEE PESC, Rhodes 2008.
- [15] Interactive presentation of n-channel JFET operation:
<http://www-g.eng.cam.ac.uk/mmg/teaching/linearcircuits/jfet.html>.
- [16] Robin Kelley-Fenton Rees-Dan Schwob, Optimized gate driver for enhancement-mode SiC JFET, Starkville 2009.
- [17] Robin Kelley-Andrew Ritenour-David Sheridan-Jeff Casady, Improved two-stage DC-coupled gate driver for enhancement-mode SiC JFET, IEEE APEC, 2010.
- [18] Andre Knop-W. Toke Franke-Friedrich W. Fuchs, Switching and conducting performance of SiC-JFET and ESBT against MOSFET and IGBT, IEEE EPE-PEMC, 2008.
- [19] J. S. Lai-H. Yu-J. Zhang-P. Alexandrov-Y. Li-J. H. Zhao-K. Sheng-A. Hefner, Characterization of normally-off SiC vertical JFET devices and inverter circuits, IEEE Industry Applications Conference, 2005.
- [20] G. Massobrio-P. Antognetti, Semiconductor Device Modeling with SPICE, McGraw-Hill, 1988.
- [21] Micross components, Datasheet: Normally-on trench silicon carbide power JFET ASJD1200R085, 2011.

- [22] Kazuaki Mino-Simon Herold-J. W. Kolar, A gate drive circuit for Silicon Carbide JFET, IEEE IECON, 2003.
- [23] Orcad, OrCAD PSPICE A/D reference manual, 1998.
- [24] Yoon Soo Park-R. K. Willardson-Eicke R Weber, SiC Materials and devices, Academic press, United States of America 1998.
- [25] E. Platania-Z. Chen-F. Chimento-A. Grekov-R. Fu-L. Lu-A. Raciti- J. Hudgins-A. Mantooth-D. Sheridan-J. Casady-E. Santi, A physics based model for a SiC JFET accounting for electric field dependent mobility, IEEE Transactions, 2011.
- [26] PN diode, JFET: <http://www.circuitstoday.com>
- [27] Power diode:
http://get.bme.hu/edu/subjects/VIAU0030/final/3.2_PSD_Dudrik_EN_FINAL/html/sekundarne/3_sek_en.htm.
- [28] S. Round-M. Heldwein-J. Kolar-I. Hofsjager-P. Friedrichs, A SiC JFET driver for a 5kW, 150kHz three-phase PWM converter, IEEE, 2005.
- [29] Stephen E. Sadow-Anant Agarwal, Advances in Silicon Carbide processing and applications, Artech house, Norwood 2004.
- [30] Semiconductor and band theory:
<http://www.physicsforums.com/showthread.php?t=250185>.
- [31] Semisouth laboratories, Application note AN-SS1, Silicon carbide enhancement-mode junction field effect transistor and recommendations for use, 2009.
- [32] Semisouth laboratories, White paper WP-SS2: JFET gate driver and layout considerations, 2009.
- [33] Semisouth laboratories, Datasheet: Normally-on trench silicon carbide power JFET SJDP120R085, 2011.

- [34] Michael Shur-Sergey Romyantsev-Michael Levinshtein, SiC Materials and devices vol. 1, World scientific publishing, Singapore 2006.
- [35] Michael Shur-Sergey Romyantsev-Michael Levinshtein, SiC Materials and devices vol. 2, World scientific publishing, Singapore 2007.
- [36] Silicon doping:
<http://encyclopedia2.thefreedictionary.com/n-type+silicon>.
- [37] Siliconix, AN105-FETs as voltage-controlled resistors, 1997.
- [38] Texas instruments, Power management-MOSFET gate drivers from Texas instruments, U.S.A. 2006.
- [39] Yi Wang-Callaway J. Cass-T. Paul Chow-Fred Wang-Dushan Boroyevich, SPICE model of SiC JFETs for circuit simulations, IEEE Workshops, 2006.
- [40] Yi Wang, Callaway J. Cass, Ke Tang, Harsh Naik, T. Paul Chow, Dushan Boroyevich, Fred Wang, Modeling of high voltage 4H-SiC JFETs and MOSFETs for power electronics applications, IEEE PESC, 2008.
- [41] Wikipedia, Silicon Carbide:
http://en.wikipedia.org/wiki/Silicon_carbide.
- [42] Wikipedia, Semiconductors:
http://en.wikibooks.org/wiki/Semiconductors/What_is_a_Semiconductor.
- [43] E. Platania, Z. Chen, F. Chimento, L. Lu, E. Santi, A. Raciti, J. Hudgins, A. Mantooth, D. Sheridan, J. Cassady, A physics-based model for a SiC JFET device accounting for the mobility dependence on temperature and electric field, IEEE IAS conference, 2008.
- [44] Elasser A.-Chow T.P., Silicon carbide benefits and advantages for power electronics circuits and systems, IEEE proceedings, 2002.

- [45] Mousa R.-Planson D.-Morel H.-Allard B.-Raynaud C., Modeling and high temperature characterization of SiC-JFET, IEEE PESC, 2008.
- [46] Adamowicz M.-Giziewski S.-Pietryka J.-Rutkowski M.-Krzeminski Z., Evaluations of SiC JFETs and SiC Schottky diodes for wind generation systems, IEEE International Symposium, 2011.
- [47] J. Biela-M. Schweizer-S. Waffler-J. W. Kolar, SiC versus Si-Evaluation of potentials for performance improvement of inverter and dc-dc converter systems by SiC power semiconductors, IEEE Transactions 2011.
- [48] Mazzola M.S.-Kelley R., Application of a normally off silicon carbide power JFET in a photovoltaic inverter, IEEE APEC, 2009.
- [49] Fan Xu-Dong Jiang-Jing Wang-Wang F.-Tolbert L.M.-Han T.J.-Kim S.J., Characterization of a high temperature multichip SiC JFET-based module, IEEE ECCE, 2011.
- [50] Friedli T.-Round S.D.-Kolar J.W., A 100kHz SiC sparse matrix converter, IEEE PESC, 2007.
- [51] Cass C.J.-Burgos R.-Wang F.-Boroyevich D., Three-phase ac buck rectifier using normally-on SiC JFETs at 150 kHz switching frequency, IEEE PESC, 2007.
- [52] Mi Dong-Elmes J.-Peper M.-Batarseh I.-Shen Z.J., Investigation on inherently safe gate drive techniques for normally-on wide bandgap power semiconductor switching devices, IEEE ECCE, 2009.
- [53] Tolstoy G.-Antonopoulos A.-Rabkowski J.-Jang Kwon Lim-Bakowski M.-Angquist L.-Nee H.P., High-power modular multilevel converters with SiC JFETs, IEEE ECCE, 2010.
- [54] Wrzecionko B.-Bortis D.-Biela J.-Kolar J.W., Novel ac-coupled gate driver for ultrafast switching of normally off SiC JFETs, IEEE Transactions, 2012.

