



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ

ΤΟΜΕΑΣ ΤΕΧΝΟΛΟΓΙΑΣ ΠΛΗΡΟΦΟΡΙΚΗΣ ΚΑΙ ΥΠΟΛΟΓΙΣΤΩΝ

**Κατασκευή Τροφοδοτικού 0-30V, 0-5A, με Δυνατότητα  
Συμμετρικής Λειτουργίας**

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

του

**ΙΣΙΔΩΡΟΥ ΚΟΛΛΙΑ**

**Επιβλέπων :** Γεώργιος Καμπουράκης  
Αναπληρωτής Καθηγητής Ε.Μ.Π.

Αθήνα, Μάρτιος 2014





ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ  
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ  
ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ  
ΤΟΜΕΑΣ ΤΕΧΝΟΛΟΓΙΑΣ ΠΛΗΡΟΦΟΡΙΚΗΣ  
ΚΑΙ ΥΠΟΛΟΓΙΣΤΩΝ

## **Κατασκευή Τροφοδοτικού 0-30V, 0-5A, με Δυνατότητα Συμμετρικής Λειτουργίας**

### **ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ**

του

**ΙΣΙΔΩΡΟΥ ΚΟΛΛΙΑ**

**Επιβλέπων :** Γεώργιος Καμπουράκης  
Αναπληρωτής Καθηγητής Ε.Μ.Π.

Εγκρίθηκε από την τριμελή εξεταστική επιτροπή την 4<sup>η</sup> Μαρτίου 2014.

.....  
**Γεώργιος Καμπουράκης**  
Επίκουρος Καθηγητής ΕΜΠ

.....  
**Ελευθέριος Καγιάφας**  
Καθηγητής ΕΜΠ

.....  
**Βασίλειος Λούμος**  
Καθηγητής ΕΜΠ

Αθήνα, Μάρτιος 2014

.....

**ΙΣΙΔΩΡΟΣ ΚΟΛΛΙΑΣ**

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών Ε.Μ.Π.

Copyright © 2014 – All rights reserved

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ'ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τον συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.

## Περίληψη

Ο σκοπός της διπλωματικής εργασίας ήταν η κατασκευή τροφοδοτικού που παρέχει τάση 0-30V και ρεύμα 0-5A. Επίσης, δίνεται η δυνατότητα στο χρήστη να παράγει δύο τάσεις αντίθετης πολικότητας και ίσου μέτρου, με εύρος 0-15V, διατηρώντας φυσικά τον περιορισμό ρεύματος 0-5A.

Ο χειρισμός του τροφοδοτικού πραγματοποιείται ψηφιακά μέσω ενός κωδικοποιητή. Η απεικόνιση των επιθυμητών τιμών ρεύματος και τάσης, της τρέχουσας λειτουργίας και της τιμής του ρεύματος εξόδου γίνεται μέσω οθόνης LCD. Η επικοινωνία της οθόνης και του κωδικοποιητή με το αναλογικό κύκλωμα του τροφοδοτικού πραγματοποιείται μέσω του μικροεπεξεργαστή Arduino UNO R3, ο προγραμματισμός του οποίου έγινε με την ομώνυμη πλατφόρμα ανοικτού κώδικα για προτυποποίηση ηλεκτρονικών κυκλωμάτων.

Η δυνατότητα ανάλυσης της επιθυμητής τάσης, τόσο στην κανονική λειτουργία όσο και στη συμμετρική, είναι με βήμα τα 0,1V. Αντίστοιχα, η ανάλυση του επιθυμητού περιορισμού ρεύματος και του ρεύματος εξόδου είναι 0,01A.

### Λέξεις Κλειδιά:

Μετασχηματιστής, ανόρθωση, εξομάλυνση, σταθεροποίηση, τάση κυμάτωσης, συντελεστής κυμάτωσης, συντελεστής ρύθμισης φορτίου, Arduino.



## **Abstract**

The scope of this thesis was the construction of a power supply unit that provides voltage 0-30V and current 0-5A. It also enables the user to produce two voltages of opposite polarity and equal magnitude, range of 0-15, while keeping the current limitation 0-5A.

The power supply unit is controlled digitally by an encoder. The display of the desired current and voltage values, the present operation and the magnitude of the output current is via LCD Screen. The LCD screen and the encoder communicate with the analog circuit of the power supply unit via the microprocessor Arduino UNO R3, which was programmed with the use of Arduino's open source electronics prototyping platform.

The desired voltage, both in normal operation mode and symmetric, is analyzed with 0,1V step. Accordingly, the analysis of the desired current and of the output current limitation is 0,01A.

### **Keywords:**

Transformer, rectification, smoothing, stabilization, ripple, ripple factor, load regulation, Arduino.







## Πίνακας περιεχομένων

<b>1</b>	<b>Εισαγωγή.....</b>	<b>5</b>
1.1	Ιστορική αναδρομή.....	6
1.2	Τύποι τροφοδοτικών.....	11
1.2.1	Μπαταρία.....	12
1.2.2	Τροφοδοτικό συνεχούς τάσης.....	12
1.2.3	Τροφοδοτικό εναλλασσόμενης τάσης.....	12
1.2.4	Τροφοδοτικό γραμμικής ρύθμισης ( <i>Linear regulated power supply</i> ).....	13
1.2.5	Τροφοδοτικό AC/DC.....	13
1.2.6	Τροφοδοτικό μεταγωγής ( <i>Switched-mode power supply</i> ).....	13
1.2.7	Προγραμματιζόμενο Τροφοδοτικό.....	14
1.2.8	Τροφοδοτικό αδιάλειπτης τάσης.....	15
1.2.9	Πολλαπλασιαστής τάσης.....	15
1.3	Εφαρμογές τροφοδοτικών.....	16
1.3.1	Παροχή για ηλεκτρονικό υπολογιστή.....	16
1.3.2	Τροφοδοτικό συγκόλλησης.....	16
1.3.3	Προσαρμογέας AC.....	16
1.3.4	Προστασία υπερφορτίσης.....	17
1.3.5	Περιοριστής ρεύματος.....	17
1.3.6	Μετατροπή ενέργειας.....	17
<b>2</b>	<b>Θεωρητικό υπόβαθρο.....</b>	<b>18</b>
2.1	Μετασχηματιστής.....	18
2.2	Ανόρθωση.....	19
2.2.1	Διπλή ανόρθωση με γέφυρα.....	20
2.2.2	Διπλή ανόρθωση με πυκνωτή εξομάλυνσης.....	21
2.3	Σταθεροποιητής.....	22
2.4	Συνδεσμολογία Darlington.....	23
2.5	Συνδεσμολογίες T.E.....	24
2.5.1	Ακόλουθος τάσης.....	24
2.5.2	Ολοκληρωτής.....	24

2.6	Διαιρέτης τάσης.....	25
<b>3</b>	<b>Υλοποίηση και κατασκευή.....</b>	<b>26</b>
3.1	Τροφοδοτικό.....	26
3.2	Ηλεκτρονικό κύκλωμα .....	27
3.3	Επεξήγηση κυκλώματος .....	27
3.4	Λεπτομέρειες κατασκευής .....	30
3.5	Φωτογραφίες κατασκευασθέντος τροφοδοτικού .....	34
<b>4</b>	<b>Προγραμματισμός.....</b>	<b>39</b>
4.1	Κώδικας και σχόλια .....	39
<b>5</b>	<b>Μετρήσεις.....</b>	<b>46</b>
5.1	Μετρήσεις.....	46
5.1.1	<i>Τάση εξόδου.....</i>	<i>46</i>
5.1.2	<i>Ρεύμα εξόδου .....</i>	<i>52</i>
5.1.3	<i>Τάση εξόδου υπό φορτίο .....</i>	<i>55</i>
5.1.4	<i>Ripple.....</i>	<i>57</i>
5.1.5	<i>Τάση εξόδου σε συμμετρική λειτουργία .....</i>	<i>46</i>
5.2	Σύγκριση με τροφοδοτικό εμπορίου .....	60
5.2.1	<i>Τάση και ρεύμα εξόδου .....</i>	<i>61</i>
5.2.2	<i>Τάση εξόδου υπό φορτίο .....</i>	<i>62</i>
5.2.3	<i>Ripple factor .....</i>	<i>63</i>
5.2.4	<i>Load regulation .....</i>	<i>64</i>
5.3	Συμπεράσματα.....	64
5.4	Τεχνικές προδιαγραφές.....	65
<b>6</b>	<b>Επίλογος .....</b>	<b>66</b>
6.1	Σύνοψη και μελλοντικές επεκτάσεις .....	66
<b>7</b>	<b>Βιβλιογραφία.....</b>	<b>67</b>

# 1

## *Εισαγωγή*

Για την λειτουργία των ηλεκτρονικών συσκευών και όλων των ηλεκτρονικών συστημάτων απαιτείται η τροφοδότησή τους με συνεχή τάση. Αυτό οφείλεται στο γεγονός ότι τα βασικά ηλεκτρονικά στοιχεία των κυκλωμάτων χρειάζονται σταθερή παροχή τάσης για την διαχείριση των σημάτων ή την εκτέλεση ηλεκτρονικών λειτουργιών. Τα δίκτυα διανομής ηλεκτρικής ενέργειας παρέχουν εναλλασσόμενη τάση. Για το λόγο αυτό οι ηλεκτρονικές συσκευές φέρουν τις περισσότερες φορές ενσωματωμένη μια διάταξη που κάνει τη μετατροπή σε συνεχή τάση και καλείται τροφοδοτικό. Ένα απλό τροφοδοτικό αποτελείται από τέσσερις βασικές διατάξεις:

- Μετασχηματιστής, ο οποίος ανυψώνει ή υποβιβάζει την εναλλασσόμενη τάση, ανάλογα με την συνεχή τάση την οποία επιθυμούμε στην έξοδο
- Ανορθωτής, όπου καταργεί τις αρνητικές ημιπεριόδους της εναλλασσόμενης τάσης
- Φίλτρο, που εξομαλύνει τις κυματώσεις την ανορθωμένης τάσης
- Σταθεροποιητής, ο οποίος διατηρεί τη συνεχή τάση σταθερή ανεξάρτητα από την αντίσταση της τροφοδοτούμενης βαθμίδας.

Οι διατάξεις αυτές θα αναλυθούν στο επόμενο κεφάλαιο.

## 1.1 Ιστορική αναδρομή

Η ιστορία των τροφοδοτικών είναι δύσκολο να παρουσιαστεί και να μελετηθεί εν συντομία (και δεν αποτελεί βασικό σκοπός της παρούσας διπλωματικής εργασίας), καθώς υπάρχουν διάφοροι τύποι τροφοδοτικών που χρησιμοποιήθηκαν κατά καιρούς ξεκινώντας από τις απλές μπαταρίες και φτάνοντας μέχρι την προγραμματιζόμενη παροχή τροφοδοσίας. Αρκετούς από αυτούς του τύπους θα τους εξετάσουμε στην επόμενη παράγραφο.

Όπως αναφέρθηκε, ως πρώτο τροφοδοτικό μπορεί να θεωρηθεί η μπαταρία. Η ανάπτυξη των μπαταριών ξεκίνησε στα τέλη του δέκατου όγδοου αιώνα. Ωστόσο, μερικά αρχαιολογικά ευρήματα θέτουν την ημερομηνία αυτή μέχρι και 2.000 έτη πριν. Το 1938, ο Wilhelm Konig ανακάλυψε, στο Ιράκ, ένα πήλινο δοχείο 5 ιντσών το οποίο περιείχε έναν χάλκινο κύλινδρο που περιέκλειε μια σιδερένια ράβδο. Ο Konig και πολύ ακόμα ιστορικοί θεώρησαν ότι αυτό ήταν μια αρχαία μπαταρία.

Η βιομηχανία των τροφοδοτικών χρονολογείται στις αρχές του 1920, όταν οι πρώτες συσκευές αναπτύχθηκαν ως battery eliminators για να τροφοδοτήσουν ραδιόφωνα τόσο για βιομηχανική όσο και για εμπορική χρήση. Το 1926 μια μικρή τοπική επιχείρηση μπαταριών του Illinois, η Storage Battery Co. (αργότερα γνωστή και ως Motorola) κατασκεύασε το "B" battery eliminator 1926 Ad που κυριάρχησε στην αγορά και επέδειξε από νωρίς το λαμπρό μέλλον της εταιρίας.

Η ανάγκη ύπαρξης διακριτής συσκευής για τροφοδοσία από το ραδιόφωνο εξαλείφθηκε περίπου το 1929, όταν τα περισσότερα ραδιόφωνα που κατασκευάζονταν περιελάμβαναν μια ενσωματωμένη παροχή ηλεκτρικού ρεύματος. Η ίδια ανάγκη παρέμεινε σχετικά μικρή κατά τις δεκαετίες 1930 και 1940, όποτε και η κυρίαρχη τεχνολογία εξυπηρετείτο από γραμμικούς ρυθμιστές με λυχνίες κενού.

Τα τροφοδοτικά, επίσης, χρησιμοποιούσαν λυχνίες κενού τόσο για τα στοιχεία παροχής όσο και για τα στοιχεία ελέγχου. Τυπικά, ένας ρυθμιστής τάσης (VR) με λυχνίες κενού, ο προπομπός της σημερινής διόδου zener, χρησιμοποιήθηκε για να παράγει μία σταθερή τάση αναφοράς. Ο έλεγχος των τροφοδοτικών περιοριζόταν κυρίως στα χειροκίνητα στρεφόμενα κομβία. Ένα από τα σημαντικότερα προβλήματα που παρουσίαζε η τεχνολογία των λυχνιών κενού και ταυτόχρονα ο λόγος που εγκαταλείφθηκε, ήταν η υπερθέρμανση. Σε μια περίοδο, όμως, που η απαγωγή θερμότητας ήταν αδιάφορη, ενδιαφέρον για τη υπερβολική

θερμοκρασία που έπιανε (υπό κανονικές συνθήκες) μια λυχνία κενού προέκυπτε μόνο αν η πλάκα σωλήνων γινόταν κόκκινη ή το γυαλί της λυχνίας άρχιζε να λιώνει.



**Φωτογραφία 1.** Τροφοδοτικό λυχνιών κενού

Στα μέσα της δεκαετίας του 1940 , τρεις εταιρίες άνοιξαν από κοινού κατάστημα στη σχετικά αφανή κοινότητα του Queens της Νέας Υόρκης . Οι εταιρείες αυτές, που τελικά έγιναν οι ηγέτες του κλάδου στη βιομηχανία ήταν η Lambda, η Sorenson και η Kerco.

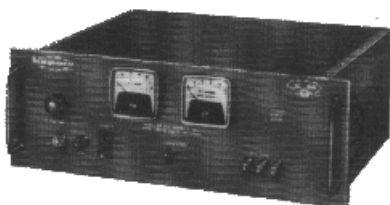
Δεκαετία ορόσημο για τη βιομηχανία τροφοδοτικών αποτελεί η δεκαετία του 1950, οπότε και οι ημιαγωγοί εισήχθησαν στο σχεδιασμό και κατασκευή τροφοδοτικών. Η επαναστατική νέα τεχνολογία των ημιαγωγών αντικατέστησε πλήρως τις λυχνίες κενού. Οι ημιαγωγοί καταλάμβαναν μικρότερο χώρο, ήταν πιο οικονομικοί και πιο αξιόπιστοι. Το μεγαλύτερο πρόβλημα που έφεραν μαζί τους οι ημιαγωγοί ήταν η απαγωγή της θερμότητας. Τα τρανζίστορ Γερμανίου, τα πλέον πιο διαδεδομένα τρανζίστορ της εποχής, δεν είχαν τη δυνατότητα να λάμπουν στο σκοτάδι, όπως έκαναν οι λυχνίες κενού κατά την υπερθέρμανση, με αποτέλεσμα να λιώνουν. Οι σχεδιαστές των τροφοδοτικών έπρεπε ξαφνικά να πάρουν στα σοβαρά τη θερμοδυναμική.



**Φωτογραφία 2.** Το πρώτο τροφοδοτικό με τρανζίστορ

Τα προϊόντα που χρησιμοποιούσαν τρανζίστορ περιορίζονταν σε μοντέλα χαμηλής τάσης, σε

αντίθεση με τα σχέδια για μέτρια επίπεδα ισχύος ή υβριδικά μοντέλα, που χρησιμοποιούσαν ημιαγωγούς στο κύκλωμα ελέγχου και λυχνίες κενού στο στάδιο του κυκλώματος ισχύος, ώστε να καθιστούν δυνατή την παραγωγή υψηλότερης τάσης. Τη δεκαετία του 1950 και στις αρχές της δεκαετίας του 1960 , τα τροφοδοτικά υιοθέτησαν την τεχνολογία Mag - Amp για να είναι συμβατά με συσκευές που απαιτούσαν σημαντικά μεγαλύτερη ισχύ.



**Φωτογραφία 3.** Τροφοδοτικό τεχνολογίας Mag - Amp

Την ίδια περίοδο, συλλήφθηκε η ιδέα των πρώτων εξ' αποστάσεως προγραμματιζόμενων τροφοδοτικών.

Τη δεκαετία του 1960 , ο κόσμος ήταν ακόμα αναλογικός . Οι υπολογιστές ήταν ακόμη σε πρώιμο στάδιο ανάπτυξης. Η μεγάλη συζήτηση επικεντρώθηκε στην αντιπαράθεση της αναλογικής λογικής με την, πρωτόγνωρη μέχρι τότε, ψηφιακή. Σε αυτή τη στιγμή, τα τροφοδοτικά θεωρούνται περισσότερο ως ενισχυτές ισχύος παρά ως μια πηγή ενέργειας. Αυτή η θεώρηση ως ενισχυτή βασιζόταν στο υψηλό κέρδος και τη γραμμικότητα των τρανζίστορ, ενώ οδήγησε και παρασκευή λειτουργικών ενισχυτές υψηλής ισχύος. Έτσι, τα τροφοδοτικά που κατασκευάζονταν ώστε να ενισχύουν, να προσθέτουν, να ενσωματώνουν ή να χειρίζονται σήματα. Για να επιτευχθεί αυτό, τα τροφοδοτικά που επικράτησαν στην αγορά ήταν αυτά που επέτρεπαν στο χρήστη (είτε καταναλωτή είτε βιομηχανία) να έχει πρόσβαση σε όλους τους επιμέρους κόμβους ελέγχου. Τόσο τα στοιχεία εισόδου όσο και τα ελέγχου ανάδρασης μπορούσαν να αφαιρεθούν και να υποκατασταθούν από το χρήστη για να είναι δυνατός ο χειρισμός της εξόδου και η ικανοποίηση πολλών διαφορετικών εφαρμογών.

Μέχρι το 1960, τα τροφοδοτικά μπορούσαν να μετρήσουν και να αναπαραστήσουν μόνο θετικές τιμές τάσης και ρεύματος. Με την ανάπτυξη της τεχνολογίας four quadrant, τα τροφοδοτικά έχουν τη δυνατότητα μέτρησης θετικών και αρνητικών τιμών τάσης και ρεύματος, είτε στην πηγή είτε στο φορτίο.



**Φωτογραφία 4.** Τροφοδοτικό *Bipolar 4-Quadrant Power*

Τη δεκαετία του 1970, με την ενεργειακή κρίση που επηρέασε το σύνολο του βιομηχανικού κόσμου, κατασκευάστηκαν τροφοδοτικά με ρυθμιστή μεταγωγής (switching power supply), βελτίωση που τα εδραίωσε σε σημαντική θέση της αγοράς ηλεκτρονικών.

Ο σχεδιασμός και η κατασκευή τροφοδοτικών με ρυθμιστή μεταγωγής ήταν εξελισσόμενη τεχνολογία από το 1950. Τα προϊόντα αυτά παρήχθησαν σε τεράστιες ποσότητες, ως επί το πλείστον για την αντικατάσταση των vibrators. Οι vibrators μετέτρεπαν τα 12V ενός αυτοκίνητου σε υψηλής τάσης συνεχούς ρεύματος με μηχανική μεταγωγή. Αργότερα, χρησιμοποιήθηκαν τρανζίστορ Γερμανίου για να γίνεται η μεταγωγή ηλεκτρικά .

Το θεμελιώδες πρόβλημα που ανέστειλε την πρόοδο και μεγαλύτερη χρήση αυτής της τοπολογίας, ήταν το σχετικά χαμηλό εύρος συχνοτήτων, το οποίο προκαλούσε στα τροφοδοτικά ένα ενοχλητικό θόρυβο.

Η μεγάλη ανακάλυψη τη δεκαετίας του 1970 ήταν η ανάπτυξη ενός χαμηλής απώλειας φερρίτη (υλικό του πυρήνα του μετασχηματιστή), σε συνδυασμό με τα άμεσα διαθέσιμα, υψηλότερης ταχύτητας τρανζίστορ πυριτίου, πράγμα που κατέστησε δυνατή την πρακτική υλοποίηση των προϊόντων υψηλής συχνότητας που θα μπορούσαν να λειτουργήσουν σε συχνότητες άνω των 20KHz, αλλά ταυτόχρονα παρέμεναν αθόρυβα.

Την ίδια δεκαετία, τα υψηλού κέρδους series pass linear τροφοδοτικά ενισχύθηκαν με ένα νέο επίπεδο νοημοσύνης, την ικανότητα να ακολουθούν τις εντολές από έναν κεντρικό υπολογιστή σε ένα πρότυπο ζυγό επικοινωνίας.

Ο ψηφιακός έλεγχος είχε μπολιασθεί στα προϊόντα γραμμικής τροφοδοσίας. Οι πρώτες διασυνδέσεις αποτελούνταν από αλυσίδες αντιστάσεων οι οποίες ήταν παράλληλα με reed relays για να δημιουργηθεί BCD ψηφιακός έλεγχος. Στη συνέχεια, εμφανίστηκε ψηφιακό-σε-



αναλογικό μετατροπέας (DAC), για τον έλεγχο της τάσης, και τέλος, στα μέσα της δεκαετίας, η βιομηχανία παροχής ρεύματος εξέδωσε το πρότυπο ζυγού οργάνων που παρουσιάστηκε από την Hewlett Packard Company ως HPIB. Η σχετική απόφαση ελήφθη ως IEEE - 488 από το Ινστιτούτο Ηλεκτρολόγων και Ηλεκτρονικών Μηχανικών, ενώ αργότερα μετονομάστηκε GPIB από κατασκευαστές οργάνων. Πριν από αυτό το βιομηχανικό πρότυπο, η βιομηχανία ήταν περιορισμένη στο σειριακού διαύλου RS232 που ήταν πολύ αργός και περιοριζόταν σε σχετικά περιορισμένες αποστάσεις μεταξύ ελεγκτή και μέσου.

Στην Ευρώπη, αυτό είναι γνωστό ως IEC ζεύκτης.

Το 1980 άνθισαν πολλές νεοσύστατες εταιρίες που εισήλθαν στην αγορά τέτοιων προϊόντων. Πολλές από αυτές τις νέες εταιρίες είχαν βάση στο Ειρηνικό, για πρώτη φορά στην Ιαπωνία, και τελικά η στροφή έγινε προς την Ταϊβάν και το Χονγκ Κονγκ.

Κατά τη διάρκεια αυτής της δεκαετίας, η ποιότητα και οι επιδόσεις των μεταγωγών βελτιώθηκαν σημαντικά. Οι συχνότητες λειτουργίας αυξήθηκαν επίσης και από το εύρος 25 - 50 KHz, για μέχρι 100 kHz και ακόμη 1 MHz.

Έτσι, η βιομηχανία παράγει προϊόντα μεταγωγής που λειτουργούν σε όλο και υψηλότερες συχνότητες και είναι κατασκευασμένα χρησιμοποιώντας τεχνολογία επιφανειακής τοποθέτησης (SMT), μειώνοντας σημαντικά το μέγεθος τους. Τα προϊόντα προσφέρουν χαρακτηριστικά όπως μεγάλο εύρος, ενεργή διόρθωση συντελεστή ισχύος (ώστε να ελαχιστοποιηθεί η αρμονική παραμόρφωση των γραμμών του ηλεκτρικού ρεύματος) και ικανότητα ανοχής σφαλμάτων λειτουργίας.

Τα καινούργια συστήματα τροφοδοσίας με ανοχή σφάλματος συνήθως χρησιμοποιούν μια τεχνική που είναι γνωστή ως  $N + 1$  παράλληλες τροφοδοσίες ( $N + 1$  redundancy). Το πλεονέκτημα αυτής της μεθόδου έναντι του παραδοσιακού συστήματος παραλληλισμού, είναι η ικανότητα να της διανομής τάσεων και η ελαχιστοποίηση της πίεσης των μεμονωμένων μονάδων. Η δημοτικότητα του  $N + 1$  redundant συστήματος αυξήθηκε τόσο γρήγορα που έγινε ένα de facto πρότυπο στη βιομηχανία.



**Φωτογραφία 5.** Τροφοδοτικό N + 1 redundancy

Ένα άλλο πρότυπο που έχει γνωρίσει αυξημένο ενδιαφέρον είναι αυτό που αναφέρεται ως σημείο-της-χρήσης σταθεροποίησης (point-of-use stabilization), όπου η διανομή της ηλεκτρικής ενέργειας γίνεται σε κάποια ενδιάμεση τάση (48V , 150V, 400V). Αυτή η τεχνική είναι επίσης γνωστή ως «κατανεμημένη ισχύς». Στηρίζεται στη μετατροπή μιας ποσότητας εναλλασσόμενου ρεύματος από το δίκτυο, σε DC, το οποίο στη συνέχεια, με τη σειρά του, τροφοδοτεί καθέναν από τους μικρότερους μετατροπείς DC σε DC ρεύματος. Οι μετατροπείς τοποθετούνται απευθείας στο σημείο του φορτίου. Αυτή η τεχνική της διανομής ηλεκτρικής ενέργειας έχει μειώσει την καλωδίωση και το συνολικό μέγεθός τους.



**Φωτογραφία 6.** Τροφοδοτικό - Η διασύνδεση οδηγεί έως 27 απομακρυσμένα τροφοδοτικά

## ***1.2 Τύποι τροφοδοτικών***

Όπως αναφέραμε και παραπάνω, τα τροφοδοτικά χρησιμοποιούνται όπου απαιτείται τροφοδότηση με συνεχή τάση και κυρίως για την τροφοδότηση ηλεκτρονικών συστημάτων.

Οι κυριότεροι τύποι τροφοδοτικών παρουσιάζονται συνοπτικά παρακάτω.

### **1.2.1 Μπαταρία**

Η μπαταρία είναι μια συσκευή που μετατρέπει αποθηκευμένη χημική ενέργεια σε ηλεκτρική ενέργεια. Οι μπαταρίες χρησιμοποιούνται συνήθως ως πηγές ενέργειας σε πολλές οικιακές και βιομηχανικές εφαρμογές.

Υπάρχουν δύο τύποι μπαταριών: πρωτογενείς μπαταρίες (μίας χρήσης) , οι οποίες έχουν σχεδιαστεί για να χρησιμοποιούνται μία φορά και έπειτα να ξεφορτίζονται, και οι δευτεροβάθμιες μπαταρίες (επαναφορτιζόμενες μπαταρίες), οι οποίες έχουν σχεδιαστεί για να επαναφορτίζονται και να χρησιμοποιούνται πολλές φορές. Οι μπαταρίες παράγονται σε διάφορα μεγέθη, από μικροσκοπικά κύτταρα που χρησιμοποιούνται σε ακουστικά βαρηκοΐας και τα ρολόγια χειρός μέχρι σε μπαταρίες στο μέγεθος δωματίου που λειτουργούν ως εφεδρικές παροχές ηλεκτρικού ρεύματος σε τηλεφωνικά κέντρα ή κέντρα δεδομένων υπολογιστών.

### **1.2.2 Τροφοδοτικό συνεχούς τάσης**

Ένα τροφοδοτικό συνήθως δέχεται είσοδο από μια άναρχη AC παροχή ηλεκτρικού ρεύματος και συνήθως χρησιμοποιεί ένα μετασχηματιστή για τη μετατροπή της τάσης από την πρίζα (κεντρικό δίκτυο) σε μια διαφορετική, συνήθως χαμηλότερη, τάση. Αν χρησιμοποιείται για την παραγωγή συνεχούς τάσης, χρησιμοποιείται ένας ανορθωτής για τη μετατροπή της εναλλασσόμενης τάσης σε γραμμικό παλμό συνεχούς τάσης, και ακολουθείται από ένα φίλτρο, το οποίο περιλαμβάνει ένα ή περισσότερους πυκνωτές, αντιστάσεις και πηνία για να φιλτράρει το μεγαλύτερο μέρος της παλμικής κίνησης . Ένα μικρό υπόλοιπο ανεπιθύμητο συστατικό εναλλασσόμενης τάσης παραμένει και προστίθεται στην τάση εξόδου (φαινόμενο ripple).

Για τους σκοπούς όπως η φόρτιση των μπαταριών το ripple δε δημιουργεί πρόβλημα. Το απλούστερο DC κύκλωμα τροφοδοσίας αποτελείται από ένα μετασχηματιστή που οδηγείται σε μία μοναδική δίοδο σε σειρά με μια αντίσταση.

### **1.2.3 Τροφοδοτικό εναλλασσόμενης τάσης**

Ένα τροφοδοτικό AC συνήθως τροφοδοτείται από μία πρίζα (παροχή ρεύματος) και μειώνει τη τάση δικτύου στην επιθυμητή τιμή, με ένα μετασχηματιστή υποβιβασμού και ενδεχομένως κάποιο φίλτρο.

#### **1.2.4 Τροφοδοτικό γραμμικής ρύθμισης (Linear regulated power supply)**

Η τάση που παράγεται από μια ανεξέλεγκτη παροχή ισχύος ποικίλει ανάλογα με το φορτίο και τις διακυμάνσεις της τάσης τροφοδοσίας εναλλασσόμενου ρεύματος. Για κρίσιμες εφαρμογές της ηλεκτρονικής, ένας γραμμικός ρυθμιστής μπορεί να χρησιμοποιηθεί ώστε να είναι δυνατή η ρύθμιση της τάσης σε κάποια συγκεκριμένη τιμή. Η τάση αυτή διατηρείται σταθερή παρά τις διακυμάνσεις της τάσης εξόδου και του φορτίου. Ο ρυθμιστής, επίσης, μειώνει σημαντικά το φαινόμενο ripple και το θόρυβο στην έξοδο συνεχούς ρεύματος. Οι γραμμικοί ρυθμιστές συχνά παρέχουν περιορισμό ρεύματος, προστατεύοντας το κύκλωμα από υπερεντάσεις.

#### **1.2.5 Τροφοδοτικό AC/DC**

Στο παρελθόν, το ηλεκτρικό δίκτυο τροφοδοτούσε με DC ορισμένες περιοχές και με AC άλλες. Οι μετασχηματιστές δεν μπορούσαν να χρησιμοποιηθούν για την DC τάση, αλλά μια απλή, φθηνή ανεξέλεγκτη παροχή ηλεκτρικού ρεύματος θα μπορούσε να τρέξει άμεσα είτε από το AC σύστημα είτε το DC χωρίς τη χρήση μετασχηματιστή. Το τροφοδοτικό αποτελείτο από έναν ανορθωτή και έναν πυκνωτή αντί φίλτρου. Όταν λειτουργεί από DC, ο ανορθωτής λειτουργούσε ουσιαστικά σαν αγωγός, που δεν επηρέαζε το σύστημα. Χρησιμοποιήθηκε για να είναι δυνατή η λειτουργία από AC ή DC δίκτυο χωρίς τροποποιήσεις.

#### **1.2.6 Τροφοδοτικό μεταγωγής (Switched-mode power supply)**

Σε τροφοδοτικό μεταγωγής (SMPS), η AC τάση εισόδου άμεσα ανορθώνεται και στη συνέχεια φιλτράρεται για να ληφθεί τάση DC. Η προκύπτουσα τάση DC στη συνέχεια ενεργοποιείται και απενεργοποιείται με υψηλή συχνότητα από το κύκλωμα ηλεκτρονικής μεταγωγής, παράγοντας έτσι ένα εναλλασσόμενο ρεύμα που θα περάσει μέσα από ένα μετασχηματιστή υψηλής συχνότητας ή έναν επαγωγέα. Η μεταγωγή πραγματοποιείται σε πολύ υψηλή διακοπική συχνότητα (συνήθως 10 kHz-1 MHz), επιτρέποντας έτσι τη χρήση πολύ μικρότερων, ελαφρύτερων και φθηνότερων μετασχηματιστών και πυκνωτών του φίλτρου από ότι εκείνα που χρησιμοποιούνταν σε γραμμικά τροφοδοτικά και λειτουργούν στη συχνότητα του δικτύου. Αν το SMPS χρησιμοποιεί καταλλήλως μονωμένο μετασχηματιστή υψηλής συχνότητας, η έξοδος θα είναι ηλεκτρικά απομονωμένη από το δίκτυο, χαρακτηριστικό που είναι συχνά απαραίτητο για ασφάλεια.

Το τροφοδοτικό μεταγωγής συνήθως ρυθμίζεται, και για να διατηρήσει την τάση εξόδου σταθερή, χρησιμοποιεί στην παροχή ηλεκτρικού ρεύματος έναν ελεγκτή ανάδρασης. Ο ελεγκτής παρακολουθεί το ρεύμα που τραβάει το φορτίο και ο κύκλος της μεταγωγής αυξάνεται όταν αυξάνονται οι απαιτήσεις ισχύος εξόδου.

Τα SMPSs συχνά περιλαμβάνουν χαρακτηριστικά ασφαλείας, όπως περιορισμό ρεύματος για να βοηθήσουν στην προστασία της συσκευής και του χρήστη.

Τα SMPSs έχουν απόλυτο όριο για ελάχιστο ρεύμα εξόδου. Έτσι, μπορούν να εξάγουν μόνο πάνω από ένα συγκεκριμένο επίπεδο ισχύος και δεν μπορούν να λειτουργήσουν κάτω από αυτό. Σε περίπτωση που δεν έχουν συνδεδεμένο φορτίο, η συχνότητα τεμαχισμού της ισχύος αυξάνει σε τόσο μεγάλο βαθμό, ώστε να οδηγεί τον απομονωμένο μετασχηματιστή να λειτουργεί ως πηνίο Τέσλα.

Ο συντελεστής ισχύος έχει εξελιχθεί σε θέμα ανησυχίας για τους κατασκευαστές υπολογιστών. Τα τροφοδοτικά μεταγωγής έχουν παραδοσιακά μια πηγή αρμονικών γραμμών ηλεκτρικής ενέργειας και έχουν πολύ χαμηλό συντελεστή ισχύος. Το στάδιο εισόδου ανόρθωσης διαστρεβλώνει την κυματομορφή του ρεύματος που προέρχεται από την παροχή, πράγμα που ενδέχεται να έχει αρνητικές επιπτώσεις σε άλλα φορτία. Το διαστρεβλωμένο ρεύμα προκαλεί επιπλέον θέρμανση στα καλώδια και το σύστημα διανομής.

Μερικά τροφοδοτικά μεταγωγής χρησιμοποιούν φίλτρα ή πρόσθετα στάδια μεταγωγής στο κύκλωμα για να βελτιωθεί η κυματομορφή του ρεύματος που λαμβάνεται από τη γραμμή εναλλασσόμενου ρεύματος. Αυτό αυξάνει την πολυπλοκότητα του κυκλώματος. Πολλά τροφοδοτικά υπολογιστών που δημιουργήθηκαν τα τελευταία χρόνια περιλαμβάνουν πλέον διόρθωση συντελεστή ισχύος όταν λειτουργούν στην παροχή μεταγωγής. Σε ορισμένες περιπτώσεις συντελεστή ισχύος 1.

### ***1.2.7 Προγραμματιζόμενο Τροφοδοτικό***

Τα προγραμματιζόμενα τροφοδοτικά επιτρέπουν τον απομακρυσμένο έλεγχο της τάσης εξόδου μέσω ενός αναλογικού σήματος εισόδου ή με μια διεπαφή υπολογιστών όπως RS232 ή GPIB. Τα στοιχεία προς μεταβολή είναι η τάση, το ρεύμα και η συχνότητα (για τις μονάδες παραγωγής ρεύματος). Αυτά τα τροφοδοτικά αποτελούνται από έναν επεξεργαστή, κυκλώματα προγραμματισμού τάσης/ ρεύματος, μετασχηματιστές ρεύματος και κυκλώματα ανάγνωσης τάσης/ ρεύματος. Επιπρόσθετα, δύνανται να περιλαμβάνουν προστασία από υπερένταση, υπέρταση και βραχυκύκλωμα. Τα προγραμματιζόμενα τροφοδοτικά χρησιμοποιούν γενικά την SCPI ως γλώσσα προγραμματισμού.

Τα προγραμματιζόμενα τροφοδοτικά μπορεί να έχουν DC, AC ή AC με DC offset. Η έξοδος AC μπορεί να είναι είτε μονοφασική ή τριφασική. Μονοφασική χρησιμοποιείται γενικά για

κυκλώματα χαμηλής τάσης, ενώ η τριφασική λειτουργία είναι πιο συνήθης για κυκλώματα υψηλής τάσης.

Σήμερα χρησιμοποιούνται σε πολλές εφαρμογές. Μερικά παραδείγματα περιλαμβάνουν την αυτοματοποιημένη δοκιμή του εξοπλισμού, την παρακολούθηση της ανάπτυξης κρυστάλλων και τη διαφορική θερμική ανάλυση.

### **1.2.8 Τροφοδοτικό αδιάλειπτης τάσης**

Μια αδιάλειπτη παροχή ρεύματος (UPS) αντλεί ισχύ από δύο ή περισσότερες πηγές ταυτόχρονα. Συνήθως τροφοδοτείται απευθείας από την πρίζα εναλλασσόμενου ρεύματος, ενώ ταυτόχρονα φορτίζει μια μπαταρίας αποθήκευσης ενέργειας. Όταν υπάρχει πτώση στο δίκτυο, η μπαταρία αμέσως εκκινεί την αποφόρτιση, τροφοδοτώντας έτσι το φορτίο χωρίς να διακοπή της λειτουργίας του. Σε μια εγκατάσταση υπολογιστή, αυτό δίνει το χρόνο στον χρήστη να απενεργοποιήσει το σύστημα με μεθοδευμένο τρόπο. Άλλα συστήματα UPS μπορούν να χρησιμοποιούν έναν κινητήρα εσωτερικής καύσης ή στροβίλου για συνεχή τροφοδότηση ρεύματος σε ένα σύστημα, παράλληλα με την ισχύ που προέρχεται από το AC. Οι γεννήτριες με κινητήρα θα έπρεπε κανονικά να λειτουργούν στο ρελαντί, αλλά θα έπρεπε να έρθουν σε πλήρη ισχύ μέσα σε λίγα δευτερόλεπτα, προκειμένου να κρατήσει ζωτικής σημασίας εξοπλισμό χωρίς διακοπή. Ένα τέτοιο σύστημα θα μπορούσε να εντοπιστεί σε νοσοκομεία ή τηλεφωνικά κεντρικά γραφεία.

### **1.2.9 Πολλαπλασιαστής τάσης**

Πολλαπλασιαστής τάσης είναι ένα ηλεκτρικό κύκλωμα που μετατρέπει εναλλασσόμενο ρεύμα από μια χαμηλότερη τάση σε μια υψηλότερη τάση DC, τυπικά μέσω ενός κυκλώματος με πυκνωτές και διόδους. Η τάση εισόδου μπορεί να διπλασιαστεί, τριπλασιαστεί, τετραπλασιαστεί, και ούτω καθεξής.

Τυπικά, οι πολλαπλασιαστές τάσης αποτελούνται από ημιανορθωτές, πυκνωτές και διόδους. Για παράδειγμα, ένας τριπλασιαστής τάσης αποτελείται από τρεις ημιανορθωτές, τρεις πυκνωτές και τρεις διόδους (όπως στον πολλαπλασιαστή Cockcroft Walton). Σε μια διαφορετική διαμόρφωση για την επίτευξη ακόμα υψηλότερων τάσεων, θα μπορούσε να χρησιμοποιηθεί ανορθωτής πλήρους κύματος. Η ονομαστική τάση των πυκνωτών καθορίζει τη μέγιστη τάση εξόδου.

Οι πολλαπλασιαστές τάσης έχουν πολλές εφαρμογές. Για παράδειγμα, οι πολλαπλασιαστές τάσης μπορούν να βρεθούν σε συσκευές καθημερινής χρήσης, όπως τηλεοράσεις και

φωτοτυπικά. Άλλες εφαρμογές εργαστηριακού τύπου είναι οι λυχνίες καθοδικών ακτινών, οι παλμογράφοι και οι φωτοπολλαπλασιαστές .

### **1.3 Εφαρμογές τροφοδοτικών**

Παρακάτω παρουσιάζονται κάποιες εφαρμογές όπου χρησιμοποιούνται τα τροφοδοτικά.

#### **1.3.1 Παροχή για ηλεκτρονικό υπολογιστή**

Ένα σύγχρονο τροφοδοτικό υπολογιστή είναι ένα τροφοδοτικό μεταγωγής που μετατρέπει την εναλλασσόμενη παροχή δικτύου σε διάφορες τάσεις DC. Τα τροφοδοτικά μεταγωγής αντικατέστησαν το γραμμικό τροφοδοτικό λόγω κόστους, βάρους και μεγέθους.

#### **1.3.2 Τροφοδοτικό συγκόλλησης**

Η συγκόλληση τόξου απαιτεί μεγάλα ποσά ηλεκτρικής ενέργειας ώστε να λιώσει τις επιφάνειες των μετάλλων, προκειμένου να ενωθούν. Η ηλεκτρική ενέργεια παρέχεται από μία παροχή ρεύματος συγκόλλησης και μπορεί να είναι είτε AC ή DC. Η συγκόλληση τόξου συνήθως απαιτεί υψηλά ρεύματα συνήθως μεταξύ 100 και 350A. Ορισμένοι τύποι συγκόλλησης μπορεί να χρησιμοποιούν λιγότερο από 10A, ενώ μερικές εφαρμογές συγκόλλησης απαιτούν ρεύματα υψηλότερα από 60.000A για ένα εξαιρετικά σύντομο χρονικό διάστημα. Παλαιότερα, τα τροφοδοτικά συγκόλλησης αποτελούνταν από μετασχηματιστές ή κινητήρες που κινούσαν ηλεκτρογεννήτριες. Τα τελευταία χρόνια, όμως, τα τροφοδοτικά χρησιμοποιούν ημιαγωγούς και μικροεπεξεργαστές, μειώνοντας το μέγεθος και το βάρος τους.

#### **1.3.3 Προσαρμογέας AC**

Μια παροχή ηλεκτρικού ρεύματος , που είναι χτισμένη σε ένα AC φως ρεύματος είναι γνωστή ως «μετασχηματιστή » ή « προσαρμογέας plug-in». Υπάρχουν πολλά διαφορετικά είδη προσαρμογέων είτε με το ίδιο είδος βύσματος DC να προσφέρει διαφορετική τάση ή πόλωση, είτε με διαφορετικά βύσματα που παρέχουν την ίδια τάση. Οι universal προσαρμογείς προσπαθούν να αντικαταστήσουν όλους τους παραπάνω, με τη χρήση πολλαπλών βυσμάτων και επιλογών για διάφορες τάσεις και πολικότητες.

Οι φθηνότερες AC μονάδες αποτελούνται μόνο από ένα μικρό μετασχηματιστή, ενώ οι DC προσαρμογείς περιλαμβάνουν μερικές πρόσθετες διόδους. Ο μετασχηματιστής παρέχει ένα μαγνητικό πεδίο συνεχώς ενεργό, το οποίο κατά κανόνα δεν μπορεί να κλείσει εντελώς, εκτός εάν αποσυνδεθεί.

Επειδή καταναλώνουν αρκετό ρεύμα ακόμα και σε κατάσταση αναμονής, οι προσαρμογείς AC είναι γνωστοί και ως "βαμπίρ ηλεκτρικής ενέργειας".

Αντίθετα, τα τροφοδοτικά μεταγωγής μπορούν να κόψουν διαρροή από πυκνωτές, χρησιμοποιώντας MOSFETs χαμηλής ισχύος.

### ***1.3.4 Προστασία υπερφόρτισης***

Τα τροφοδοτικά συχνά έχουν προστασία από βραχυκύκλωμα ή υπερφόρτιση που μπορεί να βλάψει την παροχή ή να προκαλέσει πυρκαγιά. Οι ασφάλειες και οι διακόπτες του κυκλώματος είναι δύο ευρέως χρησιμοποιούμενοι μηχανισμοί για την προστασία από υπερφορτίσεις.

Ορισμένα τροφοδοτικά χρησιμοποιούν θερμικό διακόπτη στο μετασχηματιστή αντί ασφάλειας. Το πλεονέκτημα αυτής της μετατροπής είναι ότι επιτρέπεται στη μονάδα να τραβήξει περισσότερο ρεύμα για περιορισμένο χρονικό διάστημα από ότι μπορεί να παρέχει.

### ***1.3.5 Περιοριστής ρεύματος***

Μερικά τροφοδοτικά χρησιμοποιούν περιοριστή ρεύματος αντί να κόβουν την παροχή, για αποτροπή της υπερφόρτισης. Οι δύο τύποι περιορισμού ρεύματος που χρησιμοποιούνται είναι μέσω ηλεκτρονικού περιορισμού ή περιορισμού με σύνθετη αντίσταση.

### ***1.3.6 Μετατροπή ενέργειας***

Ο όρος "παροχή ηλεκτρικού ρεύματος" μερικές φορές περιορίζεται σε αυτές τις συσκευές που μετατρέπουν κάποια άλλη μορφή ενέργειας σε ηλεκτρισμό (όπως κύτταρα ηλιακής ενέργειας, καυσίμων ή γεννήτριες). Ένας πιο ακριβής όρος για τις συσκευές που μετατρέπουν μια μορφή ηλεκτρικής ενέργειας σε μια άλλη μορφή είναι ο μετατροπέας ρεύματος. Η πιο συνηθισμένη μετατροπή είναι από AC σε DC.



# 2

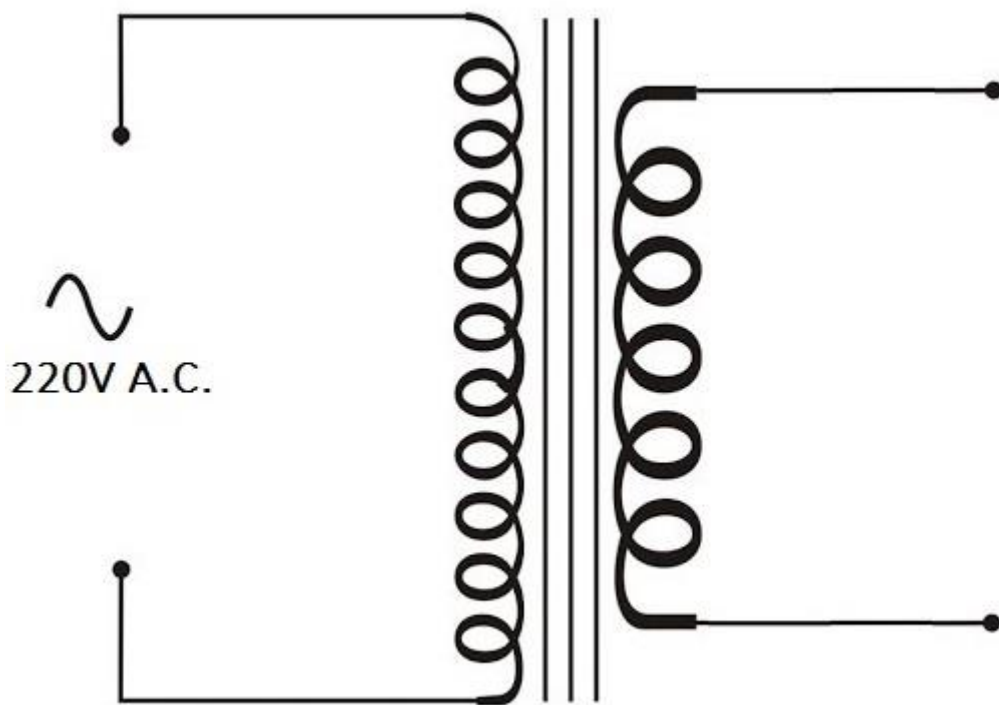
## *Θεωρητικό υπόβαθρο*

Στο παρόν κεφάλαιο πραγματοποιείται ανάλυση βασικών κυκλωμάτων και διατάξεων, που κρίνονται απαραίτητα να γνωρίζει ο αναγνώστης ώστε να είναι εξοικειωμένος με τις έννοιες και να έχει πλήρη εικόνα για τον τρόπο σχεδίασης και υλοποίησης του τροφοδοτικού ανά πάσα στιγμή.

### *2.1 Μετασχηματιστής*

Ως μετασχηματιστή ορίζουμε την ηλεκτρική συσκευή η οποία, μέσω ηλεκτρομαγνητικής επαγωγής δύο συζευγμένων ηλεκτρικών αγωγών, μεταφέρει ενέργεια μεταξύ δύο κυκλωμάτων.

Στο κύκλωμα του τροφοδοτικού που κατασκευάσαμε, χρησιμοποιήσαμε μετασχηματιστή υποβιβασμού. Ο μετασχηματιστής μεταφέρει ισχύ από το δίκτυο προς το κύκλωμα του τροφοδοτικού συναρτήσει της επιθυμητής τάσης στο δευτερεύον πηνίο, ενώ ταυτόχρονα απομονώνει το κύκλωμά μας από το δίκτυο. Επίσης, υποβιβάζει την τάση τροφοδοσίας 230V σε χαμηλότερες τιμές, ώστε να μη δημιουργεί προβλήματα υπερτάσεων στο ηλεκτρονικό κύκλωμα.



**Σχήμα 1** . Μετασχηματιστής υποβιβασμού συνδεδεμένος με το δίκτυο

Η σχέση της τάσεως του πρωτεύοντος πηνίου  $V_P$  με τη τάση του δευτερεύοντος  $V_S$ , όπως προκύπτει από το νόμο του Faraday, είναι:

$$\frac{V_S}{V_P} = \frac{N_S}{N_P}$$

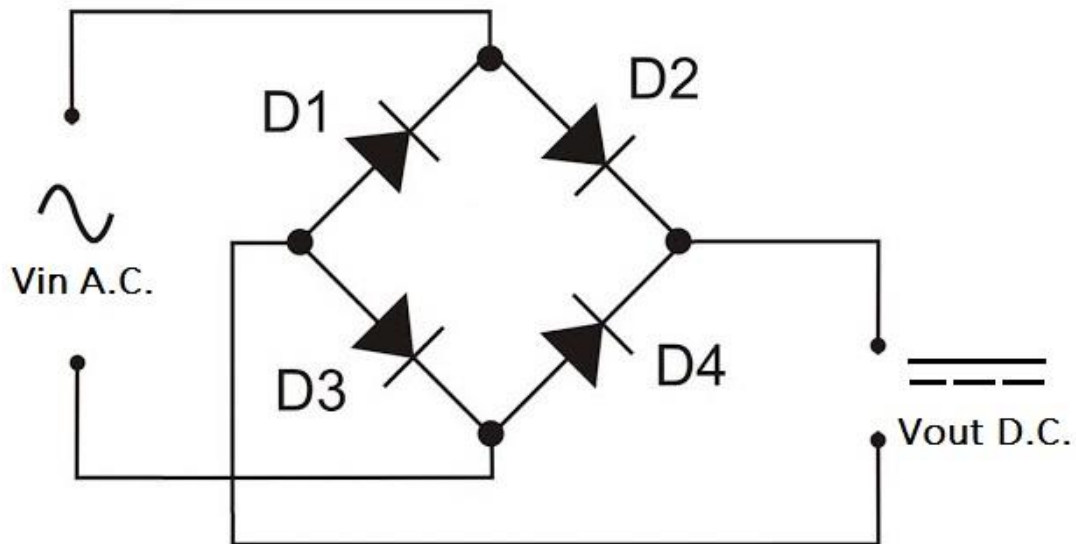
Όπου  $N_P$  και  $N_S$  τα τυλίγματα του πρωτεύοντος και του δευτερεύοντος πηνίου αντίστοιχα.

## **2.2 Ανόρθωση**

Ανορθώσεις είναι οι ηλεκτρονικές διατάξεις οι οποίες μετατρέπουν την εναλλασσόμενη τάση σε συνεχή. Στα πλαίσια της παρούσας διπλωματικής εργασίας θα εξετάσουμε μόνο μη ελεγχόμενες ανορθώσεις. Η υλοποίησή τους γίνεται μέσω διόδων και η τάση εξόδου τους μεταβάλλεται σύμφωνα με τις μεταβολές της τάσης τροφοδοσίας.

### 2.2.1 Διπλή ανόρθωση με γέφυρα

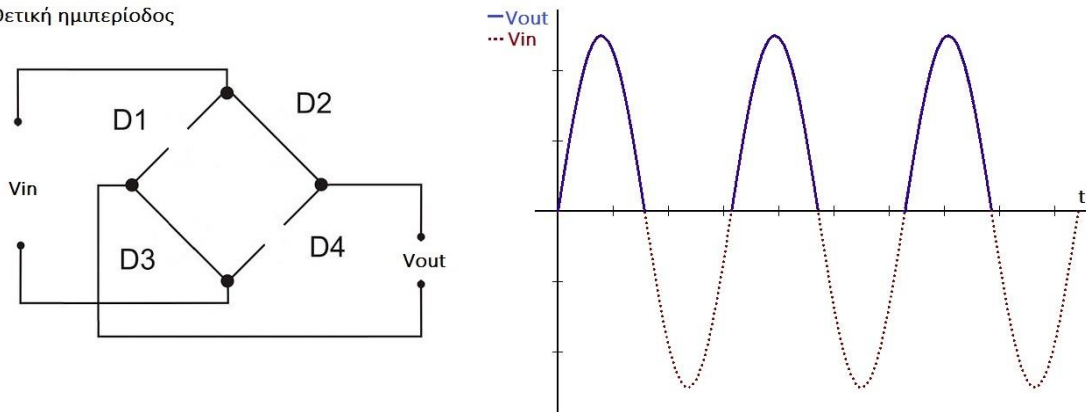
Η διπλή ανόρθωση με γέφυρα υλοποιείται με τέσσερις διόδους συνδεδεμένες όπως το παρακάτω σχήμα:



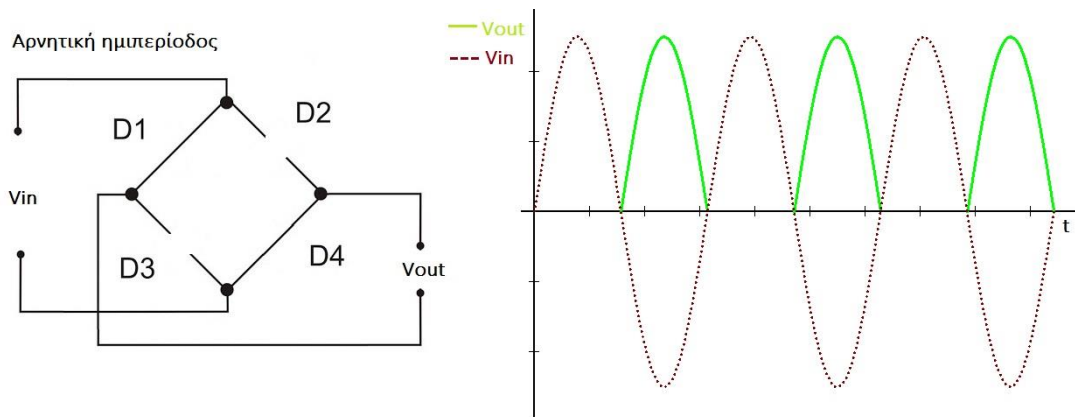
Σχήμα 2. Διπλή ανόρθωση με γέφυρα

Κατά τη θετική ημιπερίοδο άγουν οι διόδοι D2 και D3, ενώ κατά την αρνητική ημιπερίοδο άγουν οι D1 και D4.

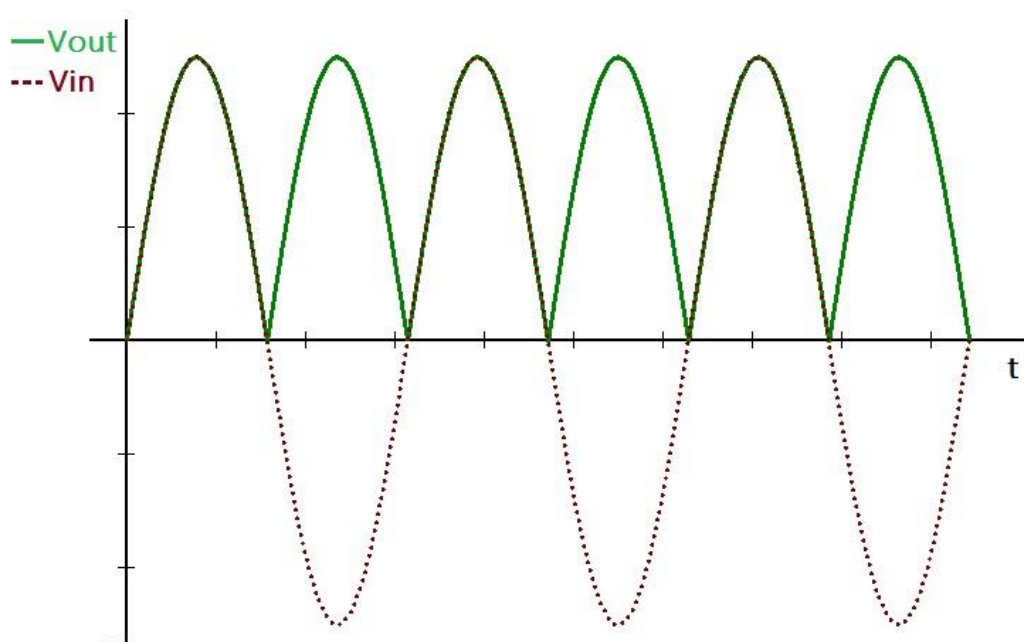
Θετική ημιπερίοδος



Σχήμα 3. Θετική ημιπερίοδος αγωγής



Σχήμα 4. Αρνητική ημπερίοδος αγωγής



Σχήμα 5. Έξοδος διπλής ανόρθωσης με γέφυρα

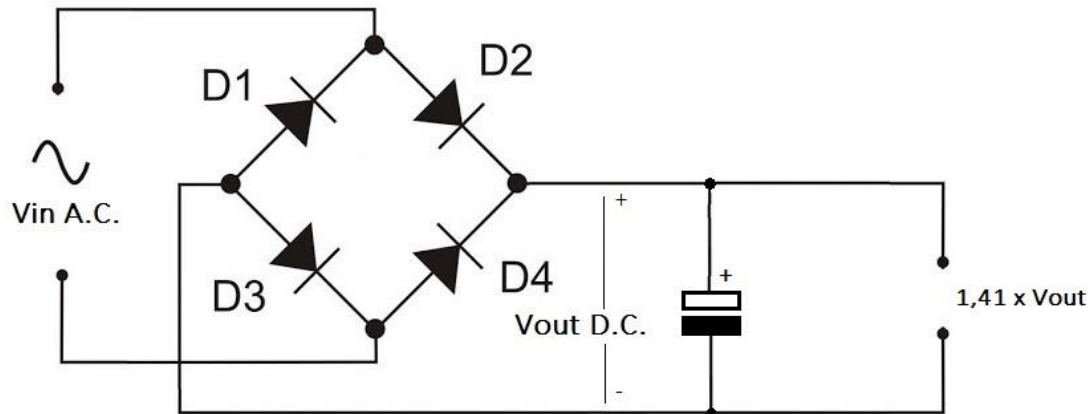
Η συγκεκριμένη συνδεσμολογία ανόρθωσης ονομάζεται επίσης ανορθωτής πλήρους κύματος, καθώς οι δίοδοι άγουν ανά δύο σε κάθε περίοδο της εισόδου. Η μέση τιμή της τάσης εξόδου δίνεται από τη σχέση:

$$\overline{V_{out}} = \frac{1}{\pi} \int_0^{\pi} \sqrt{2}V_{in}^{rms} \sin(t) dt \Rightarrow \overline{V_{out}} = \frac{2\sqrt{2}V_{in}^{rms}}{\pi}$$

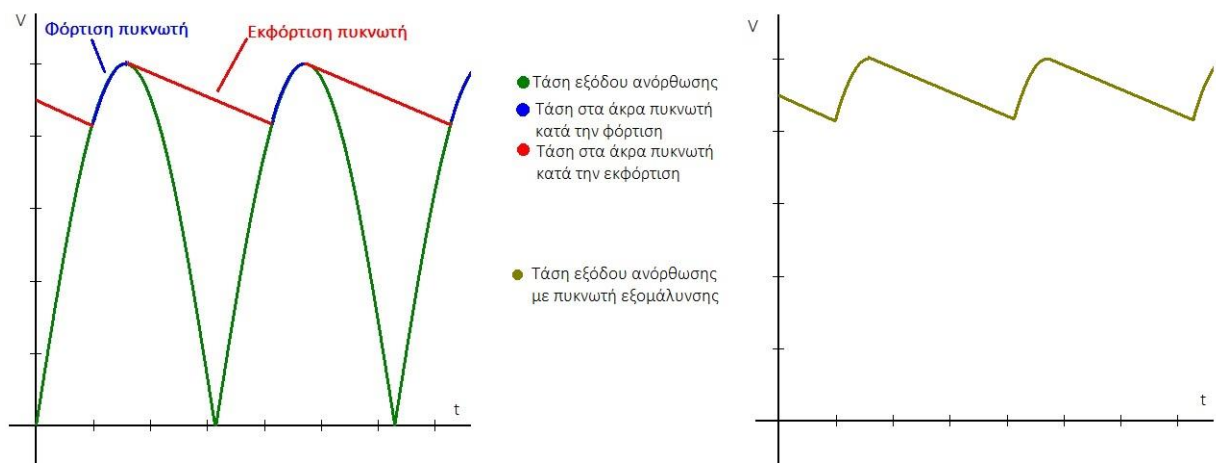
### 2.2.2 Διπλή ανόρθωση με πυκνωτή εξομάλυνσης

Λόγω απωλειών από πτώση τάσης στις διόδους, στο παραπάνω κύκλωμα χρειάζεται να προσθέσουμε έναν πυκνωτή μεγάλης χωρητικότητας παράλληλα με το φορτίο. Κατά τη περίοδο αγωγής, ο πυκνωτής αποθηκεύει ενέργεια, την οποία αποδίδει στο φορτίο κατά τη διάρκεια της περιόδου μη αγωγής. Έτσι, ενώ οι απώλειες από κάθε δίοδο είναι περίπου 0,66V, η μέση τάση εξόδου της ανόρθωσης αυξάνεται. Η μέση τάση μετά από το

φιλτράρισμα του πυκνωτή είναι  $1,41 \cdot \overline{V_{out}}$ , όπου  $\overline{V_{out}}$  η μέση τάση εξόδου της ανόρθωσης. Η διαδικασία αυτή καλείται εξομάλυνση.



Σχήμα 6. Διπλή ανόρθωση με πυκνωτή εξομάλυνσης



Σχήμα 7. Τάση εξόδου ανόρθωσης με πυκνωτή εξομάλυνσης

### 2.3 Σταθεροποιητής

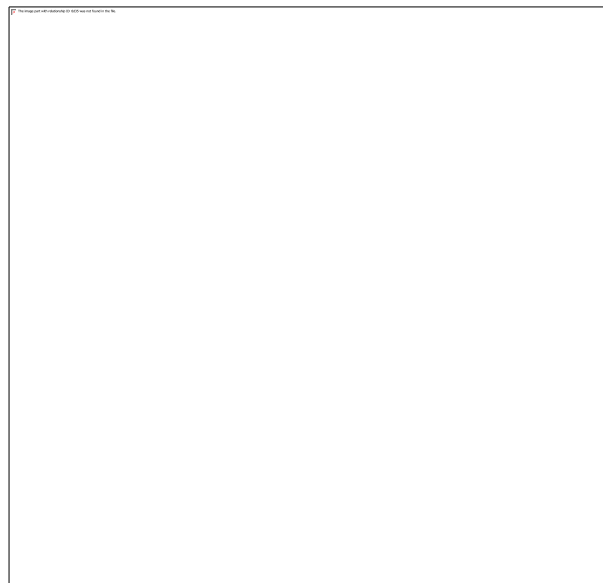
Η τάση εξόδου του συστήματος ανόρθωσης με πυκνωτή εξομάλυνσης, όπως είδαμε παραπάνω, δεν είναι σταθερή. Για να εξαλείψουμε τις κυματώσεις αυτές θα χρησιμοποιήσουμε ένα κύκλωμα σταθεροποίησης, το οποίο φαίνεται στην παράγραφο 3.2. Το κύκλωμα αυτό είναι προρυθμισμένο σε ορισμένες τιμές τάσης και ρεύματος, ενώ η είσοδός του είναι σε κάθε περίπτωση τάση υψηλότερη από τη σταθερή τάση εξόδου. Έτσι, με την εφαρμογή του σταθεροποιητή μετά τον πυκνωτή εξομάλυνσης, η έξοδός μας έχει τη μορφή:



**Σχήμα 8.** Έξοδος σταθεροποιητή

## **2.4 Συνδεσμολογία *Darlington***

Η συνδεσμολογία *Darlington* αποτελείται από ένα ζεύγος διπολικών τρανζίστορ συνδεδεμένα ώστε να διαμοιράζονται το συλλέκτη και ο εκπομπός ενός να είναι βάση του άλλου. Έτσι, σχηματίζεται ένα κύκλωμα με ακροδέκτες τρανζίστορ (βάση, συλλέκτη, εκπομπό). Εκτός από το λιγότερο χώρο που καταλαμβάνει κατασκευαστικά η συνδεσμολογία αυτή, αντί των δύο ισοδύναμων τρανζίστορ, μας προσφέρει τη δυνατότητα να έχουμε υψηλή σύνθετη αντίσταση εισόδου και κυρίως υψηλό κέρδος ρεύματος. Συγκεκριμένα, για  $\beta_A$  και  $\beta_B$  το κέρδος των επιμέρους τρανζίστορ, το *Darlington* έχει κέρδος  $\beta_{Dar} = \beta_A \cdot \beta_B$ .

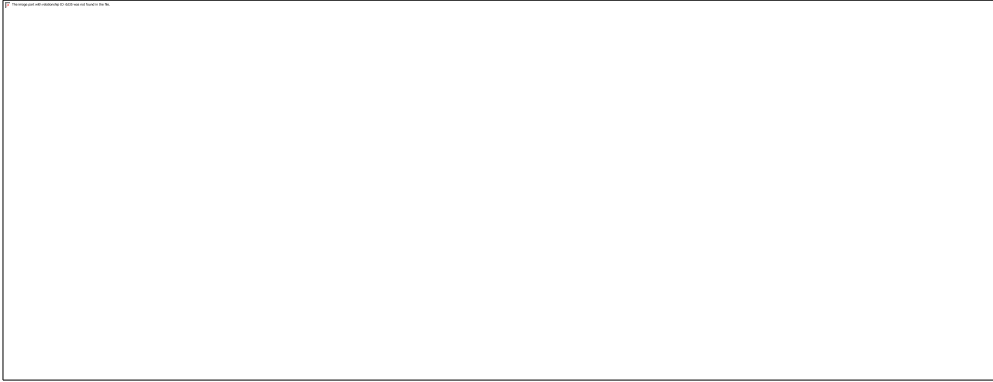


**Σχήμα 9.** Ζεύγος τρανζίστορ NPN σε συνδεσμολογία *Darlington*

## 2.5 Συνδεσμολογίες T.E.

### 2.5.1 Ακόλουθος τάσης

Η μικρότερη δυνατή ενίσχυση που μπορεί να επιτευχθεί με έναν τελεστικό ενισχυτή είναι μέσω της συνδεσμολογίας ακολούθου τάσης και είναι ίση με 1.



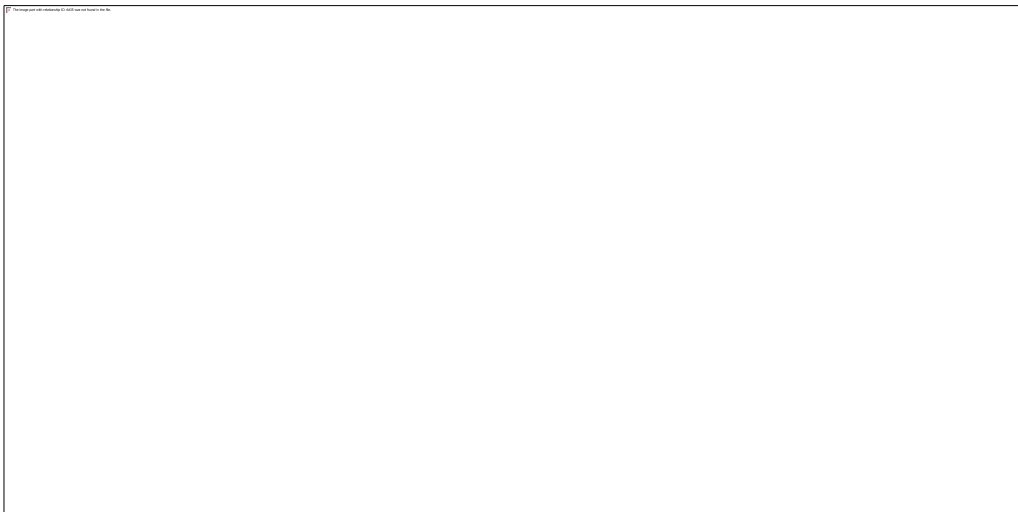
Σχήμα 10. Ακόλουθος τάσης

Η σχέση τάσεων εισόδου - εξόδου είναι:

$$V_{out} = V_{in}$$

### 2.5.2 Ολοκληρωτής

Για να πραγματοποιήσουμε τη μαθηματική ολοκλήρωση μιας κυματομορφής, χρησιμοποιούμε τη συνδεσμολογία του ολοκληρωτή ενισχυτή.



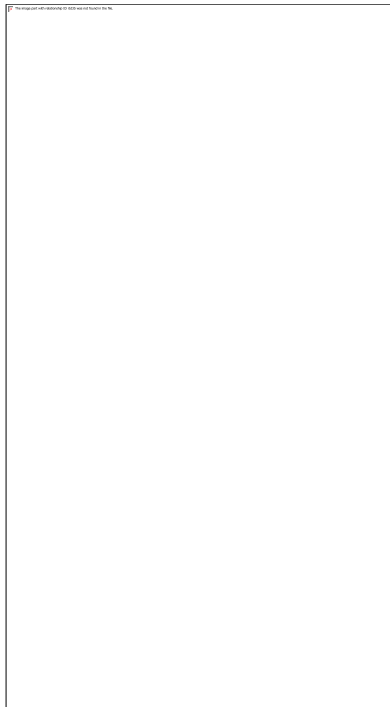
Σχήμα 11. Ολοκληρωτής

Η σχέση τάσεων εισόδου - εξόδου είναι:

$$V_{out} = -\frac{1}{R \cdot C} \int V_{in} dt$$

## 2.6 Διαιρέτης τάσης

Ως διαιρέτη τάση ορίζουμε τη διάταξη δύο εν σειρά αντιστάσεων. Στα άκρα τους εφαρμόζεται η τάση εισόδου και στο μέσο τους η τάση εξόδου.



**Σχήμα 13.** Διαιρέτης τάσης

Η σχέση μεταξύ τάσεων εισόδου - εξόδου είναι η εξής:

$$V_{out} = \frac{R_2}{R_1 + R_2} V_{in}$$



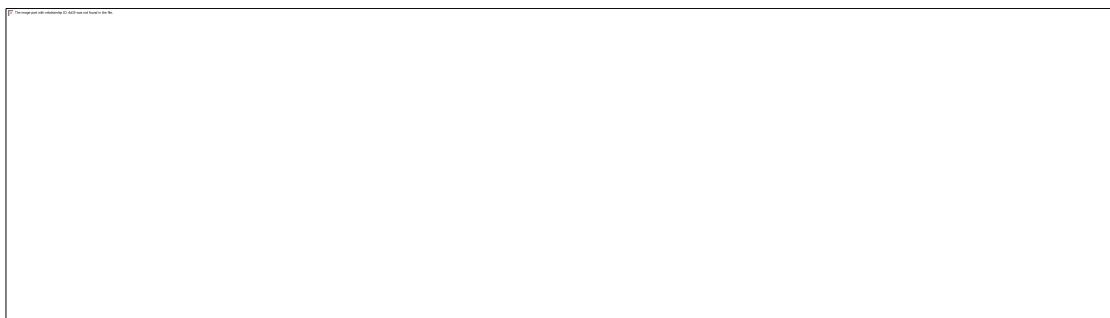
# 3

## *Υλοποίηση και κατασκευή*

Έχοντας μελετήσει βασικές κυκλωματικές έννοιες για την κατανόηση της κατασκευής, μπορούμε να ξεκινήσουμε την κατασκευή του συμμετρικού τροφοδοτικού 0-30V, 0-5A.

### *3.1 Τροφοδοτικό*

Όπως έχει ήδη γίνει αντιληπτό, ένα στοιχειώδες τροφοδοτικό ακολουθεί το παρακάτω διάγραμμα ροής:



**Σχήμα 14.** Διάγραμμα ροής τροφοδοτικού

Οι προσθήκες που πραγματοποιήθηκαν στο παραπάνω διάγραμμα για να υλοποιήσουμε το τροφοδοτικό ήταν:

- Σύστημα αναφοράς και ελέγχου του ρεύματος
- Σύστημα αναφοράς και ελέγχου της τάσης
- Ρελέ επιλογής ανάμεσα σε κανονική και συμμετρική λειτουργία

- Διαφορετικό υποκύκλωμα σταθεροποίησης για την κανονική τάση εξόδου και τις συμμετρικές
- Μικροεπεξεργαστής Arduino UNO R3 για ρύθμιση ρευμάτων και τάσεων αναφοράς μέσω encoder και αναπαράσταση επιλογών-αποτελεσμάτων σε οθόνη LCD
- ON-OFF Switch
- Ασφάλεια για προστασία του συστήματος

### 3.2 Ηλεκτρονικό κύκλωμα

Το ηλεκτρονικό σχηματικό που κατασκευάστηκε φαίνεται στην παρακάτω σελίδα, όπως και το PCB. Τα παθητικά στοιχεία, τρανζίστορ, δίοδοι και τελεστικοί ενισχυτές που επιλέχθηκαν είναι τα εξής:

Αντιστάσεις	
R1	100Ω
R2	100Ω
R3	10kΩ
R4	100Ω
R5	1Ω
R6	1Ω
R7	47Ω
R8	10kΩ
R9	9kΩ
R10	1kΩ
R11	10kΩ
R12	10kΩ
R13	100Ω
R14	100Ω
R15	10kΩ
R16	10kΩ
R17	4,88kΩ
R18	10kΩ
R19	10kΩ
R20	10kΩ
R21	1kΩ
R22	1kΩ
R23	33kΩ
R24	2,2kΩ
R25	20mΩ

Ποικνωτές	
C1	2200μF
C2	10nF
C3	1nF
C4	10nF
C5	10nF
C6	10000μF
C7	10000μF
C8	100nF
C9	100nF
C10	47μF
C11	47μF
C12	100nF
C13	47μF
C14	100nF
C15	100nF
C16	47μF
C17	330nF
C18	330nF
C19	47μF
C20	330nF
C21	100μF
C22	330nF

Τελεστικοί ενισχυτές	
IC1A	LT1490
IC2A	LT1490
IC2B	LT1490
IC3A	LT1490
IC3B	LT1490
IC4	7824T
IC5	7808T

Ολοκληρωμένα	
LTC6101	
REF195	
REF198	
AD5323	

Ρελέ	
K1	G2R2A

Τρανζίστορ	
Q1	MJE15030
Q2	MG6330
Q3	MG6330
Q4	MG6330
Q5	MG6330
Q6	MJE15030
Q7	MJE15031
Q8	BC547
Q9	BC547
Q10	BC557B

Δίοδοι	
D1	1N4148
D2	1N4148
D3	1N4148
D4	1N4148
D5	BYT08P

Πίνακας 1. Εξαρτήματα τροφοδοτικού



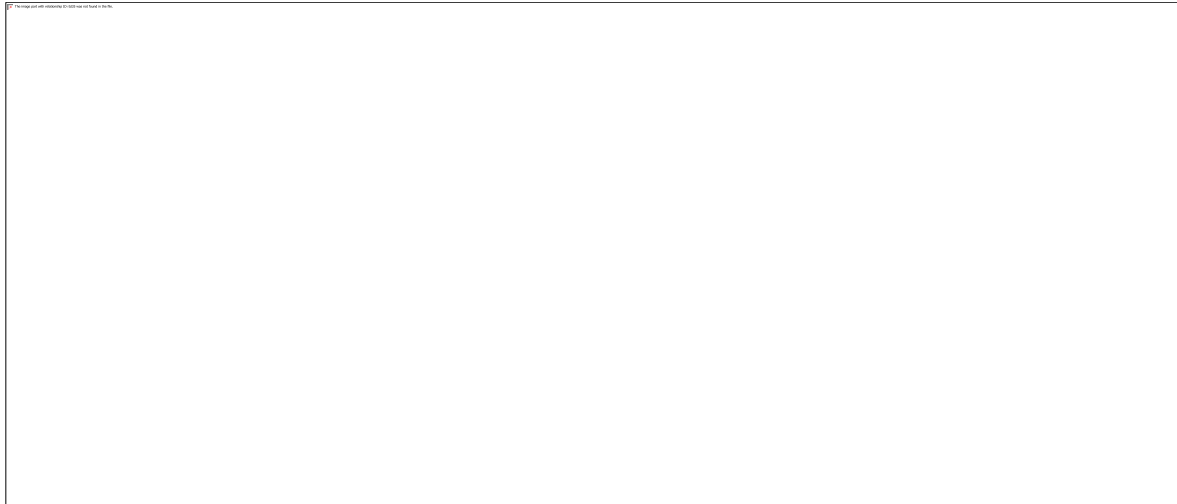
**Σχήμα 15.** Ηλεκτρονικό κύκλωμα



**Σχήμα 16. PCB**

### 3.3 Επεξήγηση κυκλώματος

Από Bridge Rectifier έρχεται η τάση μετά από το μετασχηματιστή και τη διπλή ανόρθωση. Οι πυκνωτές C1, C6 και C7 χρησιμοποιούνται σαν πυκνωτές εξομάλυνσης.



**Σχήμα 17.** Εξομοίωση LTspiceIV

Η διάδος D5 προκαλεί πτώση τάσης. Έτσι, έχουμε τάση GND-0,6V πάνω στη διάοδο, που θα χρησιμοποιηθεί σαν αρνητική τάση τροφοδοσίας στους τελεστικούς ενισχυτές για να μπορούν να παράγουν τάση 0V στην έξοδο.

Τα στοιχεία IC4 και IC5 μαζί με τους πυκνωτές C17, C18, C20, C21 και C22 λειτουργούν σαν ένα βοηθητικό κύκλωμα σταθεροποίησης. Ο IC4 βγάζει σταθεροποιημένα 24V για να τροφοδοτήσει το ρελέ. Τα 24V έπειτα υποβιβάζονται σε 8V από τον IC5, για να τροφοδοτήσουν μέσω των decoupling πυκνωτών C12, C13 και C14 τα ψηφιακά κυκλώματα παραγωγής τάσεων αναφοράς. Οι πυκνωτές του υποκυκλώματος επίσης λειτουργούν σαν decoupling υψηλών και παρασιτικών συχνοτήτων.

Το υποκύκλωμα 1 πρόκειται για πηγή ρεύματος. Πολώνοντας τις διόδους D3, D4 με την αντίσταση R7, έχουμε στη βάση του τρανζίστορ τάση 1,4V. Έπειτα, το ρεύμα που παράγεται είναι (διαφορά δυναμικού βάσης-εκπομπού=0,7V) 5,833mA. Η λειτουργία του πυκνωτή C5 είναι να βραχυκυκλώνει την πηγή ρεύματος που θεωρητικά έχει άπειρη σύνθετη αντίσταση (εμπέδηση).

Το ρεύμα αυτό οδηγείται στα Darlington τρανζίστορς Q1, Q2 και Q3 τα οποία μας δίνουν την κανονική μας τάση. Οι αντιστάσεις που είναι συνδεδεμένες σε σειρά με τους εκπομπούς των τρανζίστορ (R5 και R6) λειτουργούν σαν ένας τοπικός βρόχος ανάδρασης. Για λόγους κατασκευαστικών σφαλμάτων, τα τρανζίστορ σίγουρα δεν έχουν ίδιο κέρδος. Το τρανζίστορ

που τραβάει περισσότερο ρεύμα θα έχει και μεγαλύτερη πτώση τάσης στην αντίστοιχη αντίσταση.

Οι τελεστικοί ενισχυτές IC2A και IC2B λειτουργούν σαν ρυθμιστές του επιθυμητού ρεύματος και τάσης αντίστοιχα, δεχόμενοι ως αναφορά τιμές από το DAC. Ενώ το κύκλωμά μας είναι (σχεδόν) DC και θα μπορούσαμε να χρησιμοποιούσαμε συγκριτές ενισχυτές για την ίδια δουλειά, προτιμήθηκαν ολοκληρωτές. Ο λόγος είναι πως σε DC λειτουργία οι ολοκληρωτές δουλεύουν σαν συγκριτές και αποδίδουν κέρδος ανοιχτού βρόχου. Σε AC λειτουργία οι συγκριτές λειτουργούν σαν αναστρέφοντες ενισχυτές, ενώ όσο αυξάνει η συχνότητα μειώνεται το μέτρο της εναλλασσόμενης εξόδου (ripple). Έτσι, οι τιμές των πυκνωτών C3, C4 έχουν οριστεί βάσει του χρόνου απόκρισης (ειδικά στον C4 καθώς μας ενδιέφερε να κάνει λείο περιορισμό ρεύματος).



**Σχήμα 18.** Εξομοίωση LTspiceIV

Στο παραπάνω σχήμα παρατηρούμε τον λόγο που έχουν τοποθετηθεί οι διόδοι στην έξοδο των τελεστικών ενισχυτών για έλεγχο. Παρατηρούμε πως όταν η τάση εξόδου ξεπερνάει την επιθυμητή, ο πυκνωτής αρχίζει να αποφορτίζει έως ότου να αρχίσει να άγει η διάδος και να έχουμε διόρθωση της τάσης εξόδου. Σε αντίστοιχο γράφημα όπου δεν θα χρησιμοποιούσαμε ολοκληρωτές και διόδους, θα παρατηρούσαμε πολλά spikes κατά τις μεταβάσεις.

Οι αντιστάσεις R9, R10 χρησιμεύουν σαν διαιρέτης τάσης στην τάση εξόδου ( $V_{out}/10$ ), ενώ οι R21, R22 σαν feedback της τάσης εξόδου προς τον μικροεπεξεργαστή.

Το υποκύκλωμα 2 αποτελεί μια αντίσταση (4-wire) Kelvin. Η συνδεσμολογία αυτή λειτουργεί σαν ενισχυτής ρεύματος shunt (current sense amplifier) και δίνει στην έξοδο τάση ανάλογη του ρεύματος που διαρρέει την αντίσταση 20mΩ. Η τάση αυτή χρησιμεύει σαν τάση εισόδου στο LTC, η έξοδος του οποίου καταλήγει στον αναστρέφοντα ακροδέκτη εισόδου του T.E. IC2A.

Τα ολοκληρωμένα AD5323 και REF195, REF198 χρησιμοποιήθηκαν για επικοινωνία με τον μικροεπεξεργαστή και έλεγχο των αναφορών αντίστοιχα. Το AD5323 αποτελεί DAC (digital to analog converter), το κύκλωμα A του οποίου χρησιμοποιείται για έλεγχο τάσης και το B για έλεγχο του ρεύματος. Έτσι, η VOUTA δίνει την τάση αναφοράς, VOUTB το ρεύμα εξόδου (ουσιαστικά την τάση που αντιστοιχεί σε ρεύμα), VREFA την μέγιστη τάση στην έξοδο και VREFB το μέγιστο ρεύμα στην έξοδο. Το REF195 χρησιμοποιείται για ρύθμιση

των σταθμών κωδικοποίησης της τάσης, ενώ το REF198 του ρεύματος. Οι δύο σταθεροποιητές ακριβείας δίνουν σαν output 0-4,096V και 0-5V αντίστοιχα. Ο λόγος που επιλέχθηκαν οι τιμές αυτές είναι ότι η κωδικοποίηση του Arduino έχει 12-bit κωδικοποίηση και άρα  $2^{12}=4096$  στάθμες. Για την τάση χρησιμοποιήσαμε 0-3.000 στάθμες και για το ρεύμα 0-4.000 στάθμες. Η αναλογία για τη ρύθμιση της τάσης είναι 4,096V / 4.096στάθμες. Για κάθε ένα δυαδικό ψηφίο στο DAC, αντιστοιχεί 1mV αναφοράς που αντιστοιχούν σε 10mV τάσης εξόδου του τροφοδοτικού. Όμοια για το ρεύμα η αναλογία είναι 5A / 4.096στάθμες. Το ένα δυαδικό ψηφίο DAC, αντιστοιχεί σε 1,221mV αναφοράς και 1,25mA ρεύμα εξόδου (αφού γίνει πολλαπλασιασμός x8 πριν την έξοδο για να επιτευχθεί η δυνατότητα ρύθμισης 10mA). Λόγω της αναφοράς 1,221mV, η αντίσταση R17 επιλέχθηκε 4,88kΩ (δυστυχώς δεν υπάρχει στο εμπόριο 4,884kΩ που θα ήταν βέλτιστη επιλογή, θα δούμε τι αποκλίσεις προκαλεί αυτή η μικρή διαφορά στο κεφάλαιο 5). Οι πυκνωτές C8, C9, C10, C11 και C2 είναι decoupling πυκνωτές, που βοηθούν σε τοπική αποσύζευξη.

Οι ακόλουθοι τάσης IC3A και IC3B κάνουν απομόνωση σε παράσιτα. Όσο μικρότερη εμπέδηση εξόδου τόσο η έξοδος δεν επηρεάζεται από τυχόν θορύβους που προέρχονται από τα διάφορα στοιχεία του τροφοδοτικού (πχ μικρή απόσταση από το μετασχηματιστή, καλωδιώσεις κτλ). Η έξοδος των δύο ακόλουθων χρησιμοποιείται σαν είσοδος στον μικροεπεξεργαστή για έλεγχο της τάσης εξόδου και της τάσης που αντιστοιχεί στο ρεύμα εξόδου.

Το υποκύκλωμα 3 αποτελεί κλασσική διάταξη οδήγησης ρελέ.

Το υποκύκλωμα 4 καλείται quasi complementary current follower και αποτελεί μη γραμμικό στοιχείο. Η μη γραμμικότητά του διορθώνεται μέσω του IC1A, ο οποίος λειτουργεί σαν βρόχος ανάδρασης του κυκλώματος. Σκοπός του όλου κυκλώματος είναι η αύξηση του ρεύματος εξόδου, όταν γίνεται απομόνωση μέσω του ρελέ.

Για την ασφάλεια του κυκλώματος, έπρεπε να ψύξουμε τα τρανζίστορ καταλλήλως. Σε κανονική λειτουργία, βραχυκύκλωμα θα προκαλούσε κατανάλωση (για 0V εξόδου, 36Vx5A=) 180W έως (γραμμικά, 30V εξόδου, 6Vx5A=) 30W. Αντίστοιχα, για τη συμμετρική λειτουργία (για 0V μέση εξόδου) 0W έως (γραμμικά, 30V ονομαστικό, 15Vx5A=) 75W. Τα MG6330 έχουν αντοχή έως 200W, άρα κατασκευαστικά δεν υπάρχει θέμα, ενώ για τα Q1, Q6, Q7 που δεν έχουν μεγάλη κατανάλωση, δεν υπάρχει θέμα παρόμοιου ελέγχου. Για λειτουργία βάσει προδιαγραφών, τα τρανζίστορ θα πρέπει να λειτουργούν σε 60-70°C. Με διαφορεικό θερμοκρασίας 45°C, η ψήκτρα που επιλέξαμε έχει rating (45°C/180W=) 0,25.

### 3.4 Λεπτομέρειες κατασκευής

Στην παρούσα παράγραφο σημειώνονται λεπτομέρειες της κατασκευής, βελτιστοποιήσεις καθώς και προβλήματα που εντοπίστηκαν και επιλύθηκαν κατά την υλοποίηση.

- Το σασί που επιλέχθηκε είναι διαστάσεων 32x16x15 cm
- Για την τροφοδοσία της συσκευής από το δίκτυο επιλέχθηκε C14 IEC ζεύκτης. Η θηλυκή βάση του IEC περιέχει και ασφάλεια που προσφέρει επιπλέον προστασία στο κύκλωμά μας.
- Ο μετασχηματιστής υποβιβασμού που επιλέχθηκε είναι τοροειδούς πυρήνα φερρίτη, κατασκευασμένος από την εταιρία Τιμόθεος Δ. Γιατράς (300VA, 50H, 230V/2x28V).
- Ο μικροεπεξεργαστής είναι Arduino UNO R3.
- Για αποφυγή υπερθέρμανσης των τρανζίστορ Q1 έως Q7 χρησιμοποιήθηκε μεγάλη ψήκτρα (12x6x15cm) που τοποθετήθηκε εξωτερικά της συσκευής στο πίσω μέρος, ενώ όλα τα υπόλοιπα ψύχονται με μικρές ψήκτρες.
- Τα τρανζίστορ Q2 έως Q5 καρφώθηκαν στην ψήκτρα με μεταλλικές αλενόβιδες M3, ενώ τα Q1, Q6 και Q7 με πλαστικές βίδες επίσης M3.
- Η ψήκτρα είναι βιδωμένη στο σασί με αλενόβιδες M5. Για τη διάνοιξη των τρυπών που βιδώθηκαν τα τρανζίστορ Q1 έως Q7, χρησιμοποιήθηκε σιδηροτρύπανο αέρος και έπειτα κολαούζα M3.
- Η επαφή των παραπάνω τρανζίστορ έγινε με την ψήκτρα έγινε ως εξής: πλάτη τρανζίστορ - πάστα - μίκες T.O. 220 και T.O. 247 αντίστοιχα (σιλικόνης, δεν υπήρχαν κλασικές στο εμπόριο ειδικά για T.O. 247) - πάστα -ψήκτρα.
- Για τα παράθυρα στην πρόσοψη και το πίσω μέρος χρησιμοποιήθηκε Dremel τόσο για το κόψιμο (δισκοπρίονο σιδήρου) όσο και για τη λείανση του πλαισίου που δημιουργήθηκε.
- Σαν βάση του μικροεπεξεργαστή και του LCD Screen, χρησιμοποιήθηκε Γ αλουμινίου διαστάσεων 5x10x12 cm. Για στερέωση της βάσεως αυτής, διανοίχθηκαν τρύπες στη βάση του σασί και με πριτσινάδορο τοποθετήθηκαν πριτσίνια με στροφές (σπείρωμα).
- Για τις στρογγυλές τρύπες στην πρόσοψη του σασί χρησιμοποιήθηκε ποτηροτρύπανο μετάλλου για το encoder και κουκουνάρι (step drill bit) για το On-Off switch. Για τις τρύπες για τις μπόρνες χρησιμοποιήθηκε απλό μεταλλικό τρυπάνι διατομής 2cm και Dremel για δημιουργία της υποδοχής για το stop που έχουν.
- Επειδή το encoder έχανε κάποιες ρυθμίσεις, τοποθετήθηκαν δύο κεραμικοί πυκνωτές 10nF 63V. Έτσι, παρουσιάζεται βελτίωση στον αριθμό των ρυθμίσεων που



υλοποιούνται αλλά και μικρή καθυστέρηση στο χρόνο που ενημερώνεται ο μικροεπεξεργαστής.

- Σε όλα τα κυκλώματα, εκτός από τα κανονικά σημεία στήριξής τους, προστέθηκαν αποστάτες για να μην έρχονται σε επαφή με το σασί ή με άλλα κυκλώματα.
- Για να φωτίζει το LED που έχει ο On-Off Switch, προστέθηκε απλό καλώδιο στην τελευταία πίστα του ηλεκτρονικού κυκλώματος που δεν εμφανίζεται παραπάνω και δεν επηρεάζει τη λειτουργία του.
- Για την ένωση του encoder και του συστήματος αναφοράς του ηλεκτρονικού κυκλώματος με το μικροεπεξεργαστή προτιμήθηκε καλωδιωτική.
- Τα υπόλοιπα καλώδια δέθηκαν με δεματικό καλωδίων ούτως ώστε να μην μετακινούνται κατά τη μεταφορά του τροφοδοτικού και να μη δημιουργήσουν πρόβλημα βραχυκυκλώματος.
- Όλα τα καλώδια που είναι μεταξύ δύο ξεχωριστών τμημάτων του συνολικού κυκλώματος ξεκινούν και καταλήγουν σε κλέμες.

### **3.5 Φωτογραφίες κατασκευασθέντος τροφοδοτικού**



**Φωτογραφία 7.** Κάτοψη τροφοδοτικού



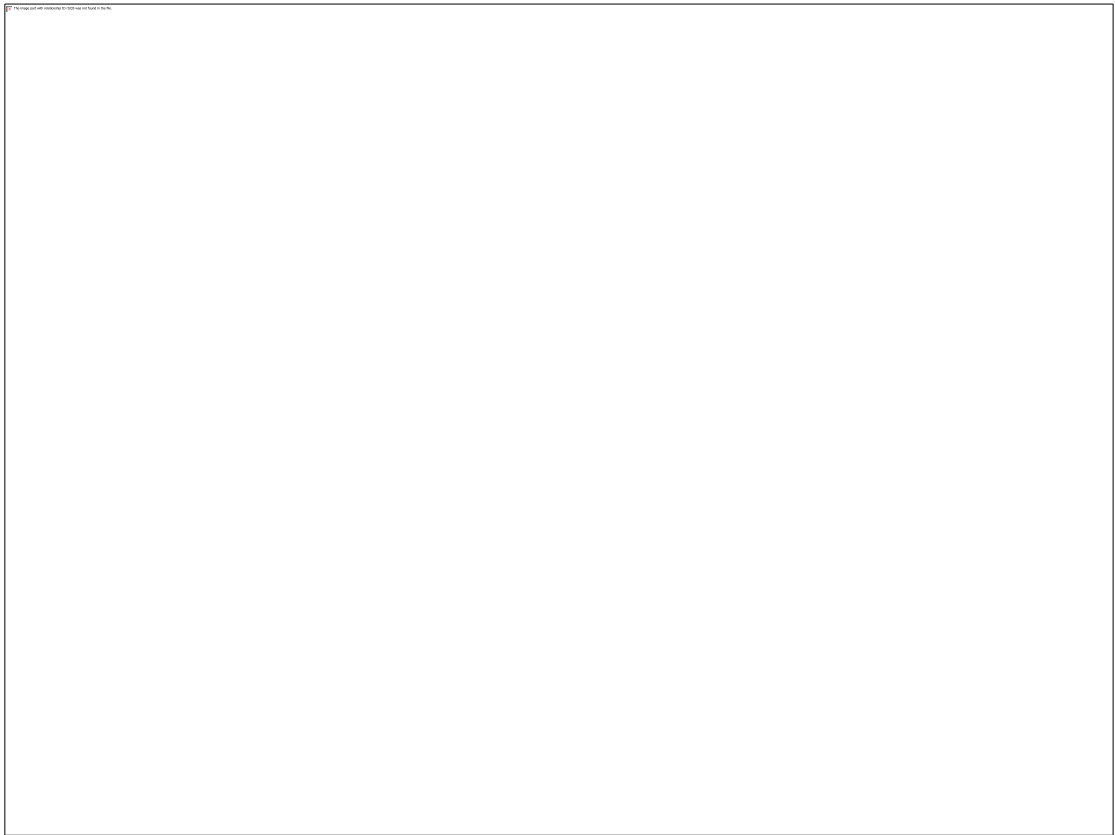
**Φωτογραφία 8.** Πρόσωση τροφοδοτικού



**Φωτογραφία 9.** Πίσω όψη τροφοδοτικού



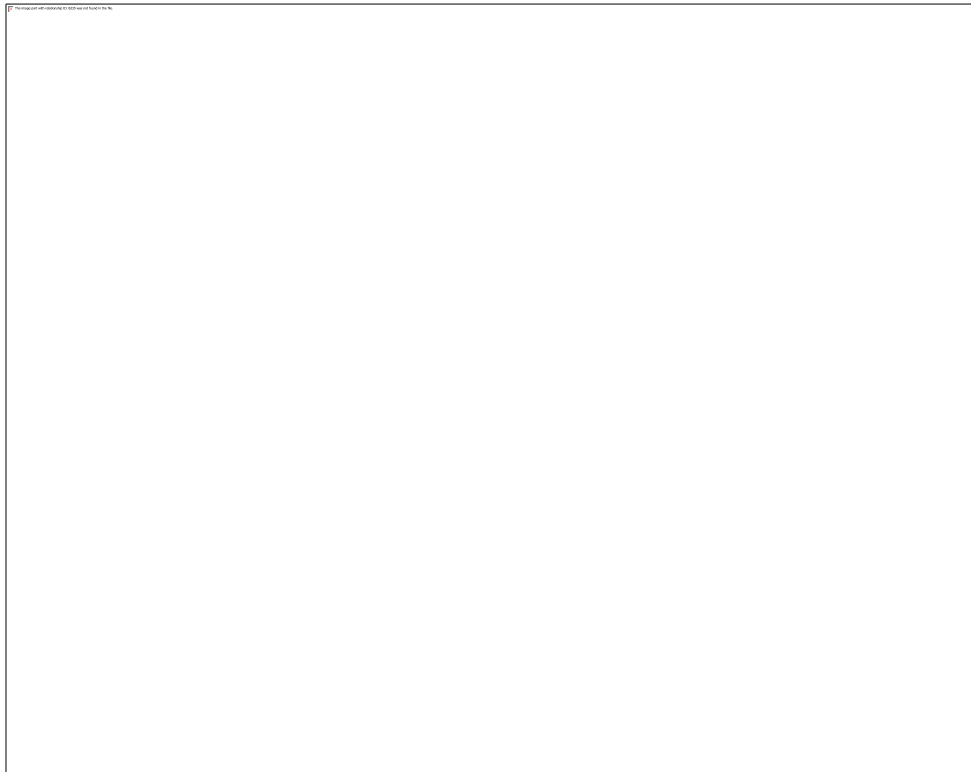
**Φωτογραφία 10.** Ηλεκτρονικό κύκλωμα



**Φωτογραφία 11.** Ηλεκτρονικό κύκλωμα



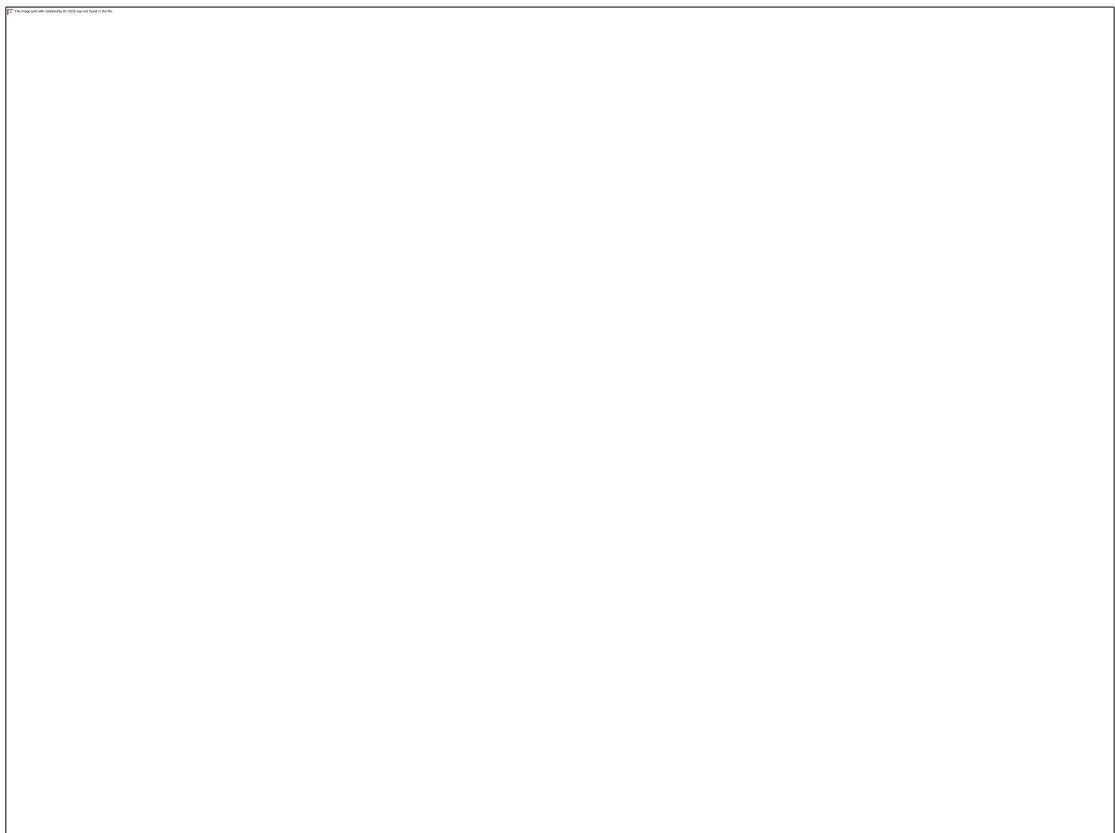
**Φωτογραφία 12.** Φις τροφοδοσίας AC, τοροειδής και γέφυρα ανόρθωσης



**Φωτογραφία 13.** Κύκλωμα encoder και μπόρνες



**Φωτογραφία 14.** Ρύθμιση κανονικής λειτουργίας (9,78V 3,13A)



**Φωτογραφία 15.** Ρύθμιση συμμετρικής λειτουργίας ( $\pm 4,89V$  3,13A)

# 4

## Προγραμματισμός

Ακολουθεί ο κώδικας προγραμματισμού του μικροεπεξεργαστή Arduino.

### 4.1 Κώδικας και σχόλια

```
#include <LiquidCrystal.h> /*Εισαγωγή βιβλιοθήκης για χειρισμό του
LCD Screen*/
#include "SPI.h" /*Εισαγωγή βιβλιοθήκης για χειρισμό του SPI Bus*/

LiquidCrystal lcd(7, 6, 5, 4, 3, 2); /*Αρχικοποίηση των ακροδεκτών
σύνδεσης της LCD Screen με τον μικροεπεξεργαστή*/
int voltage1; // Ορισμός μεταβλητών //
unsigned long currentTime;
unsigned long loopTime;
unsigned long blinkTime;
int flag; /*Σημαία ορισμού των περιπτώσεων digit που μεταβάλλουμε*/
int ivset[9] = { 0, 0, 0, 0, 0, 0, 0, 0, 0 }; /*Αρχικοποίηση των
θέσεων της οθόνης που μπορούμε να επεξεργαστούμε*/
int ivlim[9] = { 0, 3, 9, 9, 9, 5, 9, 9, 1 }; /*Ορισμός μεγίστων
τιμών των παραπάνω θέσεων*/
int val_1; //Βοηθητικές μεταβλητές υπολογισμού//
int val_2;
int val_3;
int val_4;
int val0; // Τιμή εξόδου //
int val1; //Τιμή εισόδου//
int oldval0 = 1; // Παλιά τιμή εξόδου //
int oldflag = 1; // Παλιά τιμή σημαίας//
int ss = 10; // Slave selector //
int del = 200; // Επιλογή καθυστέρησης //
```

```

const int pin_A = 8; // Ορισμός PIN, σταθερό//
const int pin_B = 9; // Ορισμός PIN, σταθερό//
const int pin_c = 1; // Ορισμός PIN, σταθερό//
unsigned char encoder_A; // Μη προσημασμένοι αριθμοί, για χειρισμό
encoder //
unsigned char encoder_B; // Μη προσημασμένοι αριθμοί, για χειρισμό
encoder //
unsigned char encoder_A_prev = 0; // Μη προσημασμένοι αριθμοί, για
χειρισμό encoder //

int vale = 0;

/*
=====
=====

=====
=====
*/

void setup() //Αρχικοποίηση οθόνης//
{
    pinMode(ss, OUTPUT);
    pinMode(pin_c, OUTPUT);

    SPI.begin(); // Αφύπνιση του SPI Bus και ορισμός υποδοχής των
Bit//
    SPI.setBitOrder(MSBFIRST);
    SPI.setDataMode(SPI_MODE1);
    SPI.setClockDivider(8);

    pinMode(pin_A, INPUT);
    pinMode(pin_B, INPUT);
    lcd.begin(16, 2); /* Η οθόνη αντιμετωπίζεται σαν πίνακας 16x2.
Για 1,2sec παρουσιάζεται*/
    lcd.print("Isidoros Kollias"); /*μήνυμα Isidoros Kollias*/
    lcd.setCursor(0, 1); /*NTUA 2013 PSU*/
    lcd.print("NTUA 2013 PSU");
    delay(1200);
    lcd.setCursor(0, 0);

    lcd.print(" . V . A"); /* και έπειτα παραμένουν σταθερές
οι ενδείξεις V A και A, όπως και */ /* οι υποδιαστολές μεταξύ των
ρυθμίσεων*/
    lcd.setCursor(0, 1);
    lcd.print(" . A");

    currentTime = millis();
    loopTime = currentTime;
    blinkTime = currentTime;
    digitalWrite(pin_c, LOW);
}

/*
=====
=====

```

```

=====
void setValueA(int value)
{
    int a;          /* Διαδικασία ενημέρωσης και μεταβολής
εσωτερικού κυκλώματος, αναφορών κτλ*/
    int b;

    a = value / 256;
    b = value - (a * 256);
    digitalWrite(ss, LOW);
    SPI.transfer(a);
    SPI.transfer(b);
    digitalWrite(ss, HIGH);
}

/*
=====
=====

=====
=====

*/
void setValueB(int value)
{
    int a;          /* Διαδικασία ενημέρωσης και μεταβολής
εσωτερικού κυκλώματος, αναφορών κτλ*/
    int b;

    a = 128 + (value / 256);
    b = value - (a * 256);
    digitalWrite(ss, LOW);
    SPI.transfer(a);
    SPI.transfer(b);
    digitalWrite(ss, HIGH);
}

/*
=====
=====

=====
=====

*/
void loop()
{
    currentTime = millis();          // Ορισμός του κύκλου μηχανής
σε 1msec //
    if(currentTime >= (loopTime + 500))
    {
        int reading = digitalRead(12);

        if(reading == HIGH)          // Έλεγχος αν η σημαία είναι σε
μία από τις 8 πιθανές περιπτώσεις //
        {
            if(flag < 8)
                flag++;
        }
    }
}

```



```

        else
            flag = 0;
    }

    loopTime = millis();
}

encoder_A = digitalRead(pin_A); // Ανάγνωση ρυθμίσεων encoder //
encoder_B = digitalRead(pin_B);
if(!encoder_A && (encoder_A_prev))
{

    if(encoder_B) //Εάν ο encoder στέφεται δεξιόστροφα//
    {

        switch(flag)          /* Υπάρχουν 8 καταστάσεις που μπορούν
να ρυθμιστούν, 4 για το ρεύμα και 4 για τη τάση */
        {
        case 1:
            if(valo * (1 + ivset[8]) < 2001)
                valo = valo + (1000 * (1 + ivset[8]));
            break;

        case 2:
            if(valo < 2901) valo = valo + (100 * (1 + ivset[8]));

            break;

        case 3:
            if(valo < 2991) valo = valo + (10 * (1 + ivset[8]));

            break;

        case 4:
            if(valo < 3000) valo = valo + (1 * (1 + ivset[8]));

            break;

        case 5:
            if(vali < 401) vali = vali + 100;

            break;

        case 6:
            if(vali < 491) vali = vali + 10;

            break;

        case 7:
            if(vali < 500) vali = vali + 1;

            break;

        case 8:
            ivset[8] = 1;

            break;

        }
    }
    else //Εάν ο encoder στέφεται αριστερόστροφα//
    {

```

```

switch(flag)
{
case 1:
    if(valo > 999) valo = valo - (1000 * (1 + ivset[8]));
    break;

case 2:
    if(valo > 99) valo = valo - (100 * (1 + ivset[8]));

    break;

case 3:
    if(valo > 9) valo = valo - (10 * (1 + ivset[8]));

    break;

case 4:
    if(valo > 0) valo = valo - (1 * (1 + ivset[8]));

    break;

case 5:
    if(vali > 99) vali = vali - 100;

    break;

case 6:
    if(vali > 9) vali = vali - 10;

    break;

case 7:
    if(vali > 1) vali = vali - 1;

    break;

case 8:
    ivset[8] = 0;

    break;
}
}

encoder_A_prev = encoder_A; /* Αποθήκευση της τιμής του A για
αργότερα */

if(ivset[8])
{
    vtagel1 = valo / 2;
}
else
{
    vtagel1 = valo;
}

ivset[1] = vtagel1 / 1000; // Διατηρείται μόνο το πρώτο ψηφίο.
Πχ για 1234/1000=1,234 -> 1 διατηρείται //

ivset[2] = (vtagel1 - (1000 * ivset[1])) / 100;

```

```

    ivset[3] = (voltage1 - (1000 * ivset[1]) - (100 * ivset[2])) /
10;

    ivset[4] = (voltage1 - (1000 * ivset[1]) - (100 * ivset[2])) -
(ivset[3] * 10);

    ivset[5] = vali / 100;

    ivset[6] = (vali - (100 * ivset[5])) / 10;

    ivset[7] = (vali - (100 * ivset[5]) - (10 * ivset[6]));

    val_1 = vale / 1000;      // Υπολογισμός ρεύματος εξόδου //
    val_2 = (vale - (1000 * val_1)) / 100;
    val_3 = (vale - (1000 * val_1) - (100 * val_2)) / 10;

    val_4 = (vale - (1000 * val_1) - (100 * val_2)) - (val_3 * 10);
    if((valo != oldvalo) | (flag != oldflag))      // Απόδοση στην
οθόνη των παραπάνω υπολογισμών //
    {
        lcd.setCursor(3, 0);
        lcd.print(ivset[1]);
        lcd.setCursor(4, 0);
        lcd.print(ivset[2]);
        lcd.setCursor(6, 0);
        lcd.print(ivset[3]);
        lcd.setCursor(7, 0);
        lcd.print(ivset[4]);
        lcd.setCursor(11, 0);
        lcd.print(ivset[5]);
        lcd.setCursor(13, 0);
        lcd.print(ivset[6]);
        lcd.setCursor(14, 0);
        lcd.print(ivset[7]);
        oldvalo = valo;
        oldflag = flag;
    }

    lcd.setCursor(3, 1);
    lcd.print(val_1);
    lcd.setCursor(4, 1);
    lcd.print(val_2);
    lcd.setCursor(6, 1);
    lcd.print(val_3);
    lcd.setCursor(7, 1);
    lcd.print(val_4);

    if(currentTime >= (blinkTime + 200))
    {
        switch(flag)
        {
            case 1: lcd.setCursor(3, 0); lcd.print(" "); break;
            case 2: lcd.setCursor(4, 0); lcd.print(" "); break;
            case 3: lcd.setCursor(6, 0); lcd.print(" "); break;
            case 4: lcd.setCursor(7, 0); lcd.print(" "); break;
            case 5: lcd.setCursor(11, 0); lcd.print(" "); break;
            case 6: lcd.setCursor(13, 0); lcd.print(" "); break;
            case 7: lcd.setCursor(14, 0); lcd.print(" "); break;
            case 8: lcd.setCursor(10, 1); lcd.print(" "); break;
        }
    }

```

```

    }
}
else
{
    lcd.setCursor(3, 0);
    lcd.print(ivset[1]);
    lcd.setCursor(4, 0);
    lcd.print(ivset[2]);
    lcd.setCursor(6, 0);
    lcd.print(ivset[3]);
    lcd.setCursor(7, 0);
    lcd.print(ivset[4]);
    lcd.setCursor(11, 0);
    lcd.print(ivset[5]);
    lcd.setCursor(13, 0);
    lcd.print(ivset[6]);
    lcd.setCursor(14, 0);
    lcd.print(ivset[7]);
    if(ivset[8])
    {
        lcd.setCursor(10, 1);
        lcd.print(" Symm ");
    }
    else
    {
        lcd.setCursor(10, 1);
        lcd.print("Normal");
    }
}

if(currentTime >= (blinkTime + 400)) //Ορισμός επιλογής ποιού
digit της οθόνης μπορούμε να επηρεάσουμε//
{
    blinkTime = currentTime;
}

if(ivset[8])
{
    digitalWrite(pin_c, HIGH);
    lcd.setCursor(0, 0);
    lcd.print("+/-");
}
else
{
    digitalWrite(pin_c, LOW);
    lcd.setCursor(0, 0);
    lcd.print(" ");
}

vale = analogRead(1) / 2; // Ενημέρωση συστήματος //
setValueA(valo);
setValueB(8 * vali);
}

```

# 5

## Μετρήσεις

Οι παρακάτω ποιοτικές μετρήσεις έγιναν με χρήση πολυμέτρων (παρακάτω οι τιμές εμφανίζονται σαν μέσος όρος των μετρήσεων που λήφθηκαν από δύο πολύμετρα, για κατά το δυνατόν μείωση των σφαλμάτων που οφείλονται στα όργανα/probes κτλ), μιλιβολτόμετρου ακριβείας και επιβεβαιώθηκαν από παλμογράφο, ενώ η ίδια διαδικασία πραγματοποιήθηκε για το τροφοδοτικό εμπορίου Amrrad DF1730SBA Power Supply 0-30V, 0-5A.

### 5.1 Μετρήσεις

#### 5.1.1 Τάση εξόδου

Η απόκριση τάσης DC των δύο τροφοδοτικών χωρίς φορτίο, είναι οι

Επιθυμητή τιμή (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
0,1	0,05	0,16
0,2	0,15	0,23
0,3	0,25	0,35
0,4	0,35	0,42
0,5	0,45	0,51
0,6	0,55	0,65
0,7	0,64	0,74
0,8	0,74	0,89
0,9	0,84	0,95
1	0,94	1,05

Επιθυμητή τιμή (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
1,1	1,04	1,13
1,2	1,15	1,22
1,3	1,24	1,31
1,4	1,34	1,43
1,5	1,44	1,52
1,6	1,54	1,64
1,7	1,64	1,70
1,8	1,74	1,83
1,9	1,84	1,92
2	1,93	2,00

Επιθυμητή τιμή (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
2,1	2,03	2,16
2,2	2,13	2,25
2,3	2,22	2,31
2,4	2,32	2,41
2,5	2,42	2,53
2,6	2,52	2,61
2,7	2,62	2,71
2,8	2,72	2,81
2,9	2,82	2,94
3	2,93	3,03
3,1	3,03	3,13
3,2	3,13	3,22
3,3	3,22	3,31
3,4	3,33	3,48
3,5	3,42	3,56
3,6	3,52	3,67
3,7	3,61	3,72
3,8	3,71	3,81
3,9	3,81	3,95
4	3,91	4,02
4,1	4,01	4,14
4,2	4,11	4,24
4,3	4,21	4,32
4,4	4,31	4,41
4,5	4,41	4,50
4,6	4,51	4,66
4,7	4,61	4,76
4,8	4,71	4,87
4,9	4,81	4,94
5	4,91	5,05
5,1	5,01	5,14
5,2	5,11	5,22
5,3	5,21	5,34
5,4	5,31	5,44
5,5	5,41	5,53
5,6	5,51	5,66
5,7	5,61	5,74
5,8	5,71	5,83
5,9	5,81	5,93
6	5,91	6,04
6,1	6,01	6,15
6,2	6,11	6,21
6,3	6,21	6,31
6,4	6,30	6,43
6,5	6,40	6,49
6,6	6,50	6,60
6,7	6,60	6,70
6,8	6,70	6,82
6,9	6,80	6,92
7	6,89	7,02

Επιθυμητή τιμή (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
7,1	6,99	7,10
7,2	7,09	7,23
7,3	7,19	7,32
7,4	7,29	7,41
7,5	7,39	7,51
7,6	7,48	7,61
7,7	7,58	7,70
7,8	7,68	7,84
7,9	7,78	7,92
8	7,89	7,99
8,1	7,99	8,14
8,2	8,09	8,21
8,3	8,19	8,28
8,4	8,29	8,42
8,5	8,39	8,52
8,6	8,49	8,64
8,7	8,59	8,74
8,8	8,69	8,82
8,9	8,79	8,93
9	8,89	9,03
9,1	8,99	9,08
9,2	9,09	9,22
9,3	9,19	9,34
9,4	9,29	9,39
9,5	9,39	9,48
9,6	9,49	9,58
9,7	9,59	9,69
9,8	9,69	9,86
9,9	9,79	9,91
10	9,89	9,99
10,1	9,99	10,13
10,2	10,09	10,22
10,3	10,19	10,28
10,4	10,29	10,38
10,5	10,39	10,51
10,6	10,49	10,66
10,7	10,59	10,73
10,8	10,69	10,83
10,9	10,78	10,91
11	10,88	10,98
11,1	10,98	11,11
11,2	11,08	11,19
11,3	11,18	11,28
11,4	11,28	11,38
11,5	11,38	11,51
11,6	11,47	11,61
11,7	11,57	11,68
11,8	11,67	11,76
11,9	11,77	11,87
12	11,87	12,03

Επιθυμητή τιμή (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
12,1	11,96	12,08
12,2	12,06	12,15
12,3	12,16	12,29
12,4	12,26	12,35
12,5	12,36	12,49
12,6	12,46	12,56
12,7	12,56	12,65
12,8	12,66	12,75
12,9	12,76	12,85
13	12,86	12,96
13,1	12,96	13,05
13,2	13,06	13,14
13,3	13,16	13,30
13,4	13,26	13,35
13,5	13,36	13,46
13,6	13,46	13,58
13,7	13,56	13,66
13,8	13,66	13,76
13,9	13,76	13,88
14	13,86	13,96
14,1	13,95	14,05
14,2	14,05	14,20
14,3	14,15	14,29
14,4	14,25	14,35
14,5	14,35	14,44
14,6	14,45	14,59
14,7	14,54	14,68
14,8	14,64	14,80
14,9	14,74	14,87
15	14,84	15,01
15,1	14,94	15,10
15,2	15,03	15,15
15,3	15,13	15,26
15,4	15,23	15,36
15,5	15,33	15,43
15,6	15,43	15,59
15,7	15,53	15,70
15,8	15,62	15,79
15,9	15,72	15,83
16	15,82	15,93

Επιθυμητή τιμή (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
16,1	15,92	16,06
16,2	16,02	16,15
16,3	16,12	16,30
16,4	16,22	16,40
16,5	16,32	16,47
16,6	16,42	16,56
16,7	16,51	16,70
16,8	16,61	16,81
16,9	16,71	16,83
17	16,81	16,91
17,1	16,91	17,05
17,2	17,01	17,20
17,3	17,11	17,27
17,4	17,21	17,34
17,5	17,31	17,48
17,6	17,41	17,53
17,7	17,51	17,66
17,8	17,60	17,71
17,9	17,70	17,86
18	17,80	17,96
18,1	17,90	18,05
18,2	18,00	18,13
18,3	18,10	18,29
18,4	18,20	18,40
18,5	18,39	18,45
18,6	18,49	18,51
18,7	18,59	18,64
18,8	18,69	18,72
18,9	18,79	18,80
19	18,89	18,94
19,1	18,99	19,01
19,2	19,08	19,17
19,3	19,18	19,26
19,4	19,28	19,35
19,5	19,38	19,42
19,6	19,48	19,53
19,7	19,59	19,65
19,8	19,68	19,72
19,9	19,78	19,85
20	19,88	19,96

Επιθυμητή τιμή (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
20,1	19,98	19,99
20,2	20,00	20,10
20,3	20,10	20,20
20,4	20,20	20,30
20,5	20,30	20,40
20,6	20,40	20,50
20,7	20,50	20,60
20,8	20,60	20,70
20,9	20,60	20,80
21	20,80	20,90
21,1	20,80	21,00
21,2	20,90	21,10
21,3	21,00	21,20
21,4	21,20	21,30
21,5	21,20	21,40
21,6	21,30	21,50
21,7	21,50	21,60
21,8	21,50	21,70
21,9	21,60	21,80
22	21,70	21,90
22,1	21,80	22,00
22,2	21,90	22,10
22,3	22,00	22,20
22,4	22,10	22,30
22,5	22,20	22,40
22,6	22,30	22,50
22,7	22,40	22,60
22,8	22,50	22,70
22,9	22,60	22,80
23	22,70	22,90
23,1	22,80	23,00
23,2	22,90	23,10
23,3	23,00	23,20
23,4	23,10	23,30
23,5	23,20	23,40
23,6	23,30	23,50
23,7	23,40	23,60
23,8	23,50	23,70
23,9	23,60	23,80
24	23,70	23,90

Επιθυμητή τιμή (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
24,1	23,80	24,00
24,2	23,90	24,10
24,3	24,00	24,20
24,4	24,10	24,30
24,5	24,20	24,40
24,6	24,30	24,50
24,7	24,40	24,60
24,8	24,50	24,70
24,9	24,60	24,80
25	24,70	24,90
25,1	24,80	25,00
25,2	24,90	25,10
25,3	25,00	25,20
25,4	25,10	25,30
25,5	25,20	25,40
25,6	25,30	25,50
25,7	25,40	25,60
25,8	25,50	25,70
25,9	25,60	25,80
26	25,70	25,90
26,1	25,80	26,00
26,2	25,90	26,10
26,3	26,00	26,20
26,4	26,10	26,30
26,5	26,20	26,40
26,6	26,30	26,50
26,7	26,40	26,60
26,8	26,50	26,70
26,9	26,60	26,80
27	26,70	26,90
27,1	26,80	27,00
27,2	26,90	27,10
27,3	27,00	27,20
27,4	27,10	27,30
27,5	27,20	27,40
27,6	27,30	27,50
27,7	27,40	27,60
27,8	27,50	27,70
27,9	27,60	27,80
28	27,70	27,90



Επιθυμητή τιμή (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
28,1	27,80	28,00
28,2	27,90	28,10
28,3	28,00	28,20
28,4	28,10	28,30
28,5	28,20	28,40
28,6	28,30	28,50
28,7	28,40	28,60
28,8	28,50	28,70
28,9	28,60	28,80
29	28,70	28,90

Επιθυμητή τιμή (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
29,1	28,80	29,00
29,2	28,90	29,10
29,3	29,00	29,20
29,4	29,10	29,30
29,5	29,20	
29,6	29,30	
29,7	29,40	
29,8	29,50	
29,9	29,60	
30	29,70	

**Πίνακας 2.** Τάση εξόδου

Παρατηρούμε πως κανένα από τα δύο τροφοδοτικά δεν απέδωσε ανά τιμή την επιθυμητή τιμή. Εκτός από τους συνήθεις λόγους σφαλμάτων (θερμοκρασία περιβάλλοντος, μη ιδανικά όργανα μέτρησης, σφάλματα χειρισμού τροφοδοτικών και οργάνων από τον παρατηρητή, μη ακριβής αποτίμηση μετρήσεων) που συνέβαλαν στις αποκλίσεις αυτές, θα πρέπει να αποδεχθούμε πως δεν είναι δυνατόν να παραχθούν οι επιθυμητές DC τιμές τάσης ακριβώς, λόγω του κυκλώματος του σταθεροποιητή και του συστήματος αναφοράς του κυκλώματος. Συγκεκριμένα για το τροφοδοτικό που κατασκευάστηκε, μεγάλο μέρος της απόκλισης οφείλεται στις συστοιχίες μη ιδανικών τελεστικών που χρησιμοποιήθηκαν και σε αδυναμία του μικροεπεξεργαστή, η ανάλυση του οποίου είναι 12-bit δηλαδή έχει ( $2^{12}=$ ) 4096 στάθμες.

#### **5.1.1.1 Απόλυτο σφάλμα τάσης εξόδου**

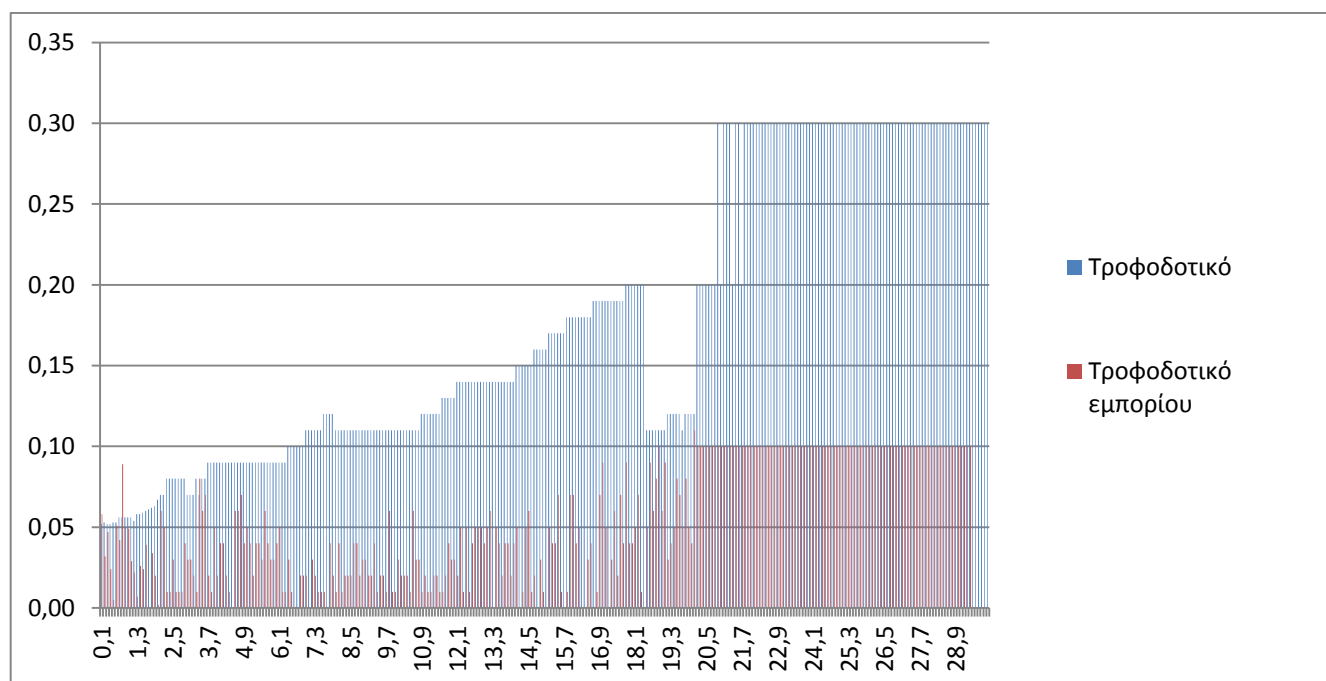
Ως απόλυτο σφάλμα ορίζουμε τη διαφορά μεταξύ της επιθυμητής τάσης εξόδου  $V_{\text{επιθ}}$  και της μετρηθείσας τιμής  $V_{\text{μετρ}}$ :

$$\Delta V = V_{\text{επιθ}} - V_{\text{μετρ}}$$

Η μέγιστη τιμή απόλυτου σφάλματος για το τροφοδοτικό που κατασκευάσαμε εμφανίζεται για τις επιθυμητές τάσεις 20,9V έως 30V και είναι 0,30V. Η μικρότερη εμφανίζεται για τις επιθυμητές τάσεις 0,1V έως 0,6V και είναι 0,052V. Ο μέσος όρος της κατανομής είναι 0,1750V.

Αντίστοιχα για το τροφοδοτικό εμπορίου, η μέγιστη τιμή είναι 0,11V για τη τάση 20,1V, η μικρότερη τιμή είναι 0 για 18,4V. Ο μέσος όρος των αποκλίσεων είναι 0,0543V.

Οι κατανομές εμφανίζονται παρακάτω:



Σχήμα 19. Απόλυτο σφάλμα τάσης εξόδου

### 5.1.1.2 Σχετικό σφάλμα τάσης εξόδου

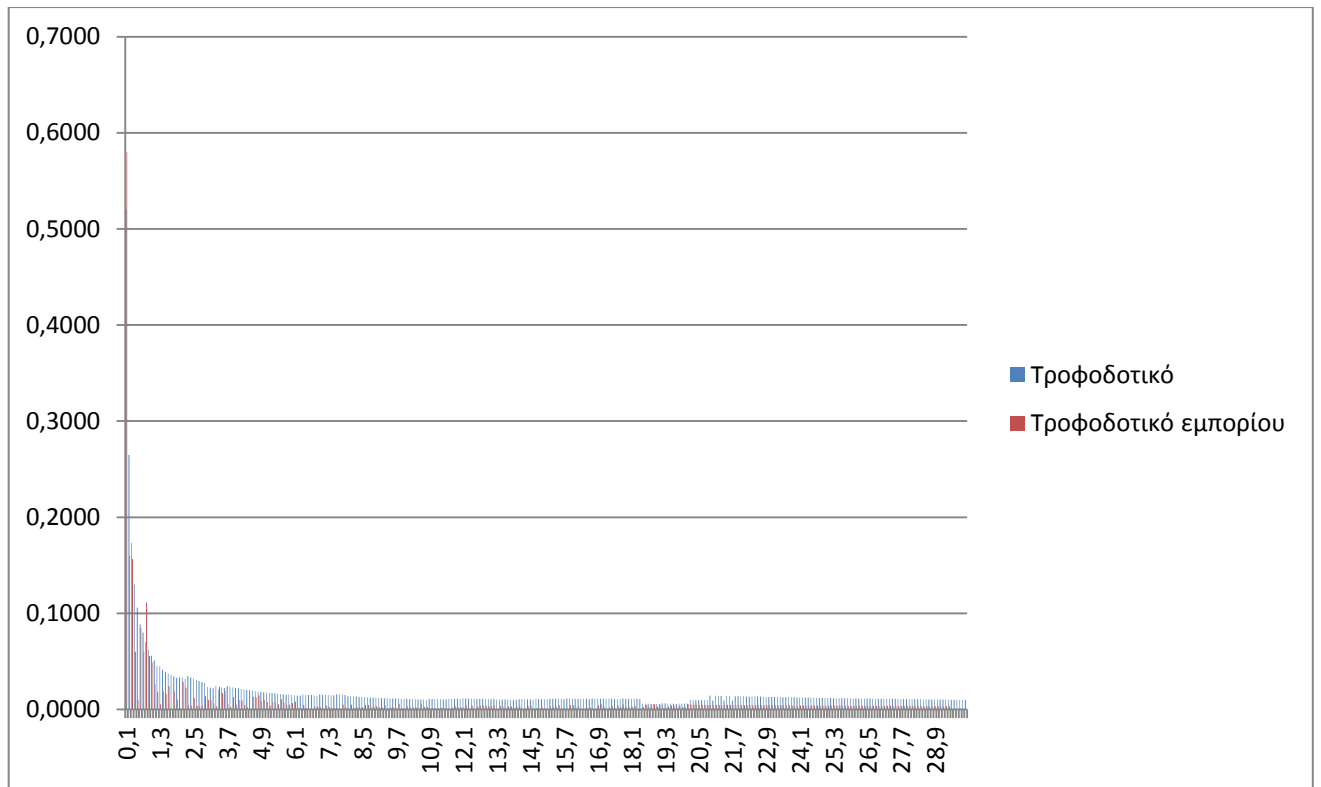
Ως σχετικό σφάλμα ορίζουμε το πηλίκο του απολύτου σφάλματος με την επιθυμητή τιμή:

$$\sigma = \frac{\Delta V}{V_{\text{επιθ}}}$$

Η μέγιστη τιμή σχετικού σφάλματος για το τροφοδοτικό που κατασκευάσαμε εμφανίζεται για επιθυμητή τάση 0,1V και είναι 0,52. Η μικρότερη εμφανίζεται για τις επιθυμητές τάσεις 18,9V έως 19,1V και είναι 0,0056. Ο μέσος όρος της κατανομής είναι 0,0185.

Αντίστοιχα για το τροφοδοτικό εμπορίου, η μέγιστη τιμή είναι 0,58 για τη τάση 0,1V, η μικρότερη τιμή είναι 0 για 15,7V. Ο μέσος όρος των αποκλίσεων είναι 0,0087.

Οι κατανομές σχετικού σφάλματος για τα δύο τροφοδοτικά, είναι οι εξής:



Σχήμα 20. Σχετικό σφάλμα τάσης εξόδου

### 5.1.2 Ρεύμα εξόδου

Πραγματοποιώντας έλεγχο στο current limitation των τροφοδοτικών, προέκυψαν οι παρακάτω σχετικές μετρήσεις:

Επιθυμητή τιμή (A)	Τροφοδοτικό (A)	Τροφοδοτικό εμπορίου (A)
0,05	0,04	0,05
0,1	0,09	0,09
0,15	0,14	0,14
0,2	0,19	0,2
0,25	0,24	0,25
0,3	0,29	0,3
0,35	0,34	0,34
0,4	0,38	0,39
0,45	0,43	0,44
0,5	0,48	0,49
0,55	0,53	0,53
0,6	0,58	0,59
0,65	0,63	0,64
0,7	0,68	0,69

Επιθυμητή τιμή (A)	Τροφοδοτικό (A)	Τροφοδοτικό εμπορίου (A)
0,75	0,73	0,74
0,8	0,78	0,8
0,85	0,83	0,84
0,9	0,88	0,9
0,95	0,93	0,94
1	0,98	0,99
1,05	1,02	1,04
1,1	1,07	1,08
1,15	1,12	1,14
1,2	1,17	1,19
1,25	1,22	1,24
1,3	1,27	1,3
1,35	1,31	1,35
1,4	1,36	1,4

Επιθυμητή τιμή (Α)	Τροφοδοτικό (Α)	Τροφοδοτικό εμπορίου (Α)
1,45	1,41	1,45
1,5	1,46	1,49
1,55	1,51	1,55
1,6	1,56	1,59
1,65	1,61	1,64
1,7	1,66	1,67
1,75	1,71	1,74
1,8	1,75	1,79
1,85	1,8	1,85
1,9	1,85	1,9
1,95	1,9	1,95
2	1,95	2
2,05	2	2,04
2,1	2,05	2,09
2,15	2,1	2,15
2,2	2,14	2,19
2,25	2,19	2,25
2,3	2,24	2,3
2,35	2,29	2,35
2,4	2,34	2,39
2,45	2,39	2,45
2,5	2,44	2,49
2,55	2,48	2,55
2,6	2,53	2,59
2,65	2,58	2,63
2,7	2,63	2,7
2,75	2,68	2,75
2,8	2,73	2,79
2,85	2,78	2,85
2,9	2,82	2,89
2,95	2,87	2,95
3	2,92	3
3,05	2,98	3,03
3,1	3,02	3,09
3,15	3,07	3,14
3,2	3,11	3,2

Επιθυμητή τιμή (Α)	Τροφοδοτικό (Α)	Τροφοδοτικό εμπορίου (Α)
3,25	3,16	3,25
3,3	3,21	3,3
3,35	3,26	3,35
3,4	3,32	3,4
3,45	3,36	3,45
3,5	3,41	3,49
3,55	3,42	3,55
3,6	3,5	3,6
3,65	3,55	3,64
3,7	3,61	3,68
3,75	3,66	3,75
3,8	3,7	3,8
3,85	3,75	3,85
3,9	3,8	3,9
3,95	3,85	3,95
4	3,89	3,99
4,05	3,94	4,05
4,1	3,99	4,1
4,15	4,04	4,15
4,2	4,09	4,2
4,25	4,14	4,25
4,3	4,18	4,29
4,35	4,23	4,35
4,4	4,28	4,39
4,45	4,33	4,43
4,5	4,38	4,5
4,55	4,43	4,55
4,6	4,48	4,57
4,65	4,53	4,64
4,7	4,56	4,7
4,75	4,62	4,75
4,8	4,67	4,8
4,85	4,72	4,84
4,9	4,77	4,89
4,95	4,82	4,95
5	4,87	5

**Πίνακας 3.** Ρεύμα εξόδου

Οι αποκλίσεις από τις επιθυμητές τιμές, πέρα από τις συνήθεις αιτίες σφαλμάτων, οφείλονται στον τρόπο κωδικοποίησης των σημάτων αναφοράς που χρησιμοποιεί ο μικροεπεξεργαστής.

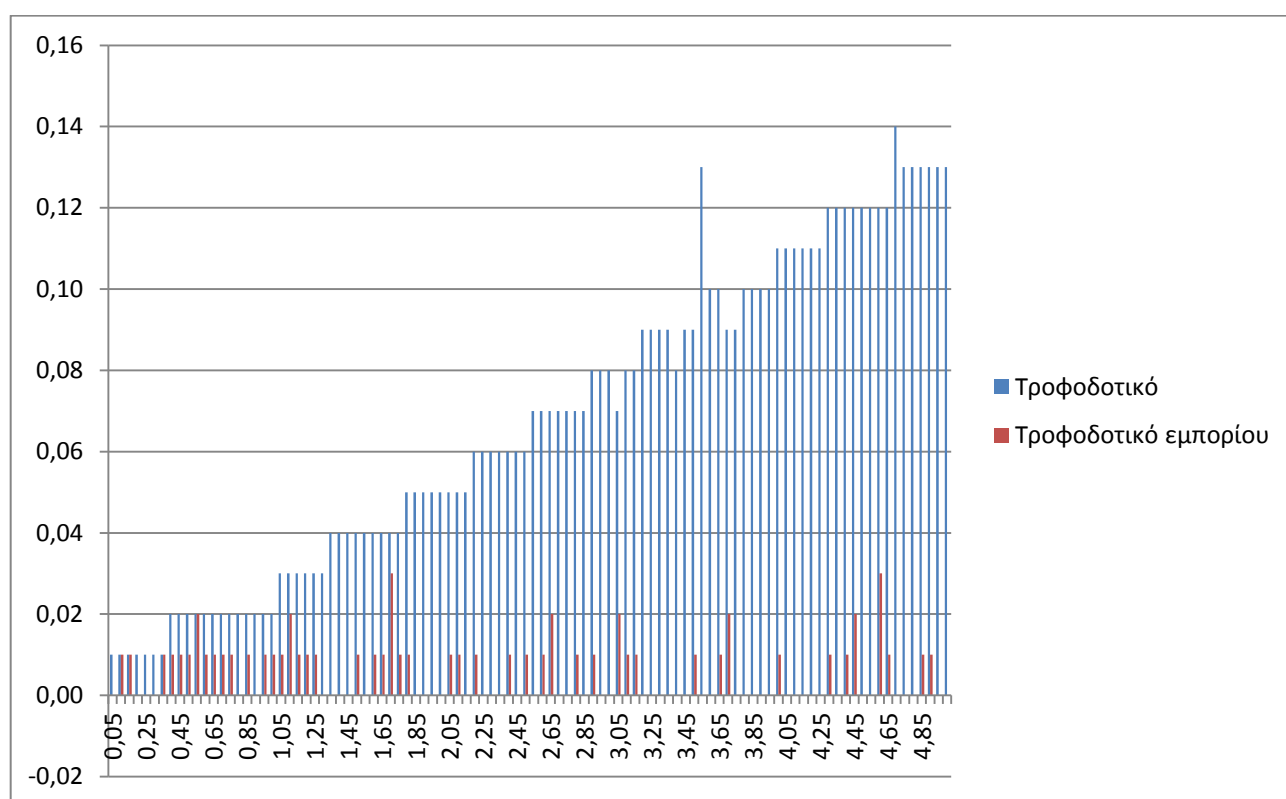
Γι' αυτό το λόγο εμφανίζονται και αρκετές αποκλίσεις (μικρού μέτρου) ανάμεσα στο ρεύμα εξόδου και το αναγραφόμενο στην LCD screen.

### 5.1.2.1 Απόλυτο σφάλμα ρεύματος εξόδου

Εργαζόμενοι όπως στην παράγραφο 5.1.1.1, προκύπτουν οι παρακάτω κατανομές απόλυτου σφάλματος ρευμάτων εξόδου.

Η μέγιστη απόκλιση του κατασκευασθέντος τροφοδοτικού είναι 0,14A, ενώ η ελάχιστη 0,01A. Ο μέσος όρος των αποκλίσεων είναι 0,07A

Αντίστοιχα για το τροφοδοτικό εμπορίου, η μέγιστη είναι 0,03A, η ελάχιστη 0 και ο μέσος όρος 0,01A.



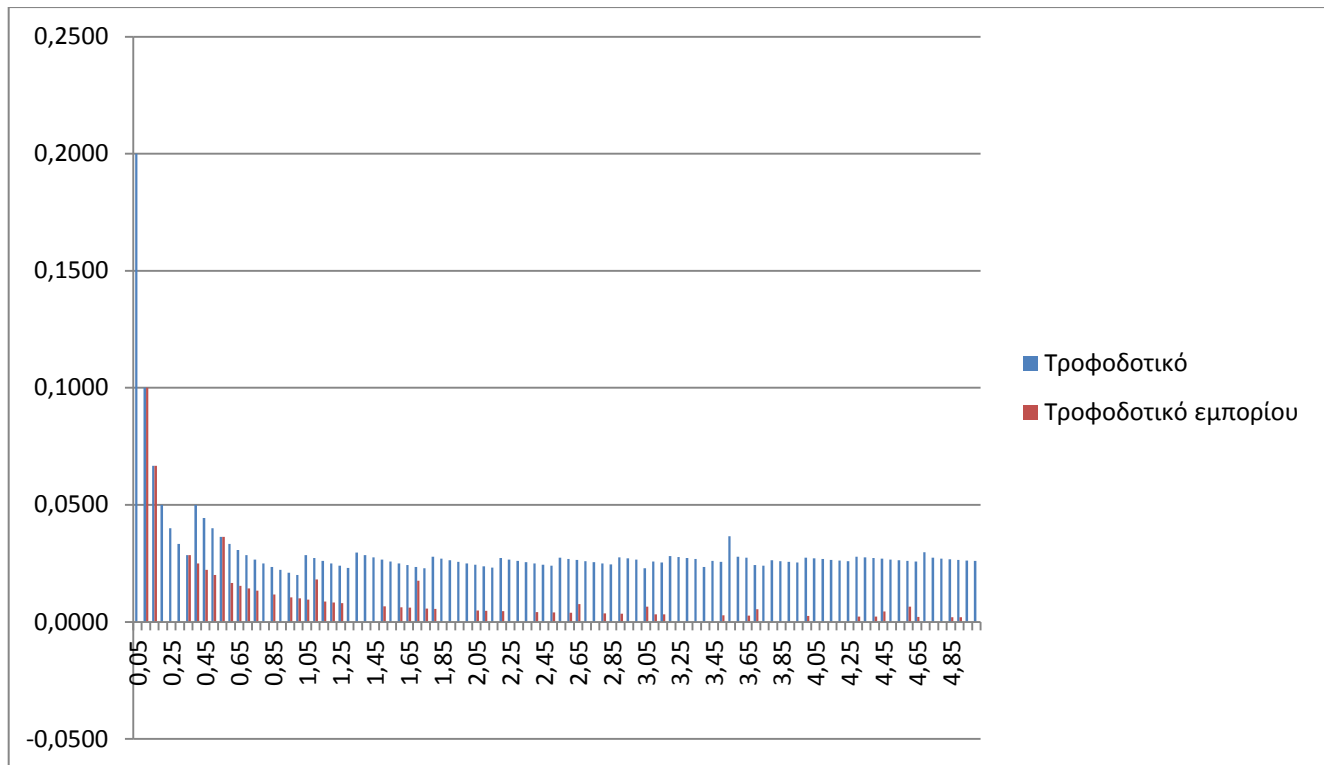
Σχήμα 21. Απόλυτο σφάλμα ρεύματος εξόδου

### 5.1.2.2 Σχετικό σφάλμα ρεύματος εξόδου

Όμοια με την παράγραφο 5.1.1.2, παρακάτω αναπαρίστανται οι κατανομές των σχετικών σφαλμάτων ρεύματος εξόδου.

Η μέγιστη τιμή για το κατασκευασθέν τροφοδοτικό είναι 0,2 και η ελάχιστη 0,02. Ο μέσος όρος της κατανομής είναι 0,0302.

Για το τροφοδοτικό εμπορίου, μέγιστη τιμή είναι 0,1, ελάχιστη 0 και μέσος όρος 0,0058.



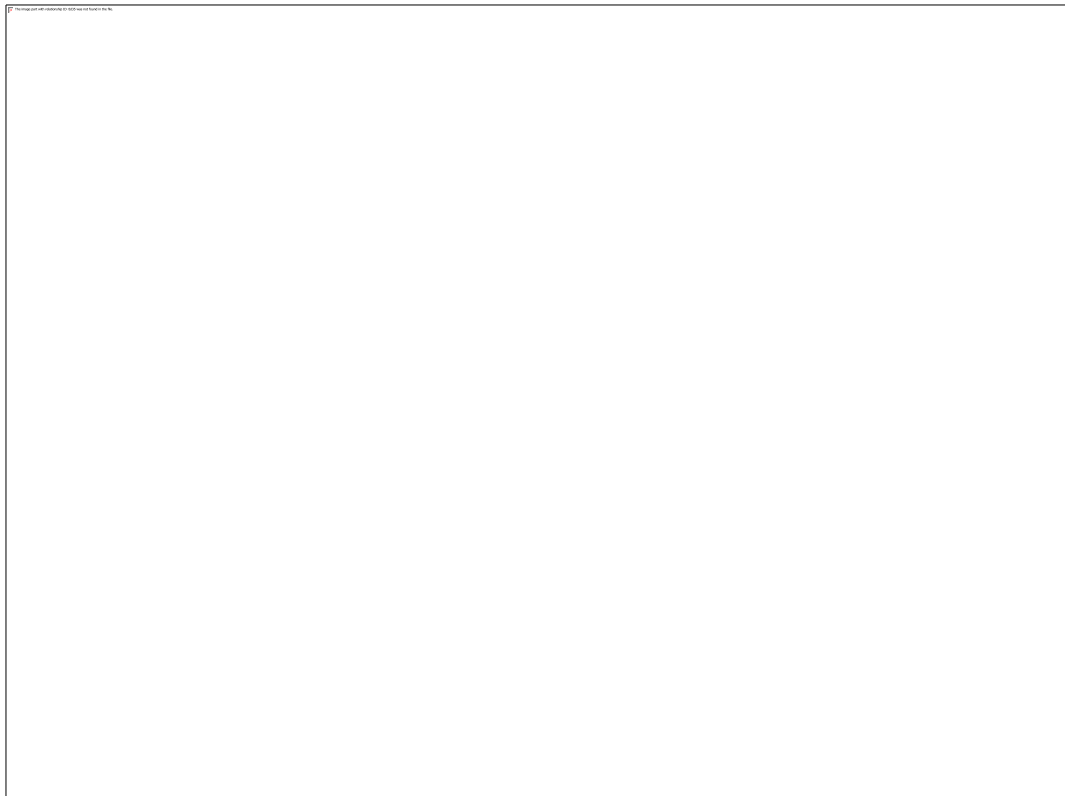
Σχήμα 22. Σχετικό σφάλμα ρεύματος εξόδου

### 5.1.3 Τάση εξόδου υπό φορτίο

Το φορτίο που συνδέθηκε με το τροφοδοτικό για την πραγματοποίηση των παρακάτω μετρήσεων ήταν μια ωμική αντίσταση 7,3Ω. Για τη διασφάλιση της συγκεκριμένης τιμής, η αντίσταση τοποθετήθηκε σε δοχείο και έπειτα καλύφθηκε πλήρως με λιπαντικό λάδι μηχανής. Υπ' αυτές τις συνθήκες, η αντίσταση μεταβλήθηκε μόλις κατά 0,2Ω στη μέγιστη θερμοκρασία που έφτασε (40°C). Σε περίπτωση που δεν γινόταν η παραπάνω προσθήκη και η αντίσταση ήγε ρεύμα με μόνο σύστημα ψύξης τη κατασκευαστική ψήκτρα, στη μέγιστη δυνατή τροφοδοσία της από τη συσκευή μας (30V, 4.11A) θα είχε μεταβολή περισσότερο από 4Ω και οι θερμοκρασίες λειτουργίας θα ήταν πάνω από 450°C. Ας σημειωθεί πως σε πειραματικές μετρήσεις που πραγματοποιήθηκαν χωρίς λάδι μηχανής, μετά από κάποια δευτερόλεπτα λειτουργίας της αντίστασης στα 30V, άρχισαν να λιώνουν οι κολλήσεις της από καλάι.



**Φωτογραφία 16.** Μέτρηση φορτίου στον αέρα (6,8V)



**Φωτογραφία 17.** Μέτρηση φορτίου στο λάδι (6,8V)

Οι μετρήσεις που λήφθηκαν για τις διάφορες τιμές επιθυμητής τάσεις για τα δύο τροφοδοτικά:

Επιθυμητή τάση (V)	Τροφοδοτικό (V)	Τροφοδοτικό εμπορίου (V)
1	0,83	0,92
2	1,8	1,88
3	2,78	2,52
4	3,74	3,37
5	4,71	4,32
6	5,67	5,33
7	6,62	6,27
8	7,58	7,32
9	8,56	8,21
10	9,54	9,25
11	10,5	10,2
12	11,47	11,15
13	12,45	12,09
14	13,43	13,12
15	14,39	14,05
16	15,36	15,05
17	16,33	16,07
18	17,31	16,96
19	18,28	17,84
20	19,25	18,79
21	20,1	19,7
22	21,1	20,6
23	22	21,7
24	23	22,7
25	24	23,7
26	25	24,6
27	25,9	25,6
28	26,9	26,7
29	27,5	27,6
30	27,8	

**Πίνακας 4.** Τάση εξόδου υπό φορτίο

#### 5.1.4 Ripple

Ripple ή τάση κυμάτωσης ( $V_r$ ) είναι η εναλλασσόμενη συνιστώσα της τάσης εξόδου, η οποία φυσικά είναι ανεπιθύμητη. Για να τη μετρήσουμε, ρυθμίζουμε τα όργανά μας (μιλιβολτόμετρο και παλμογράφος) στην επιλογή AC ώστε να απομονωθεί η DC συνιστώσα της εξόδου. Τα αποτελέσματα που πήραμε ήταν τα παρακάτω:



Επιλογή εξόδου (V)	Ripple τροφοδοτικού (V)	Ripple τροφοδοτικού εμπορίου (V)
1	0,015	0,001
2	0,016	0,002
3	0,015	0,002
4	0,014	0,003
5	0,014	0,001
6	0,014	0
7	0,015	0,001
8	0,015	0,001
9	0,015	0
10	0,013	0
11	0,015	0,001
12	0,015	0,002
13	0,015	0,001
14	0,015	0,001
15	0,015	0,002
16	0,015	0,002
17	0,015	0,001
18	0,016	0
19	0,015	0
20	0,016	0,001
21	0,013	0
22	0,01	0
23	0,007	0
24	0,005	0
25	0,005	0
26	0,008	0
27	0,009	0
28	0,009	0,001
29	0,009	0,004
30	0,009	

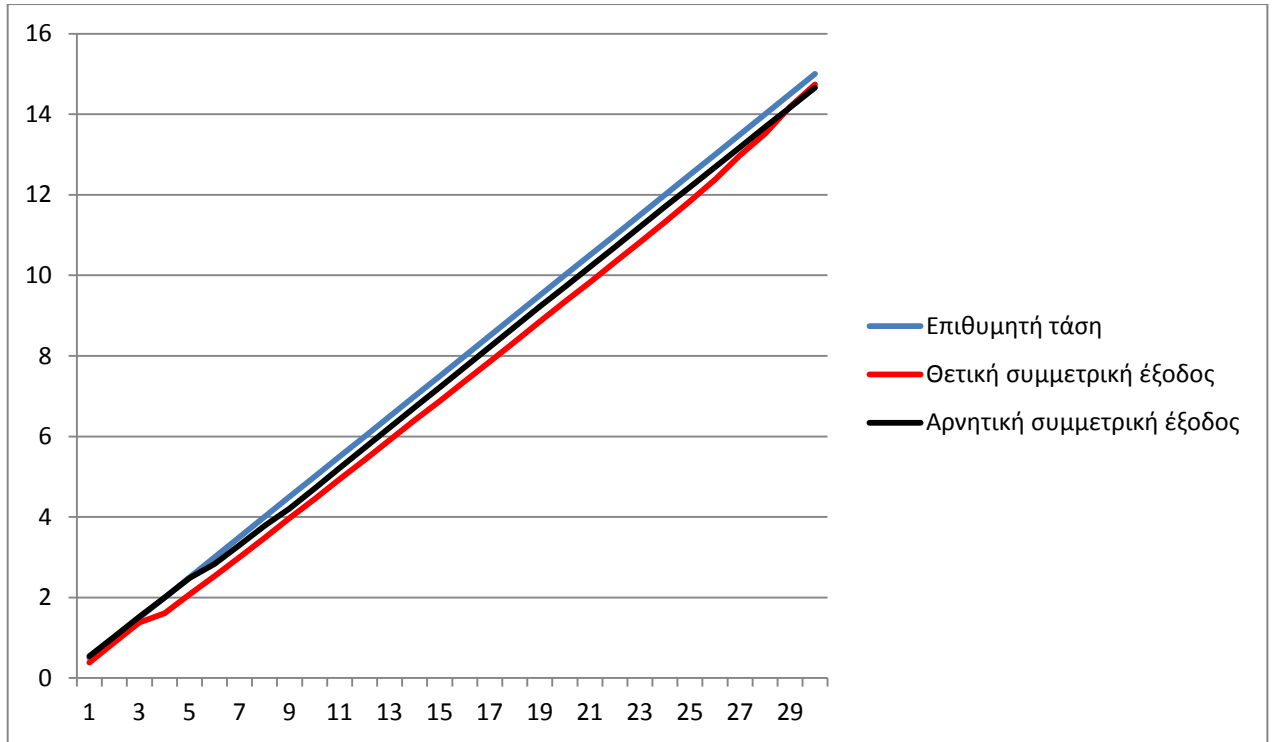
**Πίνακας 5.** Ripple voltage

### **5.1.5 Τάση εξόδου σε συμμετρική λειτουργία**

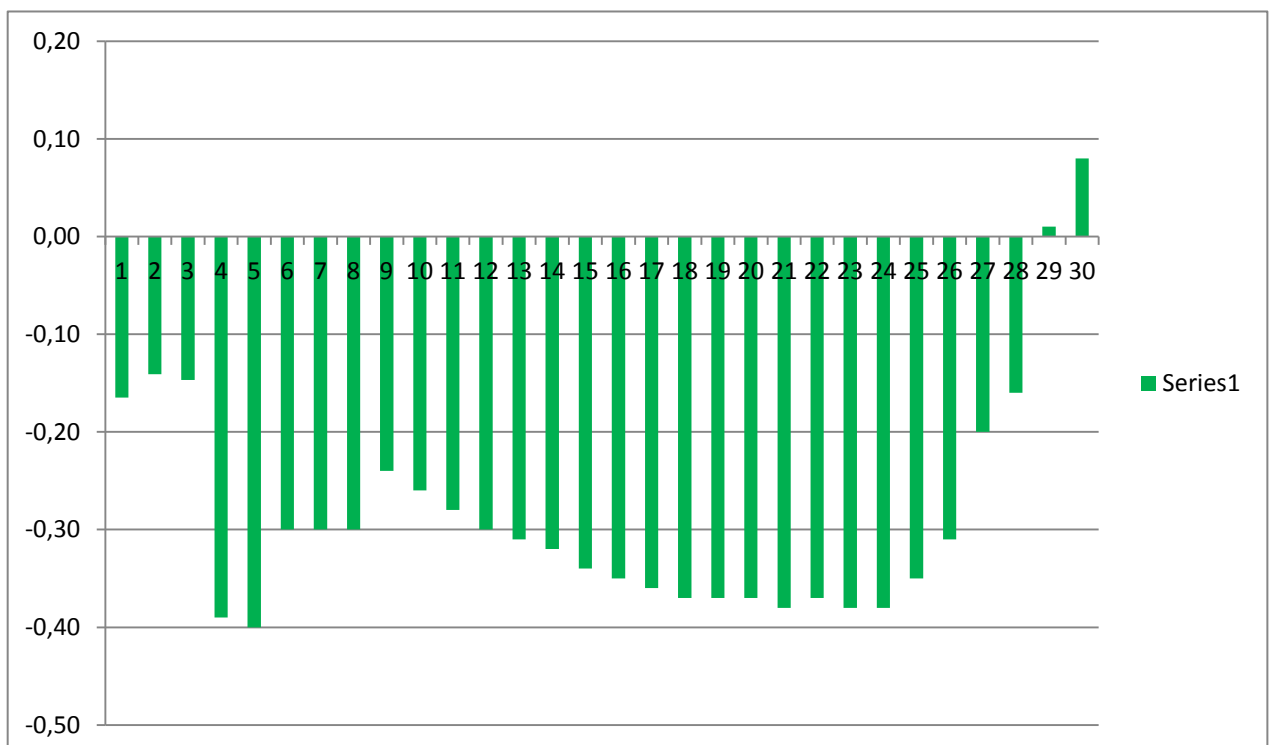
Οι τάσεις εξόδου για τη συμμετρική λειτουργία είναι:

Επιθυμητή τάση(V)	Θετική συμμετρική έξοδος (V)	Αρνητική συμμετρική έξοδος (V)	Μέση τάση (V)
0,5	0,38	-0,55	-0,17
1	0,89	-1,03	-0,14
1,5	1,38	-1,53	-0,15
2	1,61	-2,00	-0,39
2,5	2,08	-2,48	-0,40
3	2,53	-2,83	-0,30
3,5	3,00	-3,30	-0,30
4	3,48	-3,78	-0,30
4,5	3,97	-4,21	-0,24
5	4,45	-4,71	-0,26
5,5	4,94	-5,22	-0,28
6	5,42	-5,72	-0,30
6,5	5,91	-6,22	-0,31
7	6,40	-6,72	-0,32
7,5	6,88	-7,22	-0,34
8	7,37	-7,72	-0,35
8,5	7,86	-8,22	-0,36
9	8,35	-8,72	-0,37
9,5	8,85	-9,22	-0,37
10	9,34	-9,71	-0,37
10,5	9,83	-10,21	-0,38
11	10,33	-10,70	-0,37
11,5	10,82	-11,20	-0,38
12	11,32	-11,70	-0,38
12,5	11,84	-12,19	-0,35
13	12,38	-12,69	-0,31
13,5	12,98	-13,18	-0,20
14	13,52	-13,68	-0,16
14,5	14,18	-14,17	0,01
15	14,74	-14,66	0,08

**Πίνακας 6.** Τάσεις εξόδου συμμετρικής λειτουργίας



Σχήμα 23. Τάσεις εξόδου συμμετρικής λειτουργίας

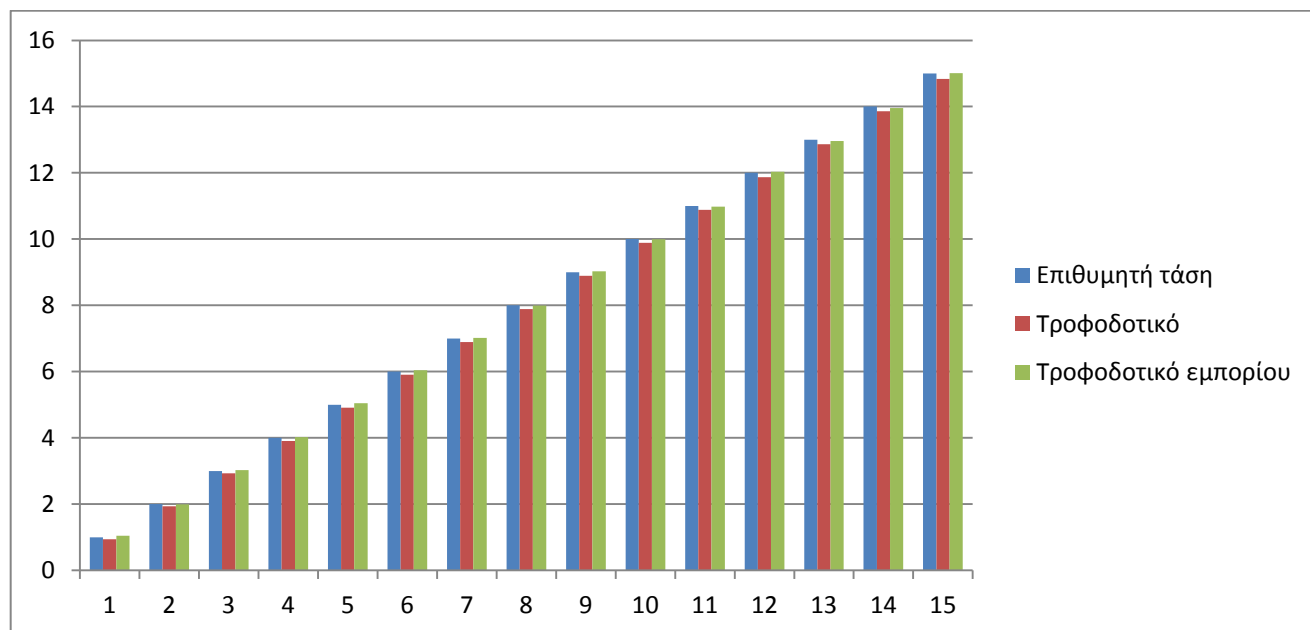


Σχήμα 24. Μέση τάση εξόδου κατά τη συμμετρική λειτουργία

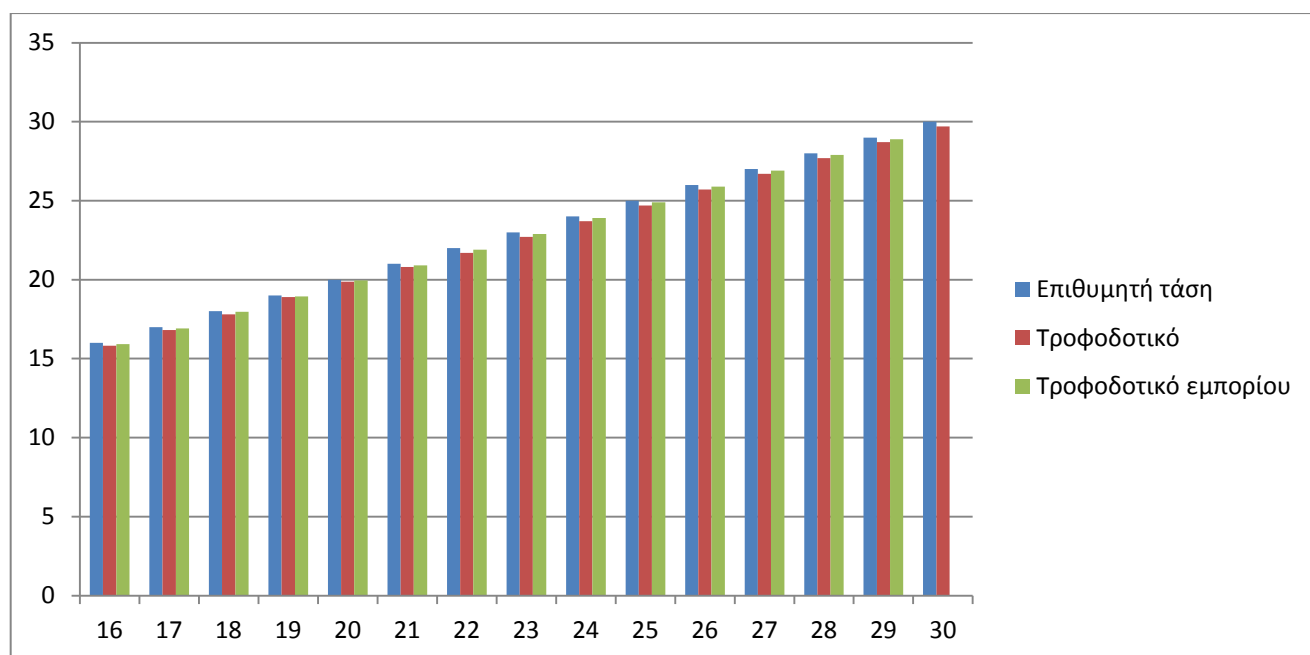
## 5.2 Σύγκριση με τροφοδοτικό εμπορίου

Με βάση τις παραπάνω μετρήσεις, θα πραγματοποιηθεί σύγκριση της συμπεριφοράς του κατασκευασθέντος τροφοδοτικού με το παρόμοιο εμπόριο, σε διάφορους δείκτες που είναι ενδεικτικοί της λειτουργίας ενός τροφοδοτικού.

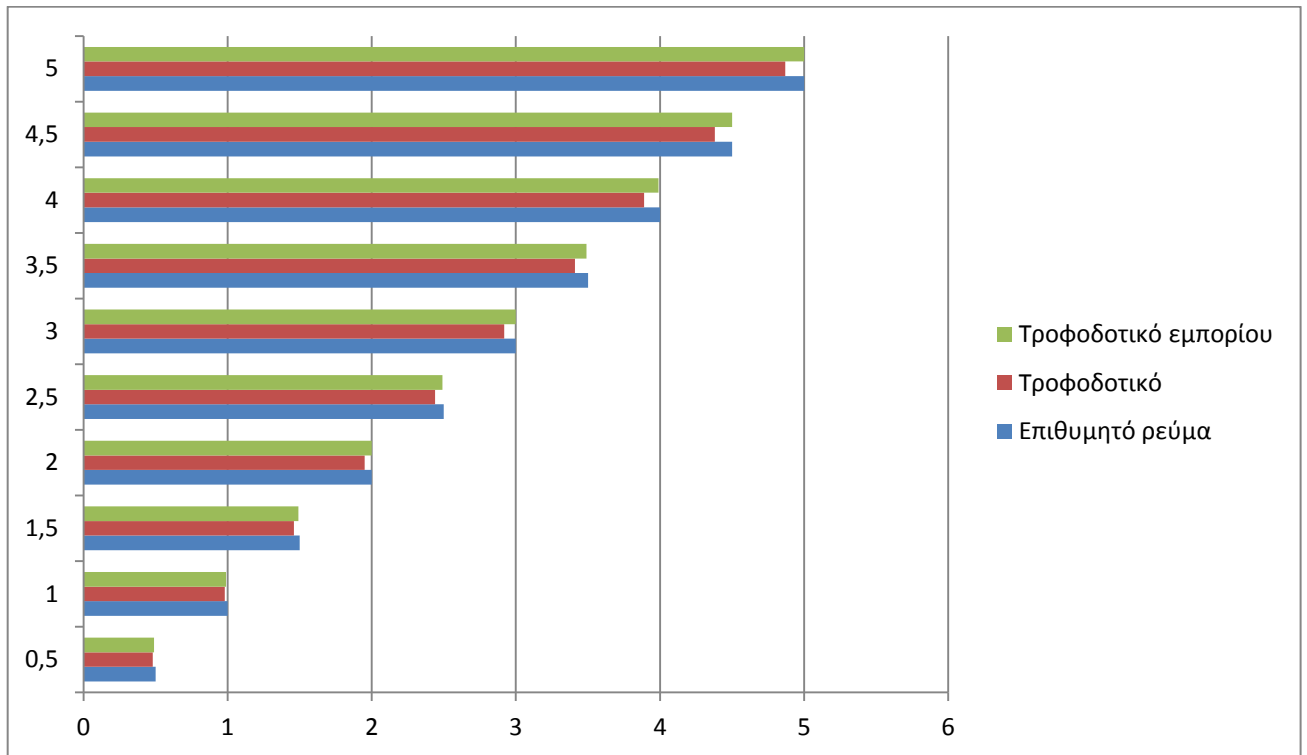
### 5.2.1 Τάση και ρεύμα εξόδου



Σχήμα 25. Τάσεις εξόδου 0-15V

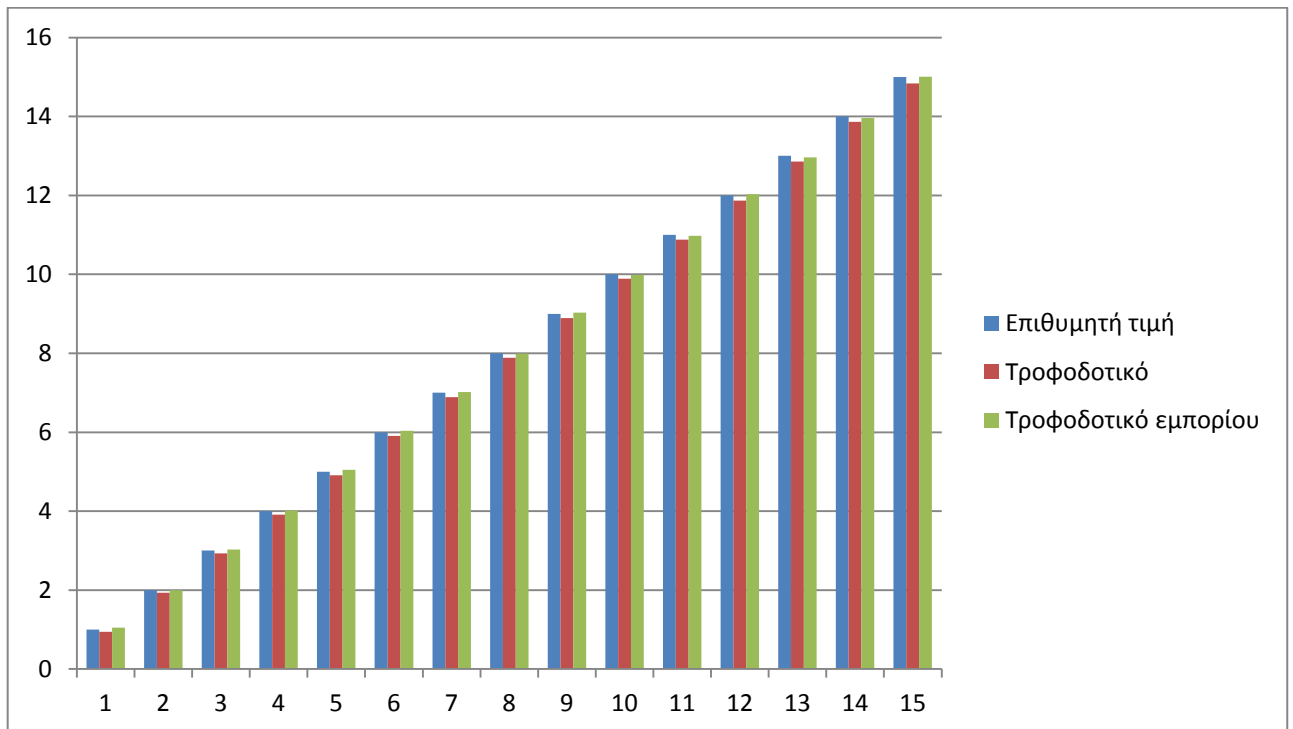


Σχήμα 26. Τάσεις εξόδου 16-30V

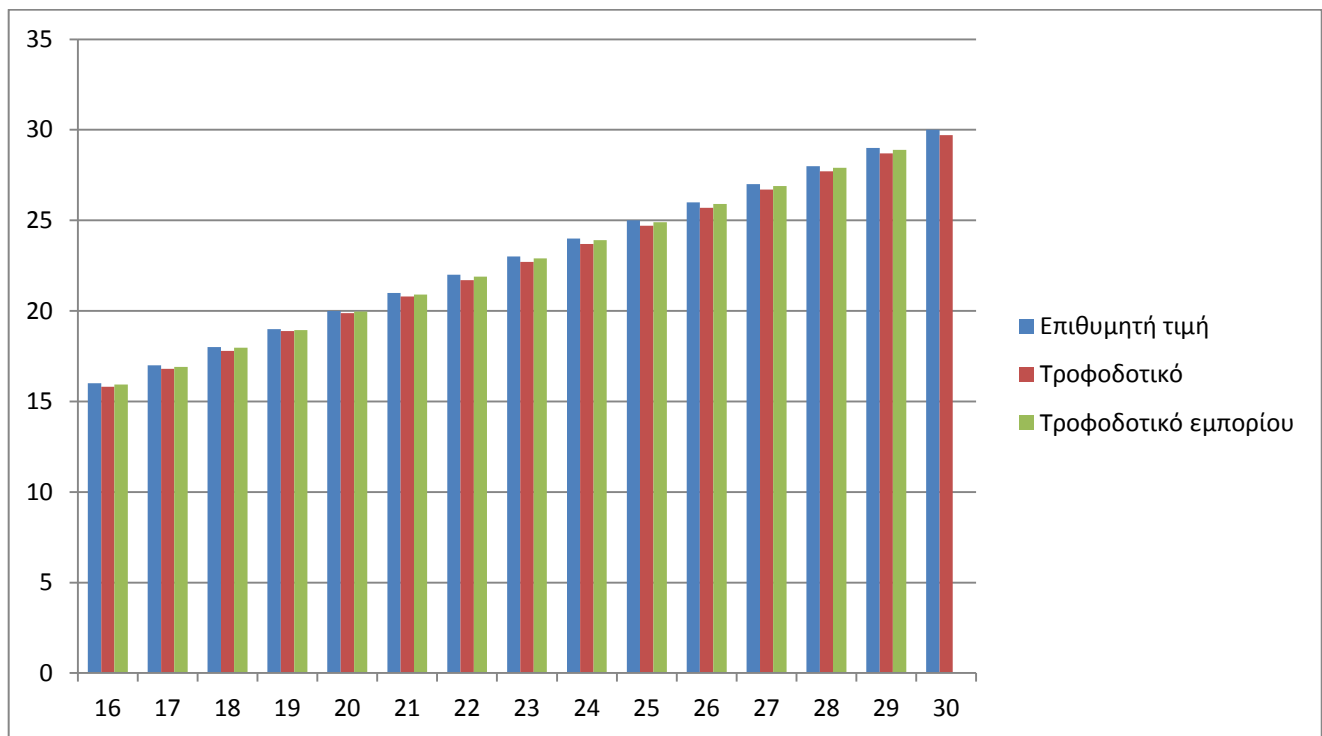


Σχήμα 27. Ρεύμα εξόδου 0-5Α

### 5.2.2 Τάση εξόδου υπό φορτίο



Σχήμα 28. Τάση εξόδου υπό φορτίο 0-15V

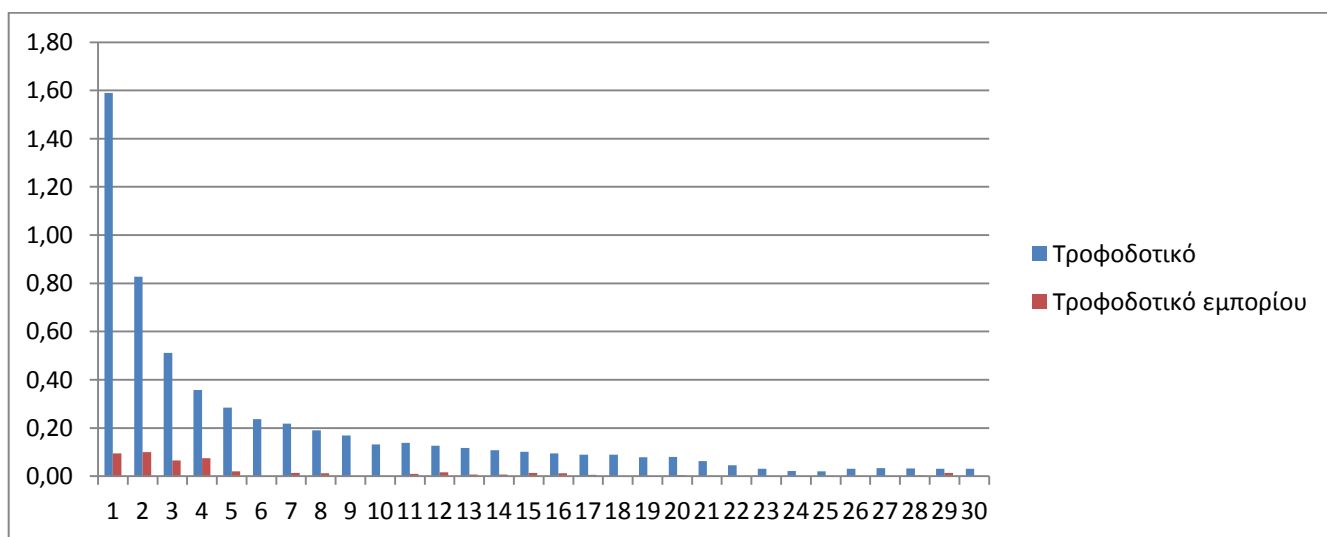


Σχήμα 29. Τάση εξόδου υπό φορτίο 16-30V

### 5.2.3 Ripple factor

Σε συνέχεια της παραγράφου 5.1.4, ένας από τους πιο χαρακτηριστικούς δείκτες καλής λειτουργίας είναι το ripple factor ή συντελεστής κυμάτωσης. Ορίζεται ως το πηλίκο της τάσης κυμάτωσης προς την τάση εξόδου:

$$r\% = \frac{V_r}{V_{DC,out}} \cdot 100\%$$

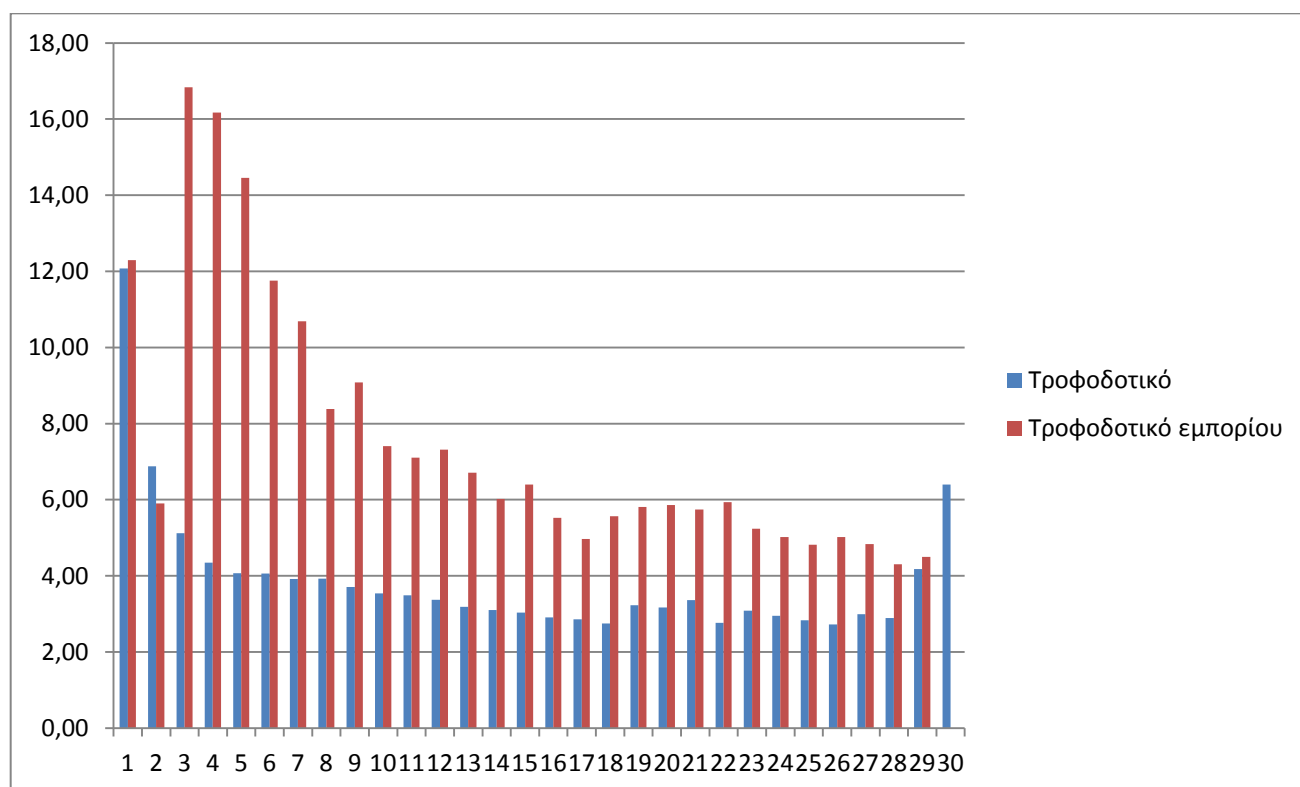


Σχήμα 30. Ripple factor % για 0-30V

### 5.2.4 Load regulation

Load regulation ή συντελεστής ρύθμισης φορτίου δείχνει το ποσοστό μεταβολής της τάσης εξόδου αναλογικά με τη μεταβολή του φορτίου που συνδέουμε. Ο υπολογισμός του γίνεται ως εξής:

$$R_L = \frac{V_{DC, No\ load} - V_{DC, Full\ load}}{V_{DC, Full\ load}} \cdot 100\%$$



Σχήμα 31. Load regulation % για 0-30V

### 5.3 Συμπεράσματα

Σε σύγκριση όλων των παραπάνω χαρακτηριστικών παραγόντων λειτουργίας ενός τροφοδοτικού, παρατηρούμε πως το τροφοδοτικό που κατασκευάστηκε είναι πολύ αξιόπιστο και πολύ κοντά σε προδιαγραφές λειτουργίας με ένα τροφοδοτικό εμπορίου. Πολλά από τα παραπάνω, όπως ένας μικρός θόρυβος στην έξοδο, ήταν αναμενόμενα, λαμβάνοντας υπ' όψη τα προαναφερθέντα. Οι μικρές αποκλίσεις που είχαν οι μετρήσεις μπορούν να θεωρηθούν τις περισσότερες φορές αμελητέες. Εντυπωσιακό παραμένει το γεγονός ότι το τροφοδοτικό εμπορίου είχε χειρότερη συμπεριφορά όταν συνδεόταν με φορτίο απ' ότι το τροφοδοτικό που κατασκευάσαμε.

## 5.4 Τεχνικές προδιαγραφές

	Παράμετρος	Τροφοδοτικό
Αξιολογήσεις εξόδου (συνθήκες δωματίου)	Τάση	0-30V
	Ρεύμα	0-5A
	Προστασία χαμηλής τάσης	0-31V
Συντελεστής ρύθμισης φορτίου	Τάση	3,20%
	Ρεύμα	0,30%
Κυμάτωση	Τάση	0,013 Vrms
Ανάλυση ανάγνωση	Ρεύμα	10mA
Ανάλυση ρύθμιση	Τάση	100mV
	Ρεύμα	10mA

	Parameter	PSU
Output Ratings	Voltage	0-30V
	Current	0-5A
	Low voltage protection	0-31V
Load Regulation	Voltage	3,20%
	Current	0,30%
Ripple	Voltage	0,013 Vrms
Readback Resolution	Current	10mA
Programming Resolution	Voltage	100mV
	Current	10mA

Πίνακας 7. Τεχνικές προδιαγραφές



# 6

## *Επίλογος*

### ***6.1 Σύνοψη και μελλοντικές επεκτάσεις***

Οι μετρήσεις που πραγματοποιήθηκαν και η σύγκριση με το τροφοδοτικό εμπορίου συνηγορούν στο ότι η κατασκευή μας είναι επιτυχημένη, με πιο εντυπωσιακή τη σύγκριση επιθυμητών τάσεων εξόδου υπό φορτίο, όπου το Amigrad είχε πολύ κατώτερες επιδόσεις από το κατασκευασθέν, ενώ όλες οι υπόλοιπες μετρήσεις έδειξαν πως η ποιότητα της κατασκευής ήταν ιδιαίτερος υψηλή. Η σημαντικότερη βελτίωση που μπορούμε να πραγματοποιήσουμε στο τροφοδοτικό μας είναι η αντικατάσταση των αντιστάσεων των τελευταίων διαιρετών τάσης και της αντίστασης μεταξύ εξόδου LTC-γείωσης, με τρίμμερ για εξάλειψη του offset που εντοπίσαμε στην έξοδο. Κατάλληλη ρύθμισή τους θα μπορούσε να βελτιώσει την ακρίβεια, εάν αυτό ήταν επιθυμητό. Αρκετές βελτιώσεις επιδέχεται και ο προγραμματισμός του μικροεπεξεργαστή για την επιτυχία ακριβέστερων μετρήσεων στο ρεύμα εξόδου. Σε κάθε περίπτωση, το τροφοδοτικό παραμένει πλήρως λειτουργικό και αξιόπιστο.

# 7

## *Βιβλιογραφία*

- [1] Electromechanical Energy Devices and Power Systems, Zia A. Yamayee/  
Juan L. Bala JR, 2009, ISBN 0-471-57217-9
- [2] Μικροηλεκτρονικά Κυκλώματα Τόμος Α, Sedra/Smith, 1994, Εκδόσεις  
Παπασωτηρίου, ISVAN 960-85334-5-7
- [3] Μικροηλεκτρονικά Κυκλώματα Τόμος Β, Sedra/Smith, 1994, Εκδόσεις  
Παπασωτηρίου, ISVAN 960-7510-10-0
- [4] Ηλεκτρικές μετρήσεις Τεύχος Ι: Κλασσικές Μετρήσεις, Νικόλαος Ι.  
Θεοδώρου, 2004, Εκδόσεις Συμμετρία, ISBN 960-266-044-9
- [5] Ωλοκληρωμένη ηλεκτρονική Τόμος Α, Millman Jacob/ Χαλκιάς Χρήστος,  
2000, Εκδόσεις Συμμετρία, ISBN 978-960-266-099-7
- [6] Ωλοκληρωμένη ηλεκτρονική Τόμος Β, Millman Jacob/ Χαλκιάς Χρήστος,  
2000, Εκδόσεις Συμμετρία, ISBN 978-960-266-100-0
- [7] Βιομηχανικά Ηλεκτρονικά, Στέφανος Ν. Μανιάς/ Αθανάσιος Καλετσάνος,  
2003, Εκδόσεις Συμεών, ISBN 960-7888-25-1
- [8] Ανάλυση Ηλεκτρικών Κωκλωμάτων Τόμος Α, Νίκος Ι. Μάργαρης, 2008,  
Εκδόσεις Τζιόλα, ISBN 960-8050-24-3
- [9] Ανάλυση Ηλεκτρικών Κωκλωμάτων Τόμος Β, Νίκος Ι. Μάργαρης, 2008,

- Εκδόσεις Τζιόλα, ISBN 960-8050-25-1
- [10] Η γλώσσα C σε βάθος, Νίκος Μ. Χατζηγιαννάκης, 2001, Εκδόσεις Κλειδάριθμος, ISBN 978-960-461-208-6
- [11] Αλγόριθμοι σε C, Robert Sedgewick, 2009, Εκδόσεις Κλειδάριθμος ISBN 960-209-896-1
- [12] Ιστοσελίδα <http://en.wikipedia.org/>
- [13] Ιστοσελίδα <http://www.kepcopower.com/>
- [14] Ιστοσελίδα <http://electronicslab.eu/>
- [15] Ιστοσελίδα <http://www.hlektronika.gr/>
- [16] Ιστοσελίδα <http://www.elektor.com/>
- [17] Ιστοσελίδα <http://www.deltartp.com/dpel/dpelset.html>
- [18] Ιστοσελίδα <http://www.arduino.cc/>
- [19] Ιστοσελίδα <http://www.linear.com/designtools/>
- [20] LT Spice IV manual
- [21] Arduino manual
- [22] Datasheet AD5303/AD5313/AD5323 από Analog Devices
- [22] Datasheet LT1490/LT1491 από Lineal Technology
- [23] Datasheet LTC6101/LT6101HV από Lineal Technology

- [24] Datasheet MG6330/MG6330-R από Semelab Limited
- [25] Datasheet MJE15028/MJE15029/MJE15030/MJE15031 από Mospec
- [26] Datasheet REF19x Series από Analog Devices



# +2.5 V to +5.5 V, 230 $\mu$ A, Dual Rail-to-Rail Voltage Output 8-/10-/12-Bit DACs

## AD5303/AD5313/AD5323\*

### FEATURES

**AD5303: Two Buffered 8-Bit DACs in One Package**

**AD5313: Two Buffered 10-Bit DACs in One Package**

**AD5323: Two Buffered 12-Bit DACs in One Package**  
**16-Lead TSSOP Package**

**Micropower Operation: 300  $\mu$ A @ 5 V (Including Reference Current)**

**Power-Down to 200 nA @ 5 V, 50 nA @ 3 V**

**+2.5 V to +5.5 V Power Supply**

**Double-Buffered Input Logic**

**Guaranteed Monotonic By Design Over All Codes**

**Buffered/Unbuffered Reference Input Options**

**Output Range: 0- $V_{REF}$  or 0-2  $V_{REF}$**

**Power-On-Reset to Zero Volts**

**SDO Daisy-Chaining Option**

**Simultaneous Update of DAC Outputs via  $\overline{LDAC}$  Pin**

**Asynchronous  $\overline{CLR}$  Facility**

**Low Power Serial Interface with Schmitt-Triggered Inputs**

**On-Chip Rail-to-Rail Output Buffer Amplifiers**

### APPLICATIONS

**Portable Battery Powered Instruments**

**Digital Gain and Offset Adjustment**

**Programmable Voltage and Current Sources**

**Programmable Attenuators**

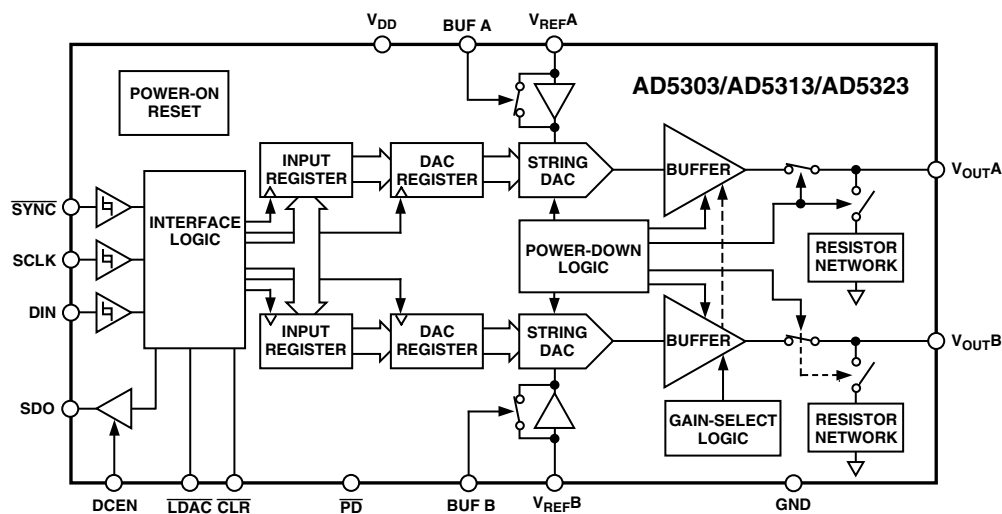
### GENERAL DESCRIPTION

The AD5303/AD5313/AD5323 are dual 8-, 10- and 12-bit buffered voltage output DACs in a 16-lead TSSOP package that operate from a single +2.5 V to +5.5 V supply consuming 230  $\mu$ A at 3 V. Their on-chip output amplifiers allow the outputs to swing rail-to-rail with a slew rate of 0.7 V/ $\mu$ s. The AD5303/AD5313/AD5323 utilize a versatile 3-wire serial interface that operates at clock rates up to 30 MHz and is compatible with standard SPI<sup>TM</sup>, QSPI, MICROWIRE<sup>TM</sup> and DSP interface standards.

The references for the two DACs are derived from two reference pins (one per DAC). These reference inputs may be configured as buffered or unbuffered inputs. The parts incorporate a power-on-reset circuit that ensures that the DAC outputs power-up to 0 V and remain there until a valid write to the device takes place. There is also an asynchronous active low  $\overline{CLR}$  pin that clears both DACs to 0 V. The outputs of both DACs may be updated simultaneously using the asynchronous  $\overline{LDAC}$  input. The parts contain a power-down feature that reduces the current consumption of the devices to 200 nA at 5 V (50 nA at 3 V) and provides software-selectable output loads while in power-down mode. The parts may also be used in daisy-chaining applications using the SDO pin.

The low power consumption of these parts in normal operation make them ideally suited to portable battery operated equipment. The power consumption is 1.5 mW at 5 V, 0.7 mW at 3 V, reducing to 1  $\mu$ W in power-down mode.

### FUNCTIONAL BLOCK DIAGRAM



\*Protected by U.S. Patent No. 5684481; other patents pending.

SPI is a trademark of Motorola, Inc.

MICROWIRE is a trademark of National Semiconductor Corporation.

### REV. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781/329-4700 World Wide Web Site: <http://www.analog.com>  
Fax: 781/326-8703 © Analog Devices, Inc., 1999

# AD5303/AD5313/AD5323—SPECIFICATIONS

( $V_{DD} = +2.5\text{ V to }+5.5\text{ V}$ ;  $V_{REF} = +2\text{ V}$ ;  $R_L = 2\text{ k}\Omega$  to GND;  $C_L = 200\text{ pF}$  to GND; all specifications  $T_{MIN}$  to  $T_{MAX}$  unless otherwise noted.)

Parameter <sup>1</sup>	B Version <sup>2</sup>			Units	Conditions/Comments	
	Min	Typ	Max			
<b>DC PERFORMANCE<sup>3, 4</sup></b>						
AD5303						
Resolution		8		Bits	Guaranteed Monotonic by Design Over All Codes	
Relative Accuracy		$\pm 0.15$	$\pm 1$	LSB		
Differential Nonlinearity		$\pm 0.02$	$\pm 0.25$	LSB		
AD5313						
Resolution		10		Bits	Guaranteed Monotonic by Design Over All Codes	
Relative Accuracy		$\pm 0.5$	$\pm 3$	LSB		
Differential Nonlinearity		$\pm 0.05$	$\pm 0.5$	LSB		
AD5323						
Resolution		12		Bits	Guaranteed Monotonic by Design Over All Codes	
Relative Accuracy		$\pm 2$	$\pm 12$	LSB		
Differential Nonlinearity		$\pm 0.2$	$\pm 1$	LSB		
Offset Error		$\pm 0.4$	$\pm 3$	% of FSR	See Figures 3 and 4	
Gain Error		$\pm 0.15$	$\pm 1$	% of FSR	See Figures 3 and 4	
Lower Deadband		10	60	mV	See Figures 3 and 4	
Offset Error Drift <sup>5</sup>		-12		ppm of FSR/ $^{\circ}\text{C}$		
Gain Error Drift <sup>7</sup>		-5		ppm of FSR/ $^{\circ}\text{C}$		
Power Supply Rejection Ratio <sup>5</sup>		-60		dB	$\Delta V_{DD} = \pm 10\%$	
DC Crosstalk <sup>5</sup>		30		$\mu\text{V}$		
<b>DAC REFERENCE INPUTS<sup>5</sup></b>						
$V_{REF}$ Input Range	1 0		$V_{DD}$ $V_{DD}$	V V	Buffered Reference Mode Unbuffered Reference Mode	
$V_{REF}$ Input Impedance		>10		M $\Omega$	Buffered Reference Mode	
		180		k $\Omega$	Unbuffered Reference Mode. 0- $V_{REF}$ Output Range, Input Impedance = $R_{DAC}$	
		90		k $\Omega$	Unbuffered Reference Mode. 0-2 $V_{REF}$ Output Range, Input Impedance = $R_{DAC}$	
Reference Feedthrough		-90		dB	Frequency = 10 kHz	
Channel-to-Channel Isolation		-80		dB	Frequency = 10 kHz	
<b>OUTPUT CHARACTERISTICS<sup>5</sup></b>						
Minimum Output Voltage <sup>6</sup>		0.001		V min	This is a measure of the minimum and maximum drive capability of the output amplifier.	
Maximum Output Voltage <sup>6</sup>		$V_{DD} - 0.001$		V max		
DC Output Impedance		0.5		$\Omega$		
Short Circuit Current		50		mA	$V_{DD} = +5\text{ V}$	
		20		mA	$V_{DD} = +3\text{ V}$	
Power-Up Time		2.5		$\mu\text{s}$	Coming Out of Power-Down Mode. $V_{DD} = +5\text{ V}$	
		5		$\mu\text{s}$	Coming Out of Power-Down Mode. $V_{DD} = +3\text{ V}$	
<b>LOGIC INPUTS<sup>5</sup></b>						
Input Current			$\pm 1$	$\mu\text{A}$		
$V_{IL}$ , Input Low Voltage			0.8	V	$V_{DD} = +5\text{ V} \pm 10\%$	
			0.6	V	$V_{DD} = +3\text{ V} \pm 10\%$	
			0.5	V	$V_{DD} = +2.5\text{ V}$	
$V_{IH}$ , Input High Voltage	2.4			V	$V_{DD} = +5\text{ V} \pm 10\%$	
	2.1			V	$V_{DD} = +3\text{ V} \pm 10\%$	
	2.0			V	$V_{DD} = +2.5\text{ V}$	
Pin Capacitance		2	3.5	pF		
<b>LOGIC OUTPUT (SDO)<sup>5</sup></b>						
$V_{DD} = +5\text{ V} \pm 10\%$						
Output Low Voltage			0.4	V	$I_{SINK} = 2\text{ mA}$	
Output High Voltage	4.0			V	$I_{SOURCE} = 2\text{ mA}$	
$V_{DD} = +3\text{ V} \pm 10\%$						
Output Low Voltage			0.4	V	$I_{SINK} = 2\text{ mA}$	
Output High Voltage	2.4			V	$I_{SOURCE} = 2\text{ mA}$	
Floating-State Leakage Current			1	$\mu\text{A}$	DCEN = GND	
Floating State O/P Capacitance		3		pF	DCEN = GND	
<b>POWER REQUIREMENTS</b>						
$V_{DD}$		2.5	5.5	V	$I_{DD}$ Specification Is Valid for All DAC Codes Both DACs Active and Excluding Load Currents Both DACs in Unbuffered Mode. $V_{IH} = V_{DD}$ and $V_{IL} = \text{GND}$ . In Buffered Mode, extra current is typically x $\mu\text{A}$ per DAC where $x = 5\text{ }\mu\text{A} + V_{REF}/R_{DAC}$ .	
$I_{DD}$ (Normal Mode)						
$V_{DD} = +4.5\text{ V to }+5.5\text{ V}$		300	450	$\mu\text{A}$		
$V_{DD} = +2.5\text{ V to }+3.6\text{ V}$		230	350	$\mu\text{A}$		
$I_{DD}$ (Full Power-Down)						
$V_{DD} = +4.5\text{ V to }+5.5\text{ V}$		0.2	1	$\mu\text{A}$		
$V_{DD} = +2.5\text{ V to }+3.6\text{ V}$		0.05	1	$\mu\text{A}$		

## NOTES

<sup>1</sup>See Terminology.

<sup>2</sup>Temperature range: B Version: -40°C to +105°C.

<sup>3</sup>DC specifications tested with the outputs unloaded.

<sup>4</sup>Linearity is tested using a reduced code range: AD5303 (Code 8 to 248); AD5313 (Code 28 to 995); AD5323 (Code 115 to 3981).

<sup>5</sup>Guaranteed by design and characterization, not production tested.

<sup>6</sup>In order for the amplifier output to reach its minimum voltage, Offset Error must be negative. In order for the amplifier output to reach its maximum voltage,  $V_{REF} = V_{DD}$  and “Offset plus Gain” Error must be positive.

Specifications subject to change without notice.

## AC CHARACTERISTICS<sup>1</sup> ( $V_{DD} = +2.5\text{ V to }+5.5\text{ V}$ ; $R_L = 2\text{ k}\Omega$ to GND; $C_L = 200\text{ pF}$ to GND; all specifications $T_{MIN}$ to $T_{MAX}$ unless otherwise noted.)

Parameter <sup>2</sup>	B Version <sup>3</sup>			Units	Conditions/Comments
	Min	Typ	Max		
Output Voltage Settling Time					$V_{REF} = V_{DD} = +5\text{ V}$
AD5303		6	8	$\mu\text{s}$	1/4 Scale to 3/4 Scale Change (40 Hex to C0 Hex)
AD5313		7	9	$\mu\text{s}$	1/4 Scale to 3/4 Scale Change (100 Hex to 300 Hex)
AD5323		8	10	$\mu\text{s}$	1/4 Scale to 3/4 Scale Change (400 Hex to C00 Hex)
Slew Rate		0.7		V/ $\mu\text{s}$	
Major-Code Transition Glitch Energy		12		nV-s	1 LSB Change Around Major Carry (011 . . . 11 to 100 . . . 00)
Digital Feedthrough		0.10		nV-s	
Analog Crosstalk		0.01		nV-s	
DAC-to-DAC Crosstalk		0.01		nV-s	
Multiplying Bandwidth		200		kHz	$V_{REF} = 2\text{ V} \pm 0.1\text{ V p-p}$ . Unbuffered Mode
Total Harmonic Distortion		-70		dB	$V_{REF} = 2.5\text{ V} \pm 0.1\text{ V p-p}$ . Frequency = 10 kHz

## NOTES

<sup>1</sup>Guaranteed by design and characterization, not production tested.

<sup>2</sup>See Terminology.

<sup>3</sup>Temperature range: B Version: -40°C to +105°C.

Specifications subject to change without notice.

## TIMING CHARACTERISTICS<sup>1, 2, 3</sup> ( $V_{DD} = +2.5\text{ V to }+5.5\text{ V}$ ; all specifications $T_{MIN}$ to $T_{MAX}$ unless otherwise noted.)

Parameter	Limit at $T_{MIN}$ , $T_{MAX}$ (B Version)	Units	Conditions/Comments
$t_1$	33	ns min	SCLK Cycle Time
$t_2$	13	ns min	SCLK High Time
$t_3$	13	ns min	SCLK Low Time
$t_4$	0	ns min	SYNC to SCLK Rising Edge Setup Time
$t_5$	5	ns min	Data Setup Time
$t_6$	4.5	ns min	Data Hold Time
$t_7$	0	ns min	SCLK Falling Edge to $\overline{\text{SYNC}}$ Rising Edge
$t_8$	100	ns min	Minimum $\overline{\text{SYNC}}$ High Time
$t_9$	20	ns min	LDAC Pulsewidth
$t_{10}$	20	ns min	SCLK Falling Edge to $\overline{\text{LDAC}}$ Rising Edge
$t_{11}$	20	ns min	$\overline{\text{CLR}}$ Pulsewidth
$t_{12}^{4, 5}$	5	ns min	SCLK Falling Edge to SDO Invalid
$t_{13}^{4, 5}$	20	ns max	SCLK Falling Edge to SDO Valid
$t_{14}^5$	0	ns min	SCLK Falling Edge to $\overline{\text{SYNC}}$ Rising Edge
$t_{15}^5$	10	ns min	SYNC Rising Edge to SCLK Rising Edge

## NOTES

<sup>1</sup>Guaranteed by design and characterization, not production tested.

<sup>2</sup>All input signals are specified with  $t_r = t_f = 5\text{ ns}$  (10% to 90% of  $V_{DD}$ ) and timed from a voltage level of  $(V_{IL} + V_{IH})/2$ .

<sup>3</sup>See Figures 1 and 2.

<sup>4</sup>These are measured with the load circuit of Figure 1.

<sup>5</sup>Daisy-Chain Mode only (see Figure 45).

Specifications subject to change without notice.

# AD5303/AD5313/AD5323

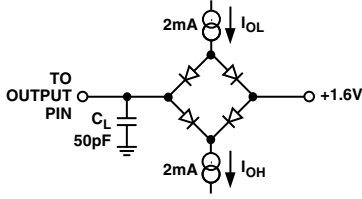
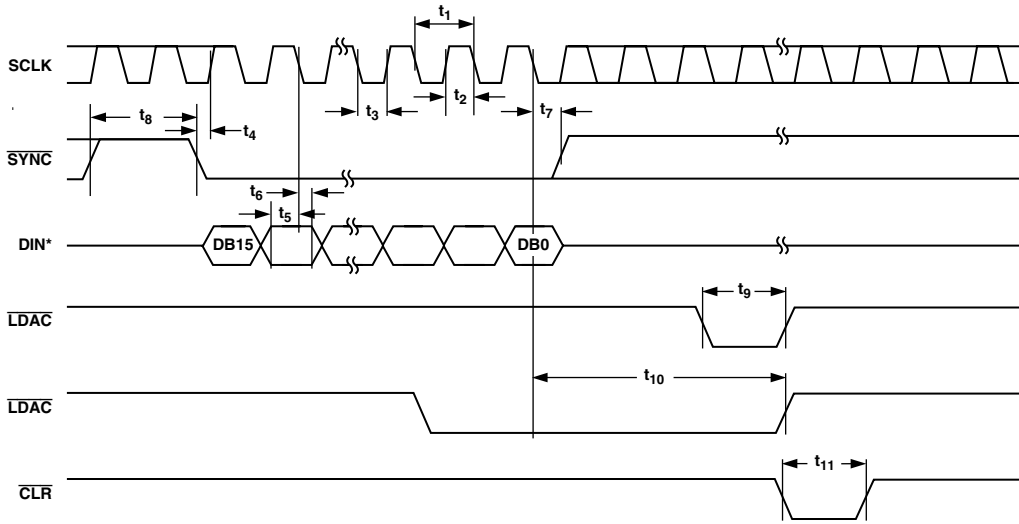


Figure 1. Load Circuit for Digital Output (SDO) Timing Specifications



\*SEE PAGE 12 FOR DESCRIPTION OF INPUT REGISTER

Figure 2. Serial Interface Timing Diagram



# AD5303/AD5313/AD5323

## ABSOLUTE MAXIMUM RATINGS<sup>1,2</sup>

(T<sub>A</sub> = +25°C unless otherwise noted)

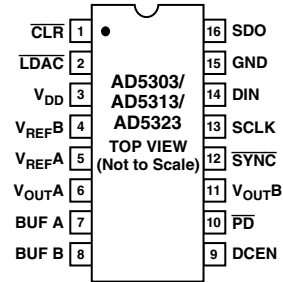
V <sub>DD</sub> to GND	−0.3 V to +7 V
Digital Input Voltage to GND	−0.3 V to V <sub>DD</sub> + 0.3 V
Digital Output Voltage to GND	−0.3 V to V <sub>DD</sub> + 0.3 V
Reference Input Voltage to GND	−0.3 V to V <sub>DD</sub> + 0.3 V
V <sub>OUTA</sub> , V <sub>OUTB</sub> to GND	−0.3 V to V <sub>DD</sub> + 0.3 V
Operating Temperature Range	
Industrial (B Version)	−40°C to +105°C
Storage Temperature Range	−65°C to +150°C
Junction Temperature (T <sub>J</sub> Max)	+150°C
16-Lead TSSOP Package	
Power Dissipation	(T <sub>J</sub> Max − T <sub>A</sub> )/θ <sub>JA</sub>
θ <sub>JA</sub> Thermal Impedance	160°C/W
Lead Temperature, Soldering	
Vapor Phase (60 sec)	+215°C
Infrared (15 sec)	+220°C

## NOTES

<sup>1</sup>Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those listed in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

<sup>2</sup>Transient currents of up to 100 mA will not cause SCR latch-up.

## PIN CONFIGURATION



## ORDERING GUIDE

Model	Temperature Range	Package Description	Package Option
AD5303BRU	−40°C to +105°C	Thin Shrink Small Outline Package (TSSOP)	RU-16
AD5313BRU	−40°C to +105°C	Thin Shrink Small Outline Package (TSSOP)	RU-16
AD5323BRU	−40°C to +105°C	Thin Shrink Small Outline Package (TSSOP)	RU-16

## CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the AD5303/AD5313/AD5323 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.



# AD5303/AD5313/AD5323

## PIN FUNCTION DESCRIPTIONS

Pin No.	Mnemonic	Function
1	$\overline{\text{CLR}}$	Active low control input that loads all zeroes to both input and DAC registers.
2	$\overline{\text{LDAC}}$	Active low control input that transfers the contents of the input registers to their respective DAC registers. Pulsing this pin low allows either or both DAC registers to be updated if the input registers have new data. This allows simultaneous update of both DAC outputs
3	$V_{\text{DD}}$	Power Supply Input. These parts can be operated from +2.5 V to +5.5 V and the supply should be decoupled to GND.
4	$V_{\text{REFB}}$	Reference Input Pin for DAC B. This is the reference for DAC B. It may be configured as a buffered or an unbuffered input, depending on the state of the BUF B pin. It has an input range from 0 V to $V_{\text{DD}}$ in unbuffered mode and from 1 V to $V_{\text{DD}}$ in buffered mode.
5	$V_{\text{REFA}}$	Reference Input Pin for DAC A. This is the reference for DAC A. It may be configured as a buffered or an unbuffered input depending on the state of the BUF A pin. It has an input range from 0 to $V_{\text{DD}}$ in unbuffered mode and from 1 V to $V_{\text{DD}}$ in buffered mode.
6	$V_{\text{OUTA}}$	Buffered Analog Output Voltage from DAC A. The output amplifier has rail-to-rail operation.
7	BUF A	Control pin that controls whether the reference input for DAC A is unbuffered or buffered. If this pin is tied low, the reference input is unbuffered. If it is tied high, the reference input is buffered.
8	BUF B	Control pin that controls whether the reference input for DAC B is unbuffered or buffered. If this pin is tied low, the reference input is unbuffered. If it is tied high, the reference input is buffered.
9	DCEN	This pin is used to enable the daisy-chaining option. This should be tied high if the part is being used in a daisy-chain. The pin should be tied low if it is being used in stand-alone mode.
10	$\overline{\text{PD}}$	Active low control input that acts as a hardware power-down option. This pin overrides any software power-down option. Both DACs go into power-down mode when this pin is tied low. The DAC outputs go into a high impedance state and the current consumption of the part drops to 200 nA @ 5 V (50 nA @ 3 V).
11	$V_{\text{OUTB}}$	Buffered Analog Output Voltage from DAC B. The output amplifier has rail-to-rail operation.
12	$\overline{\text{SYNC}}$	Active Low Control Input. This is the frame synchronization signal for the input data. When $\overline{\text{SYNC}}$ goes low, it powers-on the SCLK and DIN buffers and enables the input shift register. Data is transferred in on the falling edges of the following 16 clocks. If $\overline{\text{SYNC}}$ is taken high before the 16th falling edge, the rising edge of $\overline{\text{SYNC}}$ acts as an interrupt and the write sequence is ignored by the device.
13	SCLK	Serial Clock Input. Data is clocked into the input shift register on the falling edge of the serial clock input. Data can be transferred at rates up to 30 MHz. The SCLK input buffer is powered-down after each write cycle.
14	DIN	Serial Data Input. This device has a 16-bit shift register. Data is clocked into the register on the falling edge of the serial clock input. The DIN input buffer is powered-down after each write cycle.
15	GND	Ground reference point for all circuitry on the part.
16	SDO	Serial Data Output that can be used for daisy-chaining a number of these devices together or for reading back the data in the shift register for diagnostic purposes. The serial data output is valid on the falling edge of the clock.

### TERMINOLOGY

#### RELATIVE ACCURACY

For the DAC, relative accuracy or integral nonlinearity (INL) is a measure of the maximum deviation, in LSBs, from a straight line passing through the actual endpoints of the DAC transfer function. A typical INL vs. code plot can be seen in Figure 5.

#### DIFFERENTIAL NONLINEARITY

Differential nonlinearity (DNL) is the difference between the measured change and the ideal 1 LSB change between any two adjacent codes. A specified DNL of  $\pm 1$  LSB maximum ensures monotonicity. This DAC is guaranteed monotonic by design. A typical DNL vs. code plot can be seen in Figure 8.

#### OFFSET ERROR

This is a measure of the offset error of the DAC and the output amplifier. It is expressed as a percentage of the full-scale range.

#### GAIN ERROR

This is a measure of the span error of the DAC. It is the deviation in slope of the actual DAC transfer characteristic from the ideal expressed as a percentage of the full-scale range.

#### OFFSET ERROR DRIFT

This is a measure of the change in offset error with changes in temperature. It is expressed in (ppm of full-scale range)/°C.

#### GAIN ERROR DRIFT

This is a measure of the change in gain error with changes in temperature. It is expressed in (ppm of full-scale range)/°C.

### MAJOR-CODE TRANSITION GLITCH ENERGY

Major-code transition glitch energy is the energy of the impulse injected into the analog output when the code in the DAC register changes state. It is normally specified as the area of the glitch in nV-secs and is measured when the digital code is changed by 1 LSB at the major carry transition (011 . . . 11 to 100 . . . 00 or 100 . . . 00 to 011 . . . 11).

### DIGITAL FEEDTHROUGH

Digital feedthrough is a measure of the impulse injected into the analog output of the DAC from the digital input pins of the device, but is measured when the DAC is not being written to ( $\overline{\text{SYNC}}$  held high). It is specified in nV secs and is measured with a full-scale change on the digital input pins, i.e., from all 0s to all 1s and vice versa.

### ANALOG CROSSTALK

This is the glitch impulse transferred to the output of one DAC due to a change in the output of the other DAC. It is measured by loading one of the input registers with a full-scale code change (all 0s to all 1s and vice versa) while keeping  $\overline{\text{LDAC}}$  high. Then pulse  $\overline{\text{LDAC}}$  low and monitor the output of the DAC whose digital code was not changed. The area of the glitch is expressed in nV-secs.

### DAC-TO-DAC CROSSTALK

This is the glitch impulse transferred to the output of one DAC due to a digital code change and subsequent output change of the other DAC. This includes both digital and analog crosstalk. It is measured by loading one of the DACs with a full-scale code change (all 0s to all 1s and vice versa) while keeping  $\overline{\text{LDAC}}$  low and monitoring the output of the other DAC. The area of the glitch is expressed in nV-secs.

### DC CROSSTALK

This is the dc change in the output level of one DAC in response to a change in the output of the other DAC. It is measured with a full-scale output change on one DAC while monitoring the other DAC. It is expressed in  $\mu\text{V}$ .

### POWER SUPPLY REJECTION RATIO (PSRR)

This indicates how the output of the DAC is affected by changes in the supply voltage. PSRR is the ratio of the change in  $V_{\text{OUT}}$  to a change in  $V_{\text{DD}}$  for full-scale output of the DAC. It is measured in dBs.  $V_{\text{REF}}$  is held at +2 V and  $V_{\text{DD}}$  is varied  $\pm 10\%$ .

### REFERENCE FEEDTHROUGH

This is the ratio of the amplitude of the signal at the DAC output to the reference input when the DAC output is not being updated (i.e.,  $\overline{\text{LDAC}}$  is high). It is expressed in dBs.

### TOTAL HARMONIC DISTORTION

This is the difference between an ideal sine wave and its attenuated version using the DAC. The sine wave is used as the reference for the DAC and the THD is a measure of the harmonics present on the DAC output. It is measured in dBs.

### MULTIPLYING BANDWIDTH

The amplifiers within the DAC have a finite bandwidth. The multiplying bandwidth is a measure of this. A sine wave on the reference (with full-scale code loaded to the DAC) appears on the output. The multiplying bandwidth is the frequency at which the output amplitude falls to 3 dB below the input.

### CHANNEL-TO-CHANNEL ISOLATION

This is a ratio of the amplitude of the signal at the output of one DAC to a sine wave on the reference input of the other DAC. It is measured in dBs.

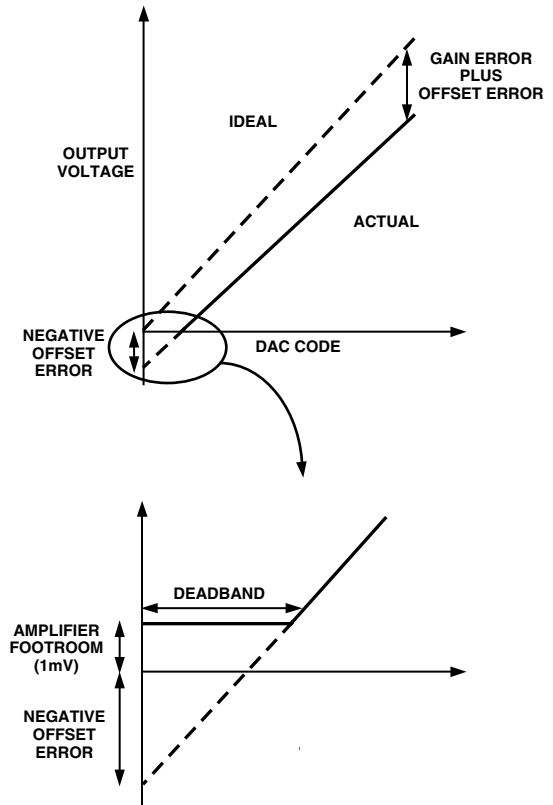


Figure 3. Transfer Function with Negative Offset

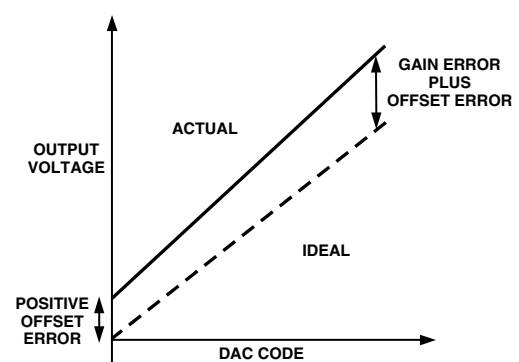


Figure 4. Transfer Function with Positive Offset

# AD5303/AD5313/AD5323—Typical Performance Characteristics

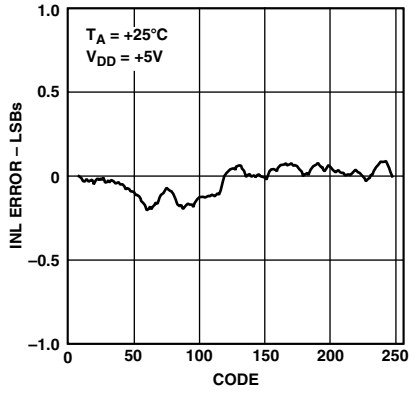


Figure 5. AD5303 Typical INL Plot

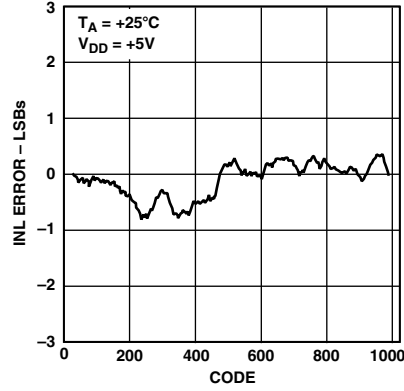


Figure 6. AD5313 Typical INL Plot

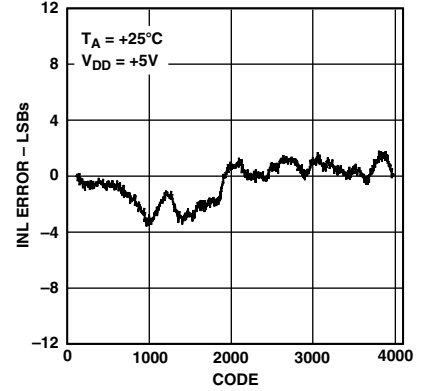


Figure 7. AD5323 Typical INL Plot

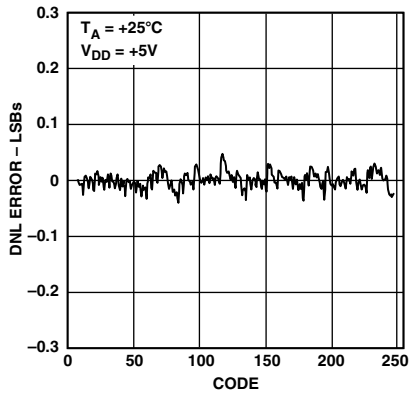


Figure 8. AD5303 Typical DNL Plot

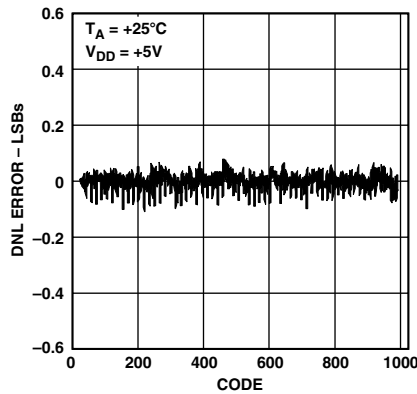


Figure 9. AD5313 Typical DNL Plot

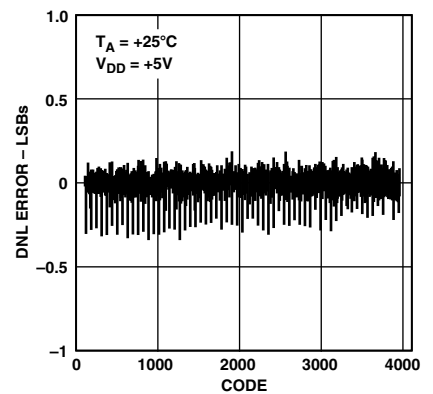


Figure 10. AD5323 Typical DNL Plot

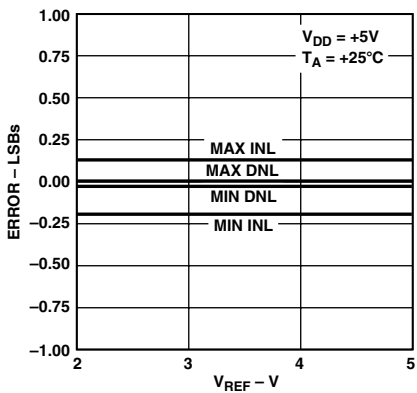


Figure 11. AD5303 INL and DNL Error vs.  $V_{REF}$

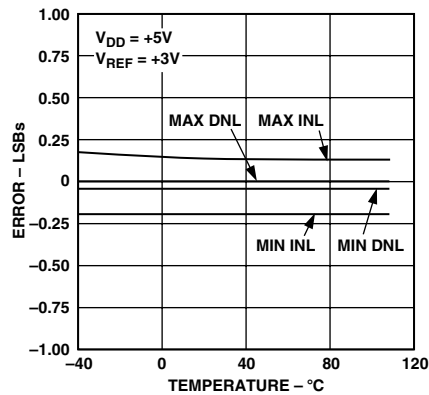


Figure 12. AD5303 INL Error and DNL Error vs. Temperature

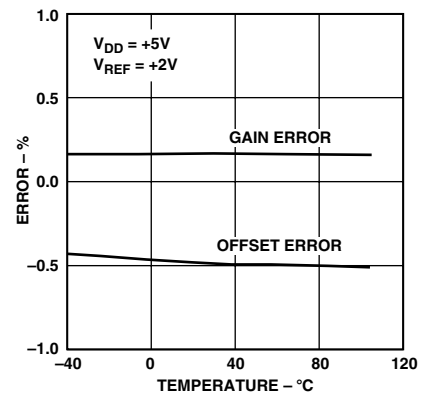


Figure 13. Offset Error and Gain Error vs. Temperature

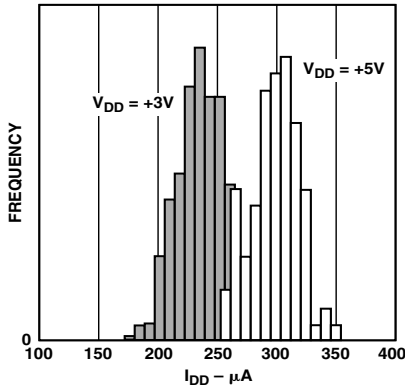


Figure 14.  $I_{DD}$  Histogram with  $V_{DD} = +3V$  and  $V_{DD} = +5V$

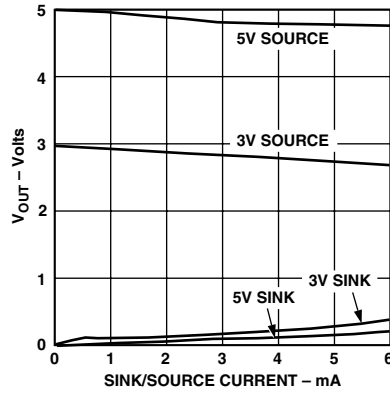


Figure 15. Source and Sink Current Capability

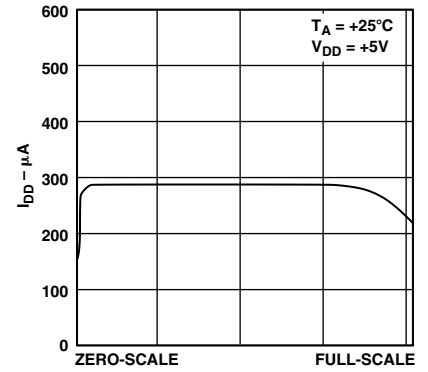


Figure 16. Supply Current vs. Code Capability

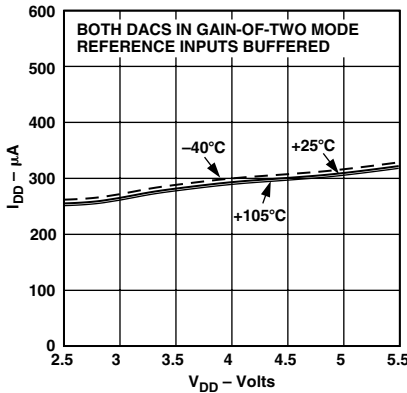


Figure 17. Supply Current vs. Supply Voltage

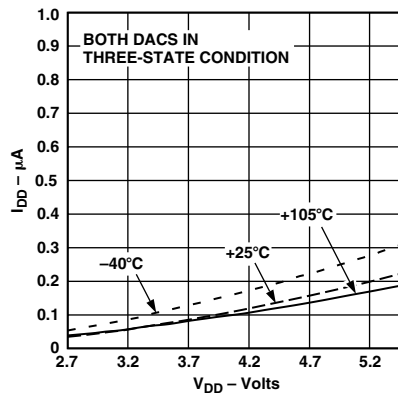


Figure 18. Power-Down Current vs. Supply Voltage

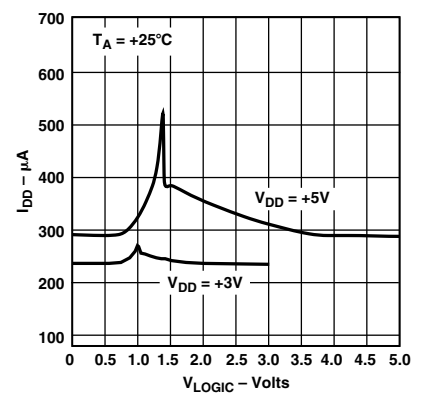


Figure 19. Supply Current vs. Logic Input Voltage

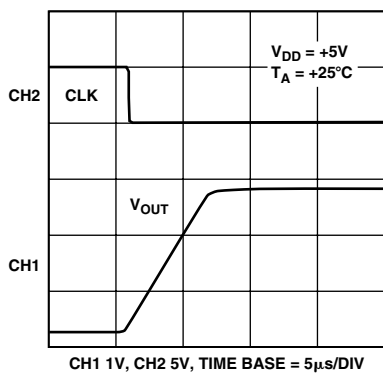


Figure 20. Half-Scale Settling (1/4 to 3/4 Scale Code Change)

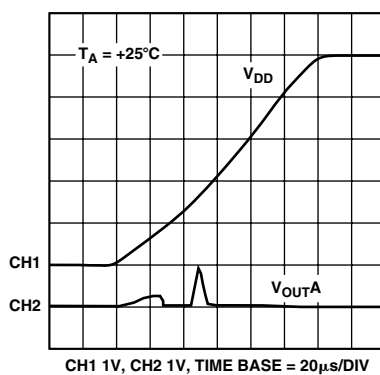


Figure 21. Power-On Reset to 0 V

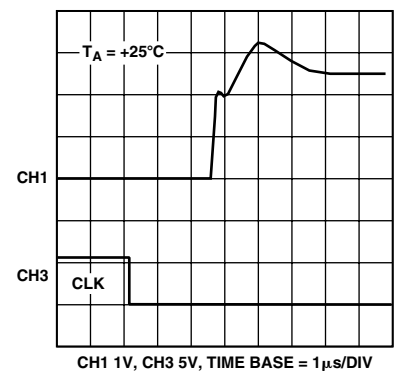


Figure 22. Exiting Power-Down to Midscale

# AD5303/AD5313/AD5323

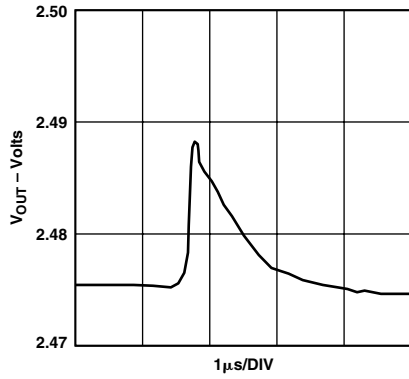


Figure 23. AD5323 Major-Code Transition

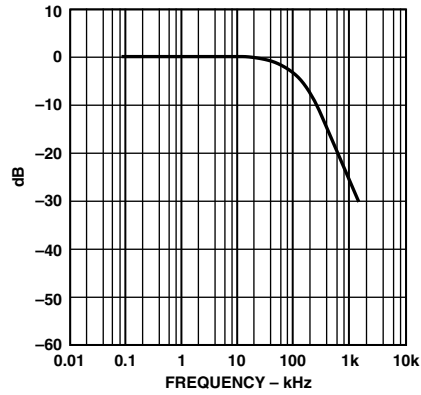


Figure 24. Multiplying Bandwidth (Small-Signal Frequency Response)

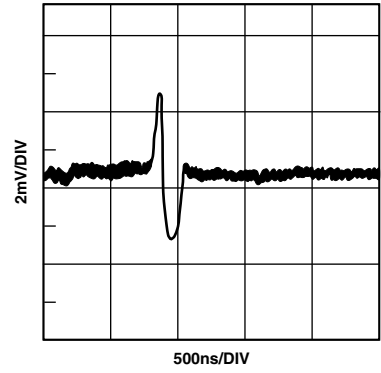


Figure 25. DAC-DAC Crosstalk

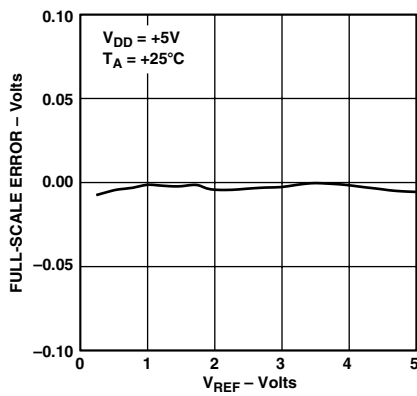


Figure 26. Full-Scale Error vs.  $V_{REF}$  (Buffered)

## FUNCTIONAL DESCRIPTION

The AD5303/AD5313/AD5323 are dual resistor-string DACs fabricated on a CMOS process with resolutions of 8, 10 and 12 bits respectively. They contain reference buffers, output buffer amplifiers and are written to via a 3-wire serial interface. They operate from single supplies of +2.5 V to +5.5 V and the output buffer amplifiers provide rail-to-rail output swing with a slew rate of 0.7 V/ $\mu$ s. Each DAC is provided with a separate reference input, which may be buffered to draw virtually no current from the reference source, or unbuffered to give a reference input range from GND to  $V_{DD}$ . The devices have three programmable power-down modes, in which one or both DACs may be turned off completely with a high-impedance output, or the output may be pulled low by an on-chip resistor.

### Digital-to-Analog Section

The architecture of one DAC channel consists of a reference buffer and a resistor-string DAC followed by an output buffer amplifier. The voltage at the  $V_{REF}$  pin provides the reference voltage for the DAC. Figure 27 shows a block diagram of the DAC architecture. Since the input coding to the DAC is straight binary, the ideal output voltage is given by:

$$V_{OUT} = \frac{V_{REF} \times D}{2^N}$$

where

$D$  = decimal equivalent of the binary code, which is loaded to the DAC register;

- 0–255 for AD5303 (8 Bits)
- 0–1023 for AD5313 (10 Bits)
- 0–4095 for AD5323 (12 Bits)

$N$  = DAC resolution

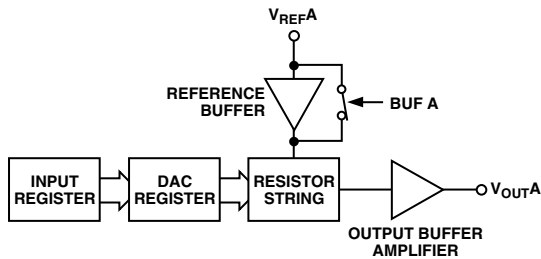


Figure 27. Single DAC Channel Architecture

### Resistor String

The resistor string section is shown in Figure 28. It is simply a string of resistors, each of value  $R$ . The digital code loaded to the DAC register determines at what node on the string the voltage is tapped off to be fed into the output amplifier. The voltage is tapped off by closing one of the switches connecting the string to the amplifier. Because it is a string of resistors, it is guaranteed monotonic.

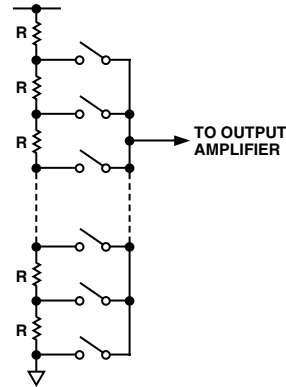


Figure 28. Resistor String

### DAC Reference Inputs

There is a reference input pin for each of the two DACs. The reference inputs are buffered but can also be configured as unbuffered. The advantage with the buffered input is the high impedance it presents to the voltage source driving it. However, if the unbuffered mode is used, the user can have a reference voltage as low as GND and as high as  $V_{DD}$  since there is no restriction due to headroom and footroom of the reference amplifier.

If there is a buffered reference in the circuit (e.g., REF192), there is no need to use the on-chip buffers of the AD5303/AD5313/AD5323. In unbuffered mode the input impedance is still large at typically 180 k $\Omega$  per reference input for 0– $V_{REF}$  mode and 90 k $\Omega$  for 0–2  $V_{REF}$  mode.

The buffered/unbuffered option is controlled by the BUF A and BUF B pins. If the BUF pin is tied high, the reference input is buffered, if tied low, it is unbuffered.

### Output Amplifier

The output buffer amplifier is capable of generating output voltages to within 1 mV of either rail which gives an output range of 0.001 V to  $V_{DD} - 0.001$  V when the reference is  $V_{DD}$ . It is capable of driving a load of 2 k $\Omega$  in parallel with 500 pF to GND and  $V_{DD}$ . The source and sink capabilities of the output amplifier can be seen in Figure 15.

The slew rate is 0.7 V/ $\mu$ s with a half-scale settling time to  $\pm 0.5$  LSB (at 8 bits) of 6  $\mu$ s.

### POWER-ON RESET

The AD5303/AD5313/AD5323 are provided with a power-on reset function, so that they power up in a defined state. The power-on state is:

- Normal operation.
- 0– $V_{REF}$  output range.
- Output voltage set to 0 V.

Both input and DAC registers are filled with zeros and remain so until a valid write sequence is made to the device. This is particularly useful in applications where it is important to know the state of the DAC outputs while the device is powering up.

### Clear Function ( $\overline{CLR}$ )

The  $\overline{CLR}$  pin is an active low input which, when pulled low, loads all zeros to both input registers and both DAC registers. This enables both analog outputs to be cleared to 0 V.

# AD5303/AD5313/AD5323

## SERIAL INTERFACE

The AD5303/AD5313/AD5323 are controlled over a versatile, 3-wire serial interface, which operates at clock rates up to 30 MHz and is compatible with SPI, QSPI, MICROWIRE and DSP interface standards.

### Input Shift Register

The input shift register is 16 bits wide. Data is loaded into the device as a 16-bit word under the control of a serial clock input, SCLK. The timing diagram for this operation is shown in Figure 2. The 16-bit word consists of four control bits followed by 8, 10 or 12 bits of DAC data, depending on the device type. The first bit loaded is the MSB (Bit 15), which determines whether the data is for DAC A or DAC B. Bit 14 determines the output range (0- $V_{REF}$  or 0-2  $V_{REF}$ ). Bits 13 and 12 control the operating mode of the DAC.

Table I. Control Bits

Bit	Name	Function	Power-On Default
15	$\bar{A}/B$	0: Data Written to DAC A 1: Data Written to DAC B	N/A
14	GAIN	0: Output Range of 0- $V_{REF}$ 1: Output Range of 0-2 $V_{REF}$	0
13	PD1	Mode Bit	0
12	PD0	Mode Bit	0

The remaining bits are DAC data bits, starting with the MSB and ending with the LSB. The AD5323 uses all 12 bits of DAC data, the AD5313 uses 10 bits and ignores the two LSBs. The AD5303 uses eight bits and ignores the last four bits. The data format is straight binary, with all zeroes corresponding to 0 V output, and all ones corresponding to full-scale output ( $V_{REF} - 1$  LSB).

The  $\overline{SYNC}$  input is a level-triggered input that acts as a frame synchronization signal and chip enable. Data can only be transferred into the device while  $\overline{SYNC}$  is low. To start the serial data transfer,  $\overline{SYNC}$  should be taken low observing the minimum  $\overline{SYNC}$  to SCLK active edge setup time,  $t_4$ . After  $\overline{SYNC}$  goes low, serial data will be shifted into the device's input shift register on the falling edges of SCLK for 16 clock pulses. Any data and clock pulses after the 16th will be ignored, and no further serial data transfer will occur until  $\overline{SYNC}$  is taken high and low again.

$\overline{SYNC}$  may be taken high after the falling edge of the 16th SCLK pulse, observing the minimum SCLK falling edge to  $\overline{SYNC}$  rising edge time,  $t_7$ .

After the end of serial data transfer, data will automatically be transferred from the input shift register to the input register of the selected DAC. If  $\overline{SYNC}$  is taken high before the 16th falling edge of SCLK, the data transfer will be aborted and the input registers will not be updated.

When data has been transferred into both input registers, the DAC registers of both DACs may be simultaneously updated, by taking  $\overline{LDAC}$  low.  $\overline{CLR}$  is an active-low, asynchronous clear that clears the input and DAC registers of both DACs to all zeroes.

### Low Power Serial Interface

To reduce the power consumption of the device even further, the interface only powers up fully when the device is being written to. As soon as the 16-bit control word has been written to the part, the SCLK and DIN input buffers are powered-down. They only power-up again following a falling edge of  $\overline{SYNC}$ .

### Double-Buffered Interface

The AD5303/AD5313/AD5323 DACs all have double-buffered interfaces consisting of two banks of registers—input registers and DAC registers. The input register is connected directly to the input shift register and the digital code is transferred to the relevant input register on completion of a valid write sequence. The DAC register contains the digital code used by the resistor string.

Access to the DAC register is controlled by the  $\overline{LDAC}$  function. When  $\overline{LDAC}$  is high, the DAC register is latched and the input register may change state without affecting the contents of the DAC register. However, when  $\overline{LDAC}$  is brought low, the DAC register becomes transparent and the contents of the input register are transferred to it.

This is useful if the user requires simultaneous updating of both DAC outputs. The user may write to both input registers individually and then, by pulsing the  $\overline{LDAC}$  input low, both outputs will update simultaneously.

These parts contain an extra feature whereby the DAC register is not updated unless its input register has been updated since the last time that  $\overline{LDAC}$  was brought low. Normally, when  $\overline{LDAC}$  is brought low, the DAC registers are filled with the

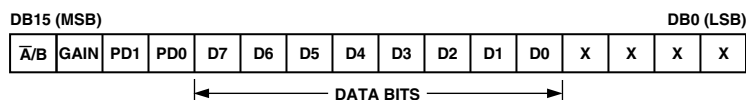


Figure 29. AD5303 Input Shift Register Contents

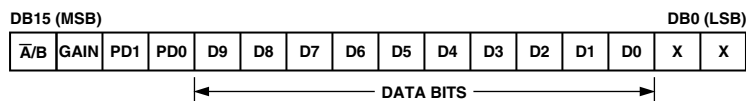


Figure 30. AD5313 Input Shift Register Contents

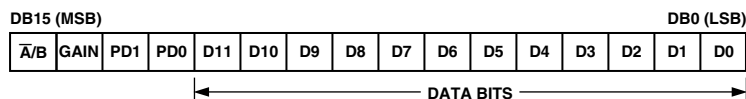


Figure 31. AD5323 Input Shift Register Contents



contents of the input registers. In the case of the AD5303/AD5313/AD5323, the part will only update the DAC register if the input register has been changed since the last time the DAC register was updated thereby removing unnecessary digital crosstalk.

### POWER-DOWN MODES

The AD5303/AD5313/AD5323 have very low power consumption, dissipating only 0.7 mW with a 3 V supply and 1.5 mW with a 5 V supply. Power consumption can be further reduced when the DACs are not in use by putting them into one of three power-down modes, which are selected by Bits 13 and 12 (PD1 and PD0) of the control word. Table II shows how the state of the bits corresponds to the mode of operation of that particular DAC.

**Table II. PD1/PD0 Operating Modes**

PD1	PD0	Operating Mode
0	0	Normal Operation
0	1	Power-Down (1 kΩ Load to GND)
1	0	Power-Down (100 kΩ Load to GND)
1	1	Power-Down (High Impedance Output)

When both bits are set to 0, the DACs work normally with their normal power consumption of 300 μA at 5 V. However, for the three power-down modes, the supply current falls to 200 nA at 5 V (50 nA at 3 V) when both DACs are powered down. Not only does the supply current drop but the output stage is also internally switched from the output of the amplifier to a resistor network of known values. This has the advantage that the output impedance of the part is known while the part is in power-down mode and provides a defined input condition for whatever is connected to the output of the DAC amplifier. There are three different options. The output is connected internally to GND through a 1 kΩ resistor, a 100 kΩ resistor or it is left in a high impedance state (Three-State). The output stage is illustrated in Figure 32.

The bias generator, the output amplifier, the resistor string and all other associated linear circuitry are all shut down when the power-down mode is activated. However, the contents of the registers are unaffected when in power-down. The time to exit power-down is typically 2.5 μs for  $V_{DD} = 5\text{ V}$  and 5 μs when  $V_{DD} = 3\text{ V}$ . See Figure 22 for a plot.

The software power-down modes programmed by PD0 and PD1 are overridden by the  $\overline{\text{PD}}$  pin. Taking this pin low puts both DACs into power-down mode simultaneously and both outputs are put into a high impedance state. If  $\overline{\text{PD}}$  is not used it should be tied high.

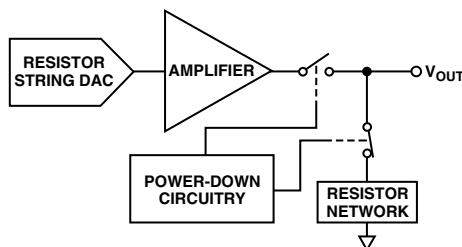
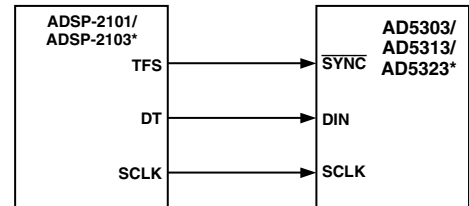


Figure 32. Output Stage During Power-Down

### MICROPROCESSOR INTERFACING

#### AD5303/AD5313/AD5323 to ADSP-2101/ADSP-2103 Interface

Figure 33 shows a serial interface between the AD5303/AD5313/AD5323 and the ADSP-2101/ADSP-2103. The ADSP-2101/ADSP-2103 should be set up to operate in the SPORT Transmit Alternate Framing Mode. The ADSP-2101/ADSP-2103 SPORT is programmed through the SPORT control register and should be configured as follows: Internal Clock Operation, Active-Low Framing, 16-Bit Word Length. Transmission is initiated by writing a word to the Tx register after the SPORT has been enabled.

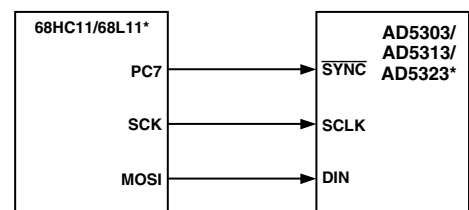


\*ADDITIONAL PINS OMITTED FOR CLARITY.

Figure 33. AD5303/AD5313/AD5323 to ADSP-2101/ADSP-2103 Interface

#### AD5303/AD5313/AD5323 to 68HC11/68L11 Interface

Figure 34 shows a serial interface between the AD5303/AD5313/AD5323 and the 68HC11/68L11 microcontroller. SCK of the 68HC11/68L11 drives the SCLK of the AD5303/AD5313/AD5323, while the MOSI output drives the serial data line (DIN) of the DAC. The  $\overline{\text{SYNC}}$  signal is derived from a port line (PC7). The setup conditions for correct operation of this interface are as follows: the 68HC11/68L11 should be configured so that its CPOL bit is a 0 and its CPHA bit is a 1. When data is being transmitted to the DAC, the  $\overline{\text{SYNC}}$  line is taken low (PC7). When the 68HC11/68L11 is configured as above, data appearing on the MOSI output is valid on the falling edge of SCK. Serial data from the 68HC11/68L11 is transmitted in 8-bit bytes with only eight falling clock edges occurring in the transmit cycle. Data is transmitted MSB first. In order to load data to the AD5303/AD5313/AD5323, PC7 is left low after the first eight bits are transferred, a second serial write operation is performed to the DAC and PC7 is taken high at the end of this procedure.



\*ADDITIONAL PINS OMITTED FOR CLARITY.

Figure 34. AD5303/AD5313/AD5323 to 68HC11/68L11 Interface

# AD5303/AD5313/AD5323

## AD5303/AD5313/AD5323 to 80C51/80L51 Interface

Figure 35 shows a serial interface between the AD5303/AD5313/AD5323 and the 80C51/80L51 microcontroller. The setup for the interface is as follows: TXD of the 80C51/80L51 drives SCLK of the AD5303/AD5313/AD5323, while RXD drives the serial data line of the part. The SYNC signal is again derived from a bit programmable pin on the port. In this case port line P3.3 is used. When data is to be transmitted to the AD5303/AD5313/AD5323, P3.3 is taken low. The 80C51/80L51 transmits data only in 8-bit bytes; thus only eight falling clock edges occur in the transmit cycle. To load data to the DAC, P3.3 is left low after the first eight bits are transmitted, and a second write cycle is initiated to transmit the second byte of data. P3.3 is taken high following the completion of this cycle. The 80C51/80L51 outputs the serial data in a format that has the LSB first. The AD5303/AD5313/AD5323 requires its data with the MSB as the first bit received. The 80C51/80L51 transmit routine should take this into account.

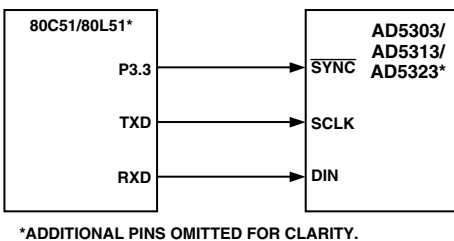


Figure 35. AD5303/AD5313/AD5323 to 80C51/80L51 Interface

## AD5303/AD5313/AD5323 to MICROWIRE Interface

Figure 36 shows an interface between the AD5303/AD5313/AD5323 and any MICROWIRE compatible device. Serial data is shifted out on the falling edge of the serial clock and is clocked into the AD5303/AD5313/AD5323 on the rising edge of the SK.

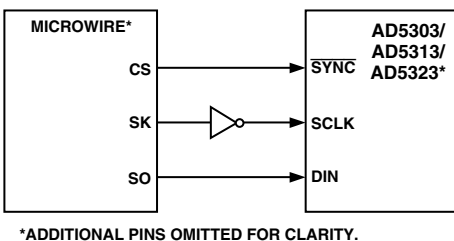


Figure 36. AD5303/AD5313/AD5323 to MICROWIRE Interface

## APPLICATIONS INFORMATION

### Typical Application Circuit

The AD5303/AD5313/AD5323 can be used with a wide range of reference voltages, especially if the reference inputs are configured to be unbuffered, in which case the devices offer full, one-quadrant multiplying capability over a reference range of 0 V to  $V_{DD}$ .

More typically, the AD5303/AD5313/AD5323 may be used with a fixed, precision reference voltage. Figure 37 shows a typical setup for the AD5303/AD5313/AD5323 when using an external reference. If the reference inputs are unbuffered, the reference input range is from 0 V to  $V_{DD}$ , but if the on-chip

reference buffers are used, the reference range is reduced. Suitable references for 5 V operation are the AD780 and REF192 (2.5 V references). For 2.5 V operation, a suitable external reference would be the REF191, a 2.048 V reference.

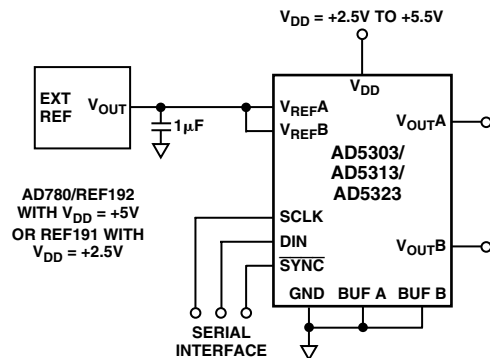


Figure 37. AD5303/AD5313/AD5323 Using External Reference

If an output range of 0 V to  $V_{DD}$  is required when the reference inputs are configured as unbuffered (for example 0 V to +5 V) then the simplest solution is to connect the reference inputs to  $V_{DD}$ . As this supply may not be very accurate and may be noisy, then the AD5303/AD5313/AD5323 may be powered from the reference voltage, for example using a 5 V reference such as the REF195, as shown in Figure 38. The REF195 will output a steady supply voltage for the AD5303/AD5313/AD5323. The current required from the REF195 is 300  $\mu$ A supply current and approximately 30  $\mu$ A or 60  $\mu$ A into each of the reference inputs (if unbuffered). This is with no load on the DAC outputs. When the DAC outputs are loaded, the REF195 also needs to supply the current to the loads. The total current required (with a 10 k $\Omega$  load on each output) is:

$$360 \mu A + 2 (5 V / 10 k\Omega) = 1.36 mA$$

The load regulation of the REF195 is typically 2 ppm/mA, which results in an error of 2.7 ppm (13.5  $\mu$ V) for the 1.36 mA current drawn from it. This corresponds to a 0.0007 LSB error at 8 bits and 0.011 LSB error at 12 bits.

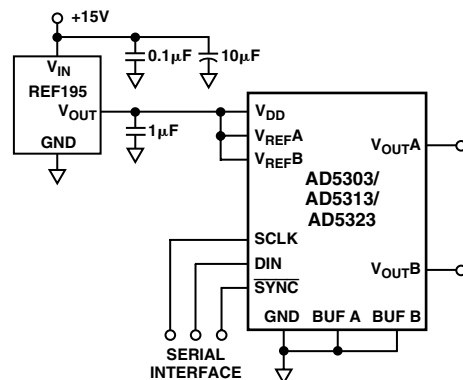


Figure 38. Using an REF195 as Power and Reference to the AD5303/AD5313/AD5323

## Bipolar Operation Using the AD5303/AD5313/AD5323

The AD5303/AD5313/AD5323 has been designed for single supply operation, but bipolar operation is also achievable using the circuit shown in Figure 39. The circuit shown has been configured to achieve an output voltage range of  $-5\text{ V} < V_{OUT} < +5\text{ V}$ . Rail-to-rail operation at the amplifier output is achievable using an AD820 or OP295 as the output amplifier.

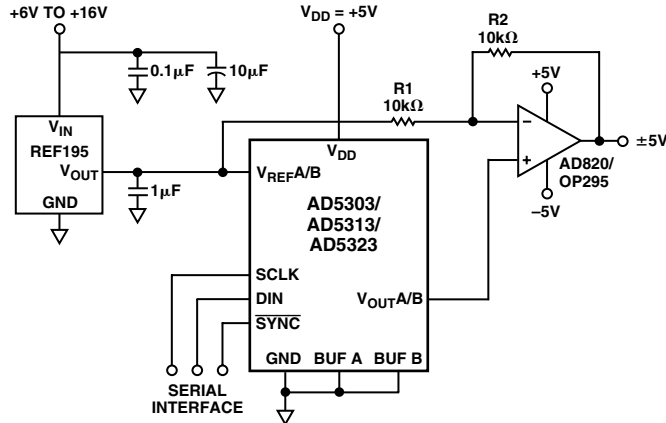


Figure 39. Bipolar Operation Using the AD5303/AD5313/AD5323

The output voltage for any input code can be calculated as follows:

$$V_{OUT} = [(V_{REF} \times D/2^N) \times (R1+R2)/R1 - V_{REF} \times (R2/R1)]$$

where:

$D$  is the decimal equivalent of the code loaded to the DAC and  $N$  is the DAC resolution.

$V_{REF}$  is the reference voltage input, and gain bit = 0.

with:

$$V_{REF} = 5\text{ V}$$

$$R1 = R2 = 10\text{ k}\Omega \text{ and } V_{DD} = 5\text{ V}$$

$$V_{OUT} = (10 \times D/2^N) - 5\text{ V}$$

## Opto-Isolated Interface for Process Control Applications

The AD5303/AD5313/AD5323 has a versatile 3-wire serial interface making it ideal for generating accurate voltages in process control and industrial applications. Due to noise, safety requirements or distance, it may be necessary to isolate the AD5303/AD5313/AD5323 from the controller. This can easily be achieved by using opto-isolators, which will provide isolation in excess of 3 kV. The serial loading structure of the AD5303/AD5313/AD5323 makes it ideally suited for use in opto-isolated applications. Figure 40 shows an opto-isolated interface to the AD5303/AD5313/AD5323 where DIN, SCLK and SYNC are driven from opto-couplers. The power supply to the part also needs to be isolated. This is done by using a transformer. On the DAC side of the transformer, a +5 V regulator provides the +5 V supply required for the AD5303/AD5313/AD5323.

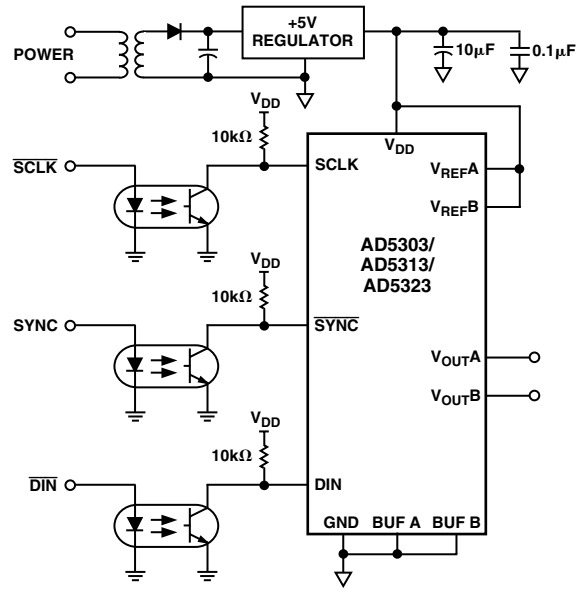


Figure 40. AD5303/AD5313/AD5323 in an Opto-Isolated Interface

## Decoding Multiple AD5303/AD5313/AD5323s

The SYNC pin on the AD5303/AD5313/AD5323 can be used in applications to decode a number of DACs. In this application, all the DACs in the system receive the same serial clock and serial data, but only the SYNC to one of the devices will be active at any one time, allowing access to two channels in this 8-channel system. The 74HC139 is used as a 2-to-4 line decoder to address any of the DACs in the system. To prevent timing errors from occurring, the enable input should be brought to its inactive state while the coded address inputs are changing state. Figure 41 shows a diagram of a typical setup for decoding multiple AD5303/AD5313/AD5323 devices in a system.

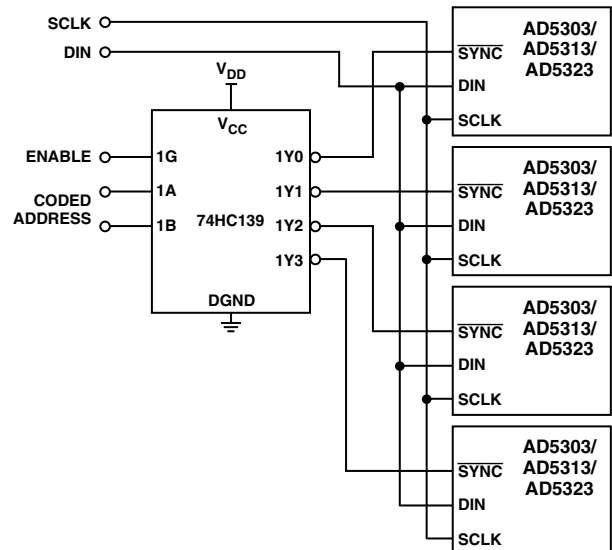


Figure 41. Decoding Multiple AD5303/AD5313/AD5323 Devices in a System

# AD5303/AD5313/AD5323

## AD5303/AD5313/AD5323 as a Digitally Programmable Window Detector

A digitally programmable upper/lower limit detector using the two DACs in the AD5303/AD5313/AD5323 is shown in Figure 42. The upper and lower limits for the test are loaded to DACs A and B which, in turn, set the limits on the CMP04. If the signal at the  $V_{IN}$  input is not within the programmed window, a LED will indicate the fail condition.

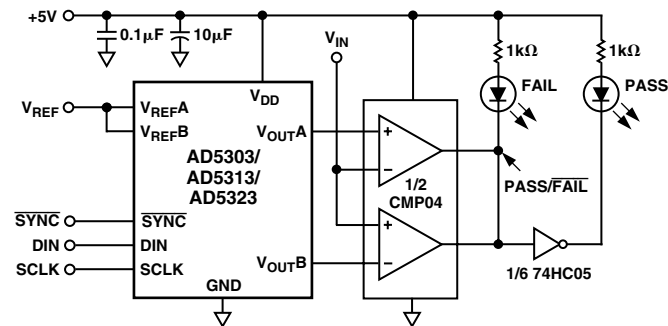


Figure 42. Window Detector Using AD5303/AD5313/AD5323

## Coarse and Fine Adjustment Using the AD5303/AD5313/AD5323

The DACs in the AD5303/AD5313/AD5323 can be paired together to form a coarse and fine adjustment function, as shown in Figure 43. DAC A is used to provide the coarse adjustment while DAC B provides the fine adjustment. Varying the ratio of R1 and R2 will change the relative effect of the coarse and fine adjustments. With the resistor values and external reference shown, the output amplifier has unity gain for the DAC A output, so the output range is 0 V to 2.5 V – 1 LSB. For DAC B the amplifier has a gain of  $7.6 \times 10^{-3}$ , giving DAC B a range equal to 19 mV.

The circuit is shown with a 2.5 V reference, but reference voltages up to  $V_{DD}$  may be used. The op amps indicated will allow a rail-to-rail output swing.

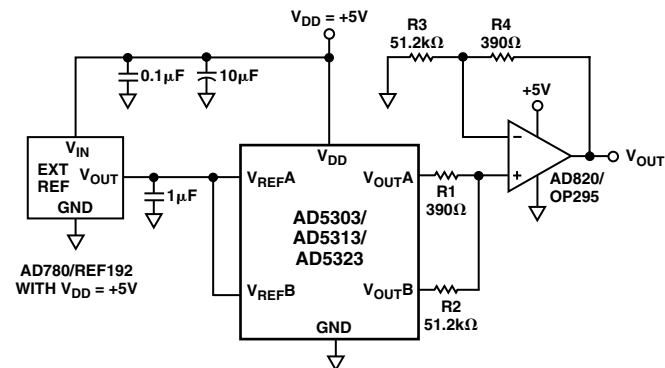


Figure 43. Coarse/Fine Adjustment

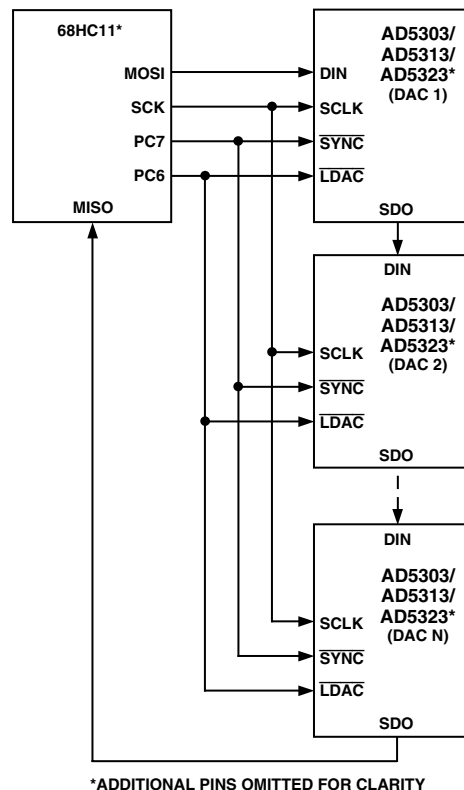
## Daisy-Chain Mode

This mode is used for updating serially-connected or stand-alone devices on the rising edge of  $\overline{\text{SYNC}}$ . For systems that contain several DACs, or where the user wishes to read back the DAC contents for diagnostic purposes, the SDO pin may be used to daisy-chain several devices together and provide serial readback.

By connecting DCEN (Daisy-Chain Enable) pin high, the Daisy-Chain Mode is enabled. It is tied low in the case of Stand-Alone Mode. In Daisy-Chain Mode the internal gating on SCLK is disabled. The SCLK is continuously applied to the input shift register when  $\overline{\text{SYNC}}$  is low. If more than 16 clock pulses are applied, the data ripples out of the shift register and appears on the SDO line. This data is clocked out after the falling edge of SCLK and is valid on the subsequent rising and falling edges. By connecting this line to the DIN input on the next DAC in the chain, a multiDAC interface is constructed. Sixteen clock pulses are required for each DAC in the system. Therefore, the total number of clock cycles must equal  $16N$  where  $N$  is the total number of devices in the chain. When the serial transfer to all devices is complete,  $\overline{\text{SYNC}}$  should be taken high. This prevents any further data being clocked into the input shift register.

A continuous SCLK source may be used if it can be arranged that  $\overline{\text{SYNC}}$  is held low for the correct number of clock cycles. Alternatively, a burst clock containing the exact number of clock cycles may be used and  $\overline{\text{SYNC}}$  taken high some time later.

When the transfer to all input registers is complete, a common  $\overline{\text{LDAC}}$  signal updates all DAC registers and all analog outputs are updated simultaneously.



\*ADDITIONAL PINS OMITTED FOR CLARITY

Figure 44. Daisy-Chain Mode

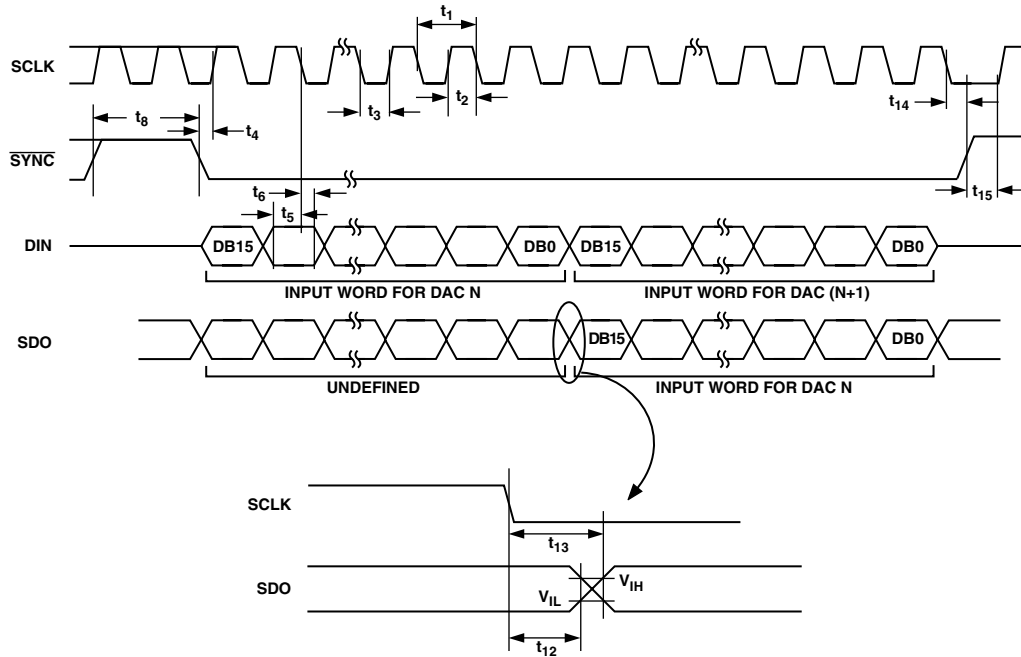


Figure 45. Daisy-Chaining Timing Diagram

**Power Supply Bypassing and Grounding**

In any circuit where accuracy is important, careful consideration of the power supply and ground return layout helps to ensure the rated performance. The printed circuit board on which the AD5303/AD5313/AD5323 is mounted should be designed so that the analog and digital sections are separated, and confined to certain areas of the board. If the AD5303/AD5313/AD5323 is in a system where multiple devices require an AGND to DGND connection, the connection should be made at one point only. The star ground point should be established as close as possible to the AD5303/AD5313/AD5323. The AD5303/AD5313/AD5323 should have ample supply bypassing of 10  $\mu$ F in parallel with 0.1  $\mu$ F on the supply located as close to the package as possible, ideally right up against the device. The 10  $\mu$ F capacitors are the tantalum bead type. The 0.1  $\mu$ F capacitor should have low Effective Series Resistance (ESR) and Effective Series Inductance (ESI), like the common ceramic types that provide a low impedance path to ground at high frequencies to handle transient currents due to internal logic switching.

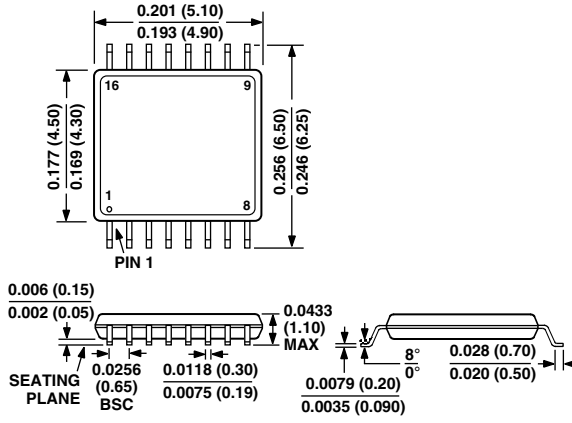
The power supply lines of the AD5303/AD5313/AD5323 should use as large a trace as possible to provide low impedance paths and reduce the effects of glitches on the power supply line. Fast switching signals such as clocks should be shielded with digital ground to avoid radiating noise to other parts of the board, and should never be run near the reference inputs. Avoid crossover of digital and analog signals. Traces on opposite sides of the board should run at right angles to each other. This reduces the effects of feedthrough through the board. A microstrip technique is by far the best, but not always possible with a double-sided board. In this technique, the component side of the board is dedicated to ground plane while signal traces are placed on the solder side.

# AD5303/AD5313/AD5323

## OUTLINE DIMENSIONS

Dimensions shown in inches and (mm).

### 16-Lead Thin Shrink Small Outline Package (TSSOP) (RU-16)



C3448-8-4/99

PRINTED IN U.S.A.

This datasheet has been download from:

[www.datasheetcatalog.com](http://www.datasheetcatalog.com)

Datasheets for electronics components.


# Dual and Quad Micropower Rail-to-Rail Input and Output Op Amps

## FEATURES

- Rail-to-Rail Input and Output
- Single Supply Input Range:  $-0.4V$  to  $44V$
- Micropower:  $50\mu A$ /Amplifier Max
- MSOP Package
- Specified on 3V, 5V and  $\pm 15V$  Supplies
- High Output Current: 20mA
- Output Drives 10,000pF with Output Compensation
- Reverse Battery Protection to 18V
- No Supply Sequencing Problems
- High Voltage Gain: 1500V/mV
- High CMRR: 98dB
- No Phase Reversal
- Gain Bandwidth Product: 200kHz

## APPLICATIONS

- Battery- or Solar-Powered Systems
  - Portable Instrumentation
  - Sensor Conditioning
- Supply Current Sensing
- Battery Monitoring
- Micropower Active Filters
- 4mA to 20mA Transmitters

 LTC and LT are registered trademarks of Linear Technology Corporation.

## DESCRIPTION

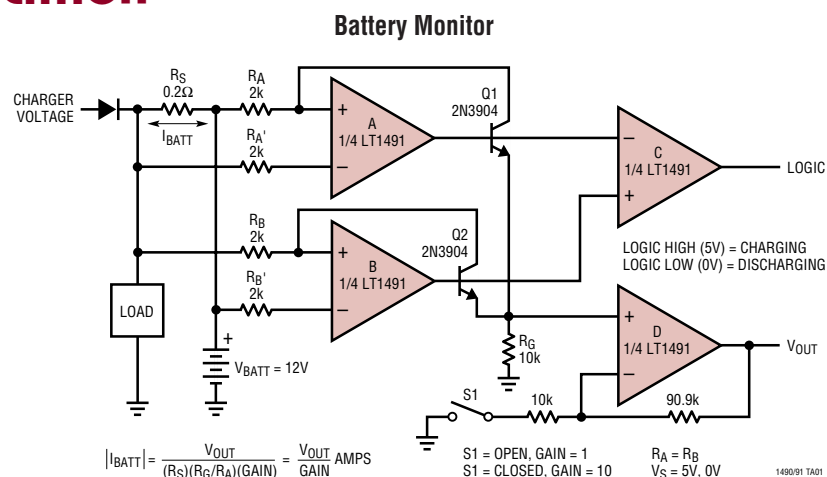
The dual LT<sup>®</sup>1490 and quad LT1491 op amps operate on all single and split supplies with a total voltage of 2V to 44V drawing only  $40\mu A$  of quiescent current per amplifier. These amplifiers are reverse supply protected; they draw no current for reverse supply up to 18V. The input range of the LT1490/LT1491 includes both supplies and the output swings to both supplies. Unlike most micropower op amps, the LT1490/LT1491 can drive heavy loads; their rail-to-rail outputs drive 20mA. The LT1490/LT1491 are unity-gain stable and drive all capacitive loads up to 10,000pF when optional  $0.22\mu F$  and  $150\Omega$  compensation is used.

The LT1490/LT1491 have a unique input stage that operates and remains high impedance when above the positive supply. The inputs take 44V both differential and common mode even when operating on a 3V supply. Built-in resistors protect the inputs for faults below the negative supply up to 22V. There is no phase reversal of the output for inputs 22V below  $V^-$  or 44V above  $V^-$ , independent of  $V^+$ .

The LT1490 dual op amp is available in the 8-pin MSOP, SO and PDIP packages. The quad LT1491 is available in the 14-pin SO and PDIP packages.

For new designs it is recommended that the LT1490A/LT1491A be used instead of the LT1490/LT1491. See the LT1490A/LT1491A data sheet for details.

## TYPICAL APPLICATION





# LT1490/LT1491

## ABSOLUTE MAXIMUM RATINGS (Note 1)

Total Supply Voltage ( $V^+$ to $V^-$ ) .....	44V	Junction Temperature .....	150°C
Input Differential Voltage .....	44V	Specified Temperature Range (Note 3) ..	-40°C to 85°C
Input Current .....	$\pm 25$ mA	Storage Temperature Range .....	-65°C to 150°C
Output Short-Circuit Duration (Note 2) .....	Continuous	Lead Temperature (Soldering, 10 sec) .....	300°C
Operating Temperature Range .....	-40°C to 85°C		

## PACKAGE/ORDER INFORMATION (For new designs, use the LT1490A or LT1491A)

<p>MS8 PACKAGE 8-LEAD MSOP</p> <p>N8 PACKAGE 8-LEAD PDIP</p> <p>S8 PACKAGE 8-LEAD PLASTIC SO</p> <p><math>T_{JMAX} = 150^\circ\text{C}</math>, <math>\theta_{JA} = 250^\circ\text{C/W}</math> (MS8)  <math>T_{JMAX} = 150^\circ\text{C}</math>, <math>\theta_{JA} = 130^\circ\text{C/W}</math> (N8)  <math>T_{JMAX} = 150^\circ\text{C}</math>, <math>\theta_{JA} = 190^\circ\text{C/W}</math> (S8)</p>	ORDER PART NUMBER	<p>N PACKAGE 14-LEAD PDIP</p> <p>S PACKAGE 14-LEAD PLASTIC SO</p> <p><math>T_{JMAX} = 150^\circ\text{C}</math>, <math>\theta_{JA} = 110^\circ\text{C/W}</math> (N)  <math>T_{JMAX} = 150^\circ\text{C}</math>, <math>\theta_{JA} = 150^\circ\text{C/W}</math> (S)</p>	ORDER PART NUMBER
	LT1490CMS8 LT1490CN8 LT1490CS8 LT1490IN8 LT1490IS8		LT1491CN LT1491CS LT1491IN LT1491IS
	MS8 PART MARKING		
	LTBB		
	S8 PART MARKING		
1490 1490I			

Consult factory for Military grade parts.

## ELECTRICAL CHARACTERISTICS

The ● denotes specifications which apply over the full operating temperature range, otherwise specifications are at  $T_A = 25^\circ\text{C}$ .  $V_S = 3\text{V}$ ,  $0\text{V}$ ;  $V_S = 5\text{V}$ ,  $0\text{V}$ ;  $V_{CM} = V_{OUT} = \text{half supply}$ , unless otherwise noted. (Note 3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{OS}$	Input Offset Voltage	LT1490 N Package $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	220	800	$\mu\text{V}$
			●		1000	$\mu\text{V}$
			●		1100	$\mu\text{V}$
		LT1490 S Package $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	220	950	$\mu\text{V}$
		●		1200	$\mu\text{V}$	
		●		1300	$\mu\text{V}$	
$V_{OS\ TC}$	Input Offset Voltage Drift	LT1491 N Package $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	300	1100	$\mu\text{V}$
			●		1350	$\mu\text{V}$
			●		1450	$\mu\text{V}$
		LT1490CMS8 Package, LT1491 S Package $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	350	1450	$\mu\text{V}$
		●		1650	$\mu\text{V}$	
		●		1750	$\mu\text{V}$	
$I_{OS}$	Input Offset Current	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ (Note 7) $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$ (Note 7)	●	2	4	$\mu\text{V}/^\circ\text{C}$
			●	2	4	$\mu\text{V}/^\circ\text{C}$
$I_{OS}$	Input Offset Current	$V_{CM} = 44\text{V}$ (Note 4)	●	0.2	0.8	nA
			●		0.8	$\mu\text{A}$
$I_B$	Input Bias Current	$V_{CM} = 44\text{V}$ (Note 4)	●	4	8	nA
			●	4	10	$\mu\text{A}$
		$V_S = 0\text{V}$	●	0.1		nA
	Input Noise Voltage	0.1Hz to 10Hz		1		$\mu\text{V}_{P-P}$

**ELECTRICAL CHARACTERISTICS** The ● denotes specifications which apply over the full operating temperature range, otherwise specifications are at  $T_A = 25^\circ\text{C}$ .  $V_S = 3\text{V}, 0\text{V}$ ;  $V_S = 5\text{V}, 0\text{V}$ ;  $V_{\text{CM}} = V_{\text{OUT}} = \text{half supply}$ , unless otherwise noted. (Note 3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$e_n$	Input Noise Voltage Density	$f = 1\text{kHz}$		50		$\text{nV}/\sqrt{\text{Hz}}$	
$i_n$	Input Noise Current Density	$f = 1\text{kHz}$		0.03		$\text{pA}/\sqrt{\text{Hz}}$	
$R_{\text{IN}}$	Input Resistance	Differential Common Mode, $V_{\text{CM}} = 0\text{V to } 44\text{V}$	6 4	17 11		$\text{M}\Omega$ $\text{M}\Omega$	
$C_{\text{IN}}$	Input Capacitance			4.6		$\text{pF}$	
	Input Voltage Range	●	0		44	$\text{V}$	
CMRR	Common Mode Rejection Ratio (Note 4)	$V_{\text{CM}} = 0\text{V to } V_{\text{CC}} - 1\text{V}$	●	84	98	$\text{dB}$	
		$V_{\text{CM}} = 0\text{V to } 44\text{V}$	●	80	98	$\text{dB}$	
$A_{\text{VOL}}$	Large-Signal Voltage Gain	$V_S = 3\text{V}, V_O = 500\text{mV to } 2.5\text{V}, R_L = 10\text{k}$ $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	200	1500	$\text{V}/\text{mV}$	
			●	133		$\text{V}/\text{mV}$	
		$V_S = 5\text{V}, V_O = 500\text{mV to } 4.5\text{V}, R_L = 10\text{k}$ $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	400	1500	$\text{V}/\text{mV}$	
			●	250		$\text{V}/\text{mV}$	
$V_{\text{OL}}$	Output Voltage Swing Low	$V_S = 3\text{V}, \text{No Load}$ $V_S = 3\text{V}, I_{\text{SINK}} = 5\text{mA}$	●		22	50	$\text{mV}$
			●		250	450	$\text{mV}$
		$V_S = 5\text{V}, \text{No Load}$ $V_S = 5\text{V}, I_{\text{SINK}} = 5\text{mA}$ $V_S = 5\text{V}, I_{\text{SINK}} = 10\text{mA}$	●		22	50	$\text{mV}$
			●		250	500	$\text{mV}$
$V_{\text{OH}}$	Output Voltage Swing High	$V_S = 3\text{V}, \text{No Load}$ $V_S = 3\text{V}, I_{\text{SOURCE}} = 5\text{mA}$	●	2.95	2.978	$\text{V}$	
			●	2.55	2.6	$\text{V}$	
		$V_S = 5\text{V}, \text{No Load}$ $V_S = 5\text{V}, I_{\text{SOURCE}} = 10\text{mA}$	●	4.95	4.978	$\text{V}$	
			●	4.30	4.6	$\text{V}$	
$I_{\text{SC}}$	Short-Circuit Current (Note 2)	$V_S = 3\text{V}, \text{Short to GND}$ $V_S = 3\text{V}, \text{Short to } V_{\text{CC}}$		10	15	$\text{mA}$	
				10	30	$\text{mA}$	
		$V_S = 5\text{V}, \text{Short to GND}$ $V_S = 5\text{V}, \text{Short to } V_{\text{CC}}$		15	25	$\text{mA}$	
				15	30	$\text{mA}$	
PSRR	Power Supply Rejection Ratio	$V_S = 2.5\text{V to } 12.5\text{V}, V_{\text{CM}} = V_O = 1\text{V}$	●	84	98	$\text{dB}$	
	Minimum Operating Supply Voltage		●	2	2.5	$\text{V}$	
	Reverse Supply Voltage	$I_S = -100\mu\text{A per Amplifier}$	●	18	27	$\text{V}$	
$I_S$	Supply Current per Amplifier (Note 5)		●	40	50 55	$\mu\text{A}$ $\mu\text{A}$	
GBW	Gain Bandwidth Product (Note 4)	$f = 1\text{kHz}$ $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	110	180	$\text{kHz}$	
			●	100		$\text{kHz}$	
			●	90		$\text{kHz}$	
SR	Slew Rate (Note 6)	$A_V = -1, R_L = \infty$ $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	0.035	0.06	$\text{V}/\mu\text{s}$	
			●	0.031		$\text{V}/\mu\text{s}$	
			●	0.030		$\text{V}/\mu\text{s}$	

## ELECTRICAL CHARACTERISTICS

The ● denotes specifications which apply over the full operating temperature range, otherwise specifications are at  $T_A = 25^\circ\text{C}$ .  $V_S = \pm 15\text{V}$ ,  $V_{CM} = 0\text{V}$ ,  $V_{OUT} = 0\text{V}$ , unless otherwise noted. (Note 3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{OS}$	Input Offset Voltage	LT1490 N, S Package $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	250	1200	$\mu\text{V}$
			●		1400	$\mu\text{V}$
			●		1500	$\mu\text{V}$
		LT1491 N Package $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	350	1250	$\mu\text{V}$
			●		1500	$\mu\text{V}$
			●		1600	$\mu\text{V}$
		LT1490CMS8 Package, LT1491 S Package $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	400	1600	$\mu\text{V}$
			●		1850	$\mu\text{V}$
			●		1950	$\mu\text{V}$
$V_{OS\ TC}$	Input Offset Voltage Drift	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ (Note 7)	●	3	6	$\mu\text{V}/^\circ\text{C}$
		$-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$ (Note 7)	●	3	6	$\mu\text{V}/^\circ\text{C}$
$I_{OS}$	Input Offset Current		●	0.2	0.8	nA
$I_B$	Input Bias Current		●	4	8	nA
	Input Noise Voltage	0.1Hz to 10Hz		1		$\mu\text{V}_{P-P}$
$e_n$	Input Noise Voltage Density	$f = 1\text{kHz}$		50		$\text{nV}/\sqrt{\text{Hz}}$
$i_n$	Input Noise Current Density	$f = 1\text{kHz}$		0.03		$\text{pA}/\sqrt{\text{Hz}}$
$R_{IN}$	Input Resistance	Differential		6	17	$\text{M}\Omega$
		Common Mode, $V_{CM} = -15\text{V}$ to $14\text{V}$			15000	$\text{M}\Omega$
$C_{IN}$	Input Capacitance			4.6		pF
	Input Voltage Range		●	-15	29	V
CMRR	Common Mode Rejection Ratio	$V_{CM} = -15\text{V}$ to $29\text{V}$	●	80	98	dB
$A_{VOL}$	Large-Signal Voltage Gain	$V_O = \pm 14\text{V}$ , $R_L = 10\text{k}$	●	100	250	V/mV
		$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$	●	75		V/mV
		$-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	50		V/mV
$V_O$	Output Voltage Swing	No Load	●	$\pm 14.9$	$\pm 14.978$	V
		$I_{OUT} = \pm 5\text{mA}$	●	$\pm 14.5$	$\pm 14.750$	V
		$I_{OUT} = \pm 10\text{mA}$	●	$\pm 14.5$	$\pm 14.670$	V
$I_{SC}$	Short-Circuit Current (Note 2)	Short to GND	●	$\pm 20$	$\pm 25$	mA
		$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$	●	$\pm 15$		mA
		$-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	$\pm 10$		mA
PSRR	Power Supply Rejection Ratio	$V_S = \pm 1.25\text{V}$ to $\pm 22\text{V}$	●	88	98	dB
$I_S$	Supply Current per Amplifier		●	50	70	$\mu\text{A}$
					85	$\mu\text{A}$
GBW	Gain Bandwidth Product	$f = 1\text{kHz}$	●	125	200	kHz
		$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$	●	110		kHz
		$-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	100		kHz
SR	Slew Rate	$A_V = -1$ , $R_L = \infty$ , $V_O = \pm 10\text{V}$ , Measure at $V_O = \pm 5\text{V}$	●	0.0375	0.07	$\text{V}/\mu\text{s}$
		$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$	●	0.0330		$\text{V}/\mu\text{s}$
		$-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	●	0.0300		$\text{V}/\mu\text{s}$

**Note 1:** Absolute Maximum Ratings are those values beyond which the life of the device may be impaired.

**Note 2:** A heat sink may be required to keep the junction temperature below absolute maximum. This depends on the power supply voltage and how many amplifiers are shorted.

**Note 3:** The LT1490C/LT1491C are guaranteed to meet specified performance from  $0^\circ\text{C}$  to  $70^\circ\text{C}$ . The LT1490C/LT1491C are designed, characterized and expected to meet specified performance from  $-40^\circ\text{C}$  to  $85^\circ\text{C}$  but are not tested or QA sampled at these temperatures.

The LT1490I/LT1491I are guaranteed to meet specified performance from  $-40^\circ\text{C}$  to  $85^\circ\text{C}$ .

**Note 4:**  $V_S = 5\text{V}$  limits are guaranteed by correlation to  $V_S = 3\text{V}$  and  $V_S = \pm 15\text{V}$  tests.

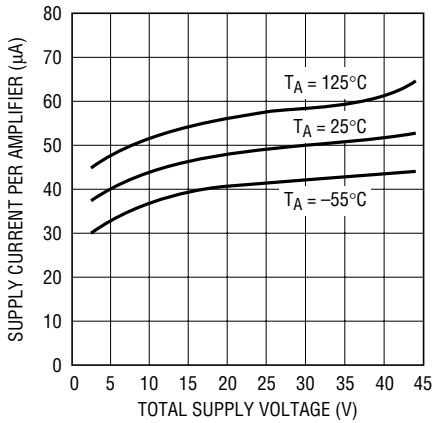
**Note 5:**  $V_S = 3\text{V}$  limits are guaranteed by correlation to  $V_S = 5\text{V}$  and  $V_S = \pm 15\text{V}$  tests.

**Note 6:** Guaranteed by correlation to slew rate at  $V_S = \pm 15\text{V}$  and GBW at  $V_S = 3\text{V}$  and  $V_S = \pm 15\text{V}$  tests.

**Note 7:** This parameter is not 100% tested.

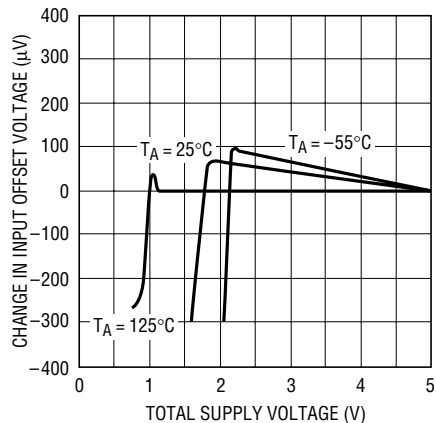
# TYPICAL PERFORMANCE CHARACTERISTICS

**Supply Current vs Supply Voltage**



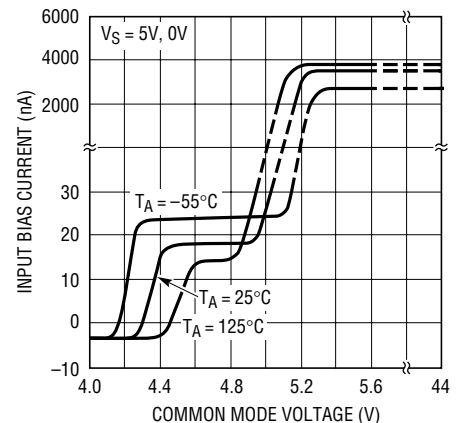
1490/91 G01

**Minimum Supply Voltage**



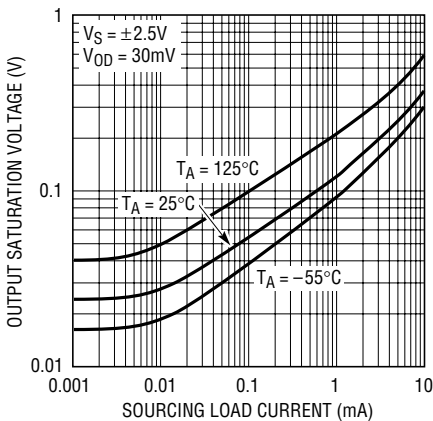
1490/91 G02

**Input Bias Current vs Common Mode Voltage**



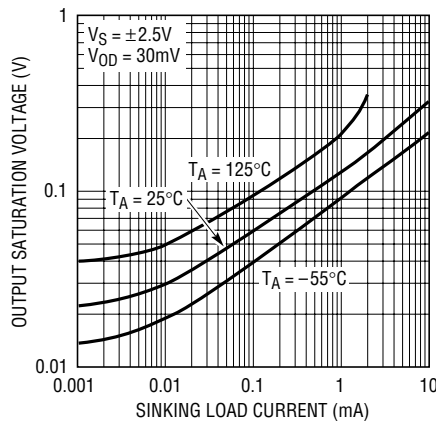
1490/91 G03

**Output Saturation Voltage vs Load Current (Output High)**



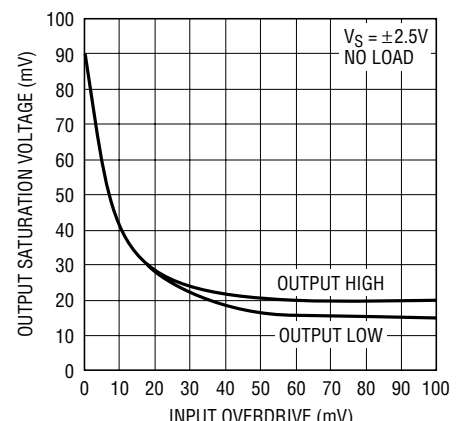
1490/90 G04

**Output Saturation Voltage vs Load Current (Output Low)**



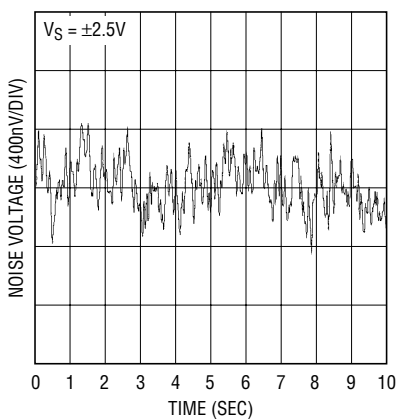
1490/90 G05

**Output Saturation Voltage vs Input Overdrive**



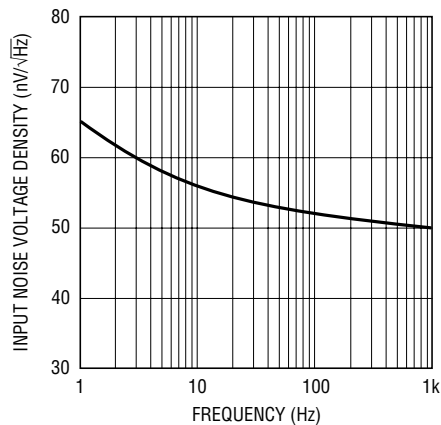
1490/91 G06

**0.1Hz to 10Hz Noise Voltage**



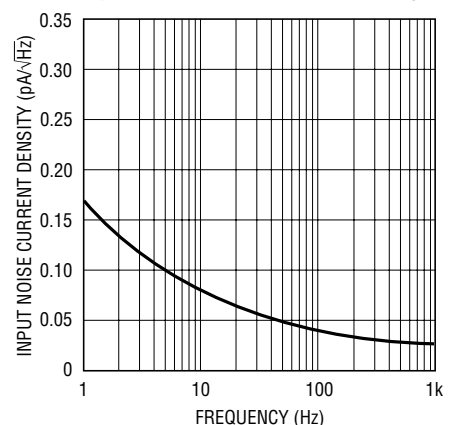
1490 G07

**Noise Voltage Density vs Frequency**



1490/91 G08

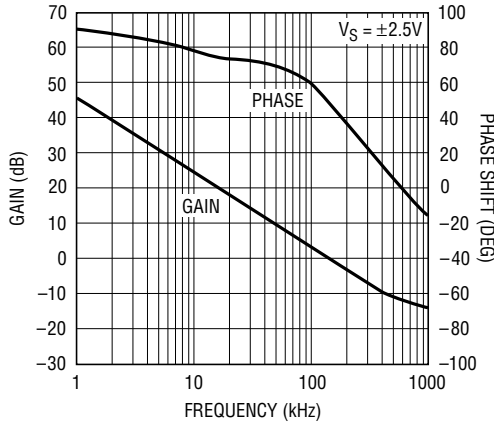
**Input Noise Current vs Frequency**



1490/91 G09

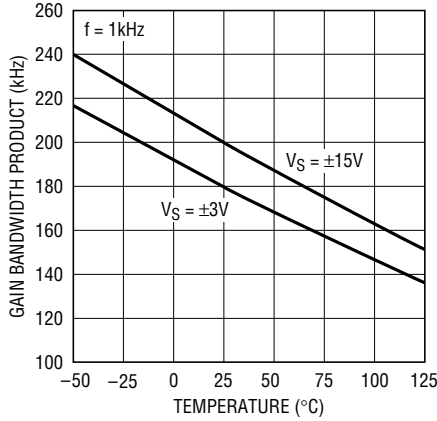
# TYPICAL PERFORMANCE CHARACTERISTICS

**Gain and Phase Shift vs Frequency**



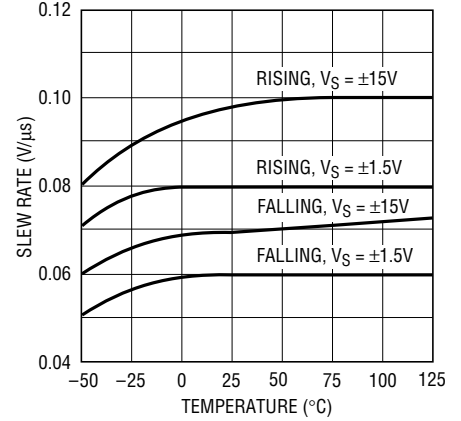
1490/91 G10

**Gain Bandwidth Product vs Temperature**



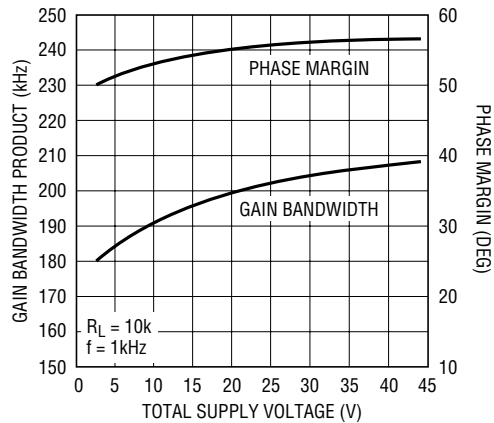
1490/91 G11

**Slew Rate vs Temperature**



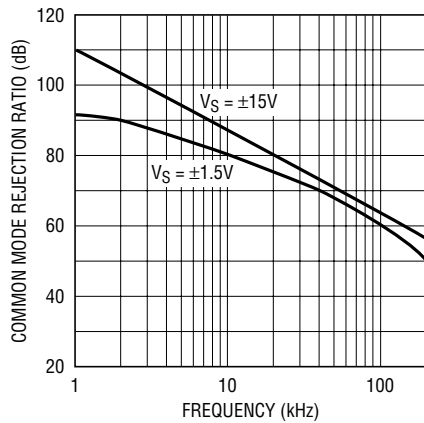
1490/91 G12

**Gain Bandwidth Product and Phase Margin vs Supply Voltage**



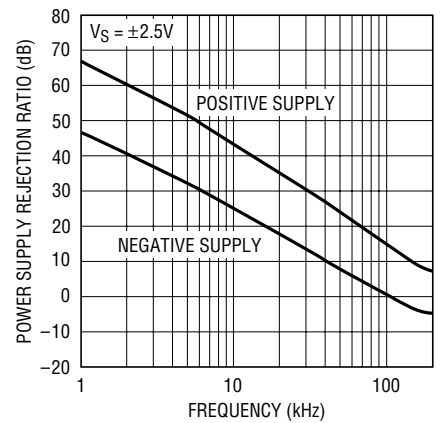
1490/91 G13

**CMRR vs Frequency**



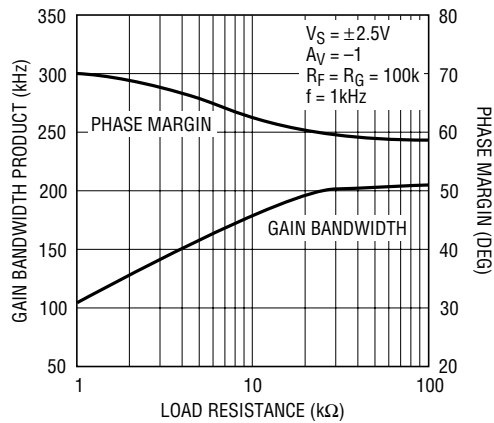
1490 G14

**PSRR vs Frequency**



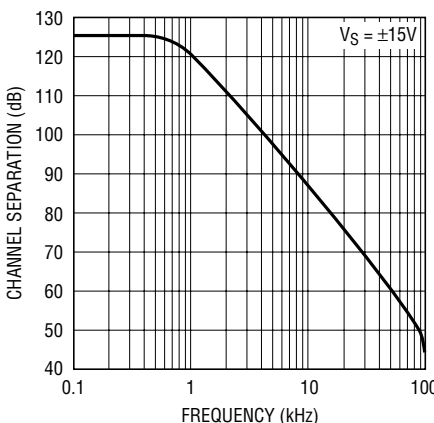
1490/91 G15

**Gain Bandwidth Product and Phase Margin vs Load Resistance**



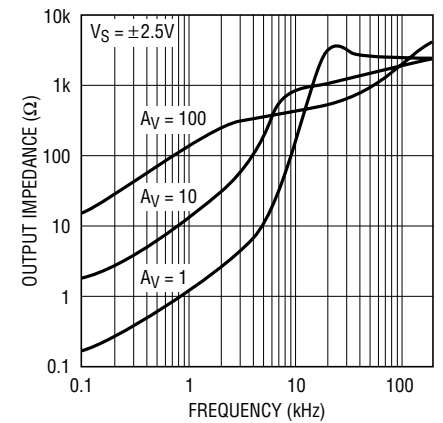
1490/91 G16

**Channel Separation vs Frequency**



1490/91 G17

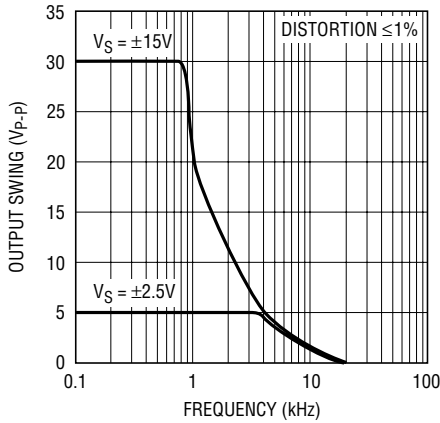
**Output Impedance vs Frequency**



1490/91 G18

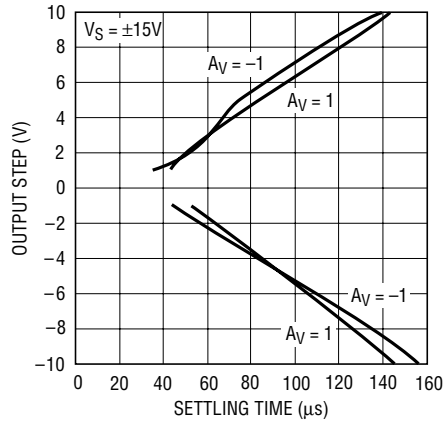
# TYPICAL PERFORMANCE CHARACTERISTICS

**Undistorted Output Swing vs Frequency**



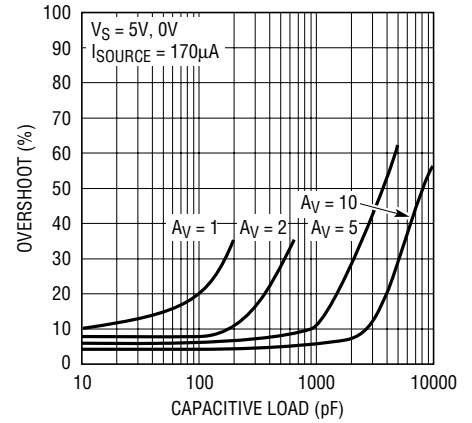
1490/91 G19

**Settling Time to 0.1% vs Output Step**



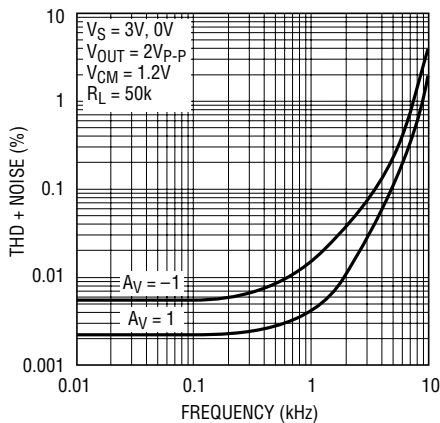
1490/91 F20

**Capacitive Load Handling, Overshoot vs Capacitive Load**



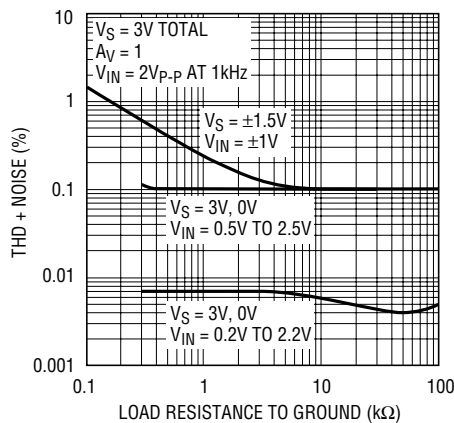
1490/91 G21

**Total Harmonic Distortion + Noise vs Frequency**



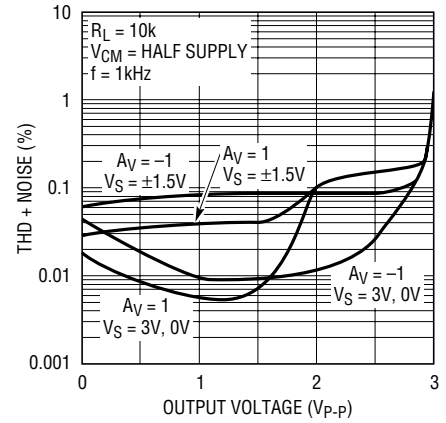
1490/91 G22

**Total Harmonic Distortion + Noise vs Load Resistance**



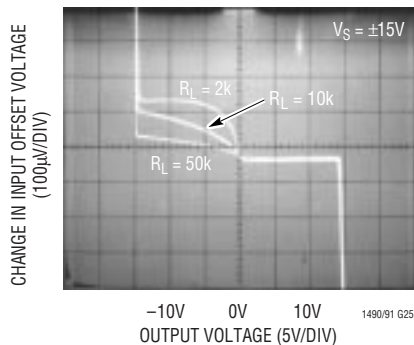
1490/91 G23

**Total Harmonic Distortion + Noise vs Output Voltage**



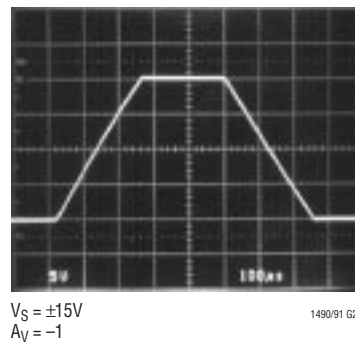
1490/91 G24

**Open-Loop Gain**



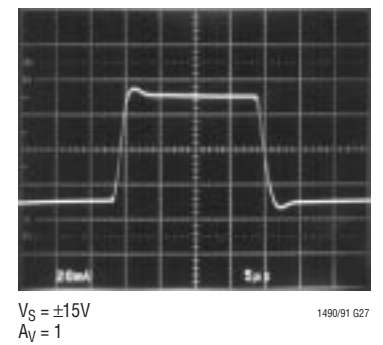
1490/91 G25

**Large-Signal Response**



1490/91 G26

**Small-Signal Response**



1490/91 G27

## APPLICATIONS INFORMATION

### Supply Voltage

The positive supply pin of the LT1490/LT1491 should be bypassed with a small capacitor (about 0.01 $\mu$ F) within an inch of the pin. When driving heavy loads an additional 4.7 $\mu$ F electrolytic capacitor should be used. When using split supplies, the same is true for the negative supply pin.

The LT1490/LT1491 are protected against reverse battery voltages up to 18V. In the event a reverse battery condition occurs, the supply current is less than 1nA.

The LT1490/LT1491 can be shut down by removing  $V^+$ . In this condition the input bias current is less than 0.1nA, even if the inputs are 44V above the negative supply.

When operating the LT1490/LT1491 on total supplies of 30V or more, the supply must not be brought up faster than 1 $\mu$ s. This is especially true if low ESR bypass capacitors are used. A series RLC circuit is formed from the supply lead inductance and the bypass capacitor. 5 $\Omega$  of resistance in the supply or the bypass capacitor will dampen the tuned circuit enough to limit the rise time.

### Inputs

The LT1490/LT1491 have two input stages, NPN and PNP (see the Simplified Schematic), resulting in three distinct operating regions as shown in the Input Bias Current vs Common Mode typical performance curve.

For input voltages about 0.8V or more below  $V^+$ , the PNP input stage is active and the input bias current is typically -4nA. When the input voltage is about 0.5V or less from  $V^+$ , the NPN input stage is operating and the input bias current is typically 18nA. Increases in temperature will cause the voltage at which operation switches from the PNP stage to the NPN stage to move towards  $V^+$ . The input offset voltage of the NPN stage is untrimmed and is typically 600 $\mu$ V.

A Schottky diode in the collector of each NPN transistor of the NPN input stage allows the LT1490/LT1491 to operate with either or both of its inputs above  $V^+$ . At about 0.3V above  $V^+$  the NPN input transistor is fully saturated and the input bias current is typically 4 $\mu$ A at room temperature. The input offset voltage is typically 700 $\mu$ V when operating above  $V^+$ . The LT1490/LT1491 will operate with its inputs 44V above  $V^-$  regardless of  $V^+$ .

The inputs are protected against excursions as much as 22V below  $V^-$  by an internal 1k resistor in series with each input and a diode from the input to the negative supply. There is no output phase reversal for inputs up to 22V below  $V^-$ . There are no clamping diodes between the inputs and the maximum differential input voltage is 44V.

### Output

The output voltage swing of the LT1490/LT1491 is affected by input overdrive as shown in the typical performance curves. When monitoring voltages within 100mV of either rail, gain should be taken to keep the output from clipping.

The output of the LT1490/LT1491 can be pulled up to 18V beyond  $V^+$  with less than 1nA of leakage current, provided that  $V^+$  is less than 0.5V.

The normally reverse-biased substrate diode from the output to  $V^-$  will cause unlimited currents to flow when the output is forced below  $V^-$ . If the current is transient and limited to 100mA, no damage will occur.

The LT1490/LT1491 is internally compensated to drive at least 200pF of capacitance under any output loading conditions. A 0.22 $\mu$ F capacitor in series with a 150 $\Omega$  resistor between the output and ground will compensate these amplifiers for larger capacitive loads, up to 10,000pF, at all output currents.

### Distortion

There are two main contributors of distortion in op amps: output crossover distortion as the output transitions from sourcing to sinking current and distortion caused by nonlinear common mode rejection. Of course, if the op amp is operating inverting there is no common mode induced distortion. When the LT1490 switches between input stages there is significant nonlinearity in the CMRR. Lower load resistance increases the output crossover distortion, but has no effect on the input stage transition distortion. For lowest distortion the LT1490/LT1491 should be operated single supply, with the output always sourcing current and with the input voltage swing between ground and ( $V^+ - 0.8V$ ). See the Typical Performance Characteristics curves.



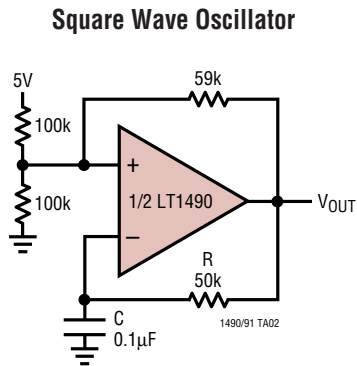
## APPLICATIONS INFORMATION

### Gain

The open-loop gain is almost independent of load when the output is sourcing current. This optimizes perfor-

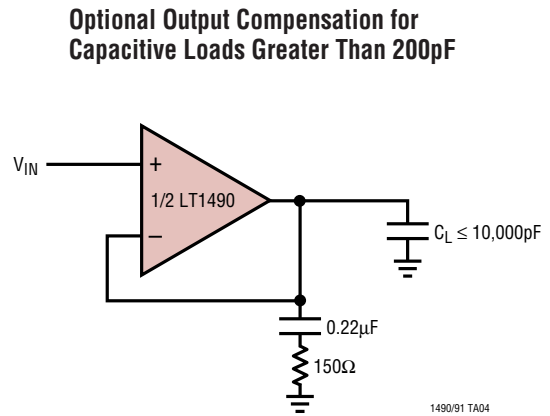
mance in single supply applications where the load is returned to ground. The typical performance photo of Open-Loop Gain for various loads shows the details.

## TYPICAL APPLICATIONS

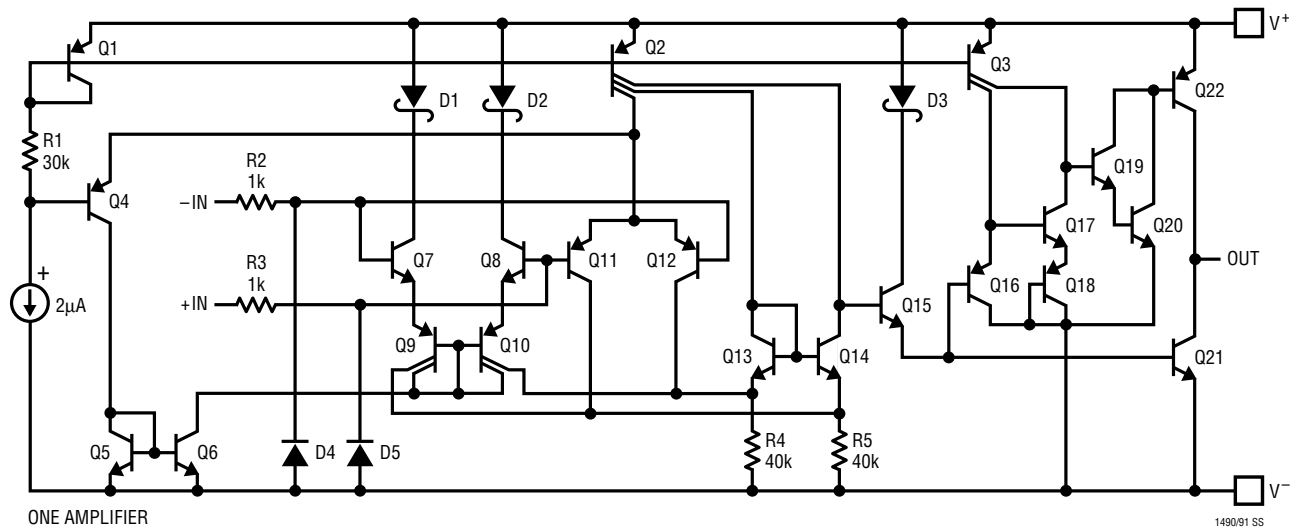


$$f = \frac{1}{2RC}$$

$V_{OUT} = 5V_{P-P}$  WITH 5V SUPPLY  
 $I_S = 200\mu A$   
 AT  $V_S = 5V$ ,  $R = 50k$ ,  $C = 1nF$   
 OUTPUT IS 5kHz SLEW LIMITED TRIANGLE WAVE



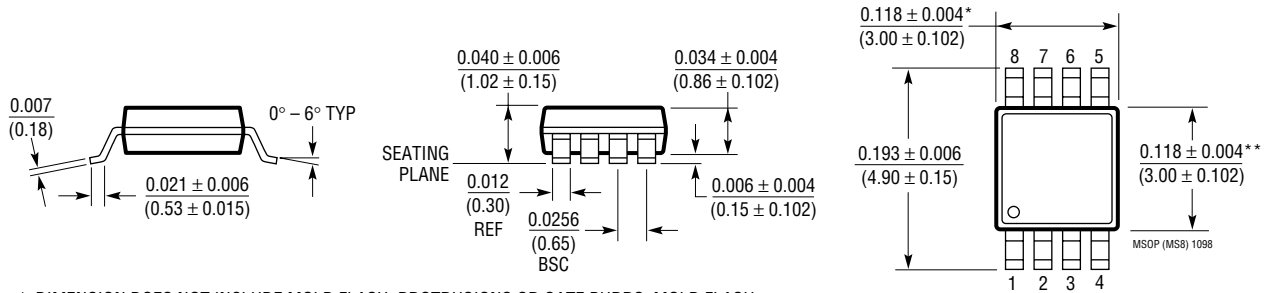
## SIMPLIFIED SCHEMATIC





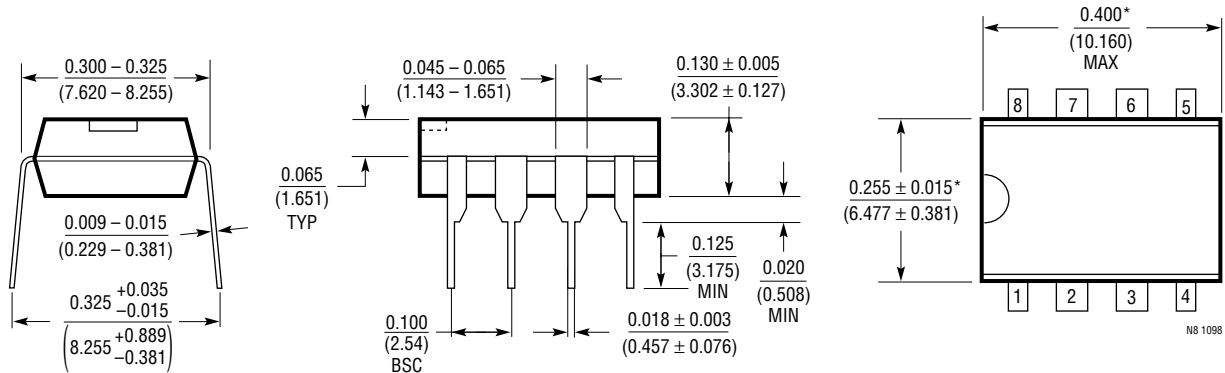
**PACKAGE DESCRIPTION** Dimensions in inches (millimeters) unless otherwise noted.

**MS Package**  
**8-Lead Plastic MSOP**  
 (LTC DWG # 05-08-1660)



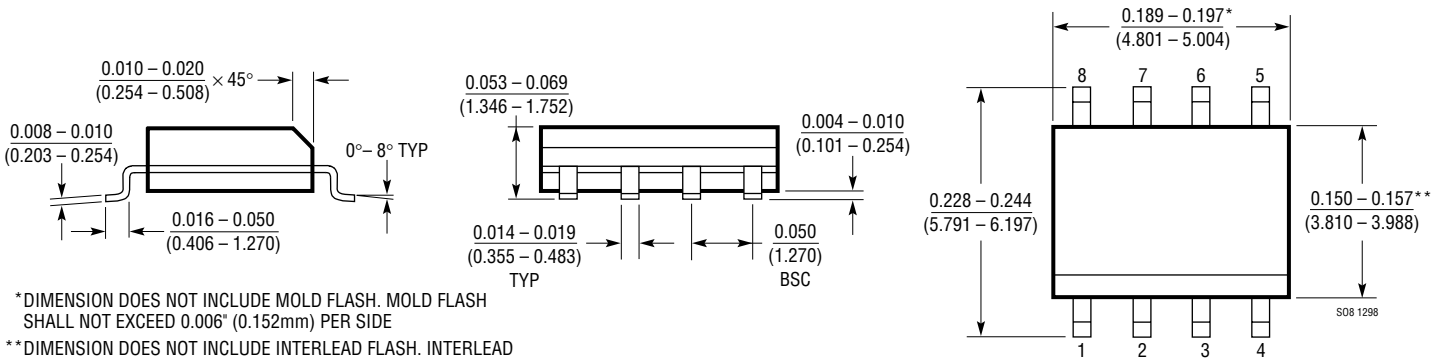
- \* DIMENSION DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH, PROTRUSIONS OR GATE BURRS SHALL NOT EXCEED 0.006\* (0.152mm) PER SIDE
- \*\* DIMENSION DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSIONS. INTERLEAD FLASH OR PROTRUSIONS SHALL NOT EXCEED 0.006\* (0.152mm) PER SIDE

**N8 Package**  
**8-Lead PDIP (Narrow 0.300)**  
 (LTC DWG # 05-08-1510)



- \*THESE DIMENSIONS DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS. MOLD FLASH OR PROTRUSIONS SHALL NOT EXCEED 0.010 INCH (0.254mm)

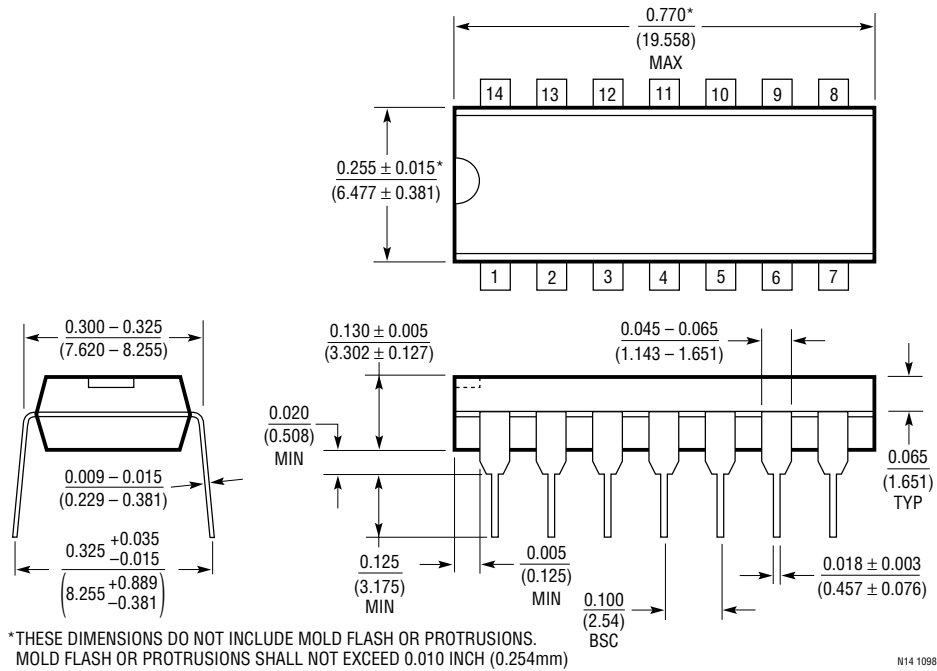
**S8 Package**  
**8-Lead Plastic Small Outline (Narrow 0.150)**  
 (LTC DWG # 05-08-1610)



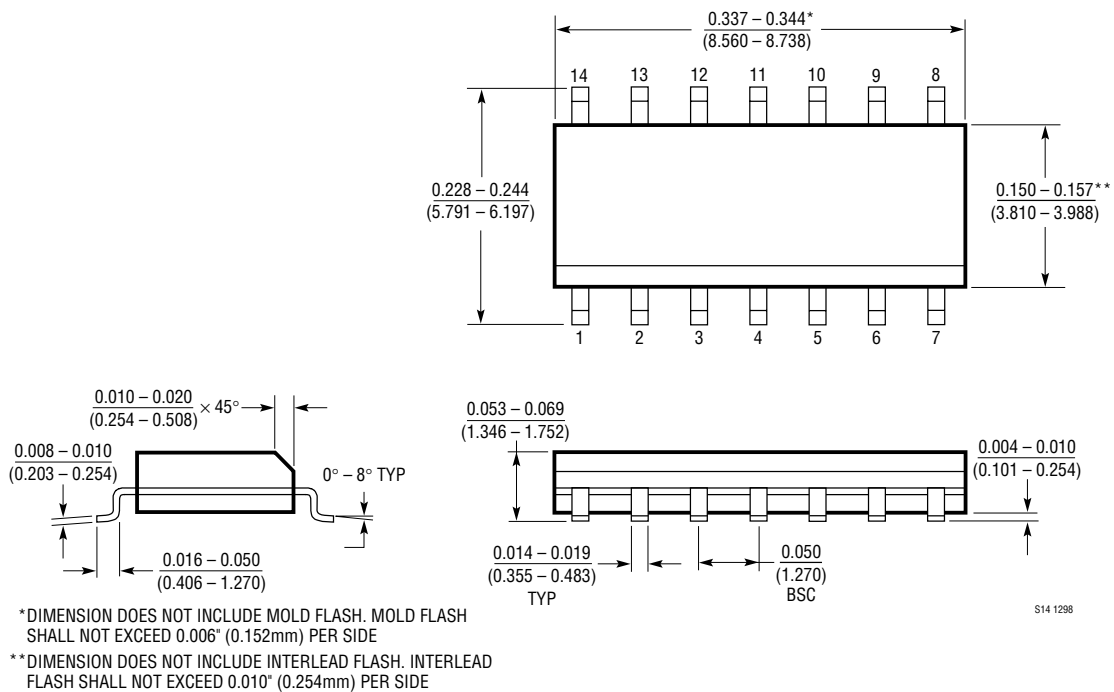
- \*DIMENSION DOES NOT INCLUDE MOLD FLASH. MOLD FLASH SHALL NOT EXCEED 0.006\* (0.152mm) PER SIDE
- \*\*DIMENSION DOES NOT INCLUDE INTERLEAD FLASH. INTERLEAD FLASH SHALL NOT EXCEED 0.010\* (0.254mm) PER SIDE

**PACKAGE DESCRIPTION** Dimensions in inches (millimeters) unless otherwise noted.

**N Package**  
**14-Lead PDIP (Narrow 0.300)**  
 (LTC DWG # 05-08-1510)

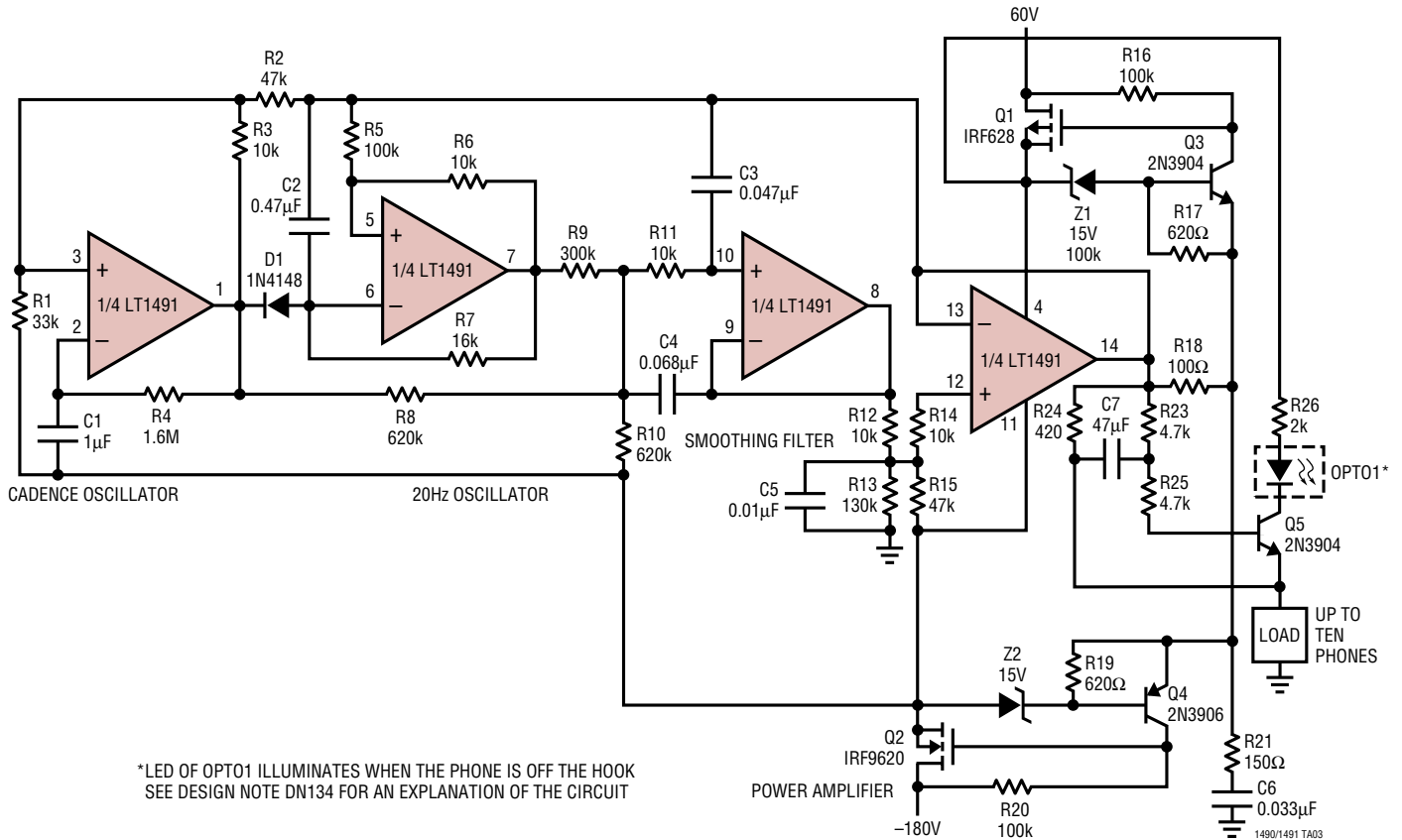


**S Package**  
**14-Lead Plastic Small Outline (Narrow 0.150)**  
 (LTC DWG # 05-08-1610)



**TYPICAL APPLICATION**

**Ring-Tone Generator**



**RELATED PARTS**

PART NUMBER	DESCRIPTION	COMMENTS
LT1078/LT1079	Dual/Quad 55µA Max, Single Supply, Precision Op Amps	Input/Output Common Mode Includes Ground, 70µV $V_{OS(MAX)}$ and 2.5µV/°C Drift (Max), 200kHz GBW, 0.07V/µs Slew Rate
LTC1152	Rail-to-Rail Input, Rail-to-Rail Output, Zero-Drift Amplifier	High DC Accuracy, 10µV $V_{OS(MAX)}$ , 100nV/°C, 1MHz GBW, 1V/µs Slew Rate, Supply Current 2.2mA (Max), Single Supply, Can Be Configured for C-Load™ Operation
LT1178/LT1179	Dual/Quad 17µA Max, Single Supply, Precision Op Amps	Input/Output Common Mode Includes Ground, 70µV $V_{OS(MAX)}$ and 4µV/°C Drift (Max), 85kHz GBW, 0.04V/µs Slew Rate
LT1366/LT1367	Dual/Quad Precision, Rail-to-Rail Input and Output Op Amps	475µV $V_{OS(MAX)}$ , 500V/mV $A_{VOL(MIN)}$ , 400kHz GBW
LT1490A/LT1491A	Dual/Quad Micropower Rail-to-Rail Precision Op Amps	500µV $V_{OS(MAX)}$ , Improved Version of the LT1490/LT1491

C-Load is a trademark of Linear Technology Corporation.

## FEATURES

- **Supply Range:**  
 5V to 100V, 105V Absolute Maximum (LTC6101HV)  
 4V to 60V, 70V Absolute Maximum (LTC6101)
- **Low Offset Voltage: 300 $\mu$ V Max**
- **Fast Response: 1 $\mu$ s Response Time (0V to 2.5V on a 5V Output Step)**
- **Gain Configurable with 2 Resistors**
- Low Input Bias Current: 170nA Max
- PSRR: 118dB Min
- Output Current: 1mA Max
- Low Supply Current: 250 $\mu$ A,  $V_S = 12V$
- Specified Temperature Range:  $-40^{\circ}C$  to  $125^{\circ}C$
- Operating Temperature Range:  $-55^{\circ}C$  to  $125^{\circ}C$
- Low Profile (1mm) SOT-23 (ThinSOT™) Package

## APPLICATIONS

- Current Shunt Measurement
- Battery Monitoring
- Remote Sensing
- Power Management

$\Delta$ , LT, LTC, LTM, Linear Technology and the Linear logo are registered trademarks and ThinSOT is a trademark of Linear Technology Corporation. All other trademarks are the property of their respective owners.

## DESCRIPTION

The LTC®6101/LTC6101HV are versatile, high voltage, high side current sense amplifiers. Design flexibility is provided by the excellent device characteristics; 300 $\mu$ V Max offset and only 375 $\mu$ A (typical at 60V) of current consumption. The LTC6101 operates on supplies from 4V to 60V and LTC6101HV operates on supplies from 5V to 100V.

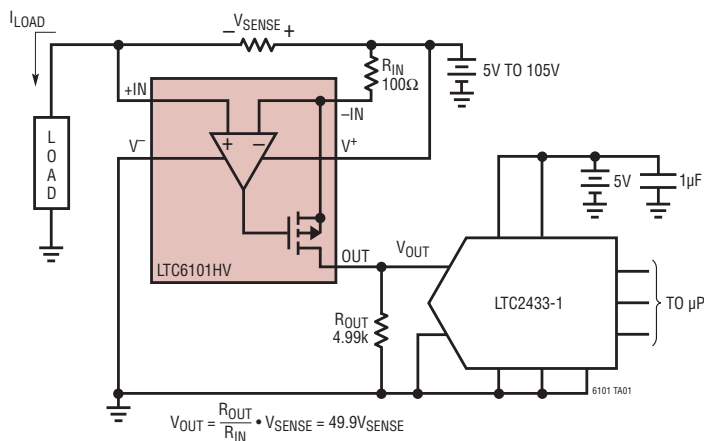
The LTC6101 monitors current via the voltage across an external sense resistor (shunt resistor). Internal circuitry converts input voltage to output current, allowing for a small sense signal on a high common mode voltage to be translated into a ground referenced signal. Low DC offset allows the use of a small shunt resistor and large gain-setting resistors. As a result, power loss in the shunt is reduced.

The wide operating supply range and high accuracy make the LTC6101 ideal for a large array of applications from automotive to industrial and power management. A maximum input sense voltage of 500mV allows a wide range of currents to be monitored. The fast response makes the LTC6101 the perfect choice for load current warnings and shutoff protection control. With very low supply current, the LTC6101 is suitable for power sensitive applications.

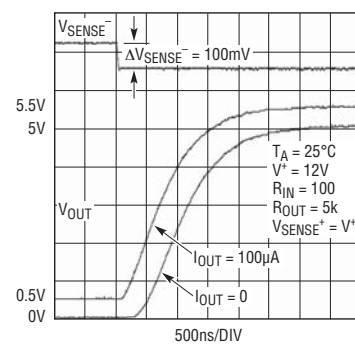
The LTC6101 is available in 5-lead SOT-23 and 8-lead MSOP packages.

## TYPICAL APPLICATION

### 16-Bit Resolution Unidirectional Output into LTC2433 ADC



### Step Response



6101 TA01b

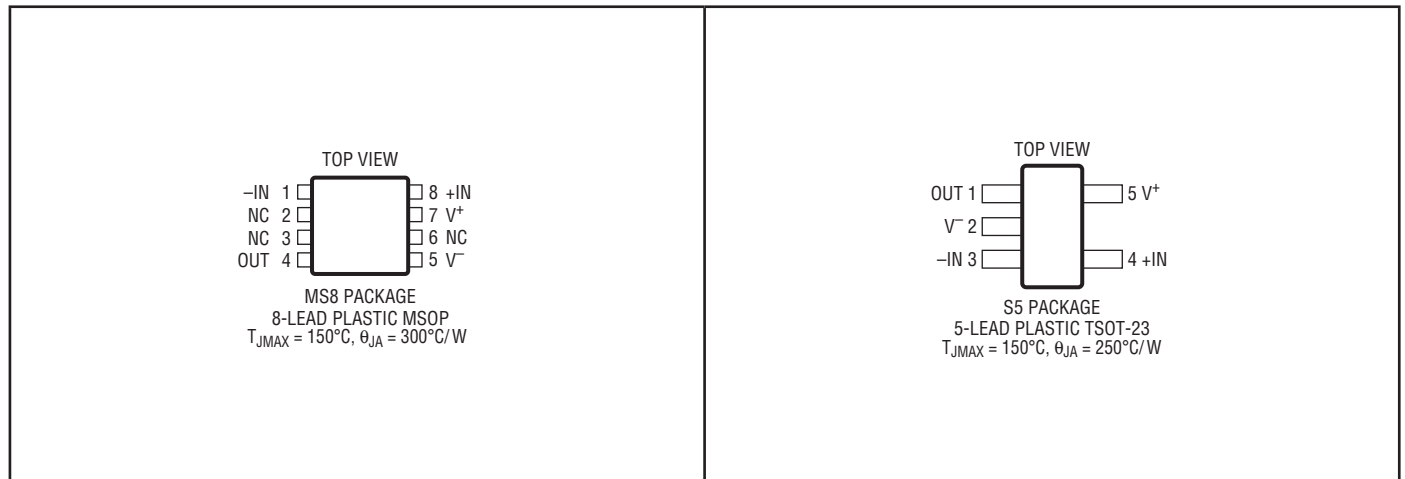
# LTC6101/LTC6101HV

## ABSOLUTE MAXIMUM RATINGS

**(Note 1)**

Total Supply Voltage ( $V^+$ to $V^-$ )	LTC6101/LTC6101HVI.....	-40°C to 85°C
LTC6101.....	LTC6101H/LTC6101HVH.....	-55°C to 125°C
LTC6101HV.....	Specified Temperature Range (Note 2)	
Minimum Input Voltage ( $-IN$ Pin)..... ( $V^+ - 4V$ )	LTC6101C/LTC6101HVC.....	0°C to 70°C
Maximum Output Voltage (Out Pin).....	LTC6101I/LTC6101HVI.....	-40°C to 85°C
Input Current.....	LTC6101H/LTC6101HVH.....	-40°C to 125°C
Output Short-Circuit Duration (to $V^-$ ).....	Storage Temperature Range.....	-65°C to 150°C
Operating Temperature Range	Lead Temperature (Soldering, 10 sec).....	300°C
LTC6101C/LTC6101HVC.....		-40°C to 85°C

## PIN CONFIGURATION



## ORDER INFORMATION

LEAD FREE FINISH	TAPE AND REEL	PART MARKING*	PACKAGE DESCRIPTION	SPECIFIED TEMPERATURE RANGE
LTC6101ACMS8#PBF	LTC6101ACMS8#TRPBF	LTBSB	8-Lead Plastic MSOP	0°C to 70°C
LTC6101AIMS8#PBF	LTC6101AIMS8#TRPBF	LTBSB	8-Lead Plastic MSOP	-40°C to 85°C
LTC6101AHMS8#PBF	LTC6101AHMS8#TRPBF	LTBSB	8-Lead Plastic MSOP	-40°C to 125°C
LTC6101HVACMS8#PBF	LTC6101HVACMS8#TRPBF	LTBSX	8-Lead Plastic MSOP	0°C to 70°C
LTC6101HVAIMS8#PBF	LTC6101HVAIMS8#TRPBF	LTBSX	8-Lead Plastic MSOP	-40°C to 85°C
LTC6101HVAHMS8#PBF	LTC6101HVAHMS8#TRPBF	LTBSX	8-Lead Plastic MSOP	-40°C to 125°C

## ORDER INFORMATION

### Lead Free Finish

TAPE AND REEL (MINI)	TAPE AND REEL	PART MARKING*	PACKAGE DESCRIPTION	SPECIFIED TEMPERATURE RANGE
LTC6101ACS5#TRMPBF	LTC6101ACS5#TRPBF	LTBND	5-Lead Plastic TSOT-23	0°C to 70°C
LTC6101AIS5#TRMPBF	LTC6101AIS5#TRPBF	LTBND	5-Lead Plastic TSOT-23	-40°C to 85°C
LTC6101AHS5#TRMPBF	LTC6101AHS5#TRPBF	LTBND	5-Lead Plastic TSOT-23	-40°C to 125°C
LTC6101BCS5#TRMPBF	LTC6101BCS5#TRPBF	LTBND	5-Lead Plastic TSOT-23	0°C to 70°C
LTC6101BIS5#TRMPBF	LTC6101BIS5#TRPBF	LTBND	5-Lead Plastic TSOT-23	-40°C to 85°C
LTC6101BHS5#TRMPBF	LTC6101BHS5#TRPBF	LTBND	5-Lead Plastic TSOT-23	-40°C to 125°C
LTC6101CCS5#TRMPBF	LTC6101CCS5#TRPBF	LTBND	5-Lead Plastic TSOT-23	0°C to 70°C
LTC6101CIS5#TRMPBF	LTC6101CIS5#TRPBF	LTBND	5-Lead Plastic TSOT-23	-40°C to 85°C
LTC6101CHS5#TRMPBF	LTC6101CHS5#TRPBF	LTBND	5-Lead Plastic TSOT-23	-40°C to 125°C
LTC6101HVACS5#TRMPBF	LTC6101HVACS5#TRPBF	LTBSZ	5-Lead Plastic TSOT-23	0°C to 70°C
LTC6101HVAIS5#TRMPBF	LTC6101HVAIS5#TRPBF	LTBSZ	5-Lead Plastic TSOT-23	-40°C to 85°C
LTC6101HVAHS5#TRMPBF	LTC6101HVAHS5#TRPBF	LTBSZ	5-Lead Plastic TSOT-23	-40°C to 125°C
LTC6101HVBCS5#TRMPBF	LTC6101HVBCS5#TRPBF	LTBSZ	5-Lead Plastic TSOT-23	0°C to 70°C
LTC6101HVBIS5#TRMPBF	LTC6101HVBIS5#TRPBF	LTBSZ	5-Lead Plastic TSOT-23	-40°C to 85°C
LTC6101HVBHS5#TRMPBF	LTC6101HVBHS5#TRPBF	LTBSZ	5-Lead Plastic TSOT-23	-40°C to 125°C
LTC6101HVCCS5#TRMPBF	LTC6101HVCCS5#TRPBF	LTBSZ	5-Lead Plastic TSOT-23	0°C to 70°C
LTC6101HVCIS5#TRMPBF	LTC6101HVCIS5#TRPBF	LTBSZ	5-Lead Plastic TSOT-23	-40°C to 85°C
LTC6101HVCHS5#TRMPBF	LTC6101HVCHS5#TRPBF	LTBSZ	5-Lead Plastic TSOT-23	-40°C to 125°C

TRM = 500 pieces. \*Temperature grades are identified by a label on the shipping container.

Consult LTC Marketing for parts specified with wider operating temperature ranges.

Consult LTC Marketing for information on lead based finish parts.

For more information on lead free part marking, go to: <http://www.linear.com/leadfree/>

For more information on tape and reel specifications, go to: <http://www.linear.com/tapeandree/>

# LTC6101/LTC6101HV

**ELECTRICAL CHARACTERISTICS** (LTC6101) The ● denotes the specifications which apply over the full specified temperature range, otherwise specifications are at  $T_A = 25^\circ\text{C}$ ,  $R_{IN} = 100\Omega$ ,  $R_{OUT} = 10k$ ,  $V_{SENSE}^+ = V^+$  (see Figure 1 for details),  $4V \leq V_S \leq 60V$  unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS		
$V_S$	Supply Voltage Range		●	4	60	V		
$V_{OS}$	Input Offset Voltage	$V_{SENSE} = 5\text{mV}$ , Gain = 100, LTC6101A	●		$\pm 85$	$\pm 300$	$\mu\text{V}$	
		$V_{SENSE} = 5\text{mV}$ , Gain = 100, LTC6101AC, LTC6101AI	●			$\pm 450$	$\mu\text{V}$	
		$V_{SENSE} = 5\text{mV}$ , Gain = 100, LTC6101AH	●				$\pm 535$	$\mu\text{V}$
		$V_{SENSE} = 5\text{mV}$ , Gain = 100, LTC6101B	●		$\pm 150$	$\pm 450$	$\pm 810$	$\mu\text{V}$
		$V_{SENSE} = 5\text{mV}$ , Gain = 100, LTC6101C	●		$\pm 400$	800	1200	$\mu\text{V}$
$\Delta V_{OS}/\Delta T$	Input Offset Voltage Drift	$V_{SENSE} = 5\text{mV}$ , LTC6101A	●		$\pm 1$		$\mu\text{V}/^\circ\text{C}$	
		$V_{SENSE} = 5\text{mV}$ , LTC6101B	●		$\pm 3$		$\mu\text{V}/^\circ\text{C}$	
		$V_{SENSE} = 5\text{mV}$ , LTC6101C	●		$\pm 5$		$\mu\text{V}/^\circ\text{C}$	
$I_B$	Input Bias Current	$R_{IN} = 1\text{M}$	●		100	170	nA	
			●			245	nA	
$I_{OS}$	Input Offset Current	$R_{IN} = 1\text{M}$	●		$\pm 2$	$\pm 15$	nA	
$V_{SENSE(MAX)}$	Input Sense Voltage Full Scale	$V_{OS}$ within Specification, $R_{IN} = 1k$ (Note 3)	●	500			mV	
PSRR	Power Supply Rejection Ratio	$V_S = 6V$ to 60V, $V_{SENSE} = 5\text{mV}$ , Gain = 100	●	118	140		dB	
		$V_S = 4V$ to 60V, $V_{SENSE} = 5\text{mV}$ , Gain = 100	●	115			dB	
			●	110	133		dB	
			●	105			dB	
$V_{OUT}$	Maximum Output Voltage	$12V \leq V_S \leq 60V$ , $V_{SENSE} = 88\text{mV}$	●	8			V	
		$V_S = 6V$ , $V_{SENSE} = 330\text{mV}$ , $R_{IN} = 1k$ , $R_{OUT} = 10k$	●	3			V	
		$V_S = 4V$ , $V_{SENSE} = 550\text{mV}$ , $R_{IN} = 1k$ , $R_{OUT} = 2k$	●	1			V	
$V_{OUT(0)}$	Minimum Output Voltage	$V_{SENSE} = 0V$ , Gain = 100, LTC6101A	●		0	30	mV	
		$V_{SENSE} = 0V$ , Gain = 100, LTC6101AC, LTC6101AI	●			45	mV	
		$V_{SENSE} = 0V$ , Gain = 100, LTC6101AH	●				53.5	mV
		$V_{SENSE} = 0V$ , Gain = 100, LTC6101B	●		0	45	81	mV
		$V_{SENSE} = 0V$ , Gain = 100, LTC6101C	●		0	150	250	mV
			●				mV	
$I_{OUT}$	Maximum Output Current	$6V \leq V_S \leq 60V$ , $R_{OUT} = 2k$ , $V_{SENSE} = 110\text{mV}$ , Gain = 20	●	1			mA	
		$V_S = 4V$ , $V_{SENSE} = 550\text{mV}$ , Gain = 2, $R_{OUT} = 2k$	●	0.5			mA	
$t_r$	Input Step Response (to 2.5V on a 5V Output Step)	$\Delta V_{SENSE} = 100\text{mV}$ Transient, $6V \leq V_S \leq 60V$ , Gain = 50			1		$\mu\text{s}$	
		$V_S = 4V$			1.5		$\mu\text{s}$	
BW	Signal Bandwidth	$I_{OUT} = 200\mu\text{A}$ , $R_{IN} = 100$ , $R_{OUT} = 5k$			140		kHz	
		$I_{OUT} = 1\text{mA}$ , $R_{IN} = 100$ , $R_{OUT} = 5k$			200		kHz	
$I_S$	Supply Current	$V_S = 4V$ , $I_{OUT} = 0$ , $R_{IN} = 1\text{M}$	●		220	450	$\mu\text{A}$	
			●			475	$\mu\text{A}$	
		$V_S = 6V$ , $I_{OUT} = 0$ , $R_{IN} = 1\text{M}$	●		240	475	$\mu\text{A}$	
			●			525	$\mu\text{A}$	
		$V_S = 12V$ , $I_{OUT} = 0$ , $R_{IN} = 1\text{M}$	●		250	500	$\mu\text{A}$	
		●			590	$\mu\text{A}$		
		$V_S = 60V$ , $I_{OUT} = 0$ , $R_{IN} = 1\text{M}$ LTC6101AI, LTC6101AC, LTC6101BI, LTC6101BC, LTC6101CI, LTC6101CC	●		375	640	$\mu\text{A}$	
		LTC6101AH, LTC6101BH, LTC6101CH	●			690	$\mu\text{A}$	
			●			720	$\mu\text{A}$	

**ELECTRICAL CHARACTERISTICS** (LTC6101HV) The ● denotes the specifications which apply over the full specified temperature range, otherwise specifications are at  $T_A = 25^\circ\text{C}$ ,  $R_{IN} = 100\Omega$ ,  $R_{OUT} = 10k$ ,  $V_{SENSE}^+ = V^+$  (see Figure 1 for details),  $5V \leq V_S \leq 100V$  unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS		
$V_S$	Supply Voltage Range		●	5	100	V		
$V_{OS}$	Input Offset Voltage	$V_{SENSE} = 5mV$ , Gain = 100, LTC6101HVA	●		$\pm 85$	$\pm 300$	$\mu V$	
		$V_{SENSE} = 5mV$ , Gain = 100, LTC6101HVAC, LTC6101HVAI	●			$\pm 450$	$\mu V$	
		$V_{SENSE} = 5mV$ , Gain = 100, LTC6101HVAH	●			$\pm 535$	$\mu V$	
		$V_{SENSE} = 5mV$ , Gain = 100, LTC6101HVB	●		$\pm 150$	$\pm 450$	$\mu V$	
		$V_{SENSE} = 5mV$ , Gain = 100, LTC6101HVC	●		$\pm 400$	800 1200	$\mu V$ $\mu V$	
$\Delta V_{OS}/\Delta T$	Input Offset Voltage Drift	$V_{SENSE} = 5mV$ , LTC6101HVA	●		$\pm 1$	$\mu V/^\circ C$		
		$V_{SENSE} = 5mV$ , LTC6101HVB	●		$\pm 3$	$\mu V/^\circ C$		
		$V_{SENSE} = 5mV$ , LTC6101HVC	●		$\pm 5$	$\mu V/^\circ C$		
$I_B$	Input Bias Current	$R_{IN} = 1M$	●		100 170 245	nA nA		
$I_{OS}$	Input Offset Current	$R_{IN} = 1M$	●		$\pm 2$	$\pm 15$	nA	
$V_{SENSE(MAX)}$	Input Sense Voltage Full Scale	$V_{OS}$ within Specification, $R_{IN} = 1k$ (Note 3)	●		500	mV		
PSRR	Power Supply Rejection Ratio	$V_S = 6V$ to 100V, $V_{SENSE} = 5mV$ , Gain = 100	●		118 115	140	dB dB	
		$V_S = 5V$ to 100V, $V_{SENSE} = 5mV$ , Gain = 100	●		110 105	133	dB dB	
$V_{OUT}$	Maximum Output Voltage	$12V \leq V_S \leq 100V$ , $V_{SENSE} = 88mV$	●		8		V	
		$V_S = 5V$ , $V_{SENSE} = 330mV$ , $R_{IN} = 1k$ , $R_{OUT} = 10k$	●		3		V	
$V_{OUT(0)}$	Minimum Output Voltage	$V_{SENSE} = 0V$ , Gain = 100, LTC6101HVA	●		0	30	mV	
		$V_{SENSE} = 0V$ , Gain = 100, LTC6101HVAC, LTC6101HVAI	●			45	mV	
		$V_{SENSE} = 0V$ , Gain = 100, LTC6101HVAH	●			53.5	mV	
		$V_{SENSE} = 0V$ , Gain = 100, LTC6101HVB	●		0	45 81	mV mV	
		$V_{SENSE} = 0V$ , Gain = 100, LTC6101HVC	●		0	150 250	mV mV	
$I_{OUT}$	Maximum Output Current	$5V \leq V_S \leq 100V$ , $R_{OUT} = 2k$ , $V_{SENSE} = 110mV$ , Gain = 20	●		1		mA	
$t_r$	Input Step Response (to 2.5V on a 5V Output Step)	$\Delta V_{SENSE} = 100mV$ Transient, $6V \leq V_S \leq 100V$ , Gain = 50			1		$\mu s$	
		$V_S = 5V$			1.5		$\mu s$	
BW	Signal Bandwidth	$I_{OUT} = 200\mu A$ , $R_{IN} = 100$ , $R_{OUT} = 5k$			140		kHz	
		$I_{OUT} = 1mA$ , $R_{IN} = 100$ , $R_{OUT} = 5k$			200		kHz	
$I_S$	Supply Current	$V_S = 5V$ , $I_{OUT} = 0$ , $R_{IN} = 1M$	●		200	450 475	$\mu A$ $\mu A$	
		$V_S = 6V$ , $I_{OUT} = 0$ , $R_{IN} = 1M$	●		220	475 525	$\mu A$ $\mu A$	
		$V_S = 12V$ , $I_{OUT} = 0$ , $R_{IN} = 1M$	●		230	500 590	$\mu A$ $\mu A$	
		$V_S = 60V$ , $I_{OUT} = 0$ , $R_{IN} = 1M$ LTC6101HVI, LTC6101HVC LTC6101HVH	● ● ●			350	640 690 720	$\mu A$ $\mu A$ $\mu A$
		$V_S = 100V$ , $I_{OUT} = 0$ , $R_{IN} = 1M$ LTC6101HVAI, LTC6101HVAC, LTC6101HVBI, LTC6101HVBC, LTC6101HVCI, LTC6101HVCC LTC6101HVAH, LTC6101HVBH, LTC6101HVC	● ● ● ●			350	640 690 720	$\mu A$ $\mu A$ $\mu A$



# LTC6101/LTC6101HV

## ELECTRICAL CHARACTERISTICS

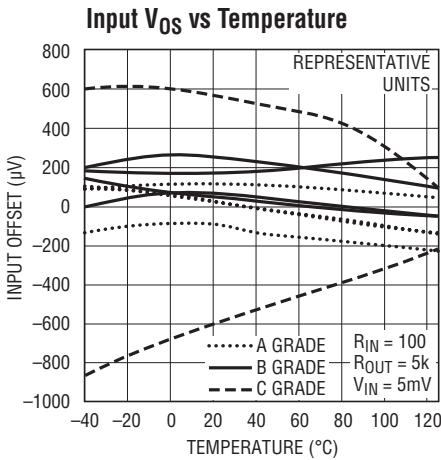
**Note 1:** Stresses beyond those listed under Absolute Maximum Ratings may cause permanent damage to the device. Exposure to any Absolute Maximum Rating condition for extended periods may affect device reliability and lifetime.

**Note 2:** The LTC6101C/LTC6101HVC are guaranteed to meet specified performance from 0°C to 70°C. The LTC6101C/LTC6101HVC are designed,

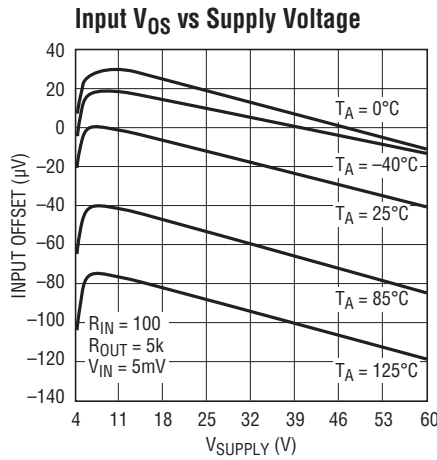
characterized and expected to meet specified performance from -40°C to 85°C but are not tested or QA sampled at these temperatures. LTC6101/LTC6101HVI are guaranteed to meet specified performance from -40°C to 85°C. The LTC6101H/LTC6101HVH are guaranteed to meet specified performance from -40°C to 125°C.

**Note 3:**  $R_{OUT} = 10k$  for  $6V \leq V_S \leq 100V$ ,  $R_{OUT} = 2k$  for  $V_S = 4V$ .

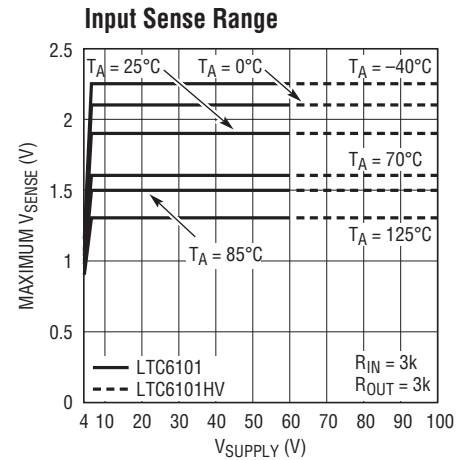
## TYPICAL PERFORMANCE CHARACTERISTICS



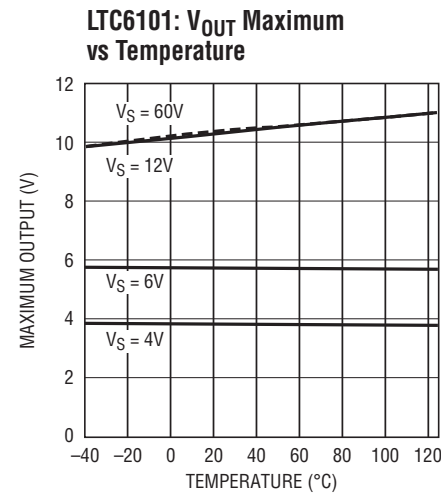
6101 G01



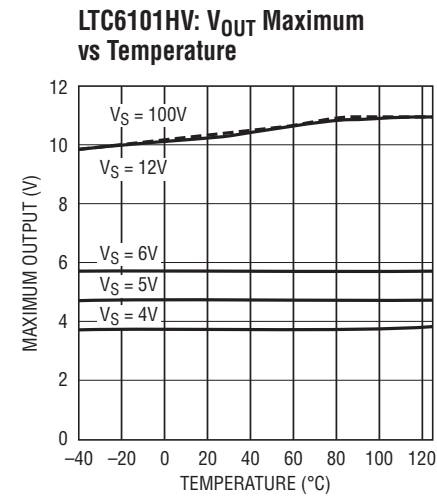
6101 G02



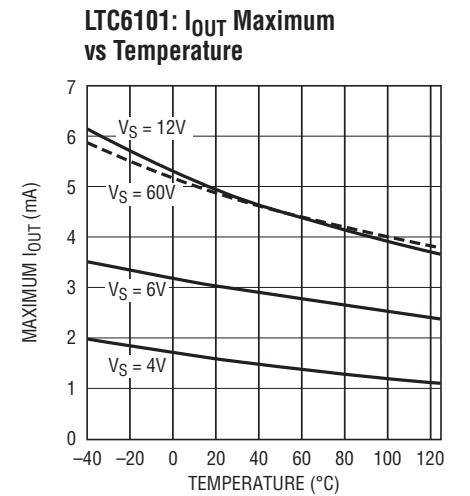
6101 G05



6101 G06



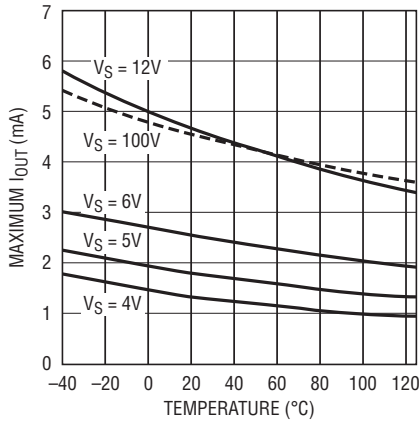
6101 G20



6101 G07

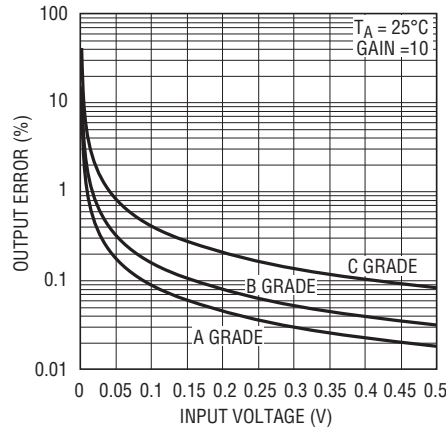
# TYPICAL PERFORMANCE CHARACTERISTICS

**LTC6101HV:  $I_{OUT}$  Maximum vs Temperature**



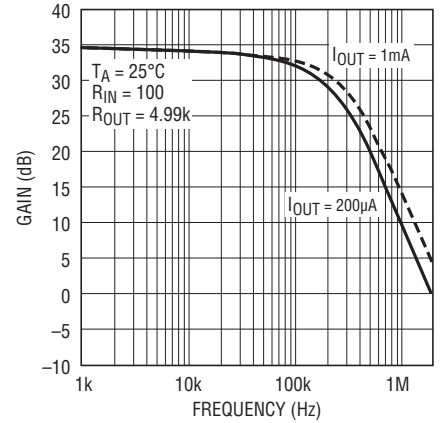
6101 G21

**Output Error Due to Input Offset vs Input Voltage**



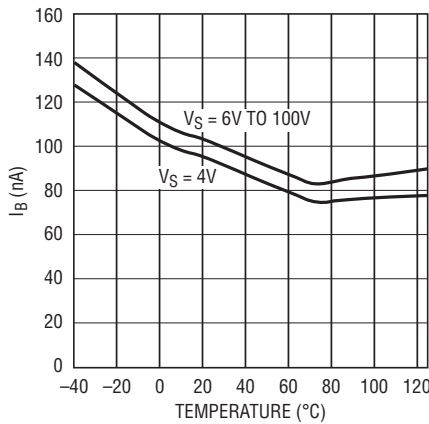
6101 G08

**Gain vs Frequency**



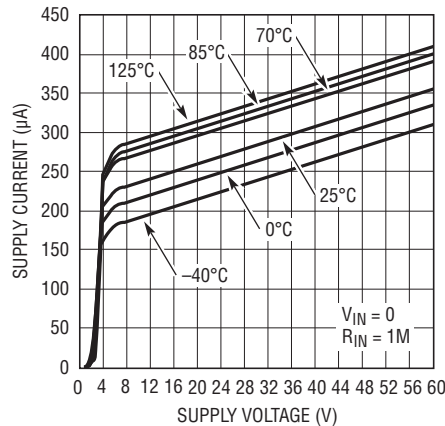
6101 G09

**Input Bias Current vs Temperature**



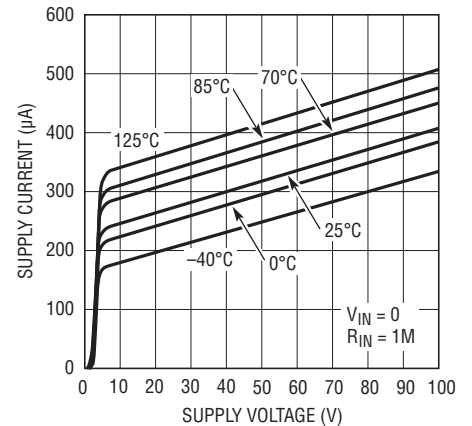
6101 G10

**LTC6101: Supply Current vs Supply Voltage**



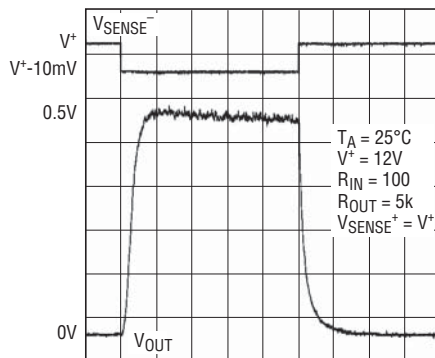
6101 G11

**LTC6101HV: Supply Current vs Supply Voltage**



6101 G22

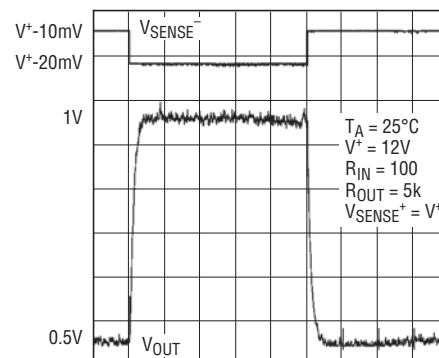
**Step Response 0mV to 10mV**



TIME (10µs/DIV)

6101 G12

**Step Response 10mV to 20mV**

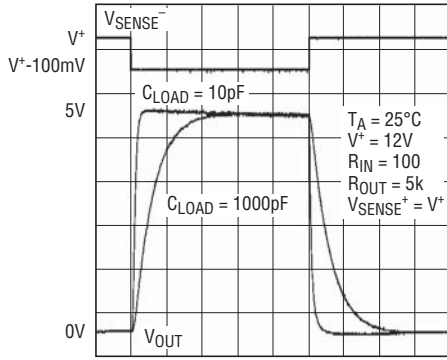


TIME (10µs/DIV)

6101 G13

## TYPICAL PERFORMANCE CHARACTERISTICS

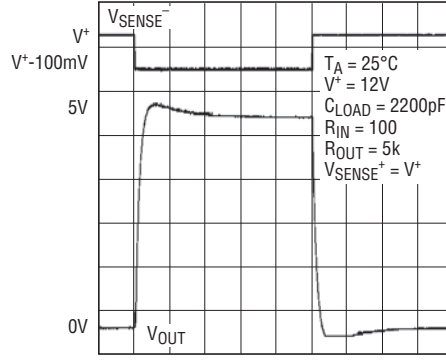
### Step Response 100mV



TIME (10 $\mu\text{s}$ /DIV)

6101 G14

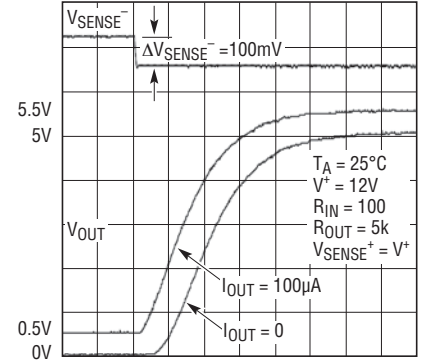
### Step Response 100mV



TIME (100 $\mu\text{s}$ /DIV)

6101 G15

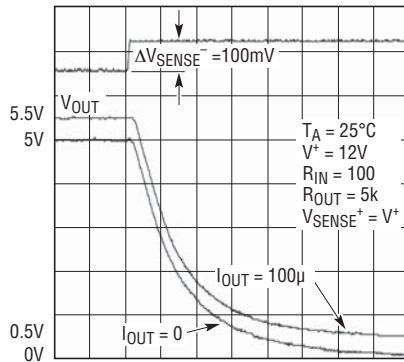
### Step Response Rising Edge



TIME (500ns/DIV)

6101 G16

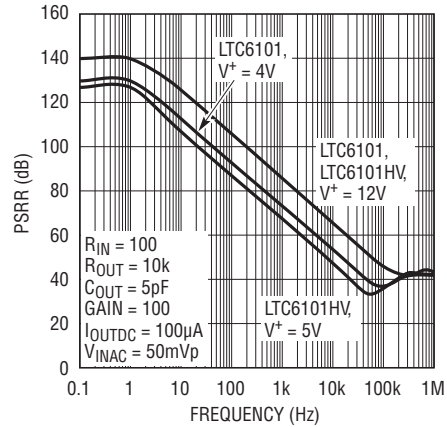
### Step Response Falling Edge



TIME (500ns/DIV)

6101 G17

### PSRR vs Frequency



6101 G19

## PIN FUNCTIONS

**OUT:** Current Output. OUT will source a current that is proportional to the sense voltage into an external resistor.

**V<sup>-</sup>:** Negative Supply (or Ground for Single-Supply Operation).

**-IN:** The internal sense amplifier will drive IN<sup>-</sup> to the same potential as IN<sup>+</sup>. A resistor (R<sub>IN</sub>) tied from V<sup>+</sup> to IN<sup>-</sup> sets the output current  $I_{OUT} = V_{SENSE}/R_{IN}$ . V<sub>SENSE</sub> is the voltage developed across the external R<sub>SENSE</sub> (Figure 1).

**+IN:** Must be tied to the system load end of the sense resistor, either directly or through a resistor.

**V<sup>+</sup>:** Positive Supply Pin. Supply current is drawn through this pin. **The circuit may be configured so that the LTC6101 supply current is or is not monitored along with the system load current.** To monitor only system load current, connect V<sup>+</sup> to the more positive side of the sense resistor. To monitor the total current, including the LTC6101 current, connect V<sup>+</sup> to the more negative side of the sense resistor.

## BLOCK DIAGRAM

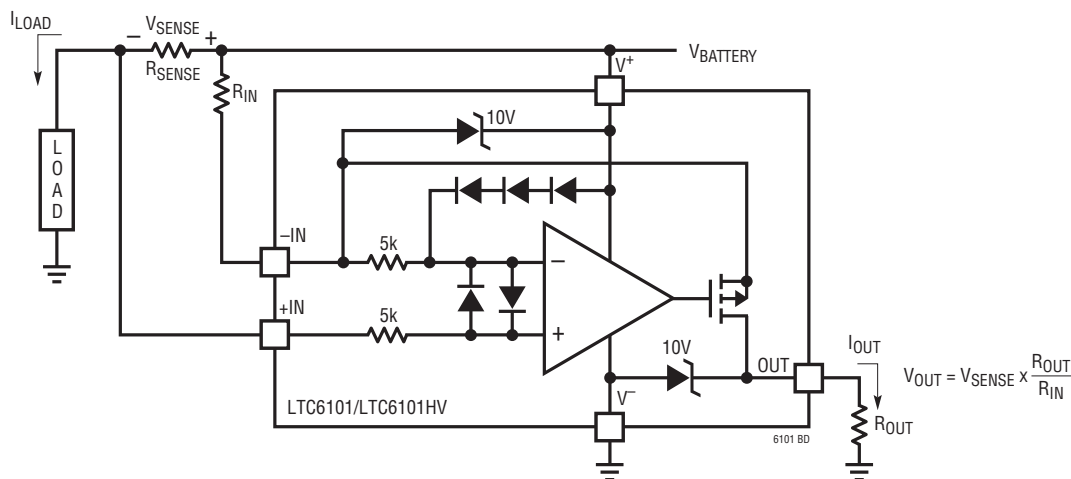


Figure 1. LTC6101/LTC6101HV Block Diagram and Typical Connection

## APPLICATIONS INFORMATION

The LTC6101 high side current sense amplifier (Figure 1) provides accurate monitoring of current through a user-selected sense resistor. The sense voltage is amplified by a user-selected gain and level shifted from the positive power supply to a ground-referred output. The output signal is analog and may be used as is or processed with an output filter.

### Theory of Operation

An internal sense amplifier loop forces IN<sup>-</sup> to have the same potential as IN<sup>+</sup>. Connecting an external resis-

tor, R<sub>IN</sub>, between IN<sup>-</sup> and V<sup>+</sup> forces a potential across R<sub>IN</sub> that is the same as the sense voltage across R<sub>SENSE</sub>. A corresponding current,  $V_{SENSE}/R_{IN}$ , will flow through R<sub>IN</sub>. The high impedance inputs of the sense amplifier will not conduct this input current, so it will flow through an internal MOSFET to the output pin.

The output current can be transformed into a voltage by adding a resistor from OUT to V<sup>-</sup>. The output voltage is then  $V_O = V^- + I_{OUT} \cdot R_{OUT}$ .

## APPLICATIONS INFORMATION

### Useful Gain Configurations

Gain	$R_{IN}$	$R_{OUT}$	$V_{SENSE}$ at $V_{OUT} = 5V$	$I_{OUT}$ at $V_{OUT} = 5V$
20	499	10k	250mV	500 $\mu$ A
50	200	10k	100mV	500 $\mu$ A
100	100	10k	50mV	500 $\mu$ A

### Selection of External Current Sense Resistor

The external sense resistor,  $R_{SENSE}$ , has a significant effect on the function of a current sensing system and must be chosen with care.

First, the power dissipation in the resistor should be considered. The system load current will cause both heat and voltage loss in  $R_{SENSE}$ . As a result, the sense resistor should be as small as possible while still providing the input dynamic range required by the measurement. Note that input dynamic range is the difference between the maximum input signal and the minimum accurately reproduced signal, and is limited primarily by input DC offset of the internal amplifier of the LTC6101. In addition,  $R_{SENSE}$  must be small enough that  $V_{SENSE}$  does not exceed the maximum input voltage specified by the LTC6101, even under peak load conditions. As an example, an application may require that the maximum sense voltage be 100mV. If this application is expected to draw 2A at peak load,  $R_{SENSE}$  should be no more than 50m $\Omega$ .

Once the maximum  $R_{SENSE}$  value is determined, the minimum sense resistor value will be set by the resolution or dynamic range required. The minimum signal that can be accurately represented by this sense amp is limited by the input offset. As an example, the LTC6101B has a typical input offset of 150 $\mu$ V. If the minimum current is 20mA, a sense resistor of 7.5m $\Omega$  will set  $V_{SENSE}$  to 150 $\mu$ V. This is the same value as the input offset. A larger sense resistor will reduce the error due to offset by increasing the sense voltage for a given load current.

Choosing a 50m $\Omega$   $R_{SENSE}$  will maximize the dynamic range and provide a system that has 100mV across the sense resistor at peak load (2A), while input offset causes an error equivalent to only 3mA of load current.

Peak dissipation is 200mW. If a 5m $\Omega$  sense resistor is employed, then the effective current error is 30mA, while the peak sense voltage is reduced to 10mV at 2A, dissipating only 20mW.

The low offset and corresponding large dynamic range of the LTC6101 make it more flexible than other solutions in this respect. The 150 $\mu$ V typical offset gives 60dB of dynamic range for a sense voltage that is limited to 150mV max, and over 70dB of dynamic range if the rated input maximum of 500mV is allowed.

### Sense Resistor Connection

Kelvin connection of the  $IN^-$  and  $IN^+$  inputs to the sense resistor should be used in all but the lowest power applications. Solder connections and PC board interconnections that carry high current can cause significant error in measurement due to their relatively large resistances. One 10mm x 10mm square trace of one-ounce copper is approximately 0.5m $\Omega$ . A 1mV error can be caused by as little as 2A flowing through this small interconnect. This will cause a 1% error in a 100mV signal. A 10A load current in the same interconnect will cause a 5% error for the same 100mV signal. By isolating the sense traces from the high-current paths, this error can be reduced by orders of magnitude. A sense resistor with integrated Kelvin sense terminals will give the best results. Figure 2 illustrates the recommended method.

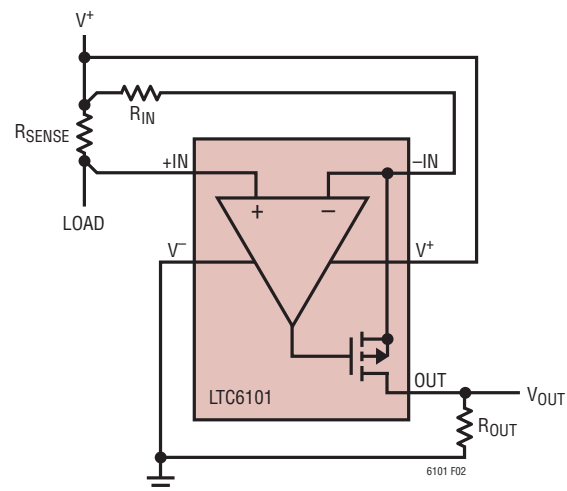


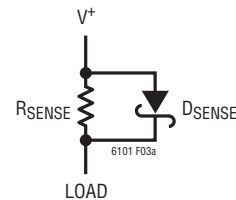
Figure 2. Kelvin Input Connection Preserves Accuracy Despite Large Load Current

## APPLICATIONS INFORMATION

### Selection of External Input Resistor, $R_{IN}$

The external input resistor,  $R_{IN}$ , controls the transconductance of the current sense circuit. Since  $I_{OUT} = V_{SENSE}/R_{IN}$ , transconductance  $g_m = 1/R_{IN}$ . For example, if  $R_{IN} = 100$ , then  $I_{OUT} = V_{SENSE}/100$  or  $I_{OUT} = 1\text{mA}$  for  $V_{SENSE} = 100\text{mV}$ .

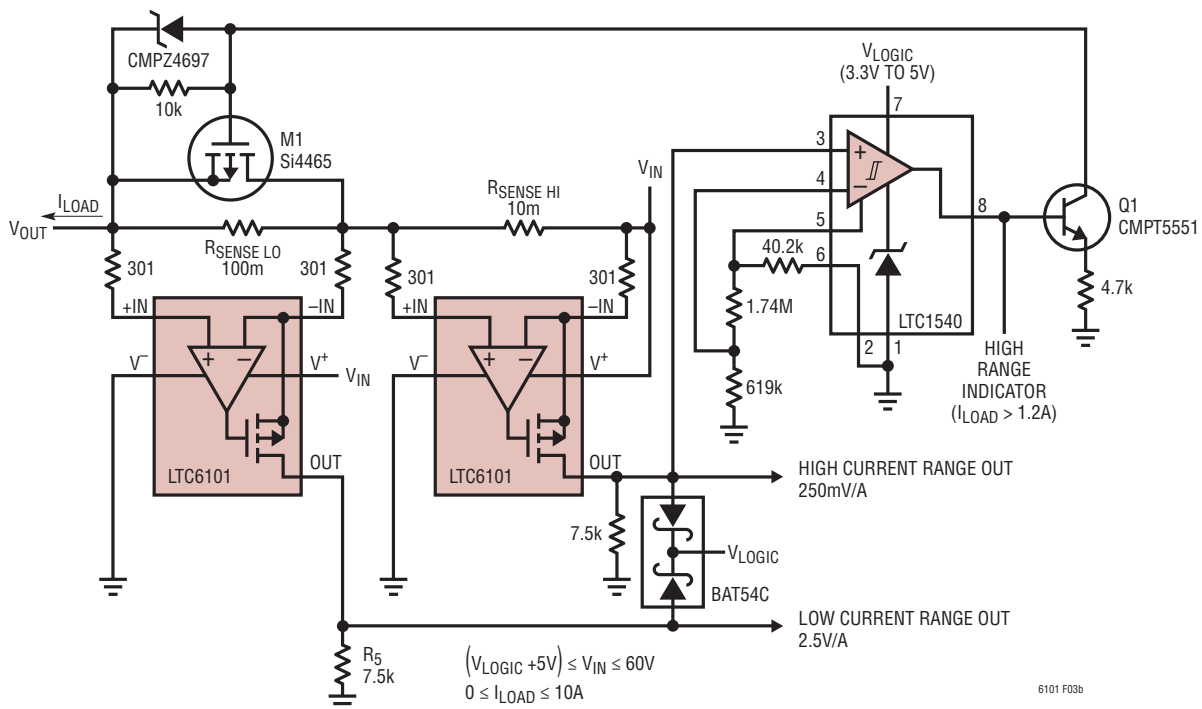
$R_{IN}$  should be chosen to allow the required resolution while limiting the output current. At low supply voltage,  $I_{OUT}$  may be as much as 1mA. By setting  $R_{IN}$  such that the largest expected sense voltage gives  $I_{OUT} = 1\text{mA}$ , then the maximum output dynamic range is available. Output dynamic range is limited by both the maximum allowed output current and the maximum allowed output voltage, as well as the minimum practical output signal. If less dynamic range is required, then  $R_{IN}$  can be increased accordingly, reducing the max output current and power dissipation. If low sense currents must be resolved accurately in a system that has very wide dynamic range, a smaller  $R_{IN}$  than the max current spec allows may be used if the max current is limited in another way, such as with a Schottky diode across  $R_{SENSE}$  (Figure 3a). This will reduce the high current measurement accuracy by limiting the result, while increasing the low current measurement resolution.



**Figure 3a. Shunt Diode Limits Maximum Input Voltage to Allow Better Low Input Resolution Without Overranging**

This approach can be helpful in cases where occasional large burst currents may be ignored. It can also be used in a multirange configuration where a low current circuit is added to a high current circuit (Figure 3b). Note that a comparator (LTC1540) is used to select the range, and transistor M1 limits the voltage across  $R_{SENSE LO}$ .

Care should be taken when designing the board layout for  $R_{IN}$ , especially for small  $R_{IN}$  values. All trace and interconnect impedances will increase the effective  $R_{IN}$  value, causing a gain error. In addition, internal device resistance will add approximately  $0.2\Omega$  to  $R_{IN}$ .



**Figure 3b. Dual LTC6101s Allow High-Low Current Ranging**

## APPLICATIONS INFORMATION

### Selection of External Output Resistor, $R_{OUT}$

The output resistor,  $R_{OUT}$ , determines how the output current is converted to voltage.  $V_{OUT}$  is simply  $I_{OUT} \cdot R_{OUT}$ .

In choosing an output resistor, the max output voltage must first be considered. If the circuit that is driven by the output does not limit the output voltage, then  $R_{OUT}$  must be chosen such that the max output voltage does not exceed the LTC6101 max output voltage rating. If the following circuit is a buffer or ADC with limited input range, then  $R_{OUT}$  must be chosen so that  $I_{OUT(MAX)} \cdot R_{OUT}$  is less than the allowed maximum input range of this circuit.

In addition, the output impedance is determined by  $R_{OUT}$ . If the circuit to be driven has high enough input impedance, then almost any useful output impedance will be acceptable. However, if the driven circuit has relatively low input impedance, or draws spikes of current, such as an ADC might do, then a lower  $R_{OUT}$  value may be required in order to preserve the accuracy of the output. As an example, if the input impedance of the driven circuit is 100 times  $R_{OUT}$ , then the accuracy of  $V_{OUT}$  will be reduced by 1% since:

$$V_{OUT} = I_{OUT} \cdot \frac{R_{OUT} \cdot R_{IN(DRIVEN)}}{R_{OUT} + R_{IN(DRIVEN)}} \\ = I_{OUT} \cdot R_{OUT} \cdot \frac{100}{101} = 0.99 \cdot I_{OUT} \cdot R_{OUT}$$

### Error Sources

The current sense system uses an amplifier and resistors to apply gain and level shift the result. The output is then dependent on the characteristics of the amplifier, such as gain and input offset, as well as resistor matching.

Ideally, the circuit output is:

$$V_{OUT} = V_{SENSE} \cdot \frac{R_{OUT}}{R_{IN}}; V_{SENSE} = R_{SENSE} \cdot I_{SENSE}$$

In this case, the only error is due to resistor mismatch, which provides an error in gain only. However, offset voltage, bias current and finite gain in the amplifier cause additional errors:

### Output Error, $E_{OUT}$ , Due to the Amplifier DC Offset Voltage, $V_{OS}$

$$E_{OUT(VOS)} = V_{OS} \cdot (R_{OUT}/R_{IN})$$

The DC offset voltage of the amplifier adds directly to the value of the sense voltage,  $V_{SENSE}$ . This is the dominant error of the system and it limits the available dynamic range. The paragraph "Selection of External Current Sense Resistor" provides details.

### Output Error, $E_{OUT}$ , Due to the Bias Currents, $I_B(+)$ and $I_B(-)$

The bias current  $I_B(+)$  flows into the positive input of the internal op amp.  $I_B(-)$  flows into the negative input.

$$E_{OUT(IBIAS)} = R_{OUT} \cdot (I_B(+) \cdot (R_{SENSE}/R_{IN}) - I_B(-))$$

Since  $I_B(+) \approx I_B(-) = I_{BIAS}$ , if  $R_{SENSE} \ll R_{IN}$  then,

$$E_{OUT(IBIAS)} \approx -R_{OUT} \cdot I_{BIAS}$$

For instance if  $I_{BIAS}$  is 100nA and  $R_{OUT}$  is 1k $\Omega$ , the output error is 0.1mV.

Note that in applications where  $R_{SENSE} \approx R_{IN}$ ,  $I_B(+)$  causes a voltage offset in  $R_{SENSE}$  that cancels the error due to  $I_B(-)$  and  $E_{OUT(IBIAS)} \approx 0$ . In applications where  $R_{SENSE} < R_{IN}$ , the bias current error can be similarly reduced if an external resistor  $R_{IN}(+) = (R_{IN} - R_{SENSE})$  is connected as shown in Figure 4 below. Under both conditions:

$$E_{OUT(IBIAS)} = \pm R_{OUT} \cdot I_{OS}; I_{OS} = I_B(+) - I_B(-)$$

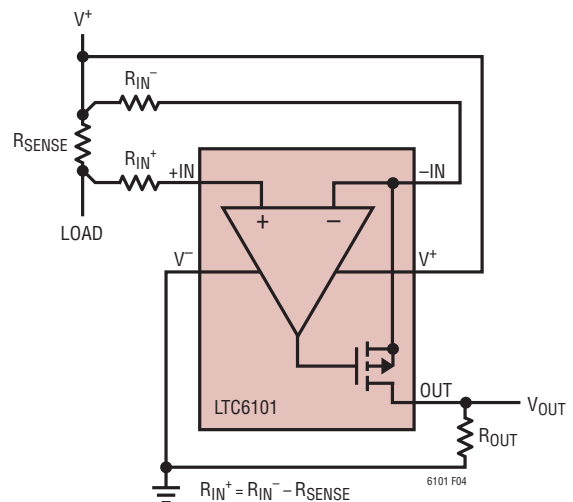


Figure 4. Second Input R Minimizes Error Due to Input Bias Current

6101fh



## APPLICATIONS INFORMATION

If the offset current,  $I_{OS}$ , of the LTC6101 amplifier is 2nA, the 100 microvolt error above is reduced to 2 microvolts. Adding  $R_{IN}^+$  as described will maximize the dynamic range of the circuit. For less sensitive designs,  $R_{IN}^+$  is not necessary.

Example:

If an  $I_{SENSE}$  range = (1A to 1mA) and  $(V_{OUT}/I_{SENSE}) = 3V/1A$

Then, from the Electrical Characteristics of the LTC6101,  $R_{SENSE} \approx V_{SENSE}(\text{max}) / I_{SENSE}(\text{max}) = 500\text{mV}/1A = 500\text{m}\Omega$

Gain =  $R_{OUT}/R_{IN} = V_{OUT}(\text{max}) / V_{SENSE}(\text{max}) = 3V/500\text{mV} = 6$

If the maximum output current,  $I_{OUT}$ , is limited to 1mA,  $R_{OUT}$  equals  $3V/1\text{mA} \approx 3.01\text{ k}\Omega$  (1% value) and  $R_{IN} = 3\text{k}\Omega/6 \approx 499\Omega$  (1% value).

The output error due to DC offset is  $\pm 900\mu\text{Volts}$  (typ) and the error due to offset current,  $I_{OS}$  is  $3\text{k} \times 2\text{nA} = \pm 6\mu\text{Volts}$  (typical), provided  $R_{IN}^+ = R_{IN}^-$ .

The maximum output error can therefore reach  $\pm 906\mu\text{Volts}$  or 0.03% ( $-70\text{dB}$ ) of the output full scale. Considering the system input 60dB dynamic range ( $I_{SENSE} = 1\text{mA}$  to 1A), the 70dB performance of the LTC6101 makes this application feasible.

### Output Error, $E_{OUT}$ , Due to the Finite DC Open Loop Gain, $A_{OL}$ , of the LTC6101 Amplifier

This error is inconsequential as the  $A_{OL}$  of the LTC6101 is very large.

### Output Current Limitations Due to Power Dissipation

The LTC6101 can deliver up to 1mA continuous current to the output pin. This current flows through  $R_{IN}$  and enters the current sense amp via the  $IN(-)$  pin. The power dissipated in the LTC6101 due to the output signal is:

$$P_{OUT} = (V_{-IN} - V_{OUT}) \cdot I_{OUT}$$

$$\text{Since } V_{-IN} \approx V^+, P_{OUT} \approx (V^+ - V_{OUT}) \cdot I_{OUT}$$

There is also power dissipated due to the quiescent supply current:

$$P_Q = I_{DD} \cdot V^+$$

The total power dissipated is the output dissipation plus the quiescent dissipation:

$$P_{TOTAL} = P_{OUT} + P_Q$$

At maximum supply and maximum output current, the total power dissipation can exceed 100mW. This will cause significant heating of the LTC6101 die. In order to prevent damage to the LTC6101, the maximum expected dissipation in each application should be calculated. This number can be multiplied by the  $\theta_{JA}$  value listed in the package section on page 2 to find the maximum expected die temperature. This must not be allowed to exceed 150°C, or performance may be degraded.

As an example, if an LTC6101 in the S5 package is to be run at 55V  $\pm$ 5V supply with 1mA output current at 80°C:

$$P_{Q(MAX)} = I_{DD(MAX)} \cdot V^+(MAX) = 41.4\text{mW}$$

$$P_{OUT(MAX)} = I_{OUT} \cdot V^+(MAX) = 60\text{mW}$$

$$T_{RISE} = \theta_{JA} \cdot P_{TOTAL(MAX)}$$

$$T_{MAX} = T_{AMBIENT} + T_{RISE}$$

$$T_{MAX} \text{ must be } < 150^\circ\text{C}$$

$P_{TOTAL(MAX)} \approx 96\text{mW}$  and the max die temp will be 104°C

If this same circuit must run at 125°C, the max die temp will increase to 150°C. (Note that supply current, and therefore  $P_Q$ , is proportional to temperature. Refer to Typical Performance Characteristics section.) In this condition, the maximum output current should be reduced to avoid device damage. Note that the MSOP package has a larger  $\theta_{JA}$  than the S5, so additional care must be taken when operating the LTC6101A/LTC6101HVA at high temperatures and high output currents.

The LTC6101HV can be used at voltages up to 105V. This additional voltage requires that more power be dissipated for a given level of current. This will further limit the allowed output current at high ambient temperatures.

It is important to note that the LTC6101 has been designed to provide at least 1mA to the output when required, and can deliver more depending on the conditions. Care must be taken to limit the maximum output current by proper choice of sense resistor and, if input fault conditions exist, external clamps.



## APPLICATIONS INFORMATION

### Output Filtering

The output voltage,  $V_{OUT}$ , is simply  $I_{OUT} \cdot Z_{OUT}$ . This makes filtering straightforward. Any circuit may be used which generates the required  $Z_{OUT}$  to get the desired filter response. For example, a capacitor in parallel with  $R_{OUT}$  will give a low pass response. This will reduce unwanted noise from the output, and may also be useful as a charge reservoir to keep the output steady while driving a switching circuit such as a mux or ADC. This output capacitor in parallel with an output resistor will create a pole in the output response at:

$$f_{-3dB} = \frac{1}{2 \cdot \pi \cdot R_{OUT} \cdot C_{OUT}}$$

### Useful Equations

Input Voltage:  $V_{SENSE} = I_{SENSE} \cdot R_{SENSE}$

Voltage Gain:  $\frac{V_{OUT}}{V_{SENSE}} = \frac{R_{OUT}}{R_{IN}}$

Current Gain:  $\frac{I_{OUT}}{I_{SENSE}} = \frac{R_{SENSE}}{R_{IN}}$

Transconductance:  $\frac{I_{OUT}}{V_{SENSE}} = \frac{1}{R_{IN}}$

Transimpedance:  $\frac{V_{OUT}}{I_{SENSE}} = R_{SENSE} \cdot \frac{R_{OUT}}{R_{IN}}$

### Input Common Mode Range

The inputs of the LTC6101 can function from 1.5V below the positive supply to 0.5V above it. Not only does this allow a wide  $V_{SENSE}$  range, it also allows the input reference to be separate from the positive supply (Figure 5). Note that the difference between  $V_{BATT}$  and  $V^+$  must be no more than the common mode range listed in the Electrical Characteristics table. If the maximum  $V_{SENSE}$  is less than 500mV, the LTC6101 may monitor its own supply current, as well as that of the load (Figure 6).

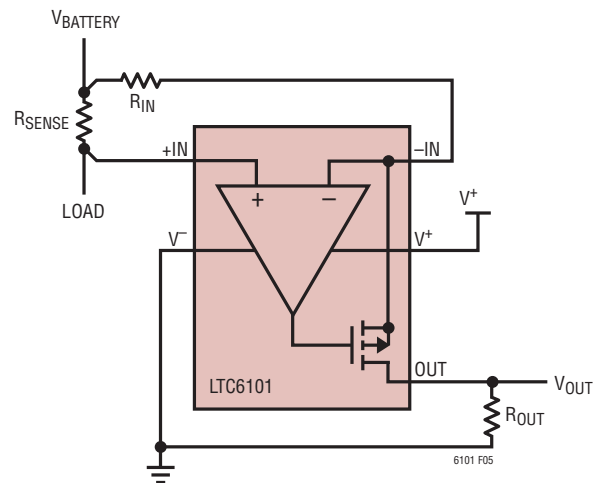


Figure 5.  $V^+$  Powered Separately from Load Supply ( $V_{BATT}$ )

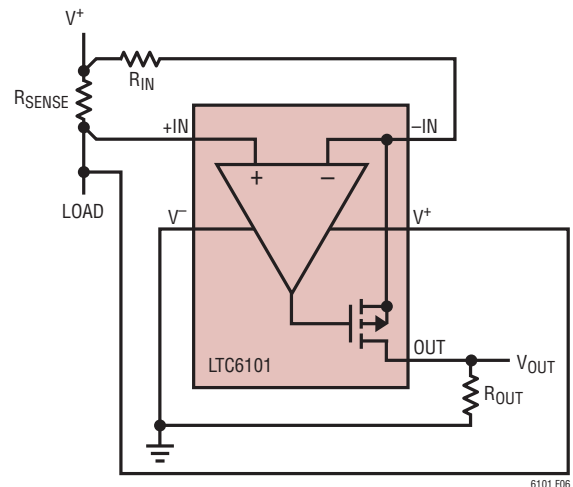


Figure 6. LTC6101 Supply Current Monitored with Load

## APPLICATIONS INFORMATION

### Reverse Supply Protection

Some applications may be tested with reverse-polarity supplies due to an expectation of this type of fault during operation. The LTC6101 is not protected internally from external reversal of supply polarity. To prevent damage that may occur during this condition, a Schottky diode should be added in series with  $V^-$  (Figure 7). This will limit the reverse current through the LTC6101. Note that this diode will limit the low voltage performance of the LTC6101 by effectively reducing the supply voltage to the part by  $V_D$ .

In addition, if the output of the LTC6101 is wired to a device that will effectively short it to high voltage (such as through an ESD protection clamp) during a reverse supply condition, the LTC6101's output should be connected through a resistor or Schottky diode (Figure 8).

### Response Time

The LTC6101 is designed to exhibit fast response to inputs for the purpose of circuit protection or signal transmission. This response time will be affected by the external circuit in two ways, delay and speed.

If the output current is very low and an input transient occurs, there may be an increased delay before the output voltage begins changing. This can be improved by increasing the minimum output current, either by increasing  $R_{SENSE}$  or decreasing  $R_{IN}$ . The effect of increased output current is illustrated in the step response curves in the Typical Performance Characteristics section of this data sheet. Note that the curves are labeled with respect to the initial output currents.

The speed is also affected by the external circuit. In this case, if the input changes very quickly, the internal amplifier will slew the gate of the internal output FET (Figure 1) in order to maintain the internal loop. This results in current flowing through  $R_{IN}$  and the internal FET. This current slew rate will be determined by the amplifier and FET characteristics as well as the input resistor,  $R_{IN}$ . Using a smaller  $R_{IN}$  will allow the output current to increase more quickly, decreasing the response time at the output. This will also have the effect of increasing the maximum output current. Using a larger  $R_{OUT}$  will decrease the response time, since  $V_{OUT} = I_{OUT} \cdot R_{OUT}$ . Reducing  $R_{IN}$  and increasing  $R_{OUT}$  will both have the effect of increasing the voltage gain of the circuit.

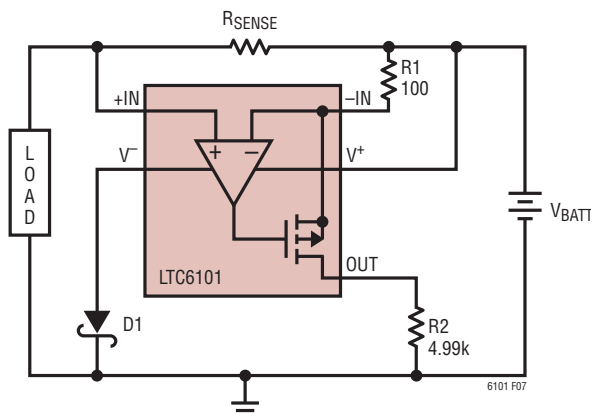


Figure 7. Schottky Prevents Damage During Supply Reversal

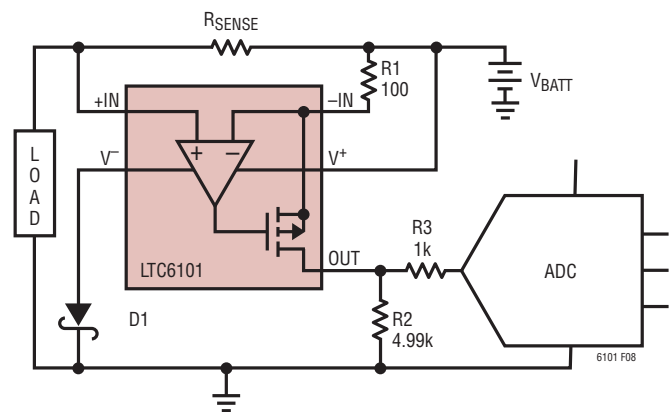
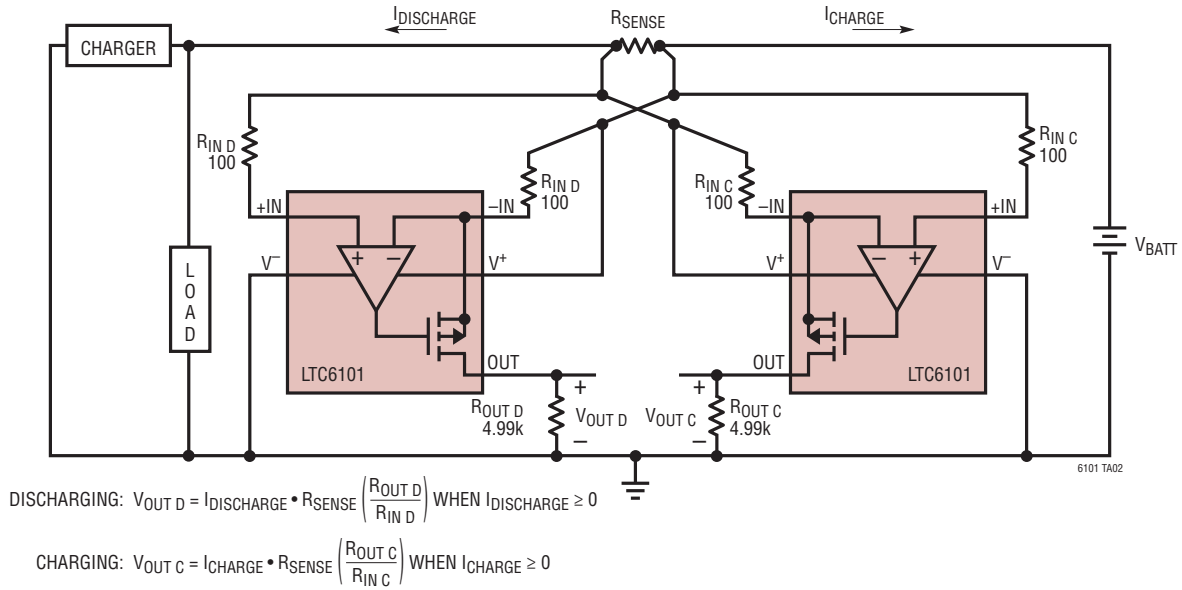


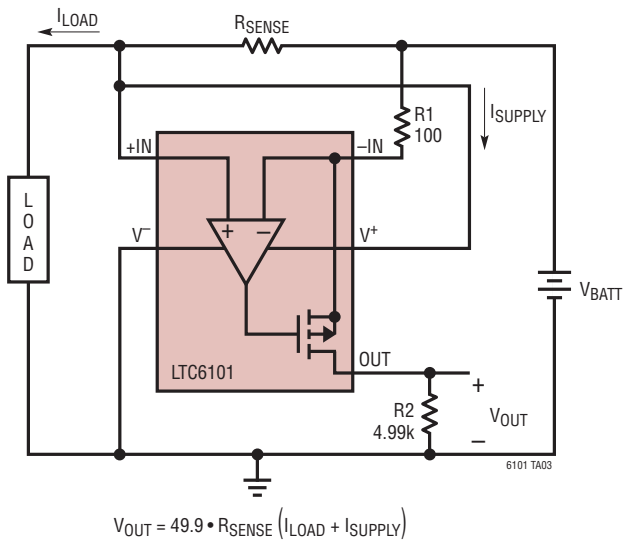
Figure 8. Additional Resistor R3 Protects Output During Supply Reversal

## TYPICAL APPLICATIONS

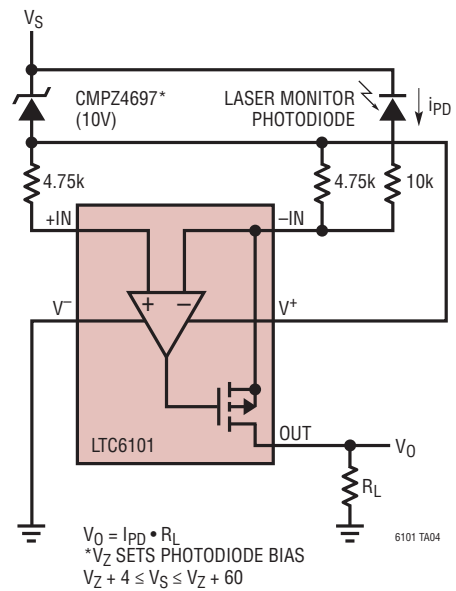
### Bidirectional Current Sense Circuit with Separate Charge/Discharge Output



### LTC6101 Monitors Its Own Supply Current

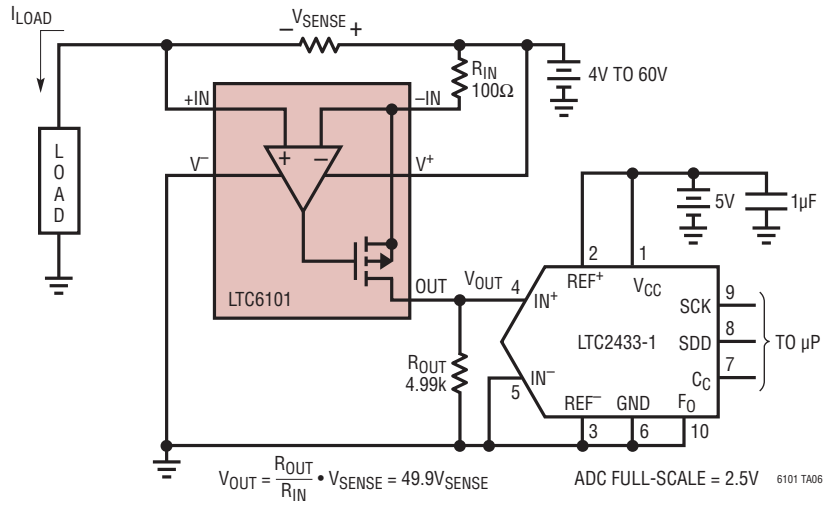


### High-Side-Input Transimpedance Amplifier

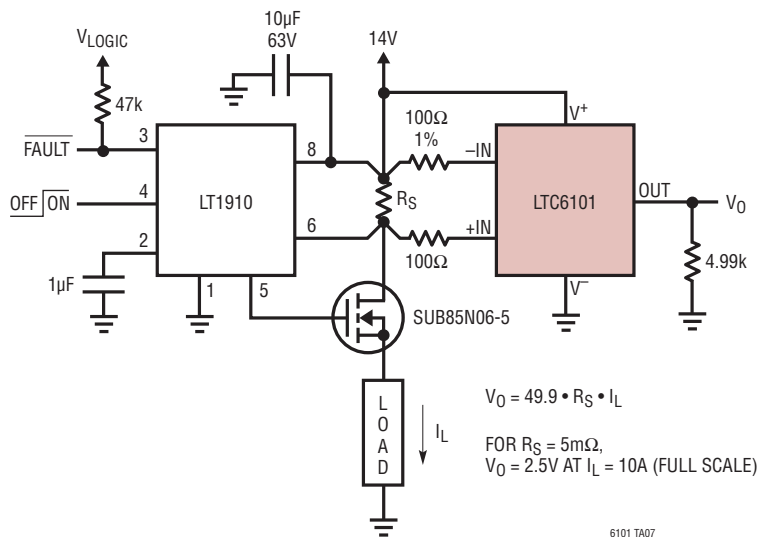


TYPICAL APPLICATIONS

16-Bit Resolution Unidirectional Output into LTC2433 ADC

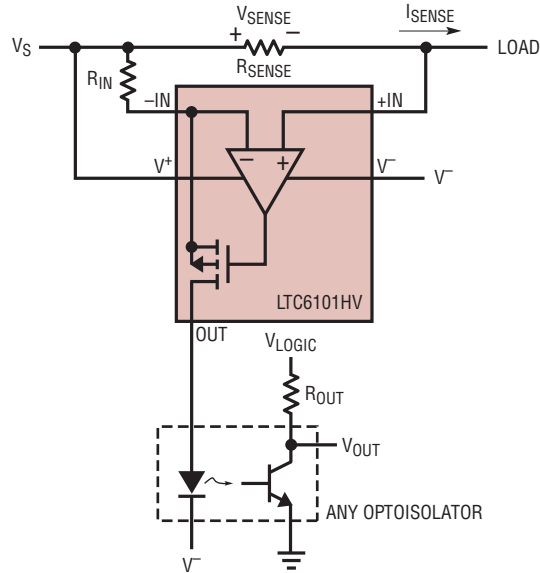


Intelligent High-Side Switch with Current Monitor



## TYPICAL APPLICATIONS

### 48V Supply Current Monitor with Isolated Output with 105V Survivability



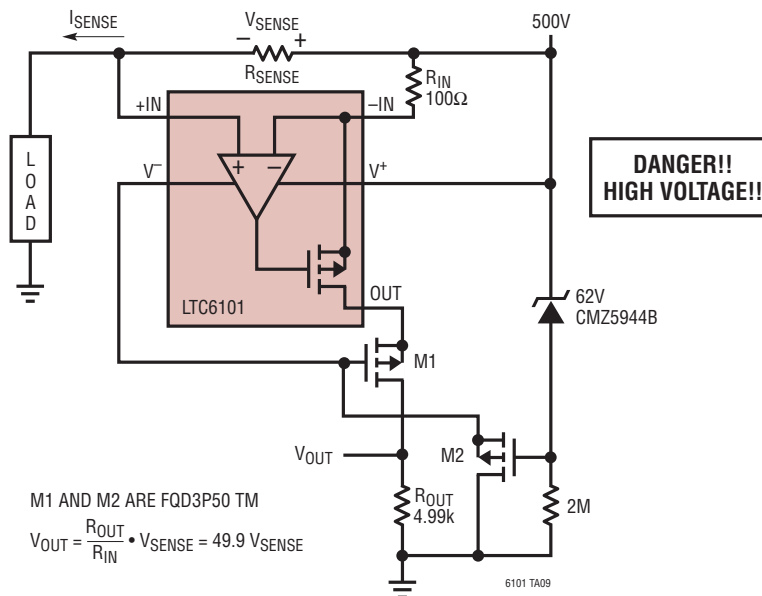
N = OPTOISOLATOR CURRENT GAIN

$$V_{OUT} = V_{LOGIC} - I_{SENSE} \cdot \frac{R_{SENSE}}{R_{IN}} \cdot N \cdot R_{OUT}$$

6101 TA08

### Simple 500V Current Monitor

**DANGER! Lethal Potentials Present — Use Caution**



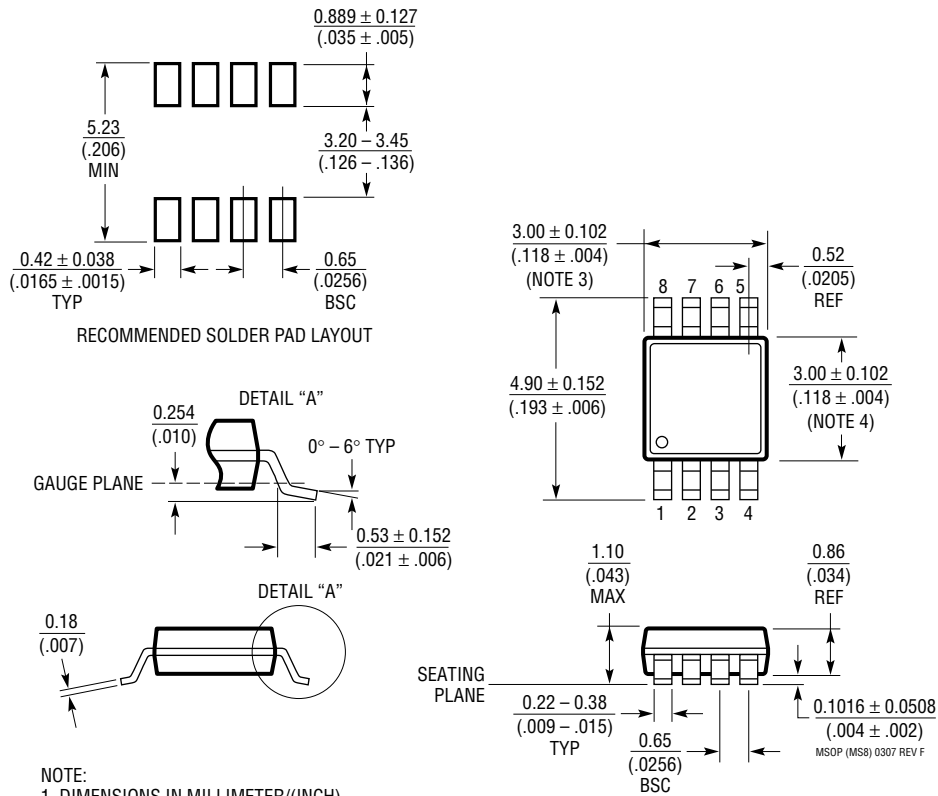
6101 TA09

# PACKAGE DESCRIPTION

Please refer to <http://www.linear.com/designtools/packaging/> for the most recent package drawings.

## MS8 Package 8-Lead Plastic MSOP

(Reference LTC DWG # 05-08-1660 Rev F)



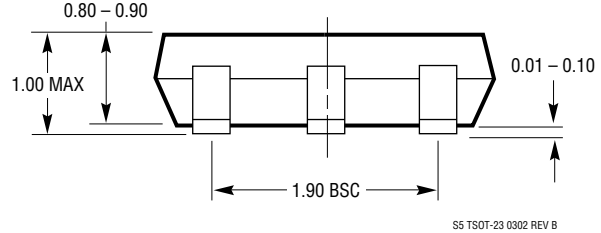
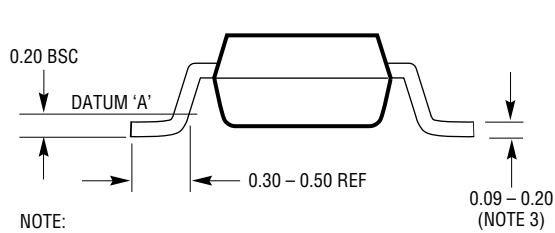
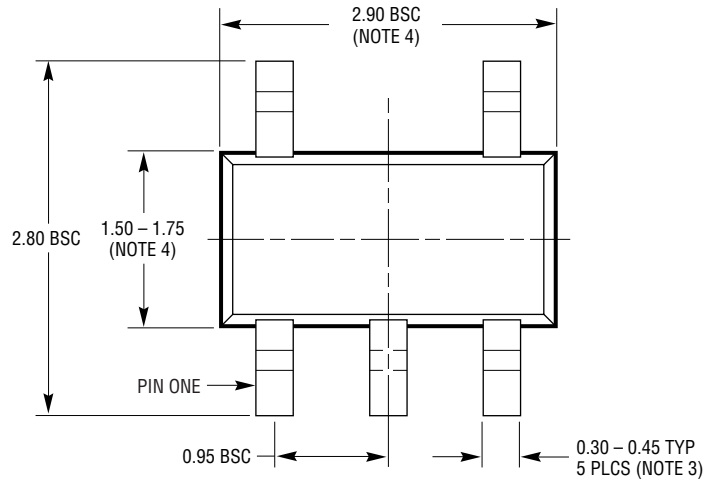
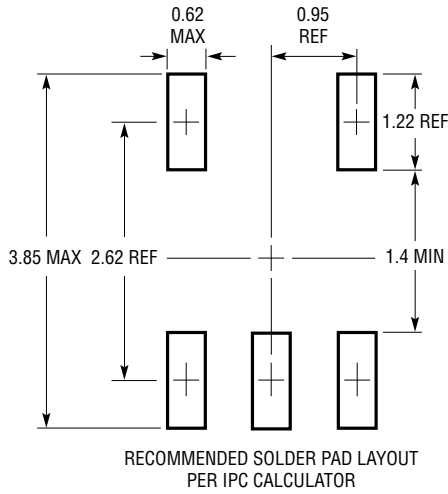
**NOTE:**

1. DIMENSIONS IN MILLIMETER/(INCH)
2. DRAWING NOT TO SCALE
3. DIMENSION DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS.  
MOLD FLASH, PROTRUSIONS OR GATE BURRS SHALL NOT EXCEED 0.152mm (.006") PER SIDE
4. DIMENSION DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSIONS.  
INTERLEAD FLASH OR PROTRUSIONS SHALL NOT EXCEED 0.152mm (.006") PER SIDE
5. LEAD COPLANARITY (BOTTOM OF LEADS AFTER FORMING) SHALL BE 0.102mm (.004") MAX

## PACKAGE DESCRIPTION

Please refer to <http://www.linear.com/designtools/packaging/> for the most recent package drawings.

**S5 Package**  
**5-Lead Plastic TSOT-23**  
 (Reference LTC DWG # 05-08-1635)



- NOTE:
1. DIMENSIONS ARE IN MILLIMETERS
  2. DRAWING NOT TO SCALE
  3. DIMENSIONS ARE INCLUSIVE OF PLATING
  4. DIMENSIONS ARE EXCLUSIVE OF MOLD FLASH AND METAL BURR
  5. MOLD FLASH SHALL NOT EXCEED 0.254mm
  6. JEDEC PACKAGE REFERENCE IS MO-193

SS TSOT-23 0302 REV B

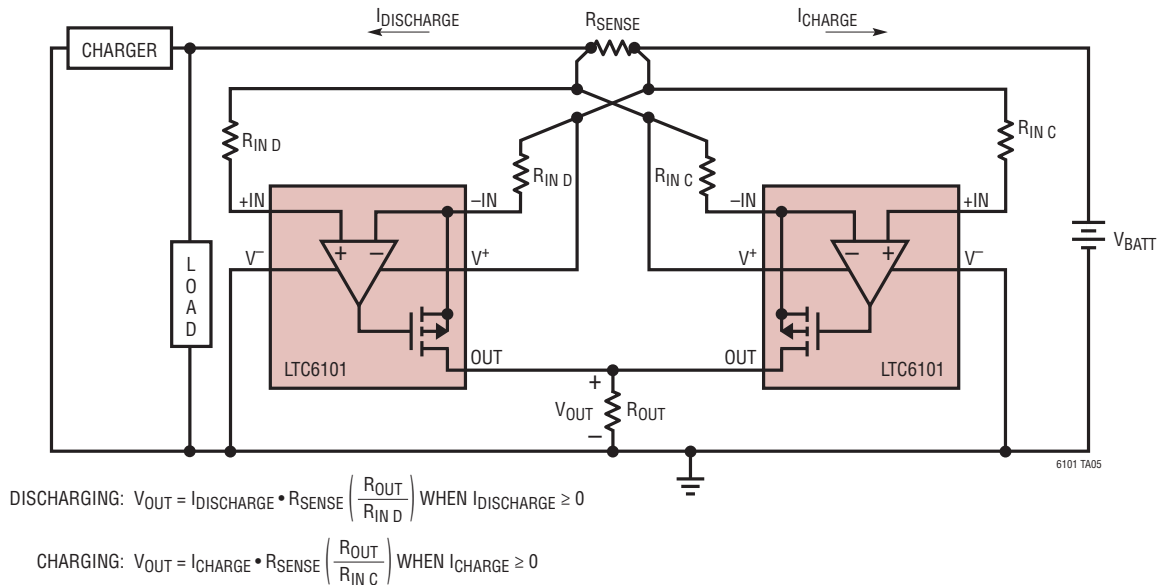
**REVISION HISTORY** (Revision history begins at Rev H)

REV	DATE	DESCRIPTION	PAGE NUMBER
H	03/12	Updated Features	1
		Updated Absolute Maximum Ratings and changed Order Information	2
		Changed operating temperature range to specified temperature range in Electrical Characteristics header	4, 5
		Changed T <sub>A</sub> value in curve G02 from 45°C to 25°C	6



## TYPICAL APPLICATION

Bidirectional Current Sense Circuit with Combined Charge/Discharge Output



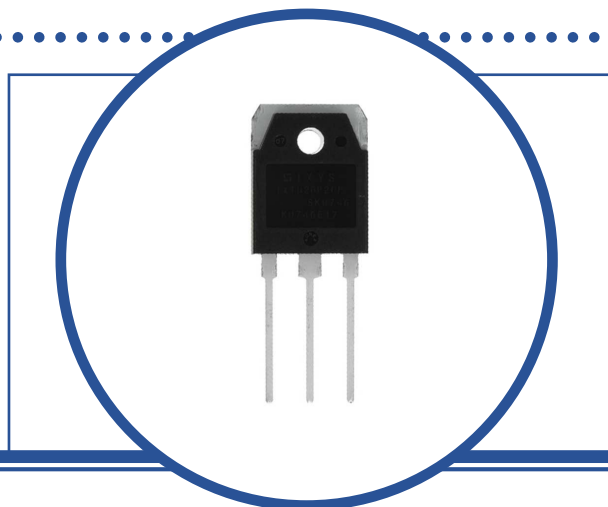
## RELATED PARTS

PART NUMBER	DESCRIPTION	COMMENTS
LT1636	Rail-to-Rail Input/Output, Micropower Op Amp	$V_{CM}$ Extends 44V above $V_{EE}$ , 55 $\mu$ A Supply Current, Shutdown Function
LT1637/LT1638/ LT1639	Single/Dual/Quad, Rail-to-Rail, Micropower Op Amp	$V_{CM}$ Extends 44V above $V_{EE}$ , 0.4V/ $\mu$ s Slew Rate, >1MHz Bandwidth, <250 $\mu$ A Supply Current per Amplifier
LT1787/LT1787HV	Precision, Bidirectional, High Side Current Sense Amplifier	2.7V to 60V Operation, 75 $\mu$ V Offset, 60 $\mu$ A Current Draw
LTC1921	Dual -48V Supply and Fuse Monitor	$\pm$ 200V Transient Protection, Drives Three Optoisolators for Status
LT1990	High Voltage, Gain Selectable Difference Amplifier	$\pm$ 250V Common Mode, Micropower, Pin Selectable Gain = 1, 10
LT1991	Precision, Gain Selectable Difference Amplifier	2.7V to $\pm$ 18V, Micropower, Pin Selectable Gain = -13 to 14
LTC2050/LTC2051/ LTC2052	Single/Dual/Quad Zero-Drift Op Amp	3 $\mu$ V Offset, 30nV/ $^{\circ}$ C Drift, Input Extends Down to $V_{-}$
LTC4150	Coulomb Counter/Battery Gas Gauge	Indicates Charge Quantity and Polarity
LT6100	Gain-Selectable High-Side Current Sense Amplifier	4.1V to 48V Operation, Pin-Selectable Gain: 10, 12.5, 20, 25, 40, 50V/V

# SILICON EPITAXIAL PLANAR NPN TRANSISTOR

## MG6330, MG6330-R

- TO-3P Plastic Package
- Complimentary PNP – MG9410
- Designed specifically for audio power amplifier applications
- High Current audio bipolar with wide Safe Operating Area



### ABSOLUTE MAXIMUM RATINGS (T<sub>A</sub> = 25°C unless otherwise stated)

		MG6330	MG6330-R
V <sub>CB0</sub>	Collector – Base Voltage	230V	260V
V <sub>CEO</sub>	Collector – Emitter Voltage	230V	260V
V <sub>EBO</sub>	Emitter – Base Voltage		5V
I <sub>C</sub>	Continuous Collector Current		15A
I <sub>B</sub>	Base Current		4A
P <sub>D</sub>	Total Power Dissipation at T <sub>A</sub> = 25°C		200W
T <sub>J</sub>	Maximum Junction Temperature		150°C
T <sub>stg</sub>	Storage Temperature Range		-55 to +150°C

### THERMAL PROPERTIES

Symbols	Parameters	Min.	Typ.	Max.	Units
R <sub>θJC</sub>	Thermal Resistance, Junction To Case			0.63	°C/W

Semelab Limited reserves the right to change test conditions, parameter limits and package dimensions without notice. Information furnished by Semelab is believed to be both accurate and reliable at the time of going to press. However Semelab assumes no responsibility for any errors or omissions discovered in its use. Semelab encourages customers to verify that datasheets are current before placing orders.

# SILICON EPITAXIAL PNP TRANSISTOR MG6330, MG6330-R

## ELECTRICAL CHARACTERISTICS ( $T_A = 25^\circ\text{C}$ unless otherwise stated)

Symbols	Parameters	Test Conditions		Min.	Typ	Max.	Units
$I_{CBO}$	Collector-Cut-Off Current	MG6330	$V_{CB} = 230\text{V}$			100	$\mu\text{A}$
		MG6330-R	$V_{CB} = 260\text{V}$				
$I_{EBO}$	Emitter-Cut-Off-Current	$V_{EB} = 5\text{V}$				100	$\mu\text{A}$
$V_{(BR)CEO}$	Collector-Base Breakdown Voltage	$I_C = 25\text{mA}$	MG6330	230			V
			MG6330-R	260			
$V_{CE(sat)}^{(1)}$	Collector-Emitter Saturation Voltage	$I_C = 5\text{A}$	$I_B = 0.5\text{A}$			2.0	V
$h_{FE}$	Forward-current transfer ratio	$I_C = 5\text{A}$	$V_{CE} = 4\text{V}$	70		140	

## DYNAMIC CHARACTERISTICS

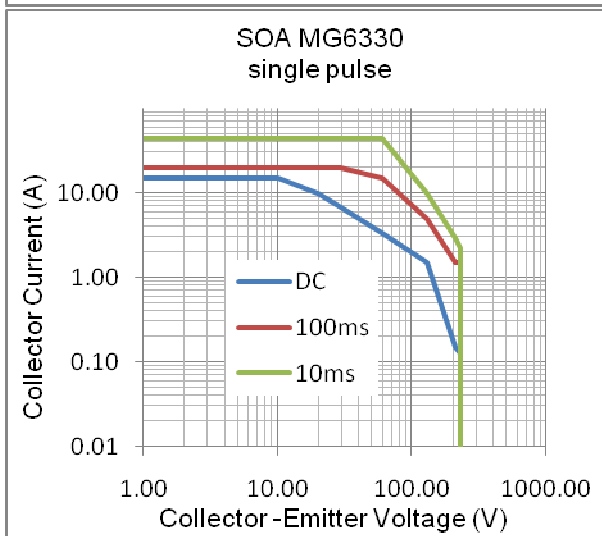
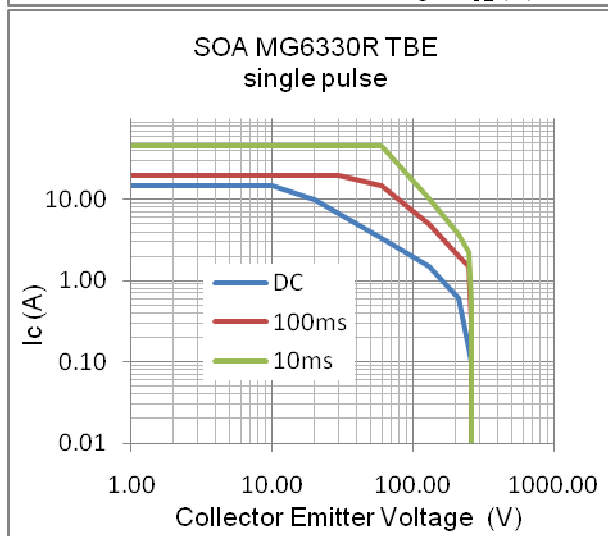
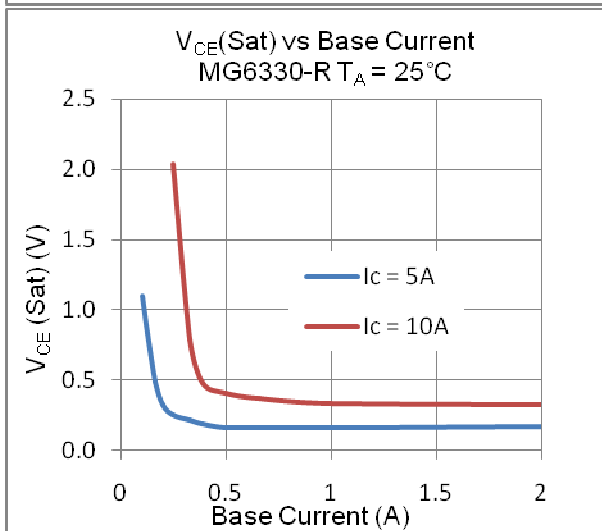
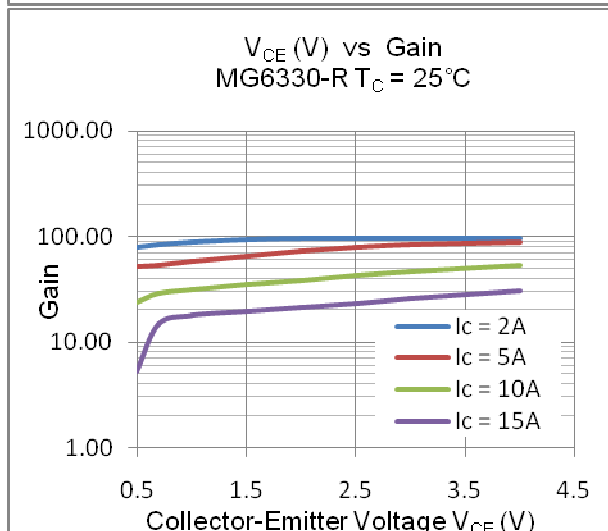
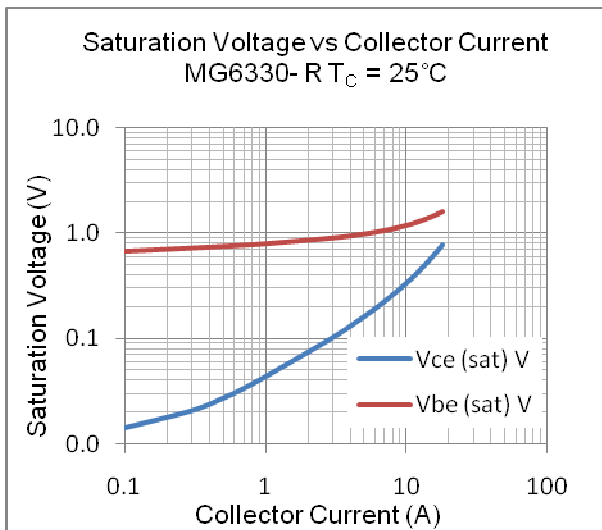
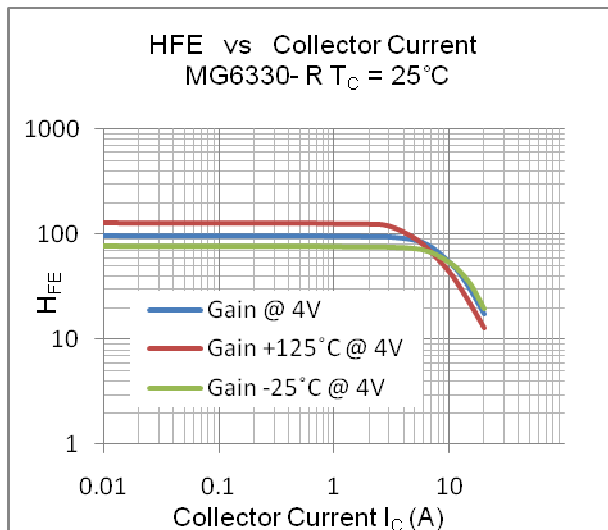
$f_T$	Transition Frequency	$I_E = -2\text{A}$	$V_{CE} = 12\text{V}$		60		MHz
$C_{OB}$	Output Capacitance	$V_{CB} = 10\text{V}$	$f = 1.0\text{MHz}$		250		pF

### Notes

Pulse Width  $\leq 300\mu\text{s}$ ,  $\delta \leq 2\%$

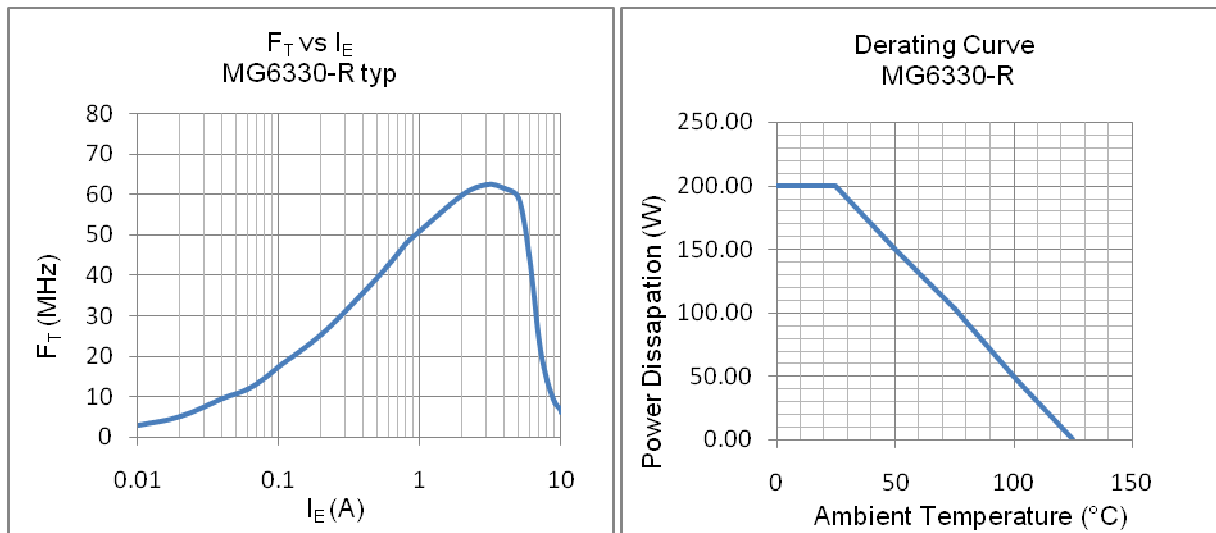
# SILICON EPITAXIAL PNP TRANSISTOR MG6330, MG6330-R

## TYPICAL CHARACTERISTICS ( $T_A = 25^\circ\text{C}$ unless otherwise stated)



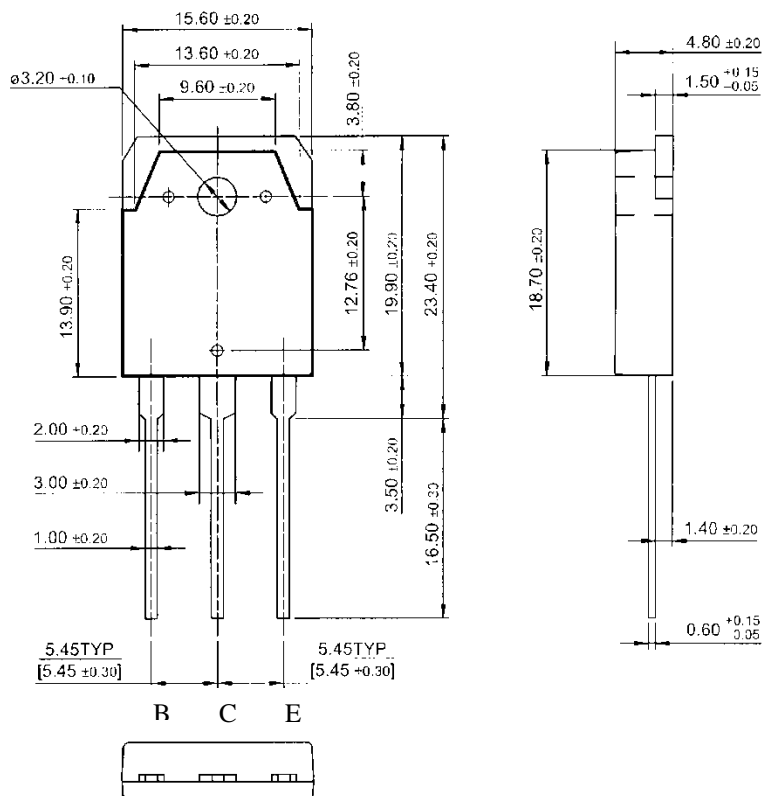
# SILICON EPITAXIAL PNP TRANSISTOR MG6330, MG6330-R

## TYPICAL CHARACTERISTICS CONTINUED ( $T_A = 25^\circ\text{C}$ unless otherwise stated)



## MECHANICAL DATA

Dimensions in mm (inches)



TO3P

Pin1 – Base

Pin2 – Collector

Pin3 - Emitter

## COMPLEMENTARY SILICON PLASTIC POWER TRANSISTORS

... designed for use in high-frequency drivers in audio amplifier applications.

### FEATURES:

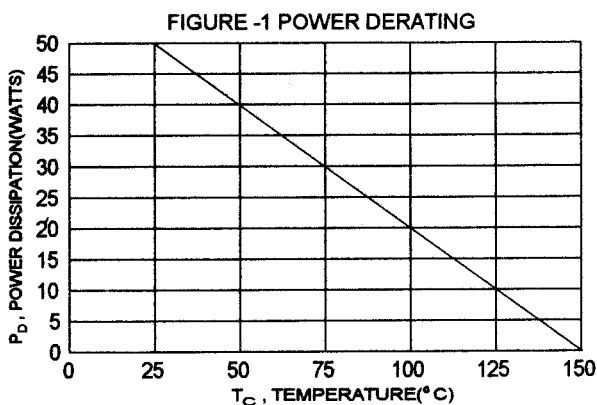
- \* Collector-Emitter Sustaining Voltage-  
 $V_{CE(OBS)}$  = 120 V (Min) -MJE15028,MJE15029  
 = 150V (Min) -MJE15030,MJE15031
- \* DC Current Gain Specified to 8.0 Ampers  
 $hFE = 40(\text{Min}) @ I_C = 3.0 \text{ A}$   
 $= 20(\text{Min}) @ I_C = 4.0 \text{ A}$
- \* TO-220AB Compact Package

### MAXIMUM RATINGS

Characteristic	Symbol	MJE15028 MJE15029	MJE15030 MJE15031	Unit
Collector-Emitter Voltage	$V_{CEO}$	120	150	V
Collector-Base Voltage	$V_{CBO}$	120	150	V
Emitter-Base Voltage	$V_{EBO}$	5.0		V
Collector Current - Continuous - Peak	$I_C$	8.0 16		A
Base Current	$I_B$	2.0		A
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	50 0.4		W W/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	$T_J, T_{STG}$	-65 to +150		$^\circ\text{C}$

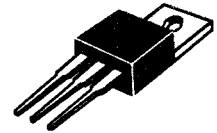
### THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance Junction to Case	$R_{\theta jc}$	2.50	$^\circ\text{C/W}$

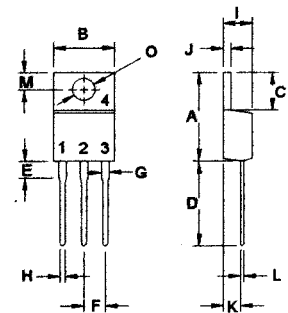


NPN	PNP
MJE15028	MJE15029
MJE15030	MJE15031

8.0 AMPERE  
COMPLEMENTARY SILICON  
POWER TRANSISTORS  
120-150 Volts  
50 Watts



TO-220



- PIN 1.BASE  
2.COLLECTOR  
3.EMITTER  
4.COLLECTOR(CASE)

DIM	MILLIMETERS	
	MIN	MAX
A	14.68	15.31
B	9.78	10.42
C	5.01	6.52
D	13.06	14.62
E	3.57	4.07
F	2.42	3.66
G	1.12	1.36
H	0.72	0.96
I	4.22	4.98
J	1.14	1.38
K	2.20	2.97
L	0.33	0.55
M	2.48	2.98
O	3.70	3.90

MJE15028, MJE15030 NPN / MJE15029, MJE15031 PNP

**ELECTRICAL CHARACTERISTICS (  $T_c = 25^\circ\text{C}$  unless otherwise noted )**

Characteristic	Symbol	Min	Max	Unit
----------------	--------	-----	-----	------

**OFF CHARACTERISTICS**

Collector-Emitter Sustaining Voltage(1) ( $I_c = 10 \text{ mA}$ , $I_B = 0$ ) MJE15028,MJE15029 MJE15030,MJE15031	$V_{CE(sus)}$	120 150		V
Collector Cutoff Current ( $V_{CE} = 120 \text{ V}$ , $I_B = 0$ ) ( $V_{CE} = 150 \text{ V}$ , $I_B = 0$ ) MJE15028,MJE15029 MJE15030,MJE15031	$I_{CEO}$		0.1 0.1	mA
Collector Cutoff Current ( $V_{CB} = 120 \text{ V}$ , $I_E = 0$ ) ( $V_{CB} = 150 \text{ V}$ , $I_E = 0$ ) MJE15028,MJE15029 MJE15030,MJE15031	$I_{CBO}$		10 10	$\mu\text{A}$
Emitter Cutoff Current ( $V_{EB} = 5.0 \text{ V}$ , $I_C = 0$ )	$I_{EBO}$		10	$\mu\text{A}$

**ON CHARACTERISTICS (1)**

DC Current Gain ( $I_c = 0.1 \text{ A}$ , $V_{CE} = 2.0 \text{ V}$ ) ( $I_c = 2.0 \text{ A}$ , $V_{CE} = 2.0 \text{ V}$ ) ( $I_c = 3.0 \text{ A}$ , $V_{CE} = 2.0 \text{ V}$ ) ( $I_c = 4.0 \text{ A}$ , $V_{CE} = 2.0 \text{ V}$ )	hFE	40 40 40 20		
Collector-Emitter Saturation Voltage ( $I_c = 1.0 \text{ A}$ , $I_B = 0.1 \text{ A}$ )	$V_{CE(sat)}$		0.5	V
Base-Emitter On Voltage ( $I_c = 1.0 \text{ A}$ , $V_{CE} = 2.0 \text{ V}$ )	$V_{BE(on)}$		1.0	V

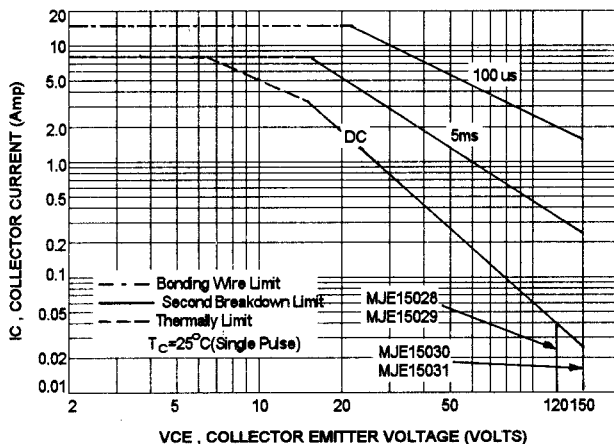
**DYNAMIC CHARACTERISTICS**

Current-Gain-Bandwidth Product (2) ( $I_c = 0.5 \text{ A}$ , $V_{CE} = 10 \text{ V}$ , $f = 10 \text{ MHz}$ )	$f_T$	30		MHz
--	-------	----	--	-----

(1) Pulse Test: Pulse width =  $300 \mu\text{s}$ , Duty Cycle  $\leq 2.0\%$

(2)  $f_T = |h_{fe}| \cdot f_{test}$

FIG-2 ACTIVE REGION SAFE OPERATING AREA



There are two limitation on the power handling ability of a transistor: average junction temperature and second breakdown safe operating area curves indicate  $I_C$ - $V_{CE}$  limits of the transistor that must be observed for reliable operation i.e., the transistor must not be subjected to greater dissipation than curves indicate.

The data of Fig-2 and Fig-3 is base on  $T_{J(PK)}=150^\circ\text{C}$ ;  $T_C$  is variable depending on conditions. second breakdown pulse limits are valid for duty cycles to 10% provided  $T_{J(PK)} \leq 150^\circ\text{C}$ . At high case temperatures, thermal limitation will reduce the power that can be handled to values less than the limitations imposed by second breakdown.

FIG-3 REVERSE BIASE SAFE OPERATING AREA

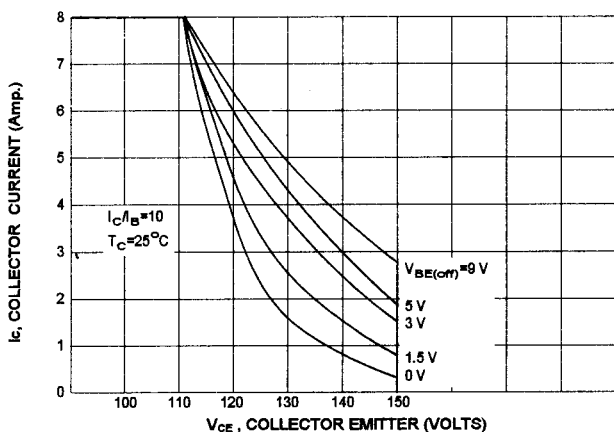


FIG-4 CAPACITANCES

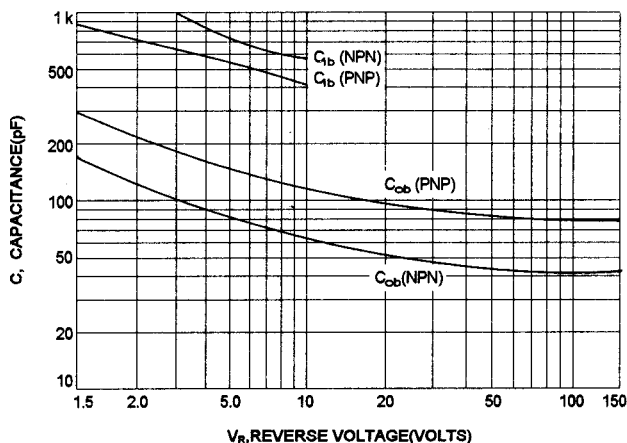


FIG-5 SMALL-SIGNAL CURRENT GAIN

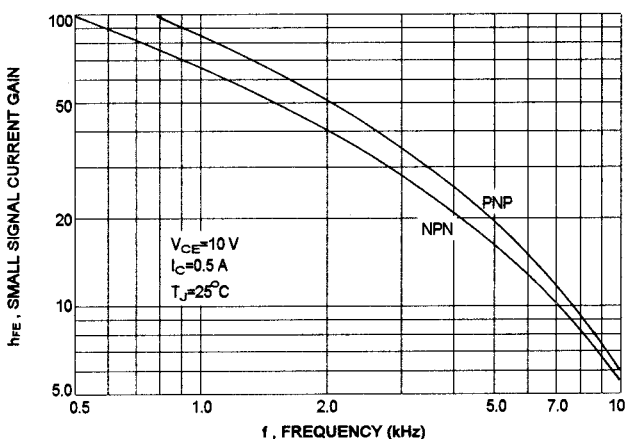


FIG-6 CURRENT GAIN- BANDWIDTH PRODUCT

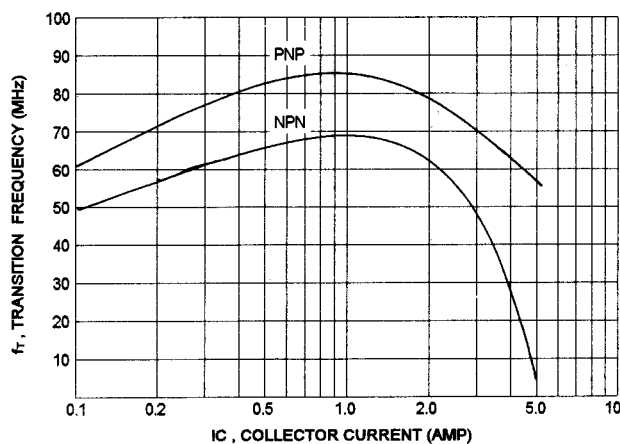
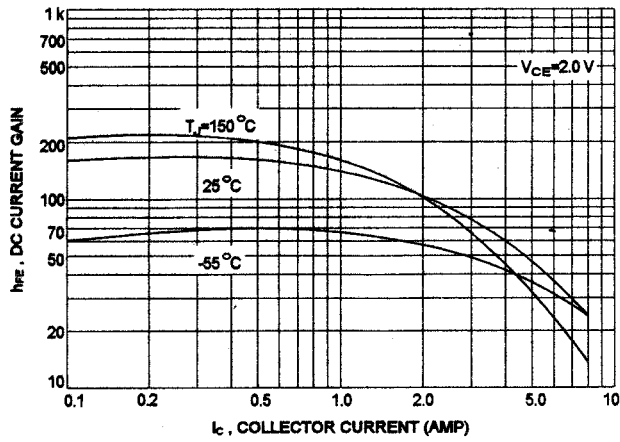




FIG-7 DC CURRENT GAIN

NPN- MJE15028, MJE15030



PNP- MJE15029, MJE15031

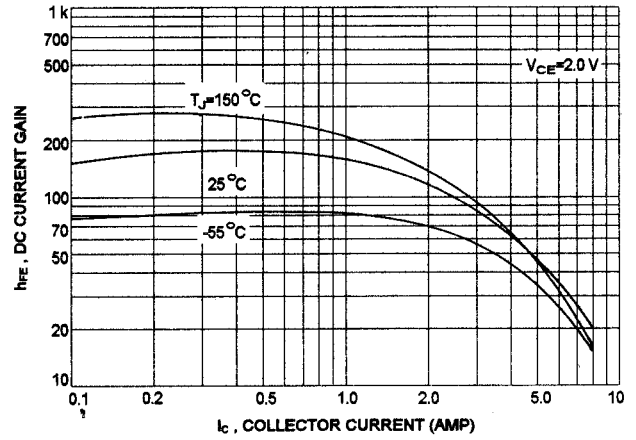
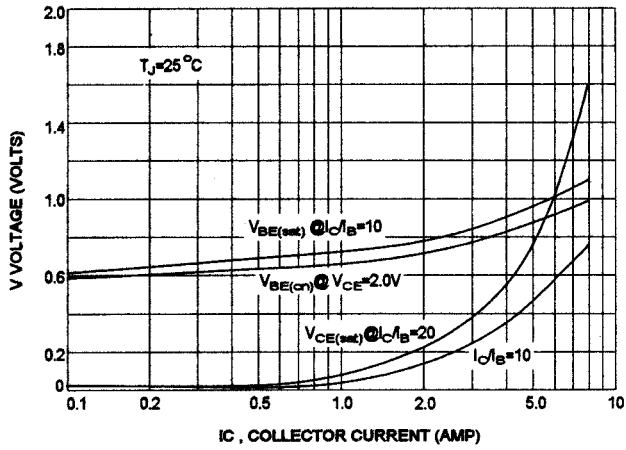


FIG-8 "ON" VOLTAGE

NPN-MJE15028, MJE15030



PNP-MJE15029, MJE15031

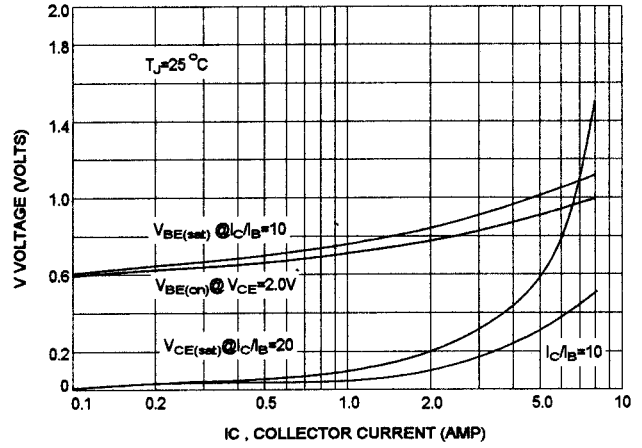


FIG-9 TURN-ON TIME

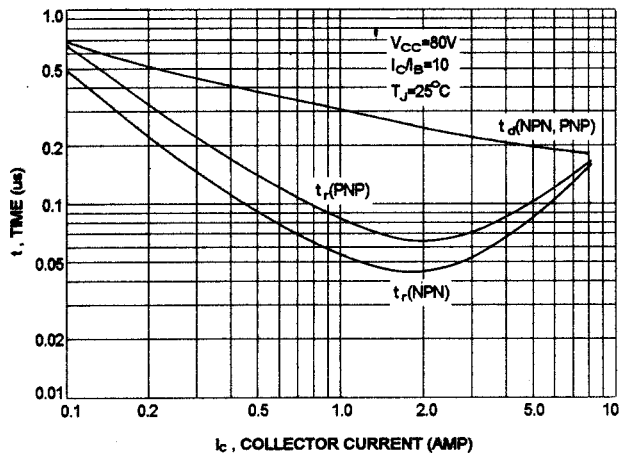
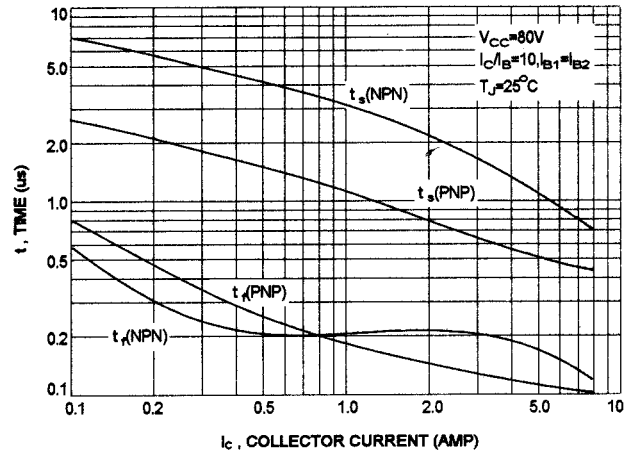


FIG-10 TURN-OFF TIME



### FEATURES

- Temperature coefficient: 5 ppm/°C maximum**
- High output current: 30 mA**
- Low supply current: 45  $\mu$ A maximum**
- Initial accuracy:  $\pm 2$  mV maximum<sup>1</sup>**
- Sleep mode: 15  $\mu$ A maximum**
- Low dropout voltage**
- Load regulation: 4 ppm/mA**
- Line regulation: 4 ppm/V**
- Short-circuit protection**

### APPLICATIONS

- Portable instruments**
- ADCs and DACs**
- Smart sensors**
- Solar powered applications**
- Loop-current-powered instruments**

### GENERAL DESCRIPTION

The REF19x series precision band gap voltage references use a patented temperature drift curvature correction circuit and laser trimming of highly stable, thin-film resistors to achieve a very low temperature coefficient and high initial accuracy.

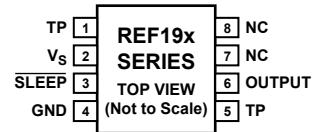
The REF19x series is made up of micropower, low dropout voltage (LDV) devices, providing stable output voltage from supplies as low as 100 mV above the output voltage and consuming less than 45  $\mu$ A of supply current. In sleep mode, which is enabled by applying a low TTL or CMOS level to the SLEEP pin, the output is turned off and supply current is further reduced to less than 15  $\mu$ A.

The REF19x series references are specified over the extended industrial temperature range ( $-40^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ ) with typical performance specifications over  $-40^{\circ}\text{C}$  to  $+125^{\circ}\text{C}$  for applications, such as automotive.

All electrical grades are available in an 8-lead SOIC package; the PDIP and TSSOP packages are available only in the lowest electrical grade.

### TEST PINS

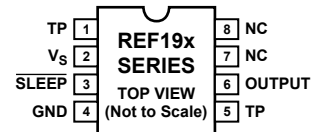
Test Pin 1 and Test Pin 5 are reserved for in-package Zener zap. To achieve the highest level of accuracy at the output, the Zener zapping technique is used to trim the output voltage. Because each unit may require a different amount of adjustment, the resistance value at the test pins varies widely from pin to pin and from part to part. The user should leave Pin 1 and Pin 5 unconnected.



- NOTES**
1. NC = NO CONNECT.
  2. TP PINS ARE FACTORY TEST POINTS, NO USER CONNECTION.

00371-001

Figure 1. 8-Lead SOIC\_N and TSSOP Pin Configuration (S Suffix and RU Suffix)



- NOTES**
1. NC = NO CONNECT.
  2. TP PINS ARE FACTORY TEST POINTS, NO USER CONNECTION.

00371-002

Figure 2. 8-Lead PDIP Pin Configuration (P Suffix)

**Table 1. Nominal Output Voltage**

Part Number	Nominal Output Voltage (V)
REF191	2.048
REF192	2.50
REF193	3.00
REF194	4.50
REF195	5.00
REF196	3.30
REF198	4.096

<sup>1</sup> Initial accuracy does not include shift due to solder heat effect (see the Applications Information section).

#### Rev. L

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

## TABLE OF CONTENTS

Features .....	1	Electrical Characteristics—REF196 @ $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ .....	13
Applications.....	1	Electrical Characteristics—REF198 @ $T_A = 25^{\circ}\text{C}$ .....	14
General Description .....	1	Electrical Characteristics—REF198 @ $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ .....	14
Test Pins .....	1	Electrical Characteristics—REF198 @ $-40^{\circ}\text{C} \leq T_A \leq 125^{\circ}\text{C}$ .....	15
Revision History .....	3	Absolute Maximum Ratings .....	16
Specifications.....	4	Thermal Resistance .....	16
Electrical Characteristics—REF191 @ $T_A = 25^{\circ}\text{C}$ .....	4	ESD Caution.....	16
Electrical Characteristics—REF191 @ $-40^{\circ}\text{C} \leq +85^{\circ}\text{C}$ .....	5	Typical Performance Characteristics .....	17
Electrical Characteristics—REF191 @ $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ .....	6	Applications Information .....	20
Electrical Characteristics—REF192 @ $T_A = 25^{\circ}\text{C}$ .....	6	Output Short-Circuit Behavior .....	20
Electrical Characteristics—REF192 @ $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ .....	7	Device Power Dissipation Considerations.....	20
Electrical Characteristics—REF192 @ $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ .....	7	Output Voltage Bypassing.....	20
Electrical Characteristics—REF193 @ $T_A = 25^{\circ}\text{C}$ .....	8	Sleep Mode Operation .....	20
Electrical Characteristics—REF193 @ $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ .....	8	Basic Voltage Reference Connections .....	20
Electrical Characteristics—REF193 @ $T_A \leq -40^{\circ}\text{C} \leq +125^{\circ}\text{C}$ .....	9	Membrane Switch-Controlled Power Supply.....	20
Electrical Characteristics—REF194 @ $T_A = 25^{\circ}\text{C}$ .....	9	Solder Heat Effect .....	21
Electrical Characteristics—REF194 @ $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ .....	10	Current-Boosted References with Current Limiting.....	21
Electrical Characteristics—REF194 @ $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ .....	10	Negative Precision Reference Without Precision Resistors..	22
Electrical Characteristics—REF195 @ $T_A = 25^{\circ}\text{C}$ .....	11	Stacking Reference ICs for Arbitrary Outputs .....	22
Electrical Characteristics—REF195 @ $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ .....	11	Precision Current Source .....	23
Electrical Characteristics—REF195 @ $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ .....	12	Switched Output 5 V/3.3 V Reference.....	23
Electrical Characteristics—REF196 @ $T_A = 25^{\circ}\text{C}$ .....	12	Kelvin Connections.....	24
Electrical Characteristics—REF196 @ $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ .....	13	Fail-Safe 5 V Reference.....	24
		Low Power, Strain Gage Circuit .....	25
		Outline Dimensions .....	26
		Ordering Guide .....	27

**REVISION HISTORY****9/11—Rev. K to Rev. L**

Change to Condition Column for Dropout Voltage Parameter, Table 2.....	4
Change to Condition Column for Dropout Voltage Parameter, Table 3.....	5
Change to Operating Temperature Range, Table 23.....	16

**7/10—Rev. J to Rev. K**

Add Note 1, Features Section.....	1
Changes to Note 1, Table 2.....	4
Changes to Note 1, Table 5.....	6
Changes to Note 1, Table 8.....	8
Changes to Note 1, Table 11.....	9
Changes to Note 1, Table 14.....	11
Changes to Note 1, Table 17.....	12
Changes to Note 1, Table 20.....	14
Moved Figure 22.....	20
Added Figure 23, Solder Heat Effect Section, and Figure 24; Renumbered Sequentially .....	21
Moved Negative Precision Reference Without Precision Resistors Section.....	22
Moved Precision Current Source Section .....	23
Moved Kelvin Connections Section .....	24
Moved Figure 32.....	25
Updated Outline Dimensions.....	26
Changes to Ordering Guide.....	27

**3/08—Rev. I to Rev. J**

Changes to General Description .....	1
Changes to Specifications Section.....	4
Deleted Wafer Test Limits Section .....	14
Changes to Table 23, Thermal Resistance Section, and Table 24 .....	16
Changes to Figure 6.....	17
Changes to Device Power Dissipation Considerations Section.....	20
Changes to Current-Boosted References with Current Limiting Section .....	21

Changes to Precision Current Source Section .....	22
Changes to Figure 28 .....	23
Changes to Figure 30 .....	24
Changes to Low Power, Strain Gage Circuit Section.....	25
Changes to Ordering Guide.....	27

**9/06—Rev. H to Rev. I**

Updated Format .....	Universal
Changes to Table 25 .....	16
Changes to Figure 6 .....	16
Changes to Figure 10, Figure 12, Figure 14, and Figure 26 .....	17
Changes to Figure 18 .....	18
Changes to Figure 20 .....	19
Changes to Figure 23 .....	20
Changes to Figure 25 .....	21
Updated Outline Dimensions.....	25
Changes to Ordering Guide.....	26

**6/05—Rev. G to Rev. H**

Updated Format .....	Universal
Changes to Caption in Figure 7.....	16
Updated Outline Dimensions.....	25
Changes to Ordering Guide.....	26

**7/04—Rev. F to Rev. G**

Changes to Ordering Guide.....	4
--------------------------------	---

**3/04—Rev. E to Rev. F**

Updated Absolute Maximum Rating.....	4
Changes to Ordering Guide.....	14
Updated Outline Dimensions.....	24

**1/03—Rev. D to Rev. E**

Changes to Figure 3 and Figure 4 .....	15
Changes to Output Short Circuit Behavior .....	17
Changes to Figure 20 .....	17
Changes to Figure 26 .....	19
Updated Outline Dimensions.....	23

**1/96—Revision 0: Initial Version**

## SPECIFICATIONS

ELECTRICAL CHARACTERISTICS—REF191 @  $T_A = 25^\circ\text{C}$ 

@  $V_S = 3.3\text{ V}$ ,  $T_A = 25^\circ\text{C}$ , unless otherwise noted.

Table 2.

Parameter	Symbol	Condition	Min	Typ	Max	Unit
INITIAL ACCURACY <sup>1</sup>	$V_O$					
E Grade		$I_{OUT} = 0\text{ mA}$	2.046	2.048	2.050	V
F Grade			2.043		2.053	V
G Grade			2.038		2.058	V
LINE REGULATION <sup>2</sup>	$\Delta V_O / \Delta V_{IN}$					
E Grade		$3.0\text{ V} \leq V_S \leq 15\text{ V}$ , $I_{OUT} = 0\text{ mA}$		2	4	ppm/V
F and G Grades				4	8	ppm/V
LOAD REGULATION <sup>2</sup>	$\Delta V_O / \Delta V_{LOAD}$					
E Grade		$V_S = 5.0\text{ V}$ , $0\text{ mA} \leq I_{OUT} \leq 30\text{ mA}$		4	10	ppm/mA
F and G Grades				6	15	ppm/mA
DROPOUT VOLTAGE	$V_S - V_O$					
		$V_S = 3.0\text{ V}$ , $I_{LOAD} = 2\text{ mA}$			0.95	V
		$V_S = 3.3\text{ V}$ , $I_{LOAD} = 10\text{ mA}$			1.25	V
		$V_S = 3.6\text{ V}$ , $I_{LOAD} = 30\text{ mA}$			1.55	V
LONG-TERM STABILITY <sup>3</sup>	$DV_O$	1000 hours @ $125^\circ\text{C}$		1.2		mV
NOISE VOLTAGE	$e_N$	0.1 Hz to 10 Hz		20		$\mu\text{V p-p}$

<sup>1</sup> Initial accuracy does not include shift due to solder heat effect (see the Applications Information section).

<sup>2</sup> Line and load regulation specifications include the effect of self-heating.

<sup>3</sup> Long-term stability specification is noncumulative. The drift in subsequent 1000-hour periods is significantly lower than in the first 1000-hour period.

**ELECTRICAL CHARACTERISTICS—REF191 @  $-40^{\circ}\text{C} \leq +85^{\circ}\text{C}$** 

@  $V_S = 3.3\text{ V}$ ,  $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ , unless otherwise noted.

**Table 3.**

Parameter	Symbol	Condition	Min	Typ	Max	Unit
TEMPERATURE COEFFICIENT <sup>1, 2</sup>	TCV <sub>O</sub> /°C	I <sub>OUT</sub> = 0 mA				
E Grade			2	5	ppm/°C	
F Grade			5	10	ppm/°C	
G Grade <sup>3</sup>			10	25	ppm/°C	
LINE REGULATION <sup>4</sup>	ΔV <sub>O</sub> /ΔV <sub>IN</sub>	3.0 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA				
E Grade			5	10	ppm/V	
F and G Grades			10	20	ppm/V	
LOAD REGULATION <sup>4</sup>	ΔV <sub>O</sub> /ΔV <sub>LOAD</sub>	V <sub>S</sub> = 5.0 V, 0 mA ≤ I <sub>OUT</sub> ≤ 25 mA				
E Grade			5	15	ppm/mA	
F and G Grades			10	20	ppm/mA	
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>	V <sub>S</sub> = 3.0 V, I <sub>LOAD</sub> = 2 mA			0.95	V
		V <sub>S</sub> = 3.3 V, I <sub>LOAD</sub> = 10 mA			1.25	V
		V <sub>S</sub> = 3.6 V, I <sub>LOAD</sub> = 25 mA			1.55	V
SLEEP PIN						
Logic High Input Voltage	V <sub>H</sub>		2.4			V
Logic High Input Current	I <sub>H</sub>				–8	μA
Logic Low Input Voltage	V <sub>L</sub>				0.8	V
Logic Low Input Current	I <sub>L</sub>				–8	μA
SUPPLY CURRENT		No load			45	μA
Sleep Mode		No load			15	μA

<sup>1</sup> For proper operation, a 1 μF capacitor is required between the output pin and the GND pin of the device.

<sup>2</sup> TCV<sub>O</sub> is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/°C.

$$TCV_O = (V_{MAX} - V_{MIN}) / V_O (T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.

<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF191 @  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$** 

@  $V_S = 3.3\text{ V}$ ,  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ , unless otherwise noted.

Table 4.

Parameter	Symbol	Condition	Min	Typ	Max	Unit		
TEMPERATURE COEFFICIENT <sup>1, 2</sup>	TCV <sub>O</sub> /°C	I <sub>OUT</sub> = 0 mA						
E Grade							2	ppm/°C
F Grade							5	ppm/°C
G Grade <sup>3</sup>						10	ppm/°C	
LINE REGULATION <sup>4</sup>	ΔV <sub>O</sub> /ΔV <sub>IN</sub>	3.0 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA						
E Grade							10	ppm/V
F and G Grades						20	ppm/V	
LOAD REGULATION <sup>4</sup>	ΔV <sub>O</sub> /ΔV <sub>LOAD</sub>	V <sub>S</sub> = 5.0 V, 0 mA ≤ I <sub>OUT</sub> ≤ 20 mA						
E Grade							10	ppm/mA
F and G Grades						20	ppm/mA	
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>	V <sub>S</sub> = 3.3 V, I <sub>LOAD</sub> = 10 mA				1.25	V	
		V <sub>S</sub> = 3.6 V, I <sub>LOAD</sub> = 20 mA				1.55	V	

<sup>1</sup> For proper operation, a 1 μF capacitor is required between the output pin and the GND pin of the device.

<sup>2</sup> TCV<sub>O</sub> is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/°C.

$$TCV_O = (V_{MAX} - V_{MIN}) / V_O (T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.

<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF192 @ T<sub>A</sub> = 25°C**

@ V<sub>S</sub> = 3.3 V, T<sub>A</sub> = 25°C, unless otherwise noted.

Table 5.

Parameter	Symbol	Condition	Min	Typ	Max	Unit				
INITIAL ACCURACY <sup>1</sup>	V <sub>O</sub>	I <sub>OUT</sub> = 0 mA								
E Grade							2.498	2.500	2.502	V
F Grade							2.495		2.505	V
G Grade					2.490	2.510	V			
LINE REGULATION <sup>2</sup>	ΔV <sub>O</sub> /ΔV <sub>IN</sub>	3.0 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA								
E Grade							2	4	ppm/V	
F and G Grades						4	8	ppm/V		
LOAD REGULATION <sup>2</sup>	ΔV <sub>O</sub> /ΔV <sub>LOAD</sub>	V <sub>S</sub> = 5.0 V, 0 mA ≤ I <sub>OUT</sub> ≤ 30 mA								
E Grade							4	10	ppm/mA	
F and G Grades						6	15	ppm/mA		
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>	V <sub>S</sub> = 3.5 V, I <sub>LOAD</sub> = 10 mA				1.00	V			
		V <sub>S</sub> = 3.9 V, I <sub>LOAD</sub> = 30 mA				1.40	V			
LONG-TERM STABILITY <sup>3</sup>	DV <sub>O</sub>	1000 hours @ 125°C		1.2		mV				
NOISE VOLTAGE	e <sub>N</sub>	0.1 Hz to 10 Hz		25		μV p-p				

<sup>1</sup> Initial accuracy does not include shift due to solder heat effect (see the Applications Information section).

<sup>2</sup> Line and load regulation specifications include the effect of self-heating.

<sup>3</sup> Long-term stability specification is noncumulative. The drift in subsequent 1000-hour periods is significantly lower than in the first 1000-hour period.

**ELECTRICAL CHARACTERISTICS—REF192 @  $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$** 

@  $V_S = 3.3\text{ V}$ ,  $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ , unless otherwise noted.

Table 6.

Parameter	Symbol	Condition	Min	Typ	Max	Unit			
TEMPERATURE COEFFICIENT <sup>1, 2</sup>	$TCV_O/^{\circ}\text{C}$	$I_{OUT} = 0\text{ mA}$							
E Grade							2	5	ppm/ $^{\circ}\text{C}$
F Grade							5	10	ppm/ $^{\circ}\text{C}$
G Grade <sup>3</sup>						10	25	ppm/ $^{\circ}\text{C}$	
LINE REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{IN}$	$3.0\text{ V} \leq V_S \leq 15\text{ V}$ , $I_{OUT} = 0\text{ mA}$							
E Grade							5	10	ppm/V
F and G Grades							10	20	ppm/V
LOAD REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{LOAD}$	$V_S = 5.0\text{ V}$ , $0\text{ mA} \leq I_{OUT} \leq 25\text{ mA}$							
E Grade							5	15	ppm/mA
F and G Grades							10	20	ppm/mA
DROPOUT VOLTAGE	$V_S - V_O$	$V_S = 3.5\text{ V}$ , $I_{LOAD} = 10\text{ mA}$				1.00	V		
		$V_S = 4.0\text{ V}$ , $I_{LOAD} = 25\text{ mA}$				1.50	V		
SLEEP PIN									
Logic High Input Voltage	$V_H$		2.4				V		
Logic High Input Current	$I_H$					-8	$\mu\text{A}$		
Logic Low Input Voltage	$V_L$					0.8	V		
Logic Low Input Current	$I_L$					-8	$\mu\text{A}$		
SUPPLY CURRENT		No load				45	$\mu\text{A}$		
Sleep Mode		No load				15	$\mu\text{A}$		

<sup>1</sup> For proper operation, a 1  $\mu\text{F}$  capacitor is required between the output pin and the GND pin of the device.

<sup>2</sup>  $TCV_O$  is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/ $^{\circ}\text{C}$ .

$$TCV_O = (V_{MAX} - V_{MIN})/V_O(T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.

<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF192 @  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$** 

@  $V_S = 3.3\text{ V}$ ,  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ , unless otherwise noted.

Table 7.

Parameter	Symbol	Condition	Min	Typ	Max	Unit			
TEMPERATURE COEFFICIENT <sup>1, 2</sup>	$TCV_O/^{\circ}\text{C}$	$I_{OUT} = 0\text{ mA}$							
E Grade							2		ppm/ $^{\circ}\text{C}$
F Grade							5		ppm/ $^{\circ}\text{C}$
G Grade <sup>3</sup>						10	ppm/ $^{\circ}\text{C}$		
LINE REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{IN}$	$3.0\text{ V} \leq V_S \leq 15\text{ V}$ , $I_{OUT} = 0\text{ mA}$							
E Grade							10		ppm/V
F and G Grades							20		ppm/V
LOAD REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{LOAD}$	$V_S = 5.0\text{ V}$ , $0\text{ mA} \leq I_{OUT} \leq 20\text{ mA}$							
E Grade							10		ppm/mA
F and G Grades							20		ppm/mA
DROPOUT VOLTAGE	$V_S - V_O$	$V_S = 3.5\text{ V}$ , $I_{LOAD} = 10\text{ mA}$				1.00	V		
		$V_S = 4.0\text{ V}$ , $I_{LOAD} = 20\text{ mA}$				1.50	V		

<sup>1</sup> For proper operation, a 1  $\mu\text{F}$  capacitor is required between the output pin and the GND pin of the device.

<sup>2</sup>  $TCV_O$  is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/ $^{\circ}\text{C}$ .

$$TCV_O = (V_{MAX} - V_{MIN})/V_O(T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.

<sup>4</sup> Line and load regulation specifications include the effect of self-heating.



**ELECTRICAL CHARACTERISTICS—REF193 @ T<sub>A</sub> = 25°C**

@ V<sub>S</sub> = 3.3 V, T<sub>A</sub> = 25°C, unless otherwise noted.

**Table 8.**

Parameter	Symbol	Condition	Min	Typ	Max	Unit
INITIAL ACCURACY <sup>1</sup> G Grade	V <sub>O</sub>	I <sub>OUT</sub> = 0 mA	2.990	3.0	3.010	V
LINE REGULATION <sup>2</sup> G Grade	ΔV <sub>O</sub> /ΔV <sub>IN</sub>	3.3 V, ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA		4	8	ppm/V
LOAD REGULATION <sup>2</sup> G Grade	ΔV <sub>O</sub> /ΔV <sub>LOAD</sub>	V <sub>S</sub> = 5.0 V, 0 mA ≤ I <sub>OUT</sub> ≤ 30 mA		6	15	ppm/mA
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>	V <sub>S</sub> = 3.8 V, I <sub>LOAD</sub> = 10 mA V <sub>S</sub> = 4.0 V, I <sub>LOAD</sub> = 30 mA			0.80 1.00	V V
LONG-TERM STABILITY <sup>3</sup>	DV <sub>O</sub>	1000 hours @ 125°C		1.2		mV
NOISE VOLTAGE	e <sub>N</sub>	0.1 Hz to 10 Hz		30		μV p-p

<sup>1</sup> Initial accuracy does not include shift due to solder heat effect (see the Applications Information section).

<sup>2</sup> Line and load regulation specifications include the effect of self-heating.

<sup>3</sup> Long-term stability specification is noncumulative. The drift in subsequent 1000-hour periods is significantly lower than in the first 1000-hour period.

**ELECTRICAL CHARACTERISTICS—REF193 @ –40°C ≤ T<sub>A</sub> ≤ +85°C**

@ V<sub>S</sub> = 3.3 V, T<sub>A</sub> = –40°C ≤ T<sub>A</sub> ≤ +85°C, unless otherwise noted.

**Table 9.**

Parameter	Symbol	Condition	Min	Typ	Max	Unit
TEMPERATURE COEFFICIENT <sup>1, 2</sup> G Grade <sup>3</sup>	TCV <sub>O</sub> /°C	I <sub>OUT</sub> = 0 mA		10	25	ppm/°C
LINE REGULATION <sup>4</sup> G Grade	ΔV <sub>O</sub> /ΔV <sub>IN</sub>	3.3 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA		10	20	ppm/V
LOAD REGULATION <sup>4</sup> G Grade	ΔV <sub>O</sub> /ΔV <sub>LOAD</sub>	V <sub>S</sub> = 5.0 V, 0 mA ≤ I <sub>OUT</sub> ≤ 25 mA		10	20	ppm/mA
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>	V <sub>S</sub> = 3.8 V, I <sub>LOAD</sub> = 10 mA V <sub>S</sub> = 4.1 V, I <sub>LOAD</sub> = 30 mA			0.80 1.10	V V
SLEEP PIN						
Logic High Input Voltage	V <sub>H</sub>		2.4			V
Logic High Input Current	I <sub>H</sub>				–8	μA
Logic Low Input Voltage	V <sub>L</sub>				0.8	V
Logic Low Input Current	I <sub>L</sub>				–8	μA
SUPPLY CURRENT		No load			45	μA
Sleep Mode		No load			15	μA

<sup>1</sup> For proper operation, a 1 μF capacitor is required between the output pin and the GND pin of the device.

<sup>2</sup> TCV<sub>O</sub> is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/°C.

$$TCV_O = (V_{MAX} - V_{MIN}) / V_O (T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.

<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF193 @  $T_A \leq -40^\circ\text{C} \leq +125^\circ\text{C}$** 

@  $V_S = 3.3\text{ V}$ ,  $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ , unless otherwise noted.

**Table 10.**

Parameter	Symbol	Condition	Min	Typ	Max	Unit
TEMPERATURE COEFFICIENT <sup>1, 2</sup> G Grade <sup>3</sup>	$TCV_O/^\circ\text{C}$	$I_{OUT} = 0\text{ mA}$		10		ppm/ $^\circ\text{C}$
LINE REGULATION <sup>4</sup> G Grade	$\Delta V_O/\Delta V_{IN}$	$3.3\text{ V} \leq V_S \leq 15\text{ V}$ , $I_{OUT} = 0\text{ mA}$		20		ppm/V
LOAD REGULATION <sup>4</sup> G Grade	$\Delta V_O/\Delta V_{LOAD}$	$V_S = 5.0\text{ V}$ , $0\text{ mA} \leq I_{OUT} \leq 20\text{ mA}$		10		ppm/mA
DROPOUT VOLTAGE	$V_S - V_O$	$V_S = 3.8\text{ V}$ , $I_{LOAD} = 10\text{ mA}$			0.80	V
		$V_S = 4.1\text{ V}$ , $I_{LOAD} = 20\text{ mA}$			1.10	V

<sup>1</sup> For proper operation, a 1  $\mu\text{F}$  capacitor is required between the output pin and the GND pin of the device.

<sup>2</sup>  $TCV_O$  is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/ $^\circ\text{C}$ .

$$TCV_O = (V_{MAX} - V_{MIN})/V_O(T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.

<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF194 @  $T_A = 25^\circ\text{C}$** 

@  $V_S = 5.0\text{ V}$ ,  $T_A = 25^\circ\text{C}$ , unless otherwise noted.

**Table 11.**

Parameter	Symbol	Condition	Min	Typ	Max	Unit
INITIAL ACCURACY <sup>1</sup> E Grade G Grade	$V_O$	$I_{OUT} = 0\text{ mA}$	4.498 4.490	4.5	4.502 4.510	V V
LINE REGULATION <sup>2</sup> E Grade G Grade	$\Delta V_O/\Delta V_{IN}$	$4.75\text{ V} \leq V_S \leq 15\text{ V}$ , $I_{OUT} = 0\text{ mA}$		2 4	4 8	ppm/V ppm/V
LOAD REGULATION <sup>2</sup> E Grade G Grade	$\Delta V_O/\Delta V_{LOAD}$	$V_S = 5.8\text{ V}$ , $0\text{ mA} \leq I_{OUT} \leq 30\text{ mA}$		2 4	4 8	ppm/mA ppm/mA
DROPOUT VOLTAGE	$V_S - V_O$	$V_S = 5.00\text{ V}$ , $I_{LOAD} = 10\text{ mA}$			0.50	V
		$V_S = 5.8\text{ V}$ , $I_{LOAD} = 30\text{ mA}$			1.30	V
LONG-TERM STABILITY <sup>3</sup>	$DV_O$	1000 hours @ $125^\circ\text{C}$		2		mV
NOISE VOLTAGE	$e_N$	0.1 Hz to 10 Hz		45		$\mu\text{V p-p}$

<sup>1</sup> Initial accuracy does not include shift due to solder heat effect (see the Applications Information section).

<sup>2</sup> Line and load regulation specifications include the effect of self-heating.

<sup>3</sup> Long-term stability specification is noncumulative. The drift in subsequent 1000-hour periods is significantly lower than in the first 1000-hour period.

**ELECTRICAL CHARACTERISTICS—REF194 @  $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$** @  $V_S = 5.0\text{ V}$ ,  $T_A = -40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ , unless otherwise noted.

Table 12.

Parameter	Symbol	Condition	Min	Typ	Max	Unit
TEMPERATURE COEFFICIENT <sup>1, 2</sup>	TCV <sub>O</sub> /°C	I <sub>OUT</sub> = 0 mA		2	5	ppm/°C
E Grade						
G Grade <sup>3</sup>				10	25	ppm/°C
LINE REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{IN}$	4.75 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA		5	10	ppm/V
E Grade						
G Grade				10	20	ppm/V
LOAD REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{LOAD}$	V <sub>S</sub> = 5.80 V, 0 mA ≤ I <sub>OUT</sub> ≤ 25 mA		5	15	ppm/mA
E Grade						
G Grade				10	20	ppm/mA
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>	V <sub>S</sub> = 5.00 V, I <sub>LOAD</sub> = 10 mA			0.5	V
		V <sub>S</sub> = 5.80 V, I <sub>LOAD</sub> = 25 mA			1.30	V
SLEEP PIN			2.4			
Logic High Input Voltage	V <sub>H</sub>					V
Logic High Input Current	I <sub>H</sub>				–8	μA
Logic Low Input Voltage	V <sub>L</sub>				0.8	V
Logic Low Input Current	I <sub>L</sub>			–8	μA	
SUPPLY CURRENT		No load			45	μA
Sleep Mode		No load			15	μA

<sup>1</sup> For proper operation, a 1 μF capacitor is required between the output pin and the GND pin of the device.<sup>2</sup> TCV<sub>O</sub> is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/°C.

$$TCV_O = (V_{MAX} - V_{MIN})/V_O(T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.<sup>4</sup> Line and load regulation specifications include the effect of self-heating.**ELECTRICAL CHARACTERISTICS—REF194 @  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$** @  $V_S = 5.0\text{ V}$ ,  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ , unless otherwise noted.

Table 13.

Parameter	Symbol	Condition	Min	Typ	Max	Unit
TEMPERATURE COEFFICIENT <sup>1, 2</sup>	TCV <sub>O</sub> /°C	I <sub>OUT</sub> = 0 mA		2		ppm/°C
E Grade						
G Grade <sup>3</sup>				10		ppm/°C
LINE REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{IN}$	4.75 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA		5		ppm/V
E Grade						
G Grade				10		ppm/V
LOAD REGULATION	$\Delta V_O/\Delta V_{LOAD}$	V <sub>S</sub> = 5.80 V, 0 mA ≤ I <sub>OUT</sub> ≤ 20 mA		5		ppm/mA
E Grade						
Grade				10		ppm/mA
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>	V <sub>S</sub> = 5.10 V, I <sub>LOAD</sub> = 10 mA			0.60	V
		V <sub>S</sub> = 5.95 V, I <sub>LOAD</sub> = 20 mA			1.45	V

<sup>1</sup> For proper operation, a 1 μF capacitor is required between the output pin and the GND pin of the device.<sup>2</sup> TCV<sub>O</sub> is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/°C.

$$TCV_O = (V_{MAX} - V_{MIN})/V_O(T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF195 @ T<sub>A</sub> = 25°C**@ V<sub>S</sub> = 5.10 V, T<sub>A</sub> = 25°C, unless otherwise noted.**Table 14.**

Parameter	Symbol	Condition	Min	Typ	Max	Unit
INITIAL ACCURACY <sup>1</sup>	V <sub>O</sub>					
E Grade		I <sub>OUT</sub> = 0 mA	4.998	5.0	5.002	V
F Grade			4.995		5.005	V
G Grade			4.990		5.010	V
LINE REGULATION <sup>2</sup>	ΔV <sub>O</sub> /ΔV <sub>IN</sub>					
E Grade		5.10 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA		2	4	ppm/V
F and G Grades				4	8	ppm/V
LOAD REGULATION <sup>2</sup>	ΔV <sub>O</sub> /ΔV <sub>LOAD</sub>					
E Grade		V <sub>S</sub> = 6.30 V, 0 mA ≤ I <sub>OUT</sub> ≤ 30 mA		2	4	ppm/mA
F and G Grades				4	8	ppm/mA
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>					
		V <sub>S</sub> = 5.50 V, I <sub>LOAD</sub> = 10 mA			0.50	V
		V <sub>S</sub> = 6.30 V, I <sub>LOAD</sub> = 30 mA			1.30	V
LONG-TERM STABILITY <sup>3</sup>	DV <sub>O</sub>	1000 hours @ 125°C		1.2		mV
NOISE VOLTAGE	e <sub>N</sub>	0.1 Hz to 10 Hz		50		μV p-p

<sup>1</sup> Initial accuracy does not include shift due to solder heat effect (see the Applications Information section).<sup>2</sup> Line and load regulation specifications include the effect of self-heating.<sup>3</sup> Long-term stability specification is noncumulative. The drift in subsequent 1000-hour periods is significantly lower than in the first 1000-hour period.**ELECTRICAL CHARACTERISTICS—REF195 @ –40°C ≤ T<sub>A</sub> ≤ +85°C**@ V<sub>S</sub> = 5.15 V, T<sub>A</sub> = –40°C ≤ T<sub>A</sub> ≤ +85°C, unless otherwise noted.**Table 15.**

Parameter	Symbol	Condition	Min	Typ	Max	Unit
TEMPERATURE COEFFICIENT <sup>1, 2</sup>	TCV <sub>O</sub> /°C					
E Grade		I <sub>OUT</sub> = 0 mA		2	5	ppm/°C
F Grade				5	10	ppm/°C
G Grade <sup>3</sup>				10	25	ppm/°C
LINE REGULATION <sup>4</sup>	ΔV <sub>O</sub> /ΔV <sub>IN</sub>					
E Grade		5.15 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA		5	10	ppm/V
F and G Grades				10	20	ppm/V
LOAD REGULATION <sup>4</sup>	ΔV <sub>O</sub> /ΔV <sub>LOAD</sub>					
E Grade		V <sub>S</sub> = 6.30 V, 0 mA ≤ I <sub>OUT</sub> ≤ 25 mA		5	10	ppm/mA
F and G Grades				10	20	ppm/mA
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>					
		V <sub>S</sub> = 5.50 V, I <sub>LOAD</sub> = 10 mA			0.50	V
		V <sub>S</sub> = 6.30 V, I <sub>LOAD</sub> = 25 mA			1.30	V
SLEEP PIN						
Logic High Input Voltage	V <sub>H</sub>		2.4			V
Logic High Input Current	I <sub>H</sub>				–8	μA
Logic Low Input Voltage	V <sub>L</sub>				0.8	V
Logic Low Input Current	I <sub>L</sub>				–8	μA
SUPPLY CURRENT						
Sleep Mode		No load			45	μA
		No load			15	μA

<sup>1</sup> For proper operation, a 1 μF capacitor is required between the output pin and the GND pin of the device.<sup>2</sup> TCV<sub>O</sub> is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/°C.

$$TCV_O = (V_{MAX} - V_{MIN}) / V_O (T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF195 @  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$** 

@  $V_S = 5.20\text{ V}$ ,  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ , unless otherwise noted.

Table 16.

Parameter	Symbol	Condition	Min	Typ	Max	Unit	
TEMPERATURE COEFFICIENT <sup>1, 2</sup>	TCV <sub>O</sub> /°C	I <sub>OUT</sub> = 0 mA		2		ppm/°C	
E Grade							
F Grade							
G Grade <sup>3</sup>						10	ppm/°C
LINE REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{IN}$	5.20 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA		5		ppm/V	
E Grade							
F and G Grades							10
LOAD REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{LOAD}$	V <sub>S</sub> = 6.45 V, 0 mA ≤ I <sub>OUT</sub> ≤ 20 mA		5		ppm/mA	
E Grade							
F and G Grades							10
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>	V <sub>S</sub> = 5.60 V, I <sub>LOAD</sub> = 10 mA				0.60	V
		V <sub>S</sub> = 6.45 V, I <sub>LOAD</sub> = 20 mA				1.45	V

<sup>1</sup> For proper operation, a 1 μF capacitor is required between the output pin and the GND pin of the device.

<sup>2</sup> TCV<sub>O</sub> is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/°C.

$$TCV_O = (V_{MAX} - V_{MIN})/V_O(T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.

<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF196 @  $T_A = 25^{\circ}\text{C}$** 

@  $V_S = 3.5\text{ V}$ ,  $T_A = 25^{\circ}\text{C}$ , unless otherwise noted.

Table 17.

Parameter	Symbol	Condition	Min	Typ	Max	Unit	
INITIAL ACCURACY <sup>1</sup>	V <sub>O</sub>	I <sub>OUT</sub> = 0 mA	3.290	3.3	3.310	V	
G Grade							
LINE REGULATION <sup>2</sup>	$\Delta V_O/\Delta V_{IN}$	3.50 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA		4	8	ppm/V	
G Grade							
LOAD REGULATION <sup>2</sup>	$\Delta V_O/\Delta V_{LOAD}$	V <sub>S</sub> = 5.0 V, 0 mA ≤ I <sub>OUT</sub> ≤ 30 mA		6	15	ppm/mA	
G Grade							
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>	V <sub>S</sub> = 4.1 V, I <sub>LOAD</sub> = 10 mA				0.80	V
		V <sub>S</sub> = 4.3 V, I <sub>LOAD</sub> = 30 mA				1.00	V
LONG-TERM STABILITY <sup>3</sup>	DV <sub>O</sub>	1000 hours @ 125°C		1.2		mV	
NOISE VOLTAGE	e <sub>N</sub>	0.1 Hz to 10 Hz		33		μV p-p	

<sup>1</sup> Initial accuracy does not include shift due to solder heat effect (see the Applications Information section).

<sup>2</sup> Line and load regulation specifications include the effect of self-heating.

<sup>3</sup> Long-term stability specification is noncumulative. The drift in subsequent 1000-hour periods is significantly lower than in the first 1000-hour period.

**ELECTRICAL CHARACTERISTICS—REF196 @  $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$** 

@  $V_S = 3.5\text{ V}$ ,  $T_A = -40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ , unless otherwise noted.

Table 18.

Parameter	Symbol	Condition	Min	Typ	Max	Unit
TEMPERATURE COEFFICIENT <sup>1, 2</sup> G Grade <sup>3</sup>	$TCV_O/^{\circ}\text{C}$	$I_{OUT} = 0\text{ mA}$		10	25	ppm/ $^{\circ}\text{C}$
LINE REGULATION <sup>4</sup> G Grade	$\Delta V_O/\Delta V_{IN}$	$3.5\text{ V} \leq V_S \leq 15\text{ V}$ , $I_{OUT} = 0\text{ mA}$		10	20	ppm/V
LOAD REGULATION <sup>4</sup> G Grade	$\Delta V_O/\Delta V_{LOAD}$	$V_S = 5.0\text{ V}$ , $0\text{ mA} \leq I_{OUT} \leq 25\text{ mA}$		10	20	ppm/mA
DROPOUT VOLTAGE	$V_S - V_O$	$V_S = 4.1\text{ V}$ , $I_{LOAD} = 10\text{ mA}$			0.80	V
		$V_S = 4.3\text{ V}$ , $I_{LOAD} = 25\text{ mA}$			1.00	V
<b>SLEEP PIN</b>						
Logic High Input Voltage	$V_H$		2.4			V
Logic High Input Current	$I_H$				-8	$\mu\text{A}$
Logic Low Input Voltage	$V_L$				0.8	V
Logic Low Input Current	$I_L$				-8	$\mu\text{A}$
<b>SUPPLY CURRENT</b>						
Sleep Mode		No load			45	$\mu\text{A}$
		No load			15	$\mu\text{A}$

<sup>1</sup> For proper operation, a 1  $\mu\text{F}$  capacitor is required between the output pin and the GND pin of the device.

<sup>2</sup>  $TCV_O$  is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/ $^{\circ}\text{C}$ .

$$TCV_O = (V_{MAX} - V_{MIN})/V_O(T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.

<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF196 @  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$** 

@  $V_S = 3.50\text{ V}$ ,  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ , unless otherwise noted.

Table 19.

Parameter	Symbol	Condition	Min	Typ	Max	Unit
TEMPERATURE COEFFICIENT <sup>1, 2</sup> G Grade <sup>3</sup>	$TCV_O/^{\circ}\text{C}$	$I_{OUT} = 0\text{ mA}$		10		ppm/ $^{\circ}\text{C}$
LINE REGULATION <sup>4</sup> G Grade	$\Delta V_O/\Delta V_{IN}$	$3.50\text{ V} \leq V_S \leq 15\text{ V}$ , $I_{OUT} = 0\text{ mA}$		20		ppm/V
LOAD REGULATION <sup>4</sup> G Grade	$\Delta V_O/\Delta V_{LOAD}$	$V_S = 5.0\text{ V}$ , $0\text{ mA} \leq I_{OUT} \leq 20\text{ mA}$		20		ppm/mA
DROPOUT VOLTAGE	$V_S - V_O$	$V_S = 4.1\text{ V}$ , $I_{LOAD} = 10\text{ mA}$			0.80	V
		$V_S = 4.4\text{ V}$ , $I_{LOAD} = 20\text{ mA}$			1.10	V

<sup>1</sup> For proper operation, a 1  $\mu\text{F}$  capacitor is required between the output pin and the GND pin of the device.

<sup>2</sup>  $TCV_O$  is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/ $^{\circ}\text{C}$ .

$$TCV_O = (V_{MAX} - V_{MIN})/V_O(T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.

<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF198 @ T<sub>A</sub> = 25°C**@ V<sub>S</sub> = 5.0 V, T<sub>A</sub> = 25°C, unless otherwise noted.

Table 20.

Parameter	Symbol	Condition	Min	Typ	Max	Unit
INITIAL ACCURACY <sup>1</sup>	V <sub>O</sub>					
E Grade		I <sub>OUT</sub> = 0 mA	4.094	4.096	4.098	V
F Grade			4.091		4.101	V
G Grade			4.086		4.106	V
LINE REGULATION <sup>2</sup>	ΔV <sub>O</sub> /ΔV <sub>IN</sub>					
E Grade		4.5 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA		2	4	ppm/V
F and G Grades				4	8	ppm/V
LOAD REGULATION <sup>2</sup>	ΔV <sub>O</sub> /ΔV <sub>LOAD</sub>					
E Grade		V <sub>S</sub> = 5.4 V, 0 mA ≤ I <sub>OUT</sub> ≤ 30 mA		2	4	ppm/mA
F and G Grades				4	8	ppm/mA
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>					
		V <sub>S</sub> = 4.6 V, I <sub>LOAD</sub> = 10 mA			0.502	V
		V <sub>S</sub> = 5.4 V, I <sub>LOAD</sub> = 30 mA			1.30	V
LONG-TERM STABILITY <sup>3</sup>	DV <sub>O</sub>	1000 hours @ 125°C		1.2		mV
NOISE VOLTAGE	e <sub>N</sub>	0.1 Hz to 10 Hz		40		μV p-p

<sup>1</sup> Initial accuracy does not include shift due to solder heat effect (see the Applications Information section).<sup>2</sup> Line and load regulation specifications include the effect of self-heating.<sup>3</sup> Long-term stability specification is noncumulative. The drift in subsequent 1000-hour periods is significantly lower than in the first 1000-hour period.**ELECTRICAL CHARACTERISTICS—REF198 @ –40°C ≤ T<sub>A</sub> ≤ +85°C**@ V<sub>S</sub> = 5.0 V, –40°C ≤ T<sub>A</sub> ≤ +85°C, unless otherwise noted.

Table 21.

Parameter	Symbol	Condition	Min	Typ	Max	Unit
TEMPERATURE COEFFICIENT <sup>1, 2</sup>	TCV <sub>O</sub> /°C					
E Grade		I <sub>OUT</sub> = 0 mA		2	5	ppm/°C
F Grade				5	10	ppm/°C
G Grade <sup>3</sup>				10	25	ppm/°C
LINE REGULATION <sup>4</sup>	ΔV <sub>O</sub> /ΔV <sub>IN</sub>					
E Grade		4.5 V ≤ V <sub>S</sub> ≤ 15 V, I <sub>OUT</sub> = 0 mA		5	10	ppm/V
F and G Grades				10	20	ppm/V
LOAD REGULATION <sup>4</sup>	ΔV <sub>O</sub> /ΔV <sub>LOAD</sub>					
E Grade		V <sub>S</sub> = 5.4 V, 0 mA ≤ I <sub>OUT</sub> ≤ 25 mA		5	10	ppm/mA
F and G Grades				10	20	ppm/mA
DROPOUT VOLTAGE	V <sub>S</sub> – V <sub>O</sub>					
		V <sub>S</sub> = 4.6 V, I <sub>LOAD</sub> = 10 mA			0.502	V
		V <sub>S</sub> = 5.4 V, I <sub>LOAD</sub> = 25 mA			1.30	V
SLEEP PIN						
Logic High Input Voltage	V <sub>H</sub>		2.4			V
Logic High Input Current	I <sub>H</sub>				–8	μA
Logic Low Input Voltage	V <sub>L</sub>				0.8	V
Logic Low Input Current	I <sub>L</sub>				–8	μA
SUPPLY CURRENT						
Sleep Mode		No load			45	μA
		No load			15	μA

<sup>1</sup> For proper operation, a 1 μF capacitor is required between the output pin and the GND pin of the device.<sup>2</sup> TCV<sub>O</sub> is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/°C.

$$TCV_O = (V_{MAX} - V_{MIN}) / V_O (T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.<sup>4</sup> Line and load regulation specifications include the effect of self-heating.

**ELECTRICAL CHARACTERISTICS—REF198 @  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$** 

@  $V_S = 5.0\text{ V}$ ,  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ , unless otherwise noted.

Table 22.

Parameter	Symbol	Condition	Min	Typ	Max	Unit
TEMPERATURE COEFFICIENT <sup>1, 2</sup>	$TCV_O/^{\circ}\text{C}$	$I_{OUT} = 0\text{ mA}$				
E Grade				2		ppm/ $^{\circ}\text{C}$
F Grade				5		ppm/ $^{\circ}\text{C}$
G Grade <sup>3</sup>				10		ppm/ $^{\circ}\text{C}$
LINE REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{IN}$	$4.5\text{ V} \leq V_S \leq 15\text{ V}$ , $I_{OUT} = 0\text{ mA}$				
E Grade				5		ppm/V
F and G Grades				10		ppm/V
LOAD REGULATION <sup>4</sup>	$\Delta V_O/\Delta V_{LOAD}$	$V_S = 5.6\text{ V}$ , $0\text{ mA} \leq I_{OUT} \leq 20\text{ mA}$				
E Grade				5		ppm/mA
F and G Grades				10		ppm/mA
DROPOUT VOLTAGE	$V_S - V_O$	$V_S = 4.7\text{ V}$ , $I_{LOAD} = 10\text{ mA}$			0.60	V
		$V_S = 5.6\text{ V}$ , $I_{LOAD} = 20\text{ mA}$			1.50	V

<sup>1</sup> For proper operation, a 1  $\mu\text{F}$  capacitor is required between the output pin and the GND pin of the device.

<sup>2</sup>  $TCV_O$  is defined as the ratio of output change with temperature variation to the specified temperature range expressed in ppm/ $^{\circ}\text{C}$ .

$$TCV_O = (V_{MAX} - V_{MIN})/V_O(T_{MAX} - T_{MIN})$$

<sup>3</sup> Guaranteed by characterization.

<sup>4</sup> Line and load regulation specifications include the effect of self-heating.



## ABSOLUTE MAXIMUM RATINGS

Table 23.

Parameter	Rating
Supply Voltage	-0.3 V to +18 V
Output to GND	-0.3 V to $V_S + 0.3$ V
Output to GND Short-Circuit Duration	Indefinite
Storage Temperature Range	
PDIP, SOIC Package	-65°C to +150°C
Operating Temperature Range	
REF19x	-40°C to +125°C
Junction Temperature Range	
PDIP, SOIC Package	-65°C to +150°C
Lead Temperature (Soldering 60 sec)	300°C

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those indicated in the operational section of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## THERMAL RESISTANCE

$\theta_{JA}$  is specified for worst-case conditions; that is,  $\theta_{JA}$  is specified for the device in socket for PDIP and is specified for the device soldered in the circuit board for the SOIC and TSSOP packages.

Table 24.

Package Type	$\theta_{JA}$	$\theta_{JC}$	Unit
8-Lead PDIP (N)	103	43	°C/W
8-Lead SOIC (R)	158	43	°C/W
8-Lead TSSOP (RU)	240	43	°C/W

## ESD CAUTION



**ESD (electrostatic discharge) sensitive device.** Charged devices and circuit boards can discharge without detection. Although this product features patented or proprietary protection circuitry, damage may occur on devices subjected to high energy ESD. Therefore, proper ESD precautions should be taken to avoid performance degradation or loss of functionality.

TYPICAL PERFORMANCE CHARACTERISTICS

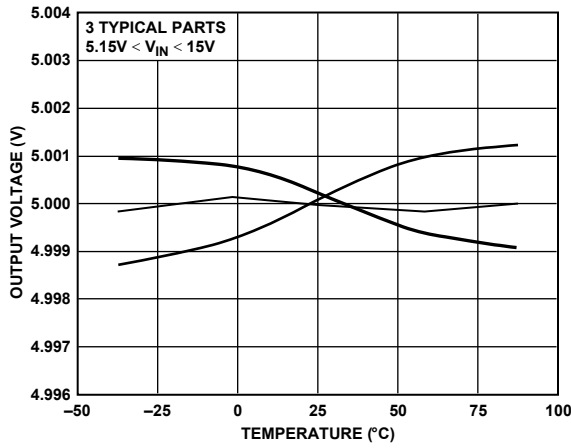


Figure 3. REF195 Output Voltage vs. Temperature

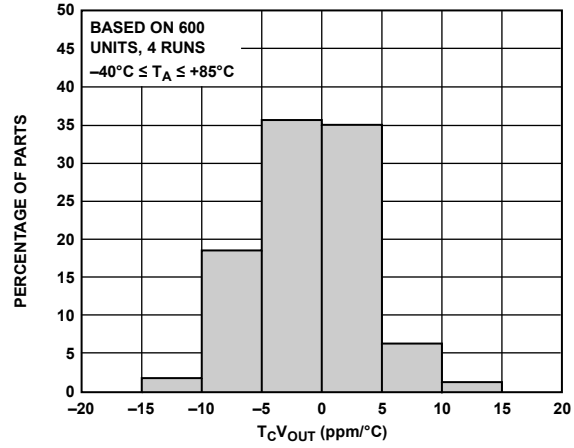


Figure 6.  $T_cV_{OUT}$  Distribution

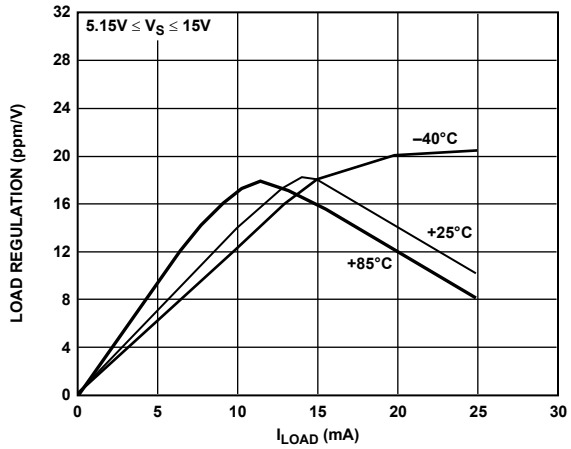


Figure 4. REF195 Load Regulator vs.  $I_{LOAD}$

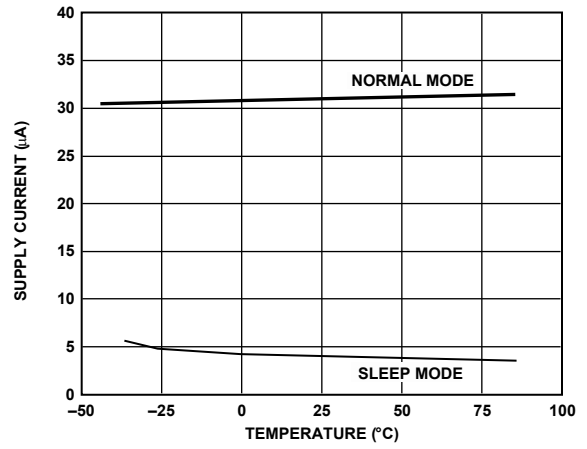


Figure 7. Supply Current vs. Temperature

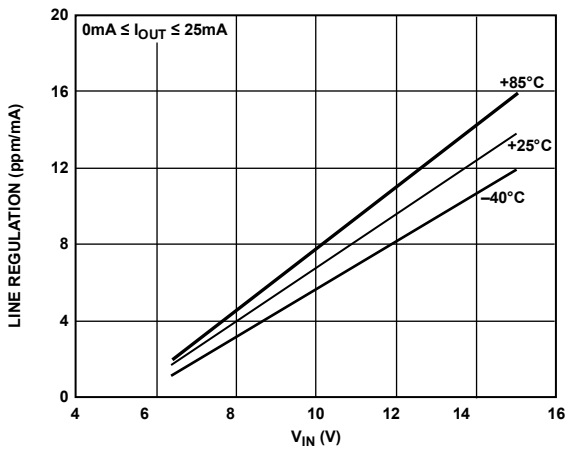


Figure 5. REF195 Line Regulator vs.  $V_{IN}$

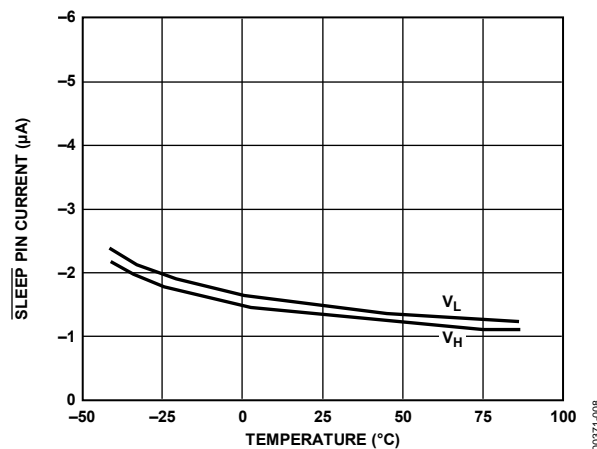


Figure 8. SLEEP Pin Current vs. Temperature

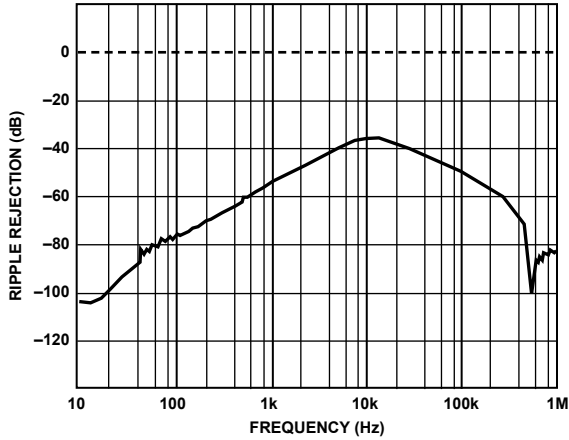


Figure 9. Ripple Rejection vs. Frequency

00371-009

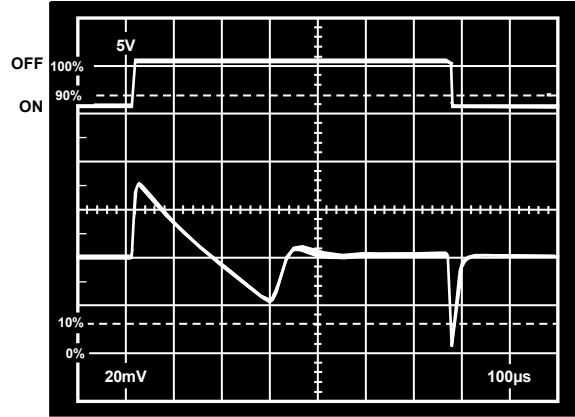


Figure 12. Load Transient Response

00371-012

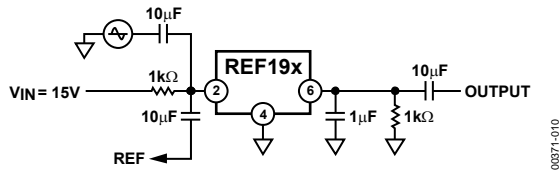


Figure 10. Ripple Rejection vs. Frequency Measurement Circuit

00371-010

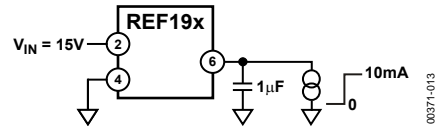


Figure 13. Load Transient Response Measurement Circuit

00371-013

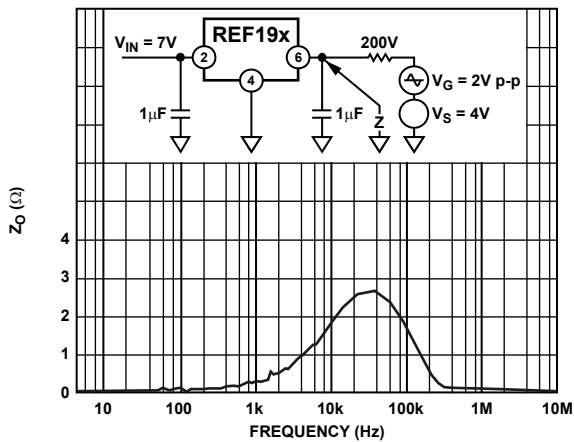


Figure 11. Output Impedance vs. Frequency

00371-011

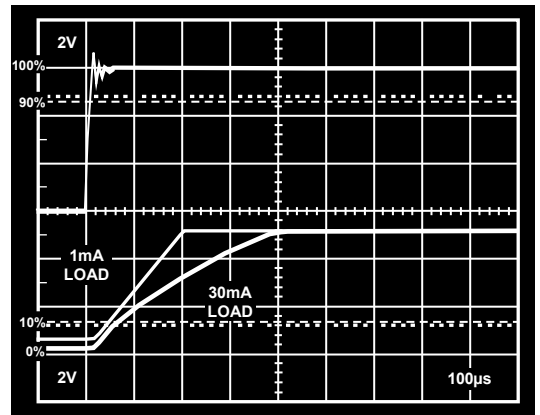


Figure 14. Power-On Response Time

00371-014

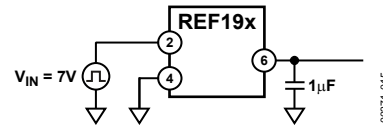


Figure 15. Power-On Response Time Measurement Circuit

00371-015

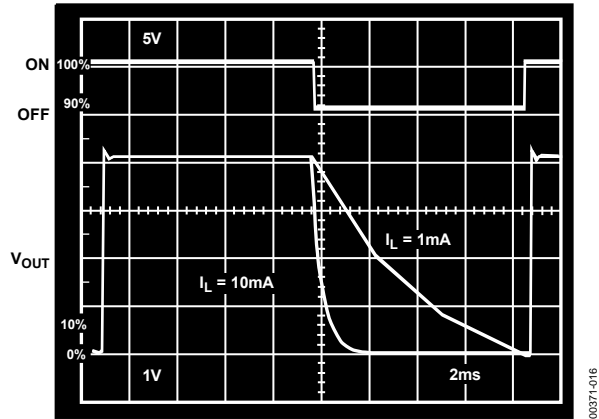


Figure 16.  $\overline{\text{SLEEP}}$  Response Time

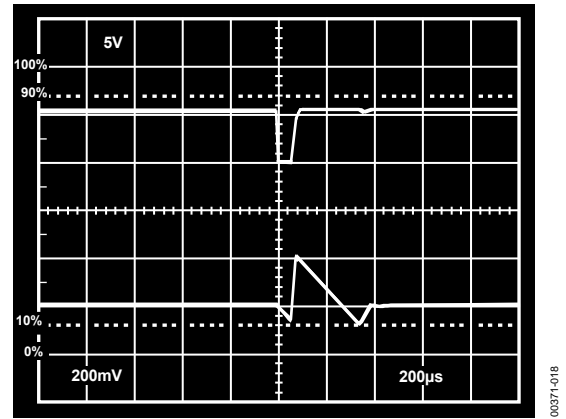


Figure 18. Line Transient Response

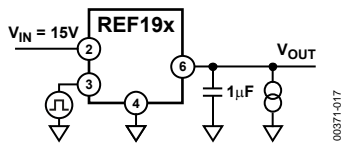


Figure 17.  $\overline{\text{SLEEP}}$  Response Time Measurement Circuit

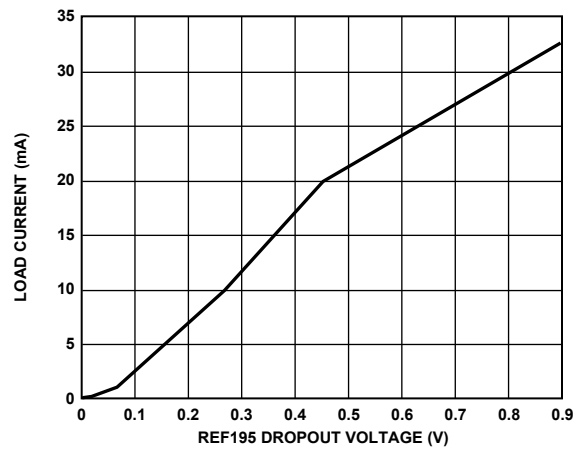


Figure 19. Load Current vs. REF195 Dropout Voltage

## APPLICATIONS INFORMATION

### OUTPUT SHORT-CIRCUIT BEHAVIOR

The REF19x family of devices is totally protected from damage due to accidental output shorts to GND or to  $V_S$ . In the event of an accidental short-circuit condition, the reference device shuts down and limits its supply current to 40 mA.

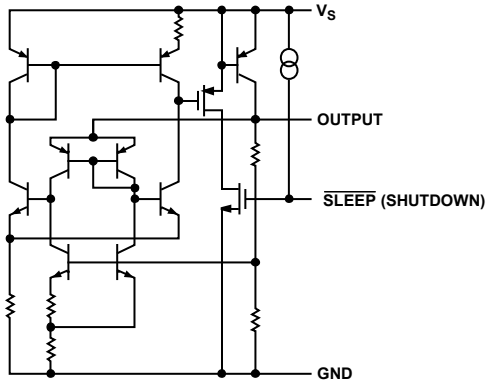


Figure 20. Simplified Schematic

### DEVICE POWER DISSIPATION CONSIDERATIONS

The REF19x family of references is capable of delivering load currents to 30 mA with an input voltage that ranges from 3.3 V to 15 V. When these devices are used in applications with large input voltages, exercise care to avoid exceeding the maximum internal power dissipation of these devices. Exceeding the published specifications for maximum power dissipation or junction temperature can result in premature device failure. The following formula should be used to calculate the maximum junction temperature or dissipation of the device:

$$P_D = \frac{T_J - T_A}{\theta_{JA}}$$

where  $T_J$  and  $T_A$  are the junction and ambient temperatures, respectively;  $P_D$  is the device power dissipation; and  $\theta_{JA}$  is the device package thermal resistance.

### OUTPUT VOLTAGE BYPASSING

For stable operation, low dropout voltage regulators and references generally require a bypass capacitor connected from their  $V_{OUT}$  pins to their GND pins. Although the REF19x family of references is capable of stable operation with capacitive loads exceeding 100  $\mu$ F, a 1  $\mu$ F capacitor is sufficient to guarantee rated performance. The addition of a 0.1  $\mu$ F ceramic capacitor in parallel with the bypass capacitor improves load current transient performance. For best line voltage transient performance, it is recommended that the voltage inputs of these devices be bypassed with a 10  $\mu$ F electrolytic capacitor in parallel with a 0.1  $\mu$ F ceramic capacitor.

### SLEEP MODE OPERATION

All REF19x devices include a sleep capability that is TTL/CMOS-level compatible. Internally, a pull-up current source to  $V_S$  is connected at the SLEEP pin. This permits the SLEEP pin to be driven from an open collector/drain driver. A logic low or a 0 V condition on the SLEEP pin is required to turn off the output stage. During sleep, the output of the references becomes a high impedance state where its potential would then be determined by external circuitry. If the sleep feature is not used, it is recommended that the SLEEP pin be connected to  $V_S$  (Pin 2).

### BASIC VOLTAGE REFERENCE CONNECTIONS

The circuit in Figure 21 illustrates the basic configuration for the REF19x family of references. Note the 10  $\mu$ F/0.1  $\mu$ F bypass network on the input and the 1  $\mu$ F/0.1  $\mu$ F bypass network on the output. It is recommended that no connections be made to Pin 1, Pin 5, Pin 7, and Pin 8. If the sleep feature is not required, Pin 3 should be connected to  $V_S$ .

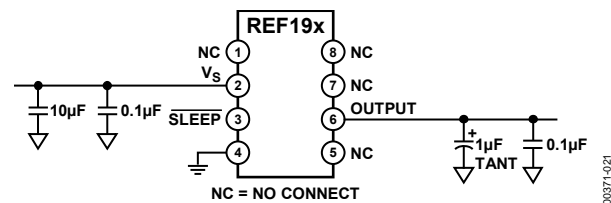


Figure 21. Basic Voltage Reference Connections

### MEMBRANE SWITCH-CONTROLLED POWER SUPPLY

With output load currents in the tens of mA, the REF19x family of references can operate as a low dropout power supply in hand-held instrument applications. In the circuit shown in Figure 22, a membrane on/off switch is used to control the operation of the reference. During an initial power-on condition, the SLEEP pin is held to GND by the 10 k $\Omega$  resistor. Recall that this condition (read: three-state) disables the REF19x output. When the membrane on switch is pressed, the SLEEP pin is momentarily pulled to  $V_S$ , enabling the REF19x output. At this point, current through the 10 k $\Omega$  resistor is reduced and the internal current source connected to the SLEEP pin takes control. Pin 3 assumes and remains at the same potential as  $V_S$ . When the membrane off switch is pressed, the SLEEP pin is momentarily connected to GND, which once again disables the REF19x output.

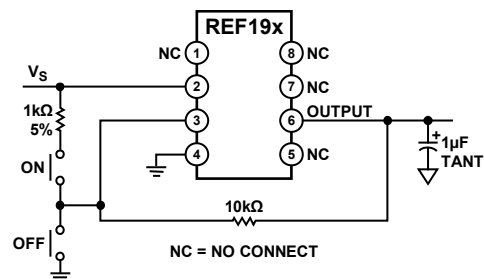


Figure 22. Membrane Switch Controlled Power Supply

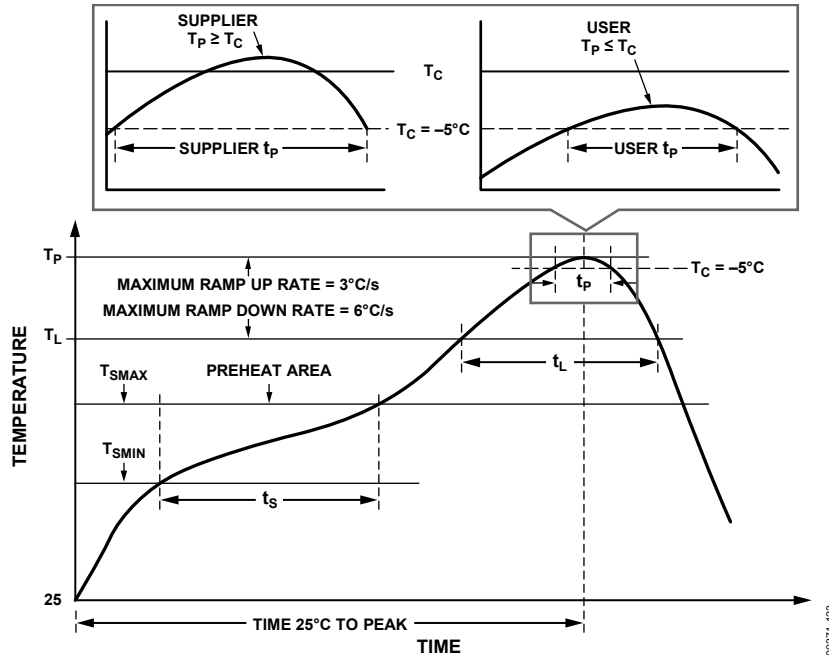


Figure 23. Classification Profile (Not to Scale)

**SOLDER HEAT EFFECT**

The mechanical stress and heat effect of soldering a part to a PCB can cause output voltage of a reference to shift in value. The output voltage of REF195 shifts after the part undergoes the extreme heat of a lead-free soldering profile, like the one shown in Figure 23. The materials that make up a semiconductor device and its package have different rates of expansion and contraction. The stress on the dice has changed position, causing shift on the output voltage, after exposed to extreme soldering temperatures. This shift is similar but more severe than thermal hysteresis.

Typical result of soldering temperature effect on REF19x output value shift is shown in Figure 24. It shows the output shift due to soldering and does not include mechanical stress.

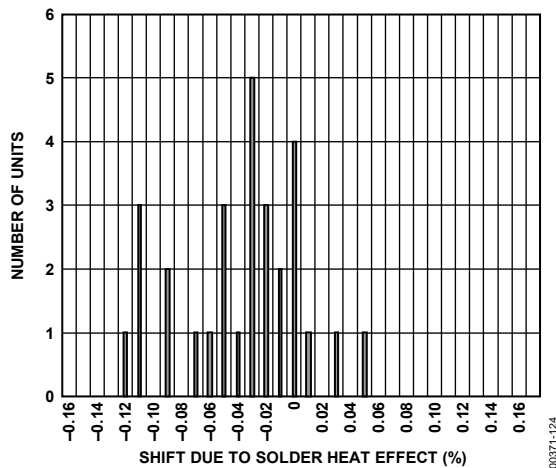


Figure 24. Output Shift due to Solder Heat Effect

**CURRENT-BOOSTED REFERENCES WITH CURRENT LIMITING**

Whereas the 30 mA rated output current of the REF19x series is higher than is typical of other reference ICs, it can be boosted to higher levels, if desired, with the addition of a simple external PNP transistor, as shown in Figure 25. Full-time current limiting is used to protect the pass transistor against shorts.

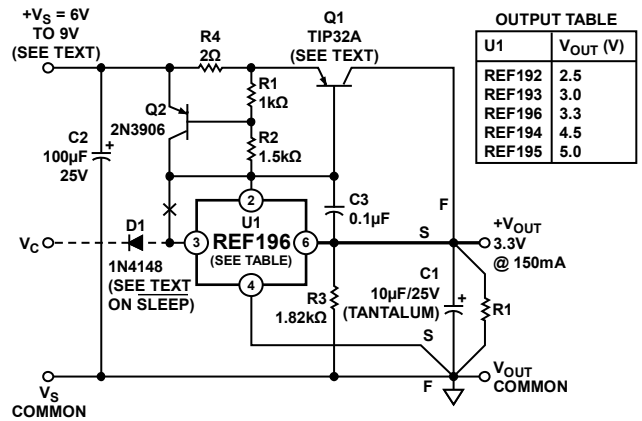


Figure 25. Boosted 3.3 V Referenced with Current Limiting

In this circuit, the power supply current of reference U1 flowing through R1 to R2 develops a base drive for Q1, whose collector provides the bulk of the output current. With a typical gain of 100 in Q1 for 100 mA to 200 mA loads, U1 is never required to furnish more than a few mA, so this factor minimizes temperature-related drift. Short-circuit protection is provided by Q2, which clamps the drive to Q1 at about 300 mA of load current, with values as shown in Figure 25. With this separation of control and power functions, dc stability is optimum, allowing most advantageous use of premium grade REF19x devices for U1. Of course, load

management should still be exercised. A short, heavy, low dc resistance (DCR) conductor should be used from U1 to 6 to the  $V_{OUT}$  Sense Point S, where the collector of Q1 connects to the load, Point F.

Because of the current limiting configuration, the dropout voltage circuit is raised about 1.1 V over that of the REF19x devices, due to the  $V_{BE}$  of Q1 and the drop across Current Sense Resistor R4. However, overall dropout is typically still low enough to allow operation of a 5 V to 3.3 V regulator/reference using the REF196 for U1 as noted, with a  $V_S$  as low as 4.5 V and a load current of 150 mA.

The requirement for a heat sink on Q1 depends on the maximum input voltage and short-circuit current. With  $V_S = 5$  V and a 300 mA current limit, the worst-case dissipation of Q1 is 1.5 W, less than the TO-220 package 2 W limit. However, if smaller TO-39 or TO-5 package devices, such as the 2N4033, are used, the current limit should be reduced to keep maximum dissipation below the package rating. This is accomplished by simply raising R4.

A tantalum output capacitor is used at C1 for its low equivalent series resistance (ESR), and the higher value is required for stability. Capacitor C2 provides input bypassing and can be an ordinary electrolytic.

Shutdown control of the booster stage is an option, and when used, some cautions are needed. Due to the additional active devices in the  $V_S$  line to U1, a direct drive to Pin 3 does not work as with an unbuffered REF19x device. To enable shutdown control, the connection from U1 to Q2 is broken at the X, and Diode D1 then allows a CMOS control source,  $V_C$ , to drive U1 to 3 for on/off operation. Startup from shutdown is not as clean under heavy load as it is in basic REF19x series, and can require several milliseconds under load. Nevertheless, it is still effective and can fully control 150 mA loads. When shutdown control is used, heavy capacitive loads should be minimized.

## NEGATIVE PRECISION REFERENCE WITHOUT PRECISION RESISTORS

In many current-output CMOS DAC applications where the output signal voltage must be the same polarity as the reference voltage, it is often necessary to reconfigure a current-switching DAC into a voltage-switching DAC using a 1.25 V reference, an op amp, and a pair of resistors. Using a current-switching DAC directly requires an additional operational amplifier at the output to invert the signal. A negative voltage reference is then desirable because an additional operational amplifier is not required for either reinversion (current-switching mode) or amplification (voltage-switching mode) of the DAC output voltage. In general, any positive voltage reference can be converted into a negative voltage reference using an operational amplifier and a pair of matched resistors in an inverting configuration. The disadvantage to this approach is that the largest single source of error in the circuit is the relative matching of the resistors used.

The circuit illustrated in Figure 26 avoids the need for tightly matched resistors by using an active integrator circuit. In this circuit, the output of the voltage reference provides the input drive for the integrator. To maintain circuit equilibrium, the

integrator adjusts its output to establish the proper relationship between the  $V_{OUT}$  and GND references. Thus, any desired negative output voltage can be selected by substituting for the appropriate reference IC. The sleep feature is maintained in the circuit with the simple addition of a PNP transistor and a 10 k $\Omega$  resistor.

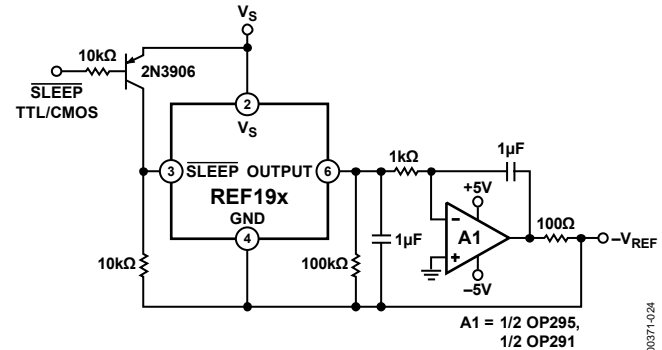


Figure 26. Negative Precision Voltage Reference Uses No Precision Resistors

One caveat to this approach is that although rail-to-rail output amplifiers work best in the application, these operational amplifiers require a finite amount (mV) of headroom when required to provide any load current; consider this issue when choosing the negative supply for the circuit.

## STACKING REFERENCE ICs FOR ARBITRARY OUTPUTS

Some applications may require two reference voltage sources that are a combined sum of standard outputs. The circuit in Figure 27 shows how this stacked output reference can be implemented.

Two reference ICs are used, fed from a common unregulated input,  $V_S$ . The outputs of the individual ICs are connected in series, as shown in Figure 27, which provide two output voltages,  $V_{OUT1}$  and  $V_{OUT2}$ .  $V_{OUT1}$  is the terminal voltage of U1, whereas  $V_{OUT2}$  is the sum of this voltage and the terminal voltage of U2. U1 and U2 are chosen for the two voltages that supply the required outputs (see Table 1). If, for example, both U1 and U2 are REF192s, the two outputs are 2.5 V and 5.0 V.

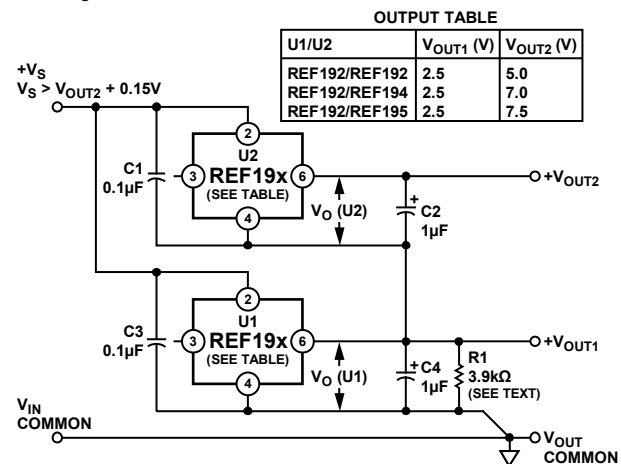


Figure 27. Stacking Voltage References with the REF19x

Although this concept is simple, some cautions are needed. Because the lower reference circuit must sink a small bias current from U2 (50  $\mu$ A to 100  $\mu$ A), plus the base current from the series PNP output transistor in U2, either the external load of U1 or R1 must provide a path for this current. If the U1 minimum load is not well defined, Resistor R1 should be used, set to a value that conservatively passes 600  $\mu$ A of current with the applicable  $V_{OUT1}$  across it. Note that the two U1 and U2 reference circuits are locally treated as macrocells, each having its own bypasses at input and output for best stability. Both U1 and U2 in this circuit can source dc currents up to their full rating. The minimum input voltage,  $V_S$ , is determined by the sum of the outputs,  $V_{OUT2}$ , plus the dropout voltage of U2.

A related variation on stacking two 3-terminal references is shown in Figure 28, where U1, a REF192, is stacked with a 2-terminal reference diode, such as the AD589. Like the 3-terminal stacked reference shown in Figure 27, this circuit provides two outputs,  $V_{OUT1}$  and  $V_{OUT2}$ , which are the individual terminal voltages of D1 and U1, respectively. Here this is 1.235 V and 2.5 V, which provides a  $V_{OUT2}$  of 3.735 V. When using 2-terminal reference diodes, such as D1, the rated minimum and maximum device currents must be observed, and the maximum load current from  $V_{OUT1}$  can be no greater than the current setup by R1 and  $V_O$  (U1). When  $V_O$  (U1) is equal to 2.5 V, R1 provides a 500  $\mu$ A bias to D1, so the maximum load current available at  $V_{OUT1}$  is 450  $\mu$ A or less.

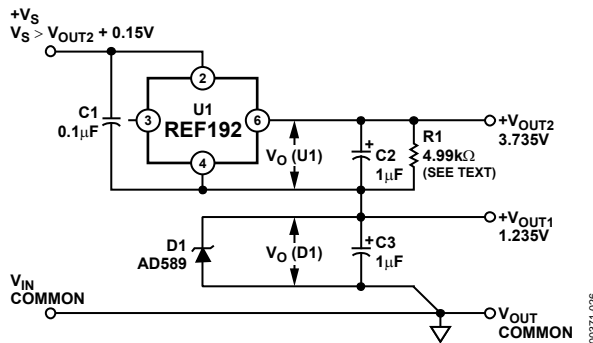


Figure 28. Stacking Voltage References with the REF192

**PRECISION CURRENT SOURCE**

In low power applications, the need often arises for a precision current source that can operate on low supply voltages. As shown in Figure 29, any one of the devices in the REF19x family of references can be configured as a precision current source. The circuit configuration illustrated is a floating current source with a grounded load. The output voltage of the reference is bootstrapped across  $R_{SET}$ , which sets the output current into the load. With this configuration, circuit precision is maintained for load currents in the range from the reference's supply current (typically 30  $\mu$ A) to approximately 30 mA. The low dropout voltage of these devices maximizes the current source's output voltage compliance without excess headroom.

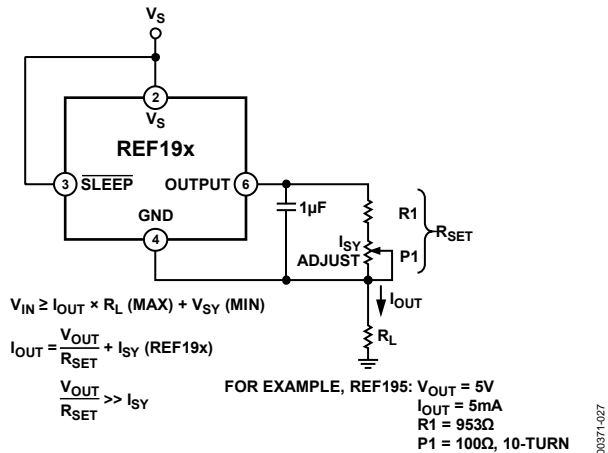


Figure 29. A Low Dropout, Precision Current Source

**SWITCHED OUTPUT 5 V/3.3 V REFERENCE**

Applications often require digital control of reference voltages, selecting between one stable voltage and a second. With the sleep feature inherent to the REF19x series, switched output reference configurations are easily implemented with little additional hardware.

The circuit in Figure 30 shows the general technique, which takes advantage of the output wire-OR capability of the REF19x device family. When off, a REF19x device is effectively an open circuit at the output node with respect to the power supply. When on, a REF19x device can source current up to its current rating, but sink only a few  $\mu$ A (essentially, just the relatively low current of the internal output scaling divider). Consequently, when two devices are wired together at their common outputs, the output voltage is the same as the output voltage for the on device. The off state device draws a small standby current of 15  $\mu$ A (maximum), but otherwise does not interfere with operation of the on device, which can operate to its full current rating. Note that the two devices in the circuit conveniently share both input and output capacitors, and with CMOS logic drive, it is power efficient.

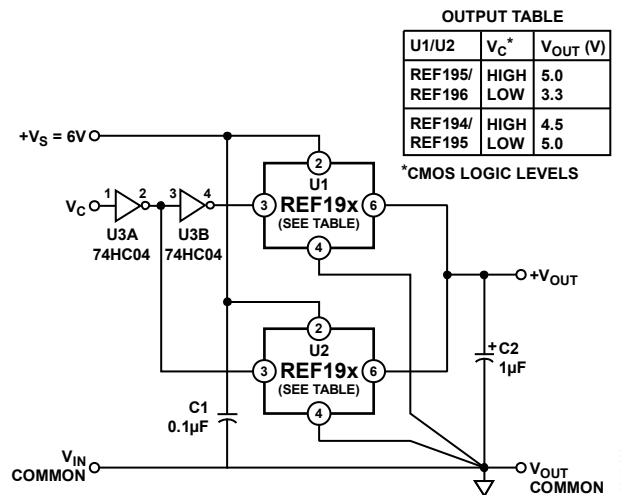


Figure 30. Switched Output Reference



Using dissimilar REF19x series devices with this configuration allows logic selection between the U1/U2-specified terminal voltages. For example, with U1 (a REF195) and U2 (a REF196), as noted in the table in Figure 30, changing the CMOS-compatible  $V_C$  logic control voltage from high to low selects between a nominal output of 5.0 V and 3.3 V, and vice versa. Other REF19x family units can also be used for U1/U2, with similar operation in a logic sense, but with outputs as per the individual paired devices (see the table in Figure 30). Of course, the exact output voltage tolerance, drift, and overall quality of the reference voltage is consistent with the grade of individual U1 and U2 devices.

Due to the nature of the wire-OR, one application caveat should be understood about this circuit. Because U1 and U2 can only source current effectively, negative going output voltage changes, which require the sinking of current, necessarily take longer than positive going changes. In practice, this means that the circuit is quite fast when undergoing a transition from 3.3 V to 5 V, but the transition from 5 V to 3.3 V takes longer. Exactly how much longer is a function of the load resistance,  $R_L$ , seen at the output and the typical 1  $\mu$ F value of C2. In general, a conservative transition time is approximately several milliseconds for load resistances in the range of 100  $\Omega$  to 1 k $\Omega$ . Note that for highest accuracy at the new output voltage, several time constants should be allowed (for example, >7.6 time constants for <1/2 LSB error @ 10 bits).

## KELVIN CONNECTIONS

In many portable applications where the PCB cost and area go hand-in-hand, circuit interconnects are very often narrow. These narrow lines can cause large voltage drops if the voltage reference is required to provide load currents to various functions. The interconnections of a circuit can exhibit a typical line resistance of 0.45 m $\Omega$ /square (for example, 1 oz. Cu).

In applications where these devices are configured as low dropout voltage regulators, these wiring voltage drops can become a large source of error. To circumvent this problem, force and sense connections can be made to the reference through the use of an operational amplifier, as shown in Figure 31. This method provides a means by which the effects of wiring resistance voltage drops can be eliminated. Load currents flowing through wiring resistance produce an I-R error ( $I_{LOAD} \times R_{WIRE}$ ) at the load. However, the Kelvin connection overcomes the problem by including the wiring resistance within the forcing loop of the op amp. Because the op amp senses the load voltage, op amp loop control forces the output to compensate for the wiring error and to produce the correct voltage at the load. Depending on the reference device chosen, operational amplifiers that can be used in this application are the OP295, OP292, and OP183.

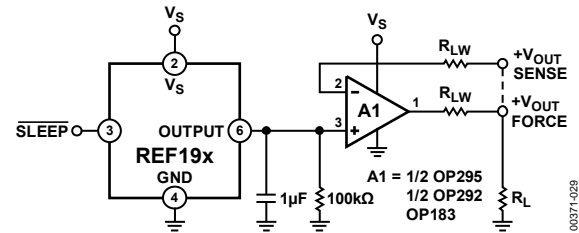


Figure 31. Low Dropout, Kelvin-Connected Voltage Reference

## FAIL-SAFE 5 V REFERENCE

Some critical applications require a reference voltage to be maintained at a constant voltage, even with a loss of primary power. The low standby power of the REF19x series and the switched output capability allow a fail-safe reference configuration to be implemented rather easily. This reference maintains a tight output voltage tolerance for either a primary power source (ac line derived) or a standby (battery derived) power source, automatically switching between the two as the power conditions change.

The circuit in Figure 32 illustrates this concept, which borrows from the switched output idea of Figure 30, again using the REF19x device family output wire-OR capability. In this case, because a constant 5 V reference voltage is desired for all conditions, two REF195 devices are used for U1 and U2, with their on/off switching controlled by the presence or absence of the primary dc supply source,  $V_S$ .  $V_{BAT}$  is a 6 V battery backup source that supplies power to the load only when  $V_S$  fails. For normal ( $V_S$  present) power conditions,  $V_{BAT}$  sees only the 15  $\mu$ A (maximum) standby current drain of U1 in its off state.

In operation, it is assumed that for all conditions, either U1 or U2 is on, and a 5 V reference output is available. With this voltage constant, a scaled down version is applied to the Comparator IC U3, providing a fixed 0.5 V input to the negative input for all power conditions. The R1 to R2 divider provides a signal to the U3 positive input proportionally to  $V_S$ , which switches U3 and U1/U2, dependent upon the absolute level of  $V_S$ . In Figure 32, Op Amp U3 is configured as a comparator with hysteresis, which provides clean, noise-free output switching. This hysteresis is important to eliminate rapid switching at the threshold due to  $V_S$  ripple. Furthermore, the device chosen is the AD820, a rail-to-rail output device. This device provides high and low output states within a few mV of  $V_S$ , ground for accurate thresholds, and compatible drive for U2 for all  $V_S$  conditions. R3 provides positive feedback for circuit hysteresis, changing the threshold at the positive input as a function of the output of U3.

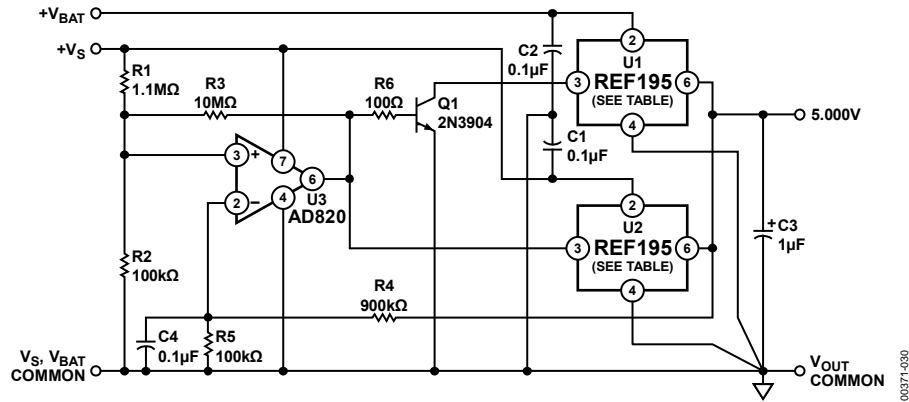


Figure 32. Fail-Safe 5 V Reference

For  $V_S$  levels lower than the lower threshold, the output of U3 is low, thus U2 and Q1 are off and U1 is on. For  $V_S$  levels higher than the upper threshold, the situation reverses, with U1 off and both U2 and Q1 on. In the interest of battery power conservation, all of the comparison switching circuitry is powered from  $V_S$  and is arranged so that when  $V_S$  fails, the default output comes from U1.

For the R1 to R3 values, as shown in Figure 32, lower/upper  $V_S$  switching thresholds are approximately 5.5 V and 6 V, respectively. These can be changed to suit other  $V_S$  supplies, as can the REF19x devices used for U1 and U2, over a range of 2.5 V to 5 V of output. U3 can operate down to a  $V_S$  of 3.3 V, which is generally compatible with all REF19x family devices.

**LOW POWER, STRAIN GAGE CIRCUIT**

As shown in Figure 33, the REF19x family of references can be used in conjunction with low supply voltage operational amplifiers, such as the OP492 or the OP747, in a self-contained strain gage circuit in which the REF195 is used as the core. Other references can be easily accommodated by changing circuit element values. The references play a dual role, first as the voltage regulator to provide the supply voltage requirements of the strain gage and the operational amplifiers, and second as a precision voltage reference for the current source used to stimulate the bridge. A distinct feature of the circuit is that it can be remotely controlled on or off by digital means via the SLEEP pin.

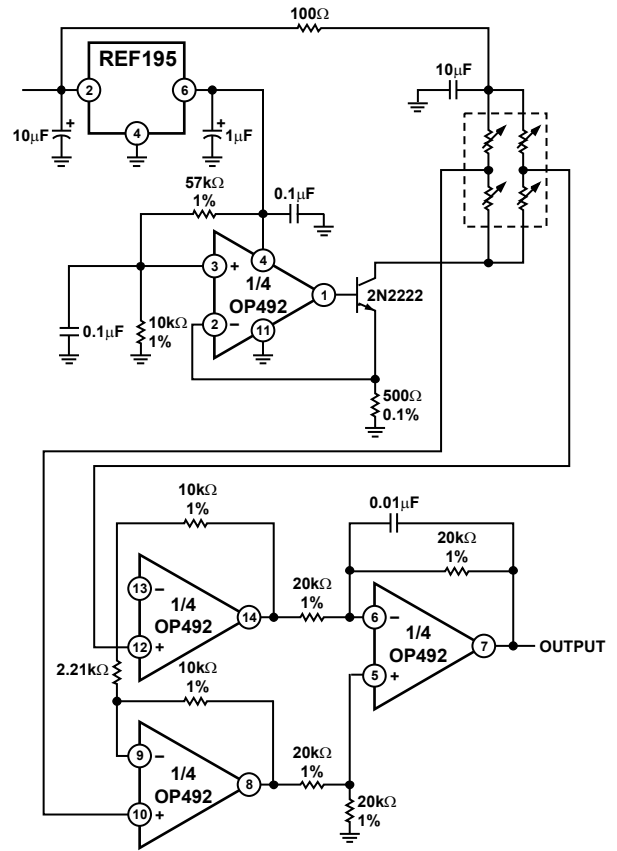
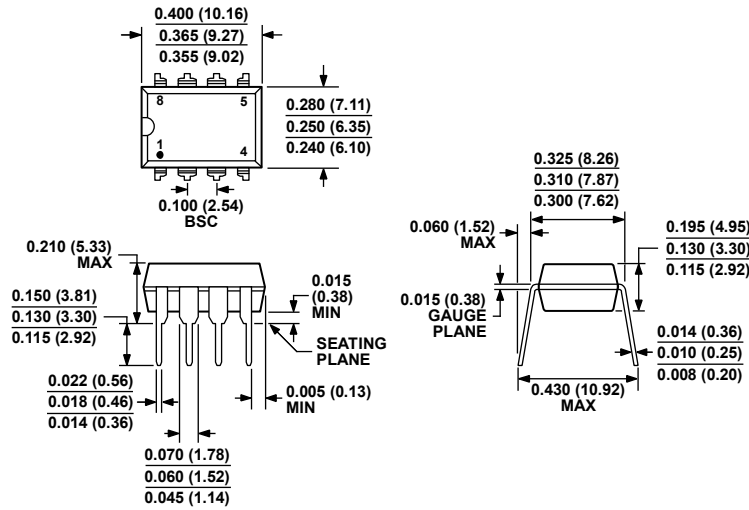


Figure 33. Low Power, Strain Gage Circuit

OUTLINE DIMENSIONS

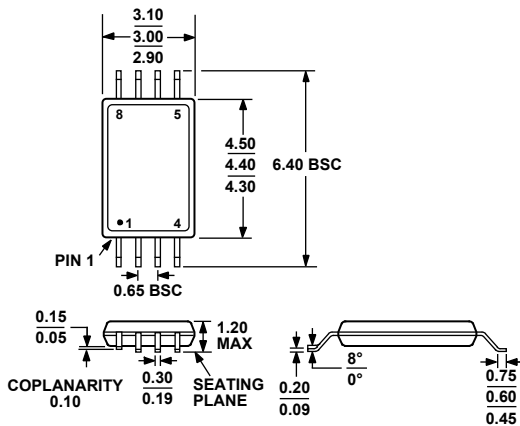


COMPLIANT TO JEDEC STANDARDS MS-001  
 CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.  
 CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

Figure 34. 8-Lead Plastic Dual In-Line Package [PDIP]  
 P-Suffix (N-8)

Dimensions shown in inches and (millimeters)

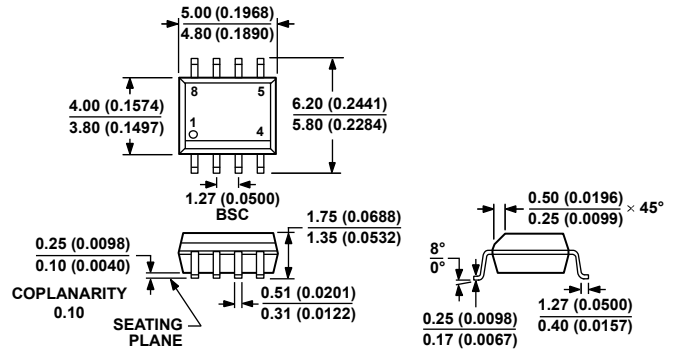
070606-A



COMPLIANT TO JEDEC STANDARDS MO-153-AA

Figure 35. 8-Lead Thin Shrink Small Outline Package [TSSOP]  
 (RU-8)

Dimensions shown in millimeters



COMPLIANT TO JEDEC STANDARDS MS-012-AA  
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

Figure 36. 8-Lead Standard Small Outline Package [SOIC\_N]

Narrow Body  
 S-Suffix (R-8)

Dimensions shown in millimeters and (inches)

## ORDERING GUIDE

Model <sup>1</sup>	Temperature Range	Package Description	Package Option	Ordering Quantity
REF191ES	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF191ES-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF191ESZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF191ESZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF191GS	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF191GS-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF191GSZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF191GSZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF192ES	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF192ES-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF192ES-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF192ESZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF192ESZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF192ESZ-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF192FS	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF192FS-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF192FS-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF192FSZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF192FSZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF192FSZ-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF192GPZ	-40°C to +85°C	8-Lead PDIP	P-Suffix (N-8)	
REF192GRUZ	-40°C to +85°C	8-Lead TSSOP	RU-8	
REF192GRUZ-REEL7	-40°C to +85°C	8-Lead TSSOP	RU-8	1,000
REF192GS	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF192GS-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF192GS-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF192GSZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF192GSZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF192GSZ-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF193GSZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF193GSZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF194ES	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF194ESZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF194ESZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF194GS-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF194GS-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF194GSZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF194GSZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF194GSZ-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF195ES	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF195ES-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF195ESZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF195ESZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF195FS	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF195FS-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF195FSZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF195FSZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF195GPZ	-40°C to +85°C	8-Lead PDIP	P-Suffix (N-8)	
REF195GRU-REEL7	-40°C to +85°C	8-Lead TSSOP	RU-8	1,000
REF195GRUZ	-40°C to +85°C	8-Lead TSSOP	RU-8	
REF195GRUZ-REEL7	-40°C to +85°C	8-Lead TSSOP	RU-8	1,000

Model <sup>1</sup>	Temperature Range	Package Description	Package Option	Ordering Quantity
REF195GS	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF195GS-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF195GS-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF195GSZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF195GSZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF195GSZ-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF196GRUZ-REEL7	-40°C to +85°C	8-Lead TSSOP	RU-8	1,000
REF196GSZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF196GSZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF196GSZ-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF198ES	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF198ES-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF198ESZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF198ESZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF198ESZ-REEL7	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	1,000
REF198FS-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF198FSZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF198FSZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF198GRUZ	-40°C to +85°C	8-Lead TSSOP	RU-8	
REF198GRUZ-REEL7	-40°C to +85°C	8-Lead TSSOP	RU-8	2,500
REF198GS	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF198GS-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500
REF198GSZ	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	
REF198GSZ-REEL	-40°C to +85°C	8-Lead SOIC_N	S-Suffix (R-8)	2,500

<sup>1</sup> Z = RoHS Compliant Part.