



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

Σχολή Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών
Τομέας Επικοινωνιών, Ηλεκτρονικής και Συστημάτων Πληροφορικής

**Σχεδίαση ηλεκτρονικά ελεγχόμενου ελεγκτή
κλασματικής τάξης με χρήση ενεργών στοιχείων**

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

Γεώργιος Γ. Παππάς

Επιβλέπων: Παύλος-Πέτρος Σωτηριάδης

Καθηγητής Ε.Μ.Π.

Αθήνα, Φεβρουάριος 2021



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

Σχολή Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών
Τομέας Επικοινωνιών, Ηλεκτρονικής και Συστημάτων Πληροφορικής

Σχεδίαση ηλεκτρονικά ελεγχόμενου ελεγκτή κλασματικής τάξης με χρήση ενεργών στοιχείων

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

Γεώργιος Γ. Παππάς

Επιβλέπων : Παύλος-Πέτρος Σωτηριάδης
Καθηγητής Ε.Μ.Π.

Εγκρίθηκε από την τριμελή εξεταστική επιτροπή την 5^η Μαρτίου 2021.

(Υπογραφή)

.....
Παύλος-Πέτρος Σωτηριάδης
Καθηγητής Ε.Μ.Π.

(Υπογραφή)

.....
Ιωάννα Ρουσσάκη
Επικ. Καθηγήτρια Ε.Μ.Π.

(Υπογραφή)

.....
Ευάγγελος Χριστοφόρου
Καθηγητής Ε.Μ.Π.

Αθήνα, Φεβρουάριος 2021

.....
ΓΕΩΡΓΙΟΣ Γ. ΠΑΠΠΑΣ

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών Ε.Μ.Π.

Copyright © Γεώργιος Γ. Παππάς, 2021

Με επιφύλαξη παντός δικαιώματος – All rights reserved

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα. Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τον συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις το Εθνικού Μετσόβιου Πολυτεχνείου.

Περίληψη

Στην παρούσα διπλωματική εργασία το αντικείμενο εστίασης της είναι οι PID ελεγκτές κλασματικής τάξης (FO-PID) που οδηγούν κάποιο plant/διεργασία που έχει μια προκαθορισμένη συνάρτηση μεταφοράς. Μελετήθηκαν και σχεδιάστηκαν κυκλώματα όπως τελεστικοί ενισχυτές (Opamps), ενισχυτές διαγωγιμότητας (OTAs), τοπολογίες διαφοριστών και ολοκληρωτών κλασματικής τάξης βασισμένες σε τοπολογίες αναλογικών φίλτρων όπως για παράδειγμα πολλαπλής ανάδρασης IFLF (inverse follow-the-leader feedback), καθώς και πυκνωτές κλασματικής τάξης.

Αρχικά, αναλύθηκε και σχεδιάστηκε το κύκλωμα ενός τελεστικού ενισχυτή σε περιβάλλον χαμηλής τροφοδοσίας $\pm 750\text{mV}$ το οποίο ισοδυναμεί και σε χαμηλή κατανάλωση ισχύος. Το φάσμα συχνοτήτων στο οποίο εργαζόμαστε είναι για 100mHz έως 10Hz και αυτό διότι με βάση την βιβλιογραφία τα κυκλώματα αυτά λειτουργούν στο συγκεκριμένο εύρος συχνοτήτων και αξιοποιούνται σε εφαρμογές για έλεγχο συστημάτων.

Έπειτα, αναλύθηκαν και σχεδιαστήκαν διαφορές τοπολογίες για PID ελεγκτές με χρήση παθητικών στοιχείων. Η πρώτη τοπολογία σχεδιάστηκε με τέσσερις τελεστικούς ενισχυτές. Στην συνέχεια έγινε ελαχιστοποίηση σε τρεις τελεστικούς ενισχυτές και τέλος έγιναν ακόμα δυο ελαχιστοποιήσεις με δυο και με έναν τελεστικό ενισχυτή, οι οποίες συγκρίθηκαν ως προς την απόδοση τους και τον χώρο τον οποίο καταλαμβάνουν σε φυσικό σχέδιο και καταλήξαμε στην επικρατέστερη όπως θα δούμε στην συνέχεια. Στην σχεδίαση ολοκληρωτού Chip είναι πολύ σημαντικός ο “χώρος” και η εξοικονόμηση του, επομένως όσο πιο μικρή η επιφάνεια την οποία δεσμεύει ένα κύκλωμα σε IC design τόσο το καλύτερο.

Στην συνέχεια σχεδιάστηκε και αναλύθηκε το κύκλωμα ενός ενισχυτή διαγωγιμότητας (OTA) ο οποίος χρησιμοποιήθηκε στην συνέχεια σαν ενεργό στοιχείο σε συνδεσμολογία σαν αντίσταση στις τοπολογίες των PID που σχεδιαστήκαν. Οι πυκνωτές κλασματικής τάξης αρχικά σχεδιαστήκαν με παθητικά στοιχεία (αντιστάσεις, πυκνωτές). Έπειτα όμως σχεδιάστηκε ένα φίλτρο τοπολογίας IFLF που στην έξοδο του συνδέθηκε ένας μετατροπέας τάσης σε ρεύμα που σχεδιάστηκε με ενισχυτή διαγωγιμότητας (OTA). Το κύκλωμα αυτό αντικατέστησε τους πυκνωτές κλασματικής τάξης. Εν κατακλείδι το τελικό κύκλωμα του $\text{PI}^{\lambda}\text{D}^{\mu}$ ελεγκτή περιέχει μόνο ενεργά στοιχεία και είναι και πλήρως ηλεκτρονικά ελεγχόμενος. Επιπρόσθετα σχεδιάστηκε και το φυσικό σχέδιο (Layout) αυτού του ελεγκτή και έγιναν post-layout προσομοιώσεις.

Κάθε μέτρηση έγινε μέσω εξομοιώσεων (για την κάθε τοπολογία) με χρήση του λογισμικού Cadence IC. Έπειτα γίνεται σύγκριση των προσομοιώσεων και των αποτελεσμάτων που μας δίνει το MATLAB (θεωρητικά αποτελέσματα). Η τεχνολογία στην οποία σχεδιαστήκαν και προσομοιώθηκαν όλα τα κυκλώματα καθώς και το layout είναι η TSMC-90nm.

Λέξεις-κλειδιά: PID ελεγκτής κλασματικής τάξης (FO-PID), ενισχυτής διαγωγιμότητας (OTA), τελεστικός ενισχυτής (opamp), IFLF τοπολογία, πυκνωτές κλασματικής τάξης, Layout, TSMC-90nm

Abstract

The aim of the presented Diploma Thesis is the implementation of fractional order PID controllers (FO-PID) that drive a process variable which has a predefined transfer function. Circuits such as operational amplifiers (Opamps), operational transconductance amplifiers (OTAs), differential and integral fractional order topologies, based on analog filters like IFLF (inverse follow-the-leader feedback) method, and fractional order capacitors were analyzed and designed. Initially, the circuit of an operational amplifier was designed in a low power environment $\pm 750\text{mV}$ which is equivalent to low power consumption. The frequency range we are working on is from 100mHz up to 10Hz , because, according to the literature, these circuits operate in the specific frequency range and are used in control systems applications. What follows is, different topologies for PID controllers were analyzed and designed using passive elements. The first topology was designed with four operational amplifiers. Subsequently, we designed a topology with three operational amplifiers and finally we designed two more realizations. These two topologies are implemented with two and one operational amplifier respectively, which were compared in terms of their performance and the space they occupy in a physical design and we ended up with the predominant one as we will see below. In the design of the whole Chip it is important to deal with the limitations of space and design compact cells. Afterwards, the circuit of an operational transconductance amplifier (OTA) was designed and analyzed and then used as an active and tunable resistor in our PID topologies. At the beginning, we designed fractional order capacitors with passive elements (resistors, capacitors). These fractional order capacitors replaced then with an IFLF topology filter with a voltage to current converter on its output. The voltage to current converter designed with a differential input-output OTA. This circuit approximates a tunable fractional order capacitor. In conclusion, the final circuit of the $\text{PI}^\alpha\text{D}^\beta$ controller contains only active components and it is fully electronically tunable. In addition, the physical design (Layout) of the proposed controller was designed and post-layout simulations confirmed the proper operation of the controller. Each measurement was done through simulations (for each topology) using the Cadence IC software. All the simulations compared to the theoretical results of MATLAB. All circuits were designed and simulated in TSMC-90nm.

Keywords: Fractional Order PID Controller (FO-PID), Operational Transconductance Amplifier (OTA), Operational Amplifier (opamp), IFLF topology, fractional order capacitors, Layout, TSMC-90nm

Ευχαριστίες

Η παρούσα διπλωματική εργασία πραγματοποιήθηκε κατά το ακαδημαϊκό έτος 2020-2021 στα πλαίσια της κατεύθυνσης Ηλεκτρονικής και Συστημάτων της Σχολής Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών του Εθνικού Μετσόβιου Πολυτεχνείου. Το διάστημα των προπτυχιακών μου σπουδών αποτέλεσε για μένα μια πολύ σημαντική εμπειρία και θα ήθελα να ευχαριστήσω όλους όσους στάθηκαν δίπλα μου σε όλη αυτή την πορεία.

Αρχικά, θα ήθελα να ευχαριστήσω τον Καθηγητή και επιβλέποντα της διπλωματικής μου εργασίας Κ. Παύλο-Πέτρο Σωτηριάδη για την εμπιστοσύνη που μου έδειξε και την ευκαιρία που μου έδωσε να ασχοληθώ με τον τομέα των αναλογικών ολοκληρωμένων κυκλωμάτων, καθώς επίσης και για τις πολύτιμες συμβουλές και τις γνώσεις που αποκόμισα σε όλη την διάρκεια της συνεργασίας μας. Κυρίως όμως τον ευχαριστώ για την καθοδήγηση και τις παρατηρήσεις ως προς την οργάνωση την δομή και το περιεχόμενο της παρούσας εργασίας.

Ένα μεγάλο ευχαριστώ στον υποψήφιο διδάκτορα Βασίλη Αλιμήση, η συμβολή και η συμπαράσταση του οποίου ήταν πολύτιμη και καθοριστική για την εκπόνηση της παρούσας διπλωματικής εργασίας. Ιδιαίτερες ευχαριστίες οφείλω και στον υποψήφιο διδάκτορα Δημήτρη Μπαξεβανάκη για την έμπρακτη υποστήριξη του για την ομαλή ολοκλήρωση αυτής της προσπάθειας. Επιπλέον θα ήθελα να ευχαριστήσω όλα τα μέλη του Circuits group του ΕΜΠ που βοήθησαν με τις συμβουλές τους.

Κρίνω απαραίτητο να εκφράσω την εκ των πρότερων εκτίμηση μου προς τα υπόλοιπα μέλη της επιτροπής για τις χρήσιμες υποδείξεις και τις εύστοχες παρατηρήσεις τους στο σύνολο της διπλωματικής μου εργασίας.

Επιπρόσθετα θα ήθελα να ευχαριστήσω τους φίλους μου και τους δικούς μου ανθρώπους που με τον δικό τους ξεχωριστό τρόπο συνέβαλαν στην εκπλήρωση των στόχων που είχα θέσει. Τέλος, θα ήθελα να ευχαριστήσω μέσα από την καρδιά μου την οικογένεια μου που στάθηκαν και συνεχίζουν να στέκονται στο πλάι μου και με βοηθάνε να κάνω τα όνειρα μου πραγματικότητα.

Γεώργιος Παππάς

Αθήνα, Φεβρουάριος 2021

Πίνακας περιεχομένων

1	Εισαγωγή.....	11
2	Θεωρητικό υπόβαθρο.....	12
2.1	Τελεστικοί ενισχυτές.....	12
2.1.1	Χαρακτηριστικά και λειτουργίες ιδανικών Τ.Ε.....	13
2.1.2	Μη αναστρέφων ενισχυτής.....	14
2.1.3	Αναστρέφων ενισχυτής.....	15
2.2	PID ελεγκτές.....	16
2.2.1	Σύστημα κλειστού βρόχου.....	17
2.2.2	PID ελεγκτές θεωρία.....	17
2.2.3	Αναλογική απόκριση.....	18
2.2.4	Ολοκληρωτική απόκριση.....	19
2.2.5	Διαφορική απόκριση.....	19
2.2.6	PID ελεγκτής απόκριση εξόδου.....	20
2.2.7	PID ελεγκτές κλασματικής τάξης (FO-PID).....	21
2.3	Προσέγγιση συνάρτησης μεταφοράς για συστήματα κλασματικής τάξης.....	23
2.3.1	Εισαγωγή στην έννοια των συνεχών κλασμάτων (CFE).....	23
2.3.2	Φίλτρα πολλαπλής ανάδρασης IFLF	25
3	Σχεδίαση τελεστικού ενισχυτή	27
3.1	Περιβάλλον σχεδίασης και περιοχή λειτουργίας.....	27
3.1.1	Εισαγωγή	27
3.1.2	Sub-threshold region.....	27
3.2	Τελεστικός ενισχυτής - μεγέθη και φυσικό σχέδιο.....	27
4	Σχεδίαση FO-PID με παθητικά στοιχεία.....	31
4.1	Plant / DC μηχανή.....	31
4.1.1	Εισαγωγή	31
4.1.2	Έλεγχος DC μηχανής.....	31
4.2	FO-PID με 4 τελεστικούς ενισχυτές.....	32
4.2.1	Συνάρτηση μεταφοράς ελεγκτή και τοπολογία	32

4.2.2	RC δικτύωμα	34
4.2.3	Σχηματικό και αποτελέσματα.....	36
4.3	FO-PID με 3 τελεστικούς ενισχυτές.....	38
4.3.1	Συνάρτηση μεταφοράς ελεγκτή και τοπολογία	38
4.3.2	Σχηματικό και αποτελέσματα.....	39
4.4	FO-PID με 3 τελεστικούς ενισχυτές.....	41
4.4.1	Συνάρτηση μεταφοράς ελεγκτή και τοπολογία	41
4.4.2	Σχηματικό και αποτελέσματα.....	42
5	Σχεδίαση FO-PID με OTA σε συνδεσμολογία αντίστασης.....	43
5.1	Αντικατάσταση παθητικών στοιχείων με ενεργά.....	43
5.1.1	Ο OTA σαν αντίσταση.....	46
5.2	Τοπολογίες με ηλεκτρονικά ελεγχόμενες αντιστάσεις.....	47
5.2.1	Σχεδίαση τοπολογίας 4 op-amps με OTA.....	47
5.2.2	Σχεδίαση τοπολογίας 3 op-amps με OTA.....	48
5.2.3	Σχεδίαση τοπολογίας 2 op-amps με OTA.....	50
6	Σχεδίαση ηλεκτρονικά ελεγχόμενου FO-PID με χρήση ενεργών στοιχείων .	52
6.1	Εισαγωγή.....	52
6.1.1	Τοπολογία.....	52
6.1.2	Πυκνωτής κλασματικής τάξης με ενεργά στοιχεία.....	54
6.1.3	Προσομοίωση IFLF τοπολογίας χωρίς τον μετατροπέα V/I στην έξοδο.....	59
6.1.4	Προσομοίωση IFLF τοπολογίας με μετατροπέα V/I στην έξοδο.....	61
6.2	Σχεδίαση ηλεκτρονικά ελεγχόμενου FO-PID με 2 op-amps.....	64
6.2.1	Σύνοψη.....	64
6.2.2	Προσομοιώσεις και αποτελέσματα.....	64
6.3	Σχεδίαση ηλεκτρονικά ελεγχόμενου FO-PID με 1 op-amp.....	72
6.3.1	Εισαγωγή.....	72
6.3.2	Τοπολογία και αποτελέσματα.....	72
7	Συμπεράσματα.....	77
8	Συμμετοχή σε δημοσιεύσεις	78
9	Αναφορές/Βιβλιογραφία	79

Κεφάλαιο 1: Εισαγωγή

Η παρούσα διπλωματική εργασία το αντικείμενο που πραγματεύεται είναι ο έλεγχος συστημάτων και το πως αυτός μπορεί να επιτευχθεί με το λιγότερο δυνατό κόστος και με την μεγαλύτερη δυνατή ευελιξία. Η θεωρία ελέγχου είναι διεπιστημονικός κλάδος της μηχανικής και των μαθηματικών, ο οποίος ασχολείται με την συμπεριφορά των δυναμικών συστημάτων και έχει ως στόχο την θεμελίωση του θεωρητικού υπόβαθρου που διέπει ένα φυσικό σύστημα ελέγχου, αυτόνομο ή όχι. Η επιθυμητή έξοδος ενός συστήματος καλείται *αναφορά*. Όταν μία ή περισσότερες μεταβλητές εξόδου ενός συστήματος πρέπει να ακολουθούν μια συγκεκριμένη αναφορά στον χρόνο, ένα ελεγκτής χειρίζεται τις εισόδους σε ένα σύστημα ώστε να επιτευχθεί το επιθυμητό αποτέλεσμα στην έξοδο του συστήματος. Ο στόχος είναι να αναπτυχθεί ένα μοντέλο ή ένας αλγόριθμος που θα διέπει την εφαρμογή των εισόδων συστήματος για να οδηγήσει το σύστημα σε μια επιθυμητή κατάσταση στην έξοδο του.

Ένα από τα παραδείγματα του έλεγχου συστημάτων είναι στα αυτοκίνητα το *cruise control* που ελέγχει την ταχύτητα του αυτοκίνητου έτσι ώστε να κρατάει σταθερή την ταχύτητα του αυτοκίνητου. Υπάρχουν εφαρμογές του έλεγχου των συστημάτων σε ακόμα περισσότερα συστήματα, διότι όσο μεγαλώνουν οι απαιτήσεις των συστημάτων τόσο μεγαλύτερη είναι και η ανάγκη για ακρίβεια στις λειτουργίες που προσφέρουν.

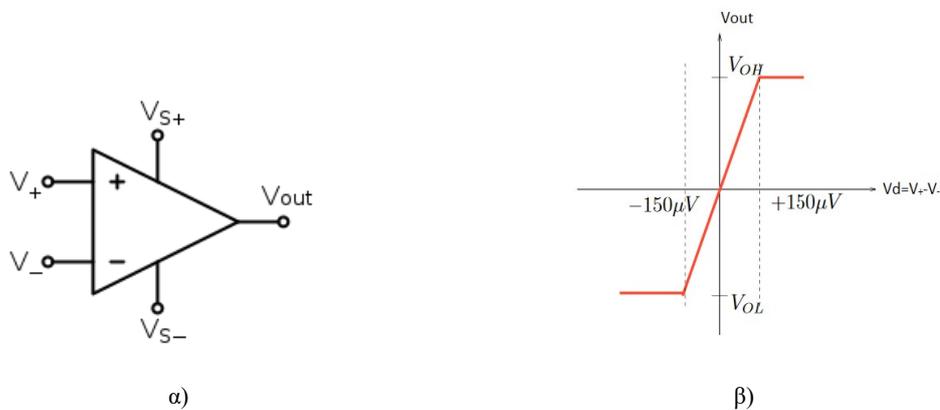
Στην συγκεκριμένη διπλωματική εργασία αναλύονται διάφορες τοπολογίες ελεγκτών κλασματικής τάξης που οδηγούν μια συγκεκριμένη DC μηχανή μέχρι που επιτυγχάνεται ο ηλεκτρονικός έλεγχος αυτού του ελεγκτή. Ο ηλεκτρονικός έλεγχος πλέον μας δίνει την δυνατότητα ο ίδιος ελεγκτής να μπορεί να οδηγή διαφορετικές DC μηχανές δηλαδή διαφορετικές συναρτήσεις μεταφοράς, αλλάζοντας απλά τον προγραμματισμό των DC ρευμάτων του.

Κεφάλαιο 2: Θεωρητικό υπόβαθρο

2.1) Τελεστικοί ενισχυτές (Opamps)

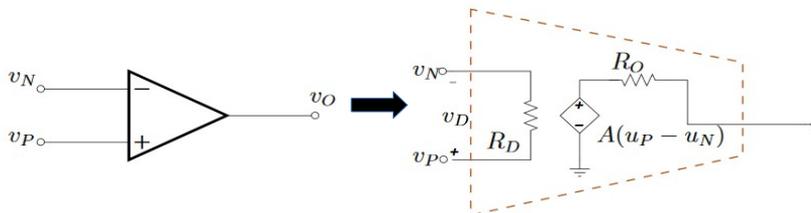
Οι τελεστικοί ενισχυτές χρησιμοποιούνται εδώ και πάρα πολλά χρόνια, οι πρώτες εφαρμογές τους ήταν στους τομείς των αναλογικών υπολογιστών και των οργάνων μέτρησης. Ένας από τους λόγους στους οποίους οφείλεται η δημοτικότητα του τελεστικού ενισχυτή είναι η μεγάλη ευελιξία του. Ένας τελεστικός ενισχυτής που απαρτίζεται από ολοκληρωμένα κυκλώματα μπορεί να προσεγγίσει εύκολα, σε χαρακτηριστικά, αυτό που στην θεωρία λέμε ιδανικό τελεστικό ενισχυτή.

Ένας τελεστικός ενισχυτής (συνήα op amp ή opamp) είναι ένας ενισχυτής ηλεκτρονικής τάσης υψηλής απόδοσης συνδεδεμένος με διαφορική είσοδο και, συνήθως, έναν ακροδέκτη εξόδου. Υπάρχουν βεβαία και τοπολογίες με τελεστικούς ενισχυτές διαφορικής εισόδου και εξόδου που είναι εξίσου πολύ χρήσιμες σε διάφορες εφαρμογές. Οι τελεστικοί ενισχυτές χρειάζονται dc τάση για να λειτουργήσουν.



Σχήμα 2.1.1: α) Το κυκλωματικό σύμβολο για τον Τ.Ε. β) και η χαρακτηριστική εξίσωση εισόδου και εξόδου του

Οι περισσότεροι Τ.Ε. (τελεστικοί ενισχυτές) έχουν δυο ακροδέκτες τροφοδοσίας dc. Στο Σχήμα 2.1.1 έχουμε το σύμβολο ενός Τ.Ε. με τους ακροδέκτες εισόδου (V_+, V_-), τους ακροδέκτες τροφοδοσίας (V_{S+}, V_{S-}) που συνήθως είναι ανάστροφης πολικότητας, καθώς και τον ακροδέκτη εξόδου.



Σχήμα 2.1.2: Μοντέλο λειτουργίας του τελεστικού ενισχυτή

Η κύρια λειτουργία του τελεστικού ενισχυτή είναι να ενισχύει τη διαφορά δυναμικού μεταξύ u_P και u_N η οποία ορίζεται ως ($u_D = u_P - u_N$) και ονομάζεται διαφορική τάση εισόδου. Έτσι η έξοδος του τελεστικού ενισχυτή είναι ίση με $u_O = A \cdot u_D = A \cdot (u_P - u_N)$ όπου με A συμβολίζεται το

κέρδος του τελεστικού ενισχυτή το οποίο μπορεί να λάβει πολύ μεγάλες τιμές. Έτσι, για παράδειγμα, αν θέλαμε να βρούμε ποια είναι η διαφορά δυναμικού u_D που προκαλεί μια δεδομένη τάση εξόδου u_{out} (με τον ακροδέκτη της εξόδου να είναι ασύνδετος) τότε θα έπρεπε

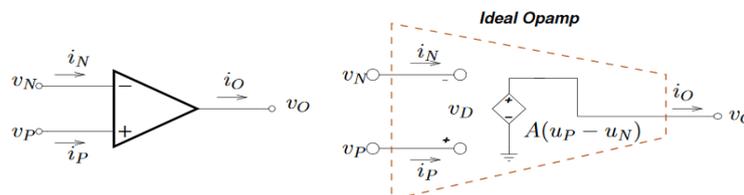
$$\text{να υπολογίσουμε το λόγο } u_D = \frac{u_{out}}{A} .$$

Όσο ο τελεστικός ενισχυτής βρίσκεται στην περιοχή του κορεσμού, το μοντέλο της λειτουργίας του ουσιαστικά παύει να ισχύει αφού η τάση στην έξοδο είναι σταθερή και ανεξάρτητη από τη διαφορά $u_P - u_N$. Το μοντέλο ανακάμπτει όταν η διαφορά δυναμικού u_D γίνει αρκούντως μικρή, οδηγώντας την έξοδο του τελεστικού ενισχυτή σε τιμές εντός του διαστήματος που ορίζουν οι τάσεις θετικής και αρνητικής τροφοδοσίας. Η επιστροφή του τελεστικού ενισχυτή από τον κορεσμό στην κανονική λειτουργία μπορεί να απαιτήσει περισσότερο χρόνο απ' ό,τι οι συνήθεις αλλαγές της τάσης εξόδου. [1]

2.1.1) Χαρακτηριστικά και λειτουργίες ιδανικών Τ.Ε.

Ένας ιδανικός τελεστικός ενισχυτής έχει τα ακόλουθα χαρακτηριστικά:

- Εφόσον ο τελεστικός ενισχυτής είναι ένας ενισχυτής τάσης, τότε θα πρέπει να εμφανίζει μια πολύ μεγάλη αντίσταση εισόδου, ώστε να επιβαρύνει όσο το δυνατόν λιγότερο τα κυκλώματα που τον οδηγούν. Έτσι, στον ιδανικό τελεστικό ενισχυτή $R_D \rightarrow \infty$. Εξαιτίας της πολύ μεγάλης αντίστασης εισόδου R_D , μπορούμε με ασφάλεια να υποθέσουμε πως τα ρεύματα i_N και i_P που καταλήγουν στους ακροδέκτες εισόδου του τελεστικού ενισχυτή είναι μηδέν.
- Επίσης, για να εξασφαλίσουμε πως η έξοδος του ενισχυτή υφίσταται τις ελάχιστες δυνατές απώλειες τάσης, πρέπει $R_o \rightarrow 0$.
- Τέλος, το κέρδος τάσης A του ιδανικού τελεστικού ενισχυτή είναι οσοδήποτε μεγάλο, δηλαδή $A \rightarrow \infty$. Αυτή η θεώρηση για τον τελεστικό ενισχυτή προκαλεί πολλά ερωτήματα. Πρώτον, αυτό το άπειρο κέρδος σημαίνει ότι $u_D = U_{out} / A \rightarrow 0$. Επομένως, πως γίνεται ένας ενισχυτής να διατηρήσει μια μη-μηδενική ποσότητα στην έξοδο του όταν η είσοδος είναι σχεδόν μηδενική; Ουσιαστικά η διαφορά δυναμικού u_D δε γίνεται ποτέ μηδέν αλλά λόγω του πολύ μεγάλου κέρδους, αναγκάζεται να παραμένει πολύ μικρή ώστε η τάση εξόδου να αποφύγει τον κορεσμό. Ουσιαστικά, όπως θα δούμε και στη συνέχεια, τα κυκλώματα



Σχήμα 2.1.3: Το μοντέλο του ιδανικού τελεστικού ενισχυτή

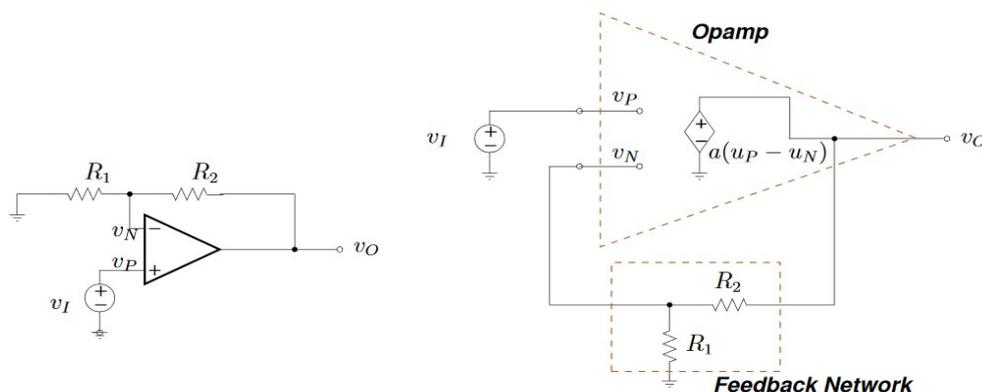
που χτίζουμε γύρω από τον τελεστικό ενισχυτή είναι αυτά που μας εξασφαλίζουν ότι η διαφορά δυναμικού μεταξύ των ακροδεκτών θα είναι πολύ μικρή, οδηγώντας την έξοδο σε

χρήσιμες τιμές μακριά από τον κορεσμό.

Σε όλες λοιπόν σχεδόν τις εφαρμογές οι τελεστικοί ενισχυτές δεν χρησιμοποιούνται σε συνδεσμολογία ανοιχτού βρόχου, αλλά όπως θα δούμε στην συνέχεια χρησιμοποιούνται αλλά στοιχεία για την εφαρμογή ανάδρασης και το κλείσιμο του βρόχου γύρω από τον ενισχυτή και κατ επέκταση την επίτευξη κέρδους κλειστού βρόχου.

2.1.2) Μη αναστρέφων ενισχυτής

Όπως προαναφέραμε οι τελεστικοί ενισχυτές δεν χρησιμοποιούνται μόνοι τους αλλά συνδέονται σε παθητικά στοιχεία σχηματίζοντας κύκλωμα ανάδρασης. Υπάρχουν δυο βασικές συνδεσμολογίες που χρησιμοποιούν έναν τελεστικό ενισχυτή και δυο αντιστάσεις : η μη αναστρέφουσα συνδεσμολογία και η αναστρέφουσα συνδεσμολογία. Παρακάτω παρουσιάζεται η μη αναστρέφουσα συνδεσμολογία και κατ επέκταση ένας μη αναστρέφων ενισχυτής. Ενώ στην συνέχεια θα αναλυθεί και η αναστρέφουσα συνδεσμολογία.



Σχήμα 2.1.4: Η μη αναστρέφουσα συνδεσμολογία ενός τελεστικού ενισχυτή με την χρήση αντιστάσεων σαν παθητικά στοιχεία και το μοντέλο λειτουργίας του.

Όπως βλέπουμε στο **Σχήμα 2.1.4** λόγω συνδεσμολογίας η τάση εισόδου στον θετικό ακροδέκτη v_P είναι ίση με την τάση v_I , άρα:

$$v_P = V_I \quad (2.1)$$

Αντίθετα, η τάση εξόδου επανατροφοδοτείται (feedback) στην αναστρέφουσα είσοδο v_N μέσω του δικτύου των αντιστάσεων **R1** και **R2**. Από το ισοδύναμο κύκλωμα παρατηρούμε, πως η τάση v_N που επιστρέφει από την έξοδο δίνεται από τη σχέση του διαιρέτη τάσης και είναι ίση με:

$$v_N = \frac{R_1}{R_1 + R_2} \cdot V_O \quad (2.2)$$

Αναδιατάσσοντας την εξίσωση μπορούμε να γράψουμε πως ο λόγος της τάσης εξόδου προς την τάση εισόδου V_O/V_I είναι ίσος με :

$$A = \frac{V_O}{V_I} = \left(1 + \frac{R_2}{R_1}\right) \frac{1}{1 + \frac{R_2}{1 + \frac{R_2}{R_1} a}} \quad (2.3)$$

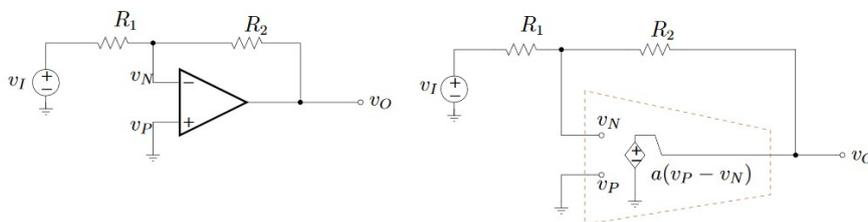
Από την μορφή της εξίσωσης που προκύπτει αντιλαμβανόμαστε ότι ο ενισχυτής μαζί με το ζευγάρι αντιστάσεων είναι ένας ενισχυτής τάσης με κέρδος A . Το κέρδος A ονομάζεται κέρδος κλειστού βρόχου και το κέρδος a ονομάζεται κέρδος ανοιχτού βρόχου. Στον ιδανικό ενισχυτή που έχουμε άπειρο κέρδος ανοιχτού βρόχου το κέρδος κλειστού βρόχου εξαρτάται αποκλειστικά από το ζευγάρι αντιστάσεων και το κέρδος A είναι η σχέση (2.4) είτε με αντιστάσεις είτε με συνθετες αντιστάσεις (Z_i).

$$A = 1 + \frac{R_2}{R_1} \quad (2.4)$$

$$\text{ή } A = 1 + \frac{Z_2}{Z_1}$$

2.1.3) Αναστρέφων ενισχυτής

Όπως αναφέραμε και προηγουμένως η δεύτερη βασική συνδεσμολογία είναι η αναστρέφουσα. Όπως παρατηρούμε **Σχήμα 2.1.5** η αντίσταση R_2 είναι συνδεδεμένη στον αρνητικό ακροδέκτη εισόδου του ενισχυτή και στην έξοδο του, για αυτό και λέμε ότι έχουμε αρνητική ανάδραση (αν είχαμε συνδεδεμένη την συγκεκριμένη αντίσταση μεταξύ του θετικού ακροδέκτη εισόδου του ενισχυτή και της εξόδου θα είχαμε θετική ανάδραση).



Σχήμα 2.1.5: Η αναστρέφουσα συνδεσμολογία ενός τελεστικού ενισχυτή με την χρήση αντιστάσεων σαν παθητικά στοιχεία και το μοντέλο λειτουργίας του.

Η συγκεκριμένη αντίσταση κλείνει τον βρόχο γύρω από τον τελεστικό ενισχυτή ενώ η αντίσταση R_1 είναι συνδεδεμένη μεταξύ του αρνητικού ακροδέκτη εισόδου του ενισχυτή και μιας πηγής σήματος εισόδου [2],[3]. Παρατηρώντας το σχήμα λοιπόν έχουμε ότι:

$$u_P = 0 \quad (2.5)$$

Αντίστοιχα, η τάση στην αναστρέφουσα είσοδο του τελεστικού ενισχυτή προκύπτει εύκολα από την αρχή της επαλληλίας και τη δομή του διαρέτη τάσης και είναι ίση με

$$v_N = \frac{R_2}{R_1 + R_2} \cdot v_I + \frac{R_1}{R_1 + R_2} \cdot v_O \quad (2.6)$$

Ουσιαστικά η σχέση αυτή προκύπτει από την αρχή της επαλληλίας θεωρώντας τη μια φορά το $V_O = 0$ και ενεργή την V_I , και την επόμενη το αντίθετο. Τώρα εφόσον η έξοδος του τελεστικού ενισχυτή είναι, η ενισχυμένη κατά a εκδοχή της διαφοράς δυναμικού $u_P - u_N$ προκύπτει ότι:

$$V_O = a \cdot \left(-\frac{1}{1 + \frac{R_1}{R_2}} \cdot v_I - \frac{1}{1 + \frac{R_2}{R_1}} \cdot v_O \right) \quad (2.7)$$

Παρατηρούμε ότι το δίκτυο ανάδρασης επιστρέφει πίσω στην αναστρέφουσα είσοδο του τελεστικού ενισχυτή το $1/(1+R_2/R_1)$ της εξόδου. Το ποσοστό αυτό της ανάδρασης είναι ακριβώς ίδιο με αυτό της μη-αναστρέφουσας συνδεσμολογίας. Έτσι το τελικό κέρδος κλειστού-βρόχου που πετυχαίνει ο αναστρέφων ενισχυτής είναι ίσο με :

$$A = \frac{v_O}{v_I} = \left(-\frac{R_2}{R_1} \right) \frac{1}{1 + (1 + R_2/R_1)a} \quad (2.8)$$

Ομοίως με την μη αναστρέφουσα συνδεσμολογία στον ιδανικό ενισχυτή που έχουμε άπειρο κέρδος ανοιχτού βρόχου το κέρδος κλειστού βρόχου εξαρτάται αποκλειστικά από το ζευγάρι αντιστάσεων και το κέρδος A είναι :

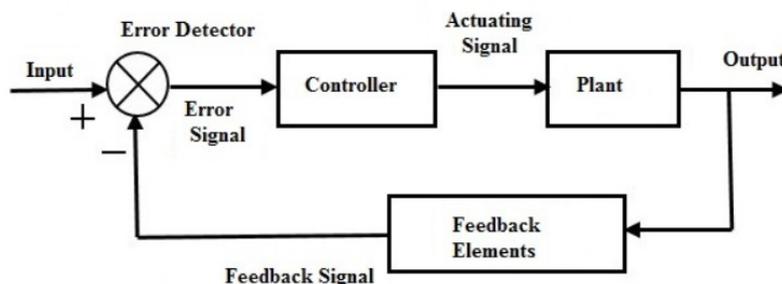
$$A = \frac{u_O}{u_I} = \left(-\frac{R_2}{R_1} \right) \quad \text{ή} \quad A = \frac{u_O}{u_I} = \left(-\frac{Z_2}{Z_1} \right) \quad (2.9)$$

2.2) PID ελεγκτές

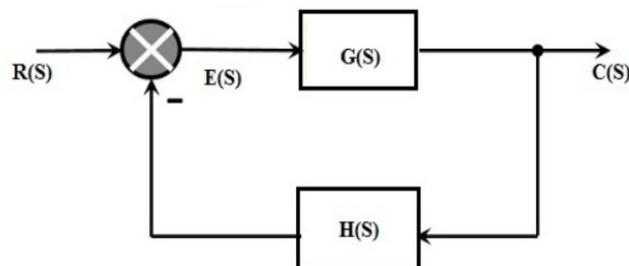
Ο Proportional-Integral-Derivative (PID) ελεγκτής είναι ο πιο ευρέα διαδεδομένος αλγόριθμος έλεγχου που χρησιμοποιείται στην βιομηχανία και έχει γίνει παγκοσμίως αποδεκτός στον βιομηχανικό έλεγχο. Η δημοτικότητα των ελεγκτών PID μπορεί να αποδοθεί εν μέρει στην ισχυρή απόδοσή τους σε ένα ευρύ φάσμα συνθηκών λειτουργίας και εν μέρει στη λειτουργική απλότητά τους, η οποία επιτρέπει στους μηχανικούς να τους χειρίζονται με απλό τρόπο. Έχει τρεις παραμέτρους για την κατασκευή της δομής που αντιπροσωπεύουν όλες τις απαραίτητες ιδιότητες για τον έλεγχο της δυναμικής απόκρισης του συστήματος. Όπως υποδηλώνει το όνομα, ο αλγόριθμος PID αποτελείται από τρεις βασικούς συντελεστές: αναλογικό, ολοκληρωτή και παράγωγο που ποικίλλουν για να λάβουν τη βέλτιστη απόκριση. Η βασική ιδέα πίσω από έναν ελεγκτή PID είναι να διαβάσουμε έναν αισθητήρα και, στη συνέχεια, να υπολογίσουμε την επιθυμητή έξοδο ενεργοποιητή, υπολογίζοντας αναλογικές, ολοκληρωμένες και παράγωγες αποκρίσεις και αθροίζοντας αυτά τα τρία στοιχεία για τον υπολογισμό της εξόδου. Οι PID ελεγκτές αποτελούν πλέον το βασικότερο στοιχείο για τον αυτόματο έλεγχο. Πριν αρχίσουμε να καθορίζουμε τις παραμέτρους ενός ελεγκτή PID, θα δούμε τι είναι ένα σύστημα κλειστού βρόχου και μερικές από τις ορολογίες που σχετίζονται με αυτό.

2.2.1) Σύστημα κλειστού βρόχου

Ένα σύστημα ελέγχου κλειστού βρόχου μπορεί να οριστεί ως, ένα σύστημα που έχει ένα βρόχο ανατροφοδότησης (ή) ένα σύστημα ελέγχου που χρησιμοποιεί ένα σήμα ανάδρασης για τη δημιουργία της εξόδου. Η σταθερότητα αυτού του συστήματος μπορεί να ελεγχθεί από ένα σύστημα ανατροφοδότησης. Έτσι, παρέχοντας ένα σύστημα ανατροφοδότησης, οποιοδήποτε σύστημα ελέγχου ανοιχτού βρόχου μπορεί να μετατραπεί σε κλειστό βρόχο. Η επιθυμητή έξοδος μπορεί να επιτευχθεί και να διατηρηθεί αξιολογώντας την πραγματική κατάσταση και την παραγόμενη έξοδο. Εάν η παραγόμενη έξοδος απομακρυνθεί από την πραγματική έξοδο, τότε αυτό το σύστημα ελέγχου παράγει ένα ελαττωματικό σήμα το οποίο τροφοδοτείται στο i/p του σήματος. Μόλις προστεθεί το σήμα σφάλματος στο σήμα εισόδου, τότε η επόμενη έξοδος βρόχου μπορεί να διορθωθεί, η οποία είναι γνωστή ως αυτόματο σύστημα ελέγχου. Στο **Σχήμα 2.2.1** βλέπουμε ένα διάγραμμα κλειστού βρόχου



Σχήμα 2.2.1: Διάγραμμα συστήματος κλειστού βρόχου



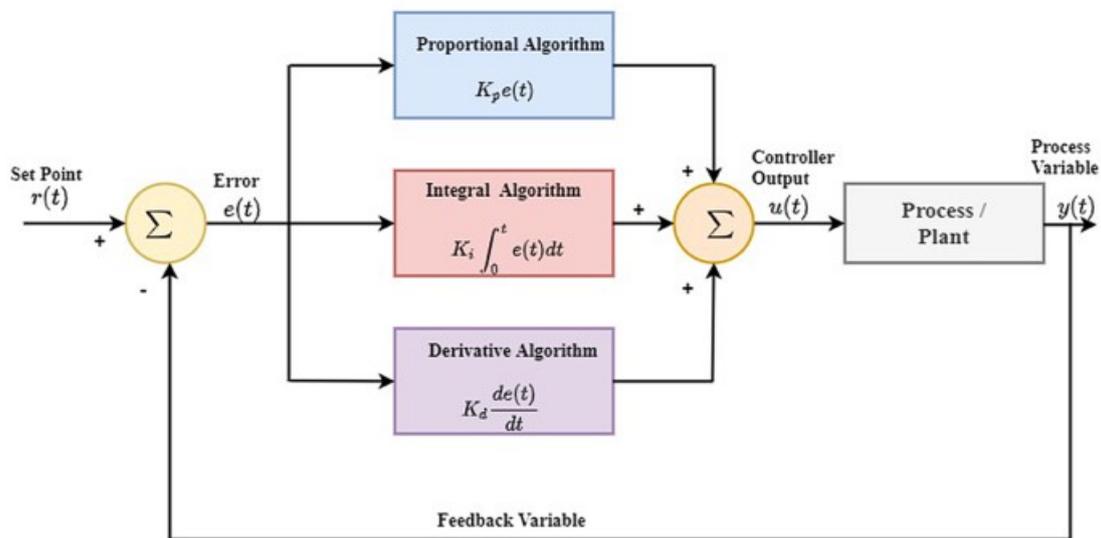
Σχήμα 2.2.2: Διάγραμμα συστήματος κλειστού βρόχου σε μορφή συνάρτησης μεταφοράς

και στο **Σχήμα 2.2.2** εκφράζονται τα σήματα με συναρτήσεις μεταφοράς. Όπως παρατηρούμε η συνάρτηση ευθέως κλάδου $G(s)$ αποτελείται από την συνάρτηση μεταφοράς του ελεγκτή μας πολλαπλασιασμένη με την συνάρτηση μεταφοράς της εκάστοτε μηχανής (plant) που θέλουμε να οδηγήσουμε.

2.2.2) PID ελεγκτές θεωρία

Οι PID ελεγκτές είναι ένα είδος μηχανισμού βρόχου ελέγχου ανατροφοδότησης που χρησιμοποιούνται ευρέως σε βιομηχανικά συστήματα ελέγχου. Ο ελεγκτής PID έχει καλή σταθερότητα, επομένως μπορεί να εφαρμοστεί για τη βελτίωση της απόδοσης πολλών

συστημάτων ελέγχου. Επιπλέον, είναι εύκολος στην εφαρμογή και έχει χαμηλό κόστος. Είναι ένας ευέλικτος ελεγκτής ανατροφοδότησης για πολλές εφαρμογές και μερικές φορές ονομάζεται ελεγκτής τριών τρόπων (ή ελεγκτής τριών όρων). Έχει τρεις παραμέτρους για την κατασκευή της δομής που αντιπροσωπεύουν όλες τις απαραίτητες ιδιότητες για τον έλεγχο της δυναμικής απόκρισης του συστήματος. Μπορεί να θεωρηθεί ένας ελεγκτής που ελέγχει το παρελθόν το παρόν και το μέλλον του σφάλματος ενός συστήματος. Στόχος του ελεγκτή αυτού είναι η συνεχή ταύτιση της πραγματικής τιμής της εξόδου και της επιθυμητής τιμής ανεξαρτήτως των όποιων διαταραχών προκύπτουν κατά την διαδικασία. Η έξοδος ενός PID ελεγκτή αποτελείται από τρεις όρους. Ο αναλογικός όρος P της εξίσωσης του ελεγκτή δηλαδή το αναλογικό μέρος του μας δείχνει το παρόν σφάλμα του συστήματος. Ο ολοκληρωτικός όρος I μας δείχνει την συσσώρευση παρελθοντικών σφαλμάτων του συστήματος, ενώ ο διαφορικός όρος D αποτελεί μια πρόβλεψη μελλοντικού σφάλματος. Στο **Σχήμα 2.2.3** παρουσιάζεται ένα σχεδιάγραμμα του συστήματος κλειστού βρόχου όπου οδηγείται μέσω ενός PID ελεγκτή μια διαδικασία [4].



Σχήμα 2.2.3: Σύστημα κλειστού βρόχου για έναν ελεγκτή PID που οδηγεί κάποιο plant/διαδικασία(process).

Το σήμα $r(t)$ είναι το σήμα εισόδου, το $e(t)$ είναι το σφάλμα δηλαδή η διαφορά της εισόδου από την πραγματική έξοδο.

2.2.3) Αναλογική απόκριση

Ο αναλογικός όρος P βοηθά στην βελτίωση της συμπεριφοράς του συστήματος τόσο στην μεταβατική όσο και στην μόνιμη κατάσταση. Το αναλογικό στοιχείο εξαρτάται μόνο από τη διαφορά μεταξύ του σημείου ρύθμισης και της μεταβλητής κατάστασης. Αυτή η διαφορά αναφέρεται ως ο όρος Σφάλμα. Το αναλογικό κέρδος (K_p) καθορίζει την αναλογία της

απόκρισης εξόδου προς το σήμα σφάλματος. Για παράδειγμα, εάν ο όρος σφάλματος έχει μέγεθος 10, ένα αναλογικό κέρδος 5 θα παράγει μια αναλογική απόκριση 50. Γενικά, η αύξηση του αναλογικού κέρδους θα αυξήσει την ταχύτητα της απόκρισης του συστήματος ελέγχου. Ωστόσο, εάν το αναλογικό κέρδος είναι πολύ μεγάλο, η μεταβλητή της διαδικασίας θα αρχίσει να ταλαντεύεται. Εάν το K_p αυξηθεί περαιτέρω, οι ταλαντώσεις θα γίνουν μεγαλύτερες και το σύστημα θα γίνει ασταθές και μπορεί ακόμη και να ταλαντευθεί εκτός ελέγχου. Η σχέση που προσδιορίζει την συμπεριφορά του σήματος P είναι η εξής:

$$P = K_p \cdot e(t) \quad (2.10)$$

οπού K_p είναι η ενίσχυση του ελεγκτή και $e(t)$ το σφάλμα.

2.2.4) Ολοκληρωτική απόκριση

Ο ολοκληρωτικός όρος I χρησιμοποιείται σε συστήματα που παρουσιάζουν σφάλμα στην μόνιμη κατάσταση, αφού για όσο χρόνο υπάρχει σφάλμα, η έξοδος του ελεγκτή λόγω ολοκληρώματος αυξάνεται με αποτέλεσμα την εξάλειψη του σφάλματος. Το ολοκληρωτικό στοιχείο αθροίζει τον όρο σφάλματος με την πάροδο του χρόνου. Το αποτέλεσμα είναι ότι ακόμη και ένας μικρός όρος σφάλματος θα προκαλέσει αργή αύξηση του ακέραιου στοιχείου. Η ολοκληρωμένη απόκριση θα αυξάνεται συνεχώς με την πάροδο του χρόνου, εκτός εάν το σφάλμα είναι μηδέν, οπότε το αποτέλεσμα είναι να οδηγήσει το σφάλμα μόνιμης κατάστασης (Steady-state error) στο μηδέν. Το σφάλμα Steady-State είναι η τελική διαφορά μεταξύ της μεταβλητής διαδικασίας και του σημείου ρύθμισης. Ένα φαινόμενο που ονομάζεται ολοκληρωμένη εκκαθάριση προκύπτει όταν η ολοκληρωμένη δράση οδηγεί σε κορεσμό έναν ελεγκτή χωρίς ο ελεγκτής να οδηγεί το σήμα σφάλματος στο μηδέν. Το ολοκληρωτικό κέρδος (K_i) ή αλλιώς συντελεστής ολοκλήρωσης όσο μεγαλώνει μπορεί να μηδενίσει το σφάλμα Steady-State όμως μπορεί να χειροτερέψει το “settling time” του βήματος μετάβασης (transient step response). Η σχέση που προσδιορίζει την συμπεριφορά του σήματος I είναι η εξής:

$$I = K_i \int_0^t e(\tau) d\tau \quad (2.11)$$

2.2.5) Διαφορική απόκριση

Η διαφορική απόκριση υπολογίζεται από την κλίση του σφάλματος της διαδικασίας ως προς το χρόνο πολλαπλασιασμένη με το διαφορικό κέρδος (K_d). Ο διαφορικός όρος επιβραδύνει το ρυθμό μεταβολής του σήματος εξόδου του ελεγκτή. Επιπρόσθετα ο διαφορικός όρος αυξάνει την ευστάθεια του συστήματος καθώς και βελτιώνει την συμπεριφορά του κατά την μεταβατική κατάσταση, δηλαδή μειώνει την υπερύψωση (overshoot) του σήματος καθώς και τον χρόνο αποκατάστασης (settling time) της του βήματος μετάδοσης. Settling time η αλλιώς χρόνος αποκατάστασης της εξόδου είναι ο χρόνος που χρειάζεται η έξοδος του συστήματος κλειστού βρόχου να σταθεροποιηθεί και να μην ταλαντεύει μέχρι να πάρει τιμή κοντά στην

σταθερή τιμή εισόδου. Το overshoot είναι το πόσο θα ανυψωθεί η τιμή της εξόδου πρώτου η τιμή αυτή σταθεροποιηθεί κοντά στην επιθυμητή τιμή, αυτή της εισόδου.

Η σχέση που προσδιορίζει την συμπεριφορά του σήματος D είναι η εξής:

$$D = K_d \frac{d}{dt} e(t) \quad (2.12)$$

Στην συνέχεια θα δούμε σε μια μορφή πίνακα (**Πίνακας 1.2.1**) πως επηρεάζονται κάποιες παράμετροι από τα κέρδη (K_p, K_i, K_d) του PID ελεγκτή. Να σημειώσουμε ότι η αύξηση του κάθε κέρδους επηρεάζει και τα υπόλοιπα κέρδη επομένως ο πίνακας είναι μια πρώτη εκτίμηση

Αντίδραση Ελεγκτή	Χρόνος Ανύψωσης	Υπερύψωση	Χρόνος Αποκατάστασης	Μόνιμο Σφάλμα
K_p	Μείωση	Αύξηση	Μικρή Αλλαγή	Μείωση
K_i	Μείωση	Αύξηση	Αύξηση	Εξάλειψη
K_d	Μικρή Αλλαγή	Μείωση	Μείωση	Μικρή Αλλαγή

Πίνακας 2.2.3: Η επίδραση της αύξησης του εκάστοτε κέρδους στον χρόνο ανύψωσης, υπερύψωση, χρόνο αποκατάστασης και μόνιμο σφάλμα.

των αποτελεσμάτων της κάθε κατάστασης και όχι η αποτύπωση της πραγματικότητας με απόλυτη ακρίβεια.

2.2.6) PID ελεγκτής απόκριση εξόδου

Ένας PID ελεγκτής λοιπόν αποτελείται και από τις τρεις αποκρίσεις (αναλογική διαφορική ολοκληρωτική). Υπάρχουν και άλλοι ελεγκτές όπως PD, PI, ID, P ελεγκτές όμως στην παρούσα διπλωματική θα ασχοληθούμε με την σχεδίαση PID ελεγκτών. Η απόκριση λοιπόν ενός PID είναι το άθροισμα των τριών αποκρίσεων που αναλύθηκαν προηγουμένως. Η εξίσωση του PID ελεγκτή είναι η εξής:

$$u(t) = K_p \cdot e(t) + K_i \int_0^t e(\tau) d\tau + K_d \frac{d}{dt} e(t) \quad (2.13)$$

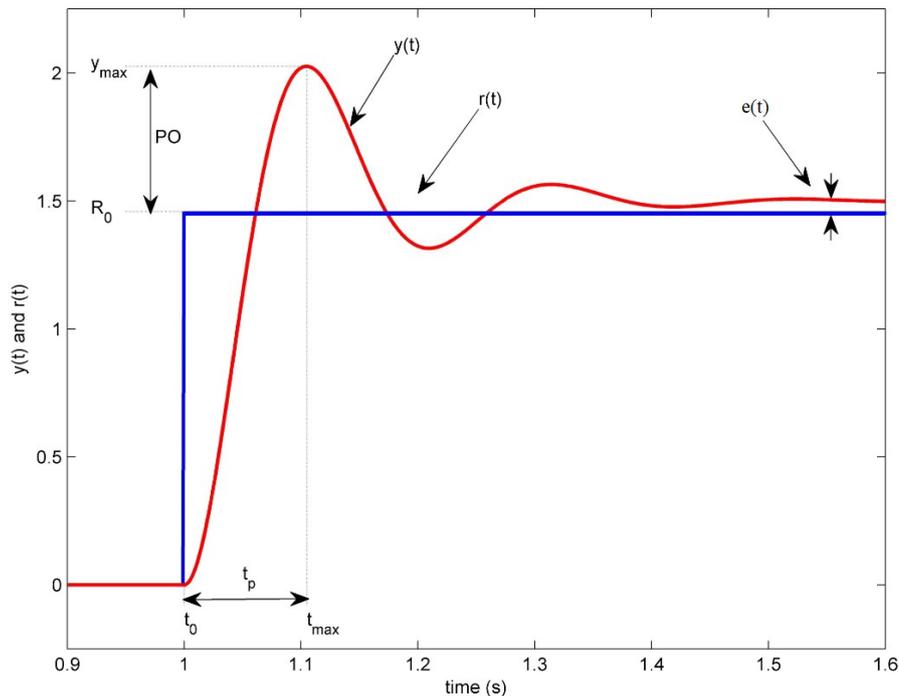
οπού ο πρώτος όρος είναι το P ο δεύτερος είναι το I και ο τρίτος είναι προφανώς το D. Αν μετασχηματίσουμε κατά Laplace αυτή την σχέση έτσι ώστε να έχουμε την απόκριση στο πεδίο της συχνότητας

$$U(s) = K_p \cdot E(s) + \frac{K_i \cdot E(s)}{s} + K_d \cdot E(s) \cdot s \quad (2.14)$$

Έπειτα θα διαιρέσουμε με το σφάλμα $E(s)$ και θα λάβουμε την εξής συνάρτηση μεταφοράς του PID ελεγκτή:

$$G(s) = \frac{U(s)}{E(s)} = K_p + \frac{K_i}{s} + K_d \cdot s \quad (2.15)$$

Στην συνέχεια θα παρατηρήσουμε ένα παράδειγμα συστήματος κλειστού βρόχου συγκρίνοντας τις γραφικές εισόδου/εξόδου ως προς τον χρόνο για να καταλάβουμε καλύτερα τις έννοιες και την λειτουργία του συστήματος. Στο **Σχήμα 1.2.4** παρατηρούμε την γραφική συνάρτηση εισόδου ως προς το χρόνο με μπλε χρώμα και είναι η συνάρτηση $r(t)$ καθώς και την συνάρτηση έξοδος ως προς τον χρόνο με κόκκινο χρώμα και συμβολίζεται $y(t)$. Όπως παρατηρούμε και από το διάγραμμα η διαφορά εξόδου και εισόδου εκεί όπου η έξοδος έχει σταθεροποιηθεί αποτελεί το σφάλμα μας το οποίο συμβολίζουμε με $e(t)$. Το t_0 αποτελεί τον χρόνο ανύψωσης ενώ το t_{max} είναι ο χρόνος που χρειάζεται το σύστημα μας για να φτάσει η έξοδος στην μέγιστη τιμή της (overshoot) πριν “σταθεροποιηθεί” σε μια τιμή κοντά στην πραγματική [5].

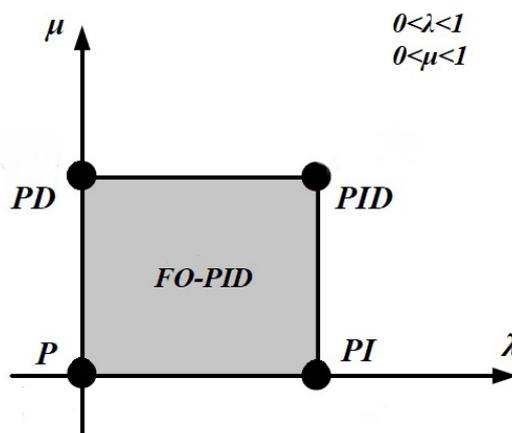


Σχήμα 2.2.4: Απόκριση εισόδου/εξόδου ως προς τον χρόνο (παράδειγμα).

2.2.7) PID ελεγκτές κλασματικής τάξης (FO-PID)

Είναι ευρέως διαδεδομένο πως η παλαιότερη στρατηγική ελέγχου είναι ο έλεγχος PID. Έχει χρησιμοποιηθεί ευρέως στον τομέα του βιομηχανικού ελέγχου λόγω της απλότητας του σχεδιασμού, της καλής απόδοσης, συμπεριλαμβανομένου του χαμηλού ποσοστού υπέρβασης και του μικρού χρόνου καθίζησης για αργές βιομηχανικές διαδικασίες. Επομένως, αξίζει τη φροντίδα για τη βελτίωση της ποιότητας και της αντοχής τους. Οι ελεγκτές PID όμως λόγω της γραμμικότητας και της συμμετρίας τους, έχουν δυσκολίες στο παρουσία μη γραμμικοτήτων. Τα τελευταία χρόνια, ο κλασματικός λογισμός έχει εφαρμοστεί στη μοντελοποίηση και τον έλεγχο διαφόρων ειδών φυσικών συστημάτων, όπως είναι πολύ γνωστό και τεκμηριωμένο σε πολλές θεωρίες ελέγχου ή στη βιβλιογραφία των εφαρμογών.

Μέσω αυτού δημιουργήθηκε η ιδέα της σχεδίασης ενός ελεγκτή κλασματικής τάξης (FO-PID controller: fractional order proportional-integral-derivative controller) ο οποίος ουσιαστικά λύνει τα προβλήματα που προαναφέρθηκαν. Στον ελεγκτή FOPID, εκτός από τις αναλογικές, ολοκληρωμένες και παράγωγες παραμέτρους (K_p , K_i και K_d), έχει δύο επιπλέον παραμέτρους: τη σειρά της κλασματικής ολοκλήρωσης λ και τη σειρά του κλασματικού παραγώγου δ . Επομένως, έχει πέντε παραμέτρους που κάνουν το FOPID πιο ευέλικτο. Ο κλασματικός λογισμός επιτρέπει στους διαφορικούς και τα ολοκληρωτικούς όρους να είναι αυθαίρετου βαθμού και όχι απαραίτητα ακέραιας τάξης. Ο ελεγκτής FOPID είναι το αποτέλεσμα επέκτασης του συμβατικού ελεγκτή PID βάσει κλασματικού λογισμού. Ο ελεγκτής κλασματικής τάξης PID θα συμβολίζεται ως $P\lambda D^\mu$ όπου λ και μ οι παραμετροι που αναφερθήκαν παραπάνω. Στο **Σχήμα 1.2.5** παρουσιάζεται ένα διάγραμμα για να καταλάβουμε καλύτερα την διάφορα και την ευελιξία ενός ελεγκτή κλασματικής τάξης συγκριτικά με έναν ελεγκτή ακέραιας τάξης.



Σχήμα 1.2.5: Διάγραμμα συνόλου τιμών FO-PID και PID για τις διάφορες τιμές των λ, μ .

Όπως παρατηρούμε για $\lambda=1$ και $\mu=1$ έχουμε $P\lambda D^\mu$ δηλαδή PID ελεγκτή ακέραιας τάξης αν αντίστοιχα το $\lambda=0$ και $\mu=1$ έχουμε PD, ενώ για $\lambda=1$ και $\mu=0$ έχουμε PI ελεγκτή. Επιπλέον, παρατηρούμε ότι για $\lambda=0$ και $\mu=0$ έχουμε P ελεγκτή. Για τις διάφορες τιμές των λ, μ (γκρι περιοχή του διαγράμματος) μέσα στο διάστημα $(0,1)$ έχουμε FOPID, και επομένως είναι ευδιάκριτη η ευελιξία του και η μεγαλύτερη ακρίβεια που μπορεί να έχει ο συγκεκριμένος ελεγκτής, καθώς και η δυνατότητα που δίνει για καλύτερη προσαρμογή των δυναμικών ιδιοτήτων ενός συστήματος έλεγχου κλασματικής τάξης.

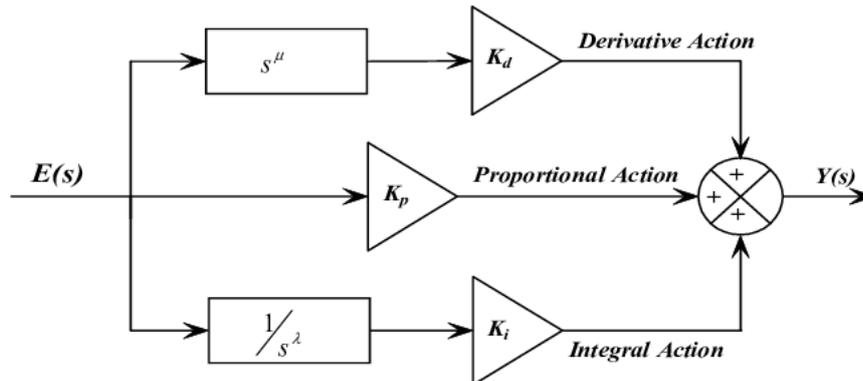
Η συνάρτηση μεταφοράς του FOPID είναι της μορφής :

$$u(t) = K_p \cdot e(t) + K_i \cdot D^{-\lambda} e(t) + K_d \cdot D^\mu e(t) \quad (2.16)$$

η οποία έχει εκφραστεί στο πεδίο του χρόνου και όπου λ, μ έχουμε $0 < \lambda, \mu < 1$. Εφαρμόζοντας μετασχηματισμό Laplace με μηδενικές αρχικές συνθήκες στην συγκεκριμένη σχέση παίρνουμε την συνάρτηση μεταφοράς στο πεδίο συχνοτήτων και είναι η σχέση (2.17).

$$C(s) = K_p + \frac{K_i}{s^\lambda} + K_d \cdot s^\mu \quad (2.17)$$

Στο **Σχήμα 2.2.6** παρουσιάζεται το διάγραμμα απόκρισης ενός ελεγκτή PID κλασματικής τάξης με τους τρεις όρους του ξεχωριστά. Από την συνάρτηση μεταφοράς μπορούμε να διακρίνουμε τους τρεις όρους (αναλογικό, διαφορικό, ολοκληρωτικό) καθώς και τις τιμές των λ,μ.



Σχήμα 2.2.6: Διάγραμμα απόκρισης FO-PID.

2.3) Προσέγγιση συνάρτησης μεταφοράς για συστήματα κλασματικής τάξης

2.3.1) Εισαγωγή στην έννοια των συνεχών κλασμάτων (CFE)

Στα μαθηματικά, ένα συνεχές κλάσμα είναι μια έκφραση που λαμβάνεται μέσω μιας επαναληπτικής διαδικασίας που αντιπροσωπεύει έναν αριθμό ως το άθροισμα του ακεραίου μέρους του και τον αντιστροφο αριθμό ενός άλλου αριθμού, στη συνέχεια γράφοντας αυτόν τον άλλο αριθμό ως το άθροισμα του ακεραίου μέρους του και ενός άλλου αντίστροφου κτλ. Σε ένα πεπερασμένο συνεχές κλάσμα, η επανάληψη / αναδρομή τερματίζεται μετά από πεπερασμένα βήματα χρησιμοποιώντας έναν ακεραίο αντί ενός συνεχούς κλάσματος. Αντιθέτως, ένα άπειρο συνεχές κλάσμα είναι μια άπειρη έκφραση. Σε κάθε περίπτωση, όλοι οι ακεραίοι στην ακολουθία, εκτός από τον πρώτο, πρέπει να είναι θετικοί.

Όπως είδαμε και στις εξισώσεις του ελεγκτή κλασματικής τάξης υπάρχει ο Λαπλασιανός τελεστής s^a ο οποίος μας επιτρέπει την σχεδίαση και ανάλυση συστημάτων κλασματικού λογισμού, μπορεί εύκολα να προσεγγιστεί εύκολα μέσω της επαναληπτικής διαδικασίας της Continued Fraction Expansion (CFE) [6],[7]. Μέσω της CFE υπολογίζουμε την συνάρτηση $(1+x)^a$ και παίρνουμε το εξής αποτέλεσμα:

$$(1+x)^\alpha = \frac{1}{1 - \frac{\alpha x}{1 + \frac{1+\alpha}{2+\frac{1-\alpha}{3-\frac{2+\alpha}{2+\frac{(2-\alpha)x}{5+\dots}} \dots + \frac{(n+\alpha)x}{2+\frac{(n-\alpha)x}{2n+1+\dots}}}}}}$$

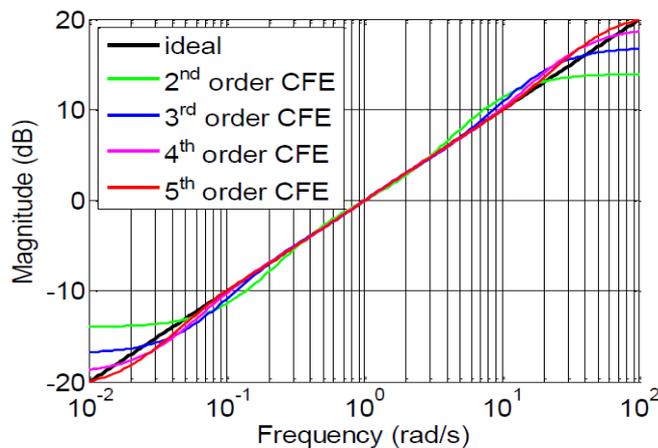
οπού α είναι η τάξη του Λαπλασιανού τελεστή. Η μαθηματική αυτή έκφραση απλοποιήθηκε και πήρε την παρακάτω μορφή:

$$(1+x)^\alpha = \frac{1}{1 - \frac{\alpha x}{1 + \frac{1+\alpha}{2 + \frac{1-\alpha}{3 + \frac{2+\alpha}{2 + \frac{2-\alpha}{5+\dots}} \dots + \frac{(n+\alpha)x}{2 + \frac{(n-\alpha)x}{2n+1+\dots}}}}}} \quad (2.18)$$

στην οποία αντικαθιστούμε με $(s-1)$ και παίρνουμε μια έκφραση για το s^α :

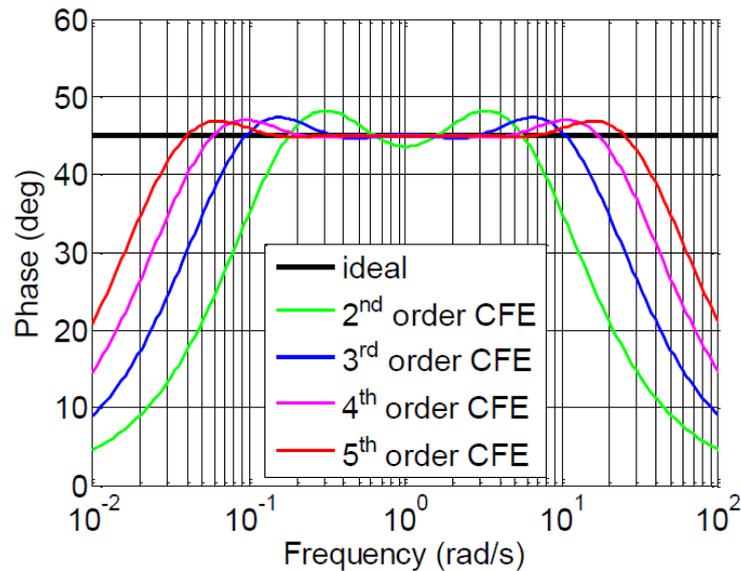
$$s^\alpha \cong \frac{\left(\frac{a_0}{a_n}\right) s^n + \left(\frac{a_1}{a_n}\right) s^{n-1} + \dots + \left(\frac{a_{n-1}}{a_n}\right) s + 1}{s^n + \left(\frac{a_{n-1}}{a_n}\right) s^{n-1} + \dots + \left(\frac{a_1}{a_n}\right) s + \frac{a_0}{a_n}} \quad (2.19)$$

Χρησιμοποιώντας το πρόγραμμα MATLAB παίρνουμε τις αντίστοιχες γραφικές για το μέγεθος και την φάση για τις τάξεις προσέγγισης της CFE [8]. Ο όρος n καθορίζει την τάξη προσέγγισης της επαναληπτικής διαδικασίας και όπως θα δούμε στην συνέχεια όσο πιο μεγάλο είναι το n τόσο καλύτερη και η προσέγγιση συγκριτικά με τις ιδανικές τιμές μεγέθους και φάσης.



Σχήμα 2.3.1: Διάγραμμα μεγεθους σε dB.

Στο **Σχήμα 2.3.1** παρουσιάζονται οι γραφικές του μεγέθους (magnitude) για την 2^η, 3^η, 4^η, 5^η τάξη προσέγγισης.



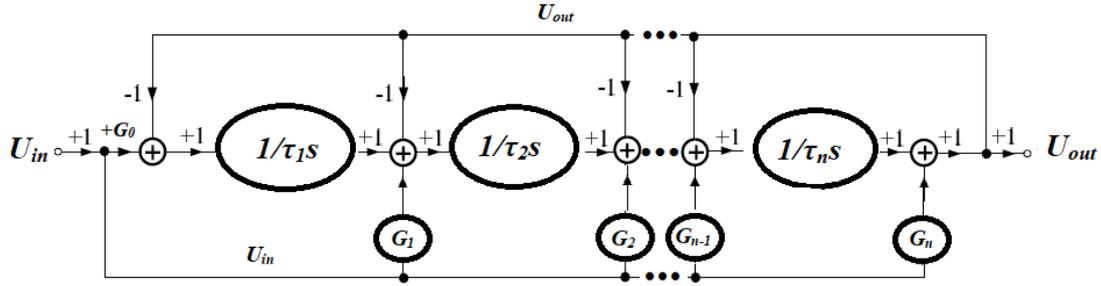
Σχήμα 2.3.1: Διάγραμμα φασής σε dB.

Στο **Σχήμα 2.3.1** παρατηρούμε την φάση στο πεδίο συχνοτήτων για τις 4 τάξεις προσέγγισης που αναφερθήκαν και στην περίπτωση του μεγέθους. Με μαύρο βλέπουμε την ιδανική τιμή για φάση και πλάτος (ή εμπέδηση) και μπορούμε να αντιληφθούμε το πόσο καλά προσεγγίζει η CFE την πραγματική τιμή της συνάρτησης ανάλογα με την τάξη της. Παρατηρούμε ότι στην 5η τάξη της CFE έχουμε την καλύτερη προσέγγιση συγκριτικά με τις άλλες 3 τάξεις. Προφανώς μπορούμε να πάμε και σε μεγαλύτερες τάξεις, όμως πάντα πρέπει να λαμβάνουμε υπόψη ότι όσο μεγαλύτερη η τάξη της CFE τόσο πιο περίπλοκο θα είναι και το σύστημα υλοποίησης της.

Στην συγκεκριμένη διπλωματική εργασία θα ασχοληθούμε με 5ης τάξης CFE ανάλυση και θα εξηγήσουμε τον τρόπο σχεδίασης και υλοποίησης της στην συνέχεια.

2.3.2) Φίλτρα πολλαπλής ανάδρασης IFLF (Inverse Follow the Leader Feedback)

Οι συναρτήσεις μεταφοράς των φίλτρων πολλαπλής ανάδρασης αποτελούν ρητές πολυωνυμικές εκφράσεις πεπερασμένης ακέραιας τάξης. Είναι γνωστό ότι μπορούν πολύ εύκολα να χρησιμοποιηθούν για τις προσεγγίσεις πολυωνύμων ακέραιας τάξης ολοκληρωτών και διαφοριστών κλασματικής τάξης. Η τοπολογία IFLF είναι ευρέως διαδεδομένη για την σχεδίαση αναλογικών φίλτρων συνεχούς χρόνου. Η τοπολογία IFLF είναι ένα σύστημα ολοκληρωτών όπου σε γενική μορφή έχει η ολοκληρωτές όπως φαίνεται και στο **Σχήμα 1.3.2** όπου παρουσιάζεται η τοπολογία σε μορφή διαγράμματος. Ανάλογα με το πλήθος των ολοκληρωτών που θα χρησιμοποιηθούν έχουμε και την αντίστοιχη τάξη του συγκεκριμένου φίλτρου. Όπως θα δούμε και στην συνέχεια στην συγκεκριμένη διπλωματική εργασία χρησιμοποιήθηκε φίλτρο IFLF 5^{ης} τάξης.



Σχήμα 2.3.2: Διάγραμμα τοπολογίας IFLF μέσω πολλαπλών αναδράσεων με ολοκληρωτές

Στην συγκεκριμένη τοπολογία κάθε ολοκληρωτής δέχεται στην είσοδο του ένα άθροισμα. Το άθροισμα αυτό αποτελείται από το σημα εισόδου (U_{in}) πολλαπλασιασμένο με έναν σταθερό παράγοντα G_j (οπού $j=0,1,2,\dots,n$) της εξόδου το προηγούμενου ολοκληρωτή και της εξόδου αντεστραμμένης, δηλαδή ($-U_{out}$). Συνεπώς ο όρος που εισέρχεται σε κάθε ολοκληρωτή είναι της μορφής:

$$S_{j+1} = G_j \cdot U_{in} + I_j - U_{out} \quad (2.20)$$

οπού S_{j+1} ο όρος που εισέρχεται στον ολοκληρωτή $1/\tau_{j+1}s$ και I_j η έξοδος του προηγούμενου ολοκληρωτή.

Η συνάρτηση μεταφοράς της συγκεκριμένης τοπολογίας δηλαδή ο λόγος U_{out}/U_{in} είναι η εξής:

$$H(s) = \frac{G_n \cdot s^n + \left(\frac{G_{n-1}}{\tau_1}\right) \cdot s^{n-1} + \dots + \left(\frac{G_1}{\tau_1 \cdot \tau_2 \cdot \dots \cdot \tau_{n-1}}\right) s + \left(\frac{G_0}{\tau_1 \cdot \tau_2 \cdot \dots \cdot \tau_n}\right)}{s^n + \left(\frac{1}{\tau_1}\right) s^{n-1} + \dots + \left(\frac{1}{\tau_1 \cdot \dots \cdot \tau_n}\right)} \quad (2.21)$$

Όπως παρατηρούμε στην εξίσωση (3.2) είναι της ίδιας μορφής με την εξίσωση μεταφοράς της τοπολογίας IFLF (3.4). Επομένως όπως γίνεται ανεξάλειπτο η συγκεκριμένη τοπολογία φίλτρων μπορεί να αποτυπώσει οποιαδήποτε πολυώνυμο της μορφής $(1+x)^a$ και όπως θα δούμε στην συνέχεια αντικαθιστώντας το x με τον τελεστή $s-1$ έχουμε ένα πολυώνυμο της μορφής s^a το οποίο αποτελεί όρο των ελεγκτών PID κλασματικής τάξης.

Κεφάλαιο 3: Σχεδίαση τελεστικού ενισχυτή

3.1) Περιβάλλον σχεδίασης και περιοχή λειτουργίας

3.1.1) Εισαγωγή

Στην αρχή της παρούσας διπλωματικής σχεδιάστηκε ένας τελεστικός ενισχυτής ο οποίος θέλαμε να λειτουργεί με πολύ χαμηλή τροφοδοσία ($\pm 0.75V$), και κατ'επέκταση να έχει και χαμηλή κατανάλωση ρεύματος εφόσον σχεδιάστηκε σε sub-threshold region. Επιπρόσθετα είχαμε την απαίτηση να λειτουργεί μεταξύ των συχνοτήτων 100mHz και 10Hz οπότε όπως είδαμε και στην βιβλιογραφία είναι το φάσμα συχνοτήτων στο οποίο χρησιμοποιούνται οι περισσότεροι ελεγκτές [9].

3.1.2) Sub-threshold region

Όπως είναι ευρέως γνωστό τα τρανζίστορ έχουν μια τάση κατωφλίου (V_{th}) η οποία ορίζει και το πότε το τρανζίστορ άγει ρεύμα και πότε είναι κλειστό. Όταν η τάση μεταξύ πύλης και πηγής δηλαδή η V_{GS} ενός τρανζίστορ είναι μικρότερη από την τάση κατωφλίου V_{th} τότε πρακτικά το τρανζίστορ είναι κλειστό άρα δεν υπάρχει αγωγιμότητα ρεύματος μεταξύ απαγωγού και πηγής (drain-source). Σύμφωνα με ένα πιο ακριβές μοντέλο της θερμικής κατανομής Fermi-Dirac της ενέργειας των ηλεκτρονίων, επιτρέπεται η αγωγή και η είσοδος στο κανάλι κάποιων πιο ενεργητικών ηλεκτρονίων. Καθώς το ρεύμα μεταξύ drain-source θεωρείται ιδανικά μηδέν στην πραγματικότητα υπάρχει ένα πολύ μικρο ρεύμα διαρροής το οποίο ονομάζεται sub-threshold leakage.

Το ρεύμα αυτό υπολογίζεται προσεγγιστικά από την εξής σχέση :

$$I_D \approx I_{D0} e^{\frac{V_{GS}-V_{th}}{nV_T}} \quad (3.1)$$

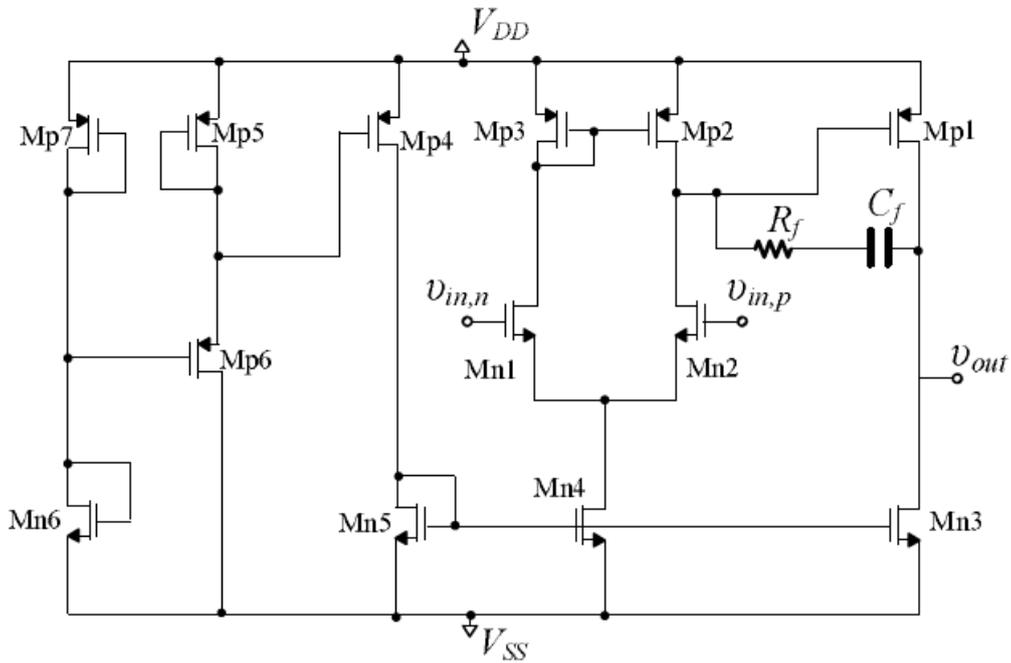
οπού $V_T=kT/q$ θερμική τάση του τρανζίστορ και για n έχουμε :

$$n = 1 + \frac{C_{dep}}{C_{ox}}, \quad (3.2)$$

οπού τα C_{dep} , C_{ox} είναι δυο χωρητικότητες σχετικές με τα στρώματα που περιέχει μέσα του το κάθε τρανζίστορ.

3.2) Τελεστικός ενισχυτής - μεγέθη και φυσικό σχέδιο

Στην συνέχεια παρουσιάζεται ο τελεστικός ενισχυτής (**Σχήμα 3.2.1**) καθώς και ο αντίστοιχος πίνακας (**Πίνακας 3.2.1**) με τα μεγέθη των τρανζίστορ που χρησιμοποιήθηκαν [10].

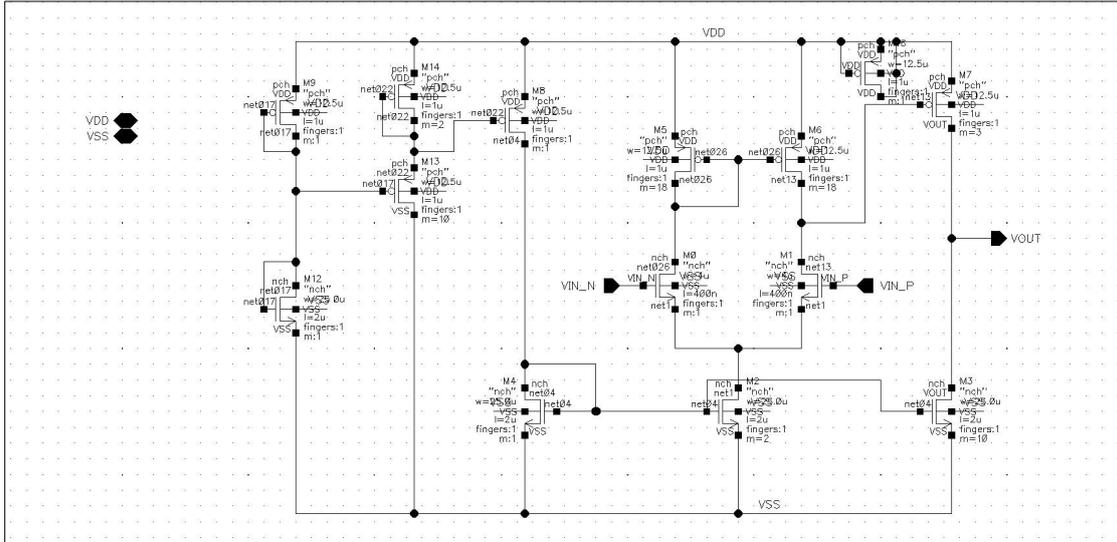


Σχήμα 3.2.1: Τελεστικός ενισχυτής με τα στοιχεία που χρησιμοποιήθηκαν

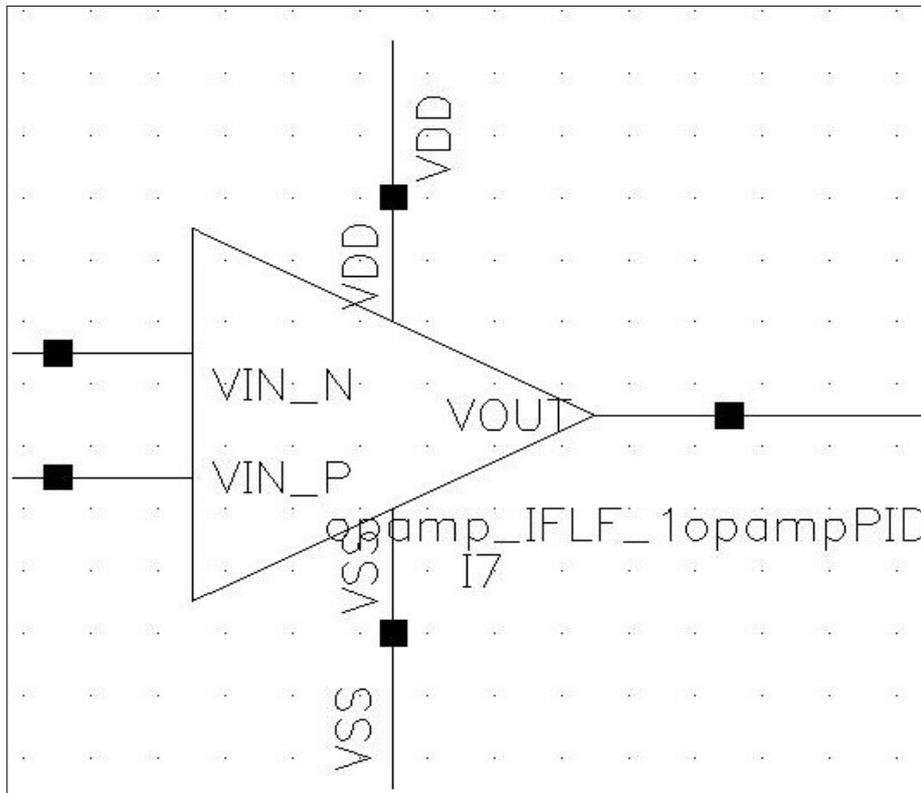
Op-amp ημος	W/L (μm/μm)	Op-amp ημος	W/L (μm/μm)
M _{n1} , M _{n2}	4/0.4	M _{p1}	37.5/1
M _{n3}	250/2	M _{p2} , M _{p3}	225/1
M _{n4}	50/2	M _{p4} , M _{p7}	12.5/1
M _{n5} , M _{n6}	25/2	M _{p5}	25/0.1
-	-	M _{p6}	125/0.1

Πίνακας 3.2.1: Πίνακας μεγεθών των τρανζίστορ του τελεστικού ενισχυτή

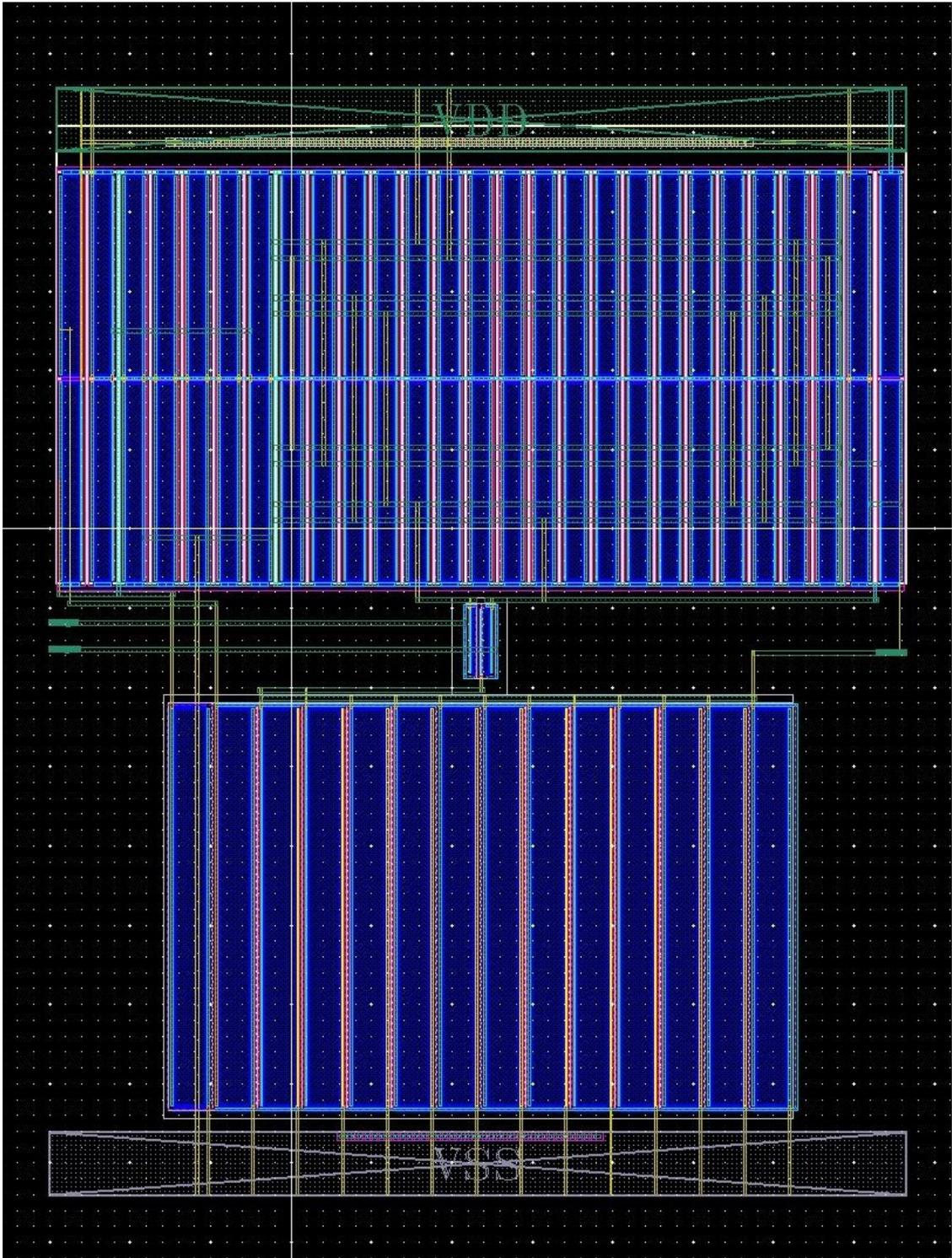
Στην συνέχεια στο **Σχήμα 3.2.2** παρουσιάζεται ο τελεστικός ενισχυτής που σχεδιάστηκε μέσω του προγράμματος Cadence IC σε επίπεδο σχηματικού. Στο **Σχήμα 3.2.3** βλέπουμε το σύμβολο του ενισχυτή και στο **Σχήμα 3.2.4** το πως σχεδιάστηκε σε επίπεδο φυσικού σχεδίου (Layout).



Σχήμα 3.2.2: Σχηματικό τελεστικού ενισχυτή (Cadence IC)



Σχήμα 3.2.3: Σύμβολο τελεστικού ενισχυτή (Cadence IC)



Σχήμα 3.2.4: Φυσικό σχέδιο (layout) τηλεσκοπικού ενισχυτή (Cadence IC)

Κεφάλαιο 4: Σχεδίαση FO-PID με παθητικά στοιχεία

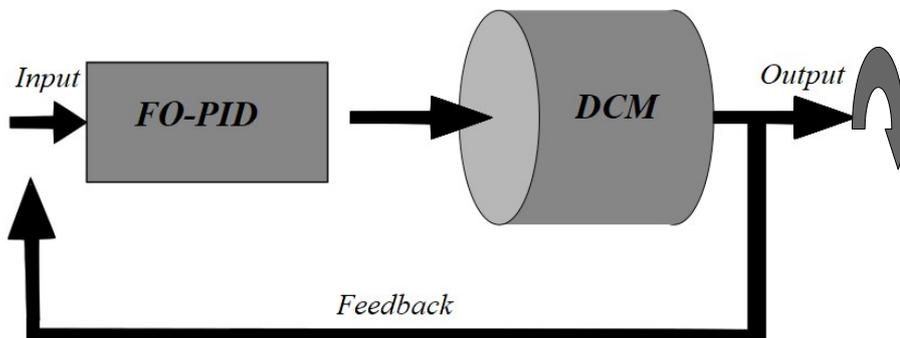
4.1) Plant / DC μηχανή

4.1.1) Εισαγωγή

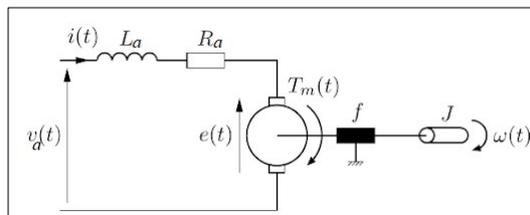
Στην αρχή της συγκεκριμένης διπλωματική εργασίας σχεδιάστηκε ένας ελεγκτής PID κλασματικής τάξης που οδηγεί μια DC μηχανή της οποίας η συνάρτηση μεταφοράς θα παρουσιαστεί στην συνέχεια. Θα δούμε στην πορεία τις ελαχιστοποιήσεις που έγιναν και οι διάφορες τοπολογίες με 4, 3, 2 και με 1 op-amp. Σε επόμενο κεφάλαιο θα δούμε πως αυτός ο ελεγκτής με αντικατάσταση των παθητικών στοιχείων του με ενεργά καταφέραμε να τον κανουμε ηλεκτρονικά ελεγχόμενο, τα πλεονεκτήματα του οποίου θα τα αναλύσουμε στην συνέχεια.

4.1.2) Έλεγχος DC μηχανής

Οι DC μηχανές (DCM) είναι ενεργοποιητές που μετατρέπουν την ηλεκτρική ενέργεια σε μηχανική με την μορφή ροπής [11]. Η μηχανή αυτή επιτυγχάνει την δημιουργία μια συνεχούς γωνιακής περιστροφής $\omega(s)$ όπως βλέπουμε και στο **Σχήμα 4.1.1**. Από μόνη της η DCM έχει μια συνάρτηση μεταφοράς που είναι της παρακάτω μορφής **(4.1)**.



Σχήμα 4.1.1: Σχεδιάγραμμα έλεγχου DC μηχανής η οποία παράγει γωνιακή περιστροφή στην έξοδο της.



Σχήμα 4.1.2: Σχεδιάγραμμα έλεγχου DC μηχανής η οποία παράγει γωνιακή περιστροφή στην έξοδο της.

Από νόμο τάσεων του Kirchhoff σύμφωνα με τα στοιχεία στο **Σχήμα 4.1.2** έχουμε την σχέση (4.1) για την τάση u_a [11].

$$u_a(t) = R_a \cdot i(t) + L_a \cdot \frac{d \cdot i(t)}{dt} + e(t) \quad (4.1)$$

$$e(t) = K_e \cdot \Omega(t) \quad (4.2)$$

$$K_m \cdot i(t) = J \cdot \frac{d \cdot \Omega(t)}{dt} + B \cdot \Omega(t) \quad (4.3)$$

Αντικαθιστώντας τις σχέσεις (4.2) και (4.3) στην σχέση (4.1) και έπειτα από μετασχηματισμό Laplace καταλήγουμε στην συνάρτηση μεταφοράς της DC μηχανής την σχέση (4.5) :

$$G_{DCM}(s) = \frac{\Omega(s)}{U_a(s)} = \frac{s \cdot \theta(s)}{U_a(s)} = \frac{1 \cdot a(s)}{U_a(s)} \quad (4.4)$$

$$G_{DCM}(s) = \frac{K_m}{L_a \cdot J \cdot s^2 + (R_a \cdot J + L_a \cdot B) \cdot s + (R_a \cdot B + K_e \cdot K_m)} \quad (4.5)$$

Η συγκεκριμένη DC μηχανή έχει την παρακάτω συνάρτηση μεταφοράς :

$$G_{DCM}(s) = \frac{0,08}{s \cdot (0,05 \cdot s + 1)} \quad (4.6)$$

4.2) FO-PID με 4 τελεστικούς ενισχυτές

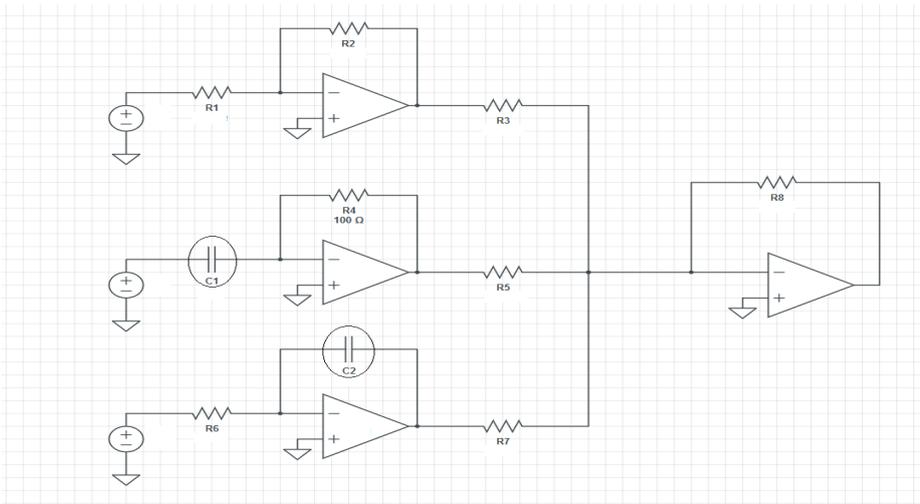
4.2.1) Συνάρτηση μεταφοράς ελεγκτή και τοπολογία

Κάθε plant του οποίου γνωρίζουμε την συνάρτηση μεταφοράς του είναι πολύ εύκολο να βρούμε τα κέρδη (K_p , K_i , K_d) του FO-PID που είναι κατάλληλος για να το οδηγήσει μεσώ του προγράμματος MATLAB και του εργαλείου FOMCON. [13],[14],[15]

Η συνάρτηση μεταφοράς του FO-PID μας παρουσιάζεται στην σχέση (4.7).

$$G_c(s) = 10 + \frac{12.5}{s^{0.3}} + 0.625 \cdot s^{0.7} \quad (4.7)$$

Για να καταφέρουμε να σχεδιάσουμε τον FO-PID ελεγκτή της συνάρτησης μεταφοράς (4.7) στην αρχή χρησιμοποιήσαμε μια τοπολογία με 4 op-amps και 2 πυκνωτές κλασματικής τάξης καθώς και αντιστάσεις [16]. Στο **Σχήμα 4.2.1** παρουσιάζεται η πρώτη τοπολογία που σχεδιάστηκε.



Σχήμα 4.2.1: Η τοπολογία με τους 4 op-amp. Οι πυκνωτές C_1, C_2 είναι κλασματικής τάξης.

Οι πυκνωτές κλασματικής τάξης όπως φαίνεται από το σύμβολο τους στο **Σχήμα 4.2.2** σχεδιάστηκαν σαν ένα RC δικτύωμα όπως παρουσιάζεται στο **Σχήμα 4.2.3** το οποίο αποτελείται από αντιστάσεις και πυκνωτές.

R_1	800 KΩ	R_6	300 Ω
R_2	8 MΩ	R_7	1 MΩ
R_3	3 MΩ	R_8	3 MΩ
R_4	6.25 KΩ	C_1	100 uF /sec ^{0.3}
R_5	3 MΩ	C_2	800 uF /sec ^{0.7}

Πίνακας 4.2.1: Πίνακας μεγεθών για τις αντιστάσεις και τους πυκνωτές της τοπολογίας

Οι πυκνωτές C_1 , C_2 έχουν τάξεις 0.7 και 0.3 αντίστοιχα. Η συνάρτηση μεταφοράς της συγκεκριμένης τοπολογίας παρουσιάζεται στην σχέση (4.8).

$$G_{4op} = \frac{U_{out}}{U_i} = \frac{R_2 \cdot R_8}{R_1 \cdot R_3} + \frac{R_4 \cdot R_8 \cdot C_1}{R_5} \cdot s^{0.7} + \frac{R_8}{C_2 \cdot R_6 \cdot R_7} \cdot s^{-0.3} \quad (4.8)$$

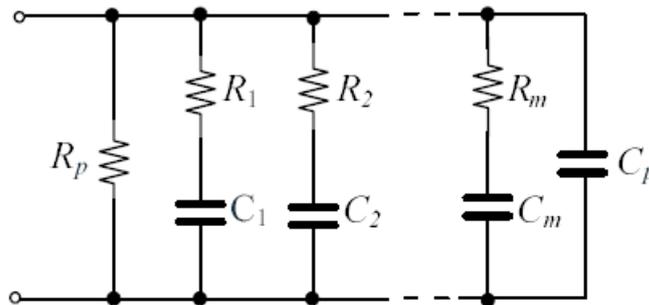
Εύκολα διακρίνουμε ότι αποτυπώνεται η συνάρτηση μεταφοράς (4.7) του ελεγκτή μας με αυτή την τοπολογία.

4.2.2) RC δικτύωμα

Σε μια πρώτη προσέγγιση χρησιμοποιήσαμε ένα RC δικτύωμα **Σχήμα 4.2.1** για να προσομοιώσουμε την συμπεριφορά ενός πυκνωτή κλασματικής τάξης [7]. Το RC δικτύωμα ουσιαστικά είναι ένα κύκλωμα το οποίο αποτελείται από αντιστάσεις και πυκνωτές συνδεδεμένους κατάλληλα ώστε η συνάρτηση μεταφοράς του να μας δίνει κάθε φορά τον επιθυμητό πυκνωτή κλασματικής τάξης. Η συνάρτηση μεταφοράς της εμπέδησης του δικτύωματος αυτού παρουσιάζεται στην σχέση (4.9).

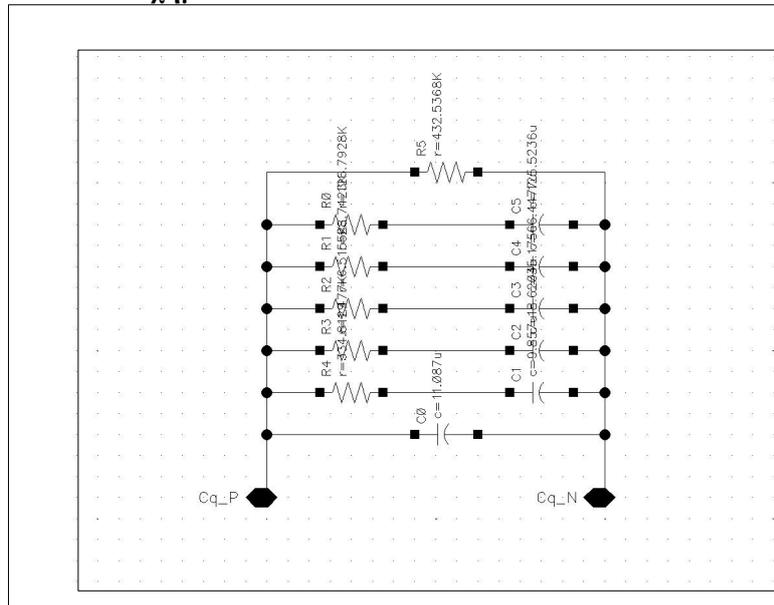
$$Y_{tot}(s) = s \cdot C_p + \frac{1}{R_p} + \sum_{\kappa=1}^m \frac{s \cdot C_{\kappa}}{s \cdot R_{\kappa} \cdot C_{\kappa} + 1} \quad (4.9)$$

Τις κατάλληλες τιμές των στοιχείων του δικτύωματος τις υπολογίσαμε μέσω του προγράμματος MATLAB [17].

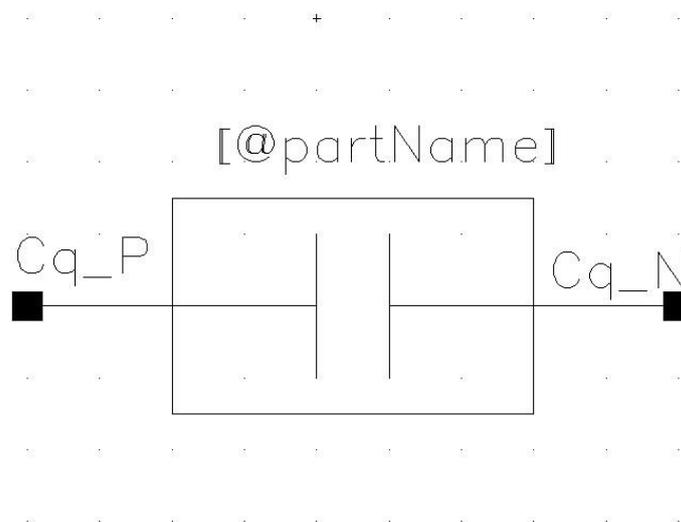


Σχήμα 4.2.2: Η προσέγγιση ενός πυκνωτή κλασματικής τάξης μέσω της γενικής μορφής ενός RC δικτύωματος.

Στην συνέχεια παρουσιάζεται το RC δικτύωμα **Σχήμα 4.2.3** μαζί με το σύμβολο του **Σχήμα 4.2.4** που χρησιμοποιήθηκε στο κύκλωμα μας για να αναπαραστήσει τους πυκνωτές κλασματικής τάξης που χρειαστήκαμε καθώς και η τοπολογία όπως σχεδιάστηκε στο πρόγραμμα Cadence IC **Σχήμα 4.2.4**.

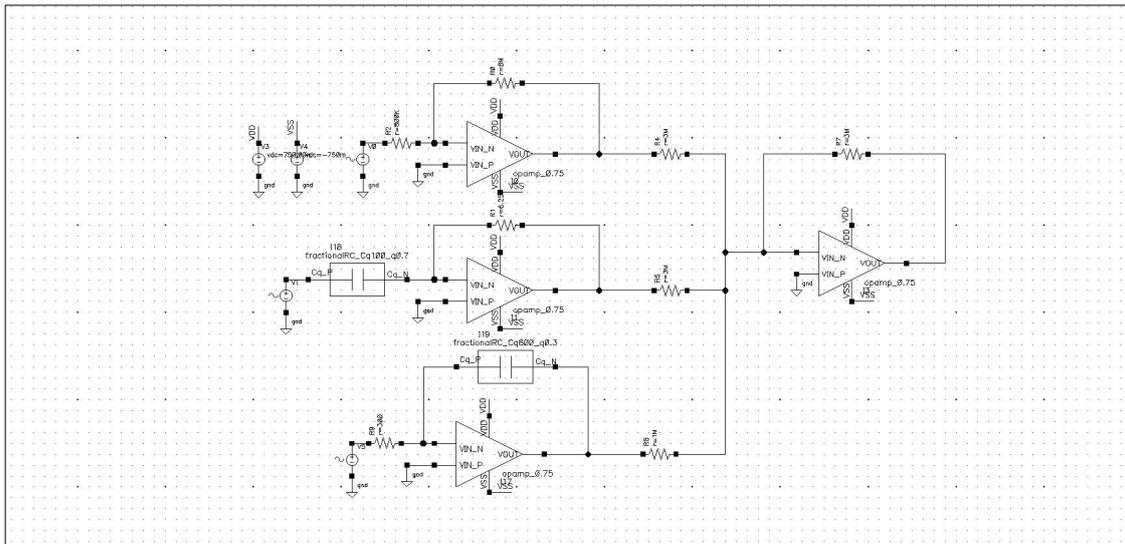


Σχήμα 4.2.3: Σχηματικό RC δικτύωματος.



Σχήμα 4.2.4: Σύμβολο RC δικτύωματος.

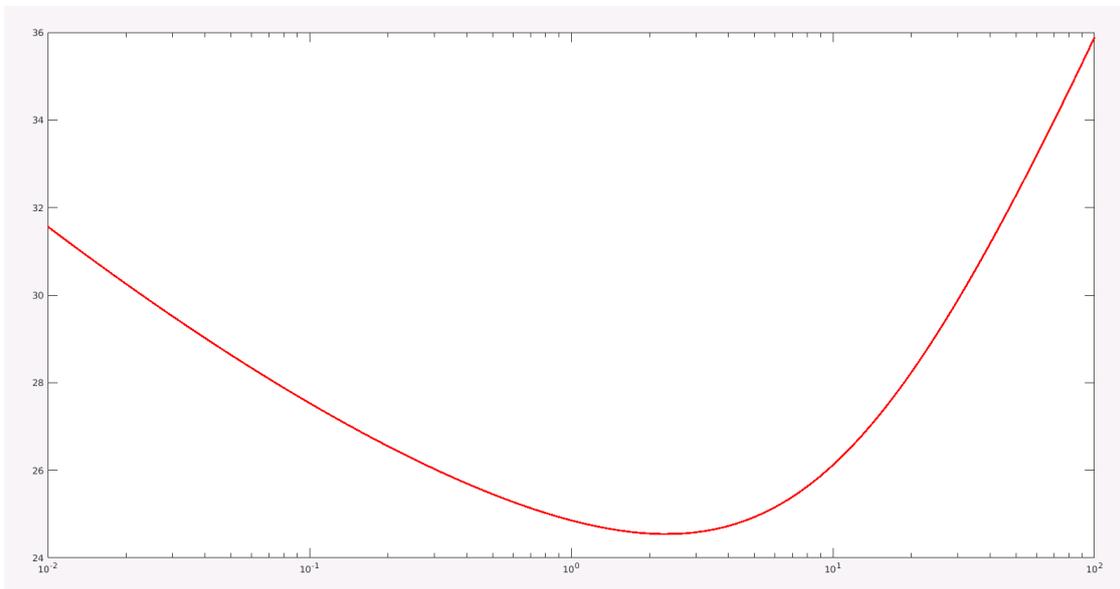
4.2.3) Σχηματικό και αποτελέσματα



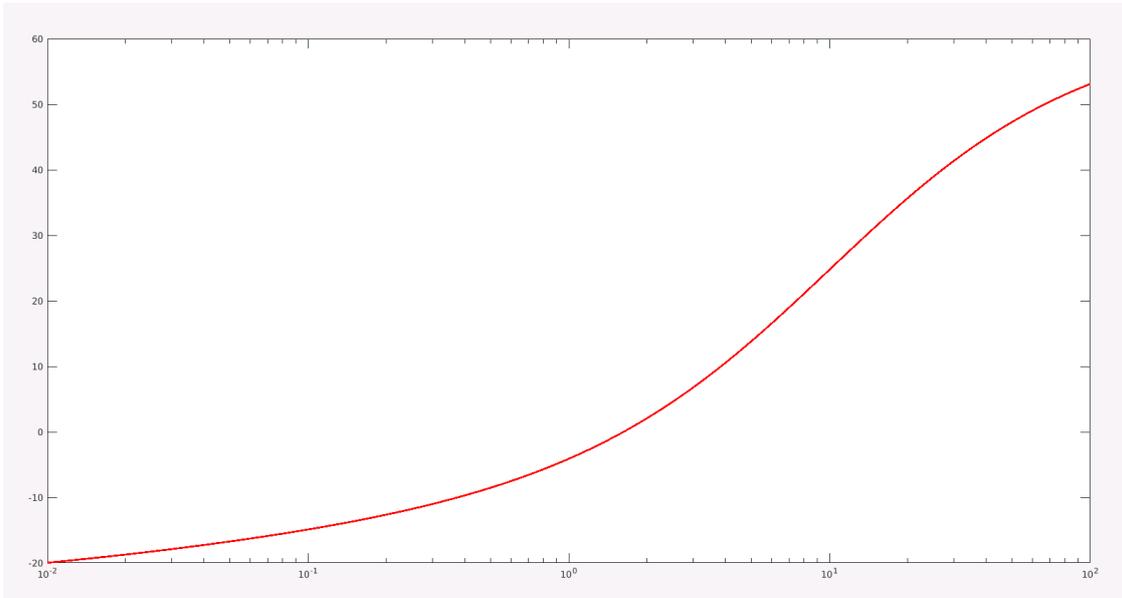
Σχήμα 4.2.4: Σχηματικό τοπολογίας με 4 τελεστικούς ενισχυτές

Στην συνέχεια παρουσιάζονται οι γραφικές κέρδους και φάσης στην έξοδο του FO-PID συγκριτικά με τα θεωρητικά αποτελέσματα του MATLAB.

Στο σχήμα 4.2.5 βλέπουμε τα θεωρητικά αποτελέσματα για το κέρδος που πήραμε από το MATLAB ενώ στο Σχήμα 4.2.6 τα θεωρητικά αποτελέσματα που μας έδωσε το MATLAB για την φάση.

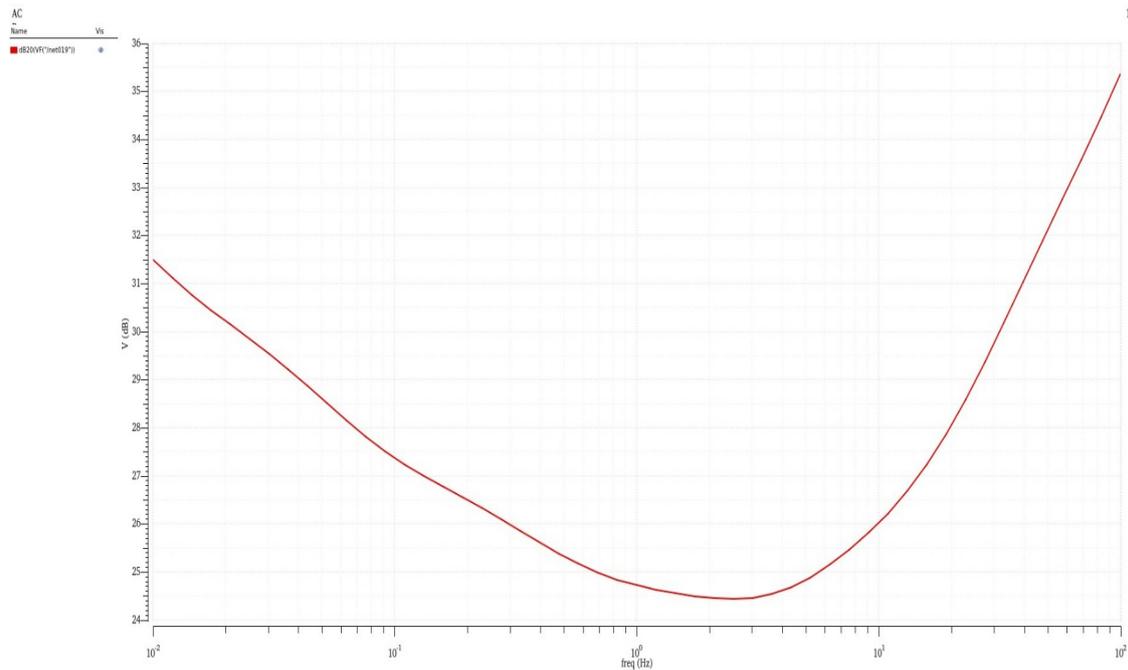


Σχήμα 4.2.5: Διάγραμμα κέρδους MATLAB

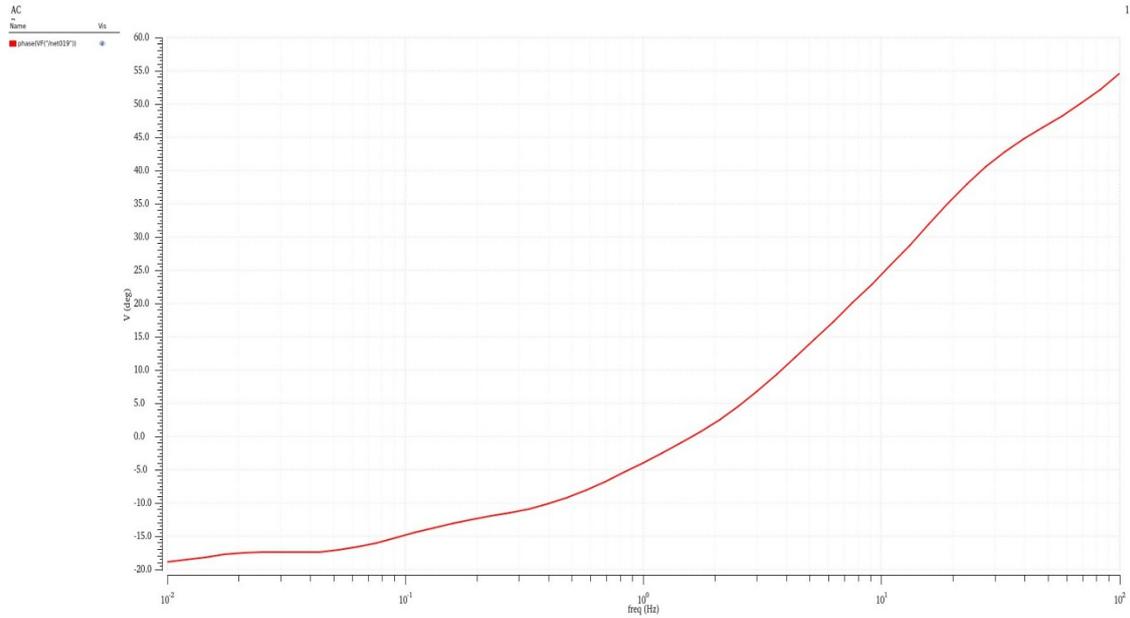


Σχήμα 4.2.6: Διάγραμμα φάσης MATLAB

Στην συνέχεια παρουσιάζονται τα αποτελέσματα των προσομοιώσεων κέρδους Σχήμα 4.2.7 και φάσης Σχήμα 4.2.8 της τοπολογίας με τους 4 op-amp στο πρόγραμμα Cadence.



Σχήμα 4.2.7: Προσομοίωση κέρδους 4 op-amps Cadence IC

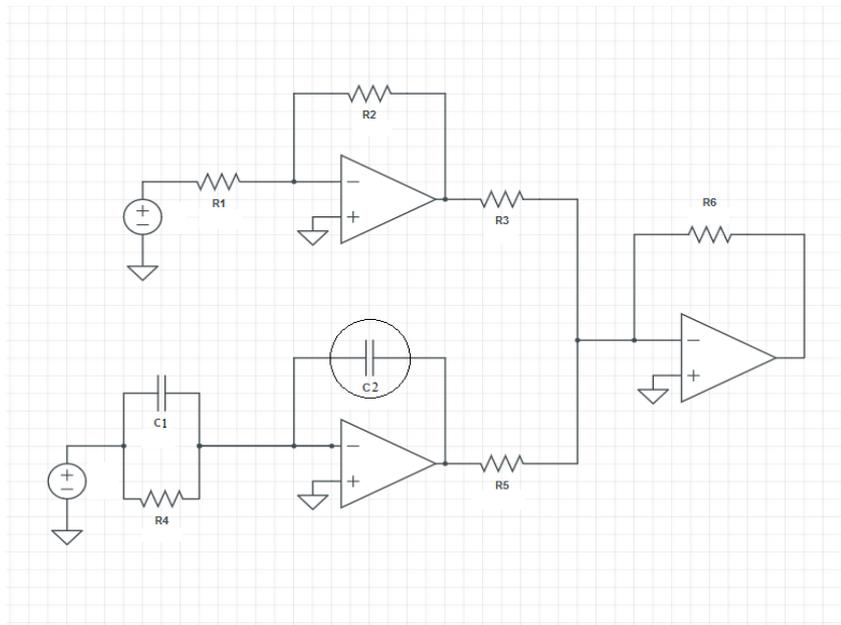


Σχήμα 4.2.7: Προσομοίωση φάσης 4 op-amps Cadence IC

4.3) FO-PID με 3 τελεστικούς ενισχυτές

4.3.1) Συνάρτηση μεταφοράς ελεγκτή και τοπολογία

Στην συνέχεια δοκιμάσαμε να μειώσουμε τους τελεστικούς ενισχυτές σε 3 και η τοπολογία μας παρουσιάζεται στο Σχήμα 4.3.1.



Σχήμα 4.3.1: Τοπολογία με 3 τελεστικούς ενισχυτές. Ο πυκνωτής C_2 είναι κλασματικής τάξης

Στον Πίνακα 4.3.1 παρουσιάζονται οι τιμές των στοιχείων που χρησιμοποιήθηκαν.

R ₁	800 ΚΩ	R ₅	1 ΜΩ
R ₂	8 ΜΩ	R ₆	12.5 ΜΩ
R ₃	12.5 ΜΩ	C ₁	5μF
R ₄	10 ΚΩ	C ₂	100 μF /sec ^{0.7}

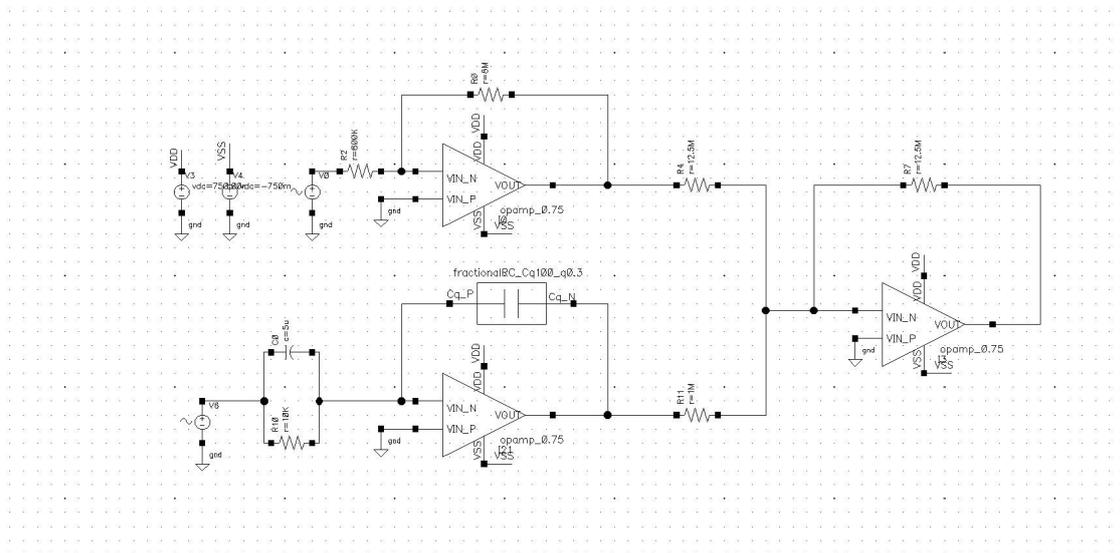
Πίνακας 4.3.1: Πίνακας μεγεθών για τις αντιστάσεις και τους πυκνωτές της τοπολογίας

Ο πυκνωτής C₁ είναι πυκνωτής αέρας τάξης ενώ ο πυκνωτής C₂ είναι πυκνωτής κλασματικής τάξης. Ο όρος του τελεστή s του πυκνωτή C₂ είναι 0.3.

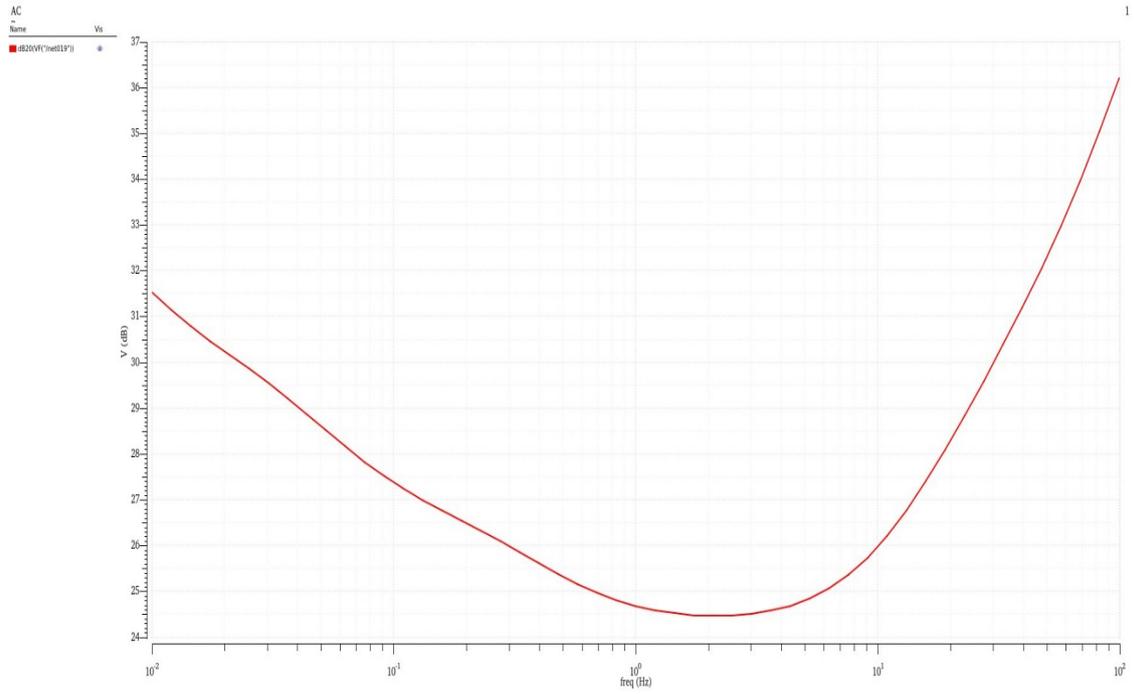
Η συνάρτηση μεταφοράς της τοπολογίας αυτής παρουσιάζεται στην σχέση (4.9).

$$G_{3op} = \frac{R_2 \cdot R_5}{R_1 \cdot R_3} + \frac{C_1 \cdot R_6}{C_2 \cdot R_5} \cdot s^{0.7} + \frac{R_6}{C_2 \cdot R_4 \cdot R_5} \cdot s^{-0.3} \quad (4.9)$$

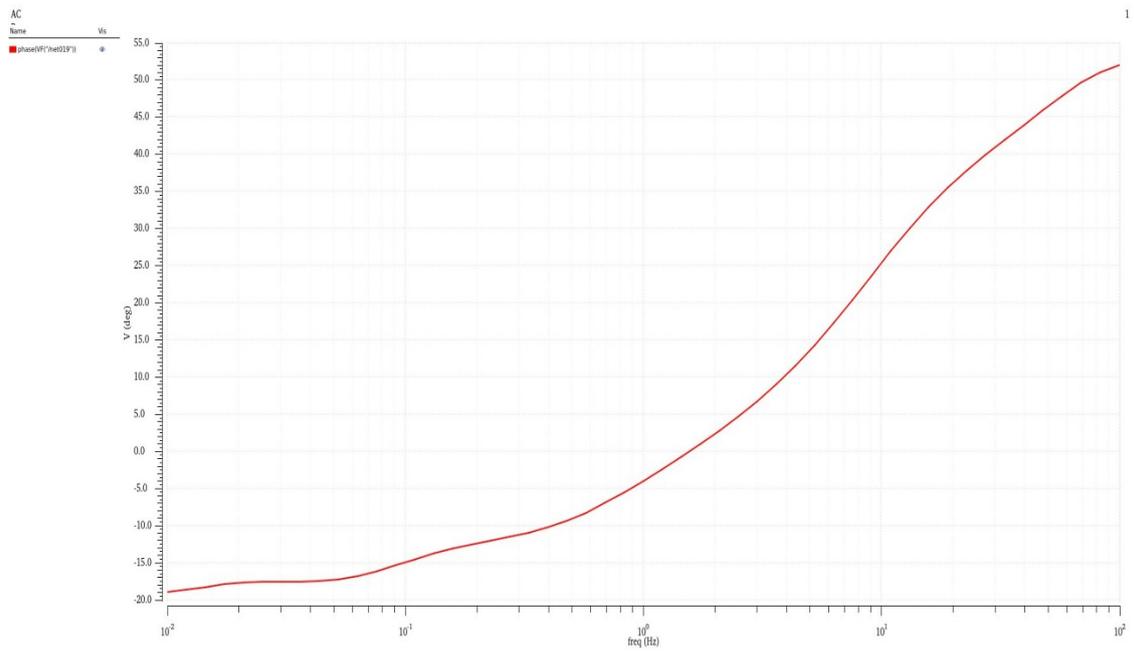
4.3.2) Σχηματικό και αποτελέσματα



Σχήμα 4.3.2: Σχηματικό τοπολογίας με 3 τελεστικούς ενισχυτές



Σχήμα 4.3.3: Προσομοίωση κέρδους 3 op-amps Cadence IC

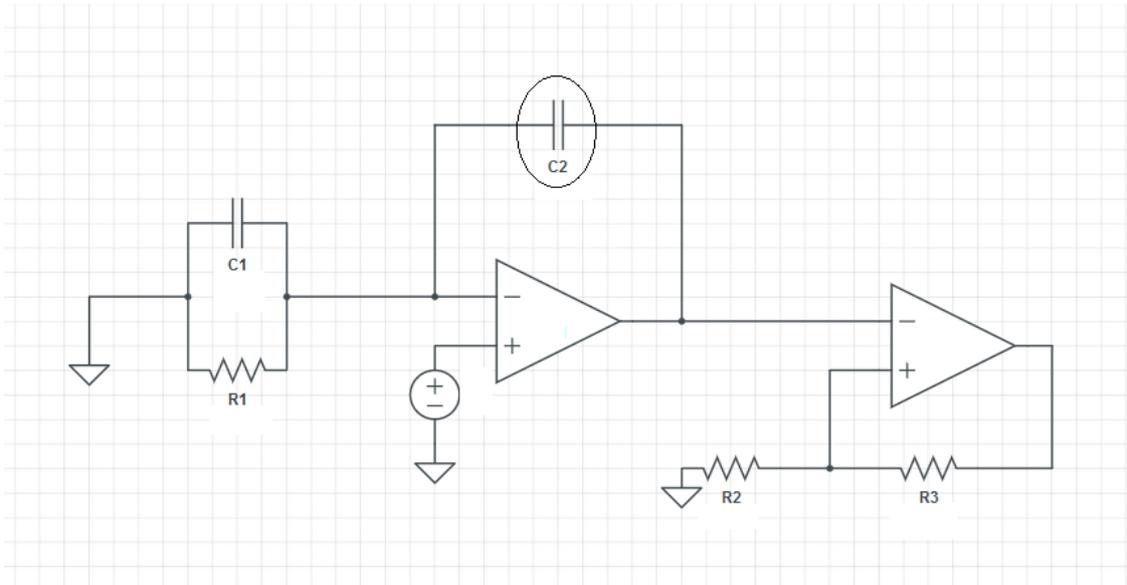


Σχήμα 4.3.3: Προσομοίωση φάσης 3 op-amps Cadence IC

4.4) FO-PID με 2 τελεστικούς ενισχυτές

4.4.1) Συνάρτηση μεταφοράς ελεγκτή και τοπολογία

Στην συνέχεια δοκιμάσαμε να μειώσουμε τους τελεστικούς ενισχυτές σε 3 και η τοπολογία μας παρουσιάζεται στο **Σχήμα 4.4.1**.



Σχήμα 4.4.1: Τοπολογία με 2 τελεστικούς ενισχυτές. Ο πυκνωτής C_2 είναι κλασματικής τάξης

Στον **Πινάκα 4.4.1** παρουσιάζονται οι τιμές των στοιχείων που χρησιμοποιήθηκαν.

R_1	1 K Ω	C_1	50 μ F
R_2	1 K Ω	C_2	800 μ F /sec ^{0.7}
R_3	9 K Ω	-	-

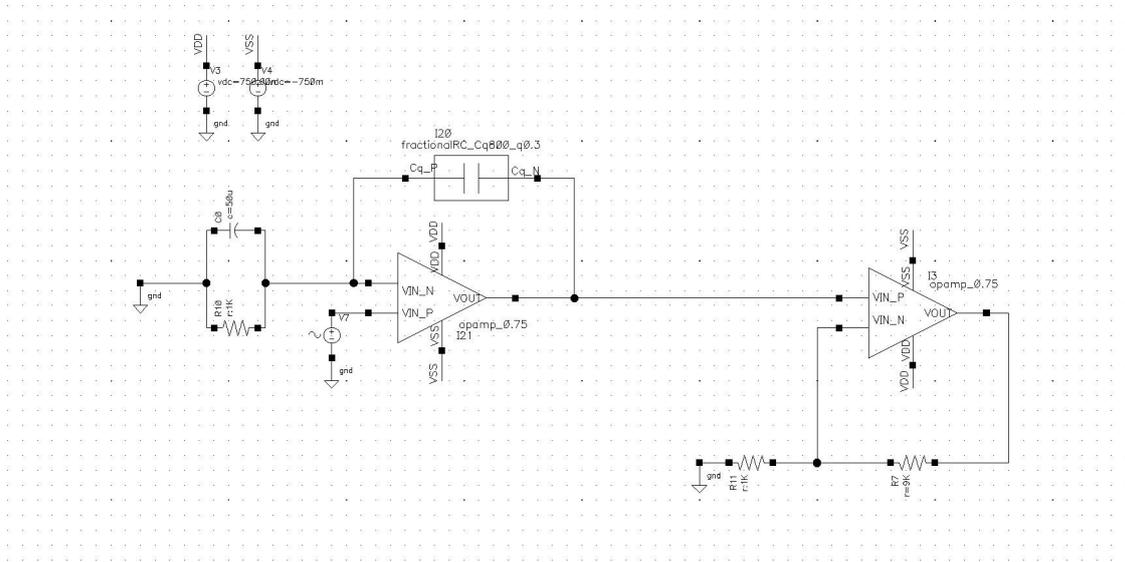
Πίνακας 4.4.1: Πίνακας μεγεθών για τις αντιστάσεις και τους πυκνωτές της τοπολογίας

Ο πυκνωτής C_2 είναι πυκνωτής κλασματικής τάξης και ο όρος του τελεστή s του πυκνωτή είναι 0.3.

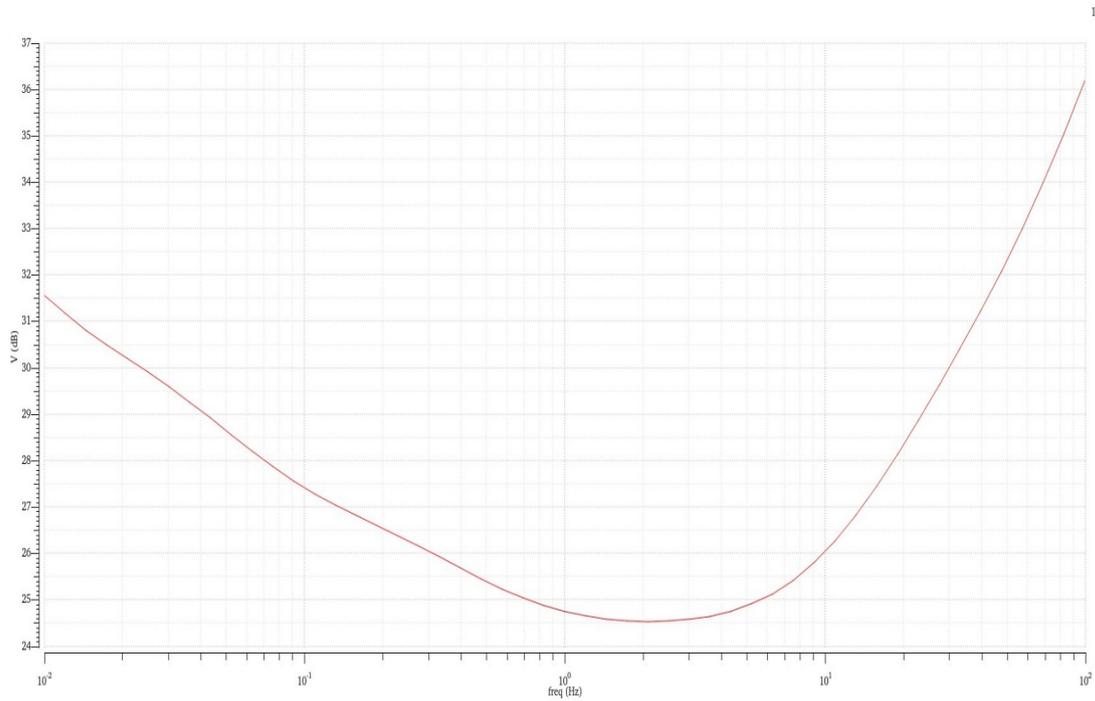
Η συνάρτηση μεταφοράς της τοπολογίας αυτής παρουσιάζεται στην σχέση (4.10).

$$G_{2op} = \left(1 + \frac{R_3}{R_2}\right) + \left(1 + \frac{R_3}{R_2}\right) \cdot \left(\frac{1}{C_2 \cdot R_1}\right) \cdot s^{-0.3} + \left(\frac{C_1}{C_2}\right) \cdot \left(1 + \frac{R_3}{R_2}\right) \cdot s^{0.7} \quad (4.10)$$

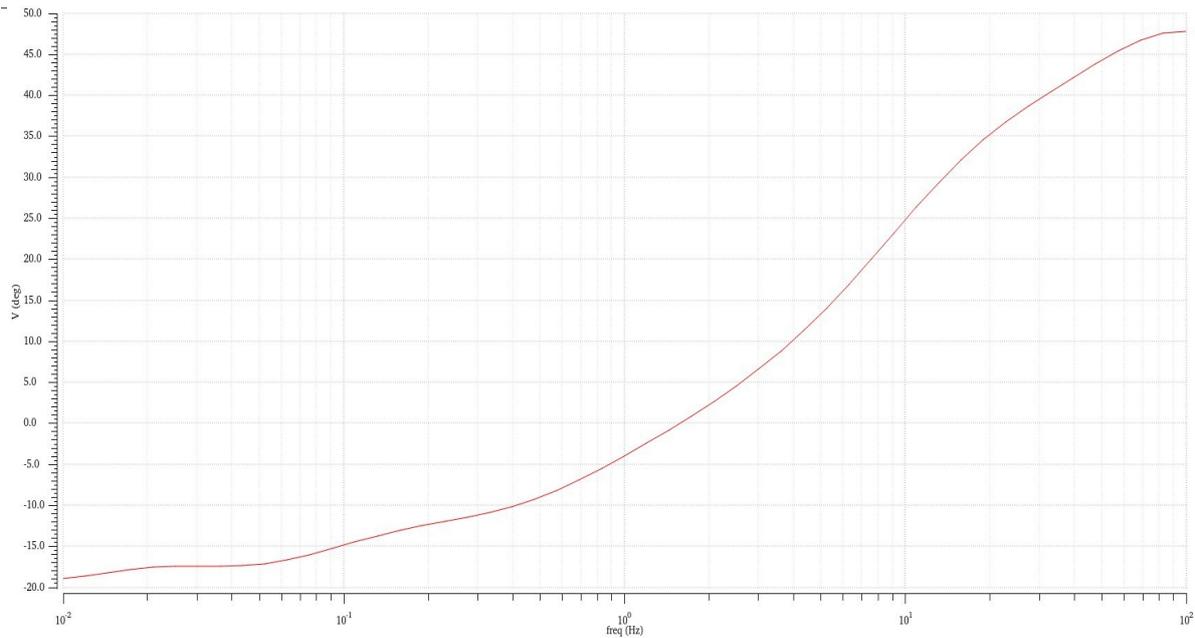
4.4.2) Σχηματικό και αποτελέσματα



Σχήμα 4.4.2: Σχηματικό τοπολογίας με 2 τελεστικούς ενισχυτές



Σχήμα 4.4.3: Προσομοίωση κέρδους τοπολογίας 2 op-amps Cadence IC

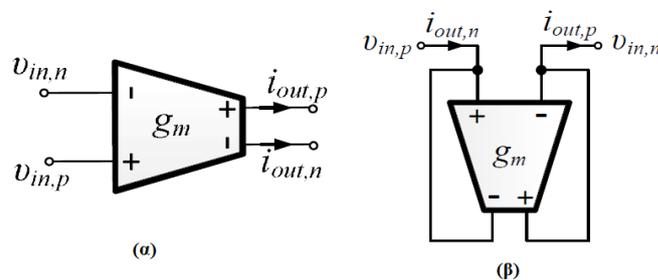


Σχήμα 4.3.3: Προσομοίωση φάσης 2 op-amps Cadence IC

Κεφάλαιο 5: Σχεδίαση FO-PID με ΟΤΑ σε συνδεσμολογία αντίστασης

5.1) Αντικατάσταση παθητικών στοιχείων με ενεργά

Στο κεφάλαιο αυτό θα δούμε τις τοπολογίες που προαναφέρθηκαν οι οποίες έχουν μια μικρή παραλλαγή, έχουν αντικατασταθεί κάποια παθητικά στοιχεία με ενεργά. Στην θέση πλέον των αντιστάσεων θα έχουμε ενισχυτές διαγωγιμότητας (Operational Transconductance Amplifier – ΟΤΑ) **Σχήμα 5.1.1 (α)** συνδεδεμένους κατάλληλα ώστε να δημιουργείται η κατάλληλη τάση και το ρεύμα που θα μας έδινε η κάθε αντίσταση στην θέση τους **Σχήμα 5.1.1 (β)**.

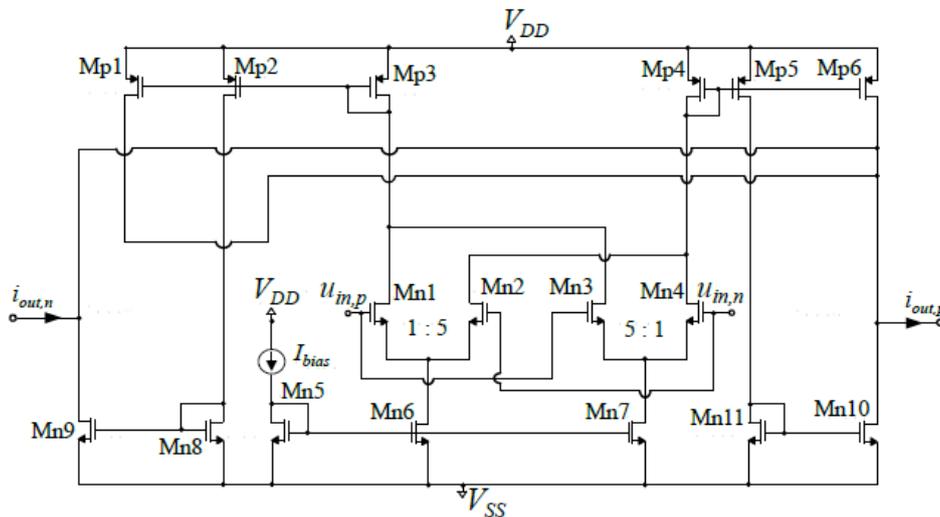


Σχήμα 5.1.1: ΟΤΑ πολλαπλής εξόδου (α) και ΟΤΑ σε συνδεσμολογία κατάλληλη για να λειτουργεί σαν αντίσταση (β).

Σχεδιάστηκε λοιπόν ένας ΟΤΑ πολλαπλής εξόδου και συνδέσαμε κατάλληλα τις εξόδους του με τις εισόδους ώστε να λειτουργεί σαν μια ηλεκτρονικά ελεγχόμενη αντίσταση. Συνδέουμε τον θετικό ακροδέκτη από την διαφορική έξοδο στον αρνητικό ακροδέκτη της διαφορικής εισόδου και αντίστοιχα πράττουμε για τους δυο εναπομείναντες ακροδέκτες. Η έκφραση της αντίστασης που μας δίνει η συγκεκριμένη συνδεσμολογία του ΟΤΑ σχετικά με την διαγωγιμότητα του μας δίνεται από την σχέση (5.1) [18].

$$R_{eq} = \frac{1}{g_m} \quad (5.1)$$

Μέσω της αρχιτεκτονικής τους τα κυκλώματα ΟΤΑ έχουν έναν καθρέπτη ρεύματος οποίος ανάλογα με το ρεύμα που δέχεται στην είσοδο του ρυθμίζει κατάλληλα και την διαγωγιμότητα του. Επομένως μπορούμε πολύ εύκολα να ελέγξουμε την διαγωγιμότητα ενός ΟΤΑ και κατ'επέκταση την αντίσταση που μπορεί να μας δώσει με την κατάλληλη συνδεσμολογία στην έξοδο του.

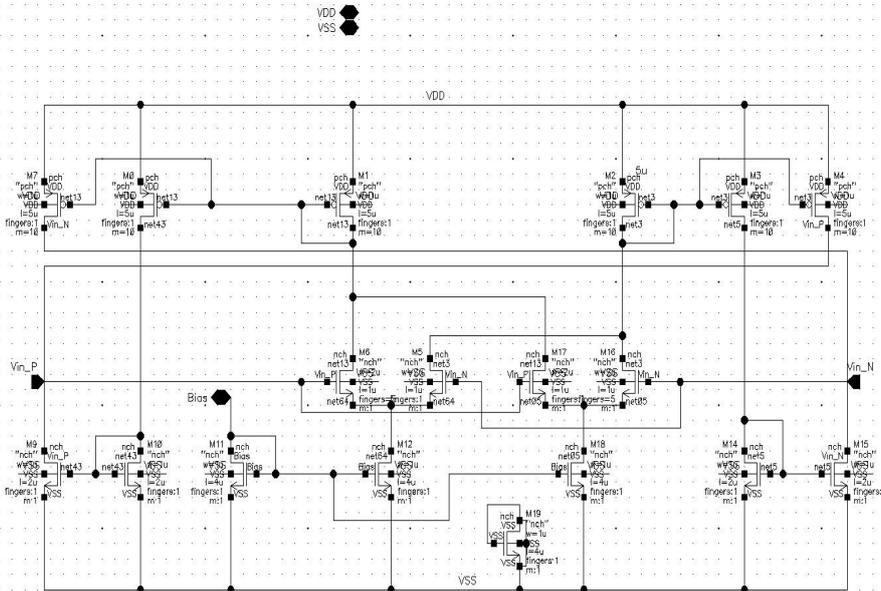


Σχήμα 5.1.2: Η τοπολογία του ΟΤΑ πολλαπλής εξόδου που σχεδιάστηκε.

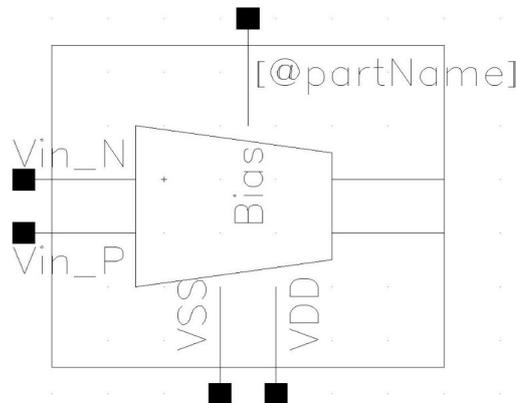
OTA transistors	W/L (μm/μm)
M _{n2} , M _{n3}	2/1
M _{n8}	0.5/4
M _{n5}	50/2
M _{n11}	1/2
M _{p1} , M _{p2} , M _{p3} , M _{p4} , M _{p5} , M _{p6}	10/5

Πινάκας 5.1.1: Τα μεγέθη των τρανζίστορ που χρησιμοποιήθηκαν για την σχεδίαση του ΟΤΑ.

Στην συνέχεια παρουσιάζεται ο OTA που σχεδιάστηκε επίπεδο σχηματικού **Σχήμα 5.1.3** καθώς και το σύμβολο του **Σχήμα 5.1.4**.



Σχήμα 5.1.3: Ο OTA σε συνδεσμολογία αντίστασης που σχεδιάστηκε στο πρόγραμμα Cadence IC.



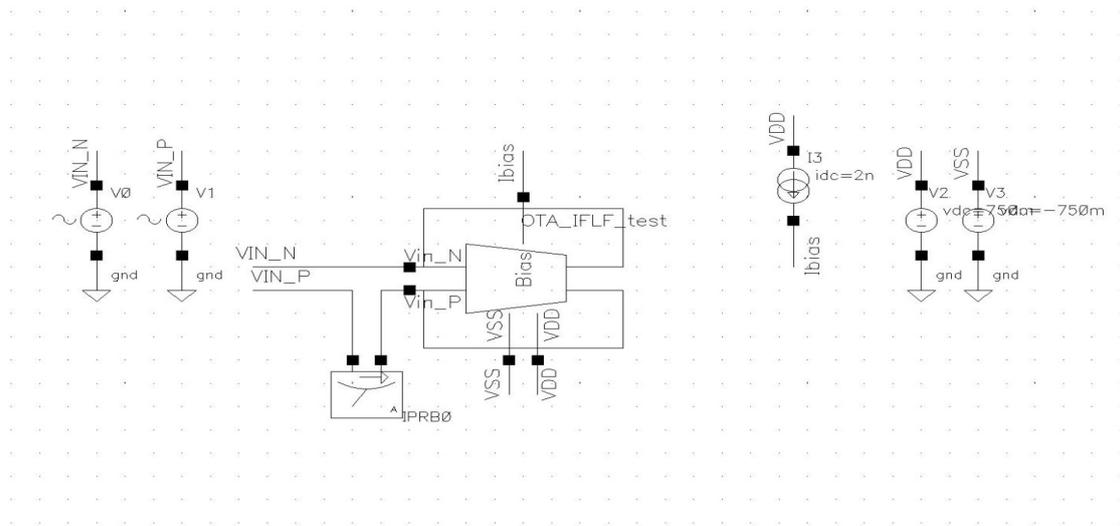
Σχήμα 5.1.4: Το σύμβολο του OTA σε συνδεσμολογία αντίστασης που σχεδιάστηκε.

Όπως παρατηρούμε ο συγκεκριμένος OTA σχεδιάστηκε ώστε η έξοδος και η είσοδος να είναι βραχυκυκλωμένες έτσι ώστε να λειτουργεί σαν αντίσταση με ακροδέκτες V_{in_N} και V_{in_P} . Η διαγωγιμότητα g_m του OTA σύμφωνα με την σχέση (5.2) εξαρτάται από το ρεύμα πόλωσης του, επομένως συνδυάζοντας την σχέση (5.1) και (5.2) μπορούμε εύκολα να διαπιστώσουμε την εξάρτηση της αντίστασης που προσδίδει ο OTA από το ρεύμα πόλωσης του.

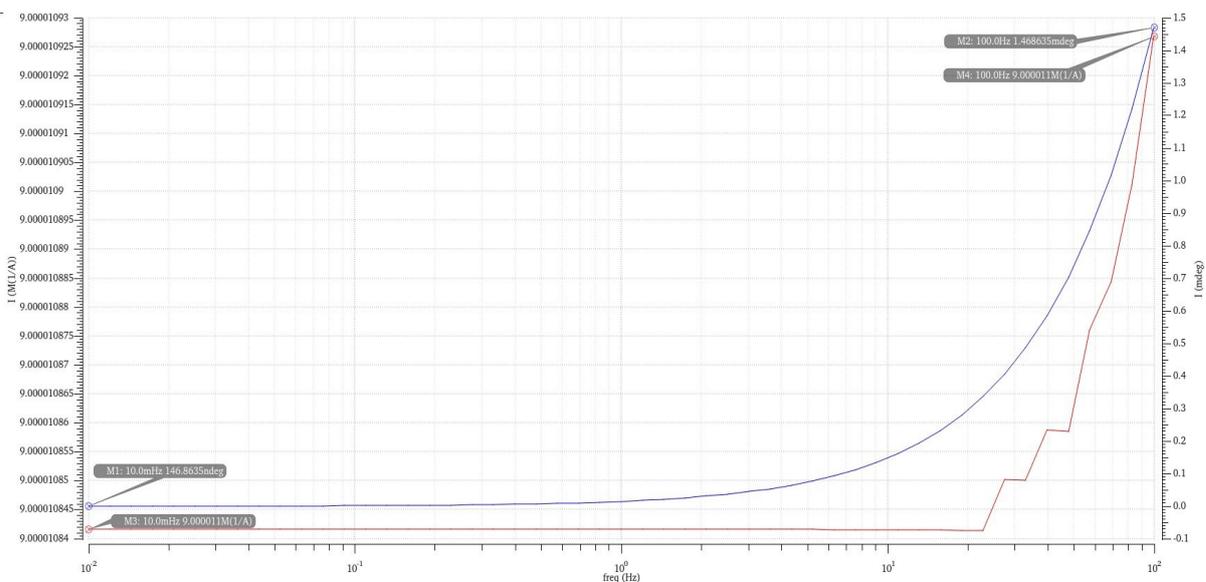
$$g_m = \frac{5 \cdot I_{bias}}{9 \cdot n \cdot V_T} \quad (5.2)$$

5.1.1) Ο ΟΤΑ σαν αντίσταση

Η τοπολογία που παρουσιάστηκε μας επιτρέπει όπως προαναφέρθηκε να έχουμε ηλεκτρονικά ελεγχόμενες αντιστάσεις στο κύκλωμα μας. Στην συνέχεια θα δούμε ένα παράδειγμα για το πως πετύχαμε με το κατάλληλο ρεύμα την επιθυμητή τιμή αντίστασης. Όπως φαίνεται και στο test bench **Σχήμα 5.1.5** που φτιάξαμε μετρήσαμε την τάση στην είσοδο και το ρεύμα που διαρρέει τους ακροδέκτες του ΟΤΑ και από αυτό υπολογίσαμε την αντίσταση που μας δίνει το συγκεκριμένο κύκλωμα. Σαν ρεύμα εισόδου στον ΟΤΑ χρησιμοποιήσαμε ρεύμα ίσο με $I_0=4.57\text{nA}$ και όπως βλέπουμε και στο **Σχήμα 5.1.6** η φάση (με μπλε χρώμα) είναι μηδενική και η αντίσταση είναι $9\text{M}\Omega$ (με κόκκινο χρώμα).



Σχήμα 5.1.5: Test bench για την μέτρηση της αντίστασης του ΟΤΑ

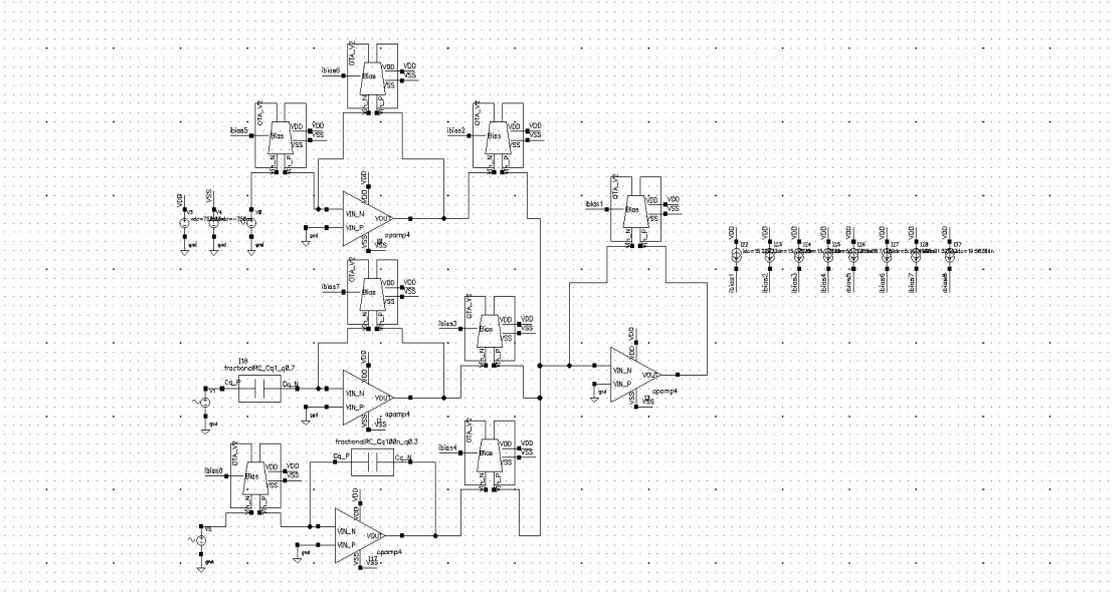


Σχήμα 5.1.6: Αποτελέσματα προσομοίωσης και μέτρησης της αντίστασης του ΟΤΑ σε πλάτος και φάση.

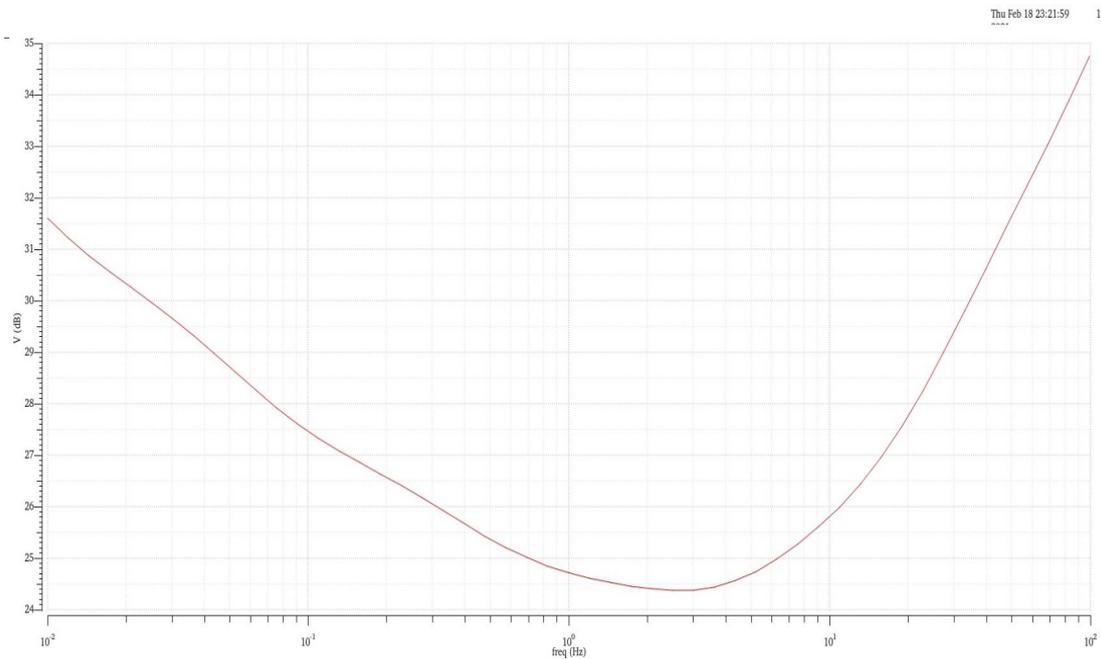
5.2) Τοπολογίες με ηλεκτρονικά ελεγχόμενες αντιστάσεις.

5.2.1) Σχεδίαση τοπολογίας 4 op-amps με OTA

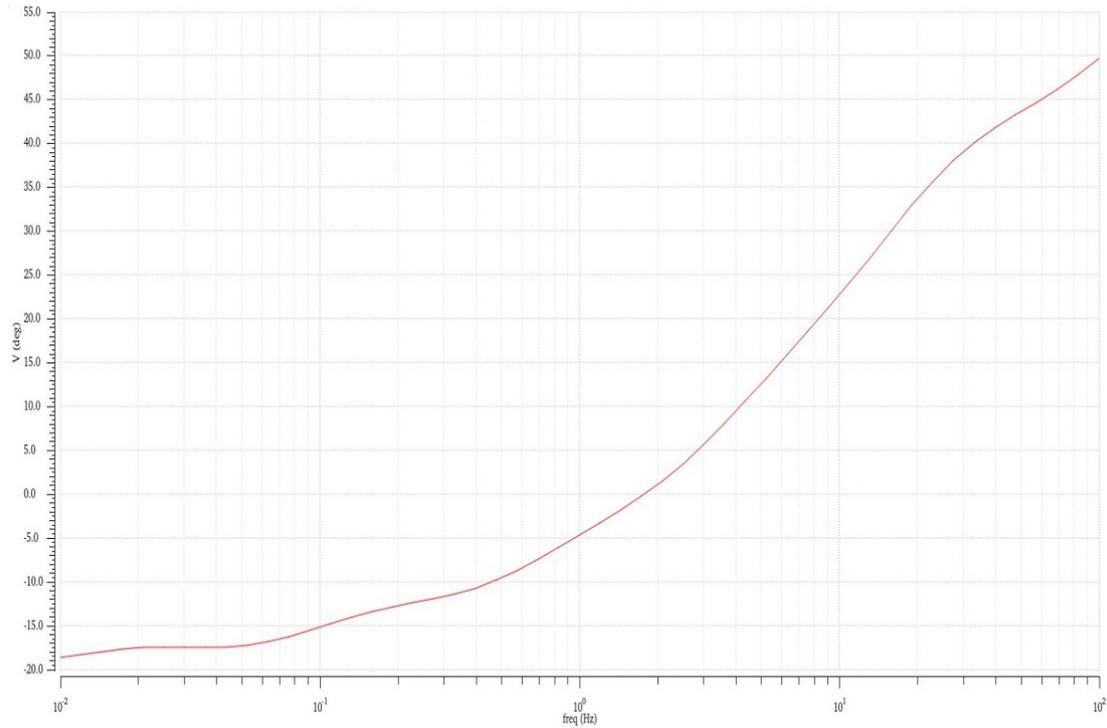
Στην συνέχεια παρουσιάζεται το κύκλωμα με 4 τελεστικούς ενισχυτές και OTAs στην θέση των αντιστάσεων όπως σχεδιάστηκε στο Cadence **Σχήμα 5.2.1** καθώς και το κέρδος **Σχήμα 5.2.2** και η φάση του **Σχήμα 5.2.3**.



Σχήμα 5.2.1: Σχηματικό τοπολογίας 4 op-amps με OTA.



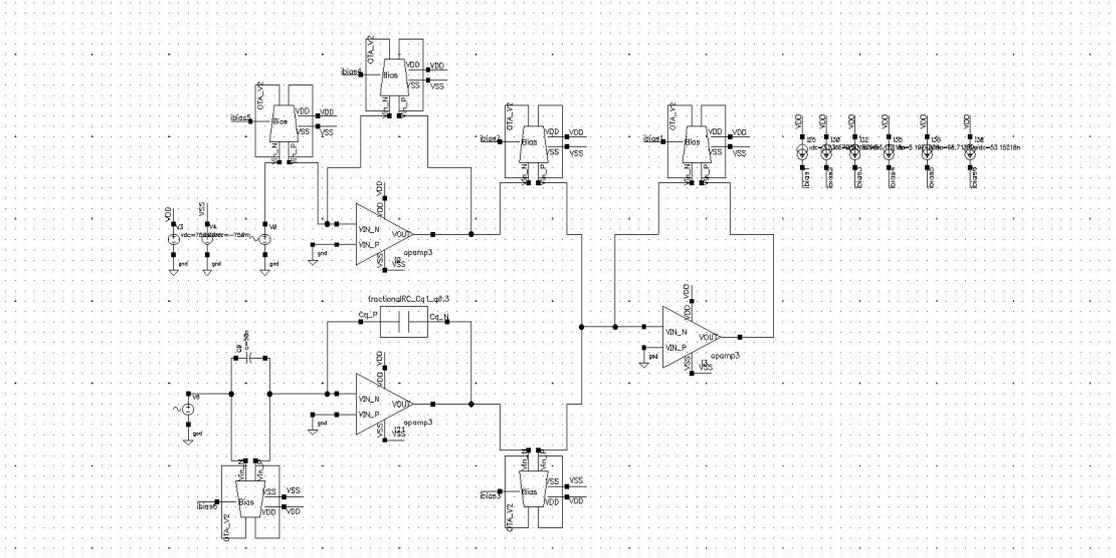
Σχήμα 5.2.2: Κέρδος τοπολογίας 4 op-amps με OTA.



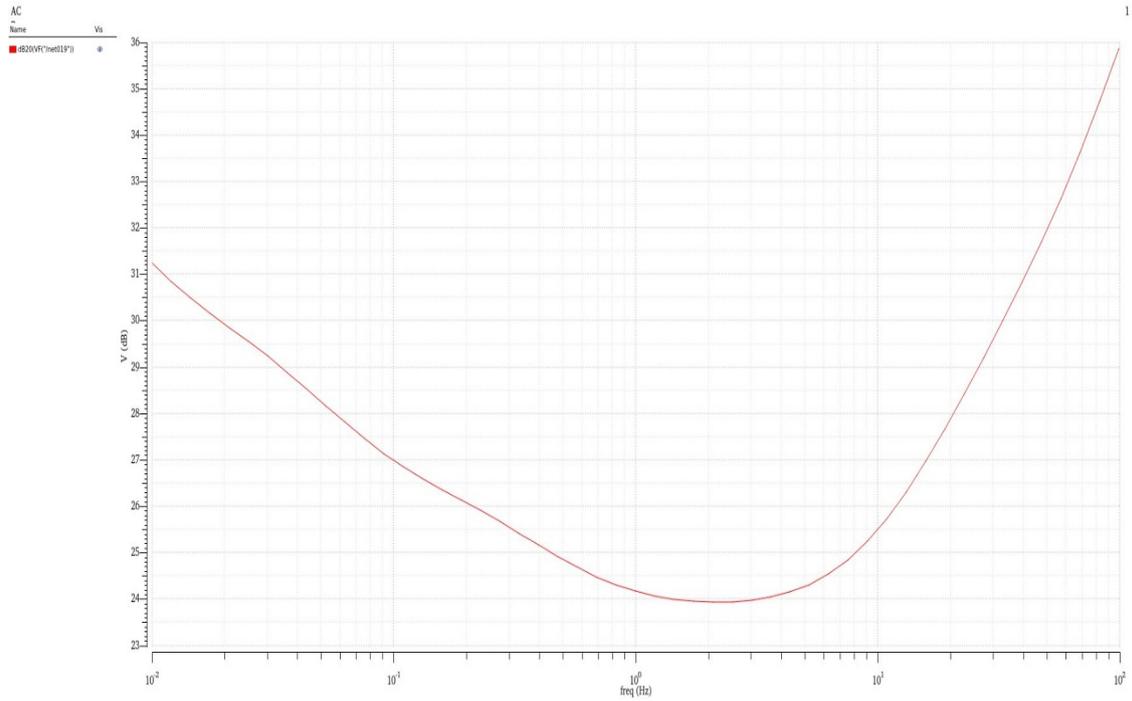
Σχήμα 5.2.3: Κέρδος τοπολογίας 4 op-amps με ΟΤΑ.

5.2.2) Σχεδίαση τοπολογίας 3 op-amps με ΟΤΑ

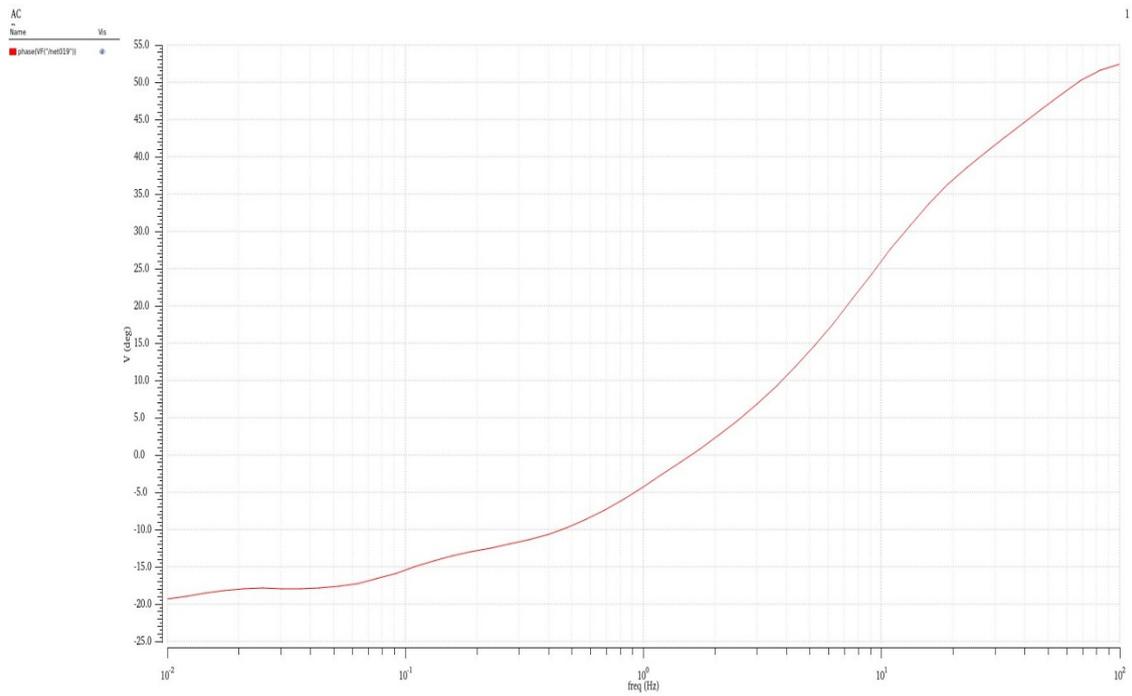
Στην συνέχεια παρουσιάζεται το κύκλωμα με 3 τελεστικούς ενισχυτές και ΟΤAs στην θέση των αντιστάσεων όπως σχεδιάστηκε στο Cadence Σχήμα 5.2.4 καθώς και το κέρδος Σχήμα 5.2.5 και η φάση του Σχήμα 5.2.6.



Σχήμα 5.2.4: Σχηματικό τοπολογίας 3 op-amps με ΟΤΑ.



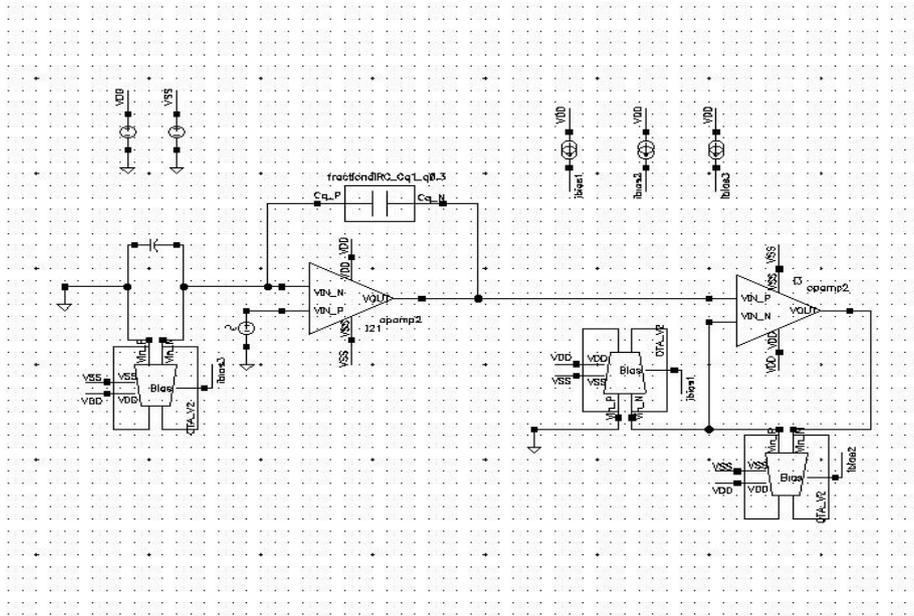
Σχήμα 5.2.5: Κέρδος τοπολογίας 3 op-amps με ΟΤΑ.



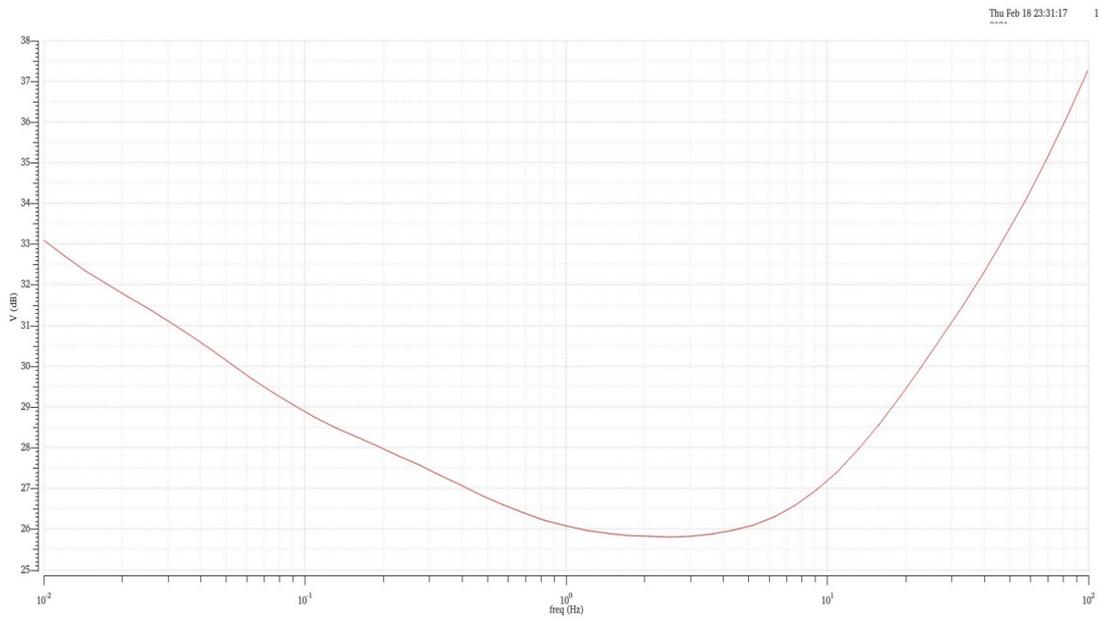
Σχήμα 5.2.6: Φάση τοπολογίας 3 op-amps με ΟΤΑ.

5.2.3) Σχεδίαση τοπολογίας 2 op-amps με ΟΤΑ

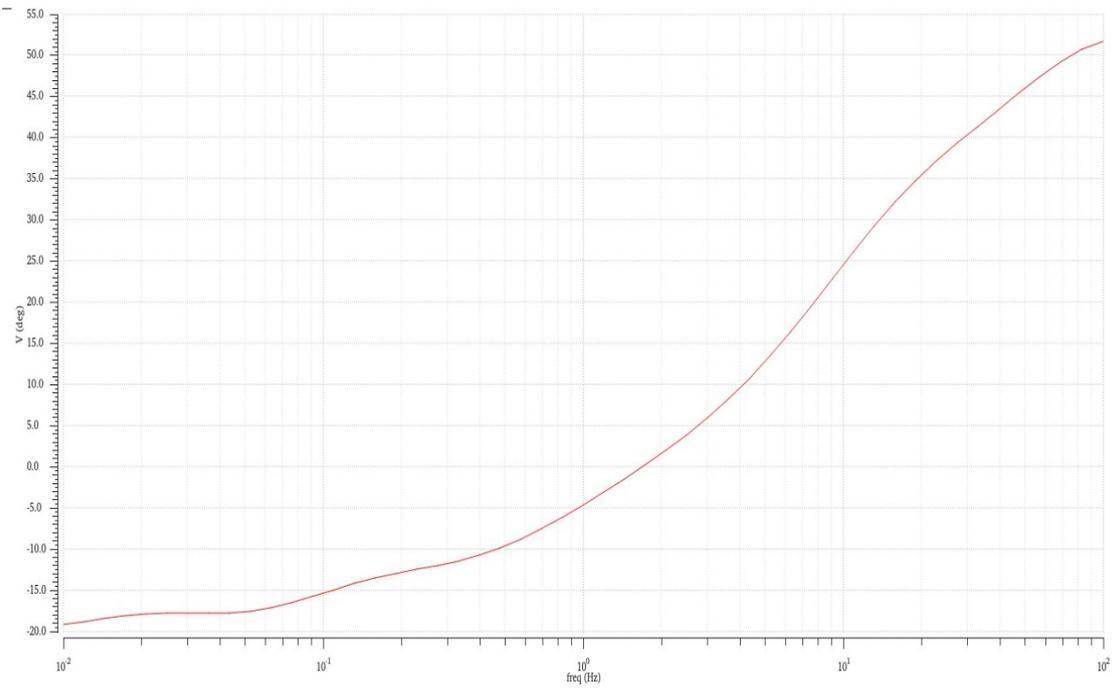
Στην συνέχεια παρουσιάζεται το κύκλωμα με 2 τελεστικούς ενισχυτές και ΟΤAs στην θέση των αντιστάσεων όπως σχεδιάστηκε στο Cadence **Σχήμα 5.2.7** καθώς και το κέρδος **Σχήμα 5.2.8** και η φάση του **Σχήμα 5.2.9**.



Σχήμα 5.2.7: Σχηματικό τοπολογίας 2 op-amps με ΟΤΑ.



Σχήμα 5.2.8: Κέρδος τοπολογίας 2 op-amps με ΟΤΑ.



Σχήμα 5.2.9: Φάση τοπολογίας 2 op-amps με ΟΤΑ.

Κεφάλαιο 6: Σχεδίαση ηλεκτρονικά ελεγχόμενου FO-PID με χρήση ενεργών στοιχείων

6.1) Εισαγωγή

Στο κεφάλαιο 2 αναφερθήκαμε στην τοπολογία IFLF φίλτρου το οποίο ικανοποιεί την CFE και κατ' επέκταση μπορεί να χρησιμοποιηθεί για να προσεγγίσει όρους της μορφής $(x+1)^a$. Όπως αναφέρθηκε στην εξίσωση (2.19) όπου αντικαταστήσαμε στο x τον τελεστή $(s-1)$ μπορεί εύκολα η συγκεκριμένη τοπολογία να προσεγγίσει την συμπεριφορά πυκνωτών κλασματικής τάξης. Στην συνέχεια θα αναλυθεί η τοπολογία IFLF που χρησιμοποιήθηκε καθώς και η προσέγγιση 5ης τάξης της CFE που επιλέχθηκε.

6.1.1) Τοπολογία

Οι πυκνωτές κλασματικής τάξης που χρησιμοποιήσαμε μπορούν να υλοποιηθούν είτε με παθητικά στοιχεία όπως είδαμε και με το RC δικτύωμα στις προηγούμενες τοπολογίες που σχεδιάστηκαν, είτε με ενεργά στοιχεία όπως θα δούμε στην συνέχεια. Σχεδιάζοντας έναν πυκνωτή κλασματικής τάξης με ενεργά στοιχεία πετυχαίνουμε απόλυτο έλεγχο του συστήματος μας και κατ' επέκταση σχεδιάζουμε έναν ηλεκτρονικά ελεγχόμενο πυκνωτή κλασματικής τάξης. Δεδομένου ότι το πεδίο συχνότητάς που μας ενδιαφέρει είναι μεταξύ 100mHz και 10Hz η καταλληλότερη τοπολογία για να έχουμε τα επιθυμητά αποτελέσματα ήταν 5ης τάξης φίλτρο σε τοπολογία IFLF που ικανοποιεί την 5ης τάξης προσέγγιση της CFE. Η εξίσωση που ικανοποιεί την συγκεκριμένη προσέγγιση είναι η σχέση (6.1).

$$(\tau \cdot s)^a \approx \frac{\alpha_5 \cdot s^5 + \alpha_4 \cdot s^4 + \alpha_3 \cdot s^3 + \alpha_2 \cdot s^2 + \alpha_1 \cdot s + \alpha_0}{b_5 \cdot s^5 + b_4 \cdot s^4 + b_3 \cdot s^3 + b_2 \cdot s^2 + b_1 \cdot s + b_0} \quad (6.1)$$

$$\text{οπού, } \alpha_5 = b_0 = -\alpha^5 - 15 \cdot \alpha^4 - 85 \cdot \alpha^3 - 225 \cdot \alpha^2 - 274 \cdot \alpha - 120$$

$$\alpha_4 = b_1 = 5 \cdot \alpha^5 + 45 \cdot \alpha^4 + 5 \cdot \alpha^3 - 1005 \cdot \alpha^2 - 3250 \cdot \alpha - 3000$$

$$\alpha_3 = b_2 = -10 \cdot \alpha^5 - 30 \cdot \alpha^4 + 410 \cdot \alpha^3 + 1230 \cdot \alpha^2 - 4000 \cdot \alpha - 12000$$

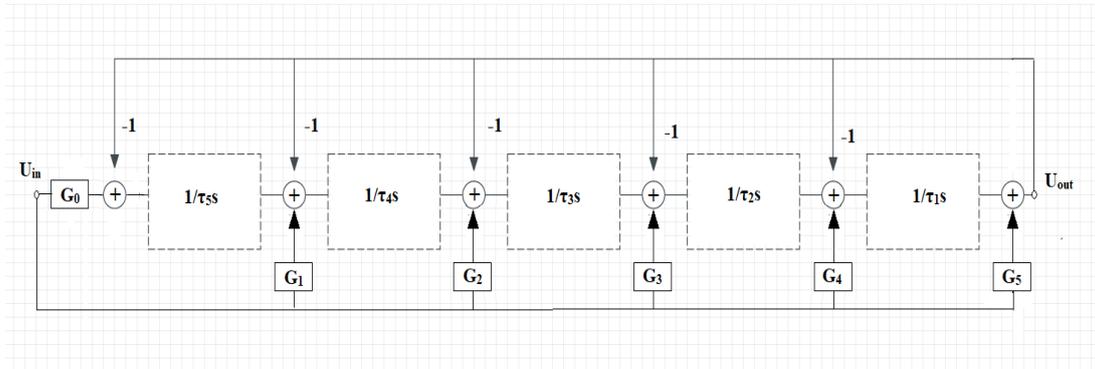
$$\alpha_2 = b_3 = 10 \cdot \alpha^5 - 30 \cdot \alpha^4 - 410 \cdot \alpha^3 + 1230 \cdot \alpha^2 + 4000 \cdot \alpha - 12000$$

$$\alpha_1 = b_4 = -5 \cdot \alpha^5 + 45 \cdot \alpha^4 + 5 \cdot \alpha^3 - 1005 \cdot \alpha^2 + 3250 \cdot \alpha - 3000$$

$$\alpha_5 = b_0 = \alpha^5 - 15 \cdot \alpha^4 + 85 \cdot \alpha^3 - 225 \cdot \alpha^2 + 274 \cdot \alpha - 120$$

οι εξισώσεις είναι εκφρασμένες ως προς α , οπού α είναι ο όρος του διαφοριστή κλασματικής τάξης. Αναλόγως τον όρο α της (6.1) μπορούμε να υπολογίσουμε και τους συντελεστές α_n, b_n .

Προκείμενου λοιπόν να πετύχουμε ταυτόχρονα ηλεκτρονικό έλεγχο και στην εμπεδισή αλλά και στην τάξη του πυκνωτή σχεδιάσαμε το φίλτρο μας με ενεργά στοιχεία OTAs μονής εξόδου και συνδέσαμε στην έξοδο του φίλτρου έναν OTA πολλαπλής εξόδου, ο οποίος λειτουργεί ως ένας μετατροπέας τάσης σε ρεύμα [19], [20],[21]. Στο **Σχήμα 6.1.1** παρουσιάζεται το διάγραμμα της τοπολογίας πολλαπλής ανάδρασης του φίλτρου σε μορφή συστήματος.



Σχήμα 6.1.1: IFLF τοπολογία φίλτρου 5^{ης} τάξης για την προσέγγιση διαφοριστή/ολοκληρωτή κλασματικής τάξης.

Από την σχέση (2.21) εκφράζουμε την συνάρτηση μεταφοράς της τοπολογίας για 5^{ης} τάξης φίλτρο. Εκφράζουμε τον αριθμητή και τον παρονομαστή ως δυο πολυώνυμα $A(s)$ και $B(s)$ αντίστοιχα (6.2).

$$H(s) = \frac{A(s)}{B(s)} \quad (6.2)$$

$$\text{οπού } A(s) = G_5 \cdot s^5 + \frac{G_4 \cdot s^4}{\tau_1} + \frac{G_3 \cdot s^3}{\tau_1 \cdot \tau_2} + \frac{G_2 \cdot s^2}{\tau_1 \cdot \tau_2 \cdot \tau_3} + \frac{G_1 \cdot s}{\tau_1 \cdot \tau_2 \cdot \tau_3 \cdot \tau_4} + \frac{G_0}{\tau_1 \cdot \tau_2 \cdot \tau_3 \cdot \tau_4 \cdot \tau_5}$$

$$B(s) = s^5 + \frac{s^4}{\tau_1} + \frac{s^3}{\tau_1 \cdot \tau_2} + \frac{s^2}{\tau_1 \cdot \tau_2 \cdot \tau_3} + \frac{s}{\tau_1 \cdot \tau_2 \cdot \tau_3 \cdot \tau_4} + \frac{1}{\tau_1 \cdot \tau_2 \cdot \tau_3 \cdot \tau_4 \cdot \tau_5}$$

$$G_j = \frac{g_{mj}}{g_m}, \quad \tau_i = \frac{C_i}{g_m}, \quad g_m = \frac{5 \cdot I_{bias}}{9 \cdot n \cdot V_T}$$

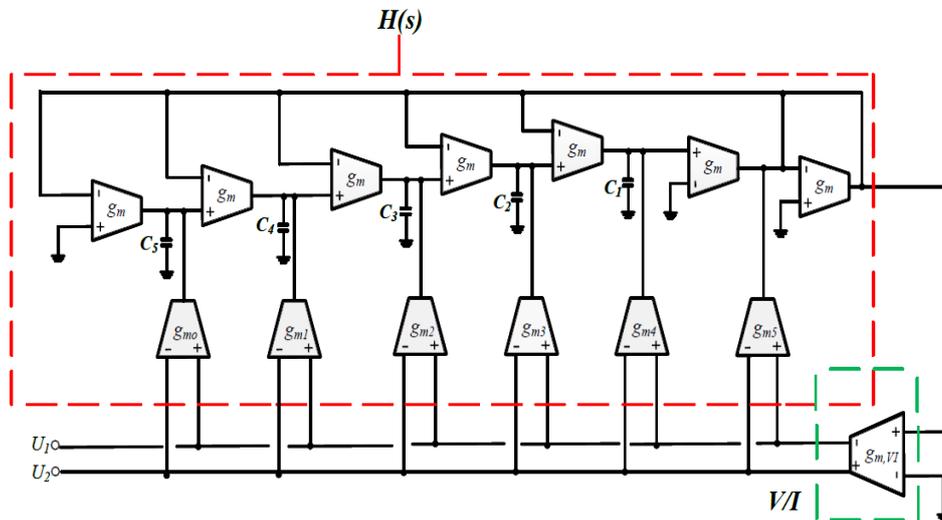
Το μετρό της εμπεδισής του πυκνωτή που σχεδιάσαμε υπολογίζεται από την σχέση (6.3)

$$Y_{cap}(s) = \frac{1}{g_{mVI} \cdot H(s)} \quad (6.3)$$

οπού το g_{mVI} είναι η διαγωγιμότητα του V/I μετατροπέα που θα συνδέσουμε στην έξοδο του συστήματος μας. Στην συνέχεια παρουσιάζεται η τοπολογία με τους OTAs που σχεδιάστηκε.

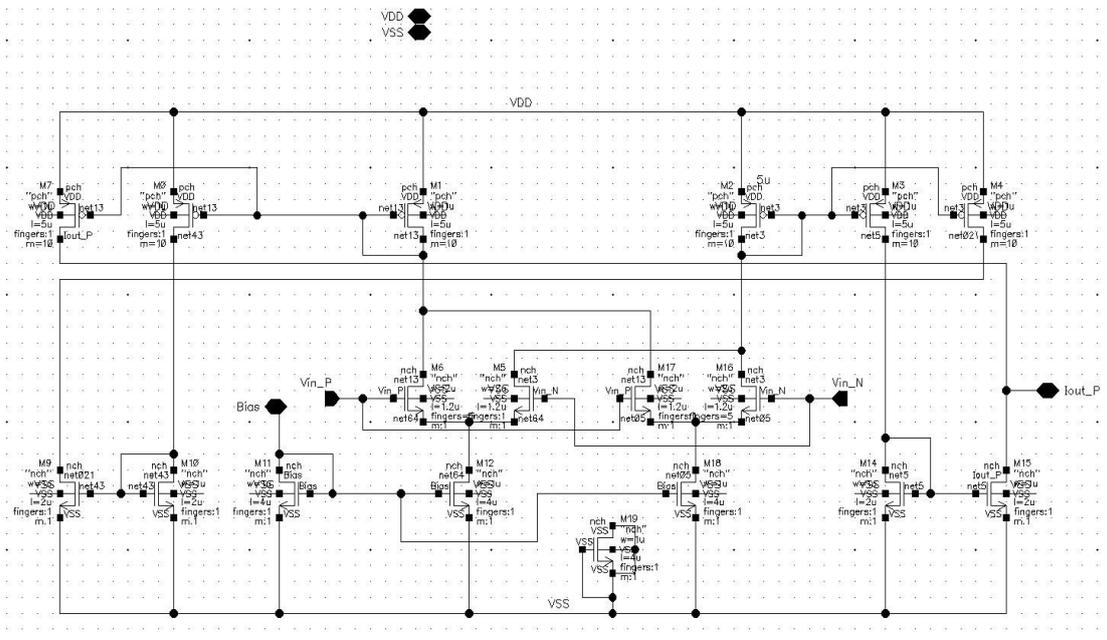
6.1.2) Πυκνωτής κλασματικής τάξης με ενεργά στοιχεία

Η τοπολογία IFLF φίλτρου 5^{ης} τάξης **Σχήμα 6.1.2** σχεδιάστηκε με OTAs μιας εξόδου και στην έξοδο του συνδέθηκε ένας OTA πολλαπλής εξόδου που παίζει τον ρόλο του μετατροπέα τάσης σε ρεύμα.

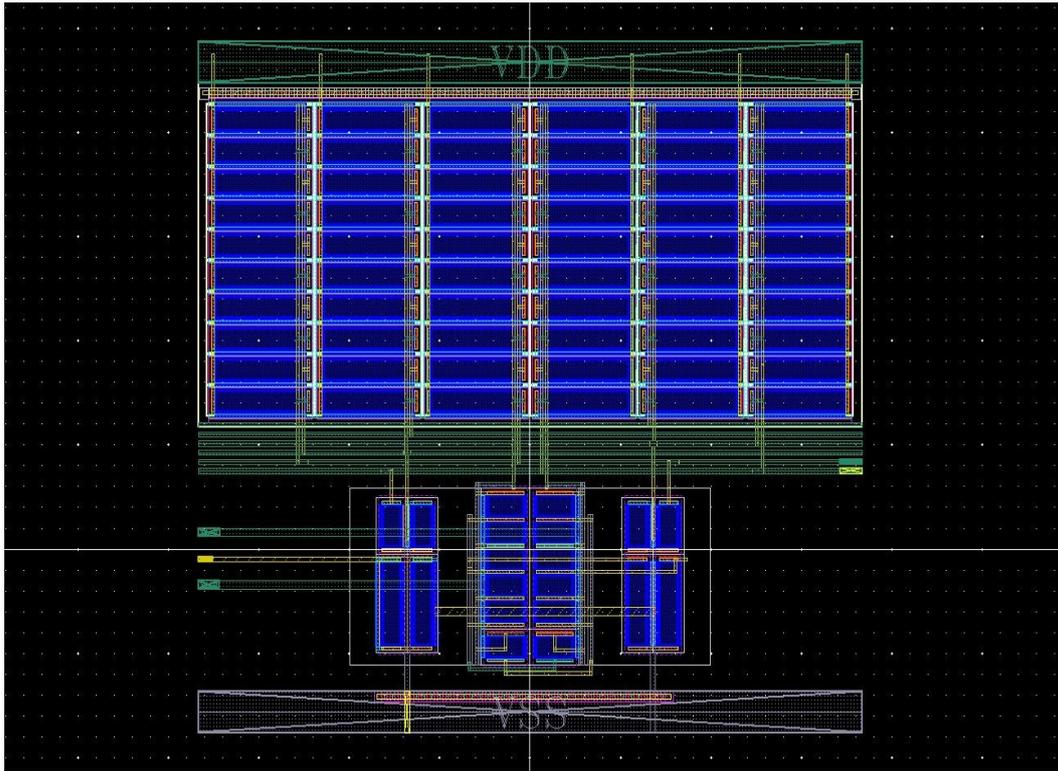


Σχήμα 6.1.2: Τοπολογία IFLF με χρήση OTA και μετατροπέας τάσης σε ρεύμα στην έξοδο.

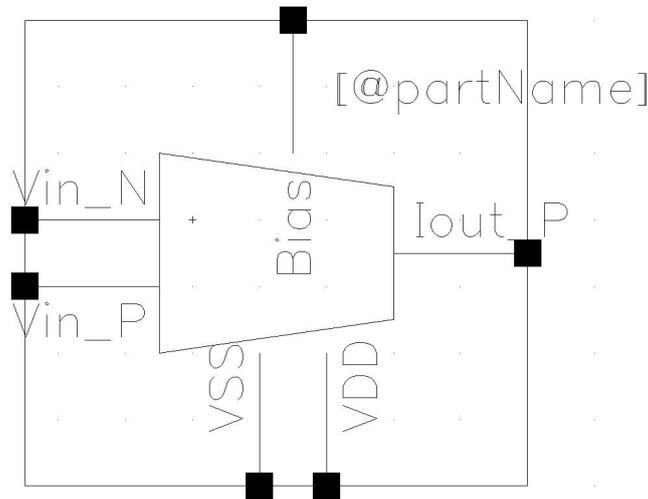
Οι OTAs μιας εξόδου καθώς και ο OTA που παίζει τον ρόλο του V/I μετατροπέα είναι ίδιας λογικής με τους OTAs που χρησιμοποιήθηκαν σαν ενεργές αντιστάσεις. Στην συνέχεια παρουσιάζονται οι OTAs μονής εξόδου σε επίπεδο σχηματικού **Σχήμα 6.1.3** σε επίπεδο layout **Σχήμα 6.1.4** καθώς και το σύμβολο τους **Σχήμα 6.1.5**, όπως αυτά σχεδιάστηκαν στο Cadence.



Σχήμα 6.1.3: Σχηματικό OTA μονής εξόδου.

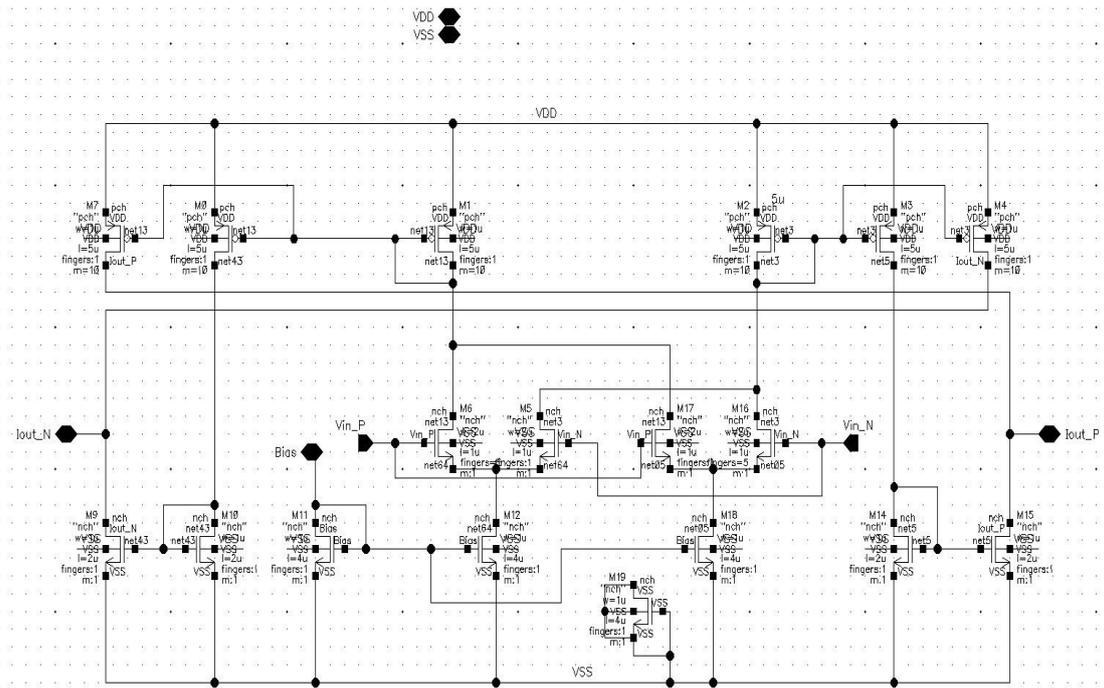


Σχήμα 6.1.4: Layout OTA μονής εξόδου.

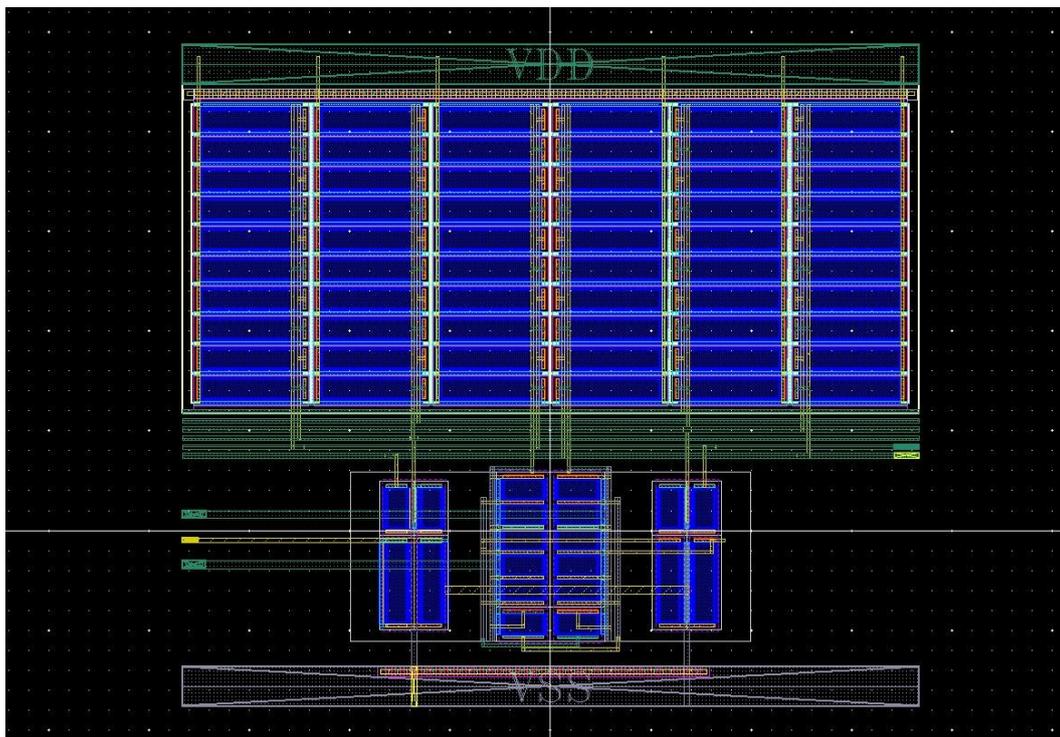


Σχήμα 6.1.5: Σύμβολο OTA μονής εξόδου.

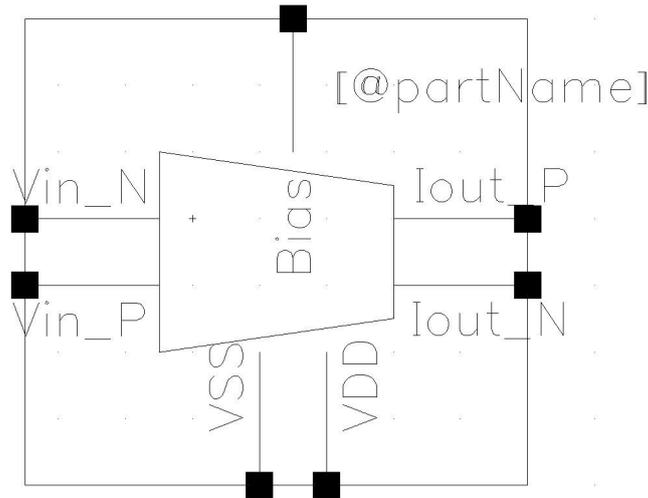
Στην συνέχεια παρουσιάζεται ο OTA πολλαπλής εξόδου σε επίπεδο σχηματικού Σχήμα 6.1.6 σε επίπεδο layout Σχήμα 6.1.7 καθώς και το σύμβολο τους Σχήμα 6.1.8, όπως αυτά σχεδιάστηκαν στο Cadence.



Σχήμα 6.1.6: Σχηματικό OTA πολλαπλής εξόδου.

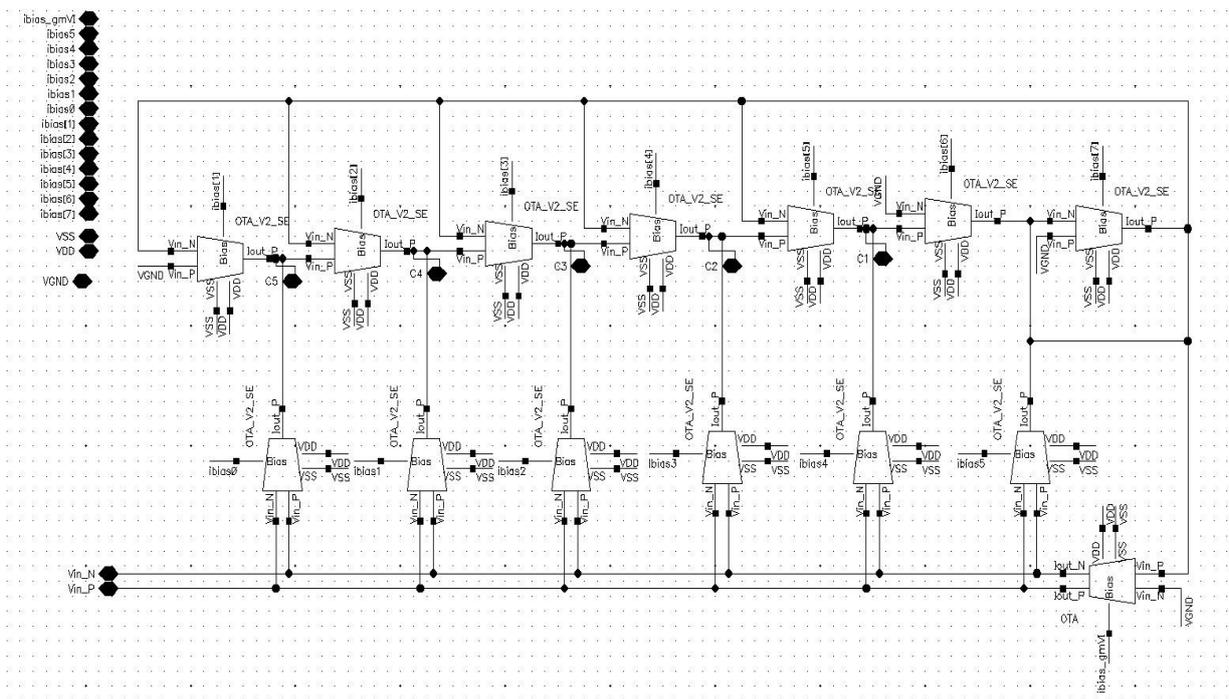


Σχήμα 6.1.7: Layout OTA πολλαπλής εξόδου.

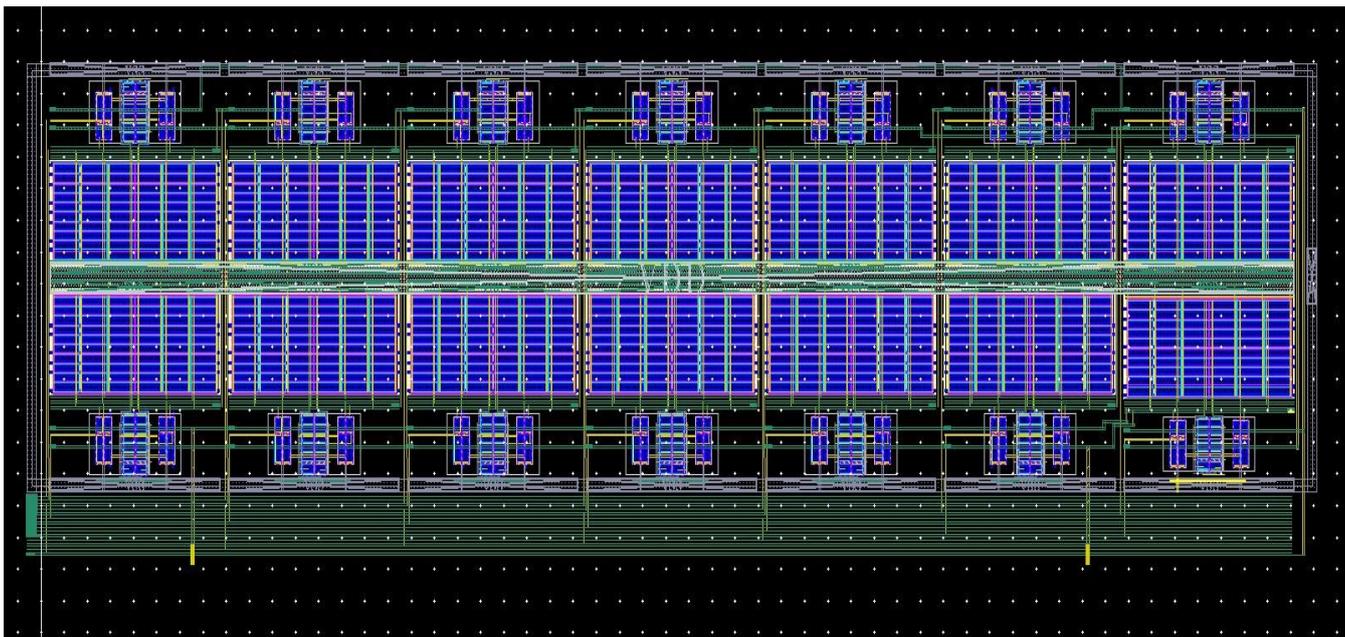


Σχήμα 6.1.8: Σύμβολο OTA πολλαπλής εξόδου.

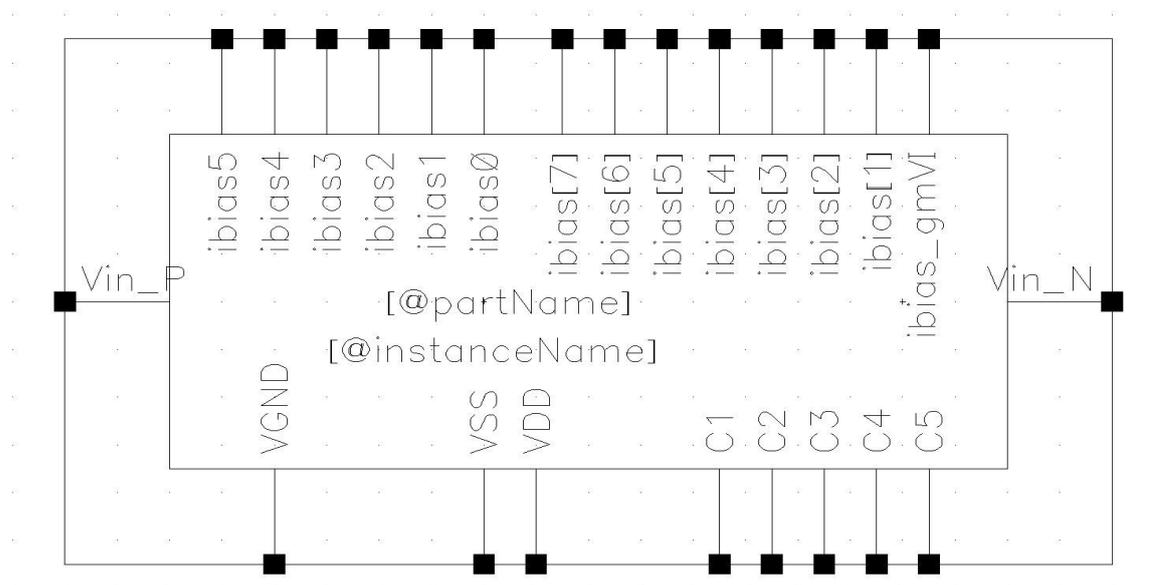
Συνδέοντας κατάλληλα τους συγκεκριμένους OTAs όπως είδαμε και στο Σχήμα 6.1.2 και παρακάτω παρουσιάζεται η τοπολογία σε επίπεδο σχηματικού Σχήμα 6.1.9 σε επίπεδο layout Σχήμα 6.1.10 καθώς και το σύμβολο της Σχήμα 6.1.11.



Σχήμα 6.1.9: Σχηματικό πυκνωτή κλασματικής τάξης σε τοπολογία IFLF 5^{ης} τάξης.



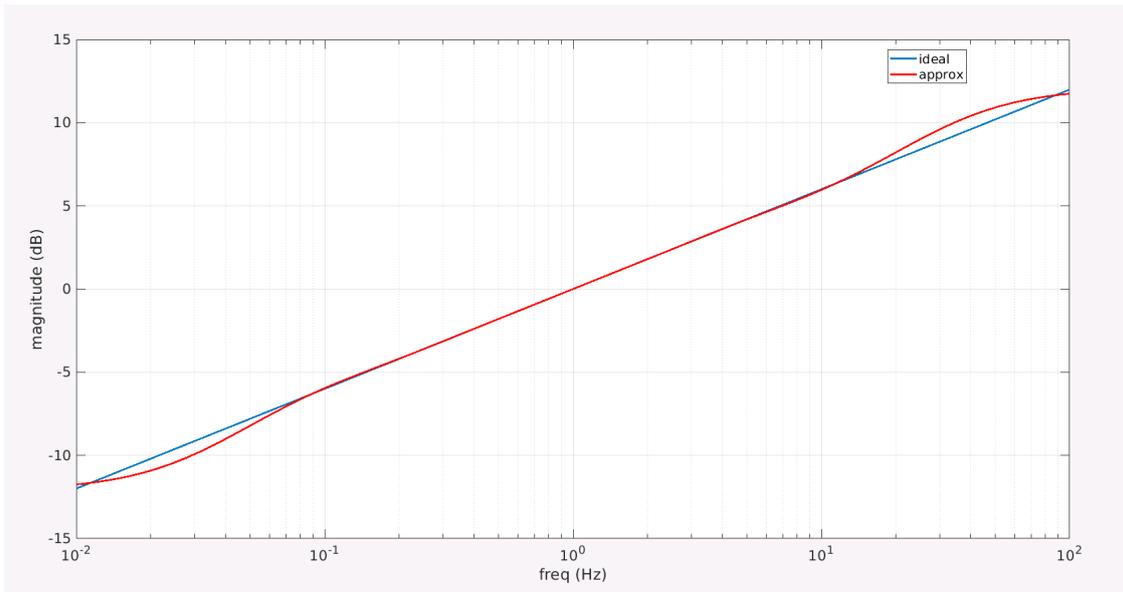
Σχήμα 6.1.10: Layout πυκνωτή κλασματικής τάξης σε τοπολογία IFLF 5^{ης} τάξης.



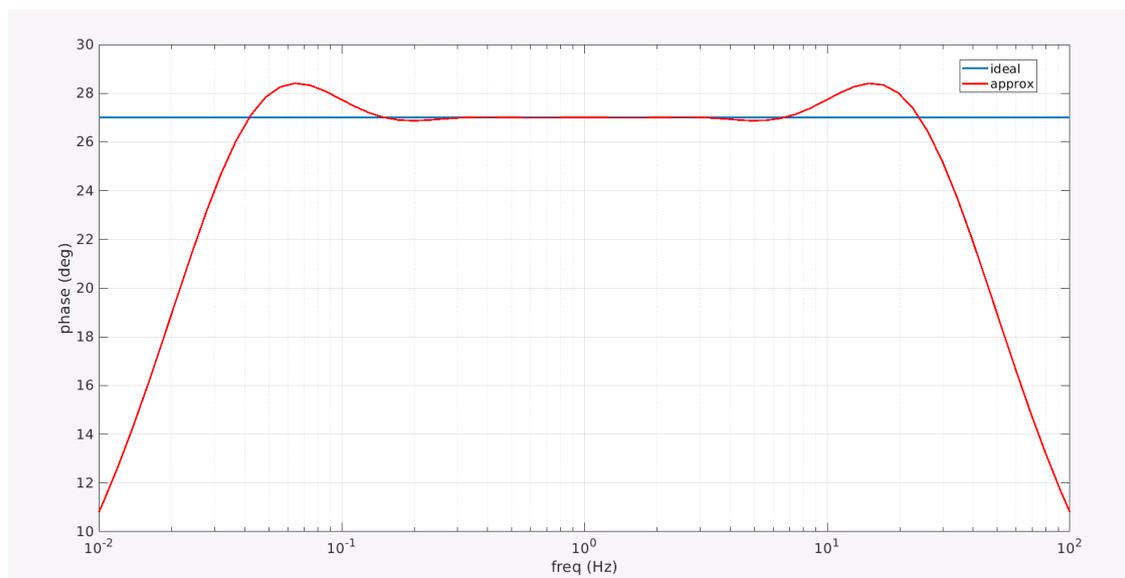
Σχήμα 6.1.11: Σύμβολο πυκνωτή κλασματικής τάξης σε τοπολογία IFLF 5^{ης} τάξης.

6.1.3) Προσομοίωση IFLF τοπολογίας χωρίς τον μετατροπέα V/I στην έξοδο.

Αρχικά προσομοιώσαμε την τοπολογία χωρίς τον ΟΤΑ της εξόδου έτσι ώστε να βεβαιωθούμε ότι έχουμε τα επιθυμητά αποτελέσματα και τα συγκρίναμε με τις ιδανικές γραφικές του MATLAB. Στο **Σχήμα 6.1.12** παρουσιάζεται το θεωρητικό κέρδος καθώς και η προσέγγιση που μας έδωσε το MATLAB για το πλάτος της $H(s)$ ενώ στο **Σχήμα 6.1.13** παρουσιάζεται η φάση του σήματος.

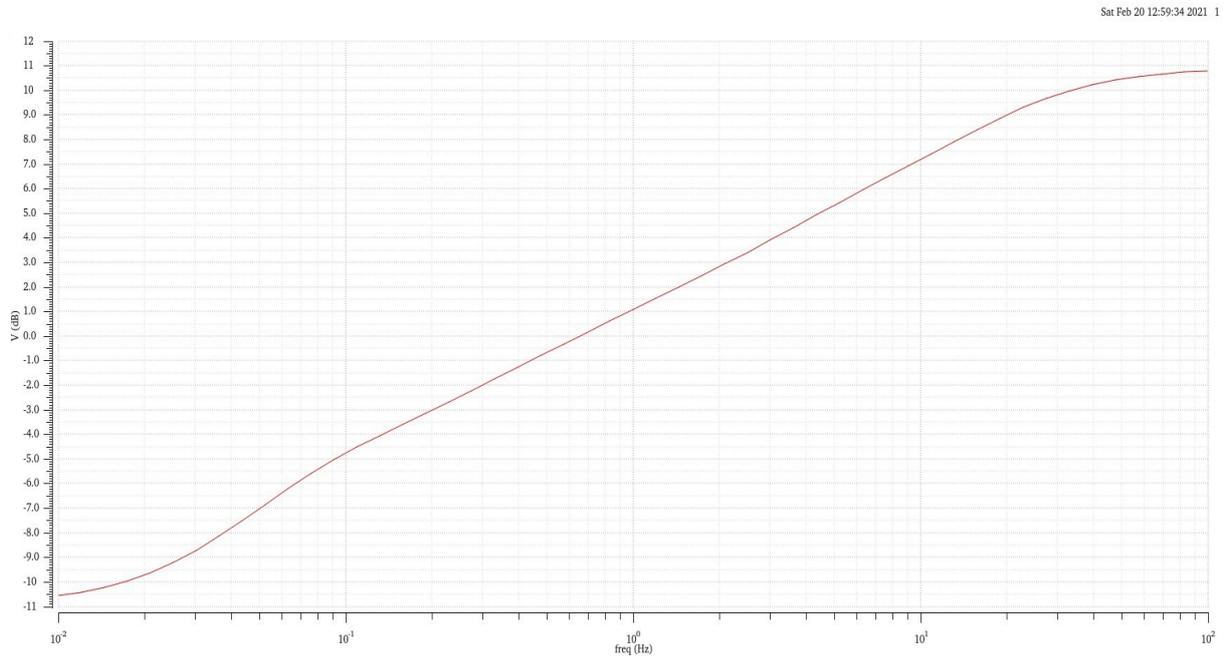


Σχήμα 6.1.12: Γραφική του MATLAB για το πλάτος του σήματος. Με μπλε είναι οι ιδανικές τιμές ενώ με κόκκινο η προσέγγιση με μη ιδανικά στοιχεία.

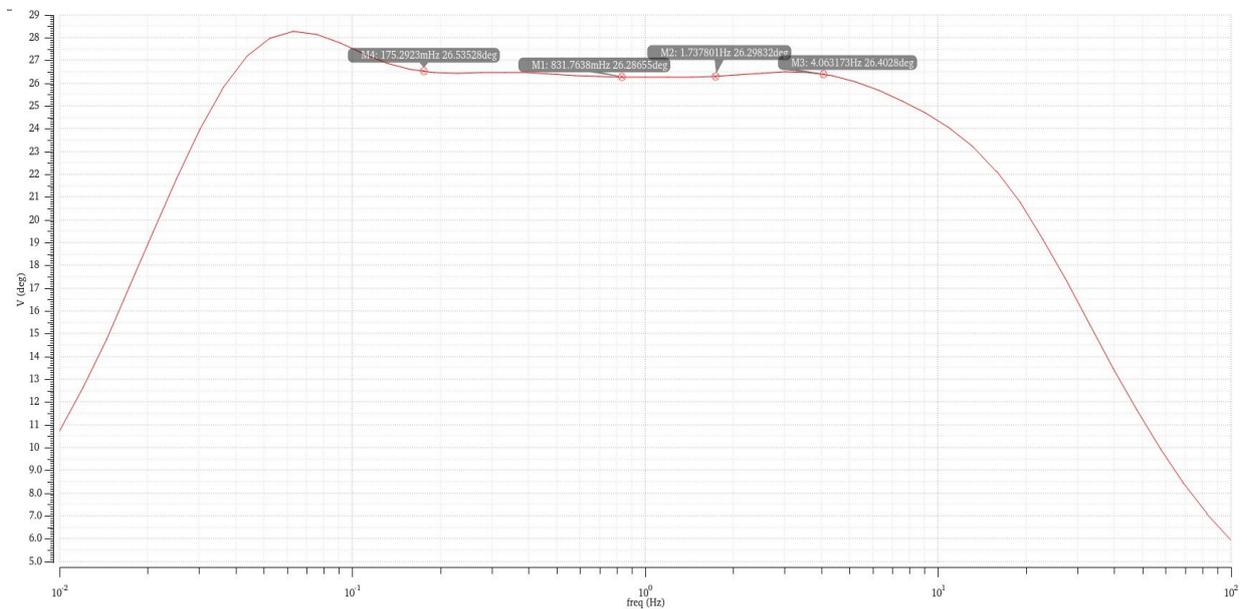


Σχήμα 6.1.13: Γραφική του MATLAB για την φάση του σήματος. Με μπλε είναι οι ιδανικές τιμές ενώ με κόκκινο η προσέγγιση με μη ιδανικά στοιχεία.

Να επισημάνουμε ότι όλες οι γραφικές που προσομοιώσαμε στο Cadence από εδώ και πέρα είναι με βάση το layout και είναι όλα τα κυκλώματα σε μορφή extracted RC. Στην συνέχεια παρουσιάζονται οι προσομοιώσεις για πλάτος **Σχήμα 6.1.14** και φάση **Σχήμα 6.1.15** του σήματος στο Cadence.



Σχήμα 6.1.14: Πλάτος σήματος της συνάρτησης $H(s)$ της τοπολογίας IFLF μέσω Cadence.



Σχήμα 6.1.15: Φάση σήματος της συνάρτησης $H(s)$ της τοπολογίας IFLF μέσω Cadence.

6.1.4) Προσομοίωση IFLF τοπολογίας με μετατροπέα V/I στην έξοδο.

Στην συνέχεια συνδέσαμε τον μετατροπέα τάσης σε ρεύμα στην έξοδο του φίλτρου μας έτσι ώστε να προσεγγίσουμε την απόκριση ενός πυκνωτή κλασματικής τάξης. Με αυτό τον τρόπο πετυχαίνουμε να σχεδιάσουμε έναν ηλεκτρονικά ελεγχόμενο πυκνωτή κλασματικής τάξης, διότι όπως δείξαμε και με την σχέση (6.3) η εμπεδιση του πυκνωτή σχετίζεται με την διαγωγιμότητα του μετατροπέα και κατ' επέκταση από το ρεύμα πόλωσης του μετατροπέα. Τα G_j ($j=0,1,2,3,4,5$) που υπάρχουν μέσα στην συνάρτηση μεταφοράς $H(s)$ στην σχέση (6.2) ακολουθούν συγκεκριμένο προγραμματισμό μέσω των ρευμάτων των ΟΤΑs που υπάρχουν μέσα στην τοπολογία IFLF και εξαρτώνται από τις διαγωγιμότητες τους μέσω της σχέσης (6.4).

$$G_j = \frac{g_{mj}}{g_m} \quad (6.4)$$

οπού g_{mj} είναι οι διαγωγιμότητες (g_{m0}, \dots, g_{m5}) σύμφωνα με το **Σχήμα 6.1.2** και g_m είναι οι διαγωγιμότητες των αντίστοιχων ΟΤΑ όπως φαίνονται στο συγκεκριμένο σχήμα. Μια άλλη παράμετρος που πρέπει να αναλυθεί είναι οι χρονικές σταθερές τ_i ($i=1,2,3,4,5$) που υπάρχουν μέσα στην συνάρτηση μεταφοράς $H(s)$ και εκφράζονται βάσει των σταθερών πυκνωτών C_i που μπαίνουν εξωτερικά του chip και του g_m σύμφωνα με την σχέση (6.5).

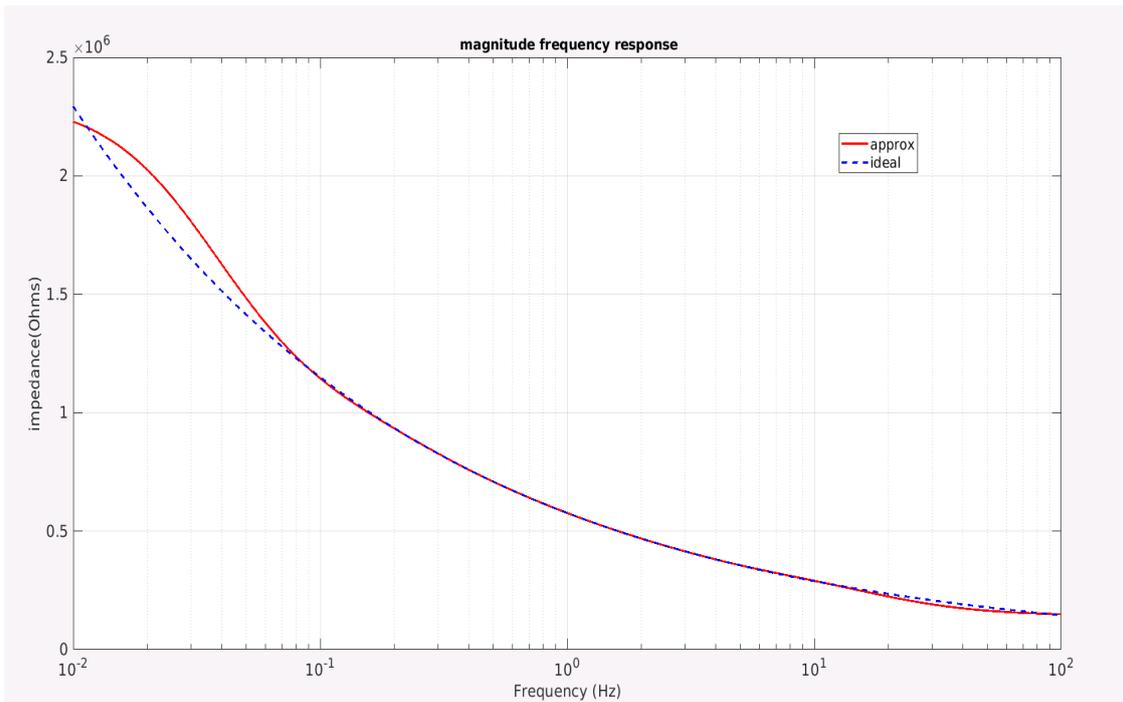
$$\tau_i = \frac{C_i}{g_m} \quad (6.5)$$

όπως προαναφέραμε το g_m δίνεται από την σχέση (5.2) την οποία παραθέτουμε και παρακάτω:

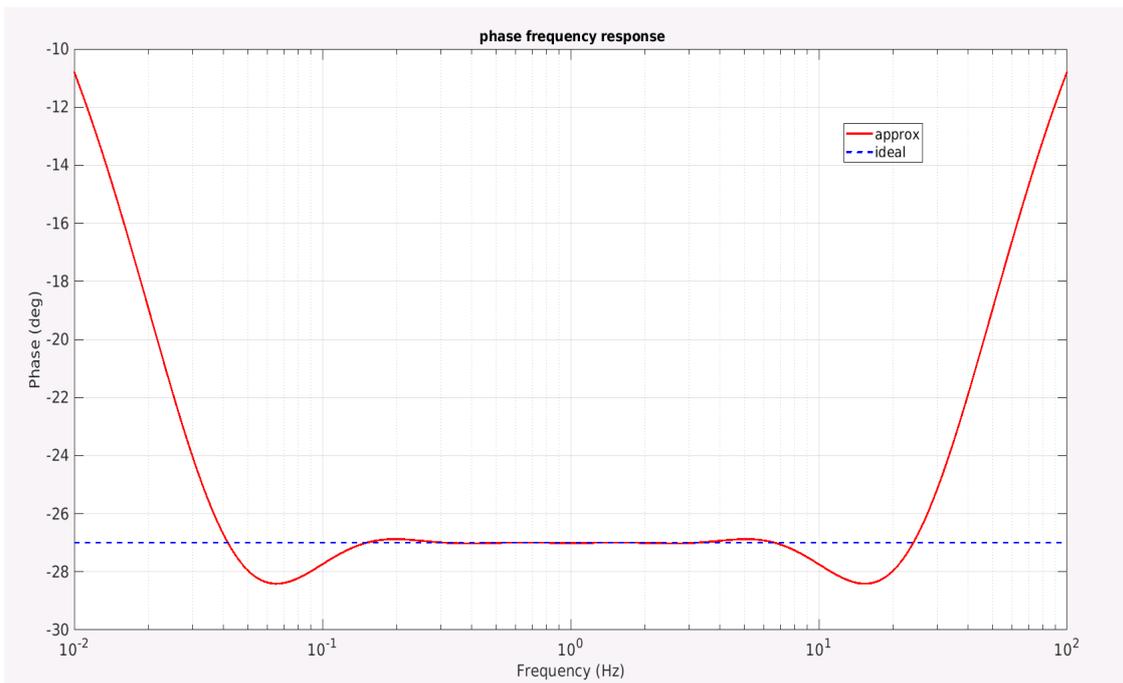
$$g_m = \frac{5 \cdot I_{bias}}{9 \cdot n \cdot V_T}$$

Στην συνέχεια παρουσιάζεται ένα παράδειγμα των προσομοιώσεων του πυκνωτή κλασματικής τάξης που χρησιμοποιήσαμε συγκριτικά με τις θεωρητικές τιμές του MATLAB. Σε πρώτη φάση βλέπουμε το πλάτος **Σχήμα 6.1.16** και την φάση **Σχήμα 6.1.17** όπως προσομοιώθηκαν σε θεωρητικό επίπεδο στο MATLAB. Στην συνέχεια βλέπουμε την εξάρτηση της εμπεδισης του πυκνωτή από την συχνότητα αντικαθιστώντας στην σχέση (6.6) τον όρο ($s=j\omega$).

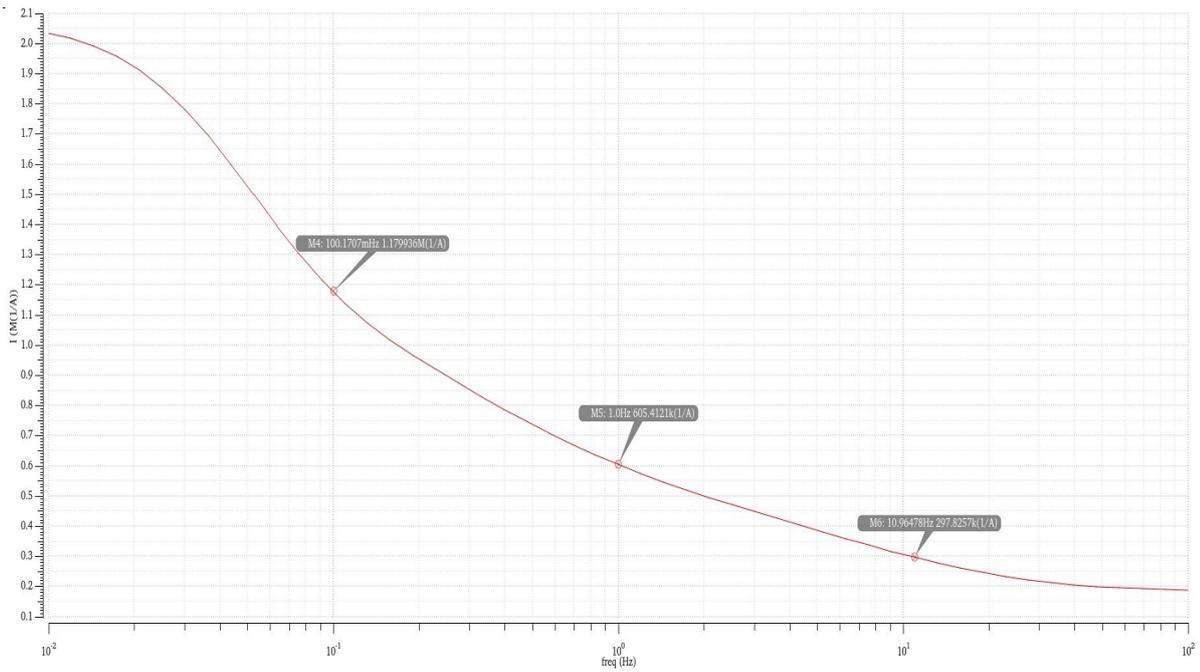
$$Z_q(s) = \frac{1}{C_q} \cdot s^{-q} \quad (6.6)$$



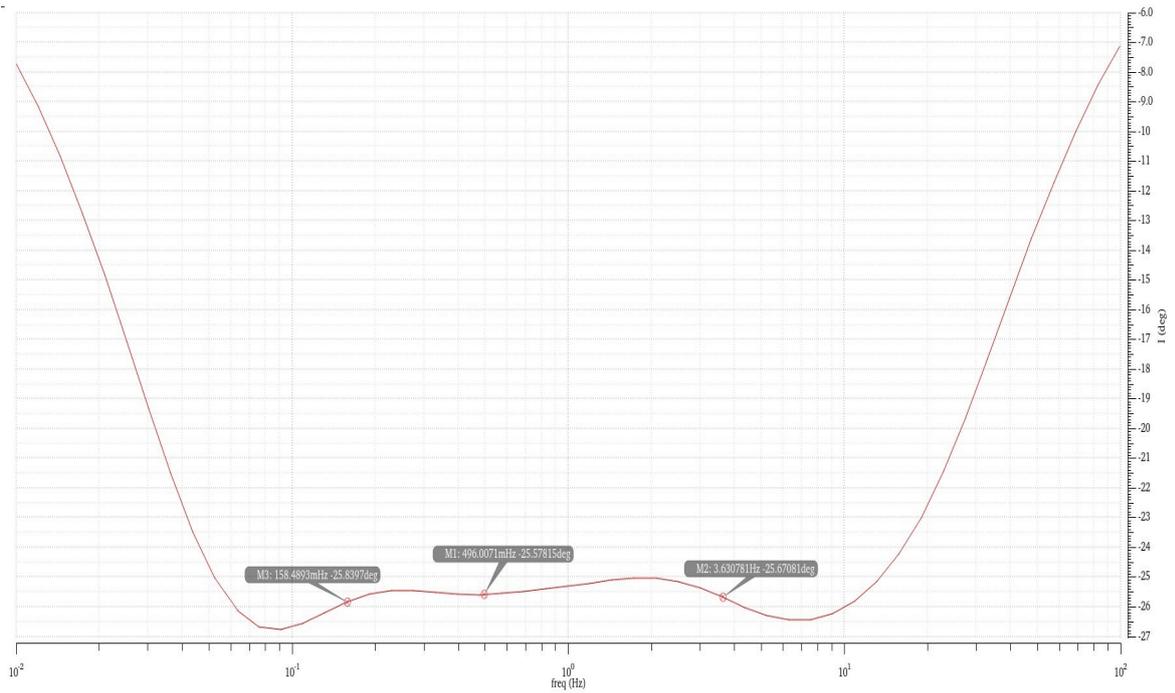
Σχήμα 6.1.16: Πλάτος/εμπέδηση τοπολογίας μέσω MATLAB.



Σχήμα 6.1.17: Φάση τοπολογίας μέσω MATLAB.



Σχήμα 6.1.18: Πλάτος/εμπέδηση πυκνωτή μέσω προσομοίωσης του Cadence.



Σχήμα 6.1.19: Φάση πυκνωτή μέσω προσομοίωσης του Cadence.

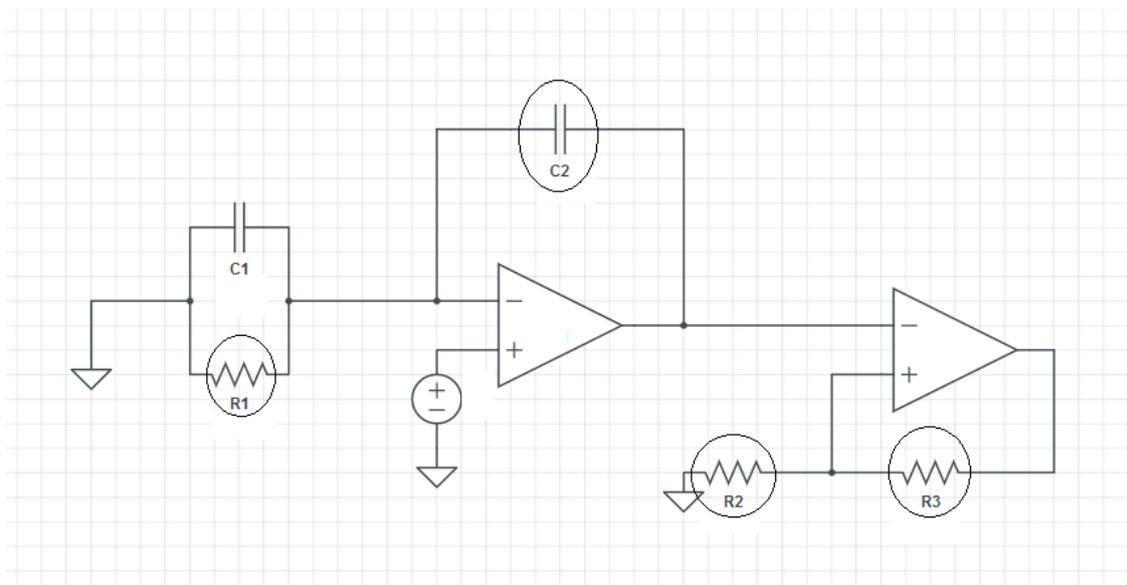
6.2) Σχεδίαση ηλεκτρονικά ελεγχόμενου FO-PID με 2 op-amps.

6.2.1) Σύνοψη

Έπειτα από όλες αυτές τις δόκιμες που έγιναν στις τοπολογίες καταλήξαμε σε δυο τοπολογίες οι οποίες εξοικονομούν και χώρο σε επίπεδο chip αλλά εξασφαλίζουν και καλύτερη λειτουργικότητα. Επιχειρήσαμε να σχεδιάσουμε έναν ηλεκτρονικά ελεγχόμενο FO-PID με 2 τελεστικούς ενισχυτές και στην συνέχεια όπως θα δούμε και με 1 τελεστικό ενισχυτή. Στο τέλος θα γίνουν οι συγκρίσεις των δυο κυκλωμάτων.

6.2.2) Προσομοιώσεις και αποτελέσματα

Στην αρχή παρουσιάζεται η τοπολογία **Σχήμα 6.2.1**. Χρησιμοποιήθηκαν δυο τελεστικοί ενισχυτές και οι τιμές των αντιστάσεων και των πυκνωτών αναγράφονται στον **Πίνακα 6.2.1**.



Σχήμα 6.2.1: Τοπολογία με 2 τελεστικούς ενισχυτές και πυκνωτές και αντιστάσεις ηλεκτρονικά ελεγχόμενα στοιχεία.

Οι αντιστάσεις που είναι κυκλωμένες (R_1, R_2, R_3) είναι σχεδιασμένες με ΟΤΑ σε συνδεσμολογία αντίστασης όπως δείξαμε σε προηγούμενο κεφάλαιο και με κατάλληλο καθρεπτισμό στα ρεύματα πόλωσης τους έτσι ώστε να έχουν τις επιθυμητές τιμές αντίστασης που φαίνονται στον **Πίνακα 6.2.1**. Ο πυκνωτής που είναι κυκλωμένος (C_2) έχει σχεδιαστεί με την τοπολογία IFLF φίλτρου 5ης τάξης όπως αυτή παρουσιάστηκε και με κατάλληλο προγραμματισμό στα ρεύματα πόλωσης των ΟΤΑς του ώστε να έχει την επιθυμητή εμπεδισι και τάξη. Ο πυκνωτής C_1 συνδέεται εξωτερικά από το chip. Η συνάρτηση μεταφοράς της τοπολογίας δίνεται από την σχέση (6.7).

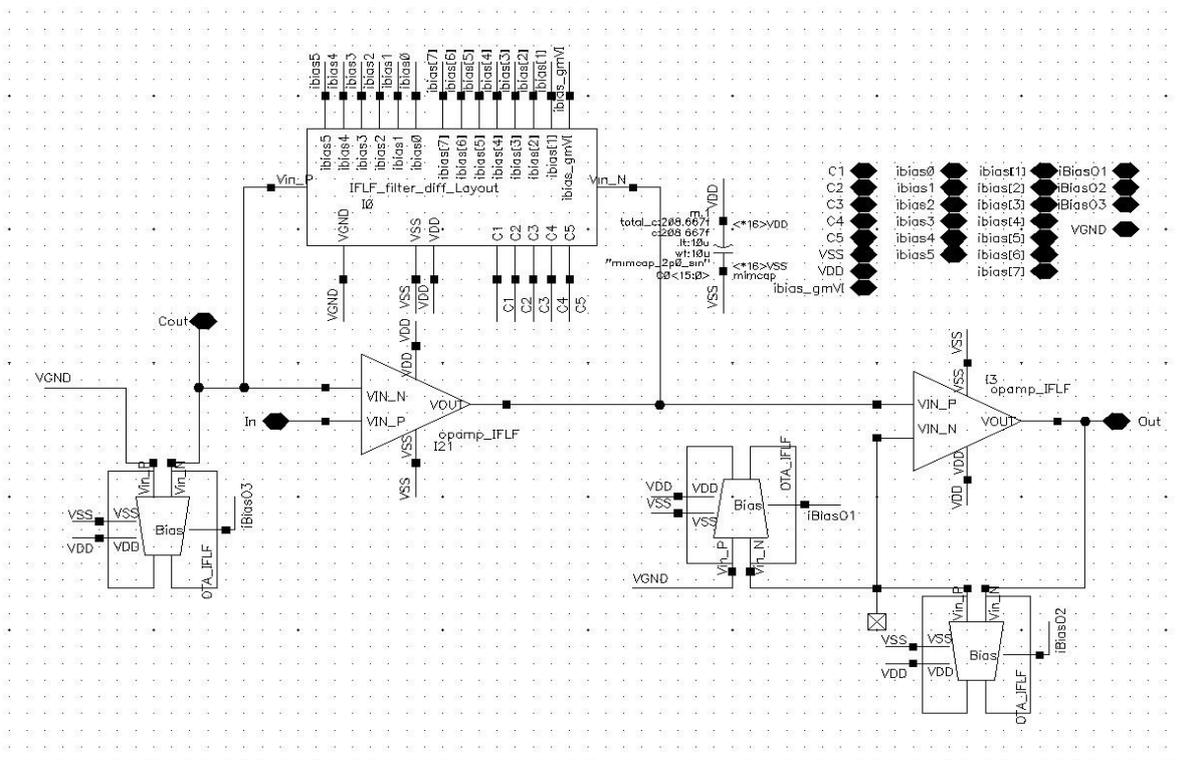
$$G_{2op} = \left(1 + \frac{R_3}{R_2}\right) + \left(1 + \frac{R_3}{R_2}\right) \cdot \left(\frac{1}{C_2 \cdot R_1}\right) \cdot s^{-\lambda} + \left(\frac{C_1}{C_2}\right) \cdot \left(1 + \frac{R_3}{R_2}\right) \cdot s^{(1-\lambda)} \quad (6.7)$$

οπού λ η τάξη του πυκνωτή C_2 και ισχύει $\lambda=0.3$.

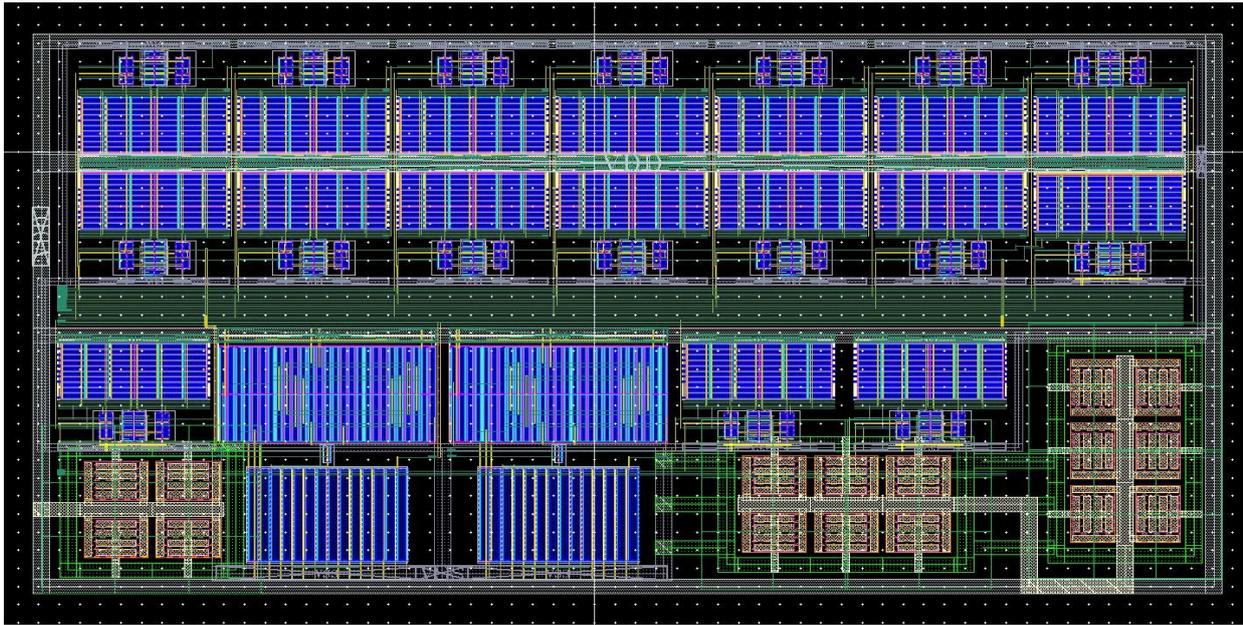
R_1	1 KΩ	C_1	50uF
R_2	1 KΩ	C_2	800 uF /sec ^{0.7}
R_3	9 KΩ	-	-

Πίνακας 6.2.1: Πίνακας μεγεθών των στοιχείων του FO-PID με 2 op-amps.

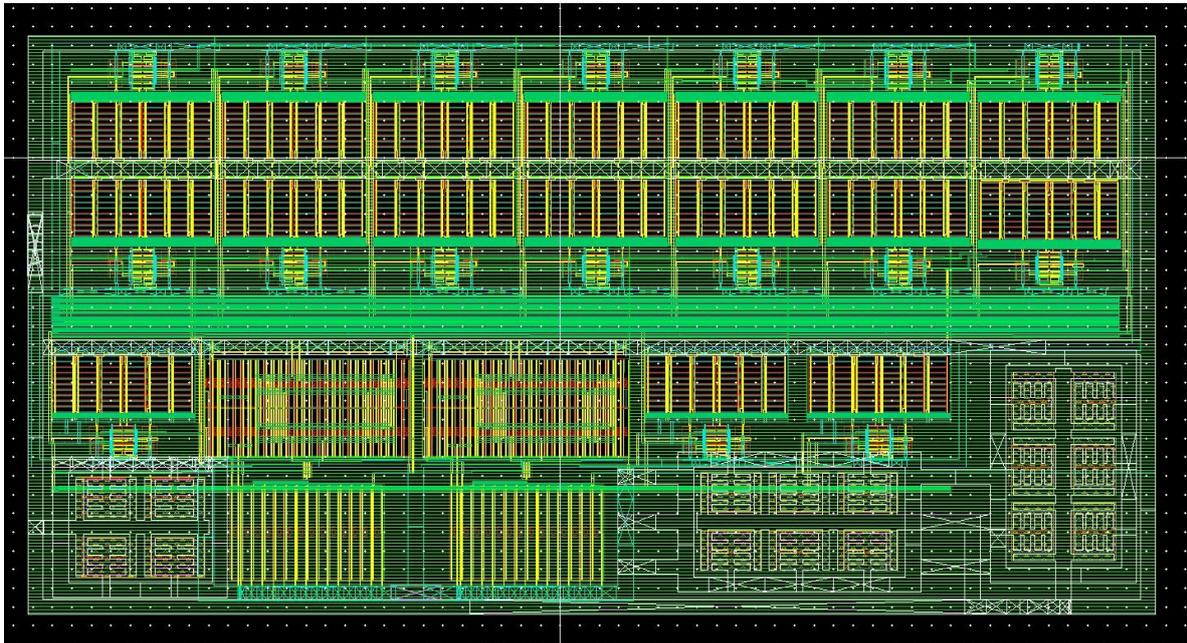
Στην συνέχεια παρουσιάζεται το σχηματικό της τοπολογίας Σχήμα 6.2.2 καθώς και το layout Σχήμα 6.2.3. Στο Σχήμα 6.2.4 παρουσιάζεται το layout έτσι όπως φαίνεται μέσα από το αρχείο extracted RC οπού συνοπολογίζονται οι παρασιτικές αντιστάσεις και χωρητικότητες των μετάλλων.



Σχήμα 6.2.2: Σχηματικό τοπολογίας 2 τελεστικών ενισχυτών ηλεκτρονικά ελεγχόμενου FO-PID.

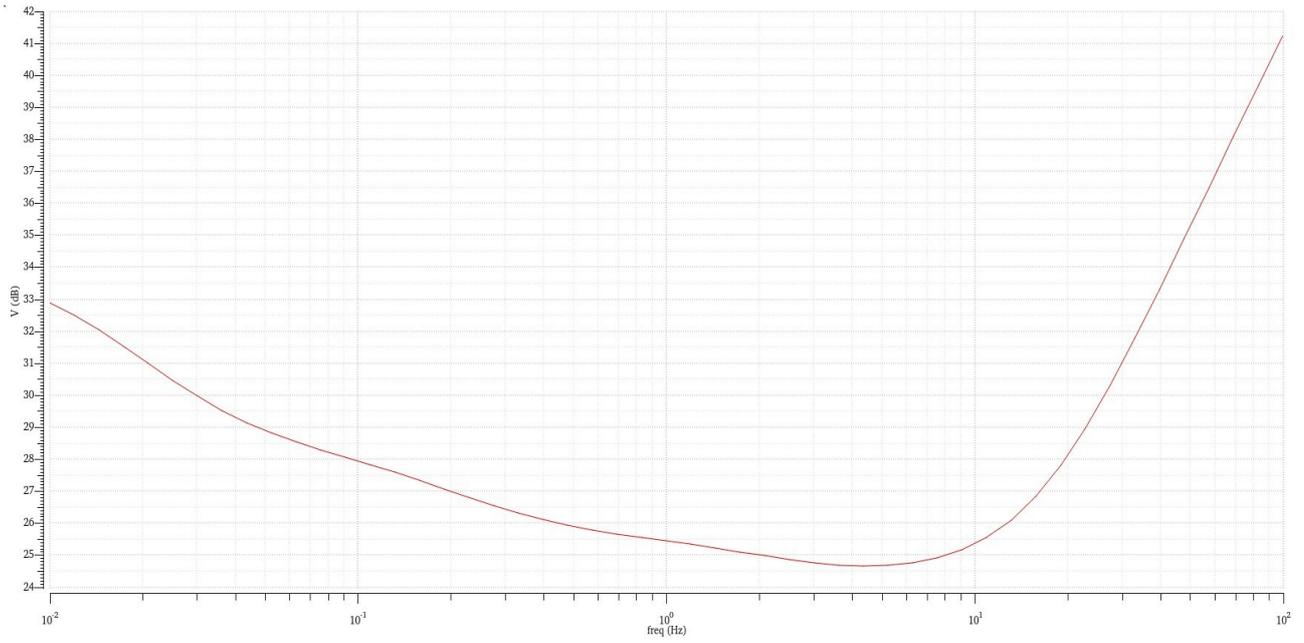


Σχήμα 6.2.3: Layout τοπολογίας 2 τηλεστικών ενισχυτών ηλεκτρονικά ελεγχόμενου FO-PID.

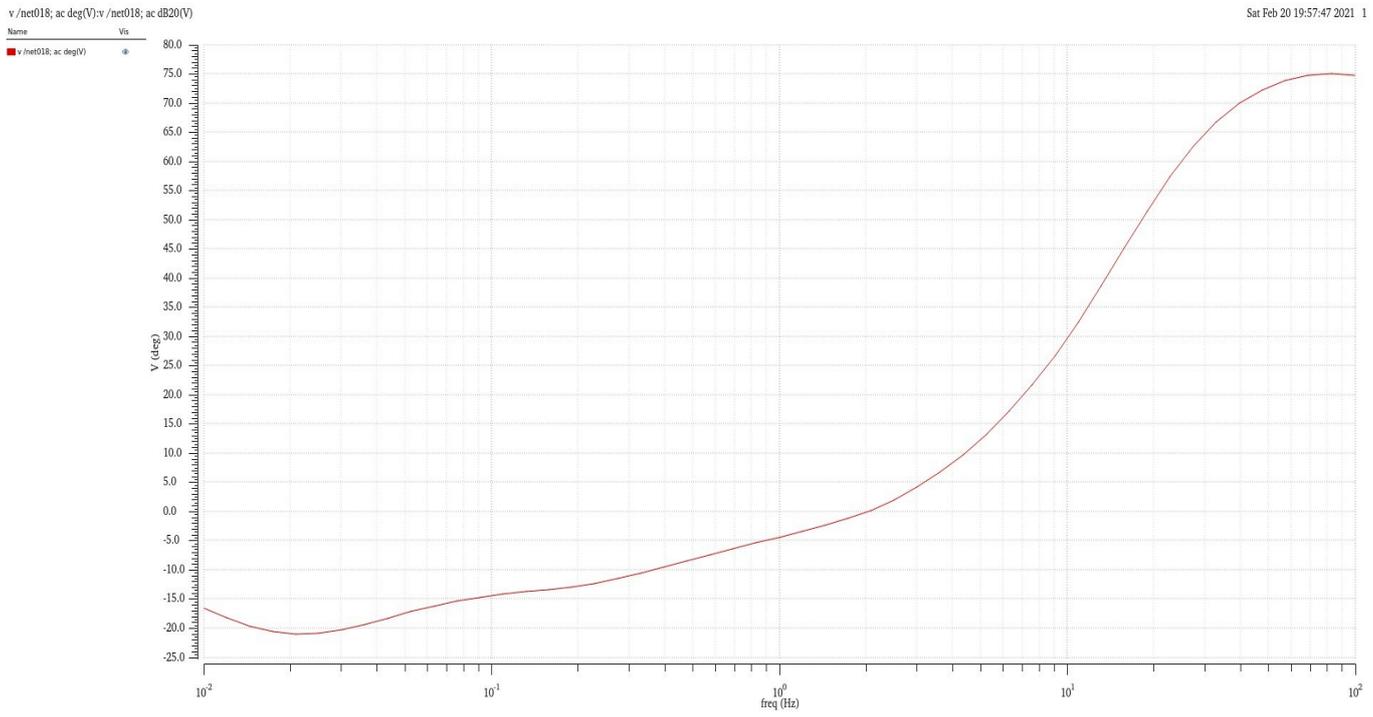


Σχήμα 6.2.4: Extracted RC τοπολογίας 2 τηλεστικών ενισχυτών ηλεκτρονικά ελεγχόμενου FO-PID.

Στην συνέχεια παρουσιάζονται οι γραφικές πλάτους **Σχήμα 6.2.5** και φάσης **Σχήμα 6.2.6** έτσι όπως αυτές προσομοιωθήκαν από τα αποτελέσματα του extracted RC στο Cadence.

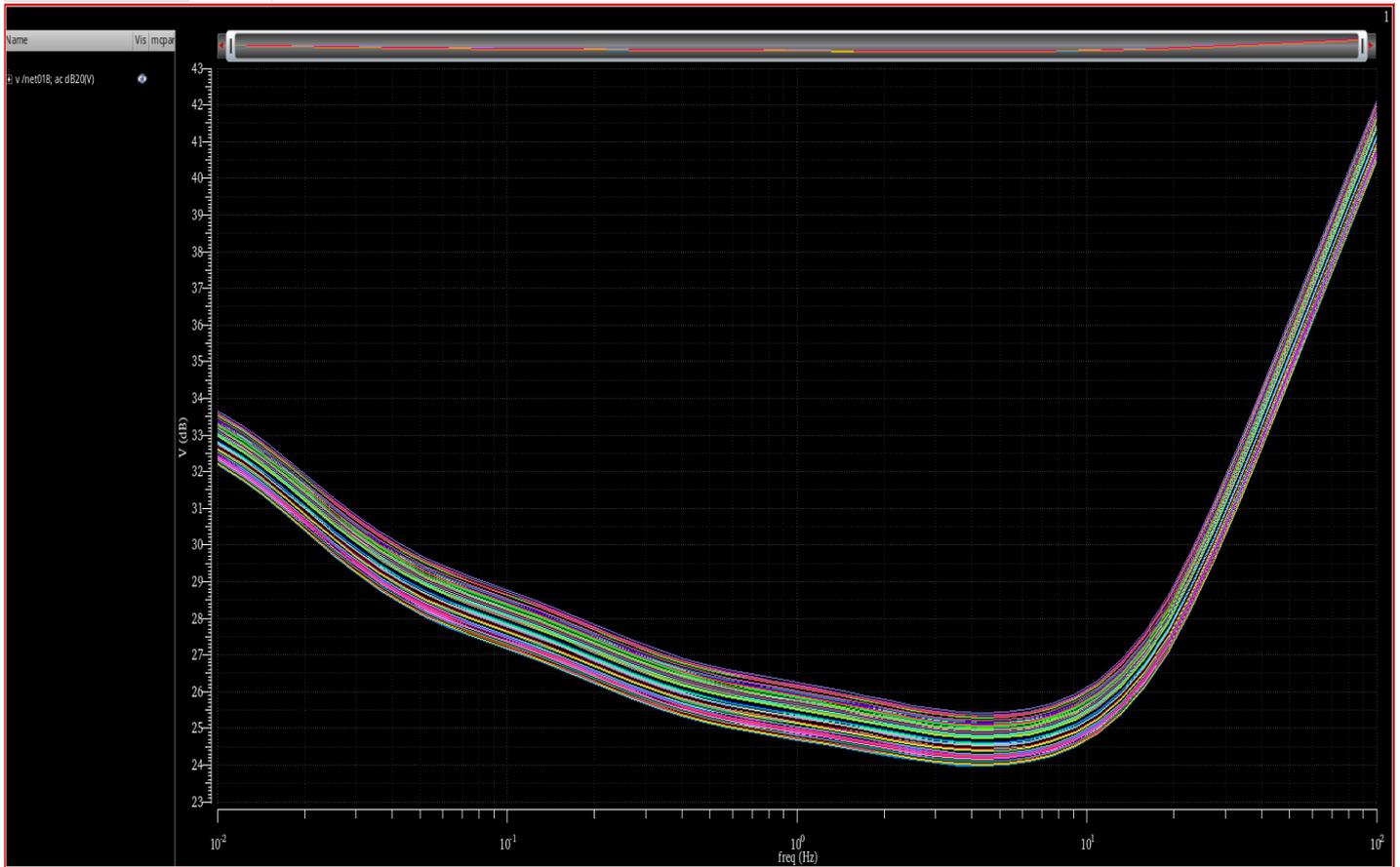


Σχήμα 6.2.5: Πλάτος σήματος εξόδου τοπολογίας 2 τελεστικών ενισχυτών ηλεκτρονικά ελεγχόμενου FO-PID.

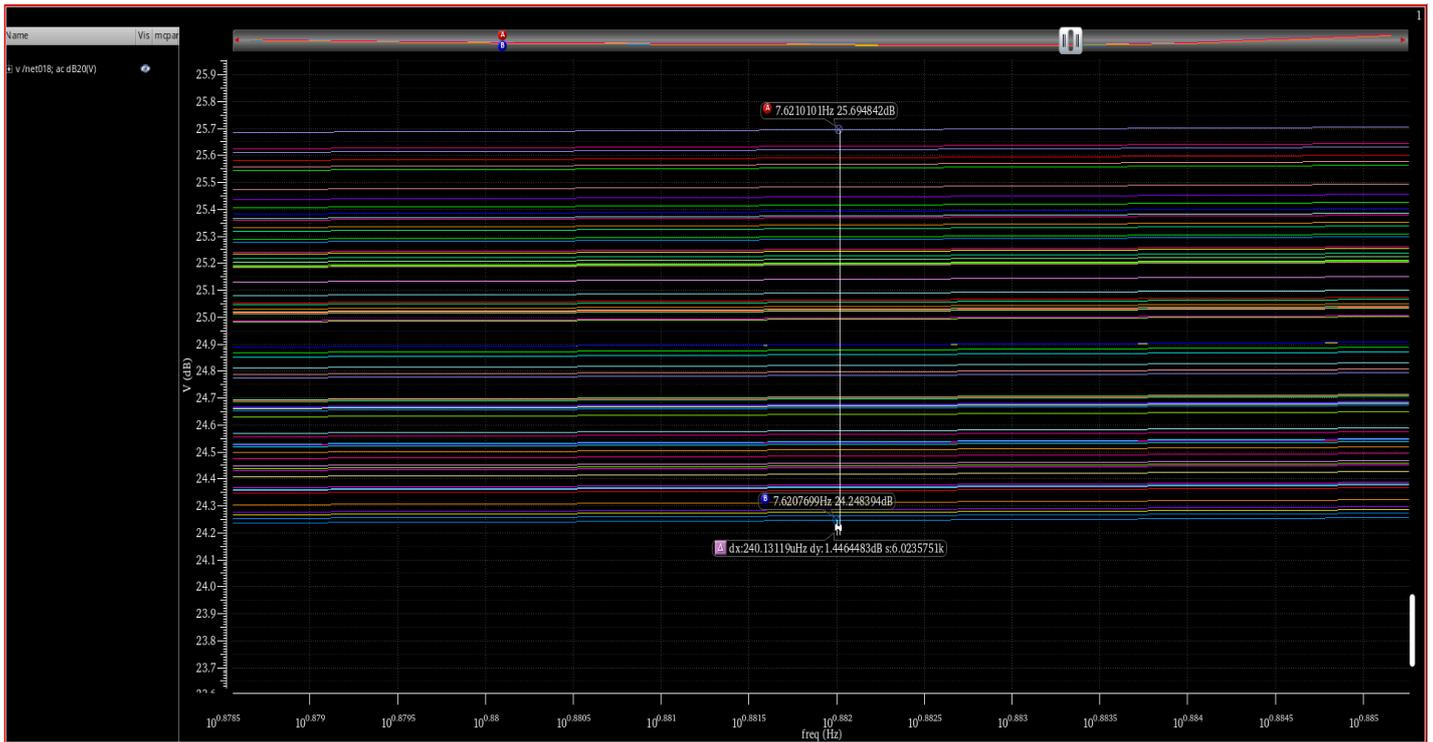


Σχήμα 6.2.6: Φάση σήματος εξόδου τοπολογίας 2 τελεστικών ενισχυτών ηλεκτρονικά ελεγχόμενου FO-PID.

Στην συνέχεια παρουσιάζονται τα αποτελέσματα του monte-carlo για processes και mismatch. Τα διαγράμματα κρατήθηκαν με μαύρο background λόγω των πολλών χρωμάτων που υπάρχουν στα αποτελέσματα έτσι ώστε να είναι πιο ευδιάκριτα. Στο **Σχήμα 6.2.7** παρουσιάζονται τα αποτελέσματα του Monte-Carlo για το πλάτος της εξόδου και στο **Σχήμα 6.2.8** έχουμε μετρήσει την μέγιστη απόκλιση των αποτελεσμάτων που είναι σημαντικά μικρή. Όπως θα δούμε έχουμε μέγιστη απόκλιση 1.4dB που σημαίνει ότι το σύστημα μας δεν επηρεάζεται από τις οποίες μεταβολές υπάρχουν.

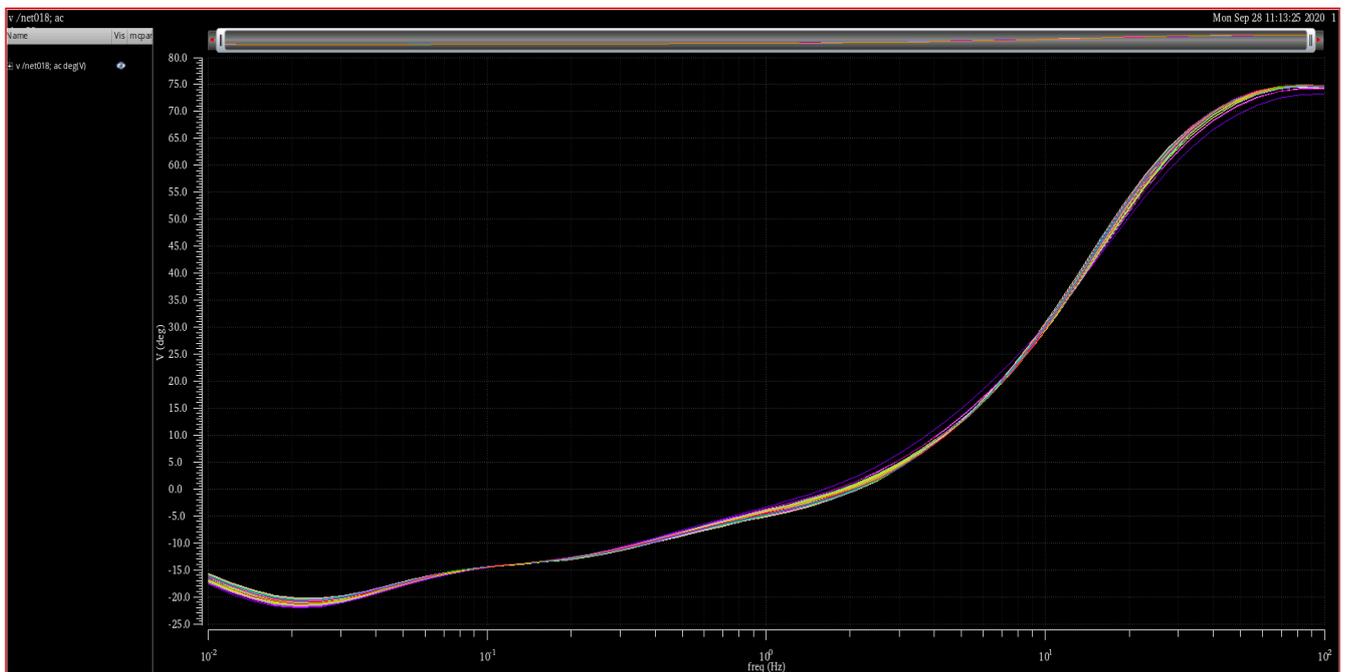


Σχήμα 6.2.7: Monte-Carlo processes και mismatch για το πλάτος του σήματος εξόδου.

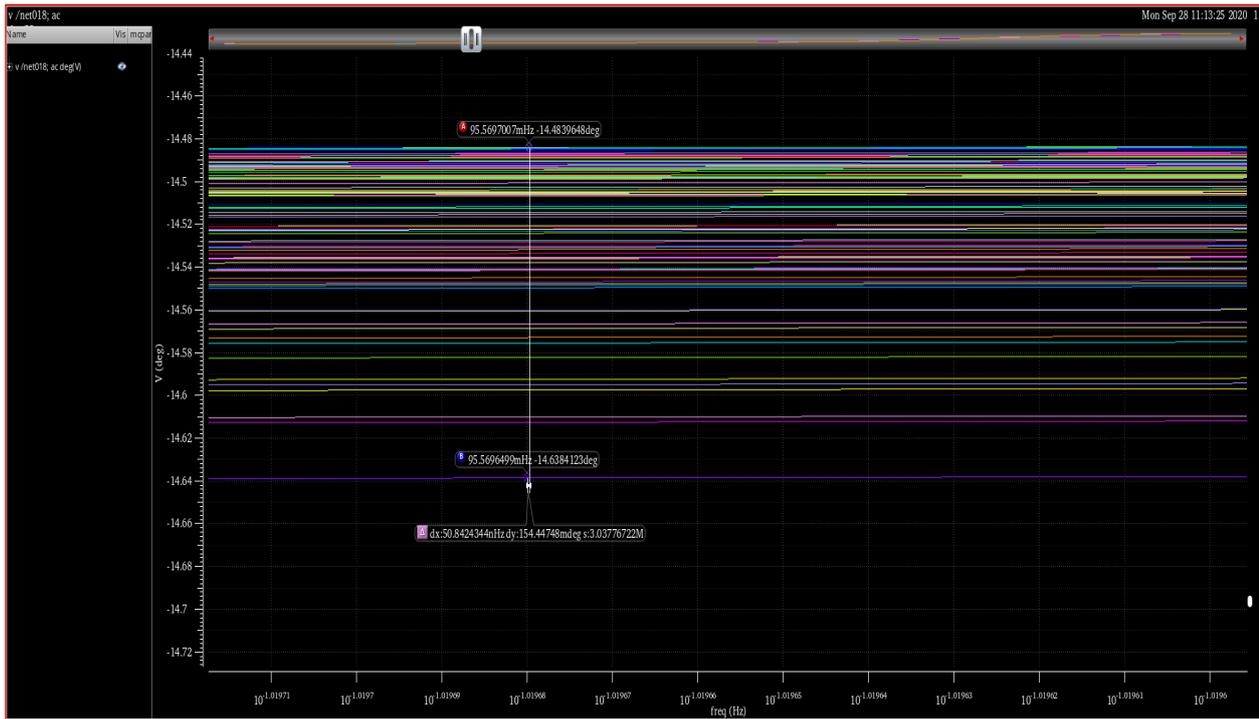


Σχήμα 6.2.8: Monte-Carlo processes και mismatch μέγιστη απόκλιση του πλάτους του σήματος εξόδου.

Στην συνέχεια θα δούμε τα αντίστοιχα αποτελέσματα και για την φάση του σήματος όπου οι μεταβολές εδώ είναι εξίσου αρκετά μικρές Σχήμα 6.2.9 και Σχήμα 6.2.10.

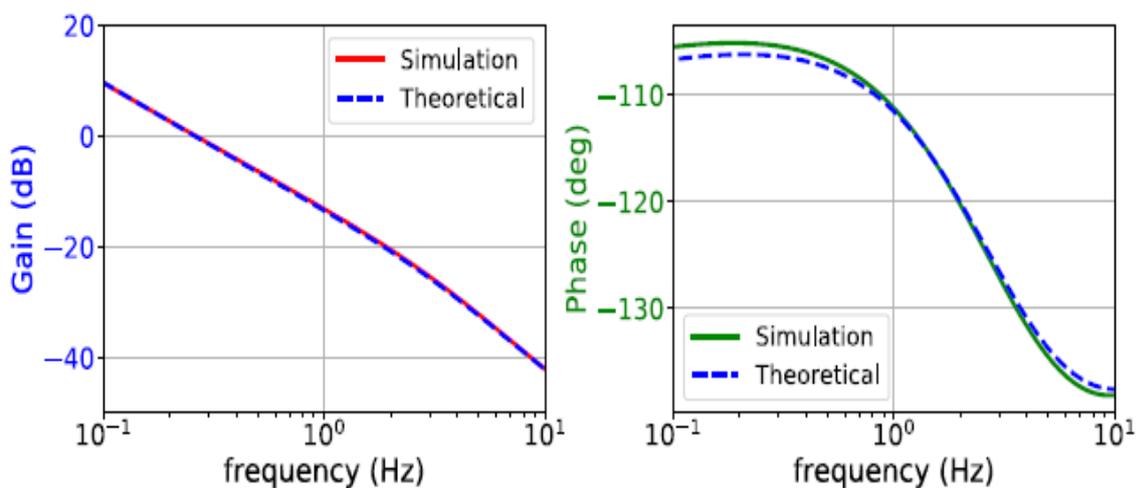


Σχήμα 6.2.9: Monte-Carlo processes και mismatch για την φάση του σήματος εξόδου.



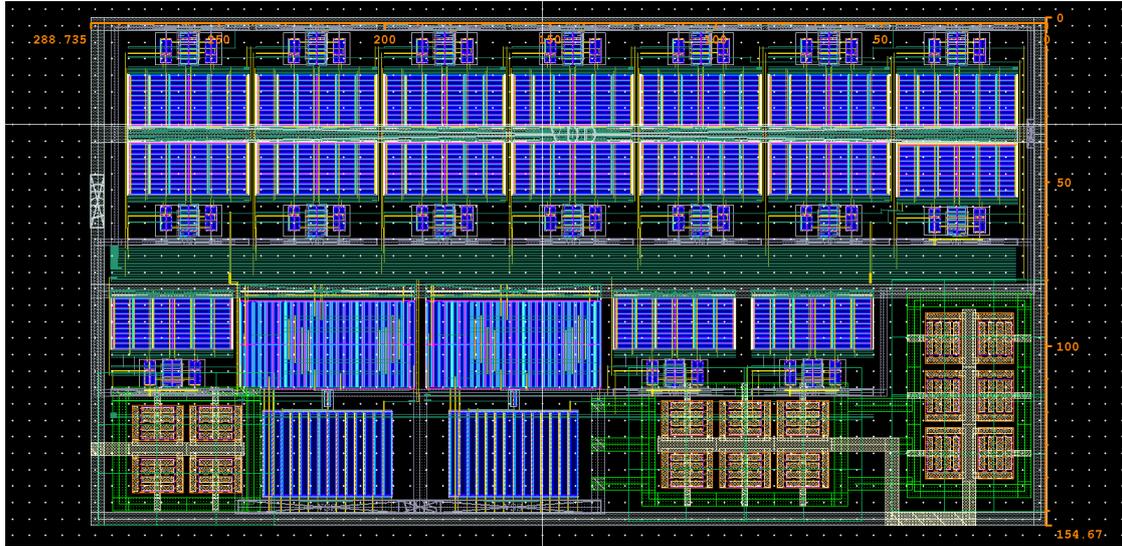
Σχήμα 6.2.10: Monte-Carlo processes και mismatch μέγιστη απόκλιση της φάσης του σήματος εξόδου.

Στην συνέχεια συνδέσαμε ένα ιδανικό plant στην έξοδο και μετρήσαμε σε open loop συνδεσμολογία την απόκριση του συστήματος μας και το συγκρίναμε μαζί με τις θεωρητικές τιμές του MATLAB για κέρδος και φάση.



Σχήμα 6.2.11: Σήμα εξόδου συστήματος FO-PID ελκτική με plant σε open loop συνδεσμολογία σε πλάτος και φάση (από αριστερά προς τα δεξιά)

Τελος παρουσιάζεται το Layout με τις διαστάσεις του (288x154) Σχήμα 6.2.12.



Σχήμα 6.2.12: Διαστάσεις layout τοπολογίας με 2 op-amps.

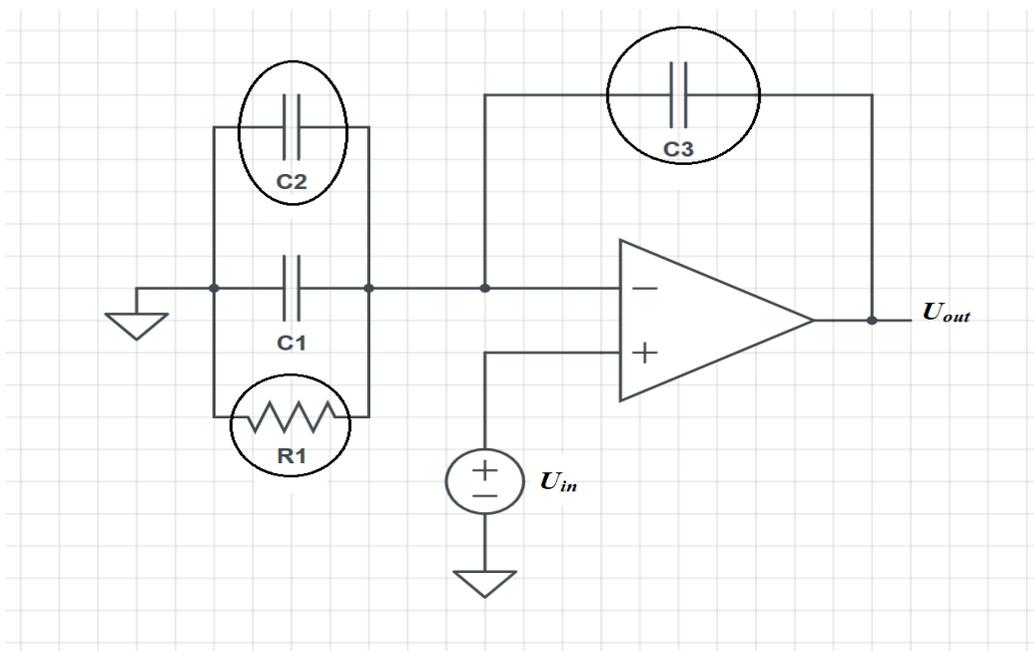
6.3) Σχεδίαση ηλεκτρονικά ελεγχόμενου FO-PID με 1 op-amp.

6.3.1) Εισαγωγή

Στο τέλος της συγκεκριμένης διπλωματικής δοκιμάσαμε να σχεδιάσουμε έναν FO-PID σε τοπολογία με έναν τελεστικό ενισχυτή όμως όπως θα δούμε στην συνέχεια και από άποψη αποτελεσμάτων όπως επίσης και λόγω χώρου που καταλαμβάνει ο επικρατέστερος ελεγκτής κλασματικής τάξης είναι αυτός που αναπτύξαμε στο κεφάλαιο 6.2.

6.3.2) Τοπολογία και αποτελέσματα

Στην συγκεκριμένη τοπολογία **Σχήμα 6.3.1** χρησιμοποιήθηκαν όπως θα δούμε δυο πυκνωτές κλασματικής τάξης επομένως δυο IFLF φίλτρα 5^{ης} τάξης με τον κατάλληλο προγραμματισμό ρευμάτων (πυκνωτές C_2, C_3), μια ηλεκτρονικά ελεγχόμενη αντίσταση (R_1) και ένας εξωτερικός πυκνωτής (ακέραιας τάξης) (C_1) που τοποθετείται εκτός chip.



Σχήμα 6.3.1: Τοπολογία με 1 op-amp.

Στον **Πίνακα 6.3.1** παρουσιάζονται οι επιθυμητές τιμές των στοιχείων ώστε να έχουμε την κατάλληλη συνάρτηση μεταφοράς.

R_1	800KΩ	C_2	900nF/sec ^{0.7}
C_1	62.5nF	C_3	100nF/sec ^{0.7}

Πίνακας 6.3.1: Τιμές των στοιχείων που χρησιμοποιήθηκαν

Οι πυκνωτές C_2, C_3 που είναι κλασματικής τάξης έχουν όρους λ, μ αντίστοιχα και είναι ίσοι μεταξύ τους. Ισχύει λοιπόν η σχέση (6.8).

$$\lambda = \mu = 0.3 \quad (6.8)$$

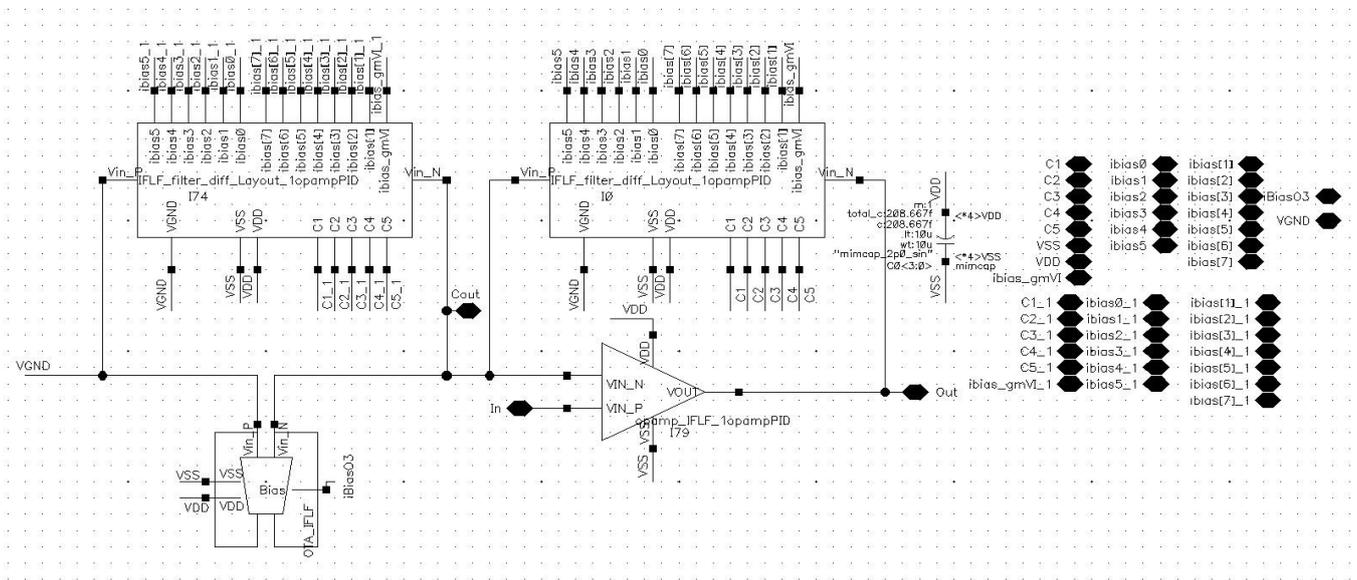
Η συνάρτηση μεταφοράς της συγκεκριμένης τοπολογίας δίνεται από την σχέση (6.9)

$$G_{1op} = \left(1 + \frac{C_2}{C_3} \cdot s^{(\lambda - \mu)}\right) + \frac{1}{C_3 \cdot R_1} \cdot s^{-\mu} + \frac{C_1}{C_3} \cdot s^{(1 - \mu)} \quad (6.9)$$

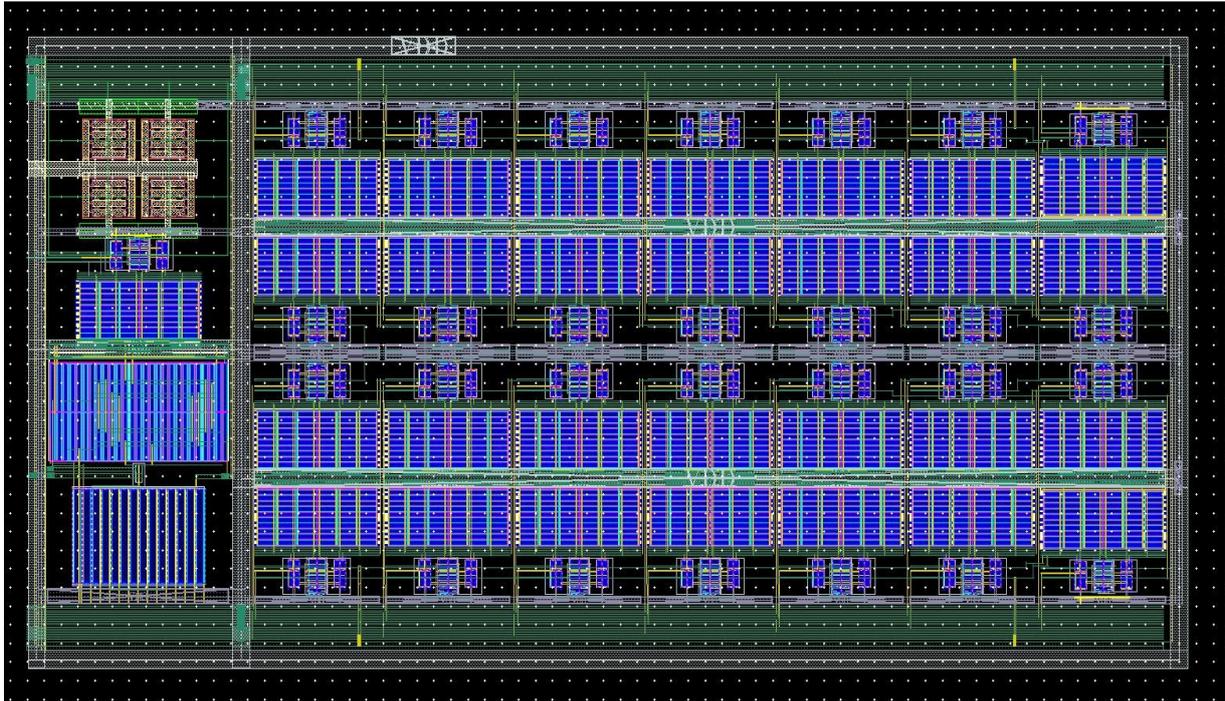
η οποία λόγω της (6.8) απλοποιείται και έχει την μορφή της σχέσης (6.10).

$$G_{1op} = \left(1 + \frac{C_2}{C_3}\right) + \frac{1}{C_3 \cdot R_1} \cdot s^{-0.3} + \frac{C_1}{C_3} \cdot s^{0.7} \quad (6.10)$$

Στην συνέχεια παρουσιάζεται η τοπολογία όπως αυτή σχεδιάστηκε στο Cadence σε επίπεδο σχηματικού **Σχήμα 6.3.2** καθώς και σε επίπεδο layout **Σχήμα 6.3.3**.

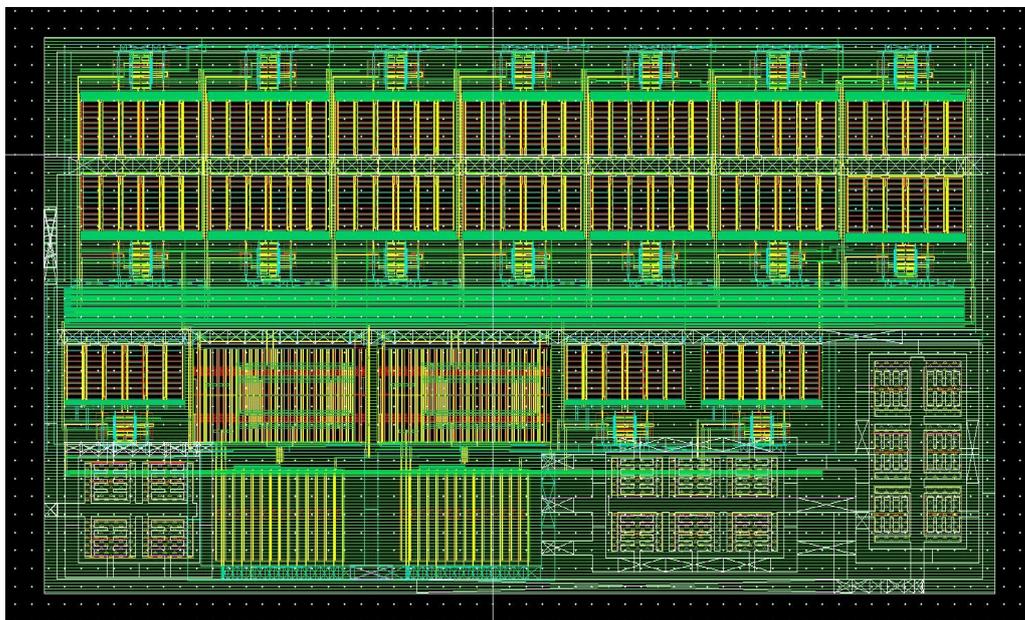


Σχήμα 6.3.2: Σχηματικό τοπολογίας με 1 op-amp.



Σχήμα 6.3.3: Layout τοπολογίας με 1 op-amp.

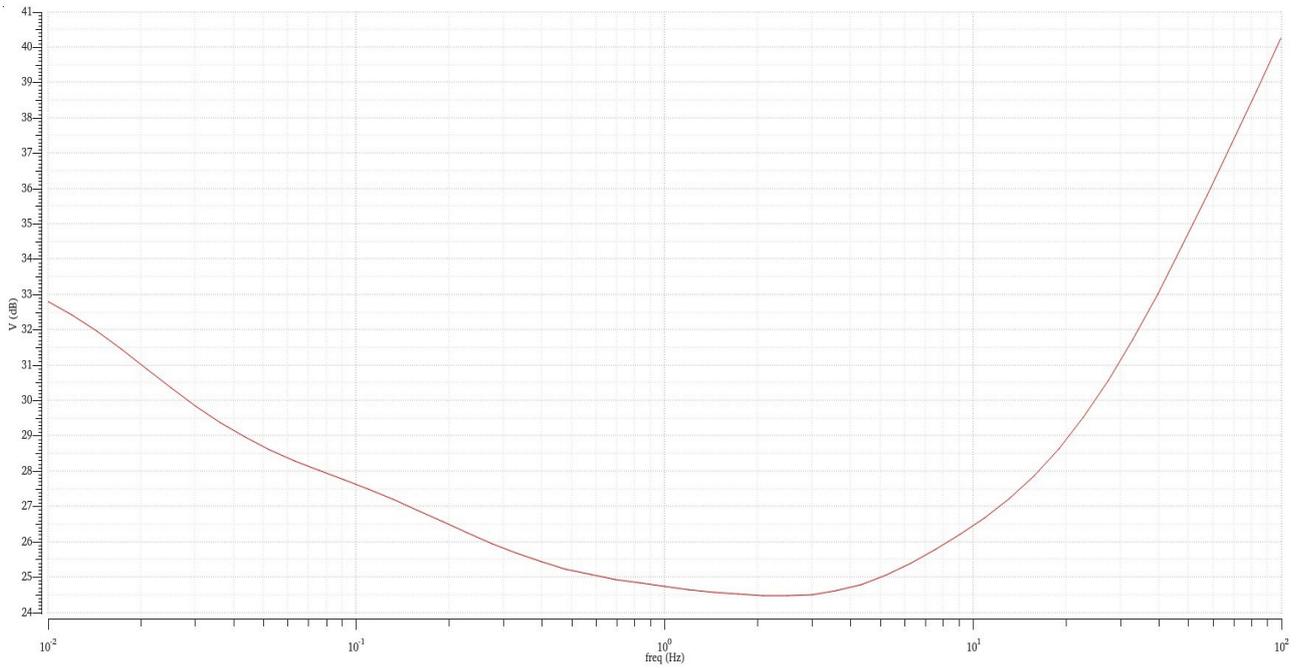
Ακολουθεί το extracted RC για το layout που σχεδιάστηκε Σχήμα 6.3.4.



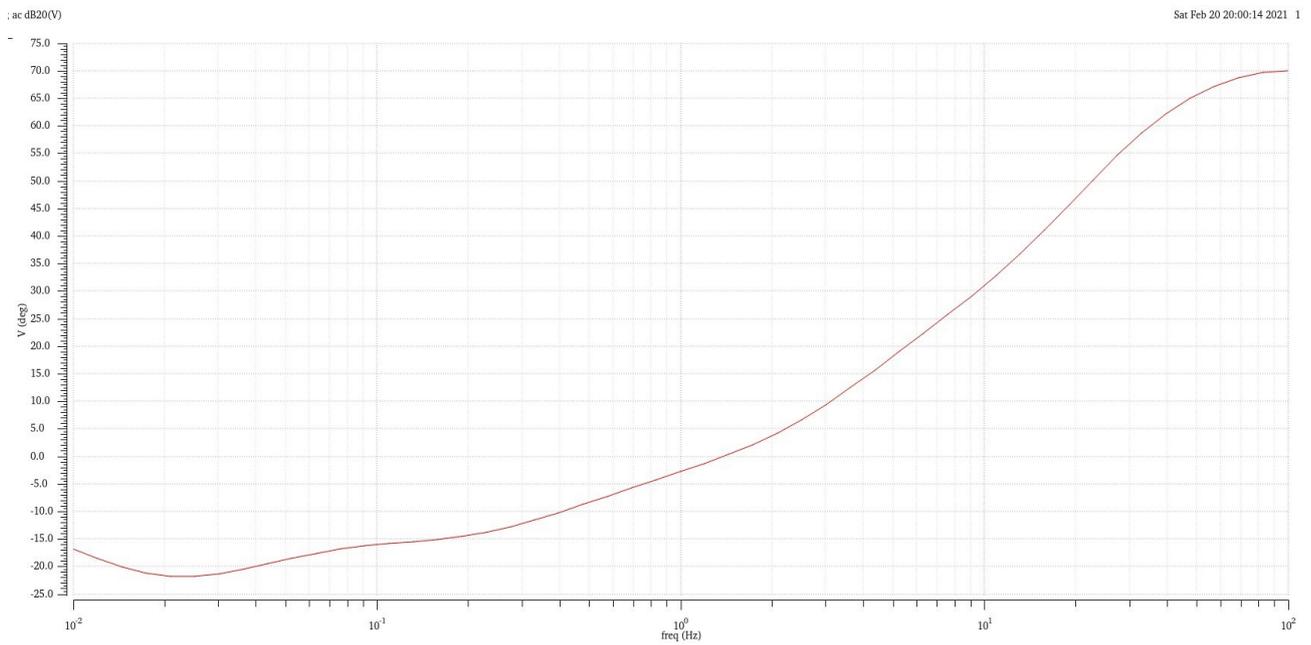
Σχήμα 6.3.4: Extracted RC τοπολογίας με 1 op-amp.

Τέλος, ακολουθούν τα αποτελέσματα για πλάτος και φάση του σήματος εξόδου της συγκεκριμένης τοπολογίας.

1

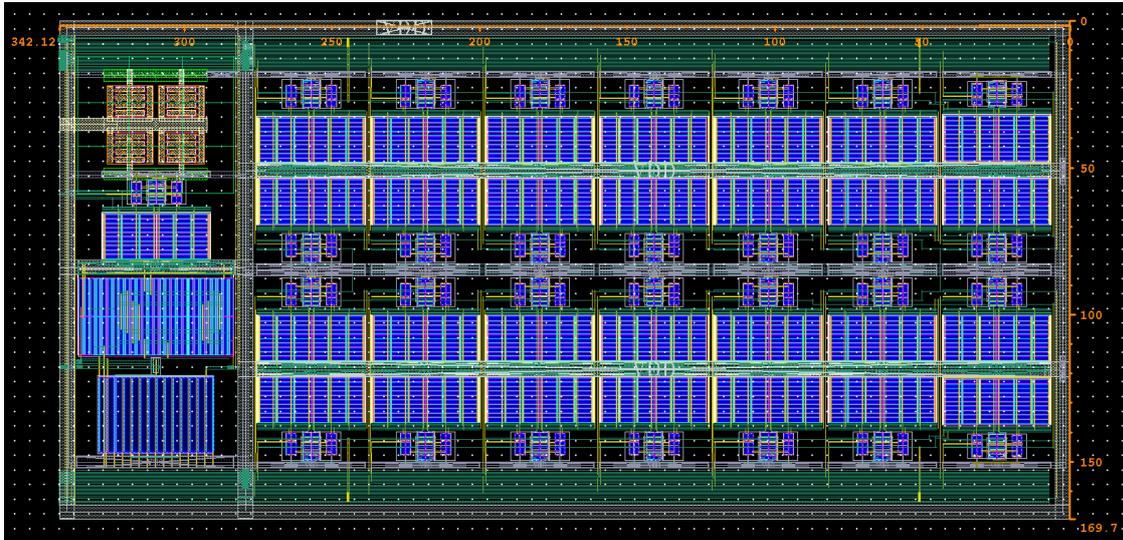


Σχήμα 6.3.5: Πλάτος σήματος εξόδου τοπολογίας 1 τελεστικού ενισχυτή ηλεκτρονικά ελεγχόμενου FO-PID.



Σχήμα 6.3.6: Φάση σήματος εξόδου τοπολογίας 1 τελεστικού ενισχυτή ηλεκτρονικά ελεγχόμενου FO-PID.

Στην συνέχεια παρουσιάζονται οι διαστάσεις (169.7x342.12) του layout της συγκεκριμένης τοπολογίας (1 op-amp) **Σχήμα 6.3.7.**



Σχήμα 6.3.7: Διαστάσεις layout τοπολογίας με 1 op-amps.

Κεφάλαιο 7: Συμπεράσματα

Ο κύριος σκοπός αυτής της διπλωματικής εργασίας είναι ο σχεδιασμός και η εφαρμογή ολοκληρωμένων ηλεκτρονικά ελεγχόμενων ελεγκτών PID κλασματικής κλασματικής τάξης. Στην πλειοψηφία των περιπτώσεων οι FO-PID ελεγκτές έχουν σχεδιαστεί με διακριτά στοιχεία όπως την περίπτωση της τοπολογίας που είδαμε με RC δικτυώματα, κάτι που καθιστά πολύ δύσκολη την σχεδίαση τους σε επίπεδο chip. Σκοπός είναι να αντικατασταθούν αυτά τα RC δικτυώματα με κυκλώματα τα οποία μπορούν μέσω κατάλληλου προγραμματισμού να καλύψουν ένα ευρύ πεδίο τιμών, και να βελτιώσουν και τον χρόνο αλλά και την πολυπλοκότητα της σχεδίασης ελεγκτών κλασματικής τάξης. Με τα RC δικτυώματα και αντίστοιχες τεχνικές προσέγγισης διαφοριστών ή ολοκληρωτών κλασματικής τάξης εκτός από την πολυπλοκότητα της σχεδίασης θα πρέπει για την κάθε προσέγγιση να σχεδιάζεται καινούργιο δικτύωμα ανάλογα με την επιθυμητή τιμή. Προκειμένου λοιπόν να αποφύγουμε τέτοιου είδους δυσκολίες στην σχεδίαση ελεγκτών κλασματικής τάξης με την τοπολογία που παρουσιάσαμε με τους OTAs στο κεφάλαιο 6 μπορούμε να πετύχουμε μια σειρά από διάφορα πλεονεκτήματα.

Μας δίνεται πλέον η δυνατότητα να χρησιμοποιούμε μια δομή για πολλές εφαρμογές η οποία αλλάζει χαρακτηριστικά και συνάρτηση μεταφοράς αλλάζοντας μόνο τον προγραμματισμό ρευμάτων της, επομένως έχουμε πλήρη ηλεκτρονικό έλεγχο του ελεγκτή μας. Επιπροσθέτως, λειτουργεί σε πολύ χαμηλή τροφοδοσία και έχει πολύ χαμηλή κατανάλωση.

Συνοψίζοντας ο ηλεκτρονικός έλεγχος σε κυκλώματα όπως οι ελεγκτές κλασματικής τάξης είναι αναγκαίος λόγω της πολυπλοκότητας που εμφανίζουν αυτά τα κυκλώματα και του μεγάλου χώρου που μπορούν να καταλάβουν σε ένα ολοκληρωμένο σύστημα. Δημιουργώντας μια δομή η οποία μπορεί να επαναληφθεί μέσα σε ένα σύστημα και το μονό το οποίο θα αλλάζει θα είναι ο προγραμματισμός των ρευμάτων προσδίδει μεγάλη ευελιξία για τον έλεγχο των συστημάτων.

Συμμετοχή σε δημοσιεύσεις

- 1) "Analogue Realization of a Fully Tunable Fractional-Order PID Controller for a DC Motor"
Published in: 2020 32nd International Conference on Microelectronics (ICM)
Georgios Pappas, Vassilis Alimisis, Christos Dimas, Paul P. Sotiriadis

- 2) "Fractional-Order Instrumentation Amplifier Transfer Function for Control Applications"
Published in: 2020 33rd Symposium on Integrated Circuits and Systems Design (SBCCI)
Vassilis Alimisis, Georgios Pappas, Paul P. Sotiriadis

- 3) "Analogue Realization of Fractional-Order Skin-Electrode Model for Tetrapolar Bio-impedance Measurements" (published)
Published in: Technologies from MDPI (journal)
Vassilis Alimisis, Christos Dimas, Georgios Pappas, Paul P. Sotiriadis

Αναφορές/Βιβλιογραφία

- [1] Sedra Adel s., Smith Kenneth C. <<Μικροηλεκτρονικα Κυκλώματα>> 7th edition
ISBN: 960-491-106-6
- [2] Huijsing, Johan <<Operational Amplifiers>>
ISBN: 978-94-007-0596-8
- [3] Γιώργος Δημητρακόπουλος <<Εισαγωγή στους τελεστικούς ενισχυτές>>
- [4] Ilias Dimeas <<Σχεδίαση ολοκληρωμένου κυκλώματος ελεγκτή κλασματικής τάξης>>
Πανεπιστήμιο Πατρών, 2017
- [5] Dingyü Xue <<Fractional-order control systems : fundamentals and numerical implementations>>
ISBN: 978-31-104-9719-9
- [6] M. Ortigueira, Fractional Calculus for Scientists and Engineers, Springer, 2011.
- [7] S. Das, Functional Fractional Calculus for System Identification and Controls, Springer, 2008.
- [8] Georgia Tsirimokou, Aslihan Kartci, Jaroslav Koton, Norbert Herencsar and Costas Psychalinos, “Comparative Study of Discrete Component Realizations of Fractional-Order Capacitor and Inductor Active Emulators” AEU International Journal of Electronics and Communications, vol.27 no11, 2018.
- [9] S. K. Choudhary, “Stability and performance analysis of fractional order control systems,” Wseas Transactions on Systems and Control, vol. 9, no. 45, pp. 438–444, 2014.
- [10] P. Bertsias, T. Kamilaris, C. Psychalinos, J. Baranowski, W. Bauer, P. Piatek, and A. Tutaj, “Design of operational amplifier based fractionalorder controller for a maglev system,” in 2020 43rd International Conference on Telecommunications and Signal Processing (TSP). IEEE, 2020, pp. 221–224.
- [11] B. B. Alagoz, A. Ates, and C. Yeroglu, “Auto-tuning of pid controller according to fractional-order reference model approximation for dc rotor control,” Mechatronics, vol. 23, no. 7, pp. 789–797, 2013
- [12] THE DESIGN OF A DC MOTOR SPEED CONTROLLER
Marius Sebastian RUSU, Lucian GRAMA

- [13] G. Pappas, V. Alimisis, and P. P. Sotiriadis, "Analogue Realization of a Fully Tunable Fractional-Order PID Controller for a DC Motor," in 2020 32nd International Conference on Microelectronics (ICM). IEEE, 2020, pp. 1–4.
- [14] A. Tepljakov, E. Petlenkov, and J. Belikov, "Efficient analog implementations of fractional-order controllers," in Proceedings of the 14th International Carpathian Control Conference (ICCC). IEEE, 2013, pp. 377–382.
- [15] H. Li, Y. Luo, and Y. Chen, "A fractional order proportional and derivative (fopd) motion controller: tuning rule and experiments," IEEE Transactions on control systems technology, vol. 18, no. 2, pp. 516–520, 2009.
- [16] E. A. Gonzalez, V. Alimisis, C. Psychalinos, and A. Tepljakov, "Design of a generalized fractional-order pid controller using operational amplifiers," in 2018 25th IEEE International Conference on Electronics, Circuits and Systems (ICECS). IEEE, 2018, pp. 253–256.
- [17] A. Tepljakov, E. Petlenkov, and J. Belikov, "Efficient analog implementations of fractional order controllers," in Proceedings of the 14th International Carpathian Control Conference (ICCC). IEEE, 2013, pp. 377–382.
- [18] V. Alimisis, G. Pappas, and P. P. Sotiriadis, "Fractional-order instrumentation amplifier transfer function for control applications," in 2020 33rd Symposium on Integrated Circuits and Systems Design (SBCCI). IEEE, 2020, pp. 1–6.
- [19] I. Dimeas, I. Petras, and C. Psychalinos, "New analog implementation technique for fractional-order controller: a dc motor control," AEU International Journal of Electronics and Communications, vol. 78, pp. 192–200, 2017.
- [20] V. Alimisis, P. Bertias, C. Psychalinos, and A. S. Elwakil, "Electronically tunable implementation of the arterial viscoelasticity model," in 2019 42nd International Conference on Telecommunications and Signal Processing (TSP). IEEE, 2019, pp. 145–148.
- [21] C. A. Monje, Y. Q. Chen, B. M. Vinagre, D. Xue, and V. Feliu, Fractional-order systems and controls: fundamentals and applications, Berlin: Springer, 2010.