



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ και ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ, ΗΛΕΚΤΡΟΝΙΚΗΣ και ΣΥΣΤΗΜΑΤΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ

Σχεδίαση και υλοποίηση ολοκληρωμένου πολλαπλασιαστή συχνοτήτων, εύρους συχνοτήτων λειτουργίας 130-160 GHz, σε τεχνολογία 130nm SiGe BiCMOS

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

Παντελεήμων Γαβαλάς

Επιβλέπων: Ιωάννης Παπανάνος
Καθηγητής Ε.Μ.Π.

ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ, ΗΛΕΚΤΡΟΝΙΚΗΣ και ΣΥΣΤΗΜΑΤΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ

Αθήνα, Σεπτέμβριος 2022



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ και ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ, ΗΛΕΚΤΡΟΝΙΚΗΣ και ΣΥΣΤΗΜΑΤΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ

Σχεδίαση και υλοποίηση ολοκληρωμένου πολλαπλασιαστή συχνοτήτων, εύρους συχνοτήτων λειτουργίας 130-160 GHz, σε τεχνολογία 130nm SiGe BiCMOS

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

Παντελεήμων Γαβαλάς

Επιβλέπων: Ιωάννης Παπανάνος
Καθηγητής Ε.Μ.Π.

Εγκρίθηκε από την τριμελή εξεταστική επιτροπή την 28/09/2022.

.....
Ιωάννης Παπανάνος Ευάγγελος Χριστοφόρου Ευστάθιος Συκάς
Καθηγητής Ε.Μ.Π. Καθηγητής Ε.Μ.Π. Καθηγητής Ε.Μ.Π.

ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ, ΗΛΕΚΤΡΟΝΙΚΗΣ και ΣΥΣΤΗΜΑΤΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ

Αθήνα, Σεπτέμβριος 2022



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ &

ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ

ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ, ΗΛΕΚΤΡΟΝΙΚΗΣ

ΚΑΙ ΣΥΣΤΗΜΑΤΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ

.....
Γαβαλάς Παντελεήμων

Διπλωματούχος Ηλεκτρολόγος Μηχανικός

και Μηχανικός Υπολογιστών Ε.Μ.Π.

Copyright © Παντελεήμων Γαβαλάς, 2022

Με επιφύλαξη παντός δικαιώματος. All rights reserved.

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τον συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.

Περίληψη

Στην διπλωματική αυτή εργασία πραγματοποιείται η ανάλυση, η σχεδίαση και η υλοποίηση ενός ολοκληρωμένου πολλαπλασιαστή συχνοτήτων, δύο σταδίων, ακολουθούμενου από έναν τρισταδιακό ενισχυτή ισχύος, σε μικροκυματικές συχνότητες και στην τεχνολογία SiGe BiCMOS 130nm. Συγκεκριμένα, παρατίθενται με αναλυτικό τρόπο η αρχιτεκτονική και τα βήματα που ακολουθήθηκαν για την κατασκευή του προαναφερθέντος πολλαπλασιαστή και ενισχυτή, σε κεντρική συχνότητα 145GHz, με εύρος λειτουργίας 130-160GHz. Στην εργασία παρουσιάζεται η διαδικασία, ενώ πραγματοποιείται και η σύγκριση των επιδόσεων μεταξύ των σταδίων της σχεδίασης, δηλαδή την μετάβαση από επίπεδο ιδανικού σχηματικού στο επίπεδο layout του τελικώς υλοποιήσιμου κυκλώματος.

Αρχικά, παρουσιάζεται ο ρόλος του κυκλώματος και σχολιάζεται η θέση του στην αλυσίδα ενός σύγχρονου πομποδέκτη στα προϊόντα τεχνολογίας D-band συχνοτήτων. Εν συνεχεία, αναλύονται θεωρητικά οι προδιαγραφές και τα χαρακτηριστικά των ολοκληρωμένων κυκλωμάτων πολλαπλασιαστών συχνοτήτων, ενώ μετέπειτα ακολουθεί η ανάλυση του κυκλώματος, εκκινώντας από το σχηματικό, ιδανικό επίπεδο κατευθυνόμενοι προς το επίπεδο layout του επιλεγμένου πολλαπλασιαστή και ενισχυτή.

Τέλος, πραγματοποιείται η παρουσίαση των αποτελεσμάτων των προσομοιώσεων του κυκλώματος καθώς και πιθανές βελτιώσεις που θα μπορούσαν να λάβουν χώρα, ως μελλοντική εργασία πάνω στο συγκεκριμένο ολοκληρωμένο.

Λέξεις Κλειδιά: πολλαπλασιαστής συχνοτήτων, ενισχυτής ισχύος μικροκυματικών συχνοτήτων, SiGe, BiCMOS, 130nm, 145GHz, εύρος λειτουργίας, layout.

Abstract

In the present thesis, the realization of the analysis, design and implementation of an integrated, two-stage, Frequency Multiplier, followed by a three-stage Power Amplifier, operating at mm-wave frequencies and fabricated in a 130nm SiGe BiCMOS technology takes place. Specifically, the architecture and the steps followed for the implementation of the aforementioned Frequency Multiplier and Power Amplifier, in a central frequency of 145GHz, with a bandwidth of 130-160GHz, are listed in an analytical way. In the thesis, the entire procedure is represented, while the comparison of the performance between the design stages, which is the transition from an ideal schematic level to the layout level of the manufactured circuit, is realized.

Initially, the work presents the role of the circuit and comments on its position in the chain of a modern transceiver used for products of D-band frequencies. Continuing, it theoretically analyses the specifications and characteristics of the integrated Frequency Multipliers, while subsequently, it follows to analyze the entire circuit, starting from the ideal, schematic level and moving towards the layout of the chosen Frequency Multiplier and Power Amplifier.

Finally, the presentation of the results, provided by the simulations realized on the circuit and the several, possible improvements that could occur as a future work on this integrated circuit, takes place.

Key words: Frequency Multiplier, mm-wave frequency Power Amplifier, SiGe, BiCMOS, 130nm, 145GHz, bandwidth, layout.

Ευχαριστίες

Αρχικά, θα ήθελα να ευχαριστήσω τον καθηγητή μου, Ιωάννη Παπανάνο, για την καθοδήγησή του αλλά και για την άριστη και αποτελεσματική συνεργασία μας. Επιπλέον, για την ευκαιρία που μου έδωσε να εκπονήσω την διπλωματική αυτή εργασία στην εταιρεία Infineon Technologies AG, στο Φίλαχ της Αυστρίας, όπου και μέσω του επαγγελματικού αυτού περιβάλλοντος απέκτησα γνώσεις, εμπειρίες και γνώρισα πληθώρα ανθρώπων. Επιπλέον, ευχαριστώ τους Franz Dielacher και Siegfried Krainer που μου έδωσαν την ευκαιρία να εργαστώ σε αυτή την ομάδα του καθώς και για την ομαλή συνεργασία μας.

Εν συνεχεία, θα ήθελα να ευχαριστήσω την οικογένεια μου και συγκεκριμένα τους γονείς μου, Μαρία και Γιώργο, καθώς και τα δύο μεγαλύτερα αδέρφια μου, Χρήστο και Ελισάβετ, για όλες τις θυσίες τους, για όλη την στήριξη που μου έχουν παρέχει, σε κάθε τομέα, ηθικό, υλικό, πνευματικό, κάθε μέρα, από τότε που θυμάμαι τον εαυτό μου έως και σήμερα.

Στη συνέχεια, ευχαριστώ θερμά τον καλό φίλο, υποψήφιο διδάκτορα του κ. Παπανάνου, Βασίλη Μανουρά για την ανεκτίμητη βοήθειά του, τις συμβουλές του και την καθοδήγησή του σε κάθε βήμα καθώς και για την παρέα του τόσο στην Ελλάδα όσο και κατά την διαμονή του στην Αυστρία. Επιπλέον, θέλω να ευχαριστήσω τον φίλο και συνεργάτη, υποψήφιο διδάκτορα Βασίλη Λιακώνη για την συνεργασία μας και για την βοήθειά του κατά την προσαρμογή μου στο Φίλαχ.

Τέλος, θέλω να ευχαριστήσω όλους τους φίλους μου που μέσω της παρέας και της συντροφιάς τους συνέβαλαν ώστε να μπορέσω να περάσω όμορφα τα φοιτητικά μου χρόνια και να ανταπεξέλθω σε όλες τις απαιτήσεις. Ιδιαίτερες ευχαριστίες πηγαίνουν στους Γιαννούλη Παναγιώτη, Βασιλάκο Μιχάλη και στην Σουμπασάκου Φιλίππα που κατά τα έτη των σπουδών μας περάσαμε υπέροχες στιγμές εντός και εκτός σχολής, ενώ διαρκώς ωθούσαμε ο ένας τον άλλο προς το καλύτερο.

Περιεχόμενα

Περίληψη	7
Abstract	9
Ευχαριστίες.....	11
Περιεχόμενα.....	13
Κατάλογος σχημάτων	15
Κατάλογος πινάκων.....	18
Κεφάλαιο 1 – Εισαγωγή	19
1.1 Κίνητρο και φάσμα χιλιοστομετρικών συχνοτήτων	19
1.2 Σύντομη Εισαγωγή στους Πολλαπλασιαστές Συχνοτήτων	20
1.3 Στόχος της παρούσας Διπλωματικής Εργασίας	21
1.4 Δομή της Εργασίας.....	21
Κεφάλαιο 2 - Θεωρία Πολλαπλασιαστών Συχνοτήτων και Μικροκυματικών Δικτύων	22
2.1 Επισκόπηση της Θεωρίας των Πολλαπλασιαστών Συχνοτήτων	22
2.2 Παθητικοί και Ενεργοί Πολλαπλασιαστές Συχνοτήτων.....	25
2.2.1 Παθητικοί Πολλαπλασιαστές.....	25
2.2.2 Ενεργοί Πολλαπλασιαστές.....	25
2.3 S-Παράμετροι.....	25
2.4 Ευστάθεια	28
2.5 Καθορισμός Κερδών και Κριτηρίων Ισχύος.....	29
2.5.1 Κέρδος Μετατροπής ή Κέρδος Ισχύος	30
2.5.2 Εύρος Ζώνης	30
2.5.3 Καταστολή Ανεπιθύμητων Αρμονικών.....	31
2.5.4 Απόδοση	31
2.5.5 Απόδοση με συνυπολογισμό του Κέρδους	31
2.6 Κλάσεις Λειτουργίας Ενισχυτών.....	32
2.6.1 Κλάση A.....	33
2.6.2 Κλάση AB/B.....	34
2.6.3 Κλάση C.....	34
2.6.4 Λοιπές Κλάσεις.....	36
Κεφάλαιο 3 - Σχεδίαση του Πολλαπλασιαστή Συχνοτήτων Τάξης $N = 3$..	38
3.1 Στόχοι για την επίδοση και ροή σχεδίασης	38
3.2 Χαρακτηριστικά της τεχνολογίας κατασκευής B11HFC	40

3.2.1	Συσκευή High Speed NPN.....	40
3.2.2	MIM Capacitors	43
3.2.3	TaN Resistors	44
3.3	Ο Πολλαπλασιαστής Συχνοτήτων από μακροσκοπική άποψη και η Γενική Τοπολογία	45
3.3.1	Διαφορική Είσοδος – Διαφορική Έξοδος.....	46
3.3.2	Tripler Block	47
3.3.3	Power Amplifier Block	48
3.4	Καθορισμός προσομοιώσεων και εξισώσεων	51
3.5	Καθορισμός παραμέτρων και επιλογή των HBTs	54
3.5.1	Στάδιο 1 ^ο – Tripler Block	55
3.5.2	Στάδιο 2 ^ο – Tripler Block	57
3.5.3	Στάδιο 1 ^ο & 2 ^ο – Power Amplifier Block.....	60
3.5.4	Η Τεχνική του Load – Pull.....	63
3.5.5	Στάδιο 3 ^ο – Power Amplifier Block.....	68
3.6	Σχεδίαση δικτύων προσαρμογής.....	70
3.6.1	Βοηθητικό πρόγραμμα Smith Chart και σχεδίαση δικτύων προσαρμογής	70
3.6.2	Δίκτυο προσαρμογής εισόδου	73
3.6.3	Ενδιάμεσο δίκτυο προσαρμογής Tripler Block	75
3.6.4	Δίκτυο προσαρμογής μεταξύ Tripler Block & PA Block	78
3.6.5	Ενδιάμεσο δίκτυο προσαρμογής PA Block.....	80
3.6.6	Δίκτυο προσαρμογής εξόδου	82
3.7	Πλήρες σχηματικό του πολλαπλασιαστή συχνοτήτων	84
3.8	Αποτελέσματα προσομοιώσεων πλήρους σχηματικού.....	88
Κεφάλαιο 4 - Πολλαπλασιαστής Συχνοτήτων Τάξης N = 3 σε επίπεδο Layout		
4.1	Γενικές Πληροφορίες της Τεχνολογίας.....	93
4.2	Εξαγωγή QRC και Ηλεκτρομαγνητικές Προσομοιώσεις	93
4.3	QRC - Layout Σχηματικό & Τελικό Layout	98
4.4	Τελικά αποτελέσματα προσομοιώσεων.....	100
Κεφάλαιο 5 - Συμπεράσματα και μελλοντική εργασία		
Βιβλιογραφία.....		109

Κατάλογος σχημάτων

Σχήμα 1. 1 - Ο νόμος του Edholm για την σύγκλιση των τριών κατηγοριών στις τηλεπικοινωνίες	19
Σχήμα 2. 1 - Διάγραμμα λειτουργίας πολλαπλασιαστή συχνοτήτων	22
Σχήμα 2. 2 - Φάσμα ισχύος ιδανικού και πραγματικού ταλαντωτή	24
Σχήμα 2. 3 - Αναπαράσταση ενισχυτή ως δίθυρο	27
Σχήμα 2. 4 - Κλάσεις ενισχυτών και γωνίες αγωγιμότητας.....	33
Σχήμα 2. 5 - Πλάτος ρεύματος συλλέκτη αρμονικών συνιστωσών ως προς φθίνουσα γωνία αγωγής.....	35
Σχήμα 3. 1 - Σχηματικό διάγραμμα Cadence σχεδιασμένο για τον χαρακτηρισμό high speed HBT	41
Σχήμα 3. 2 - Διάγραμμα της συχνότητας FT σε σχέση με το ρεύμα συλλέκτη για ένα HBT υψηλής ταχύτητας επιφάνειας $0,22 \times 10\mu\text{m}^2$	42
Σχήμα 3. 3 - Γραφική παράσταση του κέρδους βήτα συναρτήσει της συχνότητας για ένα HBT υψηλής ταχύτητας και επιφάνειας $0,22 \times 10\mu\text{m}^2$	42
Σχήμα 3. 4 - Χωρητικότητα συναρτήσει της συχνότητας ενός πυκνωτή MIM 100fF	43
Σχήμα 3. 5 - Quality factor versus frequency of a MIM capacitor 100fF.	44
Σχήμα 3. 6 - Real part of a TaN resistor 200Ω versus frequency plot.	45
Σχήμα 3. 7 - Imaginary part of a TaN resistor 200Ω versus frequency plot.	45
Σχήμα 3. 8 - Διαγράμματος της ροής του σήματος στον πολλαπλασιαστή συχνοτήτων	46
Σχήμα 3. 9 Σχηματική αναπαράσταση του Tripler Block	48
Σχήμα 3. 10 Σχηματική αναπαράσταση του Power Amplifier Block.....	49
Σχήμα 3. 11 - Τοπολογία του πολλαπλασιαστή συχνοτήτων	50
Σχήμα 3. 12 - Σχηματικό Virtuoso ενός High Speed HBT	51
Σχήμα 3. 13 - Σύμβολο High Speed HBT στο Virtuoso.....	52
Σχήμα 3. 14 - Άνοιγμα ADS μέσω Dynamic Link.....	52
Σχήμα 3. 15 - Εισαγωγή στοιχείου με Dynamic Link στο ADS.....	53
Σχήμα 3. 16 - Καθορισμένες προσομοιώσεις.....	53
Σχήμα 3. 17 - Καθορισμένες εξισώσεις	54
Σχήμα 3. 18 - Τοπολογία επιλογής χαρακτηριστικών των HBT	55
Σχήμα 3. 19 - Στάδιο 1, Tripler Block: Ισχύς εξόδου ως προς μήκος εκπομπού, τάση πόλωσης και ισχύ εισόδου.....	56
Σχήμα 3. 20 - Στάδιο 1, Tripler Block: Ισχύς εξόδου ως προς το μήκος του εκπομπού.....	56
Σχήμα 3. 21 - Στάδιο 1, Tripler Block: Ισχύς εξόδου ως προς την τάση πόλωσης	57
Σχήμα 3. 22 - Στάδιο 1, Tripler Block: Ισχύς εξόδου ως προς την τάση πόλωσης (2)	57
Σχήμα 3. 23 - Στάδιο 2, Tripler Block: Ισχύς εξόδου ως προς μήκος εκπομπού, τάση πόλωσης και ισχύ εισόδου.....	58
Σχήμα 3. 24 - Στάδιο 2, Tripler Block: Ισχύς εξόδου ως προς το μήκος του εκπομπού.....	59

Σχήμα 3. 25 - Στάδιο 2, Tripler Block: Ισχύς εξόδου ως προς την τάση πόλωσης	59
Σχήμα 3. 26 - Στάδιο 2, Tripler Block: Ισχύς εξόδου ως προς την τάση πόλωσης (2)	60
Σχήμα 3. 27 - Στάδιο 1 & 2, PA Block: Ισχύς εξόδου ως προς μήκος εκπομπού, τάση πόλωσης και ισχύ εισόδου	61
Σχήμα 3. 28 - Στάδιο 1 & 2, PA Block: Ισχύς εξόδου ως προς το μήκος του εκπομπού	62
Σχήμα 3. 29 - Στάδιο 1 & 2, PA Block: Ισχύς εξόδου ως προς την τάση πόλωσης	62
Σχήμα 3. 30 - Στάδιο 1 & 2, PA Block: Ισχύς εξόδου ως προς την τάση πόλωσης (2)	63
Σχήμα 3. 31 - Επιλογές για χρήση του εργαλείου Load Pull του ADS	64
Σχήμα 3. 32 - Σχηματικό εντός του εργαλείου Load Pull του ADS	65
Σχήμα 3. 33 - Περιγράμματα Load Pull περιγραφής της υπό έλεγχο συσκευής...	66
Σχήμα 3. 34 - Περιγράμματα Load Pull υπό παραμετρική ισχύ εισόδου (2)	67
Σχήμα 3. 35 - Περιγράμματα Load Pull υπό παραμετρική ισχύ εισόδου (1)	67
Σχήμα 3. 36 - Περιγράμματα Load Pull υπό παραμετρική ισχύ εισόδου (3)	68
Σχήμα 3. 37 - Περίγραμμα Load Pull για το 3 ^ο στάδιο του PA Block	69
Σχήμα 3. 38 - Επιλογή βιβλιοθήκης Smith Chart Matching	71
Σχήμα 3. 39 - Επιλογή στοιχείου Smith Chart Matching Network	71
Σχήμα 3. 40 - Πλοήγηση στο Tools → Smith Chart	71
Σχήμα 3. 41 - Παράθυρο βοηθητικού προγράμματος Smith Chart	72
Σχήμα 3. 42 - Δίκτυο προσαρμογής εισόδου με ιδανικά στοιχεία	73
Σχήμα 3. 43 - Δίκτυο προσαρμογής εισόδου με στοιχεία της B11HFC	74
Σχήμα 3. 44 - S-Παράμετροι του δικτύου προσαρμογής εισόδου	75
Σχήμα 3. 45 - Ενδιάμεσο δίκτυο προσαρμογής Tripler Block με ιδανικά στοιχεία	76
Σχήμα 3. 46 - Ενδιάμεσο δίκτυο προσαρμογής Tripler Block με στοιχεία της B11HFC	76
Σχήμα 3. 47 - Αντιστοίχιση φανταστικού μέρους ιδανικών με B11HFC στοιχείων	77
Σχήμα 3. 48 - S-Παράμετροι του ενδιάμεσου δικτύου προσαρμογής Tripler Block	78
Σχήμα 3. 49 - Δίκτυο προσαρμογής μεταξύ Tripler Block & PA Block με στοιχεία της B1HFC	79
Σχήμα 3. 50 - S-Παράμετροι του δικτύου προσαρμογής μεταξύ Tripler Block & PA Block	80
Σχήμα 3. 51 - Ενδιάμεσο δίκτυο προσαρμογής Power Amplifier Block με ιδανικά στοιχεία	81
Σχήμα 3. 52 - Ενδιάμεσο δίκτυο προσαρμογής Power Amplifier Block με στοιχεία της B1HFC	81
Σχήμα 3. 53 - S-Παράμετροι των ενδιάμεσων δικτύων προσαρμογής Power Amplifier Block	82
Σχήμα 3. 54 - Δίκτυο προσαρμογής εξόδου με ιδανικά στοιχεία	83
Σχήμα 3. 55 - Δίκτυο προσαρμογής εξόδου με στοιχεία της B11HFC	83
Σχήμα 3. 56 - S-Παράμετροι του δικτύου προσαρμογής εξόδου	84
Σχήμα 3. 57 - Πλήρες σχηματικό του πολλαπλασιαστή συχνοτήτων (1)	85
Σχήμα 3. 58 - Πλήρες σχηματικό του πολλαπλασιαστή συχνοτήτων (2)	86

Σχήμα 3. 59 – S_{11} Παράμετρος σε επίπεδο σχηματικού	89
Σχήμα 3. 60 – S_{12} Παράμετρος σε επίπεδο σχηματικού	89
Σχήμα 3. 61 – S_{21} Παράμετρος σε επίπεδο σχηματικού	90
Σχήμα 3. 62 – S_{22} Παράμετρος σε επίπεδο σχηματικού	90
Σχήμα 3. 63 – Ισχύς εξόδου ως προς ισχύ εισόδου σε επίπεδο σχηματικού	91
Σχήμα 3. 64 – Ισχύς αρμονικών συνιστωσών στην είσοδο και έξοδο σε επίπεδο σχηματικού	91
Σχήμα 3. 65 – Ισχύς 1 ^{ης} και 3 ^{ης} αρμονικής συνιστώσας στην έξοδο ως προς τον χρόνο σε επίπεδο σχηματικού	92
Σχήμα 4. 1 – Στοιβα μεταλλών	93
Σχήμα 4. 2 – Δίκτυο προσαρμογής εισόδου με μοντέλα της τεχνολογίας	95
Σχήμα 4. 3 – Δίκτυο προσαρμογής εισόδου σε φυσική σχεδίαση	95
Σχήμα 4. 4 – Παράμετρος S_{11} δικτύων προσαρμογής εισόδου Σχημάτων 4.2 και 4.3	95
Σχήμα 4. 5 – Σύγκριση παραμέτρου S_{11} ενδιάμεσου δικτύου προσαρμογής Tripler Block	96
Σχήμα 4. 6 – Σύγκριση παραμέτρου S_{11} δικτύου προσαρμογής Tripler Block & PA Block	96
Σχήμα 4. 7 – Σύγκριση παραμέτρου S_{11} 1 ^{ου} ενδιάμεσου δικτύου προσαρμογής PA Block	97
Σχήμα 4. 8 – Σύγκριση παραμέτρου S_{11} 2 ^{ου} ενδιάμεσου δικτύου προσαρμογής PA Block	97
Σχήμα 4. 9 – Σύγκριση παραμέτρου S_{11} δικτύου προσαρμογής εξόδου	98
Σχήμα 4. 10 – Τελικό σχηματικό με εξαγωγή QRC και μπλοκ Layout	98
Σχήμα 4. 11 – Συνολικό Layout του πολλαπλασιαστή συχνοτήτων τάξης $N=3$..	99
Σχήμα 4. 12 – S_{11} Παράμετρος τελικής φυσικής σχεδίασης	101
Σχήμα 4. 13 – S_{12} Παράμετρος τελικής φυσικής σχεδίασης	101
Σχήμα 4. 14 – S_{21} Παράμετρος τελικής φυσικής σχεδίασης	102
Σχήμα 4. 15 – S_{22} Παράμετρος τελικής φυσικής σχεδίασης	102
Σχήμα 4. 16 – Ισχύς εξόδου ως προς ισχύ εισόδου σε επίπεδο φυσικής σχεδίασης	103
Σχήμα 4. 17 – Ισχύς αρμονικών συνιστωσών στην είσοδο και έξοδο σε επίπεδο φυσικής σχεδίασης	104
Σχήμα 4. 18 – Ισχύς 1 ^{ης} και 3 ^{ης} αρμονικής συνιστώσας στην έξοδο ως προς τον χρόνο σε επίπεδο φυσικής σχεδίασης	104
Σχήμα 4. 19 – Κατανάλωση ρεύματος του συνολικού κυκλώματος σε επίπεδο φυσικής σχεδίασης	105
Σχήμα 4. 20 – Ισχύς του σήματος εξόδου ως προς την συχνότητα του	105

Κατάλογος πινάκων

Πίνακας 2. 1 - Ιδιότητες σήματος ιδανικού πολλαπλασιαστή συχνότητας με συντελεστή N	23
Πίνακας 3. 1 - Χαρακτηριστικά υλοποιημένων πολλαπλασιαστών συχνότητων ..	39
Πίνακας 3. 2 - Παράμετροι και χαρακτηριστικά ενεργών συσκευών	69
Πίνακας 3. 3 – Τιμές στοιχείων B1HFC για την σύνθεση του πλήρους σχηματικού	88
Πίνακας 4. 1 – Συλλογή αποτελεσμάτων προσομοιώσεων του πολλαπλασιαστή συχνότητων σε επίπεδο σχηματικού και φυσικής σχεδίασης.....	106
Πίνακας 4. 2 – Πίνακας σύγκρισης επιδόσεων με την βιβλιογραφία.....	107

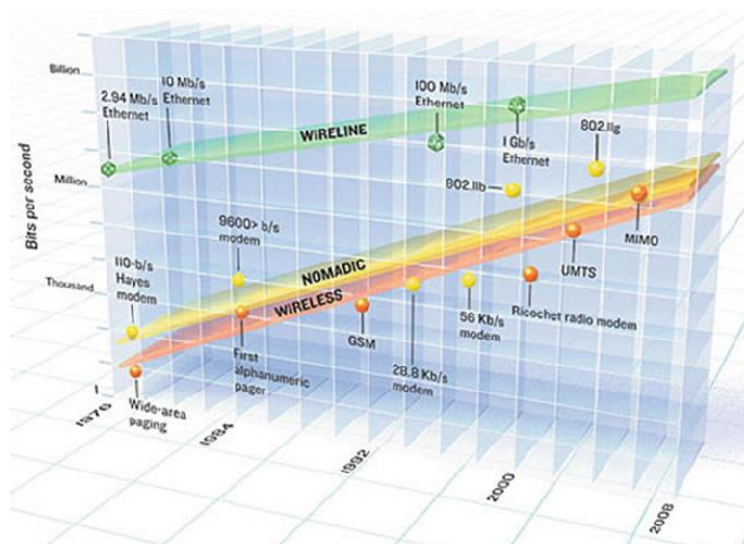
Κεφάλαιο 1 – Εισαγωγή

1.1 Κίνητρο και φάσμα χιλιοστομετρικών συχνοτήτων

Καθώς στις ζώνες χαμηλών συχνοτήτων παρατηρείται μία όλο και αυξανόμενη συμφόρηση, υπάρχει μία ώθηση για εξερεύνηση των ανεκμετάλλεωτων ζωνών υψηλότερων συχνοτήτων. Αυτές οι ελάχιστα χρησιμοποιούμενες ζώνες είναι οι sub-terahertz συχνότητες, οι οποίες και βρίσκονται μεταξύ των χιλιοστομετρικών κυμάτων και του υπέρυθρου φωτός, ενώ κυμαίνονται από 0.1 έως τα 10 THz.

Η ζώνη αυτών των συχνοτήτων είναι ιδιαίτερα ελκυστική για ασύρματες επικοινωνίες λόγω του υψηλού εύρους ζώνης που μπορεί να αποκτηθεί, πιθανώς λύνοντας με αυτόν τον τρόπο το πρόβλημα της υψηλής κυκλοφορίας κινητής τηλεφωνίας και αντιμετωπίζοντας την ζήτηση για εξαιρετικά γρήγορα συστήματα επικοινωνίας. Παράλληλα, ικανοποιεί τη συνεχώς αυξανόμενη ζήτηση για φασματικούς πόρους [1][2]. Επιπλέον, υπόσχεται υψηλούς ρυθμούς μετάδοσης δεδομένων, άνω των 10 Gbps [3].

Λαμβάνοντας υπόψιν τον νόμο του Edholm για το εύρος ζώνης, τις τελευταίες δύο δεκαετίες, η ζήτηση για εύρος ζώνης διπλασιάζεται κάθε 18 μήνες για επικοινωνίες μικρής εμβέλειας [2]. Από το Σχήμα 1.1, βλέπουμε πως σύμφωνα με τον Edholm, σύντομα κάποια μέρα η ενσύρματη επικοινωνία θα είναι παρελθόν [2][4].



Σχήμα 1. 1 - Ο νόμος του Edholm για την σύγκλιση των τριών κατηγοριών στις τηλεπικοινωνίες

Εκτός από την ασύρματη επικοινωνία και άλλες εφαρμογές απαιτούν υψηλές συχνότητες. Μία τέτοια εφαρμογή είναι η φασματοσκοπία, καθώς οι υψηλές συχνότητες παράγουν πιο ευκρινείς εικόνες. Επιπλέον, ο ιατρικός κλάδος είναι ένας ακόμη χώρος για την εφαρμογή αυτών των υψηλών συχνοτήτων, δεδομένου ότι

δεν είναι επιβλαβείς για τους μαλακούς ιστούς και θα παρείχαν μία εναλλακτική λύση στις ακτίνες X και άλλα συστήματα απεικόνισης.

Ενώ τα πλεονεκτήματά τους είναι πολλά, οι υψηλές αυτές συχνότητες είναι ιδιαίτερα δύσκολο να επιτευχθούν στα ηλεκτρονικά. Η έρευνά τους συνεχίζεται, με σκοπό να γεφυρώσει το χάσμα μεταξύ των θεωριών, που ήδη έχουν αναπτυχθεί, στα εργαλεία που απαιτούνται για την υλοποίηση εφαρμογών υψηλής συχνότητας. Υπάρχουν περιορισμοί στις συσκευές ημιαγωγών οι οποίοι εμποδίζουν το σχεδιασμό υλικού για εξαιρετικά υψηλές συχνότητες. Ωστόσο, επειδή η ζήτηση για υψηλές συχνότητες παραμένει, οι ερευνητικές ομάδες συνεχίζουν να αναπτύσσουν νέα σχέδια για την επίτευξη ηλεκτρονικών συσκευών που μπορούν να διευκολύνουν εφαρμογές υψηλής συχνότητας.

Για να καλύψουν αυτή τη ζήτηση, οι Ηλεκτρολόγοι Μηχανικοί έχουν προσπαθήσει να χρησιμοποιήσουν διάφορα μέσα για την επίτευξη χιλιοστομετρικών συχνοτήτων και terahertz. Παρότι οι οπτοηλεκτρονικές συσκευές, τα κβαντικά λέιζερ καταρράκτη (QCL) και άλλες ακόμη νάνο-συσκευές έχουν διερευνηθεί για την παραγωγή των υψηλών αυτών συχνοτήτων, δεν διαθέτουν τα πλεονεκτήματα που κατέχουν οι συσκευές πυριτίου [1]. Οι συσκευές πυριτίου είναι φθηνές και άμεσα διαθέσιμες. Επιπλέον, δεν είναι τόσο ογκώδεις όσο μερικές από τις εναλλακτικές συσκευές και μπορούν να λειτουργήσουν αρκετά καλά σε μη ελεγχόμενα περιβάλλοντα [1].

Επιπροσθέτως, καθώς αυξάνεται η συχνότητα, η εφαρμογή των ταλαντωτών μαστίζεται από θόρυβο φάσης και από αστάθεια. Η διαδοχή επομένως ενός ταλαντωτή χαμηλής συχνότητας με έναν πολλαπλασιαστή συχνότητας είναι ένας τρόπος για να λυθεί το πρόβλημα αυτό [5].

1.2 Σύντομη Εισαγωγή στους Πολλαπλασιαστές Συχνοτήτων

Η λειτουργία ενός πολλαπλασιαστή συχνοτήτων είναι αυτολεξεί - ένας πολλαπλασιαστής συχνοτήτων είναι ένα κύκλωμα που λαμβάνει ένα σήμα συγκεκριμένης συχνότητας στην είσοδό του και παράγει αρμονικά πολλαπλάσια της συχνότητας αυτής στην έξοδο. Ιστορικά, η χρήση τους είναι διαδεδομένη, κυρίως στην εφαρμογή της σύνθεσης συχνοτήτων. Όταν υλοποιείται ως μέρος ενός μεγάλου συστήματος, μία αλυσίδα πολλαπλασιαστών μπορεί να χρησιμοποιηθεί για την σύνθεση πολλαπλών σημάτων από έναν μόνο ταλαντωτή υψηλής απόδοσης [6].

Πολλοί πρώιμοι πολλαπλασιαστές συχνότητας υλοποιήθηκαν χρησιμοποιώντας λυχνίες κενού [7], ενώ οι συσκευές που χρησιμοποιούνται για τον πολλαπλασιασμό συχνοτήτων έχουν διαφοροποιηθεί από τότε. Οποιαδήποτε μη-γραμμική συσκευή, όπως λυχνίες, δίοδοι, τρανζίστορ ή ακόμη και μετασχηματιστές [8] και άλλα κυκλώματα, μπορεί να χρησιμοποιηθούν για να διεγείρουν υψηλότερες αρμονικές από ένα σήμα. Για τον σκοπό της παρούσας εργασίας, η σχεδίαση γίνεται με HBT ως το μη-γραμμικό στοιχείο.

1.3 Στόχος της παρούσας Διπλωματικής Εργασίας

Η διπλωματική αυτή εργασία παρουσιάζει τόσο τη θεωρία όσο και τον σχεδιασμό πίσω από τους πολλαπλασιαστές συχνότητας και αναπτύσσει μία διαισθητική κατανόηση των παρασιτικών αλλά και της μη-γραμμικής λειτουργίας μέσω της υλοποίησης ενός, sub-terahertz συχνοτήτων, πολλαπλασιαστή για την παραγωγή του LO σήματος σε ένα σύστημα πομποδέκτη. Ως κεντρική συχνότητα λειτουργίας για το σήμα εξόδου τίθενται τα 145GHz, ενώ στοχεύεται ένα εύρος λειτουργίας μεταξύ των 130-160GHz.

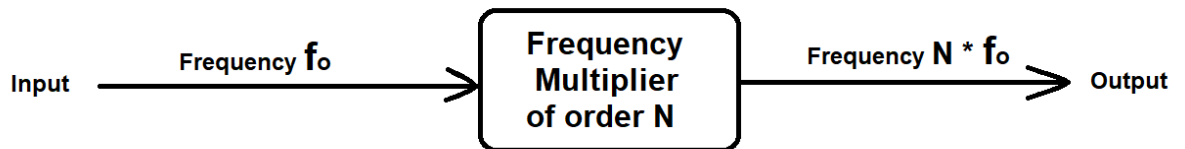
1.4 Δομή της Εργασίας

Στην παρούσα εργασία, αρχικά, θα πραγματοποιηθεί μία αναφορά στην απαιτούμενη θεωρία. Εν συνεχεία, θα παρουσιαστούν τα βήματα σχεδίασης και η σταδιακή μετάβαση από τα ιδανικά στα πραγματικά μοντέλα και εν συνεχεία στο layout επίπεδο. Τέλος, η εργασία θα ολοκληρωθεί με την παρουσίαση των αποτελεσμάτων των προσομοιώσεων και την εξαγωγή των αντίστοιχων συμπερασμάτων.

Κεφάλαιο 2 - Θεωρία Πολλαπλασιαστών Συχνοτήτων και Μικροκυματικών Δικτύων

2.1 Επισκόπηση της Θεωρίας των Πολλαπλασιαστών Συχνοτήτων

Όπως προαναφέρθηκε, ένας πολλαπλασιαστής συχνοτήτων λαμβάνει στην είσοδό του ένα σήμα σε μία συγκεκριμένη συχνότητα και εξάγει μία αρμονική του σήματος αυτού. Στο σχήμα 2.1 παρουσιάζεται ένα απλοποιημένο, ιδανικό μπλοκ διάγραμμα για την λειτουργία του κυκλώματος αυτού.



Σχήμα 2. 1 - Διάγραμμα λειτουργίας πολλαπλασιαστή συχνοτήτων

Για να επιτευχθεί η λειτουργία αυτή, οι πολλαπλασιαστές χρησιμοποιούν τα μη-γραμμικά χαρακτηριστικά των ημιαγωγών [9]. Τα μη-γραμμικά αυτά χαρακτηριστικά, μπορούν να κατανοηθούν εξετάζοντας την ακόλουθη δυναμοσειρά, όπως αυτή παρουσιάζεται στο [9]:

$$I = \alpha_0 + \alpha_1 \cdot V + \alpha_2 \cdot V^2 + \alpha_3 \cdot V^3 + \dots \quad (2.1)$$

Αν λοιπόν υποθέσουμε πως V είναι το σήμα στην είσοδο,

$$V = V_1 \cdot \cos(\omega_1 \cdot t) \quad (2.2)$$

τότε τα ρεύματα που προκύπτουν από την δυναμοσειρά είναι τα ακόλουθα:

$$i_1(t) = \alpha_1 \cdot V = \alpha_1 \cdot V_1 \cdot \cos(\omega_1 \cdot t) \quad (2.3)$$

$$i_2(t) = \alpha_2 \cdot V^2 = \alpha_2 \cdot V_1^2 \cdot \cos^2(\omega_1 \cdot t) = \frac{1}{2} \cdot \alpha_2 \cdot V_1^2 (\cos(2 \cdot \omega_1 \cdot t) + 1) \quad (2.4)$$

$$i_3(t) = \alpha_3 \cdot V^3 = \alpha_3 \cdot V_1^3 \cdot \cos^3(\omega_1 \cdot t) = \alpha_3 \cdot V_1^3 \left(\frac{3}{4} \cos(\omega_1 \cdot t) + \frac{1}{4} \cos(3 \cdot \omega_1 \cdot t) \right) \quad (2.5)$$

Όπως φαίνεται από τις ανωτέρω εξισώσεις, οι αρμονικές αρχίζουν να εμφανίζονται καθώς η δυναμοσειρά αναπτύσσεται. Ο ρόλος των πολλαπλασιαστών συχνοτήτων είναι να εξαγάγουν την επιθυμητή αρμονική του θεμελιώδους σήματος καταστέλλοντας όλες τις άλλες συχνότητες.

Οι πολλαπλασιαστές συχνότητας έχουν είσοδο σε χαμηλή συχνότητα που παράγεται από έναν ταλαντωτή και μέσω των μη γραμμικών χαρακτηριστικών τους είναι ικανοί να παράγουν την συχνότητα $N \cdot f_0$. Στην ιδανική περίπτωση, η θεμελιώδης συχνότητα καταστέλλεται από το κύκλωμα έτσι ώστε να φαίνεται μόνο η επιθυμητή συχνότητα στην έξοδο. Μία φασματική ανάλυση δείχνει ότι κάτι τέτοιο δεν συμβαίνει στην πραγματικότητα, καθώς η ανεπιθύμητη θεμελιώδης συχνότητα δεν ακυρώνεται εντελώς. Ένας από τους στόχους επομένως στην σχεδίαση είναι η επίτευξη υψηλής απόρριψης του σήματος της θεμελιώδους συχνότητας.

Επιπροσθέτως, οι πολλαπλασιαστές συχνότητας εισάγουν θόρυβο φάσης στο κύκλωμα αφού στην πραγματικότητα πολλαπλασιάζουν τη φάση ενός σήματος για να επιτύχουν υψηλότερες συχνότητες [10][11]. Όσο περισσότεροι πολλαπλασιαστές συχνότητας τοποθετούνται σε σειρά, τόσο υψηλότερος είναι και ο θόρυβος φάσης όπως βλέπουμε και από τον πίνακα 2.1 παρακάτω [12].

Ιδιότητες Σήματος Εισόδου	Συνάρτηση Εισόδου	Συνάρτηση Εξόδου
Συχνότητα	f_0	$N \cdot f_0$
Κλασματική Συχνότητα	$\frac{\Delta f}{f}$	$\frac{\Delta f}{f}$
Θόρυβος Φάσης	$L(f)$	$L(f) + 20 \cdot \log(N)$

Πίνακας 2. 1 - Ιδιότητες σήματος ιδανικού πολλαπλασιαστή συχνότητας με συντελεστή N

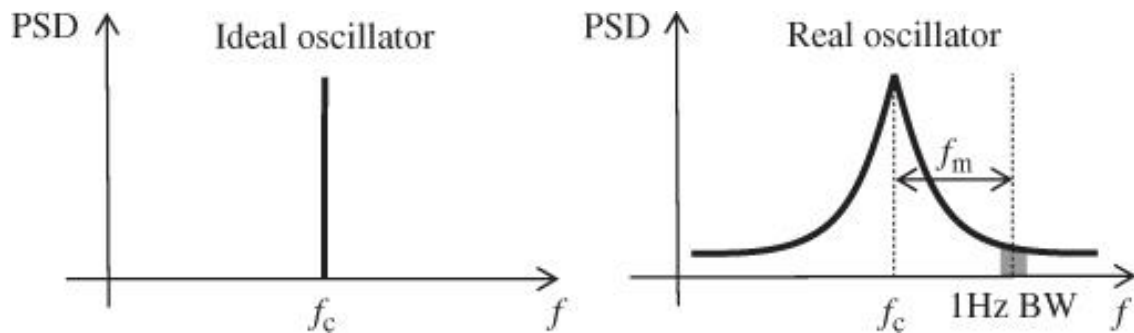
Με το συντελεστή πολλαπλασιασμού N , η κλασματική συχνότητα του σήματος εισόδου μεταφέρεται απευθείας στο σήμα εξόδου. Έτσι, εάν σε έναν ιδανικό πολλαπλασιαστή συχνότητας έχουμε στην είσοδο σήμα με ορισμένη ακρίβεια, την ακρίβεια αυτή θα έχει και το σήμα στην έξοδο. Κάτι τέτοιο, γίνεται προφανές εξετάζοντας την εξίσωση:

$$\frac{\Delta f}{f} = \frac{f(t) - f_0}{f_0} \quad (2.6)$$

Μπορεί να φανεί ότι εάν όλες οι συχνότητες στο δεξιό μέλος της εξίσωσης πολλαπλασιαστούν με τον συντελεστή N , αυτοί απλοποιούνται αφήνοντας επομένως την αρχική έκφραση.

Ο θόρυβος φάσης, $L(f)$, είναι ένα ιδιαίτερα σημαντικό χαρακτηριστικό για έναν ταλαντωτή. Ο θόρυβος φάσης ορίζεται ως ο θόρυβος που επέρχεται από την ραγδαία, βραχυπρόθεσμη, τυχαία διακύμανση φάσης που συμβαίνει σε ένα σήμα. Επομένως, είναι ουσιαστικά μία μέτρηση της βραχυπρόθεσμης σταθερότητας του σήματος. Τα ιδανικά σήματα έχουν μία μόνο φασματική ισχύ, η οποία και αντιστοιχεί σε ένα τέλειο ημιτονοειδές κύμα. Ένα ιδανικό σήμα, έχει επομένως μηδενικό θόρυβο φάσης. Ωστόσο, τα σήματα του πραγματικού

κόσμου, έχουν φάση και διακυμάνσεις που προκαλούν την κατανομή της φασματικής ισχύος στο φάσμα συχνοτήτων. Αυτή η κατανεμημένη ισχύς χαρακτηρίζεται στη συνέχεια ως θόρυβος φάσης με τη μέτρηση της ισχύος σε εύρος ζώνης 1Hz, σε μία καθορισμένη μετατόπιση από τον φορέα, f_m , σε μονάδες dBc/Hz [13]. Η προαναφερθείσα διαφορά στο φάσμα ισχύος μεταξύ ιδανικού και πραγματικού σήματος φαίνεται στο Σχήμα 2.2.



Σχήμα 2. 2 - Φάσμα ισχύος ιδανικού και πραγματικού ταλαντωτή

Από τον Πίνακα 2.1, ο πολλαπλασιασμός συχνότητας προσθέτει θόρυβο φάσης με ρυθμό $20 \cdot \log(N)$. Ο πολλαπλασιασμός της μεγέθους της ισχύος ισοδυναμεί με την πρόσθεση της λογαριθμικής ισχύος, εξ ου και η πρόσθεση που παρουσιάζεται στην παράσταση είναι λογική. Με τον πολλαπλασιασμό της συχνότητας, η εξάπλωση της ισχύος του σήματος εισόδου κατανέμεται περαιτέρω κατά έναν συντελεστή N .

Έχοντας αναλύσει τα παραπάνω, η διατήρηση της κλασματικής συχνότητας του σήματος εισόδου καθώς και η προσθήκη θορύβου φάσης με ρυθμό $20 \cdot \log(N)$ αποτελούν ιδιαίτερα σημαντικά σημεία για τον πολλαπλασιασμό της συχνότητας όταν εξετάζεται η απόδοση διάφορων ταλαντωτών. Σε συχνότητες κάτω των 100MHz, διάφορες κρυσταλλικές τεχνολογίες είναι διαθέσιμες, οι οποίες έχουν τάξεις μεγέθους καλύτερη σταθερότητα από τους ταλαντωτές LC [14]. Το μειονέκτημα των κρυσταλλικών αυτών ταλαντωτών είναι ότι οι κρύσταλλοι που κατασκευάζονται με συντονισμούς άνω των 100MHz είναι εύθραυστοι, δύσκολοι στην κατασκευή και ιδιαίτερα ακριβοί. Για να επιτευχθούν λοιπόν υψηλότερες συχνότητες, στις περιοχές των εκατοντάδων MHz και GHz, πρέπει να χρησιμοποιηθούν ταλαντωτές LC και άλλοι λιγότερο σταθεροί τύποι ταλαντωτών ή να καταβληθούν μεγάλα ποσά για πιο πολύπλοκες μεθόδους σύνθεσης συχνοτήτων [15]. Οι πολλαπλασιαστές συχνότητας αποφεύγουν αυτό το μειονέκτημα επιτρέποντας τη χρήση ενός ταλαντωτή αναφοράς χαμηλότερης συχνότητας, υψηλής απόδοσης, διατηρώντας τη σταθερότητα της συχνότητας και αυξάνοντας τον θόρυβο φάσης μόνο κατά έναν παράγοντα N , αντί για ολόκληρες τάξεις μεγέθους. Φυσικά, οι μεγάλες αλυσίδες πολλαπλασιαστών μπορούν να προκαλέσουν μικρές αστάθειες στη συχνότητα αναφοράς του ταλαντωτή ώστε να επηρεάσουν εφαρμογές του συστήματος, όπως

παραδείγματος χάριν σε δορυφορικούς πομπούς τηλεμετρίας [16]. Κάτι τέτοιο ωστόσο, σημαίνει πως η απόδοση του ταλαντωτή αναφοράς πρέπει να αυξηθεί για να πληροί τις προδιαγραφές του συστήματος.

2.2 Παθητικοί και Ενεργοί Πολλαπλασιαστές Συχνοτήτων

Υπάρχουν δύο κύριες κατηγορίες πολλαπλασιαστών συχνοτήτων που μπορούν να χρησιμοποιηθούν, οι παθητικοί και οι ενεργοί. Οι ενεργοί πολλαπλασιαστές συχνότητας χρησιμοποιούν στοιχεία ενεργού κυκλώματος ενώ τα παθητικά στοιχεία χρησιμοποιούνται σε παθητικούς πολλαπλασιαστές. Φυσικά, υπάρχουν πλεονεκτήματα και μειονεκτήματα που συναντώνται και στις δύο κατηγορίες.

2.2.1 Παθητικοί Πολλαπλασιαστές

Οι παθητικοί πολλαπλασιαστές χρησιμοποιούν τη μη-γραμμική συμπεριφορά των στοιχείων του παθητικού κυκλώματος. Σε αυτή την κατηγορία, δίοδοι, όπως οι δίοδοι Schottky, και μη-γραμμικοί πυκνωτές, όπως τα varactors, χρησιμοποιούνται για την επίτευξη του πολλαπλασιασμού της συχνότητας. Οι παθητικοί πολλαπλασιαστές αναμένεται να έχουν πολλαπλασιασμό υψηλής τάξης, χαμηλό θόρυβο και μεγάλα εύρη ζώνης ενώ είναι είτε πολλαπλασιαστές αντίστασης είτε χωρητικοί πολλαπλασιαστές [11].

2.2.2 Ενεργοί Πολλαπλασιαστές

Οι ενεργοί πολλαπλασιαστές συχνότητας έχουν πολλά πλεονεκτήματα έναντι των παθητικών πολλαπλασιαστών. Αρχικά, έχουν πολύ υψηλό κέρδος μετατροπής και είναι επομένως πιο αποτελεσματικοί [10]. Επιπλέον, είναι ιδιαίτερα ευρυζωνικοί και αποδοτικοί στην μετατροπή DC σε RF [10]. Τα μη-γραμμικά ενεργά στοιχεία που χρησιμοποιούνται είναι εν γένει τα FET και τα BJT. Έτσι, πραγματοποιούνται αποτελεσματικοί πολλαπλασιαστές οι οποίοι διαχέουν πολύ λίγη θερμότητα σε σύγκριση με τα παθητικά στοιχεία.

2.3 S-Παράμετροι

Παραδοσιακά, για την περιγραφή της γραμμικής συμπεριφοράς και την ανάλυση, γενικευμένα, ενός n-θύρου, σε χαμηλές συχνότητες, επιλέγονται οι παράμετροι Z και Y. Ομοίως, η ανάλυση του θορύβου σε οποιοδήποτε εύρος συχνοτήτων, πραγματοποιείται με χρήση των H- και G-παραμέτρων. Ωστόσο,

αυτές οι προαναφερθείσες παράμετροι απαιτούν συνθήκες μέτρησης ανοιχτού κυκλώματος ή βραχυκυκλώματος, οι οποίες είναι δύσκολο να πραγματοποιηθούν με ακρίβεια σε υψηλές συχνότητες. Στην πράξη επομένως, στις μικροκυματικές και mm-wave συχνότητες, οι S-παράμετροι, που καθορίζονται ως αναλογίες προσπίπτοντων και ανακλώμενων κυμάτων ισχύος, κατέχουν πρωταρχικό ρόλο εξαιτίας της ευκολίας στην εξαγωγή και μέτρησή τους [17].

Σε περαιτέρω ανάλυση, αν θεωρήσουμε ίδια χαρακτηριστική εμπέδηση Z_0 σε όλους τους κλάδους ενός n-θύρου, τότε οι εξισώσεις για το κανονικοποιημένο προσπίπτον και ανακλώμενο κύμα ισχύος διαμορφώνονται ως εξής:

$$a_i = \frac{V_i^+}{\sqrt{Z_0}} \quad (2.7)$$

$$b_i = \frac{V_i^-}{\sqrt{Z_0}} \quad (2.8)$$

Για τη σχέση μεταξύ των διανυσμάτων για τα προσπίπτοντα κύματα a_i και τα ανακλώμενα κύματα b_i μπορεί να χρησιμοποιηθεί η μήτρα σκέδασης

$$\begin{bmatrix} b_1 \\ \vdots \\ b_n \end{bmatrix} = \begin{bmatrix} S_{11} & \cdots & S_{1n} \\ \vdots & \ddots & \vdots \\ S_{n1} & \cdots & S_{nn} \end{bmatrix} \times \begin{bmatrix} a_1 \\ \vdots \\ a_n \end{bmatrix} \quad (2.9)$$

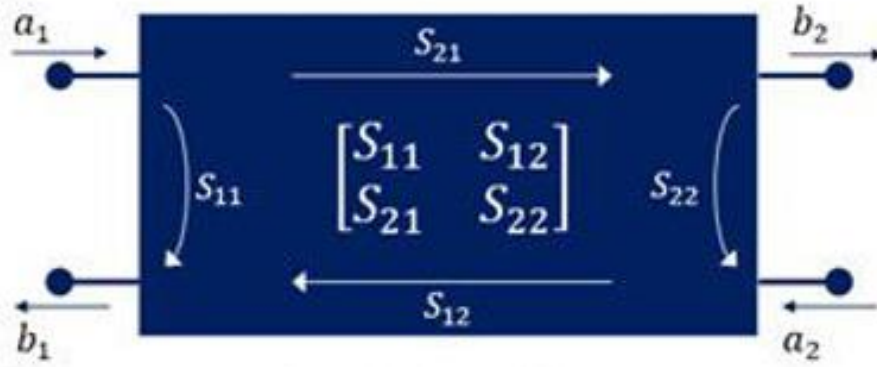
όπου

$$S_{ij} = \frac{b_i}{a_j} \quad [a_k = 0 \text{ για } k \neq j] \quad (2.10)$$

με σκοπό να χαρακτηρίσει πλήρως τη συμπεριφορά ενός γραμμικού n-θύρου.

Η παραπάνω εξίσωση (2.10), υποδηλώνει πως το S_{ij} , που αντιπροσωπεύει τον συντελεστή μετάδοσης από την θύρα j στην θύρα i, βρίσκεται οδηγώντας τη θύρα j με το προσπίπτον κύμα a_j και μετρώντας το ανακλώμενο κύμα b_i από την θύρα i, ενώ τα προσπίπτοντα κύματα σε όλες τις θύρες εκτός της j είναι μηδενικά, εννοώντας πως οι συγκεκριμένες θύρες τερματίζονται με την χαρακτηριστική εμπέδηση Z_0 προκειμένου να αποφευχθούν οι ανακλάσεις. Το S_{ii} αντιπροσωπεύει τον συντελεστή ανάκλασης στη θύρα i όταν όλες οι άλλες θύρες τερματίζονται στο προσαρμοσμένο φορτίο Z_0 . Με αυτό τον τρόπο, οι S-παράμετροι ικανοποιούνται σε σχέση με την χαρακτηριστική αντίσταση αναφοράς Z_0 .

Συγκεκριμένα για την περίπτωση του διθύρου, που μας ενδιαφέρει για την παρούσα εργασία, καθώς μπορεί να αναπαραστήσει τον πολλαπλασιαστή συχνοτήτων μας και εν γένει έναν ενισχυτή, έχουμε τα παρακάτω:



Σχήμα 2.3 - Αναπαράσταση ενισχυτή ως δίθυρο

$$\begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \times \begin{bmatrix} a_1 \\ a_2 \end{bmatrix} \quad (2.11)$$

Από την ανάλυση του παραπάνω συστήματος, έχουμε τις ακόλουθες εξισώσεις:

$$b_1 = S_{11} \cdot a_1 + S_{12} \cdot a_2 \quad (2.12)$$

$$b_2 = S_{21} \cdot a_1 + S_{22} \cdot a_2 \quad (2.13)$$

Θεωρώντας ένα προσπίπτον κύμα a_1 στην θύρα 1, όπως αυτή φαίνεται στο Σχήμα 2.3, θα πάρουμε ανακλώμενα κύματα σε κάθε μία εκ των πορτών. Ωστόσο, η θύρα 2 τερματίζεται με φορτίο ίσο με την χαρακτηριστική εμπέδηση Z_0 , μεγιστοποιώντας έτσι την μεταφορά ενέργειας προς το φορτίο και μηδενίζοντας το ανακλώμενο κύμα a_2 στην πόρτα 2. Με αυτό τον τρόπο προκύπτουν τα ακόλουθα για τις S-παραμέτρους S_{11} και S_{21} , ενώ αντίστοιχα με τον τερματισμό της θύρας 1 με φορτίο Z_0 , θα είναι $a_1 = 0$ και προκύπτουν τα εξής αποτελέσματα για τις S-παραμέτρους S_{12} και S_{22} :

$$\bullet \quad S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2=0} \Rightarrow S_{11} = \left. \frac{\frac{V_1^-}{\sqrt{Z_0}}}{\frac{V_1^+}{\sqrt{Z_0}}} \right|_{a_2=0} \Rightarrow S_{11} = \left. \frac{V_1^-}{V_1^+} \right|_{a_2=0} \quad (2.13)$$

$$\bullet \quad S_{21} = \left. \frac{b_2}{a_1} \right|_{a_2=0} \Rightarrow S_{21} = \left. \frac{\frac{V_2^-}{\sqrt{Z_0}}}{\frac{V_1^+}{\sqrt{Z_0}}} \right|_{a_2=0} \Rightarrow S_{21} = \left. \frac{V_2^-}{V_1^+} \right|_{a_2=0} \quad (2.14)$$

$$\bullet \quad S_{12} = \left. \frac{b_1}{a_2} \right|_{a_1=0} \Rightarrow S_{12} = \left. \frac{\frac{v_1^-}{\sqrt{Z_0}}}{\frac{v_2^+}{\sqrt{Z_0}}} \right|_{a_1=0} \Rightarrow S_{12} = \left. \frac{V_1^-}{V_2^+} \right|_{a_1=0} \quad (2.15)$$

$$\bullet \quad S_{22} = \left. \frac{b_2}{a_2} \right|_{a_1=0} \Rightarrow S_{22} = \left. \frac{\frac{v_2^-}{\sqrt{Z_0}}}{\frac{v_2^+}{\sqrt{Z_0}}} \right|_{a_1=0} \Rightarrow S_{22} = \left. \frac{V_2^-}{V_2^+} \right|_{a_1=0} \quad (2.16)$$

Με βάση τα παραπάνω, εξάγουμε ορισμένα συμπεράσματα για την λειτουργία των εν γένει ενισχυτών ως μικροκυματικά δίθυρα [18]:

- Παράμετρος S_{11} → Συντελεστής ανάκλασης στην είσοδο του διθύρου
- Παράμετρος S_{12} → Ανάστροφο κέρδος, μεταξύ της εξόδου ως προς την είσοδο στο δίθυρο
- Παράμετρος S_{21} → Κέρδος Ισχύος του διθύρου
- Παράμετρος S_{22} → Συντελεστής ανάκλασης στην έξοδο του διθύρου

Γενικά, οι S-παράμετροι είναι σύνθετοι αριθμοί και είναι βολικό να εκφράζονται σε μορφή μιγαδικών αριθμών με πλάτος και φάση, όπως φαίνεται παρακάτω:

$$S_{mn} = |S_{mn}| \cdot e^{j\varphi_{mn}} \quad (2.17)$$

Συνήθως υπολογίζονται σε decibel(dB) ως $20 \cdot \log|S_{mn}|$.

2.4 Ευστάθεια

Ένα κεντρικό ζήτημα σε όλα τα προβλήματα σχεδίασης ενισχυτών και ταλαντωτών είναι η ανάλυση της ευστάθειας του διθύρου. Εν γένει, εάν η αντίσταση εισόδου ή εξόδου του διθύρου έχει αρνητικό πραγματικό μέρος, είναι δυνατόν να υπάρξει ταλάντωση. Συγχρόνως, οι αντιστάσεις του διθύρου προκύπτουν συναρτήσει των αντιστάσεων της πηγής του σήματος και του φορτίου, τα οποία αντιστοίχως οδηγούν και τερματίζουν το δίκτυο.

Με σκοπό λοιπόν να καθορίσουμε τις απαιτήσεις που ικανοποιούν την άνευ όρων ευστάθεια του διθύρου, επιβάλλουμε το πλάτος των συντελεστών ανάκλασης τόσο της εισόδου όσο και της εξόδου να είναι μικρότερο του 1 για

οποιαδήποτε τιμή φορτίου ή αντίστασης πηγής, υπό την προϋπόθεση πως το πραγματικό μέρος του φορτίου και την εμπέδηση της πηγής είναι θετικό.

Για την χωρίς όρους ευστάθεια επομένως έχουμε τα ακόλουθα:

$$|\Gamma_{in}| = \left| S_{11} + \frac{S_{12} \cdot S_{21} \cdot \Gamma_L}{1 - S_{22} \cdot \Gamma_L} \right| < 1 \quad (2.18)$$

$$|\Gamma_{out}| = \left| S_{22} + \frac{S_{12} \cdot S_{21} \cdot \Gamma_S}{1 - S_{22} \cdot \Gamma_S} \right| < 1 \quad (2.19)$$

Αντιθέτως, εάν οι παραπάνω συνθήκες των (2.18) και (2.19) ικανοποιούνται για ορισμένες μόνο τιμές των συντελεστών ανάκλασης Γ_S και Γ_L , σε μία ορισμένη συχνότητα λειτουργίας, έχουμε ευστάθεια υπό όρους.

Στην πράξη, για τον προσδιορισμό της άνευ όρων ευστάθειας, μπορούν να χρησιμοποιηθούν απλούστεροι έλεγχοι. Μέσα σε αυτούς, εντάσσεται και ο έλεγχος K-Δ [19], ο οποίος και καθορίζει την συνθήκη, γνωστή ως συνθήκη του Rollet, και ορίζεται ως εξής:

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |D|^2}{2 \cdot |S_{12} \cdot S_{21}|} > 1 \quad (2.20)$$

καθώς επίσης και τη συνθήκη

$$|D| = |S_{11} \cdot S_{22} - S_{12} \cdot S_{21}| < 1 \quad (2.21)$$

Η ταυτόχρονη ικανοποίηση των ανωτέρω αυτών συνθηκών, που εύκολα μπορούν να εκτιμηθούν, είναι ικανή και αναγκαία για την ευστάθεια άνευ όρων του συστήματος. Σε περίπτωση που οι παράμετροι σκέδασης δεν ικανοποιούν την K-Δ δοκιμή, δεν έχουμε ευστάθεια άνευ όρων στο σύστημα και πρέπει να γίνει έλεγχος για την ευστάθεια υπό όρους αυτού, μέσω των (2.18) και (2.19) όπως αυτές ορίστηκαν παραπάνω.

2.5 Καθορισμός Κερδών και Κριτηρίων Ισχύος

Στην ενότητα αυτή, πραγματοποιείται η ανάλυση ορισμένων εννοιών και κριτηρίων που περιγράφουν έναν πολλαπλασιαστή και τους εν γένει ενισχυτές

ισχύος. Σε ένα κύκλωμα ενισχυτή, υπάρχουν πολλές ισχύς που εισέρχονται και εξέρχονται από αυτόν. Στην πρώτη κατηγορία ανήκει η ισχύς εισόδου P_{in} καθώς και η DC ισχύς της τροφοδοσίας, που είναι απαραίτητη για την πόλωση του ενισχυτή. Αντιθέτως, στην έξοδο, έχουμε την ισχύ P_{out} , που είναι η ωφέλιμη ισχύς εξόδου, γνωστή και ως RF ισχύς, ενώ επίσης έχουμε την ισχύ P_{loss} που είναι το τμήμα που καταναλώνεται λόγω των παθητικών και παρασιτικών στοιχείων, το οποίο και προσπαθούμε να ελαχιστοποιήσουμε κατά την σχεδίαση. Οι έννοιες και τα κριτήρια που θα αναλυθούν επομένως, βάσει των ανωτέρω ισχύων, είναι οι εξής:

2.5.1 Κέρδος Μετατροπής ή Κέρδος Ισχύος

Ο πρωταρχικός σκοπός ενός πολλαπλασιαστή συχνότητας είναι να παράγει μία αρμονική από ένα σήμα συγκεκριμένης συχνότητας. Το Κέρδος Μετατροπής, στα αγγλικά Conversion Gain ή CG, ενός πολλαπλασιαστή συχνοτήτων είναι η μέτρηση του πόσο ισχυρό είναι το επιθυμητό αρμονικό σήμα εξόδου σε σύγκριση με το σήμα της εισόδου, η συχνότητα του οποίου πολλαπλασιάζεται. Επομένως, για έναν πολλαπλασιαστή συχνότητας τάξης N, η εξίσωση που περιγράφει το κέρδος μετατροπής είναι:

$$CG = \frac{P_{out}(N \cdot f_o)}{P_{in}(f_o)} \quad (2.22)$$

ενώ σε κλίμακα dB είναι:

$$CG = P_{out}(N \cdot f_o) - P_{in}(f_o) \quad (2.23)$$

Για την ειδική περίπτωση του $N=1$, όπου δεν έχουμε πολλαπλασιασμό στην ισχύ αλλά απλώς την ενίσχυση της ισχύος του σήματος εισόδου, χρησιμοποιείται η ονομασία Κέρδος Ισχύος.

2.5.2 Εύρος Ζώνης

Κατά την διαδικασία της σχεδίασης, το Κέρδος Μετατροπής δεν θα ισχύει μόνο για την ακριβή συχνότητα σχεδιασμού. Το Κέρδος Μετατροπής θα παραμείνει γύρω από την μέγιστη τιμή του για ένα εύρος συχνοτήτων. Το εύρος ζώνης που θα χρησιμοποιηθεί επομένως, ορίζεται ως το εύρος στο οποίο το Κέρδος Μετατροπής είναι εντός των 3dB ορίων από τη μέγιστη τιμή του.

2.5.3 Καταστολή Ανεπιθύμητων Αρμονικών

Η αρμονική επιλεκτικότητα ενός πολλαπλασιαστή συχνοτήτων δεν είναι εγγενής στη μη-γραμμική συσκευή που χρησιμοποιείται. Στο επίπεδο της συσκευής, διεγείρονται πολλές αρμονικές από το σήμα εισόδου. Έτσι, κατά την σχεδίαση ενός πολλαπλασιαστή συχνοτήτων, η καταστολή των ανεπιθύμητων αρμονικών είναι ιδιαίτερα σημαντική. Ένας ιδανικός πολλαπλασιαστής θα είχε μόνο τις επιθυμητές αρμονικές στην έξοδο του, αλλά στον πραγματικό κόσμο, πάντοτε θα συναντώνται και οι κοντινές αρμονικές.

Ως εκ τούτου, η αρμονική καταστολή ορίζεται ως ο λόγος της ανεπιθύμητης αρμονικής προς την επιθυμητή αρμονική. Έτσι, για έναν πολλαπλασιαστή συχνότητας τάξης N , χρησιμοποιείται η ακόλουθη εξίσωση:

$$M^{th} \text{ Harmonic Suppression} = \frac{P_{out}(M \cdot f_o)}{P_{out}(N \cdot f_o)} \quad (2.24)$$

2.5.4 Απόδοση

Με τον όρο απόδοση, ορίζεται το ποσοστό της τροφοδοτούμενης DC ισχύος που μετατρέπεται στην ωφέλιμη RF ισχύ στην έξοδο. Προκύπτει επομένως η εξής σχέση:

$$\eta = \frac{P_{out}(N \cdot f_o)}{P_{DC}} \cdot 100\% \quad (2.25)$$

2.5.5 Απόδοση με συνυπολογισμό του Κέρδους

Η απόδοση ενός ενισχυτή, επομένως και ενός πολλαπλασιαστή συχνοτήτων, όπως αυτή ορίστηκε παραπάνω, δεν λαμβάνει υπόψη της το κέρδος του. Κάτι τέτοιο, μπορεί να οδηγήσει στην υλοποίηση κυκλωμάτων τα οποία δίνουν μεγάλη απόδοση, τα οποία όμως δεν συνυπολογίζουν το Κέρδος Μετατροπής. Για το σκοπό αυτό, έχει οριστεί ένα επιπλέον μέγεθος απόδοσης, το οποίο είναι η απόδοση με συνυπολογισμό του κέρδους, στα αγγλικά Power-Added Efficiency ή PAE. Για τον υπολογισμό της έχουμε την παρακάτω σχέση:

$$PAE = \frac{P_{out}(N \cdot f_o) - P_{in}(f_o)}{P_{DC}} \cdot 100\% \quad (2.26)$$

και με βάση την εξίσωση της απόδοσης (2.25), γίνεται:

$$PAE = \frac{1 - \frac{P_{in}}{P_{out}}}{\frac{P_{DC}}{P_{out}}} \cdot 100\% = \eta \cdot \left(1 - \frac{1}{CG}\right) \quad (2.27)$$

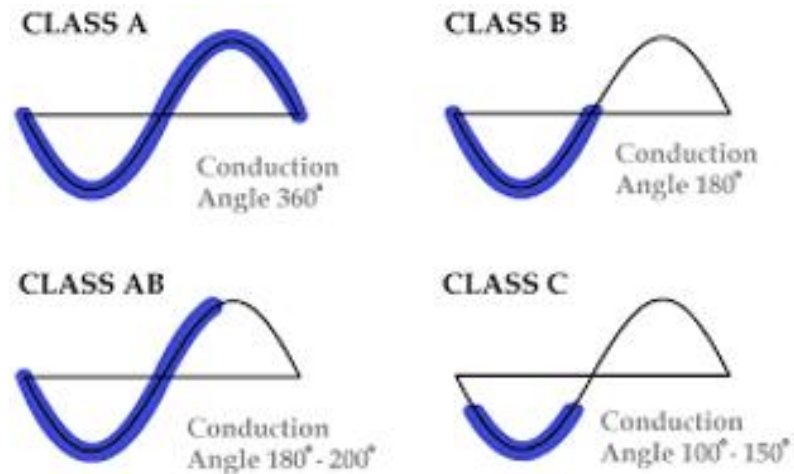
Σε αυτό το σημείο, αξίζει να αναφερθεί πως για κάθε ενισχυτή, υπάρχει μία τιμή της ισχύος εισόδου, γνωστή ως ισχύς κορεσμού, η οποία εάν προσπεραστεί, καθώς η ισχύς της εισόδου αυξάνεται, το κέρδος του ενισχυτή αρχίζει να μειώνεται. Έτσι, θέτοντας το Κέρδος Μετατροπής να τείνει στο $-\infty$ για την εξίσωση (2.27) θα έχουμε:

$$\lim_{CG \rightarrow -\infty} (PAE) = \lim_{CG \rightarrow -\infty} \left[\eta \cdot \left(1 - \frac{1}{CG}\right) \right] = \eta \quad (2.28)$$

Βλέπουμε λοιπόν, πως με την μείωση του Κέρδους μετατροπής στο $-\infty$, έχουμε ταύτιση της PAE με την απόδοση.

2.6 Κλάσεις Λειτουργίας Ενισχυτών

Λαμβάνοντας υπόψιν ότι ένας ενεργός πολλαπλασιαστής συχνοτήτων είναι επί της ουσίας ένας ενισχυτής ισχύος, με διαφορετική απλώς αρμονική στην είσοδο και έξοδο, είναι σημαντική η κατανόηση των κλάσεων λειτουργίας των ενισχυτών ισχύος και πως αυτές μπορούν να χρησιμοποιηθούν για τον πολλαπλασιασμό της συχνότητας. Ο διαχωρισμός, μεταξύ των κλάσεων λειτουργίας, γίνεται με βάση την γωνία αγωγιμότητας, όπως φαίνεται και στο σχήμα 2.4. Στην ενότητα αυτή ακολουθεί η ανάλυση των βασικών κλάσεων λειτουργίας των ενισχυτών ισχύος καθώς και μία αναφορά σε άλλες κλάσεις ενισχυτών.



Σχήμα 2. 4 - Κλάσεις ενισχυτών και γωνίες αγωγιμότητας

2.6.1 Κλάση A

Στους συμβατικούς ενισχυτές ισχύος και σε ενισχυτές χαμηλού θορύβου, το κύριο πλεονέκτημα της πόλωσης Κλάσης A είναι η γραμμικότητα. Το σημείο Q στην ευθεία φόρτου επιλέγεται για να δώσει τον μέγιστο ελεύθερο χώρο για την κυματομορφή εξόδου που θα ενισχυθεί γραμμικά από είσοδο σε έξοδο. Για τον πολλαπλασιαστική συχνότητων επομένως, κάτι τέτοιο αποτελεί το χειρότερο σενάριο, ένα σήμα στην είσοδο δηλαδή που μεταφέρεται στην έξοδο με ελάχιστες πρόσθετες αρμονικές.

Κάτι τέτοιο ωστόσο, δεν καθιστά την Κλάση A άχρηστη για την υλοποίηση ενός πολλαπλασιαστική συχνότητων. Εάν εκτελεστεί επαρκής ενίσχυση, το σήμα στην έξοδο μπορεί να κοπεί στις θετικές και αρνητικές κορυφές του. Έτσι, εξετάζοντας αυτό το κομμένο σήμα εξόδου βάσει της ανάλυσης Fourier, καταλαβαίνουμε πως μία συμμετρικά κομμένη κυματομορφή είναι πλούσια σε αρμονικές περιπτής τάξης. Καθώς η ενίσχυση αυτή αυξάνεται και όλο και περισσότερο από το σήμα κόβεται, αυτό προσεγγίζει το σχήμα ενός τετραγωνικού κύματος, που αποτελείται μόνο από περιπτές αρμονικές. Στην προσέγγιση αυτή σημειώνεται πως πρέπει να χρησιμοποιείται προσεκτική πόλωση για να διασφαλίζεται η βέλτιστη συμμετρική αποκοπή, με σκοπό την παραγωγή αρμονικών περιπτής τάξης [6].

Για την Κλάση λειτουργίας A, υπάρχουν και αρκετά μειονεκτήματα. Ένα σημαντικό εξ αυτών είναι η ευστάθεια. Η συσκευή είναι πολωμένη έτσι ώστε να περνάει συνεχώς ρεύμα DC σε ηρεμία, πράγμα που σημαίνει ότι το κέρδος μικρού σήματος είναι υψηλό. Έτσι, στις συχνότητες RF, σε συγκεκριμένες τιμές σύνθετων αντιστάσεων, το τρανζίστορ μπορεί να είναι επιρρεπές σε ταλάντωση. Ακόμα και στην περίπτωση που θα αυτή η ταλάντωση είναι στη συχνότητα εξόδου που

μας ενδιαφέρει, κάτι τέτοιο μπορεί να είναι προβληματικό. Αν και ορισμένα σχέδια έχουν χρησιμοποιήσει με επιτυχία την αυτό-ταλάντωση ως ταλαντωτή αναφοράς [20], η ταλάντωση που συμβαίνει στο τρανζίστορ μπορεί να είναι λιγότερο σταθερή από αυτή που προέρχεται έναν ταλαντωτή αναφοράς. Έτσι, ένας πολλαπλασιαστής συχνότητας θα προσθέσει σημαντικό θόρυβο φάσης. Ο σχεδιασμός Κλάσης A συχνά δικαιολογεί δίκτυα σταθεροποίησης, γεγονός που προσθέτει πολυπλοκότητα και μπορεί να προκαλέσει απώλειες στο σύστημα.

Με το σταθερό DC ρεύμα, υπάρχει επίσης απώλεια της απόδοσης. Στην ιδανική περίπτωση, η μέγιστη απόδοση ενός ενισχυτή Κλάσης A είναι 25%, τιμή που είναι η χαμηλότερη από όλες τις κλάσεις ενισχυτών.

2.6.2 Κλάση AB/B

Οι Κλάσεις AB και B είναι και οι δύο κατηγορίες λειτουργίας με μειωμένη γωνία αγωγιμότητας. Η Κλάση AB λειτουργεί το τρανζίστορ σε γωνία αγωγιμότητας μεταξύ 180 και 360 μοιρών, ενώ η Κλάση B έχει γωνία αγωγής 180 μοιρών, λειτουργώντας ως ενισχυτικός ανορθωτής μισού κύματος. Η Κλάση AB αντιμετωπίζει παρόμοια ζητήματα ευστάθειας με την Κλάση A καθώς το σημείο Q έχει DC ρεύμα που διατρέχει συνεχώς την συσκευή. Η Κλάση B είναι πολωμένη έτσι ώστε να έχει ένα σημείο Q με DC ρεύμα σχεδόν 0, ωστόσο, η τόσο μικρή ενίσχυση σήματος αποθαρρύνεται, και η ευστάθεια του κυκλώματος αποτελεί μικρότερο πρόβλημα.

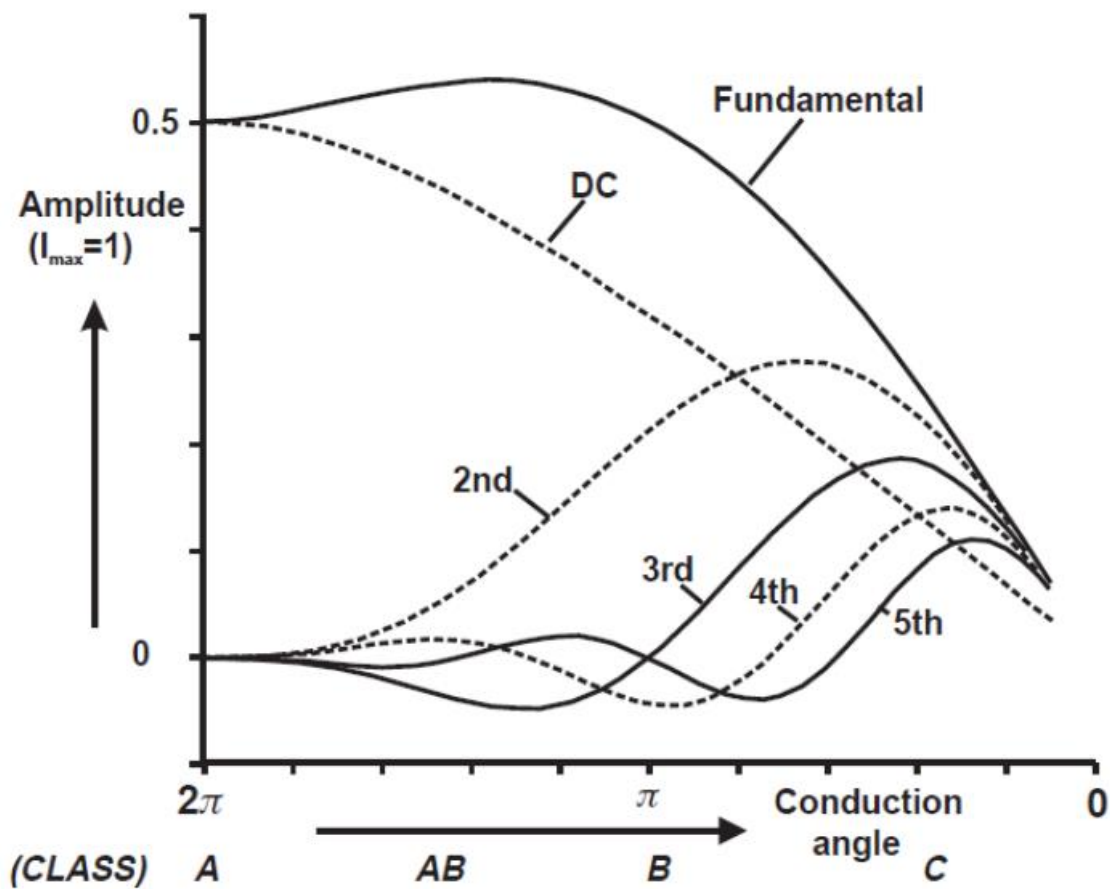
Στην εφαρμογή των πολλαπλασιαστών συχνότητας, η Κλάση AB έχει χρησιμοποιηθεί για την παραγωγή κτένας συχνότητας, παρόμοιας με αυτή των SRD [21]. Η Κλάση B προσφέρει μία κυματομορφή εξόδου που είναι πλούσια σε δεύτερη και χαμηλή σε τρίτη αρμονική συνιστώσα. Αυτό το σημείο πόλωσης, μπορεί στη συνέχεια να χρησιμοποιηθεί καλά σε εφαρμογές διπλασιασμού όπου η υψηλή καταστολή της τρίτης αρμονικής είναι ζωτικής σημασίας [22].

2.6.3 Κλάση C

Περαιτέρω μείωση της γωνίας αγωγής κάτω από 180 μοίρες, παράγει τη λειτουργία της Κλάσης C. Στην Κλάση αυτή, το τρανζίστορ ενισχύει μόνο ένα τμήμα, μικρότερο από το μισό του σήματος εισόδου. Όπως και με την Κλάση B, οι ενισχυτές Κλάσης C, είναι πολύ λιγότερο επιρρεπείς σε ταλάντωση, λόγω του ότι δεν έχουν DC ρεύμα ηρεμίας και ως εκ τούτου το κέρδος μικρού σήματος είναι μικρό. Επιπλέον, η

Κλάση C είναι η πιο αποδοτική που έχει αναφερθεί έως τώρα, με πιθανή απόδοση στο εύρος του 70%.

Οι ενισχυτές Κλάσης C λειτουργούν πολύ καλά όταν πρόκειται για παραγωγή αρμονικών συχνοτήτων. Το σήμα εξόδου μειωμένης γωνίας αγωγιμότητας είναι πλούσιο σε υψηλότερες αρμονικές. Κάτι τέτοιο φανερώνεται και από το Σχήμα 2.5, το οποίο αναπαριστά το πλάτος των αρμονικών συνιστωσών στο ρεύμα του συλλέκτη, καθώς η γωνία αγωγής φθίνει.



Σχήμα 2. 5 - Πλάτος ρεύματος συλλέκτη αρμονικών συνιστωσών ως προς φθίνουσα γωνία αγωγής

Οι αναφορές των προηγούμενων υπό-ενοτήτων, σχετικά με άλλες Κλάσεις, επίσης μπορούν να επαληθευτούν από το Σχήμα 2.5. Τα σήματα εξόδου της ιδανικής Κλάσης A αποτελούνται εξ ολοκλήρου από την DC και την θεμελιώδη συνιστώσα. Η Κλάση B προσφέρει ένα σημείο αυξημένων δεύτερων αρμονικών και ελάχιστων τρίτων αρμονικών. Η Κλάση C, ωστόσο, εμπεριέχει όλο το εύρος γωνιών αγωγιμότητας που περιλαμβάνει τις κορυφές για τις αρμονικές. Έτσι, ένας ενισχυτής Κλάσης C καταλήγει να είναι ο πιο ευέλικτος από όλες

τις κατηγορίες ενισχυτών για παραγωγή αρμονικών, καθώς μία απλή αλλαγή στην πόλωση του κυκλώματος επιτρέπει στις υψηλότερες αρμονικές να διεγείρονται και να εξέρχονται με επιτυχία. Για τον σκοπό αυτό, ο ενισχυτής Κλάσης C παίζει ζωτικής σημασίας ρόλο στον σχεδιασμό του πολλαπλασιαστή συχνοτήτων σε αυτή την εργασία.

2.6.4 Λοιπές Κλάσεις

Οι αναλύσεις στις προαναφερθείσες υπό-ενότητες, αντιμετωπίζουν το τρανζίστορ, σε έναν ενισχυτή ισχύος, ως μία πηγή ρεύματος, με την μοναδική παράμετρο που αλλάζει να είναι η πόλωση. Με κάποιες άλλες κλάσεις λειτουργίας που ακολουθούν, εισάγονται περισσότερες μεταβλητές.

Με τον βασικό ενισχυτή Κλάσης E, το τρανζίστορ αντιμετωπίζεται ως διακόπτης, σε ένα σύστημα πόλωσης ψευδοκλάσης C. Το τρανζίστορ έχει τότε δύο καταστάσεις. Αυτές της ενεργοποίησης και της απενεργοποίησης. Έτσι, οι κυματομορφές ρεύματος και τάσης έχουν ελάχιστη διασταύρωση, πράγμα που σημαίνει ελάχιστη απαγωγή ισχύος. Η απόδοση περιορίζεται τότε μόνο από τον χρόνο μεταγωγής για το τρανζίστορ [23]. Αυτό οδηγεί στην προσθήκη αρμονικών τερματισμών πηγής και φορτίου για να οδηγήσει σε ταχύτερο χρόνο μεταγωγής και πιο τετράγωνη κυματομορφή, όπως στους ενισχυτές Κλάσης F [24]. Σε αυτές τις τοπολογίες πολλαπλασιαστών συχνοτήτων, ενδιαφέρουσα αποτελεί η κυματομορφή του τετραγωνικού ρεύματος. Όπως συζητήθηκε και στην ενότητα της Κλάσης A, τα τετραγωνικά κύματα είναι εγγενώς πλούσια σε περιττές αρμονικές. Όμως, με την Κλάση E, τα ζητήματα ευστάθειας και αποδοτικότητας της Κλάσης A δεν υπάρχουν. Επιπροσθέτως, η Κλάση E, προσαρμόζοντας τη γωνία αγωγής της Κλάσης C, προσφέρει τη δυνατότητα προσαρμογής του κύκλου λειτουργίας εξόδου του τετραγωνικού κύματος. Αν και αυτό μπορεί να απαιτεί πολυπλοκότητα στο δίκτυο του φορτίου, επιτρέπει την διέγερση υψηλότερων αρμονικών με χαμηλότερους κύκλους λειτουργίας [25].

Εν συνεχεία, η Κλάση J επιστρέφει στη χρήση του τρανζίστορ ως πηγή ρεύματος, ωθώντας τη συσκευή στην Κλάση AB ή στην Κλάση C. Παρόμοιες μέθοδοι αρμονικού τερματισμού χρησιμοποιούνται στην Κλάση J όπως και στις κλάσεις E και F. Στην Κλάση J, ο σχεδιασμός επικεντρώνεται κυρίως με τον συντονισμό της δεύτερης και των υψηλότερων αρμονικών στην έξοδο. Οι υψηλότερες αρμονικές χρησιμοποιούνται για να ενισχύσουν τη θεμελιώδη και η μετατόπιση φάσης στην κυματομορφή της τάσης εξόδου, με συγκεκριμένες αρμονικές σύνθετες αντιστάσεις τερματισμού, συμβάλλει στην αύξηση

της απόδοσης, ελαχιστοποιώντας τη διασταύρωση των κυματομορφών ρεύματος και τάσης [26][27][28].

Κεφάλαιο 3 - Σχεδίαση του Πολλαπλασιαστή Συχνοτήτων Τάξης $N = 3$

Στο παρόν Κεφάλαιο, περιγράφεται λεπτομερώς όλη η διαδικασία σχεδίασης του πολλαπλασιαστή συχνοτήτων, τάξης 3, με κεντρική συχνότητα σήματος εξόδου στα 145GHz. Η σχεδίαση του πολλαπλασιαστή έγινε μέσω των περιβαλλόντων του Virtuoso της εταιρείας Cadence και του Advanced Design System (ADS) της εταιρείας Keysight. Η τεχνολογία κατασκευής είναι η B11HFC της Infineon Technologies. Παρακάτω, θα παρατεθούν οι στόχοι για την απόδοση του ολοκληρωμένου κυκλώματος, τα χαρακτηριστικά της τεχνολογίας καθώς και θα περιγραφεί η ροή της σχεδίασης καθ' όλη τη διαδικασία σύνθεσης του πολλαπλασιαστή συχνοτήτων.

3.1 Στόχοι για την επίδοση και ροή σχεδίασης

Με σκοπό τον καθορισμό των προδιαγραφών για τον πολλαπλασιαστή της παρούσας εργασίας, πραγματοποιήθηκε μία ανασκόπηση των χαρακτηριστικών σε αντίστοιχα κατασκευασμένα ολοκληρωμένα κυκλώματα [32][33][34][35][36][37][38][39][40][41][42][43][44][45][47][48]. Συγκεντρωμένες ορισμένες από τις επιδόσεις παρουσιάζονται στον Πίνακα 3.1 που ακολουθεί:

No	Ref.	Process	Out Freq. (GHz)	Out Power (dBm)	Conv. Gain (dB)	xN	P _{DC} (mW)
1.	[32]	0.1 μ m InP HEMT	158-172	5.0	-2.0	x2	95.2
2.	[33]	50nm mHEMT	150-220	4.8	-7.2	x2	25
3.	[34]	100nm mHEMT	110-130	5.0	3.0	x2	62.5
4.	[35]	0.13 μ m SiGe HBT	215-240	-3.0	-3.0	x2	630
5.	[36]	90nm CMOS	91-97	-12.5	-18.5	x3	5.5
6.	[37]	2 μ m InP DHBT	0-100	-11.0	1.0	x2	730
7.	[38]	50nm mHEMT	140	-1.5	-11.0	x3	40

8.	[39]	250nm InP DHBT	119- 135	10.0	7.0	×3	45
9.	[40]	0.15μm GaAs mHEMT	72- 114	-5.0	-19.5	×6	125
10.	[41]	0.1μm GaAs mHEMT	77- 105	7.0	7.0	×6	470
11.	[42]	0.25μm InP DHBT	155- 195	0.0	-6.5	×6	92.5
12.	[43]	0.13μm SiGe HBT	110- 125	-3.5	-10.5	×6	20
13.	[44]	0.13μm SiGe HBT	231.5- 248.5	-4.0	-4.0	×6	900
14.	[45]	0.13μm SiGe HBT	121- 137	-2.4	0.6	×4	35.2
15.	[46]	0.13μm SiGe HBT	129- 171	2.2	5.0	×4	100
16.	[47]	0.13μm SiGe HBT	109.5- 146.5	4.5	0.2	×6	310

Πίνακας 3. 1 - Χαρακτηριστικά υλοποιημένων πολλαπλασιαστών συχνότητων

Συγκεκριμένα, επικεντρωνόμαστε περισσότερο στις γραμμές υπ' αριθμόν 12 και 14 έως 16 όπου η τεχνολογία υλοποίησης είναι SiGe και το εύρος συχνότητας λειτουργίας είναι κοντά στο εύρος που μας ενδιαφέρει για την παρούσα εργασία.

Επομένως, βάσει των ανωτέρω, καθορίζουμε τους εξής στόχους για την επίδοση του πολλαπλασιαστή συχνότητων μας:

- Central Frequency = 145GHz
- Bandwidth of Operation → 130-160GHz
- Output Power > 0dBm
- Conversion Gain > 0dB
- Power dissipation < 400mW

Κατά την σχεδίαση του ολοκληρωμένου κυκλώματος, η ροή περιλαμβάνει τα εξής σημεία:

1. Οριοθέτηση στόχων και προδιαγραφών για το κύκλωμα.
2. Μελέτη της τοπολογίας και του ρόλου κάθε τρανζίστορ που αποτελούν τις ενεργές συσκευές του ολοκληρωμένου κυκλώματος καθώς και επιλογή αυτών.
3. Μελέτη πόλωσης και τροφοδοσίας κάθε επιμέρους σταδίου.
4. Σχεδίαση δικτύων εξόδου, ενδιάμεσων και εισόδου με ιδανικά παθητικά στοιχεία.
5. Αντικατάσταση κάθε δικτύου με στοιχεία μοντέλων της τεχνολογίας B11HFC.
6. Εξαγωγή παρασιτικών στοιχείων (QRC extraction).
7. Σχεδίαση Layout βάσει σχηματικού κυκλώματος.
8. Ηλεκτρομαγνητική προσομοίωση επιμέρους δικτύων και ταίριασμα με τα δίκτυα των στοιχείων της B11HFC.
9. Ενημέρωση συνολικού Layout.
10. Έλεγχοι DRC (Design Rule Check) και LVE (Layout Versus Schematic) .
11. Προσομοιώσεις για τον χαρακτηρισμό της επίδοσης και της ορθής λειτουργίας του πολλαπλασιαστή συχνότητας.

3.2 Χαρακτηριστικά της τεχνολογίας κατασκευής B11HFC

Στην παρούσα ενότητα, θα γίνει αναφορά στην τεχνολογία που χρησιμοποιήθηκε για την υλοποίηση του κυκλώματος της εργασίας αυτής, η οποία είναι η B11HFC και παραχωρήθηκε από την εταιρεία Infineon Technologies. Η B11HFC είναι μία τεχνολογία 400GHz/130nm SiGe BiCMOS με επιμετάλλωση χαλκού για αναλογικές καθώς και μεικτού σήματος (mixed signal) mmWave εφαρμογές, η οποία έχει υψηλή απόδοση ενώ συγχρόνως επιτυγχάνει χαμηλή κατανάλωση ενέργειας [29]. Η συγκεκριμένη τεχνολογία προσφέρει μία στοίβα στρωμάτων με 6 επίπεδα επιμετάλλωσης χαλκού και 1.0μm αργίλιο ως τελευταίο μέταλλο.

Η τεχνολογία B11HFC βρίσκει πεδίο χρήσης σε εφαρμογές όπως Automotive Radar MMIC, RF ASICs όπως και εφαρμογές για ασύρματες ζεύξεις υψηλής ταχύτητας δεδομένων. Εν συντομία, η τεχνολογία περιλαμβάνει τρεις τύπους συσκευών NPN HBT σε διάφορα μεγέθη και πολλαπλότητας επαφών, αντιστάσεις μεταλλικών ταινιών (metal film resistors), πυκνωτές MIM, διάφορους τύπους Varactors, διόδους PIN αλλά και διάφορους τύπους RF γραμμών μεταφοράς [30].

3.2.1 Συσκευή High Speed NPN

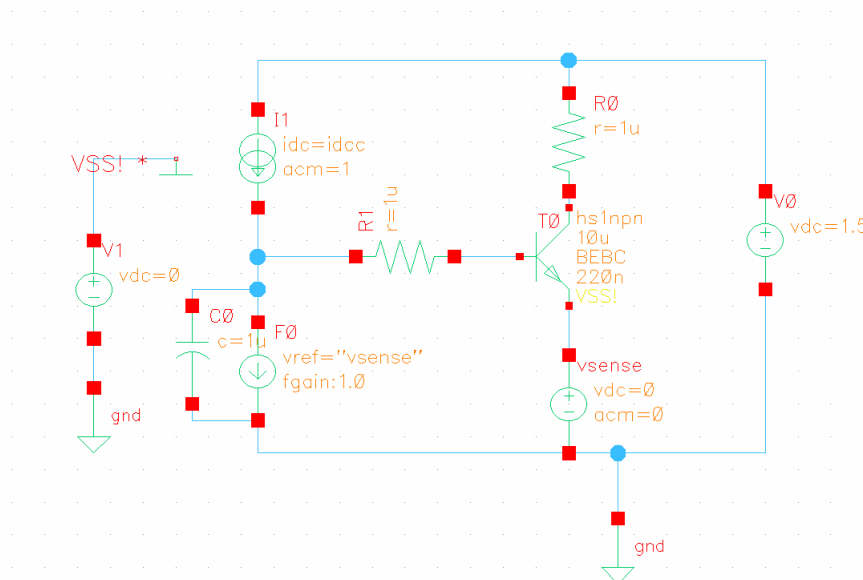
Η τεχνολογία B11HFC της Infineon Technologies AG παρέχει μια ποικιλία διπολικών τρανζίστορ ετεροεπαφής n_{np} SiGe, τα οποία είναι τα n_{np} υψηλής ταχύτητας, τα n_{np} μεσαίας ταχύτητας και τα n_{np} υψηλής τάσης. Όπως υποδηλώνει το όνομα, το n_{np} υψηλής ταχύτητας μπορεί να φτάσει σε πολύ υψηλότερες συχνότητες από τους άλλους δύο τύπους. Για παράδειγμα, η

συχνότητα διέλευσης f_T για το ηρη υψηλής ταχύτητας είναι διπλάσια ή και μεγαλύτερη από εκείνη των άλλων.

Για την παρούσα διπλωματική εργασία, είναι υψίστης σημασίας η επίτευξη των υψηλότερων δυνατών συχνοτήτων, για την επίτευξη του προτύπου 6G, επομένως χρησιμοποιήθηκαν μόνο τρανζίστορ ηρη υψηλής ταχύτητας.

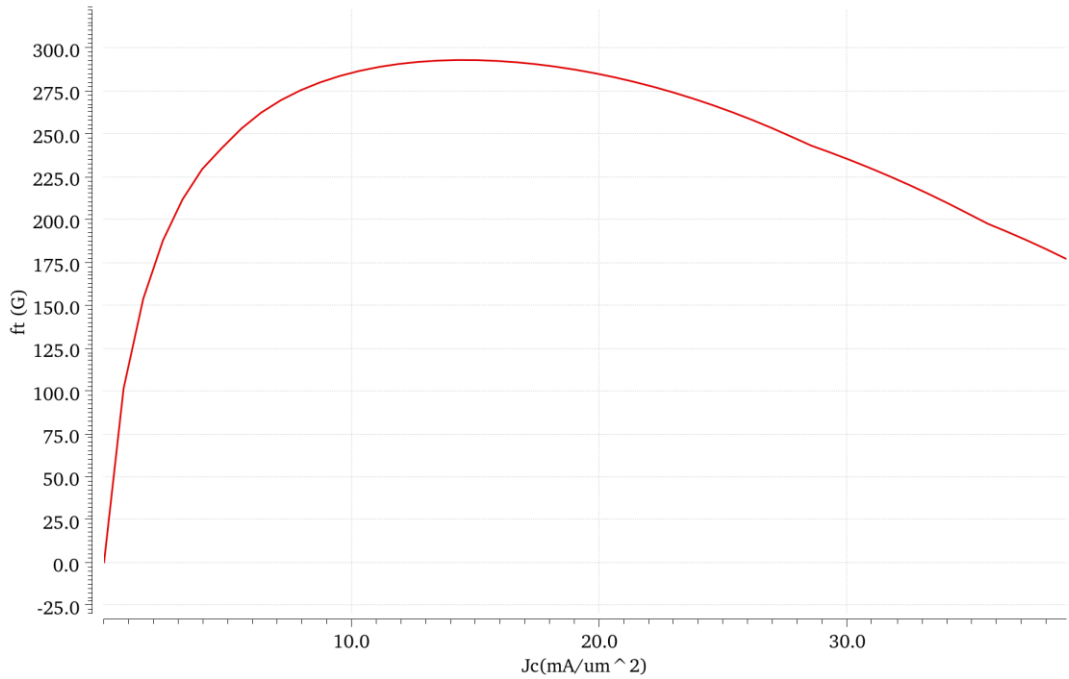
Τα HBTs έχουν δύο διαστάσεις, το μήκος του εκπομπού, το οποίο κυμαίνεται από 0,7 μm έως 10 μm , και το πλάτος του εκπομπού, το οποίο κυμαίνεται από 0,22 μm έως 0,34 μm . Για να βρούμε τις πραγματικές διαστάσεις, την πραγματική επιφάνεια A_{eff} , αφαιρούμε την επιφάνεια της μάσκας η οποία προσθέτει 0,09 μm τόσο κατά μήκος όσο και κατά πλάτος.

Προκειμένου να εξαχθούν ορισμένα βασικά χαρακτηριστικά του τρανζίστορ ηρη υψηλής ταχύτητας αυτής της τεχνολογίας, χρησιμοποιήθηκε το ακόλουθο σχηματικό διάγραμμα, Σχήμα 3.1.



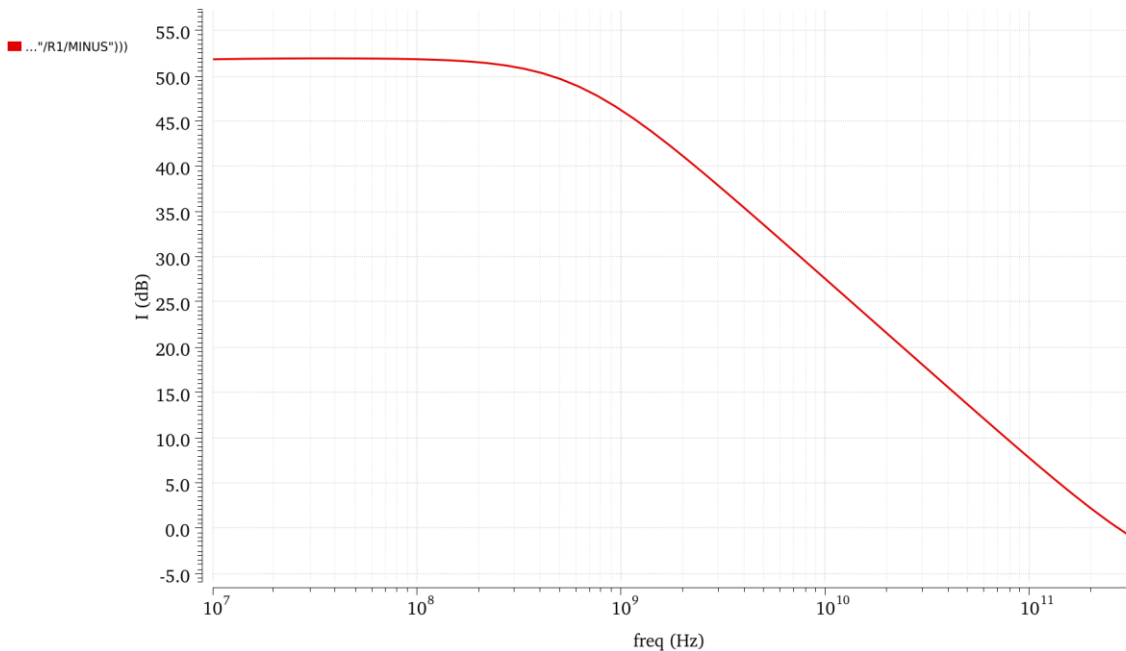
Σχήμα 3. 1 - Σχηματικό διάγραμμα Cadence σχεδιασμένο για τον χαρακτηρισμό high speed HBT

Για το σωστό σχεδιασμό είναι σκόπιμο να έχουμε στη διάθεσή μας μια εκτίμηση της πυκνότητας ρεύματος, για τη βέλτιστη ταχύτητα της συσκευής. Το Σχήμα 3.2 δείχνει ότι, το υψηλότερο κέρδος μοναδιαίας συχνότητας (συχνότητα διέλευσης) $f_T \sim 280 \text{ GHz}$ επιτυγχάνεται όταν ο συλλέκτης του τρανζίστορ διαρρέεται από πυκνότητα ρεύματος περίπου 14 $\text{mA}/\mu\text{m}^2$. Θα πρέπει να σημειωθεί ότι τα μοντέλα του τρανζίστορ ενημερώνονται συχνά και, ως εκ τούτου, είναι δυνατόν να υπάρχουν αποκλίσεις από καιρό σε καιρό.



Σχήμα 3. 2 - Διάγραμμα της συχνότητας FT σε σχέση με το ρεύμα συλλέκτη για ένα HBT υψηλής ταχύτητας επιφάνειας $0,22 \times 10\mu\text{m}^2$

Επίσης, ενδεικτικά, εξήχθη το Σχήμα 3.3 του κέρδους βήτα (β) σε σχέση με τη συχνότητα.



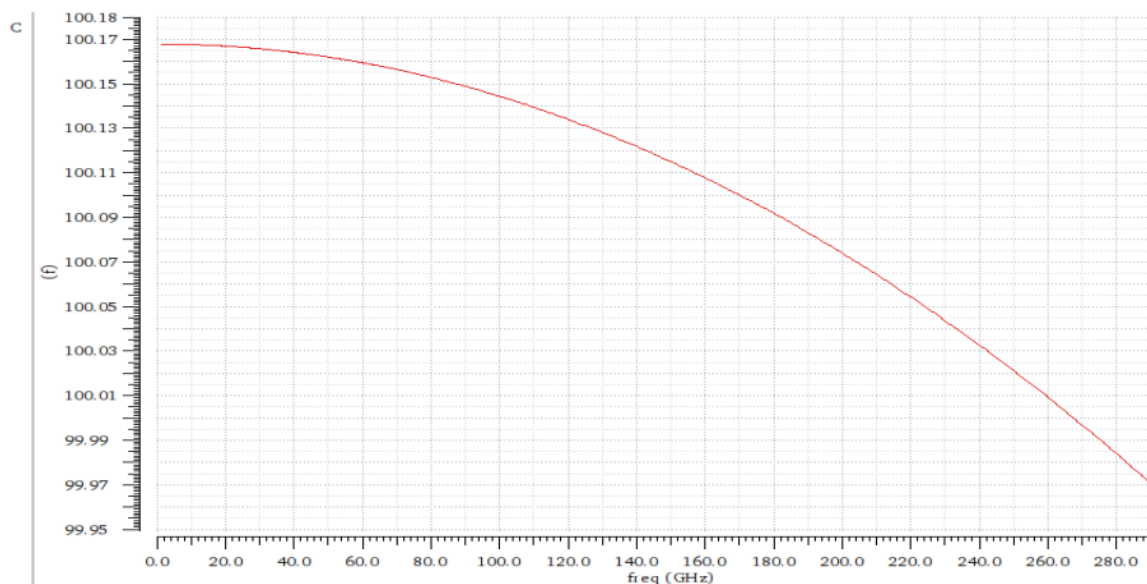
Σχήμα 3. 3 - Γραφική παράσταση του κέρδους βήτα συναρτήσει της συχνότητας για ένα HBT υψηλής ταχύτητας και επιφάνειας $0,22 \times 10\mu\text{m}^2$.

Γενικά, η εξίσωση που συνδέει την πυκνότητα ρεύματος με το ρεύμα στο συλλέκτη του HBT χρησιμοποιεί την αποτελεσματική επιφάνεια A_{eff} όπως φαίνεται παρακάτω:

$$J_C = \frac{I_C}{A_{eff}}$$

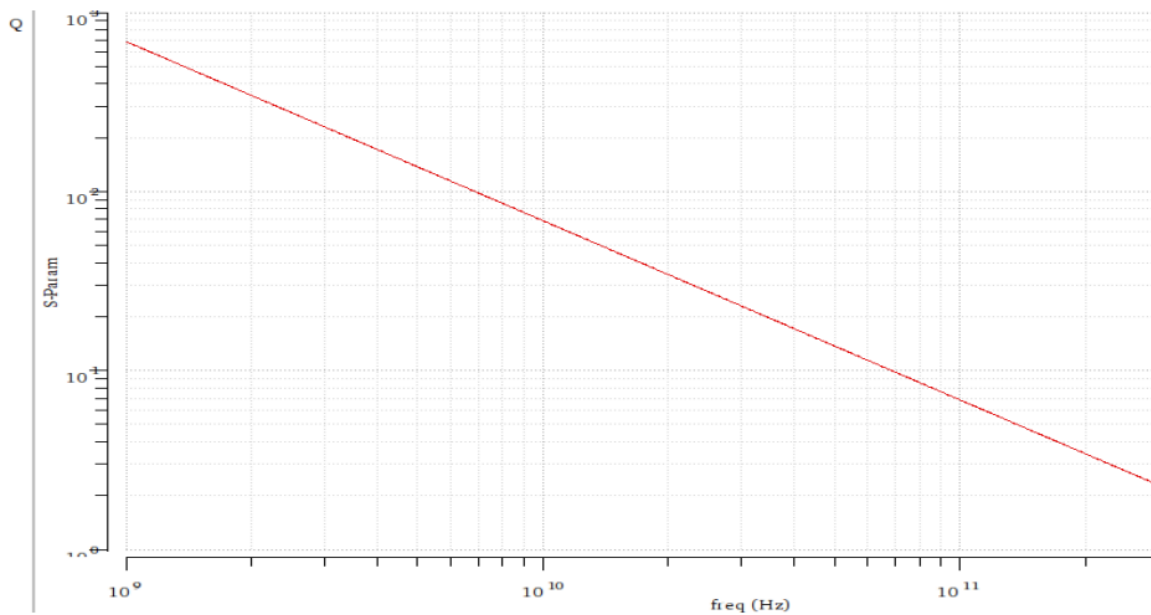
3.2.2 MIM Capacitors

Επιλέγουμε τυχαία έναν πυκνωτή MIM 100fF από τη βιβλιοθήκη του και τον εξετάζουμε για την εξάρτηση της χωρητικότητάς του C και του συντελεστή ποιότητας Q συναρτήσει της συχνότητας f. Το Σχήμα 3.4 απεικονίζει το διάγραμμα χωρητικότητας συναρτήσει της συχνότητας, από το οποίο μπορούμε να συμπεράνουμε ότι η χωρητικότητα του πυκνωτή MIM είναι αντιστρόφως ανάλογη της συχνότητας.



Σχήμα 3. 4 - Χωρητικότητα συναρτήσει της συχνότητας ενός πυκνωτή MIM 100fF

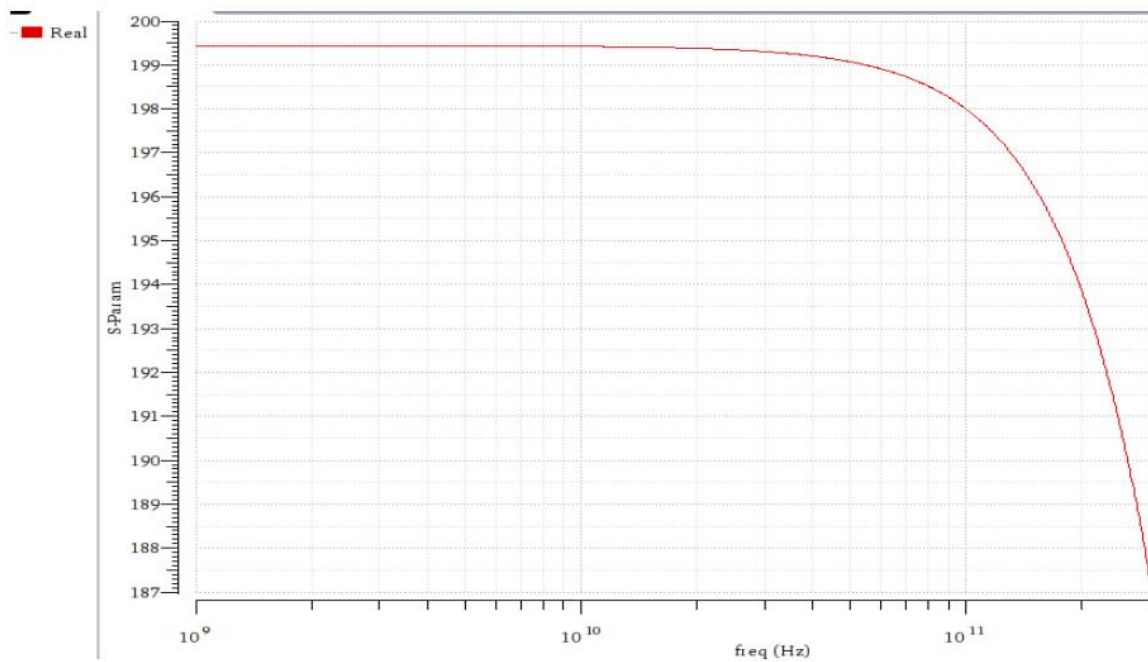
Στο Σχήμα 3.6 παρουσιάζεται το διάγραμμα του συντελεστή ποιότητας σε σχέση με τη συχνότητα, από το οποίο μπορούμε να συμπεράνουμε ότι ο συντελεστής ποιότητας του πυκνωτή MIM είναι αντιστρόφως ανάλογος της συχνότητας.



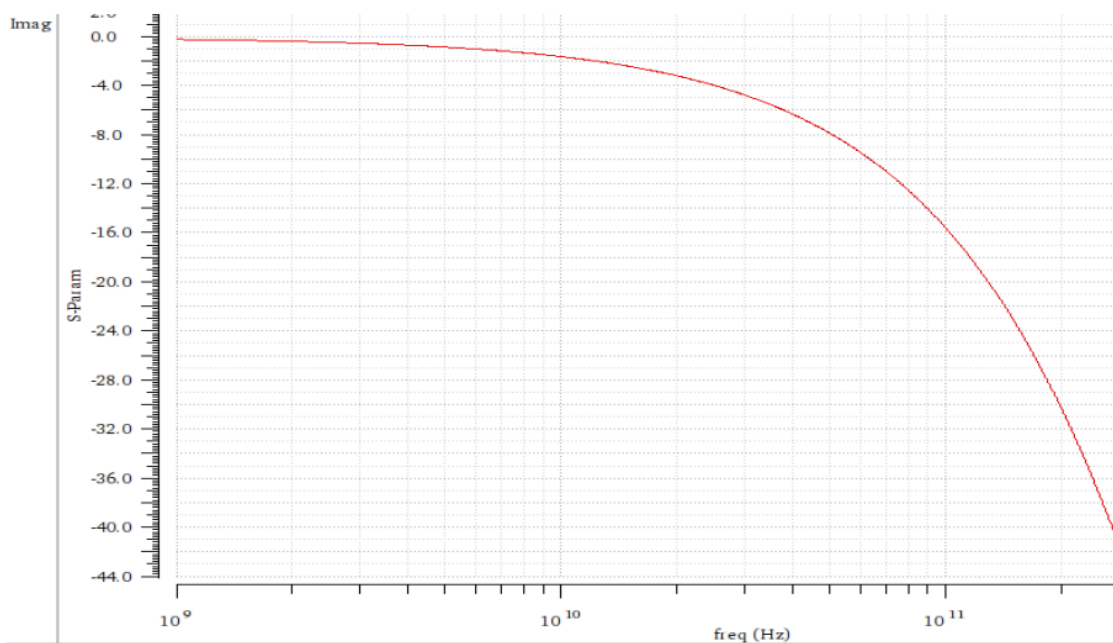
Σχήμα 3. 5 - Quality factor versus frequency of a MIM capacitor 100fF.

3.2.3 TaN Resistors

Όπως φαίνεται στα Σχήματα 3.6 και 3.7, τα μοντέλα αντίστασης TaN, όπως και τα μοντέλα πυκνωτών MIM, παρουσιάζουν εξάρτηση από τη συχνότητα. Η τιμή τους σε σχέση με τη συχνότητα φαίνεται να αλλάζει σαν να είναι συνδεδεμένη παράλληλα με την αντίσταση κάποια παρασιτική χωρητικότητα. Επιπλέον, η απόδοση των αντιστάσεων φαίνεται να εξαρτάται από τις διαστάσεις τους, καθώς αντιστάσεις μεγαλύτερων διαστάσεων φαίνεται να έχουν μεγαλύτερη παρασιτική χωρητικότητα. Στο Σχήμα 3.6 παρουσιάζεται η γραφική παράσταση του πραγματικού μέρους μιας αντίστασης TaN 200 Ω TaN συναρτήσει της συχνότητας και στο Σχήμα 3.7 παρουσιάζεται η αντίστοιχη γραφική παράσταση για το φανταστικό μέρος της αντίστασης.



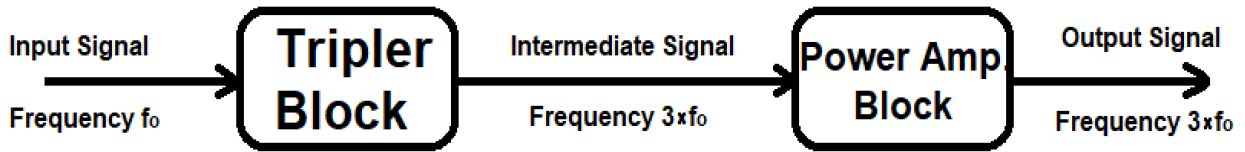
Σχήμα 3. 6 - Real part of a TaN resistor 200Ω versus frequency plot.



Σχήμα 3. 7 - Imaginary part of a TaN resistor 200Ω versus frequency plot.

3.3 Ο Πολλαπλασιαστής Συχνοτήτων από μακροσκοπική άποψη και η Γενική Τοπολογία

Η κεντρική ιδέα για τον σχεδιασμό του πολλαπλασιαστή συχνοτήτων της παρούσας εργασίας παρουσιάζεται στο παρακάτω σχήμα 3.8:



Σχήμα 3. 8 – Διαγράμματος της ροής του σήματος στον πολλαπλασιαστή συχνοτήτων

Όπως παρατηρείται λοιπόν, αρχικά, το κύκλωμα δέχεται στην είσοδο ένα σήμα σε μία θεμελιώδη συχνότητα f_0 . Σε αυτό το σημείο, παρεμβάλλεται ένα μπλοκ το οποίο αποσκοπεί στην διέγερση της τρίτης αρμονικής συνιστώσας του σήματος (Tripler Block), εκμεταλλευόμενο την μη-γραμμική συμπεριφορά των ενεργών στοιχείων του. Εν συνεχεία, η τρίτη αυτή αρμονική μεταδίδεται στο επόμενο μπλοκ, ενώ παράλληλα γίνεται περαιτέρω καταπίεση των υπόλοιπων αρμονικών. Το μπλοκ αυτό που δέχεται την τρίτη αρμονική συνιστώσα αποτελεί επί της ουσίας έναν ενισχυτή ισχύος (Power Amplifier Block), ο οποίος είναι κεντραρισμένος στην συχνότητα λειτουργίας της τρίτης αρμονικής, δηλαδή τρεις φορές την συχνότητα του σήματος που το κύκλωμα έλαβε στην είσοδο. Τέλος, η ενισχυμένη αυτή τρίτη αρμονική, συχνότητας $3 \times f_0$, μεταδίδεται στην έξοδο του κυκλώματος.

3.3.1 Διαφορική Είσοδος – Διαφορική Έξοδος

Κατά τη διαδικασία μελέτης της τοπολογίας που θα χρησιμοποιηθεί για το κύκλωμα, αρχικά επιλέχθηκε ο σχεδιασμός ενός πολλαπλασιαστή διαφορικής εισόδου και διαφορικής εξόδου. Βάσει όσων αναφέρθηκαν προηγουμένως, η επιθυμητή αρμονική που επιδιώκεται να διεγερθεί, και στη συνέχεια ενισχυθεί από το block του ενισχυτή ισχύος, είναι η τρίτη. Η απόφαση για την διαφορική είσοδο και έξοδο επομένως, προκύπτει εξαιτίας της απόρριψης των άρτιων αρμονικών του θεμελιώδους σήματος που επιτυγχάνεται. Αναλυτικά, έχουμε την παρακάτω ανάλυση:

Όπως γνωρίζουμε, το σήμα στην έξοδο ενός ενισχυτή μπορεί να γραφεί ως:

$$V_o = \alpha_0 + \alpha_1 \cdot V_i + \alpha_2 \cdot V_i^2 + \alpha_3 \cdot V_i^3 + \dots \quad (3.1)$$

Επιπλέον, για την διαφορική έξοδο επομένως ενός ενισχυτή έχουμε πως:

$$V_{o,diff} = V_o^+ - V_o^- \quad (3.2)$$

ενώ συγχρόνως,

$$V_o^+ = \alpha_0 + \alpha_1 \cdot V_i + \alpha_2 \cdot V_i^2 + \alpha_3 \cdot V_i^3 + \dots \quad (3.3)$$

και

$$\begin{aligned} V_o^- &= \alpha_0 + \alpha_1 \cdot (-V_i) + \alpha_2 \cdot (-V_i)^2 + \alpha_3 \cdot (-V_i)^3 + \dots \Leftrightarrow \\ V_o^- &= \alpha_0 - \alpha_1 \cdot V_i + \alpha_2 \cdot V_i^2 - \alpha_3 \cdot V_i^3 + \dots \end{aligned} \quad (3.4)$$

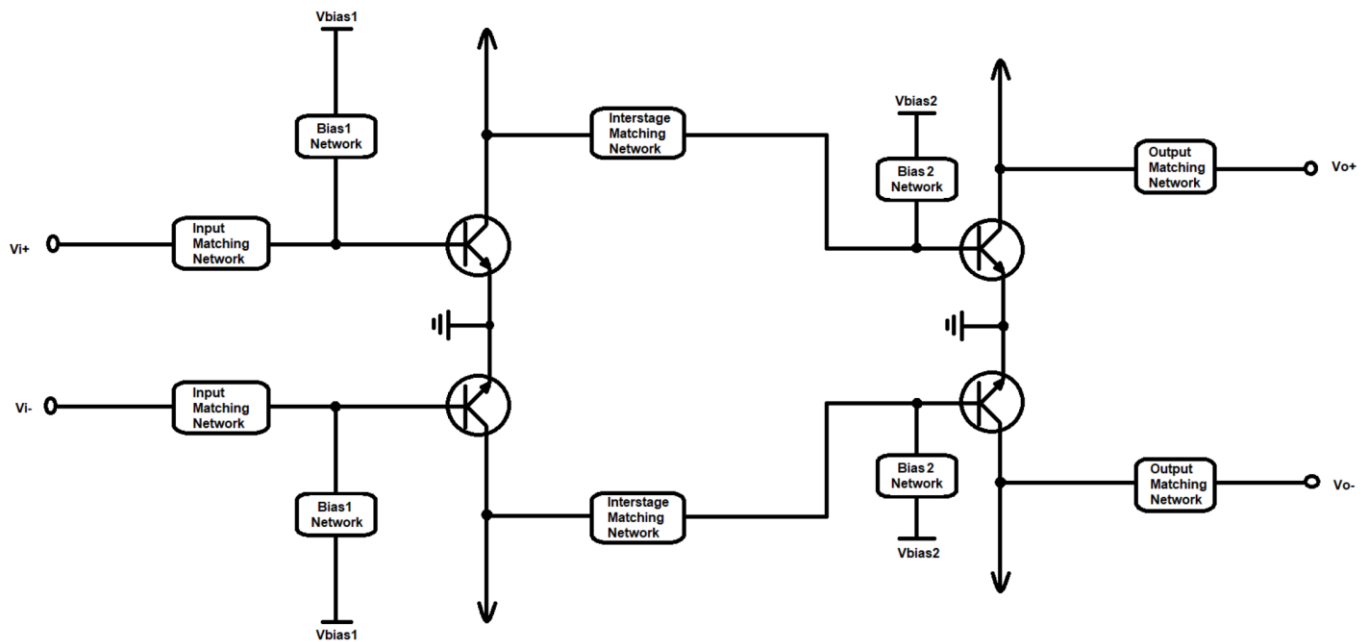
Αντικαθιστώντας λοιπόν τις παραστάσεις των εξισώσεων (3.3) και (3.4) στην εξίσωση (3.2), προκύπτει το εξής:

$$\begin{aligned} V_{o,diff} &= 2\alpha_1 \cdot V_i + 2\alpha_3 \cdot V_i^3 + 2\alpha_5 \cdot V_i^5 + \dots \Leftrightarrow \\ V_{o,diff} &= \alpha'_1 \cdot V_i + \alpha'_3 \cdot V_i^3 + \alpha'_5 \cdot V_i^5 + \dots \end{aligned} \quad (3.5)$$

από το οποίο είναι φανερό πως δεν εμπεριέχονται οι άρτιες αρμονικές στο τελικό σήμα στην φτάνει έξοδο.

3.3.2 Tripler Block

Το αρχικό μπλοκ του πολλαπλασιαστή, tripler block, είναι αυτό που είναι υπεύθυνο για την παραγωγή της τρίτης αρμονικής συνιστώσας του σήματος εισόδου. Όπως φαίνεται και στο Σχήμα 3.9, αποτελείται από δύο στάδια ενεργών συσκευών.



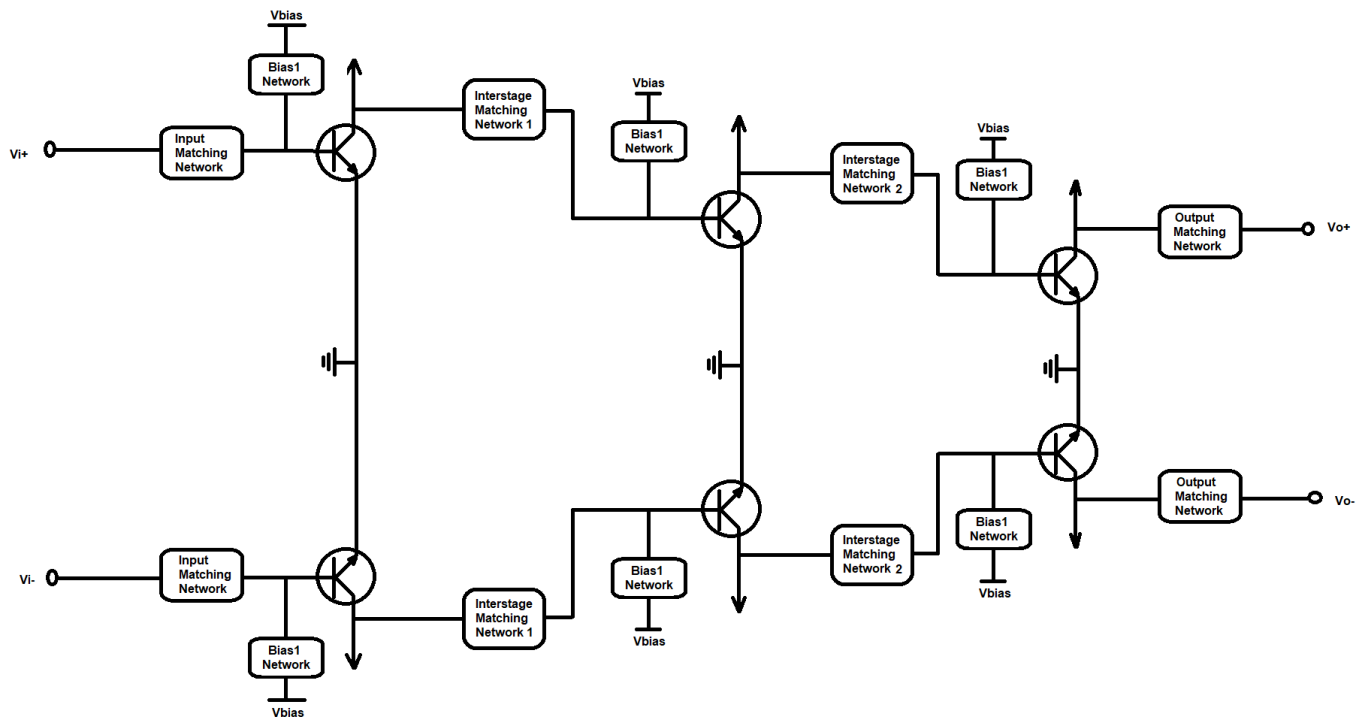
Σχήμα 3. 9 Σχηματική αναπαράσταση του Tripler Block

Το πρώτο στάδιο αποτελεί ένα ενισχυτικό στάδιο του σήματος εισόδου. Για τον λόγο αυτό, τα HBT του σταδίου αυτού θα πολωθούν, με την τιμή V_{bias1} , ως ενισχυτές Κλάσης A, όπως αυτή αναλύθηκε στο Κεφάλαιο 2, με σκοπό την παραγωγή στην έξοδό τους ενός ισχυρότερου σήματος που θα αποτελέσει την είσοδο στο δεύτερο στάδιο.

Εν συνεχεία, το δεύτερο στάδιο θέλουμε να παράγει τις μεγαλύτερες αρμονικές του σήματος στην είσοδό του. Κάτι τέτοιο οδηγεί στο συμπέρασμα πως το στάδιο αυτό λειτουργεί ως ενισχυτής Κλάσης C και επομένως πολώνεται ανάλογα, με την τιμή V_{bias2} . Φυσικά, τόσο στην είσοδο, την έξοδο αλλά και μεταξύ των σταδίων, χρησιμοποιούνται δίκτυα προσαρμογής, στην επιθυμητή κάθε φορά συχνότητα, για να επιτευχθεί η συζυγής προσαρμογή των εμπεδήσεων που βλέπουν τα τρανζίστορ στη βάση και τον συλλέκτη τους αντίστοιχα.

3.3.3 Power Amplifier Block

Το προαναφερθέν Tripler Block, ακολουθείται από το μπλοκ του ενισχυτή ισχύος, PA Block, το οποίο φροντίζει για την ενίσχυση του παραχθέντος σήματος της τρίτης αρμονικής, που αποτελεί και το σήμα στην συχνότητα εξόδου. Στο παρακάτω Σχήμα 3.10, φαίνεται η γενική τοπολογία του ενισχυτή ισχύος, η οποία αποτελείται από τρία στάδια.

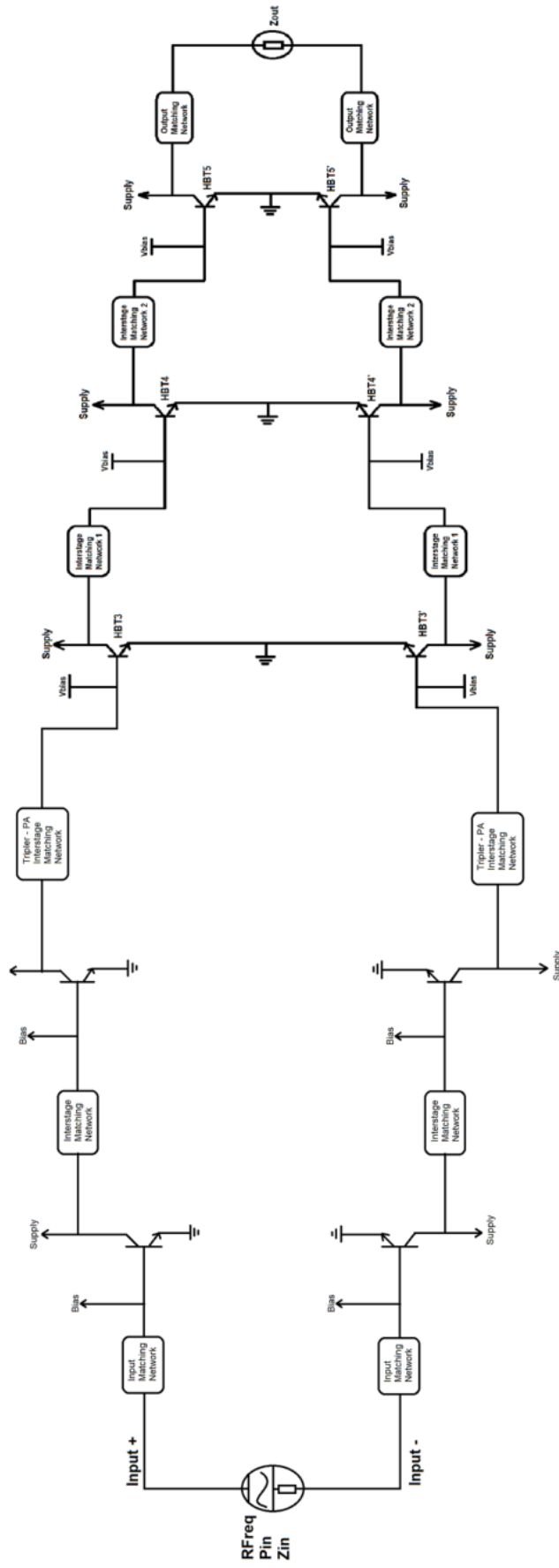


Σχήμα 3. 10 Σχηματική αναπαράσταση του Power Amplifier Block

Τα στάδια του ενισχυτή ισχύος αποτελούν και τα τρία ενισχυτικά στάδια Κλάσης Α, πολωμένα με την τιμή V_{bias} , καθώς δέχονται στην είσοδό τους ένα σήμα η ενίσχυση του οποίου, στην θεμελιώδη του συχνότητα, επιδιώκεται.

Στην είσοδο και έξοδο καθενός από τα πρώτα δύο στάδια, πραγματοποιείται η συζυγής προσαρμογή των εμπεδήσεων που βλέπουν τα τρανζίστορ. Η διαφοροποίηση που σημειώνεται στο τελευταίο στάδιο του ενισχυτή ισχύος είναι πως η προσαρμογή που πραγματοποιείται, βασίζεται στην τεχνική του Load-Pull, όπως αυτή αναλύεται εν συνεχεία στην ακόλουθη ενότητα, με σκοπό την μεγιστοποίηση της ισχύος του σήματος στην έξοδο.

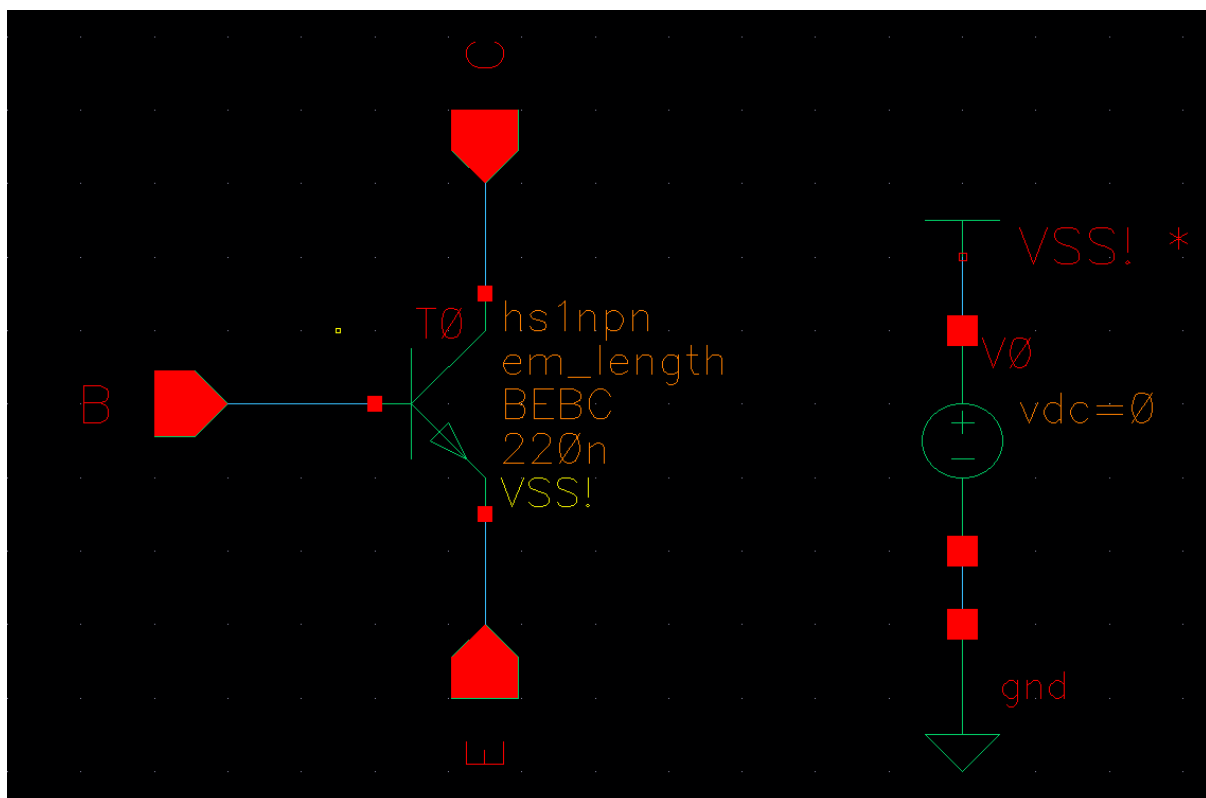
Έχοντας επομένως, συνδεδεμένα σειριακά, τα δύο παραπάνω μπλοκ, που απαρτίζουν τον συνολικό πολλαπλασιαστή συχνοτήτων, παράγεται η τοπολογία του συνολικού κυκλώματος, όπως παρουσιάζεται στο Σχήμα 3.11. Για να επιτευχθεί η σύνδεση αυτή, απομακρύνονται τα δίκτυα προσαρμογής εξόδου και εισόδου των Tripler και Power Amplifier Block αντίστοιχα, ενώ την θέση τους παίρνει ένα δίκτυο που αποσκοπεί στην συζυγή προσαρμογή των εμπεδήσεων τους.



Σχήμα 3. 11 - Τοπολογία του πολλαπλασιαστή συχνοτήτων

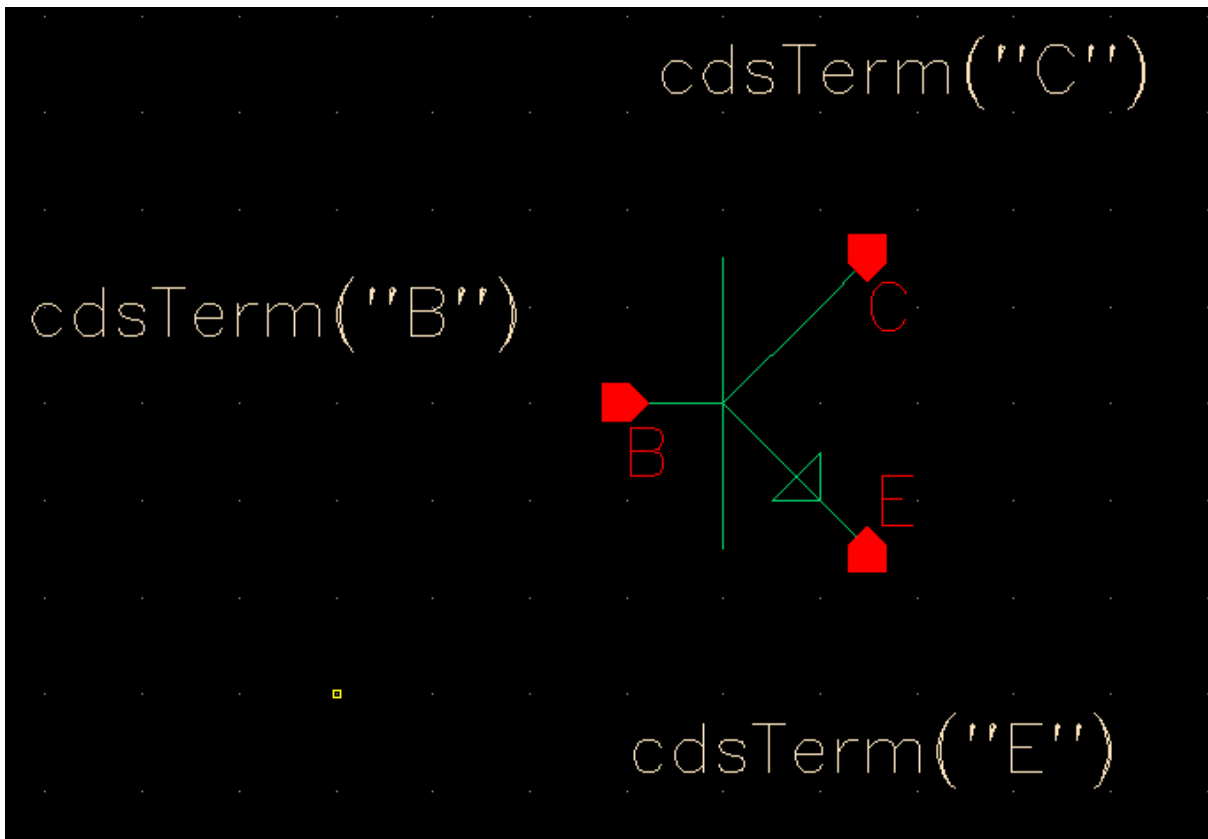
3.4 Καθορισμός προσομοιώσεων και εξισώσεων

Όπως αναφέρθηκε και στην εισαγωγή του κεφαλαίου, η σχεδίαση του πολλαπλασιαστή έγινε μέσω του Virtuoso καθώς και του ADS. Για την χρήση του εργαλείου ADS κατά την σχεδίαση απαιτήθηκε η χρήση της δυνατότητας του dynamic link μεταξύ των δύο προγραμμάτων, με σκοπό το πέρασμα των μοντέλων της τεχνολογίας B11HFC από τις βιβλιοθήκες του Virtuoso σε αυτές του ADS. Τα στοιχεία για τα οποία έγινε αυτή η διαδικασία είναι τα high speed ηρη HBTs, οι πυκνωτές MIM capacitors, οι γραμμές μεταφοράς tlines καθώς και οι αντιστάσεις TaN Resistors. Ενδεικτικά, παρατίθεται η διαδικασία για ένα HBT υψηλής ταχύτητας. Όπως φαίνεται αρχικά στο Σχήμα 3.12, δημιουργείται ένα σχηματικό στο Virtuoso, στο οποίο τοποθετείται το στοιχείο που θέλουμε να περάσουμε στο ADS. Με την τιμή "em_length" θέτουμε το μήκος του εκπομπού ως παράμετρο για να μπορούμε να μεταβάλλουμε την τιμή του και από το ADS στη συνέχεια.



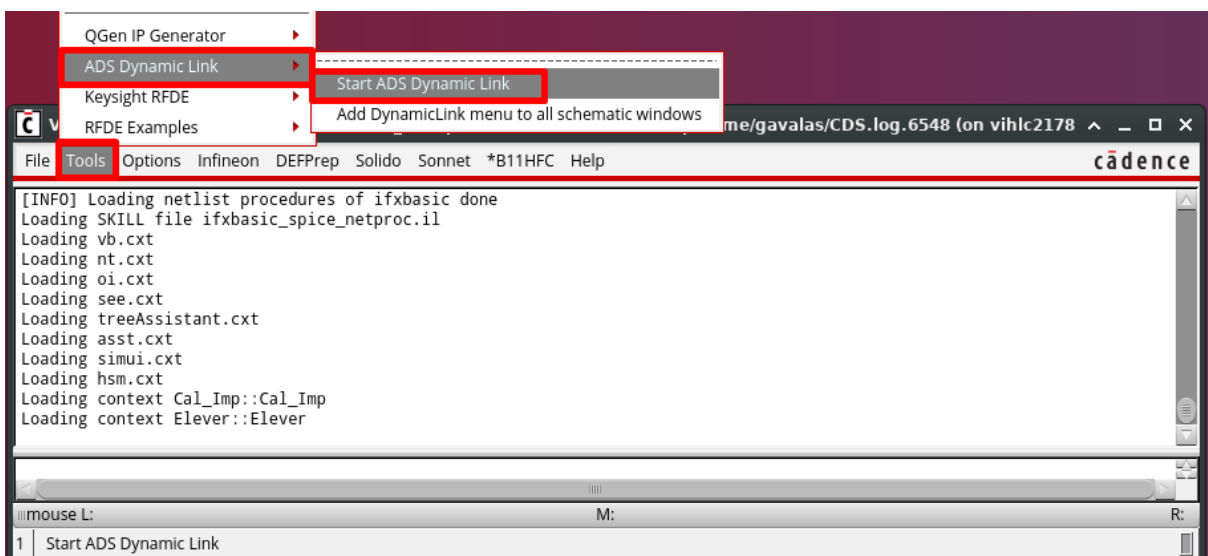
Σχήμα 3. 12 - Σχηματικό Virtuoso ενός High Speed HBT

Στη συνέχεια, όπως βλέπουμε και από το Σχήμα 3.13, δημιουργούμε ένα σύμβολο για το στοιχείο μας, το οποίο και θα εισάγουμε στο ADS όταν θέλουμε να το χρησιμοποιήσουμε κατά τη διάρκεια της σχεδίασης του κυκλώματος.



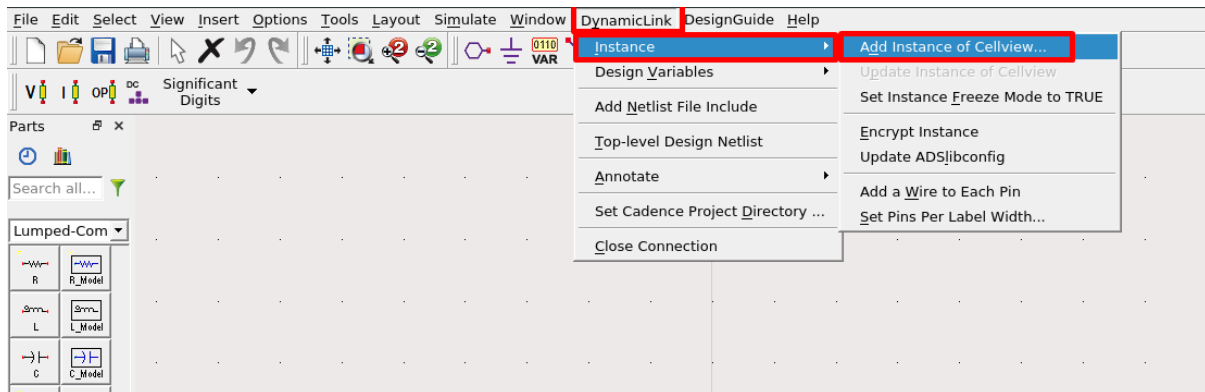
Σχήμα 3. 13 – Σύμβολο High Speed HBT στο Virtuoso

Έχοντας δημιουργήσει και τα επιθυμητά σύμβολα των στοιχείων μας, ανοίγουμε το πρόγραμμα ADS μέσω την δυναμικής σύνδεσης των δύο, όπως παρουσιάζεται στο Σχήμα 3.14.



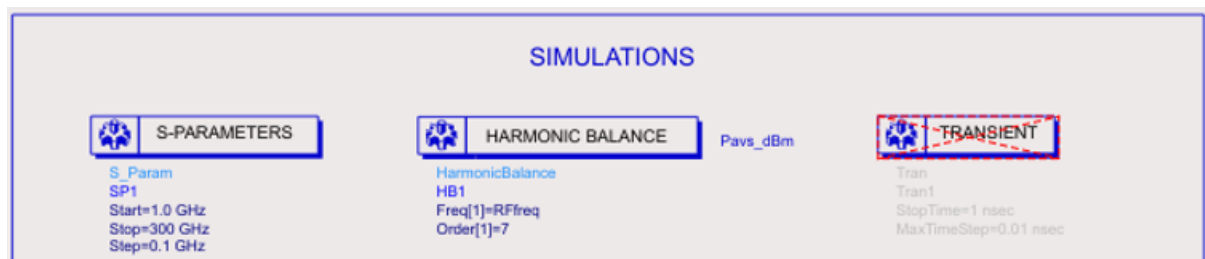
Σχήμα 3. 14 – Άνοιγμα ADS μέσω Dynamic Link

Τέλος, αφού ανοίξει το ADS, δημιουργούμε ένα σχηματικό, και πλοηγούμαστε στην επιλογή DynamicLink → Instance → Add Instance of Cellview, όπως φαίνεται και από το Σχήμα 3.15.



Σχήμα 3. 15 – Εισαγωγή στοιχείου με Dynamic Link στο ADS

Καθ' όλη τη διάρκεια της σχεδίασης των επιμέρους, προαναφερθέντων τμημάτων, που συνθέτουν τον πολλαπλασιαστή συχνοτήτων, γίνεται χρήση διαφόρων προσομοιώσεων για τον έλεγχο των αποτελεσμάτων, με σκοπό την συνολική εποπτεία στην πορεία της σχεδίασης. Ορισμένες από αυτές, οι οποίες και εκτεταμένα χρησιμοποιήθηκαν, είναι η προσομοίωση S-Παραμέτρων, η προσομοίωση Harmonic Balance καθώς και η Transient προσομοίωση. Αυτές, όπως φαίνεται και στο παρακάτω Σχήμα 3.16, εναποτίθενται στο σχηματικό του κυκλώματος, με το σύμβολο ενός γραναζιού. Συγκεκριμένα, παρουσιάζεται η προσομοίωση S-Παραμέτρων, από την συχνότητα 1GHz έως τα 300GHz με βήμα 0.1GHz, η προσομοίωση Harmonic Balance, για την παραμετρική συχνότητα RFreq, μέχρι και την 7^η τάξη και τέλος η Transient Προσομοίωση έως τα 1 nanosecond με μέγιστο βήμα τα 0.01 nanosecond.



Σχήμα 3. 16 - Καθορισμένες προσομοιώσεις

Πέραν των προσομοιώσεων που διατίθενται από το πρόγραμμα σχεδίασης Advanced Design System (ADS), χρησιμοποιούνται και ορισμένες εξισώσεις με σκοπό να καθορίσουν την ισχύ εισόδου και εξόδου των διαφόρων αρμονικών, το Κέρδος Μετατροπής (CG), την Κατανάλωση της Ισχύος, την Απόδοση με

συνυπολογισμό του Κέρδους (PAE) και άλλα. Οι εξισώσεις αυτές, παρουσιάζονται στο Σχήμα 3.17 που ακολουθεί:

EQUATIONS

```

MeasEqn
Meas1
Pdel_W=0.5*real((Vload_p[1]-Vload_n[1])*conj(Iload1.i[1]))
PAE=100*(Pdel_W-Pin_W)/Pdc
Pdel_dBm=10*log(Pdel_W)+30
Pin_dBm=10*log(Pin_W)+30
-----
Pin_W=0.5*real((Vinput_p[1]-Vinput_n[1])*conj(Iinput.i[1]))
Pdc=real(Vs_low1[0]*Is_low1.i[0]+Vs_high1[0]*Is_high1.i[0])
Deff=100*Pdel_W/Pdc
LS_Gain_dB=Pdel_dBm-Pavs_dBm

MeasEqn
Meas2
Pdel_W_2=0.5*real((Vload_p[2]-Vload_n[2])*conj(Iload1.i[2]))
Pdel_dBm_2=10*log(Pdel_W_2)+30
Conv_Gain_dB_2=Pdel_dBm_2-Pavs_dBm

MeasEqn
Meas3
Pdel_W_3=0.5*real((Vload_p[3]-Vload_n[3])*conj(Iload1.i[3]))
Pdel_dBm_3=10*log(Pdel_W_3)+30
Conv_Gain_dB_3=Pdel_dBm_3-Pavs_dBm

```

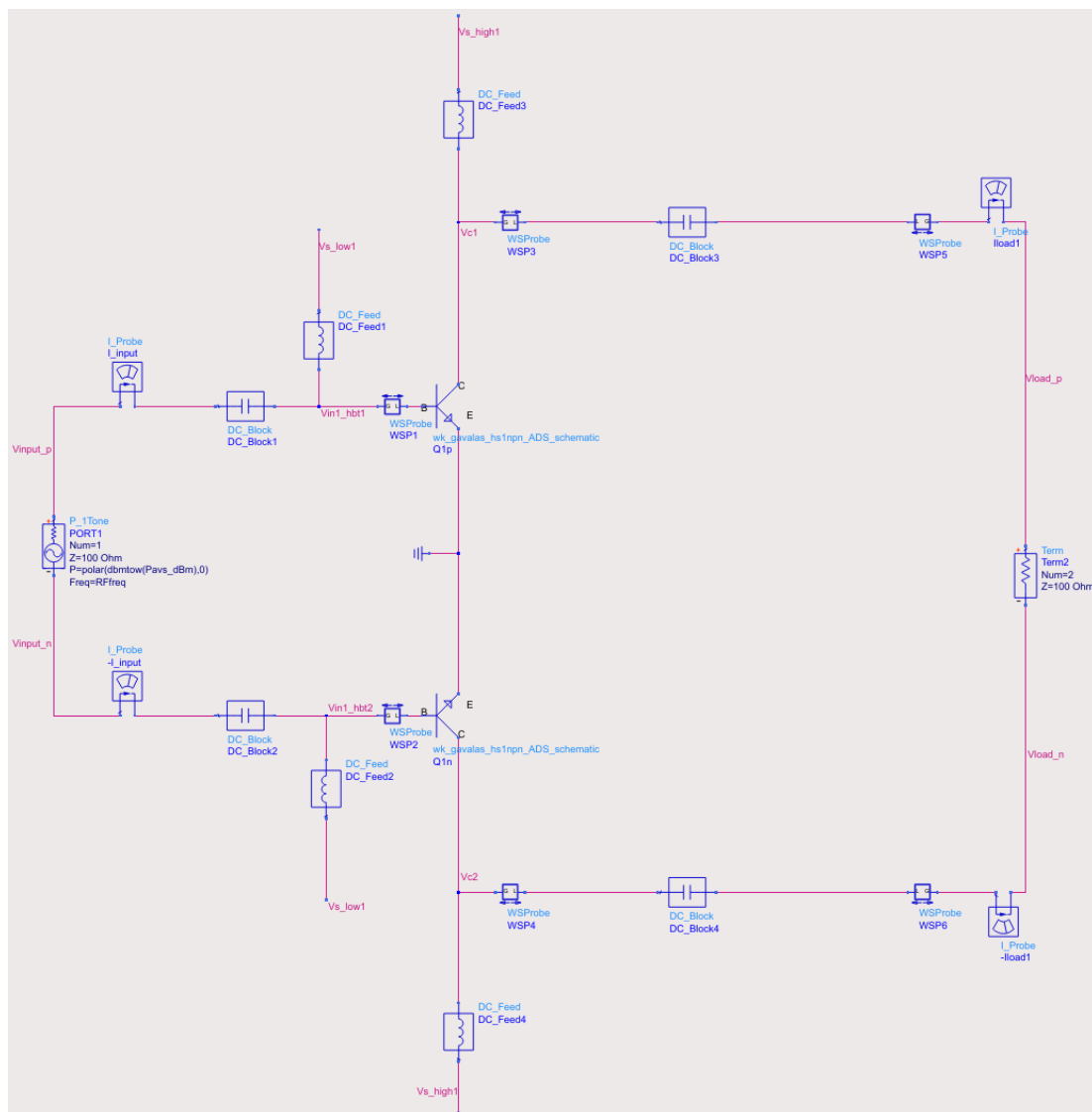
Σχήμα 3. 17 - Καθορισμένες εξισώσεις

3.5 Καθορισμός παραμέτρων και επιλογή των HBTs

Ως ενεργός συσκευή (active device) του πολλαπλασιαστή συχνοτήτων μας ορίζουμε την συσκευή αυτή η οποία θα παράξει την απαιτούμενη ισχύ στο φορτίο εξόδου. Όπως γνωρίζουμε και από τη θεωρία, η συσκευή αυτή δεν παράγει μόνο ισχύ, αλλά και καταναλώνει λόγω των μην ιδανικοτήτων που την περιγράφουν. Στόχος μας είναι η μείωση αυτών των φαινομένων και η επιλογή μιας ενεργού συσκευής που καλύπτει τις απαιτήσεις μας σε όλα τα επίπεδα.

Το κρισιμότερο σημείο στην επιλογή μιας ενεργού συσκευής που ταιριάζει στις απαιτήσεις ισχύος και απόδοσης της εκάστοτε εφαρμογής, είναι η μελέτη και η σύγκριση των διαθέσιμων από την τεχνολογία μοντέλων τρανζίστορ και έπειτα η επιλογή του κατάλληλου εμβαδού τους καθώς και την τάσης με την οποία πολώνονται [31]. Τα διαθέσιμα από την τεχνολογία τρανζίστορ, έτσι όπως προκύπτουν από το εγχειρίδιο της τεχνολογίας B11HFC, παρουσιάστηκαν στην ενότητα 3.2, ενώ στην συνέχεια ακολουθεί η μέθοδος που ακολουθήθηκε για την επιλογή του καταλληλότερου εμβαδού και την τάσης πόλωσης για κάθε στάδιο των επιμέρους τμημάτων του συνολικού πολλαπλασιαστή.

Για την επιλογή επομένως των προαναφερθέντων παραμέτρων, γίνεται χρήση μίας διαφορικής τοπολογίας με τα DC_Block και DC_Feed στην είσοδο και έξοδο αντιστοίχως. Τα ζητούμενα μεγέθη του μήκους του εκπομπού καθώς και της τάσης πόλωσης τίθενται ως παράμετροι, η τιμή των οποίων μεταβάλλεται. Παίρνοντας λοιπόν τα γραφήματα με τα αποτελέσματα ισχύος για κάθε περίπτωση και ελέγχοντας το ρεύμα στον συλλέκτη του transistor, φτάνουμε στο ζητούμενο που είναι η επιλογή των καταλληλότερων παραμέτρων για την ενεργό συσκευή μας. Παρακάτω, στο Σχήμα 3.18 φαίνεται η τοπολογία που χρησιμοποιείται για την επιλογή της κάθε ενεργού συσκευής.

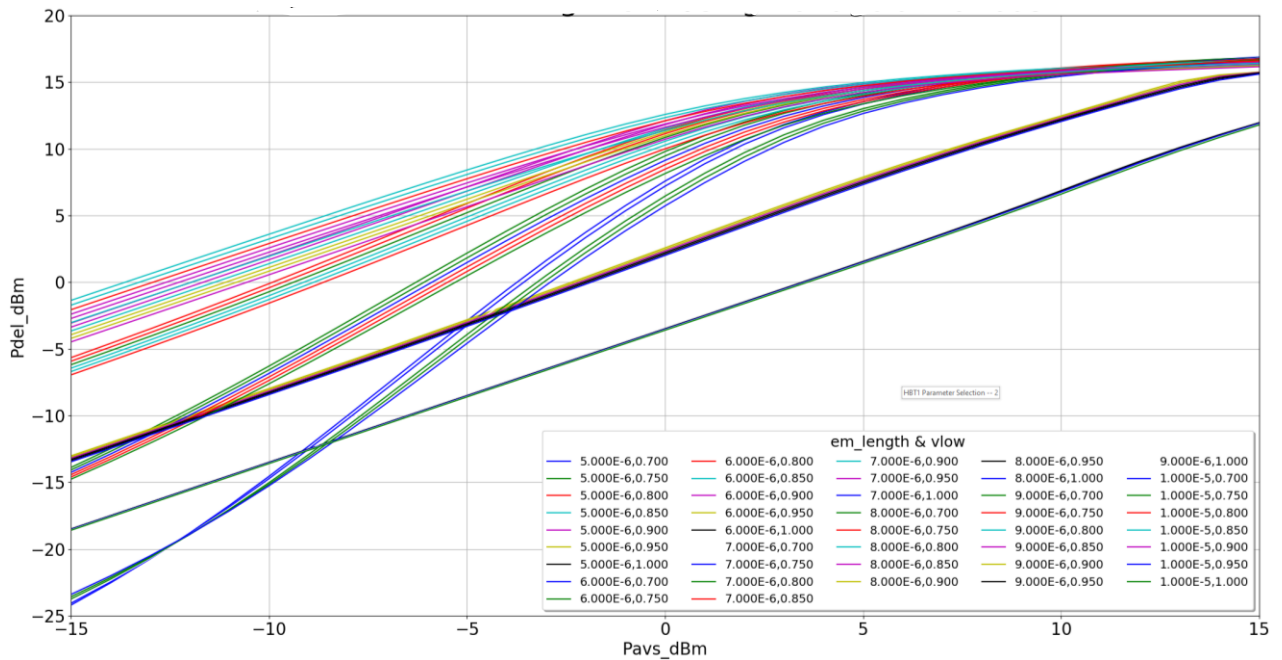


Σχήμα 3. 18 - Τοπολογία επιλογής χαρακτηριστικών των HBT

3.5.1 Στάδιο 1^ο – Tripler Block

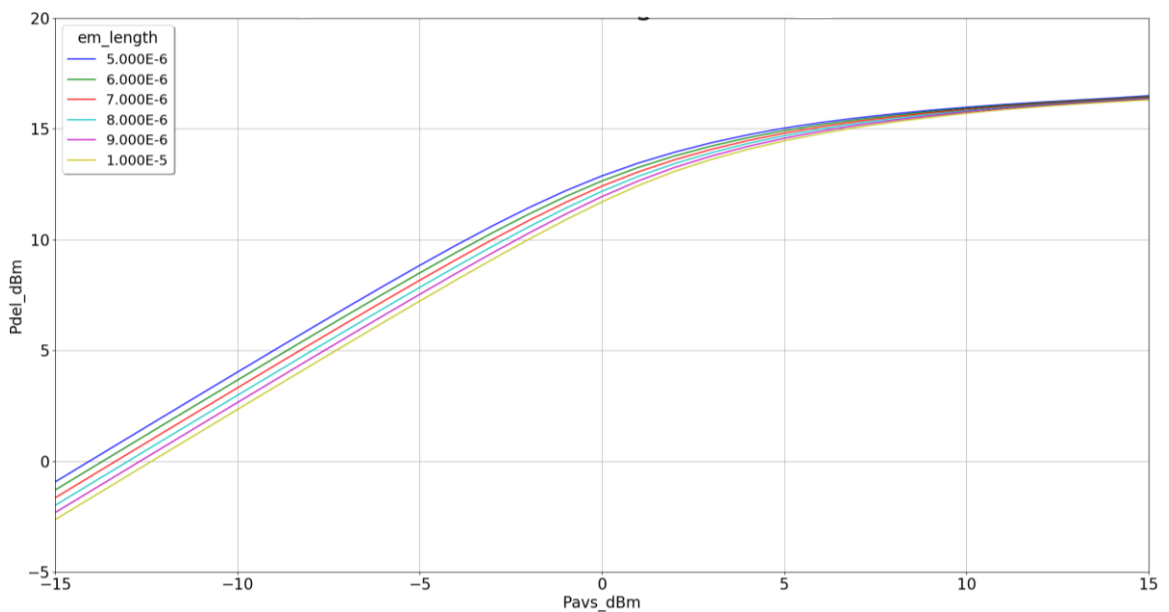
Όπως αναλύθηκε και στην υποενότητα 3.3.2, το πρώτο στάδιο του Tripler Block, στοχεύει στην ενίσχυση του σήματος εισόδου, δηλαδή της 1^{ης} αρμονικής, γι' αυτό και πρόκειται να πολωθεί ως ενισχυτής

Κλάσης Α. Μία πρώτη προσέγγιση της σάρωσης των τιμών των παραμέτρων φαίνεται στο Σχήμα 3.19.

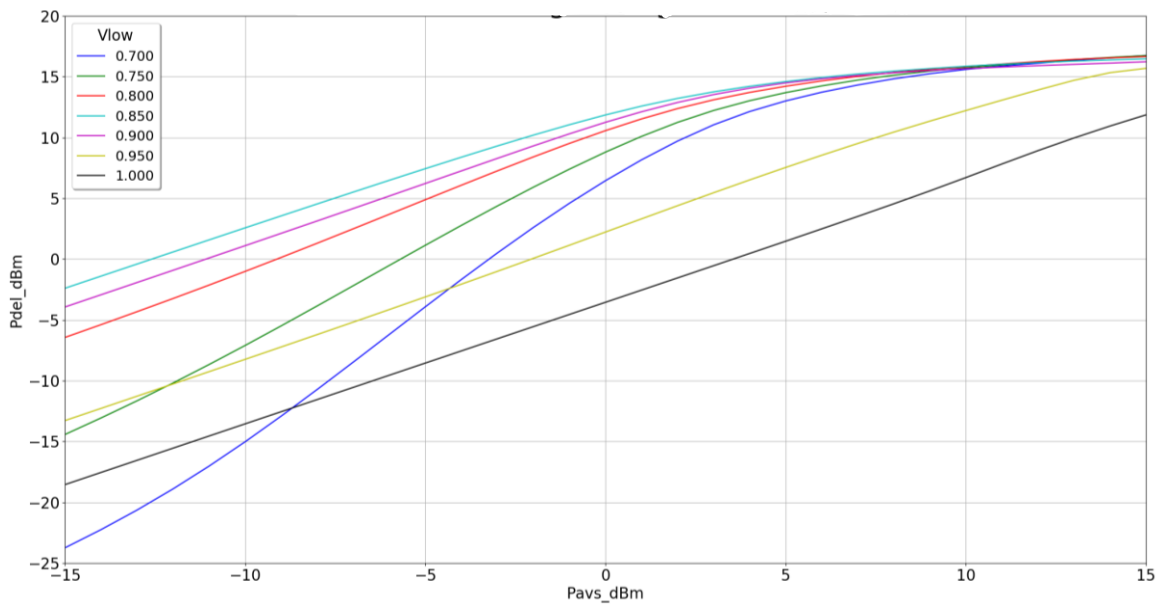


Σχήμα 3. 19 – Στάδιο 1, Tripler Block: Ισχύς εξόδου ως προς μήκος εκπομπού, τάση πόλωσης και ισχύ εισόδου

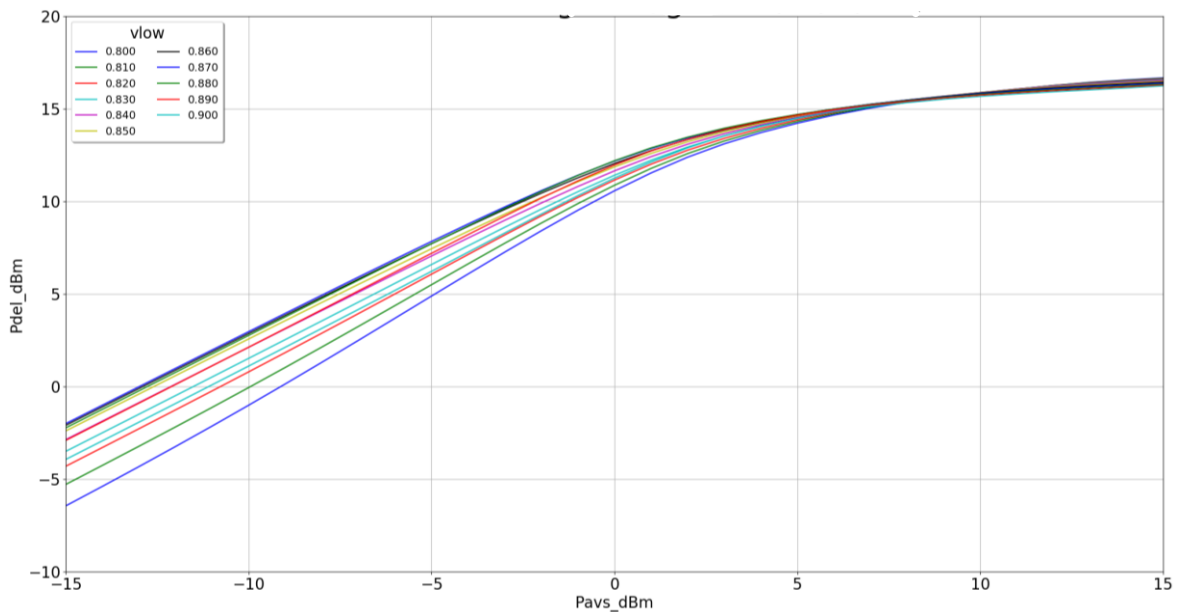
Επιπλέον, γίνονται ορισμένες πιο λεπτομερείς προσομοιώσεις όσον αφορά τις παραμέτρους οι τιμές των οποίων σαρώνονται. Στα ακόλουθα Σχήματα 3.20 – 3.22 βλέπουμε την ισχύ στην έξοδο, για διάφορες τιμές της ισχύος εισόδου, ως προς το μέγεθος του transistor μόνο, και ως προς την τάση πόλωσης αντίστοιχα.



Σχήμα 3. 20 - Στάδιο 1, Tripler Block: Ισχύς εξόδου ως προς το μήκος του εκπομπού



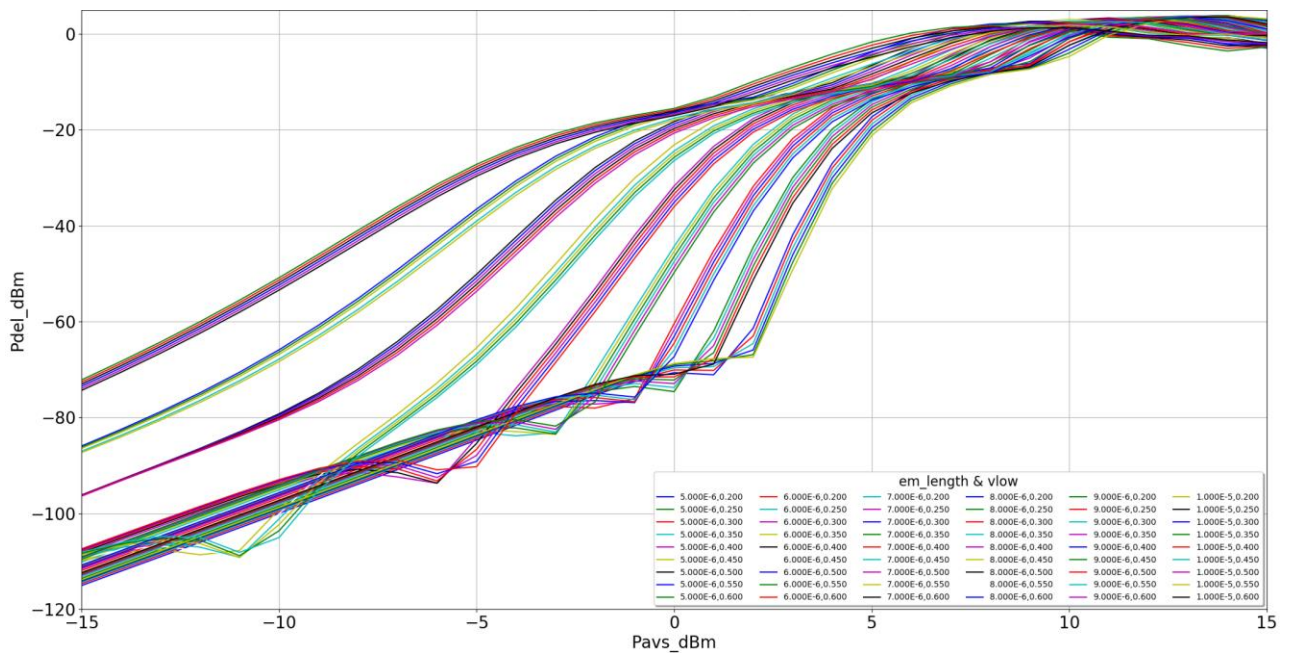
Σχήμα 3. 21 - Στάδιο 1, Tripler Block: Ισχύς εξόδου ως προς την τάση πόλωσης



Σχήμα 3. 22 - Στάδιο 1, Tripler Block: Ισχύς εξόδου ως προς την τάση πόλωσης (2)

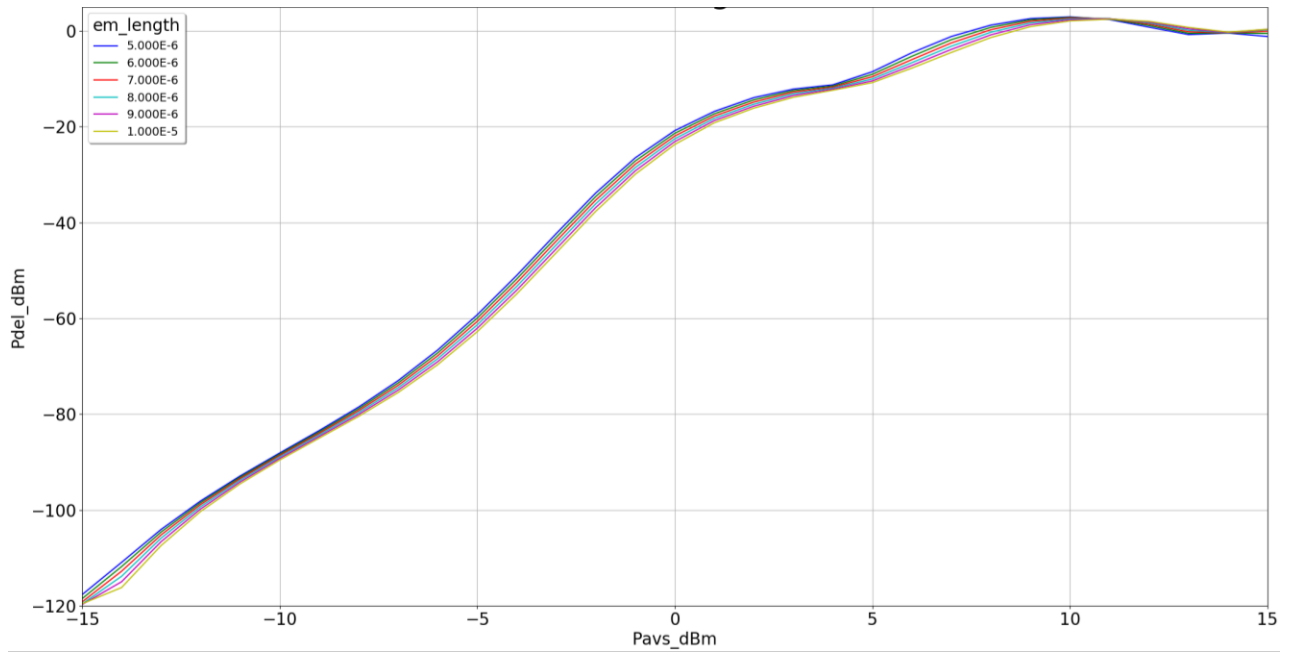
3.5.2 Στάδιο 2° – Tripler Block

Το δεύτερο στάδιο του Tripler Block, στοχεύει στην διέγερση των ανωτέρω αρμονικών, και συγκεκριμένα της 3^{ης} αρμονικής συνιστώσας, γι' αυτό και πρόκειται να πολωθεί ως ενισχυτής Κλάσης C. Μία πρώτη προσέγγιση της σάρωσης των τιμών των παραμέτρων φαίνεται παρακάτω, στο Σχήμα 3.23.

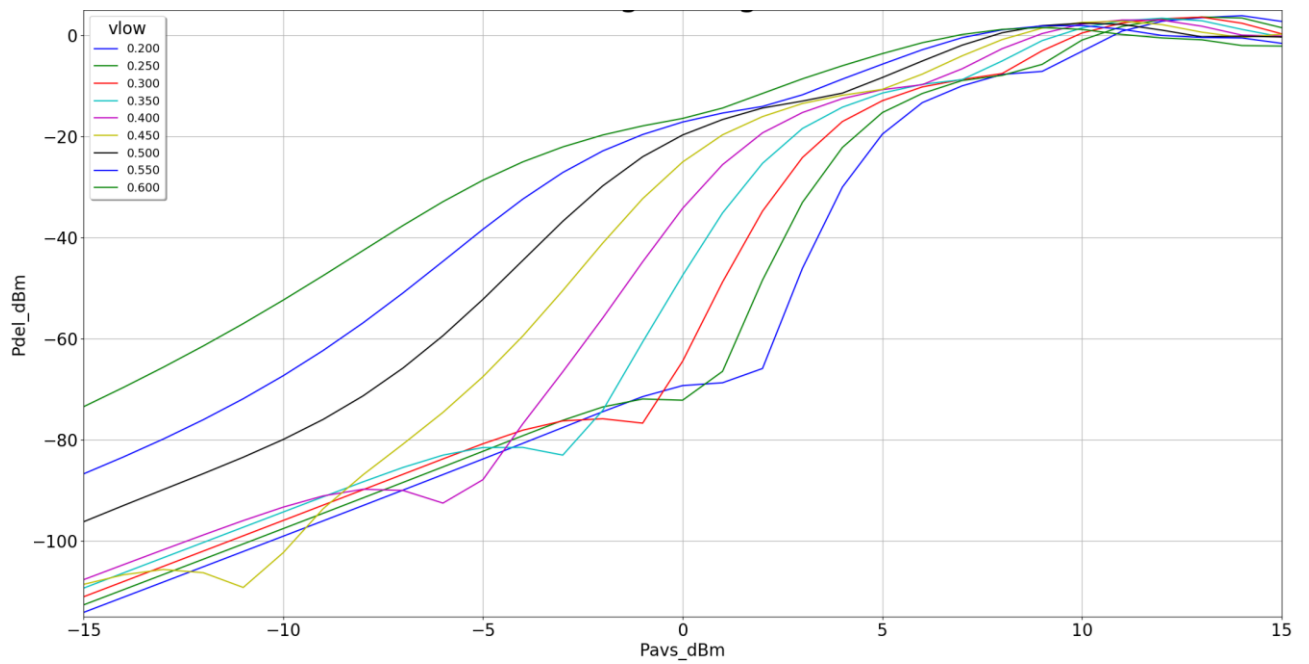


Σχήμα 3. 23 – Στάδιο 2, Tripler Block: Ισχύς εξόδου ως προς μήκος εκπομπού, τάση πόλωσης και ισχύ εισόδου

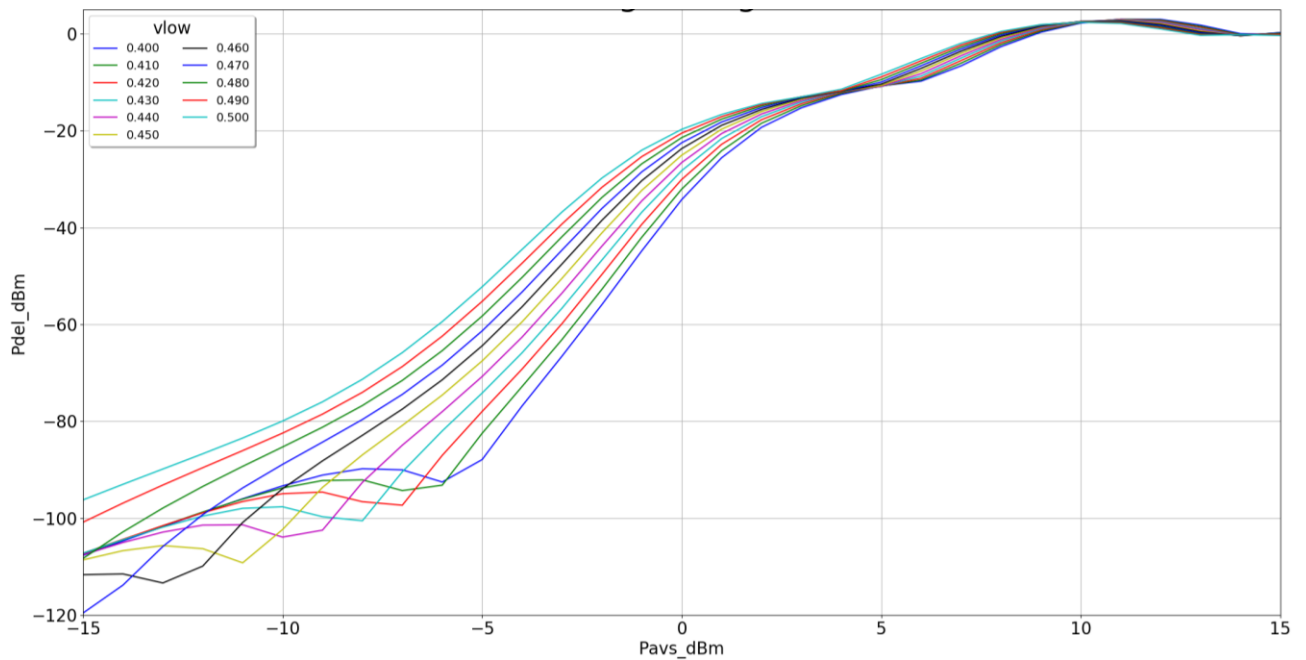
Και πάλι, γίνονται ορισμένες πιο λεπτομερείς προσομοιώσεις όσων αφορά τις παραμέτρους οι τιμές των οποίων σαρώνονται. Στα ακόλουθα Σχήματα 3.24 – 3.26 βλέπουμε την ισχύ στην έξοδο, για διάφορες τιμές της ισχύος εισόδου, ως προς το μέγεθος του transistor μόνο, και ως προς την τάση πόλωσης αντίστοιχα, από τις οποίες και προκύπτει η τελική επιλογή των ζητούμενων παραμέτρων.



Σχήμα 3. 24 - Στάδιο 2, Tripler Block: Ισχύς εξόδου ως προς το μήκος του εκπομπού



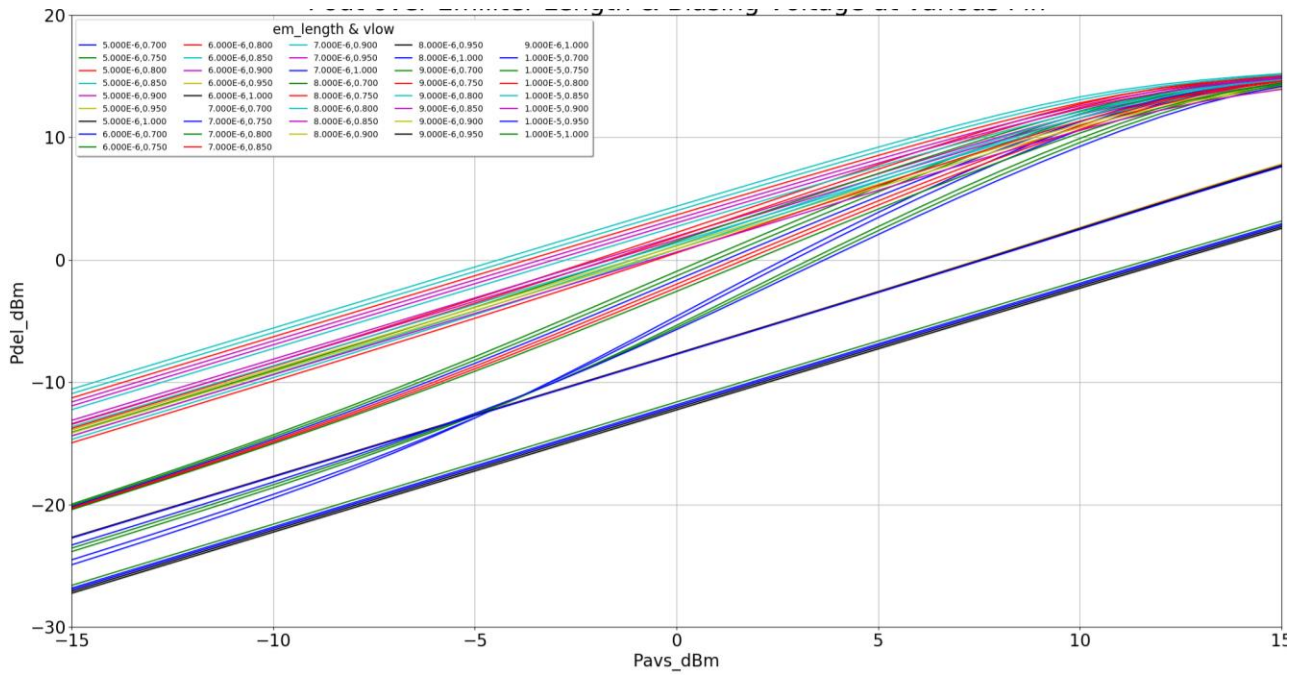
Σχήμα 3. 25 - Στάδιο 2, Tripler Block: Ισχύς εξόδου ως προς την τάση πόλωσης



Σχήμα 3. 26 - Στάδιο 2, Tripler Block: Ισχύς εξόδου ως προς την τάση πόλωσης (2)

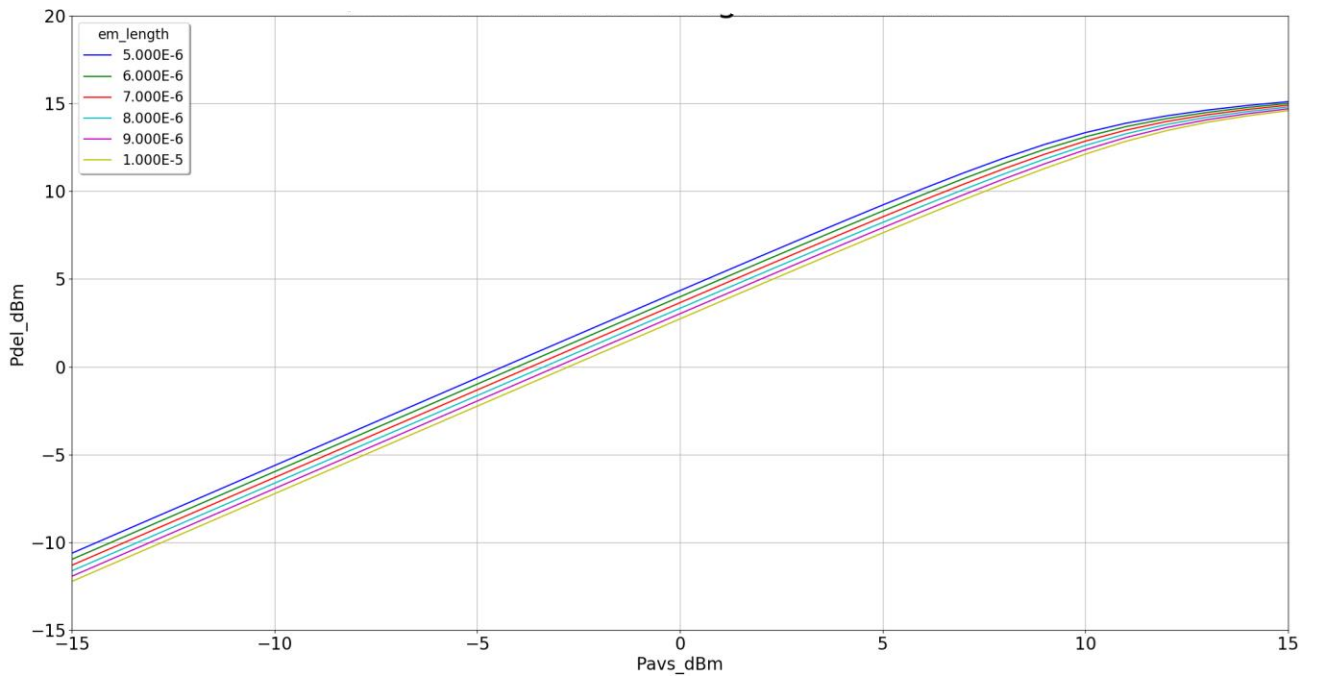
3.5.3 Στάδιο 1° & 2° – Power Amplifier Block

Το πρώτο και το δεύτερο στάδιο του Power Amplifier Block, στοχεύουν στην ενίσχυση της τρίτης αρμονικής που παρήχθη από το Tripler Block. Για τον σκοπό αυτό και πρόκειται να πολωθούν ως ενισχυτές Κλάσης A. Η διαφοροποίηση ως προς το τρίτο και τελευταίο στάδιο του Power Amplifier Block, όπως θα δούμε αναλυτικότερα και στην συνέχεια, έγκειται στο γεγονός πως στα δύο πρώτα στάδια χρησιμοποιείται συζυγές matching, ενώ αντιθέτως, στο τελευταίο στάδιο χρησιμοποιείται η τεχνική του Load Pull, που θα αναλυθεί στη συνέχεια, στην 3.5.4 υποενότητα. Μία πρώτη λοιπόν προσέγγιση της σάρωσης των τιμών των παραμέτρων για τις ενεργές συσκευές στα δύο πρώτα στάδια του PA Block, φαίνεται παρακάτω, στο Σχήμα 3.27.

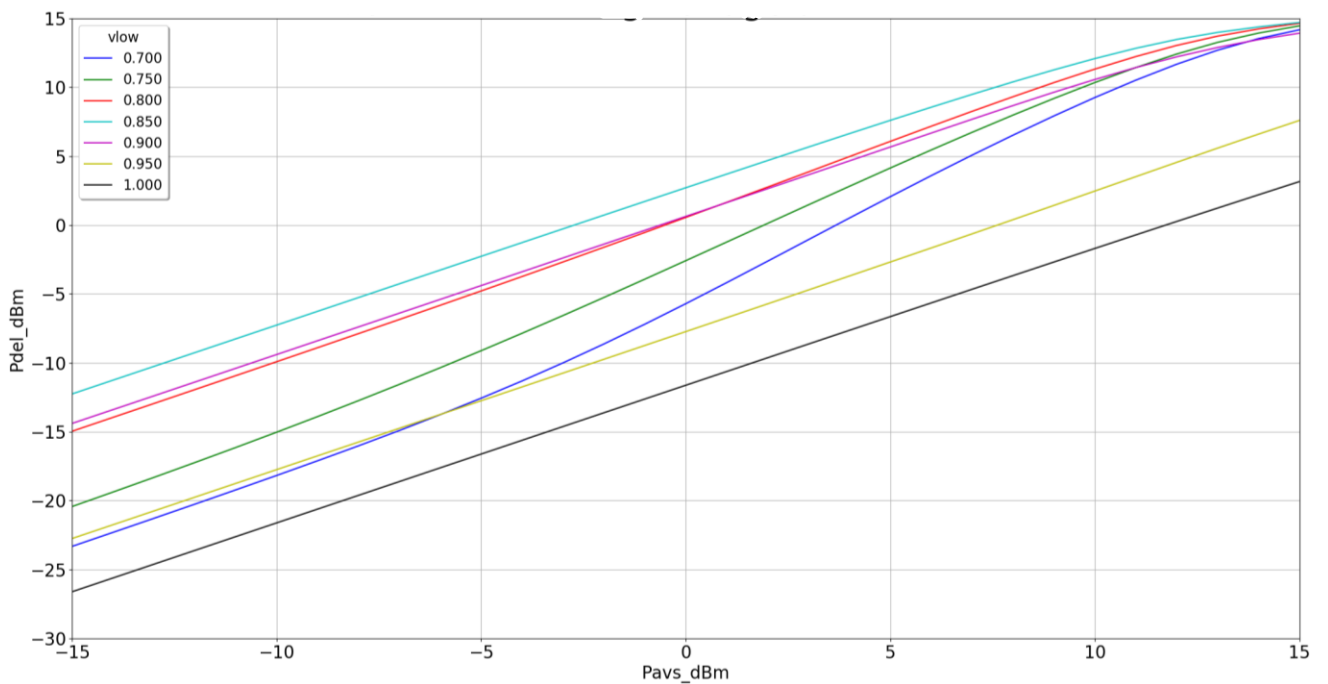


Σχήμα 3. 27 – Στάδιο 1 & 2, PA Block: Ισχύς εξόδου ως προς μήκος εκπομπού, τάση πόλωσης και ισχύ εισόδου

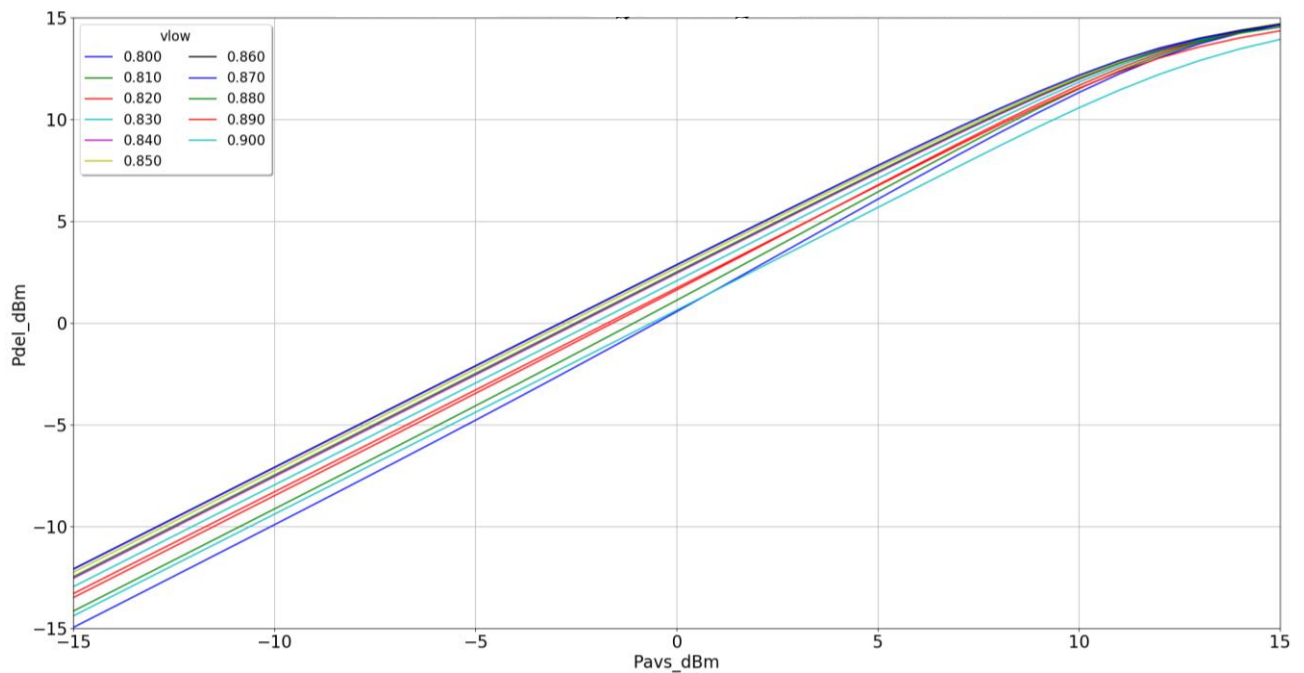
Όπως και για τα στάδια του Tripler Block, έτσι κι εδώ, οι πιο λεπτομερείς προσομοιώσεις που ακολουθούν της γενικής, μας δίνουν την τελική επιλογή των ζητούμενων παραμέτρων. Στα ακόλουθα Σχήματα 3.28 – 3.30 βλέπουμε την ισχύ στην έξοδο, για διάφορες τιμές της ισχύος εισόδου, ως προς το μέγεθος του transistor μόνο, και ως προς την τάση πόλωσης αντίστοιχα, από τις οποίες και προκύπτει η τελική επιλογή των ζητούμενων παραμέτρων.



Σχήμα 3. 28 - Στάδιο 1 & 2, PA Block: Ισχύς εξόδου ως προς το μήκος του εκπομπού



Σχήμα 3. 29 - Στάδιο 1 & 2, PA Block: Ισχύς εξόδου ως προς την τάση πόλωσης



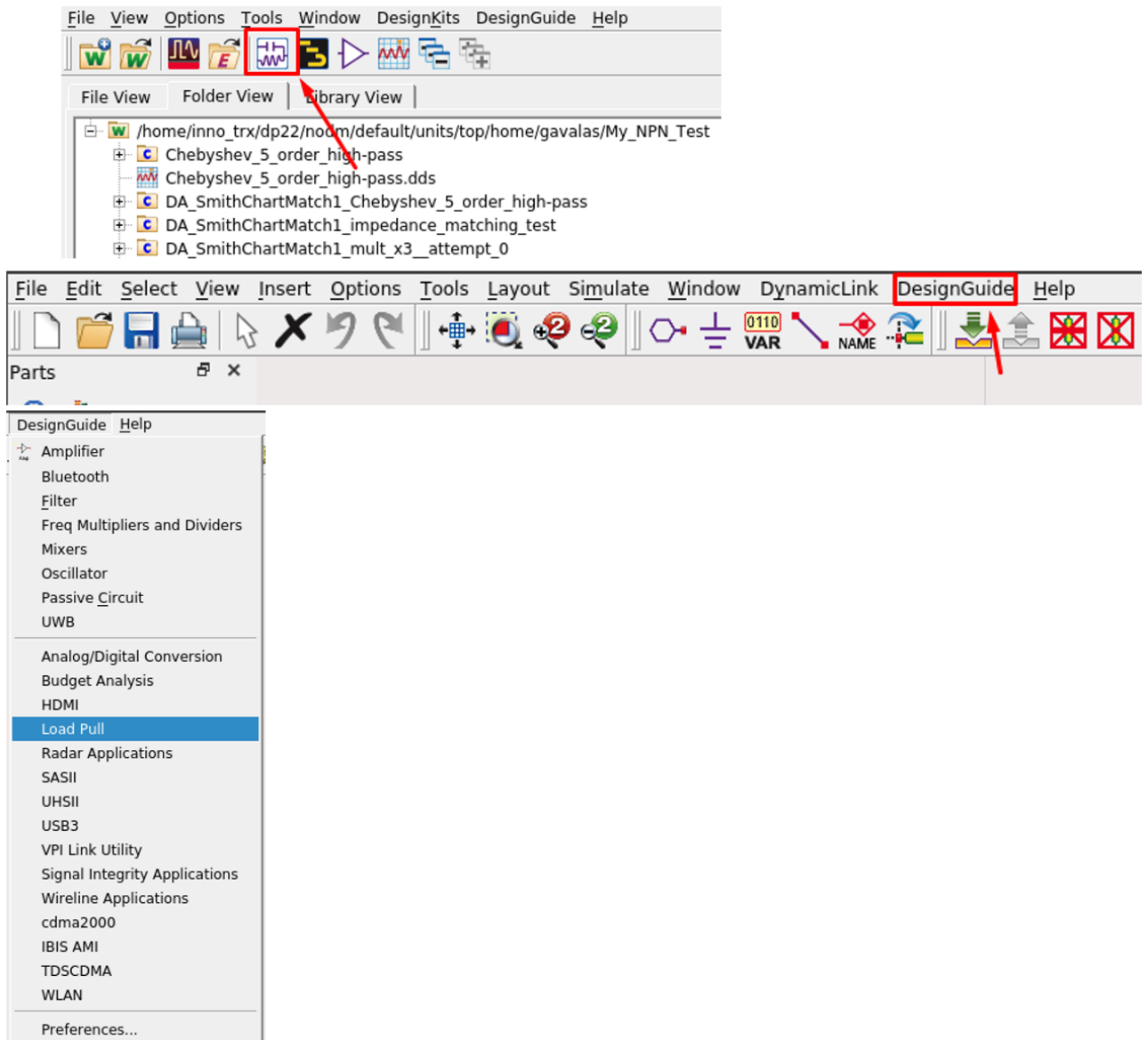
Σχήμα 3. 30 - Στάδιο 1 & 2, PA Block: Ισχύς εξόδου ως προς την τάση πόλωσης (2)

3.5.4 Η Τεχνική του Load – Pull

Η τεχνική του Load Pull είναι μια μέθοδος μέτρησης, στην οποία, τα χαρακτηριστικά μιας συσκευής μετρώνται ενώ η σύνθετη αντίσταση φορτίου τροποποιείται χρησιμοποιώντας ένα σύστημα συντονισμού σύνθετης αντίστασης.

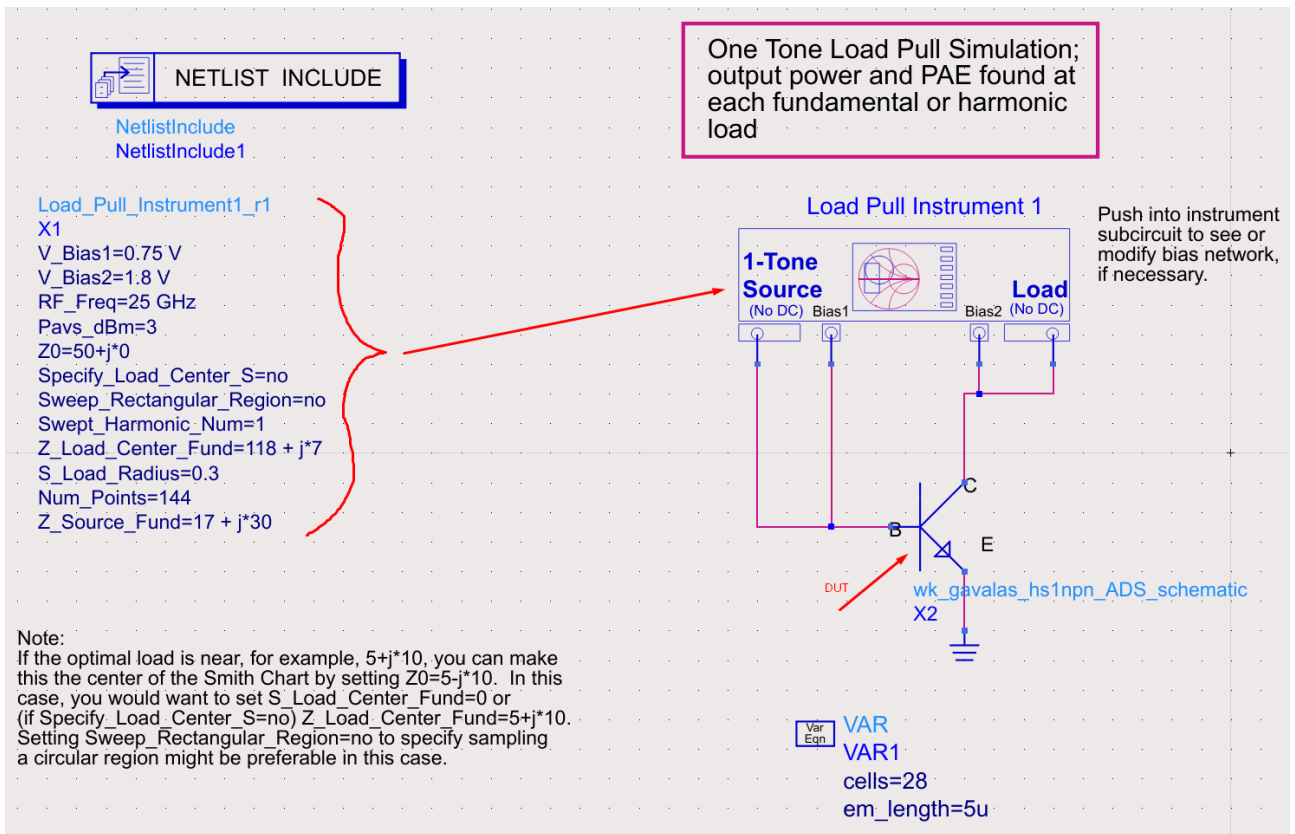
Η ανάλυση Load Pull χρησιμοποιείται για την κατασκευή ενός συνόλου περιγραμμάτων, τα οποία καθορίζουν τη μέγιστη ισχύ εξόδου που μπορεί να επιτευχθεί με δεδομένη την σύνθετη αντίσταση φορτίου. Αυτά τα περιγράμματα είναι πολύ χρήσιμα για την αξιολόγηση της πραγματικής σύνθετης αντίστασης που πρέπει να βλέπει μια συσκευή όταν χρησιμοποιείται σε έναν ενισχυτή.

Το πρόγραμμα ADS που χρησιμοποιήθηκε για την σχεδίαση του κυκλώματος στην παρούσα εργασία, προσφέρει έτοιμο το εργαλείο του Load Pull, με μοναδική προϋπόθεση την εισαγωγή της συσκευής για την οποία και θέλουμε να γίνει η Load Pull ανάλυση. Η διαδικασία που ακολουθείται είναι για αρχή η δημιουργία ενός νέου σχηματικού. Εν συνέχεια, από την καρτέλα επιλογών, πλοηγούμαστε στην επιλογή Design Guide, και από εκεί διαλέγουμε την τεχνική Load Pull. Οι επιλογές αυτές που περιγράφηκαν, αναπαρίστανται παρακάτω στο Σχήμα 3.31:



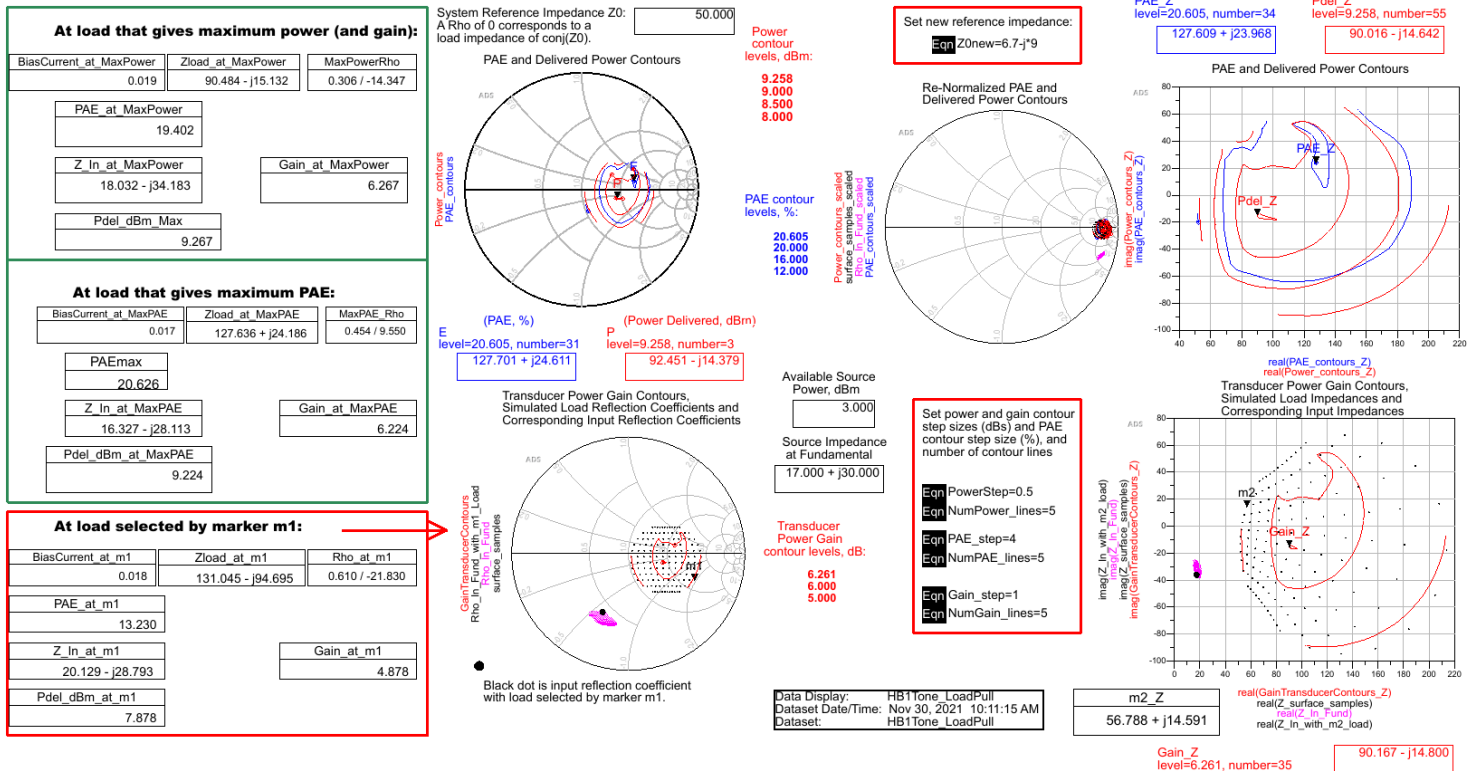
Σχήμα 3. 31 – Επιλογές για χρήση του εργαλείου Load Pull του ADS

Εντός του εργαλείου Load Pull το οποίο άνοιξε με την προαναφερθείσα διαδικασία, βλέπουμε το σχηματικό του Σχήματος 3.32. Σε αυτό, παρατηρείται το Load Pull Instrument μαζί με τα χαρακτηριστικά που το περιγράφουν, όπως οι τάσεις τροφοδοσίας και πόλωσης, η συχνότητα και η ισχύς του σήματος, το πλήθος σημείων των περιγραμμάτων για τα οποία θα πραγματοποιηθεί έλεγχος, η μέγιστη ακτίνα των υπό έλεγχο σημείων από το κεντρικό σημείο και άλλα. Επιπροσθέτως, βλέπουμε και το σύμβολο της συσκευής υπό έλεγχο (DUT) για την οποία πραγματοποιείται η Load Pull ανάλυση.



Σχήμα 3. 32 – Σχηματικό εντός του εργαλείου Load Pull του ADS

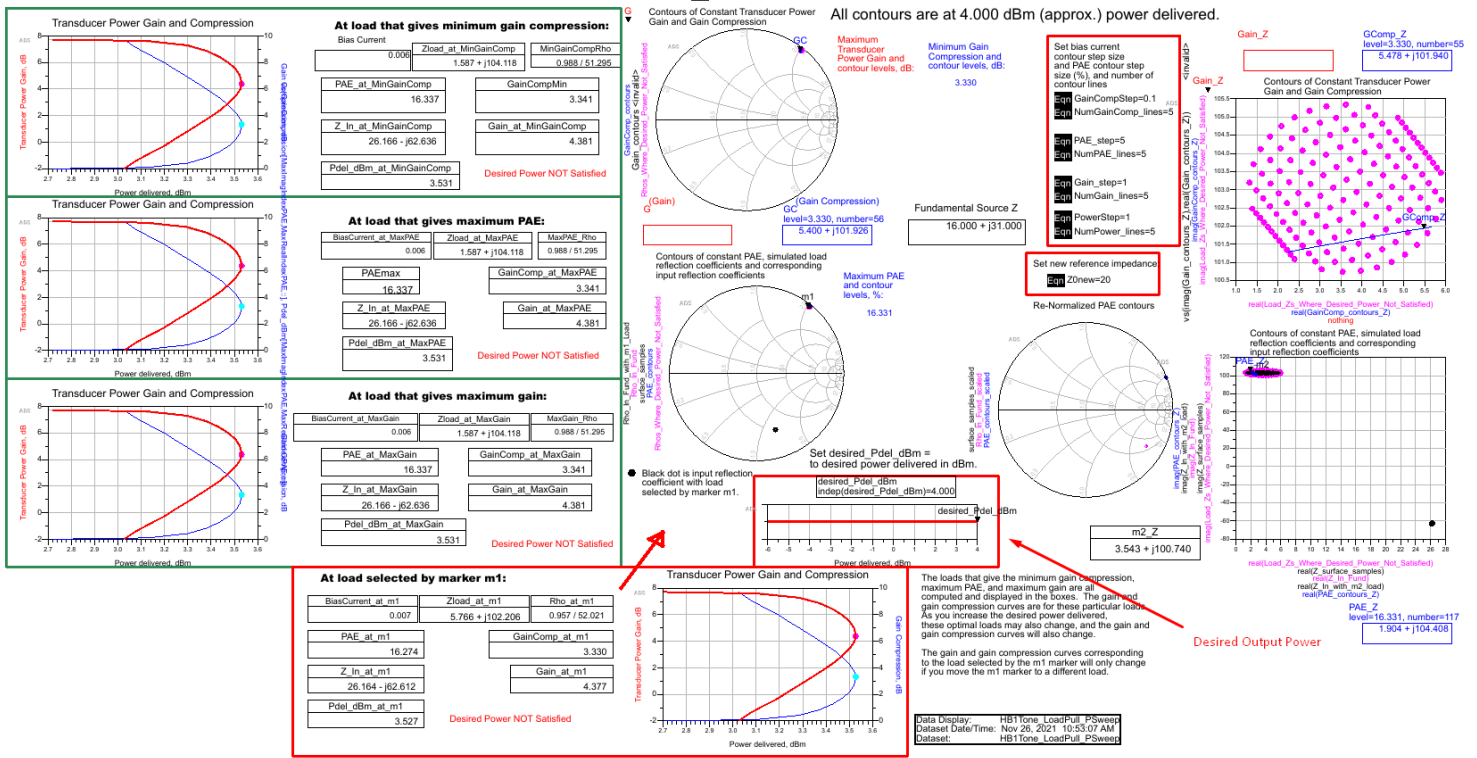
Τελικά, τρέχοντας την προσομοίωση, παίρνουμε τα ζητούμενα περιγράμματα, από τα οποία και βλέπουμε την μέγιστη ισχύ που μπορεί να αποδώσει η συσκευή μας, με το δεδομένο σήμα εισόδου, για κάθε τιμή σύνθετης αντίστασης φορτίου για την οποία και έγινε έλεγχος. Επιπροσθέτως, μας δίνεται η τιμή της σύνθετης αντίστασης για την οποία επιτυγχάνεται συνολικά η μέγιστη ισχύς καθώς και η τιμή για την οποία επιτυγχάνεται η μέγιστη απόδοση με συνυπολογισμό του κέρδους. Τα περιγράμματα με τις πληροφορίες αυτές, παρατίθενται στο Σχήμα 3.33.



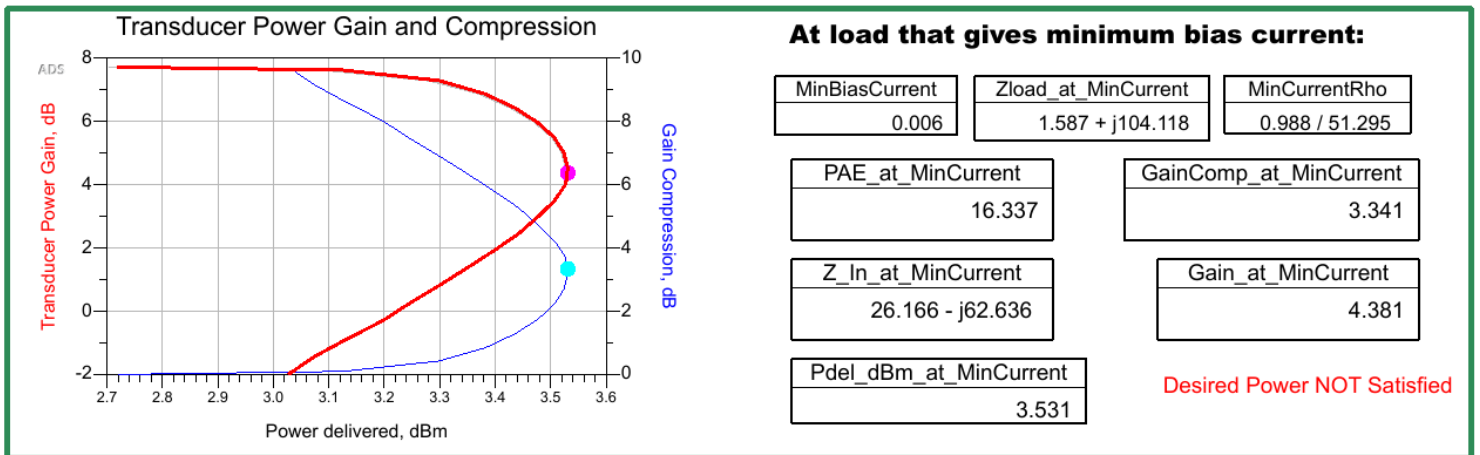
Σχήμα 3. 33 - Περιγράμματα Load Pull περιγραφής της υπό έλεγχο συσκευής

Ακόμη μία επιλογή για Load Pull που διατίθεται από το ADS είναι η προσομοίωση έχοντας ως παράμετρο την ισχύ του σήματος εισόδου. Κάτι τέτοιο προσφέρει το πλεονέκτημα της αναγνώρισης της ισχύος εξόδου για πληθώρα τιμών ισχύος εισόδου, καθώς και την σύνθετη αντίσταση φορτίου και την ισχύ εισόδου για την επίτευξη του μέγιστου κέρδους ή και της μικρότερης κατανάλωσης ισχύος.

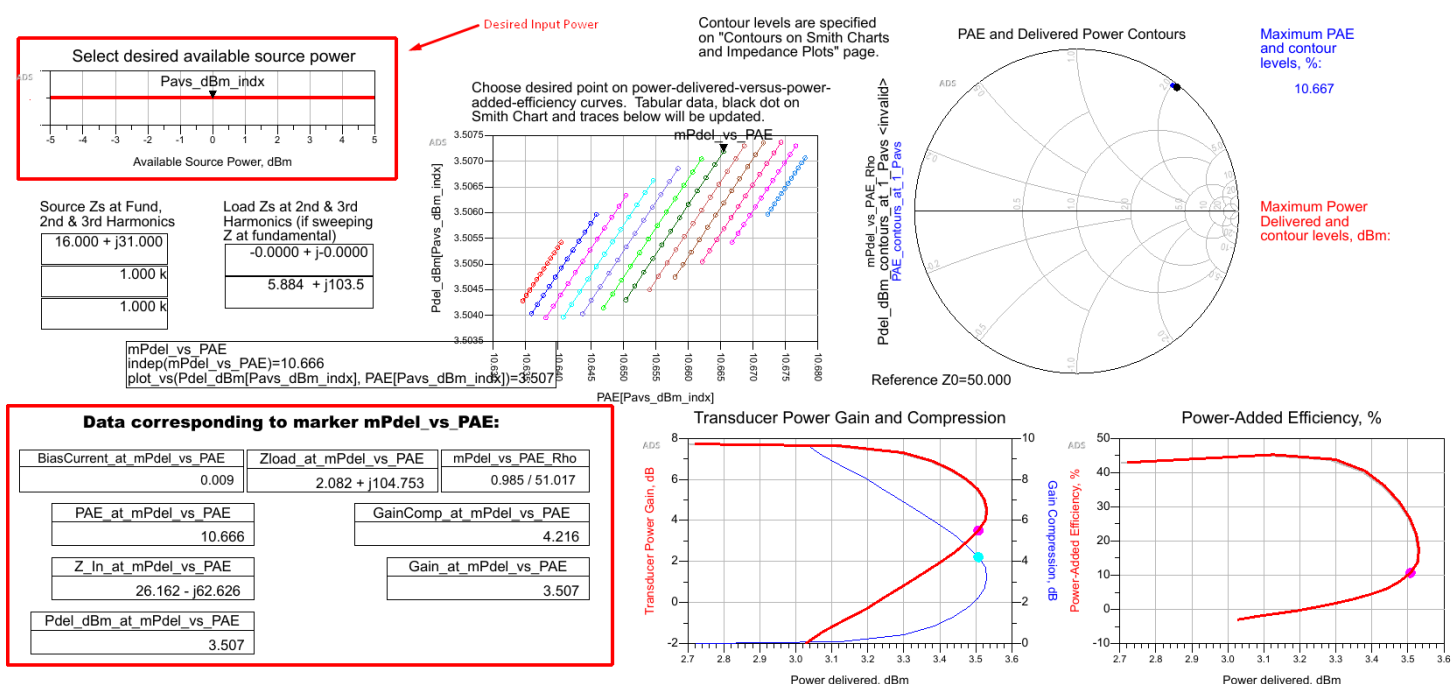
Παρακάτω, στα Σχήματα 3.34 – 3.36 φαίνονται τα περιγράμματα που παίρνουμε από την ανάλυση Load Pull με σάρωση παραμέτρου της ισχύος εισόδου. Συγκεκριμένα, στο Σχήμα 3.34 βλέπουμε την ισχύ εισόδου και την εμπέδηση φορτίου για μέγιστο κέρδος, μέγιστη απόδοση με συνυπολογισμό του κέρδους και ελάχιστη συμπίεση κέρδους. Στο Σχήμα 3.35 βλέπουμε το περίγραμμα και τις παραμέτρους για την ελάχιστη κατανάλωση ρεύματος. Τέλος, στο Σχήμα 3.36 βλέπουμε την μέγιστη ισχύ εξόδου και την τιμή της σύνθετης αντίστασης φορτίου για κάθε τιμή της ισχύος εισόδου.



Σχήμα 3. 35 - Περιγράμματα Load Pull υπό παραμετρική ισχύ εισόδου (1)



Σχήμα 3. 34 - Περιγράμματα Load Pull υπό παραμετρική ισχύ εισόδου (2)



Σχήμα 3. 36 - Περιγράμματα Load Pull υπό παραμετρική ισχύ εισόδου (3)

3.5.5 Στάδιο 3^ο – Power Amplifier Block

Το τρίτο και τελευταίο στάδιο του Power Amplifier Block, στοχεύει στην απόδοση της μέγιστης τιμής ισχύος στην έξοδο του πολλαπλασιαστή συχνοτήτων. Για τον λόγο αυτό, δεδομένου του σήματος που παρέχεται στην είσοδό του, από την έξοδο του δεύτερου σταδίου, εκτελείται η Load Pull ανάλυση, όπως αυτή περιγράφηκε στην προηγούμενη υποενότητα. Το αποτέλεσμα του περιγράμματος για την συσκευή αυτή του τρίτου σταδίου παρουσιάζεται στο Σχήμα 3.37.

At load that gives maximum power (and gain):

BiasCurrent_at_MaxPower	Zload_at_MaxPower	MaxPowerRho
0.021	23.083 + j30.488	0.514 / 108.796

PAE_at_MaxPower
9.222

Z_In_at_MaxPower
7.475 - j3.159

Gain_at_MaxPower
6.546

Pdel_dBm_Max
6.546

At load that gives maximum PAE:

BiasCurrent_at_MaxPAE	Zload_at_MaxPAE	MaxPAE_Rho
0.021	23.074 + j33.634	0.536 / 103.9...

PAE_max
9.264

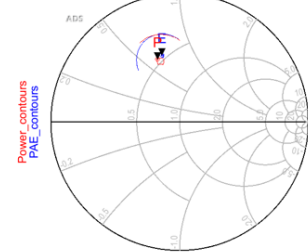
Z_In_at_MaxPAE
7.328 - j2.925

Gain_at_MaxPAE
6.525

Pdel_dBm_at_MaxPAE
6.525

System Reference Impedance Z0: 50.000
A Rho of 0 corresponds to a load impedance of conj(Z0).

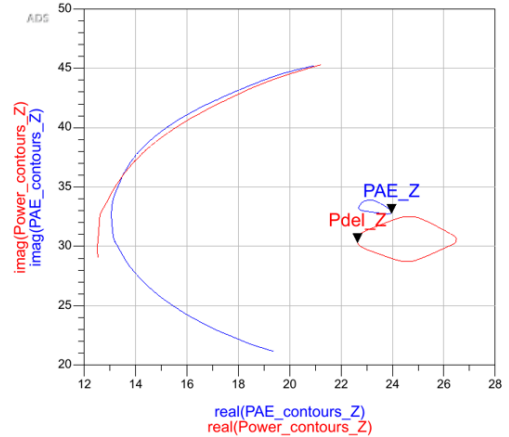
PAE and Delivered Power Contours



Power contour levels, dBm:
6.540
6.000

PAE contour levels, %:
9.254
8.000

PAE and Delivered Power Contours



Σχήμα 3. 37 - Περιγράμμα Load Pull για το 3^ο στάδιο του PA Block

Έχοντας λοιπόν αναλύσει και παραθέσει τις προσομοιώσεις για κάθε ενεργό συσκευή που θα χρησιμοποιήσουμε στα επιμέρους στάδια του συνολικού πολλαπλασιαστή συχνότητας, έχουμε τα αποτελέσματα για τις τιμές των παραμέτρων τους, στον ακόλουθο Πίνακα 3.2:

Parameter	HBT1	HBT2	HBT3	HBT4	HBT5
Supply	1.8 V	1.8 V	1.8 V	1.8 V	1.8 V
Size	8μm	8μm	10μm	10μm	10μm
Bias	0.87 V	0.47 V	0.875 V	0.875 V	0.875 V

Πίνακας 3. 2 - Παράμετροι και χαρακτηριστικά ενεργών συσκευών

3.6 Σχεδίαση δικτύων προσαρμογής

Έχοντας επιλέξει τις ενεργές συσκευές του κυκλώματος μας, με βάση τα όσα αναλύθηκαν στην προηγούμενη ενότητα, στη συνέχεια ακολουθεί το κομμάτι της σχεδίασης των δικτύων προσαρμογής που βρίσκονται μεταξύ των ενεργών συσκευών. Ο ρόλος των δικτύων αυτών, είναι η όσο το δυνατόν καλύτερη διέλευση του επιθυμητού σήματος, στην συχνότητα και την ισχύ αυτού, με την σύγχρονη προσαρμογή των σύνθετων αντιστάσεων που επιθυμούν να “βλέπουν” οι ενεργές συσκευές.

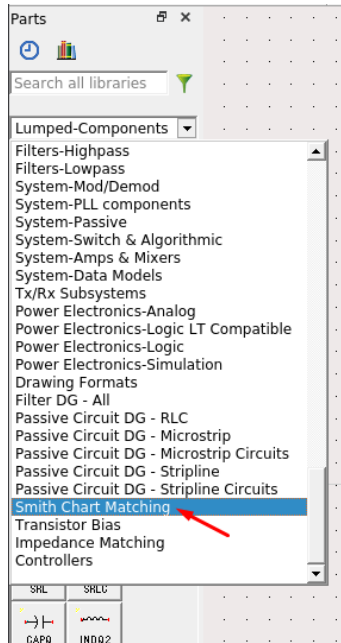
Τα δίκτυα προσαρμογής που καλούνται να σχεδιαστούν λοιπόν είναι, για το Tripler Block, το δίκτυο προσαρμογής εισόδου και το ενδιάμεσο των δύο σταδίων δίκτυο προσαρμογής. Για το Power Amplifier Block, σχεδιάζουμε τα δύο ενδιάμεσα δίκτυα προσαρμογής καθώς και το δίκτυο προσαρμογής εξόδου, βάση της σύνθετης αντίστασης φορτίου που βρήκαμε μέσω της τεχνικής του Load Pull. Φυσικά, πρέπει να σχεδιαστεί και το ενδιάμεσο δίκτυο προσαρμογής που ενώνει τα δύο αυτά μπλοκ, με σκοπό την τελική σύνθεση ολόκληρου του πολλαπλασιαστή συχνοτήτων.

Για την σχεδίαση των δικτύων προσαρμογής αυτών, χρησιμοποιούνται κάποια στοιχεία τα οποία μας βοηθούν να παρατηρούμε την σύνθετη αντίσταση που “βλέπει” κάθε τρανζίστορ στην βάση και τον συλλέκτη του. Στην συνέχεια, γίνεται χρήση ενός εργαλείου με όνομα Smith Chart Utility που βρίσκεται ενσωματωμένο στο ADS. Περισσότερα για το εργαλείο αυτό βρίσκονται στην ακόλουθη υποενότητα.

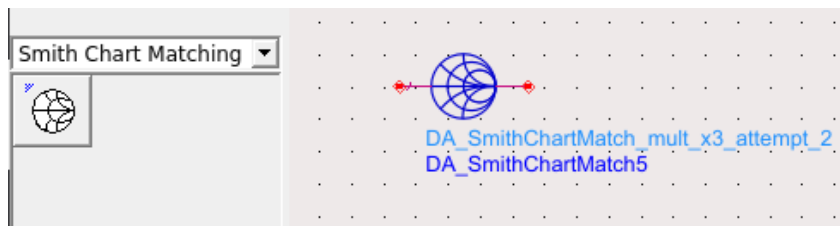
3.6.1 Βοηθητικό πρόγραμμα Smith Chart και σχεδίαση δικτύων προσαρμογής

Το βοηθητικό πρόγραμμα Smith Chart του ADS παρέχει πλήρεις δυνατότητες διαγράμματος Smith και σύνθεσης δικτύων προσαρμογής, επιτρέποντας έτσι την προσαρμογή σύνθετης αντίστασης. Η ρύθμιση του εργαλείου Smith Chart γίνεται με τα ακόλουθα βήματα, ακολουθούμενα από τα αντίστοιχα Σχήματα:

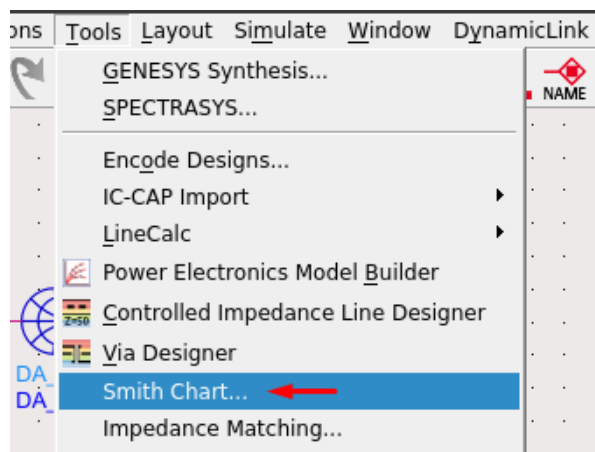
- 1) Ανοίγουμε το επιθυμητό σχηματικό
- 2) Βρίσκουμε την επιλογή “Smith Chart Matching” από τις βιβλιοθήκες των στοιχείων, όπως στο Σχήμα 3.38
- 3) Τοποθετούμε το στοιχείο “Smith Chart Matching Network”, όπως στο Σχήμα 3.39
- 4) Πλοηγούμαστε στο Tools → Smith Chart... , όπως στο Σχήμα 3.40



Σχήμα 3. 38 – Επιλογή βιβλιοθήκης Smith Chart Matching

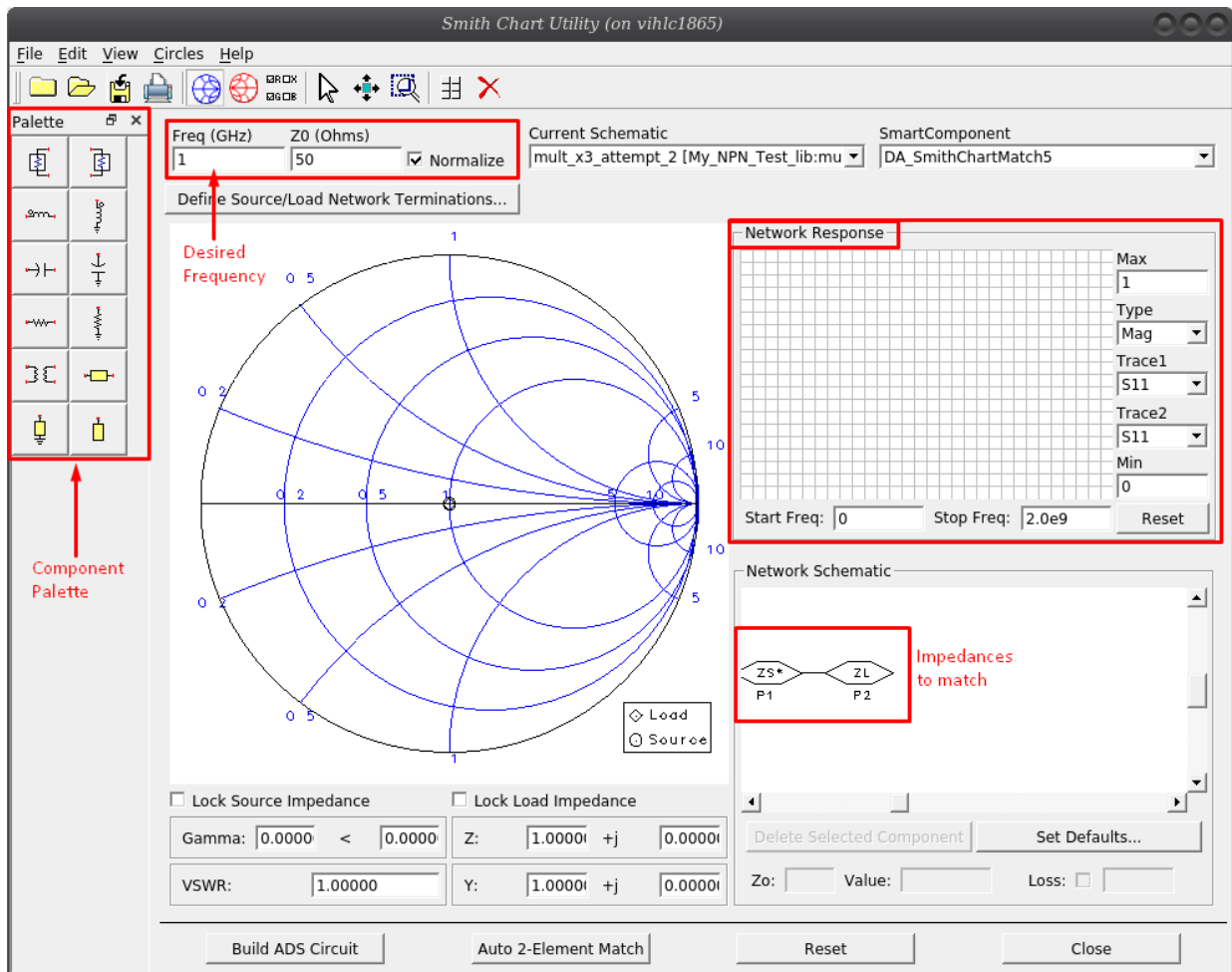


Σχήμα 3. 39 – Επιλογή στοιχείου Smith Chart Matching Network



Σχήμα 3. 40 – Πλοήγηση στο Tools → Smith Chart...

Το παράθυρο που ανοίγει από το οποίο πραγματοποιείται και η σχεδίαση του δικτύου προσαρμογής παρουσιάζεται στο Σχήμα 3.41. Σε αυτό, διαλέγουμε την επιθυμητή συχνότητα για την οποία σχεδιάζουμε το δίκτυο προσαρμογής. Θέτουμε τις σύνθετες αντιστάσεις για τις οποίες θέλουμε να πραγματοποιήσουμε το matching. Συγκεκριμένα, συμπληρώνουμε στα αντίστοιχα πεδία, την συζυγή σύνθετη αντίσταση της εισόδου και την σύνθετη αντίσταση της εξόδου. Αφού ορίσουμε λοιπόν τα χαρακτηριστικά της επιθυμητής σχεδίασης, διαλέγουμε τα στοιχεία που θα αποτελέσουν το δίκτυο από την παλέτα επιλογών. Στόχος είναι η δημιουργία ενός μονοπατιού μεταξύ των δύο κουκκίδων που αντιπροσωπεύουν τις δύο σύνθετες αντιστάσεις. Όταν τα αποτελέσματα του δικτύου μας, οι S-Παράμετροι του οποίου φαίνονται στην επάνω και δεξιά γωνία του παραθύρου, είναι ικανοποιητικά, συνθέτουμε το δίκτυο και μπορούμε να το χρησιμοποιήσουμε στο κύκλωμά μας.

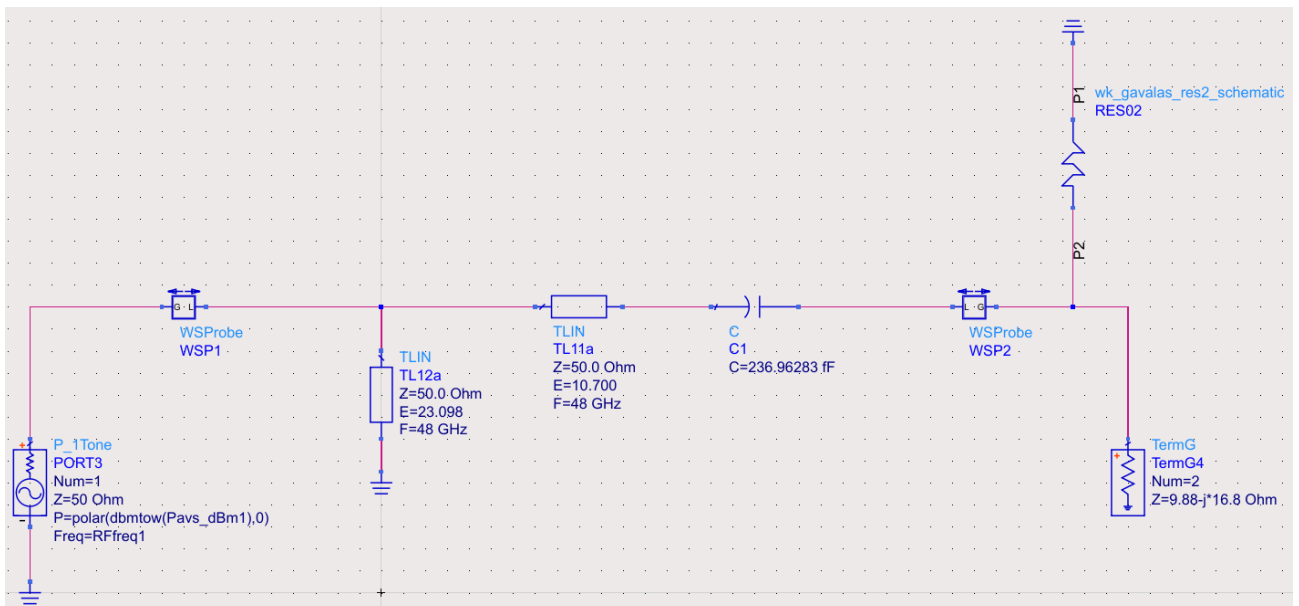


Σχήμα 3. 41 - Παράθυρο βοηθητικού προγράμματος Smith Chart

Μετά τη δημιουργία του δικτύου προσαρμογής, με τον τρόπο που περιγράφηκε, με τα ιδανικά στοιχεία του βοηθητικού προγράμματος Smith Chart, δημιουργούμε το αντίστοιχο δίκτυο προσαρμογής χρησιμοποιώντας τα στοιχεία της τεχνολογίας B11HFC. Εν συνεχεία, τρέχουμε τις απαραίτητες προσομοιώσεις, όπως παραδείγματος χάριν η ανάλυση S-Παραμέτρων, και συγκρίνουμε τη συμπεριφορά μεταξύ των δύο αυτών δικτύων. Ανάλογα με τα αποτελέσματα, κάνουμε τις απαραίτητες διορθώσεις στο δίκτυο με τα στοιχεία της B11HFC και επαναλαμβάνουμε τις προσομοιώσεις μας. Όταν πλέον τα αποτελέσματα είναι ικανοποιητικά, μπορούμε να χρησιμοποιήσουμε το παραγόμενο δίκτυο στο κύκλωμα του πολλαπλασιαστή συχνοτήτων μας.

3.6.2 Δίκτυο προσαρμογής εισόδου

Στο δίκτυο προσαρμογής εισόδου, επιδιώκουμε την προσαρμογή μεταξύ των σύνθετων φορτίων των $50+j\cdot 0 \ \Omega$ της πηγής και $9.88-j\cdot 16.8 \ \Omega$ που "βλέπει" η βάση της ενεργού συσκευής του πρώτου σταδίου του Tripler Block. Η προσαρμογή αυτή γίνεται στα με κέντρο τα 48 GHz που είναι και το σήμα στην είσοδο του πολλαπλασιαστή συχνοτήτων. Τελικά, το δίκτυο που προκύπτει με χρήση του βοηθητικού προγράμματος Smith Chart του ADS φαίνεται στο Σχήμα 3.42 παρακάτω:

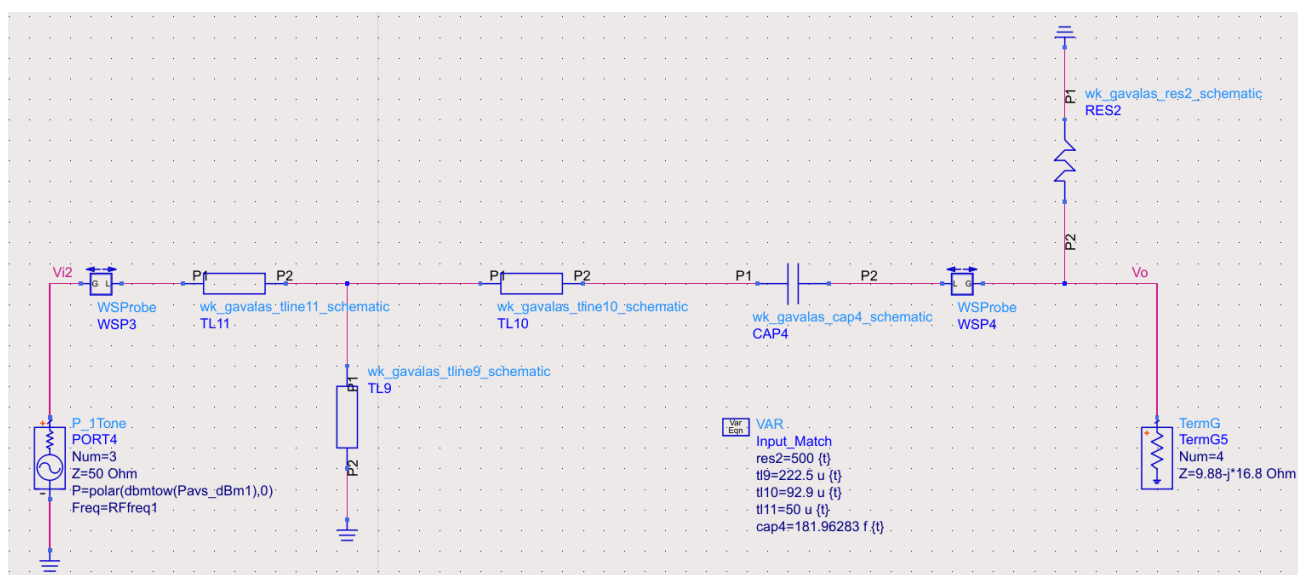


Σχήμα 3. 42 – Δίκτυο προσαρμογής εισόδου με ιδανικά στοιχεία

Εν συνεχεία, όπως προαναφέρθηκε και στην προηγούμενη υποενότητα, αντικαθιστούμε τα ιδανικά στοιχεία του δικτύου με τα στοιχεία των μοντέλων της τεχνολογίας B11HFC. Για να επιλέξουμε το αρχικό μήκος των γραμμών μεταφοράς της B11HFC, στα 48GHz που είναι η κεντρική συχνότητα εισόδου, έχουμε:

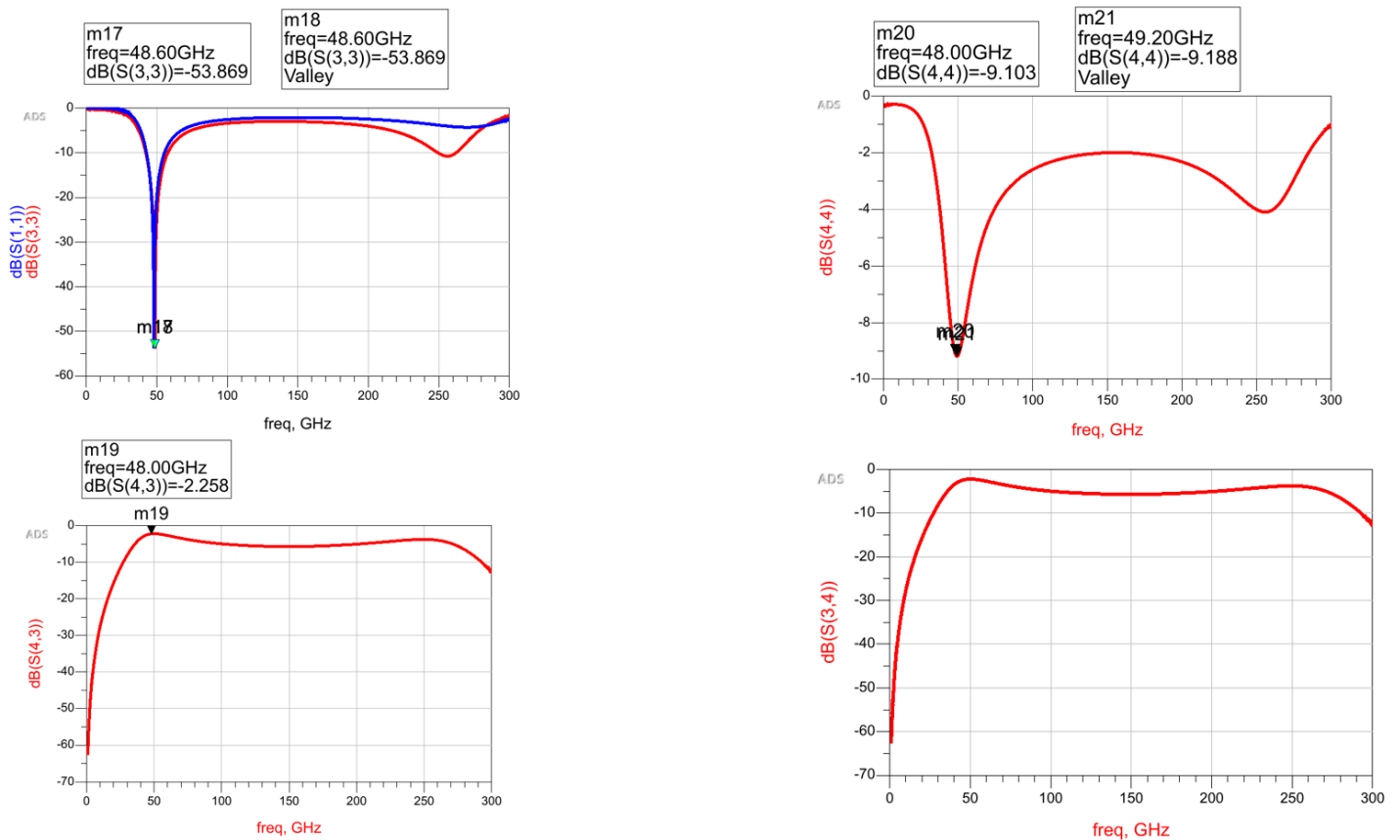
$$l = 8.68 \cdot (\theta^\circ) \mu m \quad (3.6)$$

Μετά τις αρχικές τιμές, οι απαιτούμενες προσαρμογές και μεταβολές στις τιμές των στοιχείων, βάση των αποτελεσμάτων σύγκρισης μέσω προσομοιώσεων, οδηγούν στο τελικό Δίκτυο Προσαρμογής, όπως φαίνεται παρακάτω, στο Σχήμα 3.43:



Σχήμα 3. 43 – Δίκτυο προσαρμογής εισόδου με στοιχεία της B11HFC

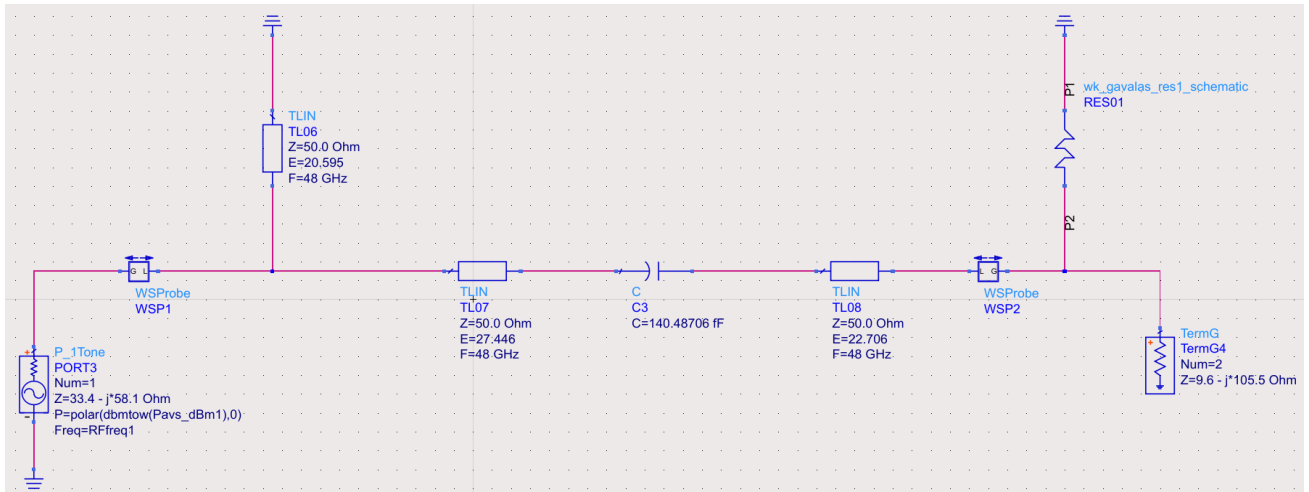
Τελικά, ελέγχουμε μέσω προσομοίωσης τις S-Παραμέτρους του δικτύου, έχοντας αντικαταστήσει όλα τα στοιχεία με αυτά των μοντέλων της τεχνολογίας. Τα αποτελέσματα της προσομοίωσης αυτής, για τις τέσσερις S-Παραμέτρους, παρουσιάζονται στο Σχήμα 3.44.



Σχήμα 3. 44 - S-Παράμετροι του δικτύου προσαρμογής εισόδου

3.6.3 Ενδιάμεσο δίκτυο προσαρμογής Tripler Block

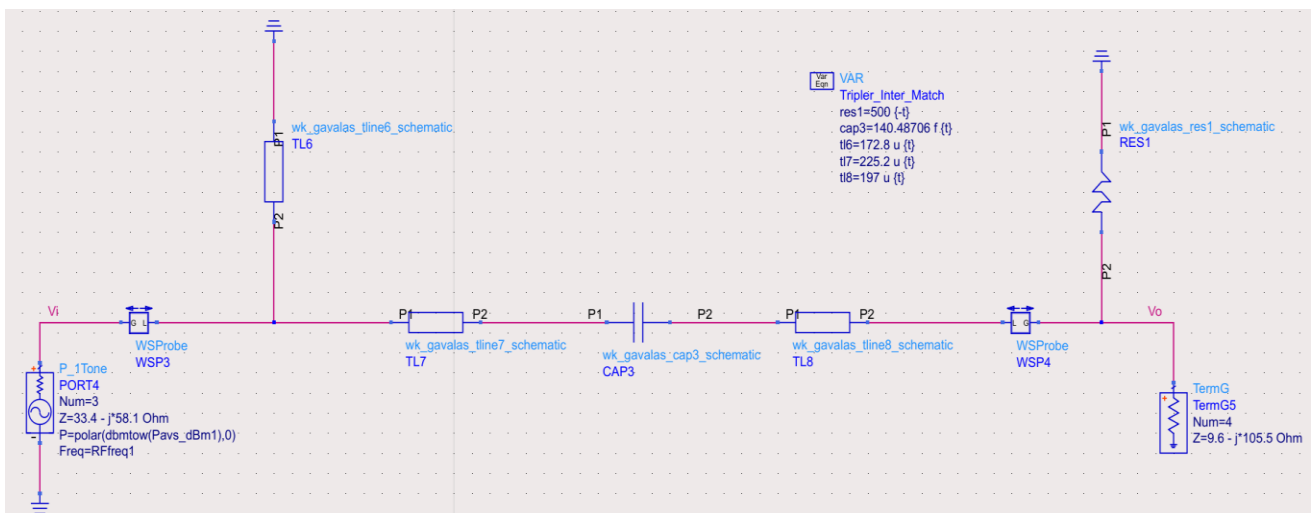
Στο ενδιάμεσο δίκτυο προσαρμογής του Tripler Block, επιδιώκουμε την προσαρμογή μεταξύ των σύνθετων φορτίων των $33.4-j58.1 \Omega$ του συλλέκτη της ενεργού συσκευής του πρώτου σταδίου και $9.6-j105.5 \Omega$ που "βλέπει" η βάση της ενεργού συσκευής του δεύτερου σταδίου του Tripler Block. Η προσαρμογή αυτή γίνεται στα με κέντρο τα 48 GHz που είναι και το σήμα στην έξοδο του πρώτου σταδίου και στην είσοδο του δεύτερου σταδίου του πολλαπλασιαστή συχνοτήτων. Τελικά, το δίκτυο που προκύπτει φαίνεται στο Σχήμα 3.45 παρακάτω:



Σχήμα 3. 45 – Ενδιάμεσο δίκτυο προσαρμογής Tripler Block με ιδανικά στοιχεία

Εν συνεχεία, αντικαθιστούμε τα ιδανικά στοιχεία του δικτύου με τα στοιχεία των μοντέλων της τεχνολογίας B11HFC. Και πάλι, με σκοπό να επιλέξουμε το αρχικό μήκος των γραμμών μεταφοράς της B11HFC, στα 48 GHz, κάνουμε χρήση της εξίσωσης (3.6).

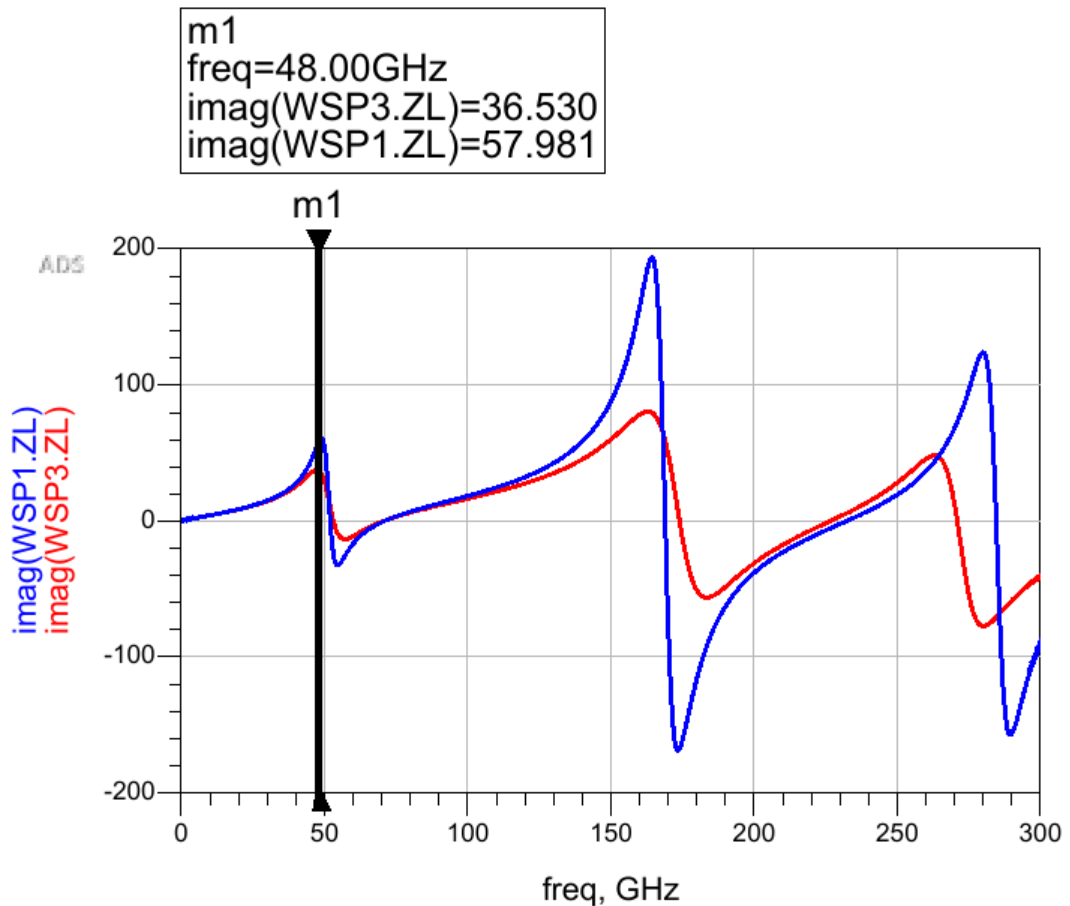
Μετά τις αρχικές τιμές, οι απαιτούμενες προσαρμογές και μεταβολές στις τιμές των στοιχείων, βάση των αποτελεσμάτων σύγκρισης μέσω προσομοιώσεων, οδηγούν στο τελικό Δίκτυο Προσαρμογής, όπως φαίνεται παρακάτω, στο Σχήμα 3.46:



Σχήμα 3. 46 – Ενδιάμεσο δίκτυο προσαρμογής Tripler Block με στοιχεία της B11HFC

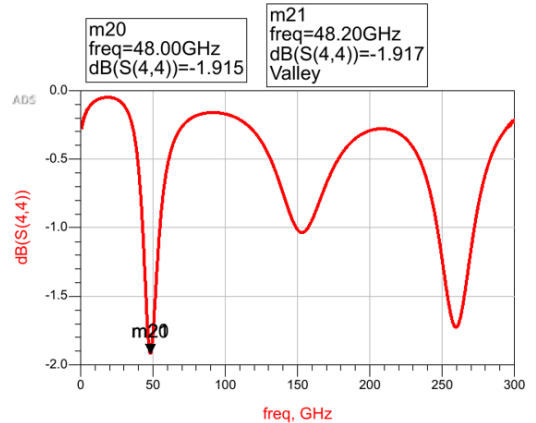
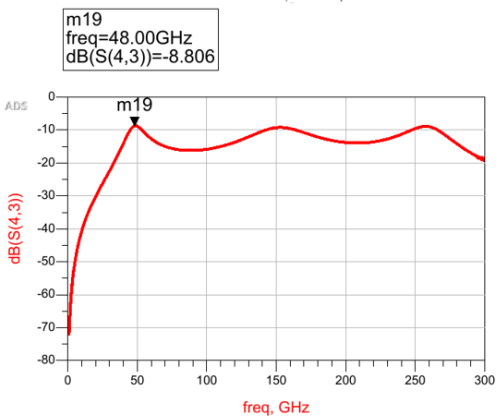
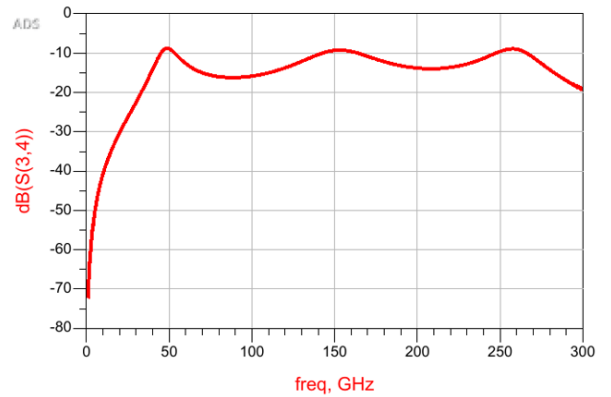
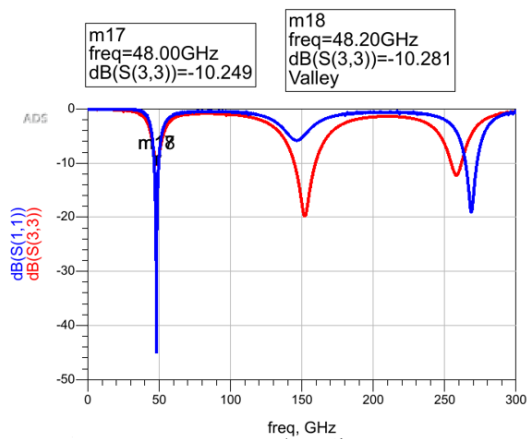
Στην προκειμένη περίπτωση, εμφανίστηκε μία δυσκολία ακριβούς αντιστοίχισης, όπως υποδηλώνεται και από το Σχήμα 3.47, για τον εξής λόγο. Η τιμή του φανταστικού μέρους της σύνθετης αντίστασης στα 48GHz για ιδανικά στοιχεία, είναι προσεγγιστικά ίση με 58 Ω. Συγχρόνως ωστόσο, η μέγιστη τιμή του φανταστικού μέρους της

σύνθετης αντίστασης στα 48GHz για τα στοιχεία της B11HFC είναι προσεγγιστικά ίση με 36.7 Ω. Κάτι τέτοιο εμφανώς δείχνει πως η ακριβής αντιστοιχία μεταξύ των ιδανικών στοιχείων και των μοντέλων της τεχνολογίας είναι αδύνατη.



Σχήμα 3. 47 – Αντιστοίχιση φανταστικού μέρους ιδανικών με B11HFC στοιχείων

Τελικά, ελέγχουμε μέσω προσομοίωσης τις S-Παραμέτρους του δικτύου, έχοντας αντικαταστήσει όλα τα στοιχεία με αυτά των μοντέλων της τεχνολογίας. Τα αποτελέσματα της προσομοίωσης αυτής, για τις τέσσερις S-Παραμέτρους, παρουσιάζονται στο Σχήμα 3.48.



Σχήμα 3. 48 - S-Παράμετροι του ενδιάμεσου δικτύου προσαρμογής Tripler Block

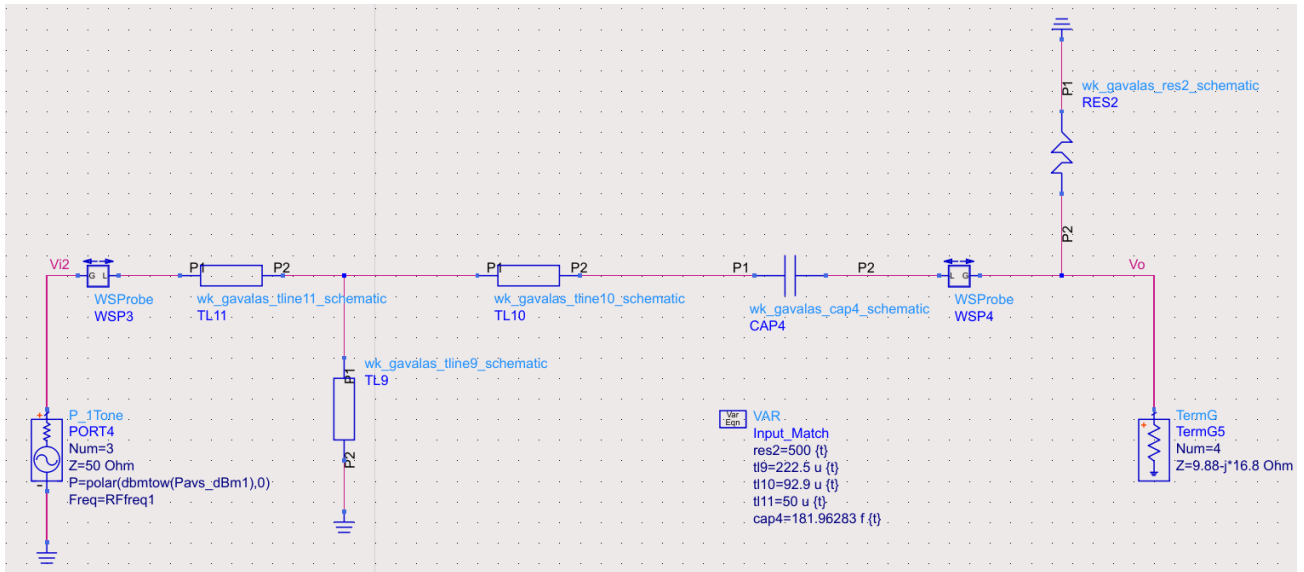
3.6.4 Δίκτυο προσαρμογής μεταξύ Tripler Block & PA Block

Στο δίκτυο προσαρμογής μεταξύ των δύο Blocks που συνθέτουν τον πολλαπλασιαστή συχνοτήτων, επιδιώκουμε την προσαρμογή των σύνθετων φορτίων των $13.45-j\cdot 74.56 \ \Omega$ της εξόδου του Tripler Block και $7.2-j\cdot 3.7 \ \Omega$ της εισόδου του Power Amplifier Block. Η προσαρμογή αυτή γίνεται στα με κέντρο τα 145 GHz που είναι και το σήμα στην έξοδο του Tripler Block, δηλαδή το σήμα που θέλουμε να ενισχύσει ο ενισχυτής ισχύος και να το οδηγήσει τελικά στην έξοδο του πολλαπλασιαστή συχνοτήτων.

Εν τέλει, συνθέτουμε το δίκτυο με χρήση του βοηθητικού προγράμματος Smith Chart του ADS. Στην συνέχεια, με την ήδη γνωστή διαδικασία που περιγράφηκε προηγουμένως, αντικαθίστανται τα ιδανικά στοιχεία από αυτά της τεχνολογίας B11HFC. Η επιλογή του αρχικού μήκους των γραμμών μεταφοράς, στα 145 GHz που είναι η κεντρική συχνότητα εδώ, γίνεται βάση της εξίσωσης:

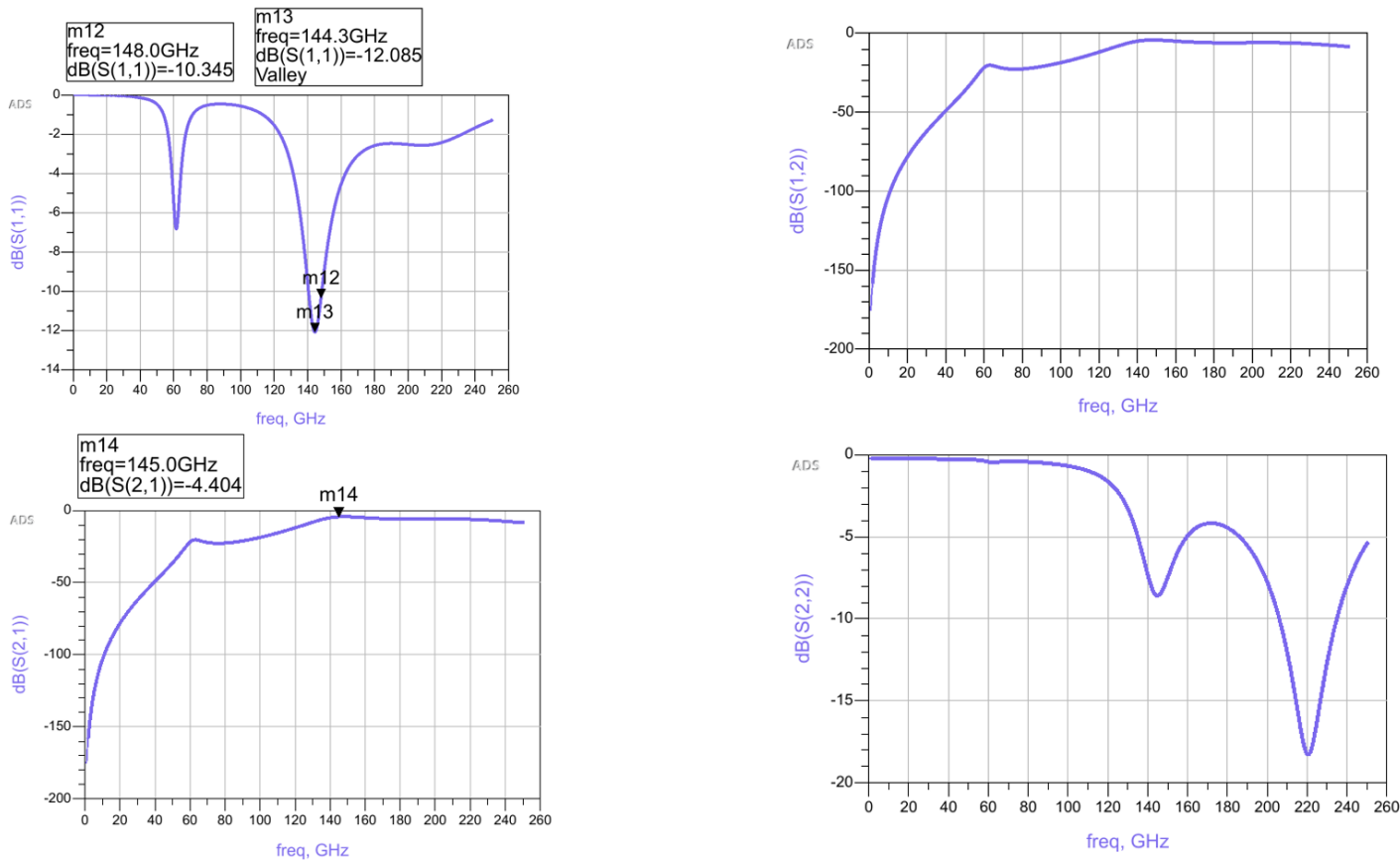
$$l = \frac{50}{3} \cdot (\theta^\circ) \mu\text{m} \quad (3.7)$$

Μετά τις αρχικές τιμές, οι απαιτούμενες προσαρμογές και μεταβολές στις τιμές των στοιχείων, βάση των αποτελεσμάτων σύγκρισης μέσω προσομοιώσεων, οδηγούν στο τελικό Δίκτυο Προσαρμογής, όπως φαίνεται παρακάτω, στο Σχήμα 3.49:



Σχήμα 3. 49 – Δίκτυο προσαρμογής μεταξύ Tripler Block & PA Block με στοιχεία της B1HFC

Τελικά, ελέγχουμε μέσω προσομοίωσης τις S-Παραμέτρους του δικτύου, έχοντας αντικαταστήσει όλα τα στοιχεία με αυτά των μοντέλων της τεχνολογίας. Τα αποτελέσματα της προσομοίωσης αυτής, για τις τέσσερις S-Παραμέτρους, παρουσιάζονται παρακάτω, στο Σχήμα 3.50:

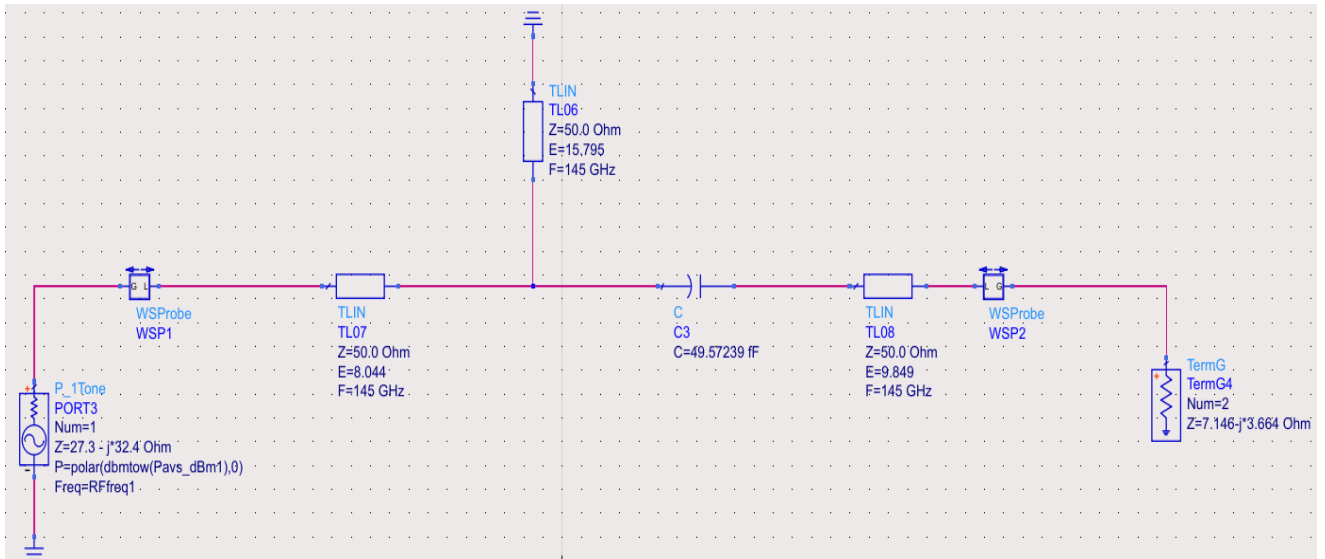


Σχήμα 3. 50 - S-Παράμετροι του δικτύου προσαρμογής μεταξύ Tripler Block & PA Block

3.6.5 Ενδιάμεσο δίκτυο προσαρμογής PA Block

Στο δίκτυο προσαρμογής μεταξύ της πρώτης με την δεύτερη καθώς και της δεύτερης με την τρίτη ενεργό συσκευή του Power Amplifier Block, επιδιώκουμε την προσαρμογή των σύνθετων φορτίων των $27.3-j\cdot 32.4 \ \Omega$ του συλλέκτη της πρώτης και δεύτερης ενεργού συσκευής και $7.15-j\cdot 3.66 \ \Omega$ της βάσης της δεύτερης και τρίτης ενεργού συσκευής του Power Amplifier Block αντίστοιχα. Η προσαρμογή αυτή γίνεται στα με κέντρο τα 145 GHz που είναι το σήμα που θέλουμε να ενισχύσει ο ενισχυτής ισχύος και να το οδηγήσει τελικά στην έξοδο του κυκλώματος.

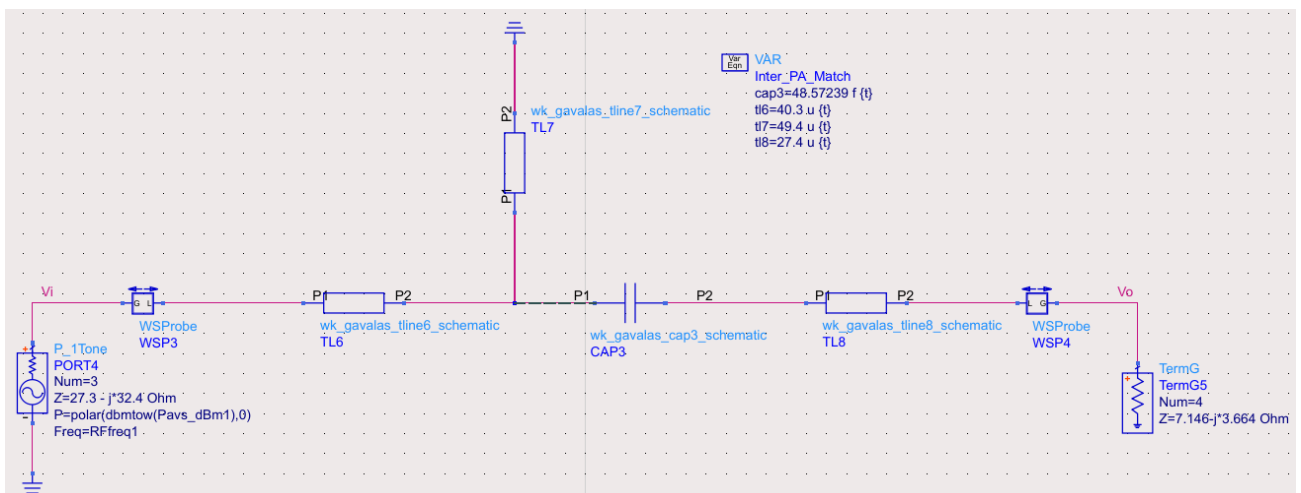
Αρχικά, συνθέτουμε το δίκτυο με χρήση του βοηθητικού προγράμματος Smith Chart του ADS και προκύπτει το δίκτυο του Σχήματος 3.51:



Σχήμα 3. 51 – Ενδιάμεσο δίκτυο προσαρμογής Power Amplifier Block με ιδανικά στοιχεία

Στην συνέχεια, αντικαθίστανται τα ιδανικά στοιχεία από αυτά της τεχνολογίας B11HFC. Η επιλογή του αρχικού μήκους των γραμμών μεταφοράς, στα 145 GHz που είναι η κεντρική συχνότητα εδώ, γίνεται βάση την εξίσωσης (3.7).

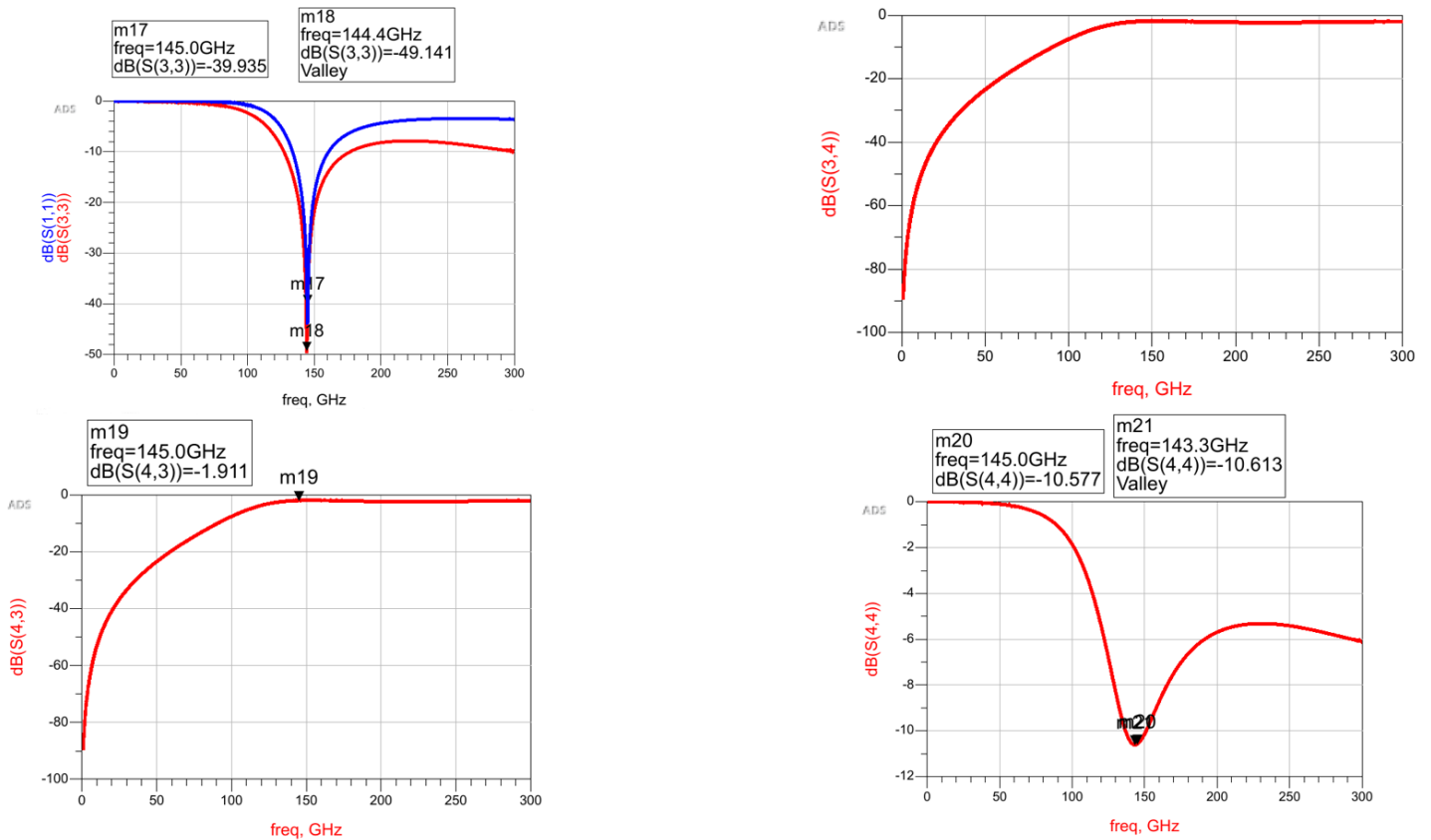
Μετά τις αρχικές τιμές, οι απαιτούμενες προσαρμογές και μεταβολές στις τιμές των στοιχείων, βάση των αποτελεσμάτων σύγκρισης μέσω προσομοιώσεων, οδηγούν στο τελικό Δίκτυο Προσαρμογής, όπως φαίνεται παρακάτω, στο Σχήμα 3.52:



Σχήμα 3. 52 – Ενδιάμεσο δίκτυο προσαρμογής Power Amplifier Block με στοιχεία της B11HFC

Τελικά, ελέγχουμε μέσω προσομοίωσης τις S-Παραμέτρους του δικτύου, έχοντας αντικαταστήσει όλα τα στοιχεία με αυτά των μοντέλων της τεχνολογίας. Τα αποτελέσματα της προσομοίωσης

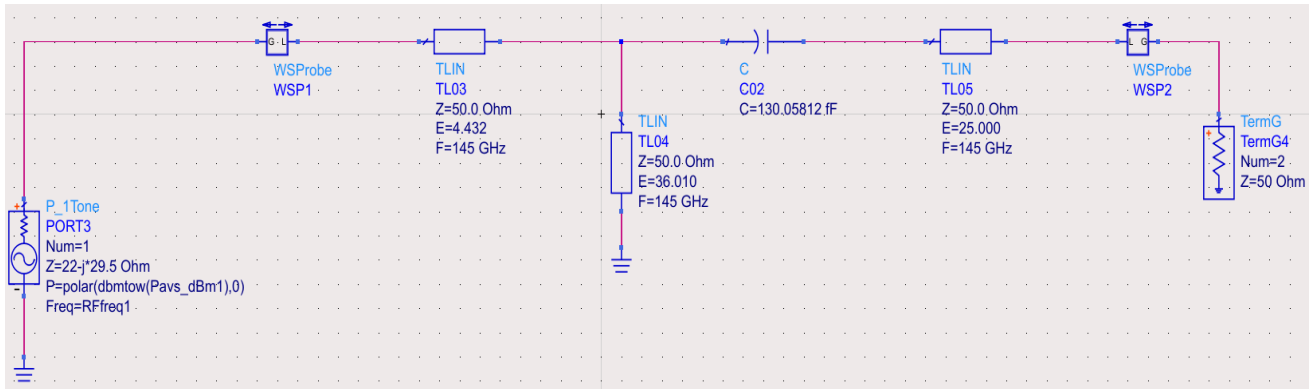
αυτής, για τις τέσσερις S-Παραμέτρους, παρουσιάζονται παρακάτω, στο Σχήμα 3.53:



Σχήμα 3. 53 - S-Παράμετροι των ενδιάμεσων δικτύων προσαρμογής Power Amplifier Block

3.6.6 Δίκτυο προσαρμογής εξόδου

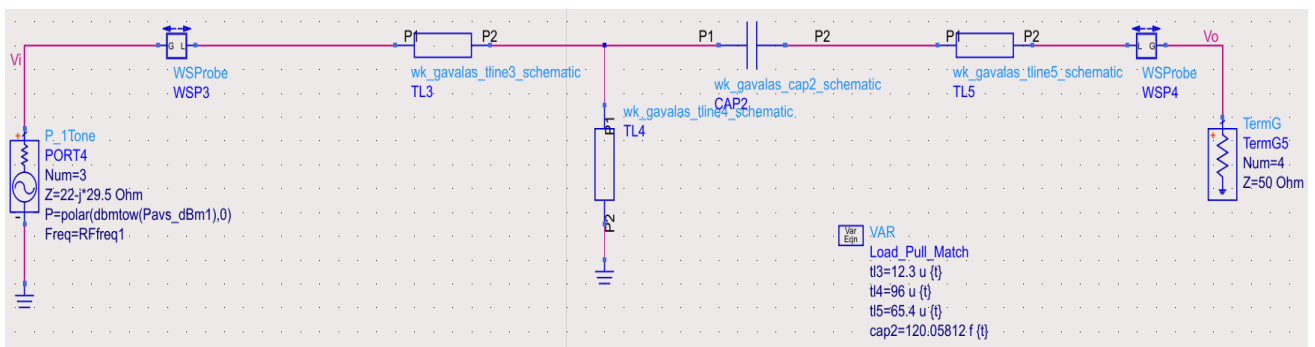
Στο δίκτυο προσαρμογής εξόδου, επιδιώκουμε την προσαρμογή μεταξύ των σύνθετων φορτίων των $22-j \cdot 29.5 \Omega$ που είναι η σύνθετη αντίσταση φορτίου που προέκυψε από την Load Pull ανάλυση που εκτελέσαμε και $50+j \cdot 0 \Omega$ που είναι το φορτίο στην έξοδο του κυκλώματος. Η προσαρμογή αυτή γίνεται στα με κέντρο τα 145 GHz που είναι και το σήμα στην είσοδο του πολλαπλασιαστή συχνοτήτων. Τελικά, το δίκτυο που προκύπτει με χρήση του βοηθητικού προγράμματος Smith Chart του ADS φαίνεται στο Σχήμα 3.54 παρακάτω:



Σχήμα 3. 54 – Δίκτυο προσαρμογής εξόδου με ιδανικά στοιχεία

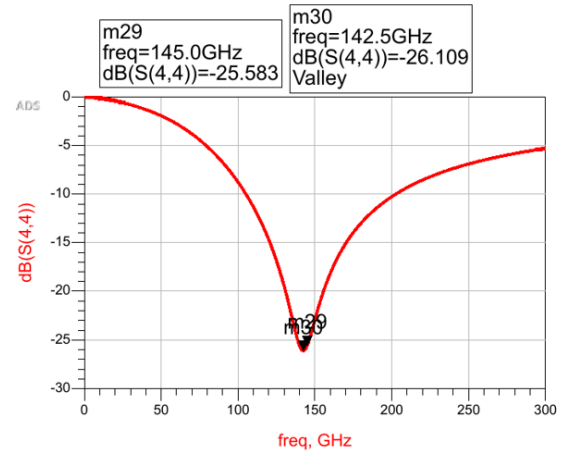
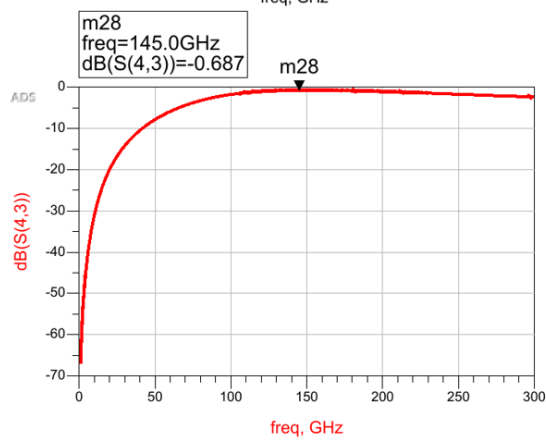
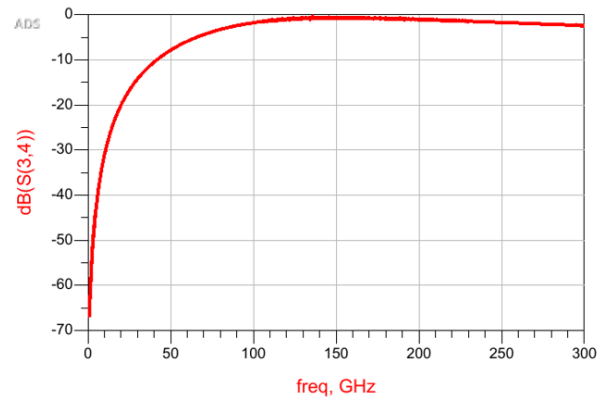
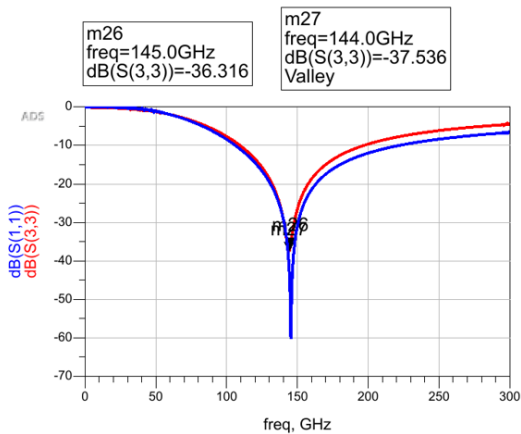
Εν συνεχεία, αντικαθιστούμε τα ιδανικά στοιχεία του δικτύου με τα στοιχεία των μοντέλων της τεχνολογίας B11HFC. Για να επιλέξουμε το αρχικό μήκος των γραμμών μεταφοράς της B11HFC, στα 145GHz που είναι η κεντρική συχνότητα εισόδου, κάνουμε χρήση της εξίσωσης (3.7).

Μετά τις αρχικές τιμές, οι απαιτούμενες προσαρμογές και μεταβολές στις τιμές των στοιχείων, βάση των αποτελεσμάτων σύγκρισης μέσω προσομοιώσεων, οδηγούν στο τελικό δίκτυο προσαρμογής για την έξοδο, όπως φαίνεται παρακάτω, στο Σχήμα 3.55:



Σχήμα 3. 55 – Δίκτυο προσαρμογής εξόδου με στοιχεία της B11HFC

Τελικά, ελέγχουμε μέσω προσομοίωσης τις S-Παραμέτρους του δικτύου, έχοντας αντικαταστήσει όλα τα στοιχεία με αυτά των μοντέλων της τεχνολογίας. Τα αποτελέσματα της προσομοίωσης αυτής, για τις τέσσερις S-Παραμέτρους, παρουσιάζονται στο Σχήμα 3.56.



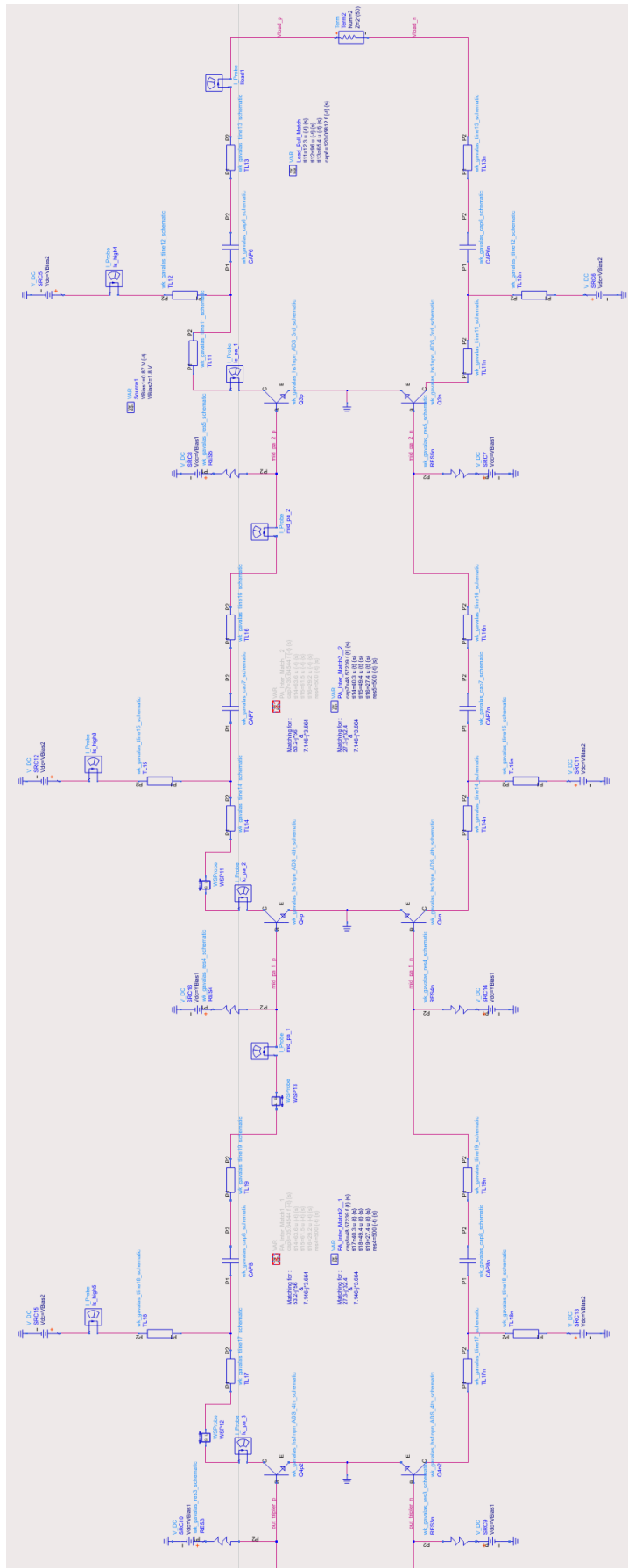
Σχήμα 3. 56 - S-Παράμετροι του δικτύου προσαρμογής εξόδου

3.7 Πλήρες σχηματικό του πολλαπλασιαστή συχνοτήτων

Με την ολοκλήρωση της επιλογής των χαρακτηριστικών και παραμέτρων των ενεργών συσκευών του κυκλώματος καθώς και της σχεδίασης όλων των δικτύων προσαρμογής, καταλήγουμε στο πλήρες σχηματικό του κυκλώματος. Παρακάτω, αυτό παρουσιάζεται στα Σχήματα 3.57 και 3.58 ενώ στον Πίνακα 3.3 βλέπουμε τις τιμές όλων των στοιχείων της τεχνολογίας B11HFC που χρησιμοποιήθηκαν κατά την σχεδίαση των δικτύων προσαρμογής.



Σχήμα 3. 57 - Πλήρες σχηματικό του πολλαπλασιαστή συχνοτήτων (1)



Σχήμα 3. 58 - Πλήρες σχηματικό του πολλαπλασιαστή συχνότητας (2)

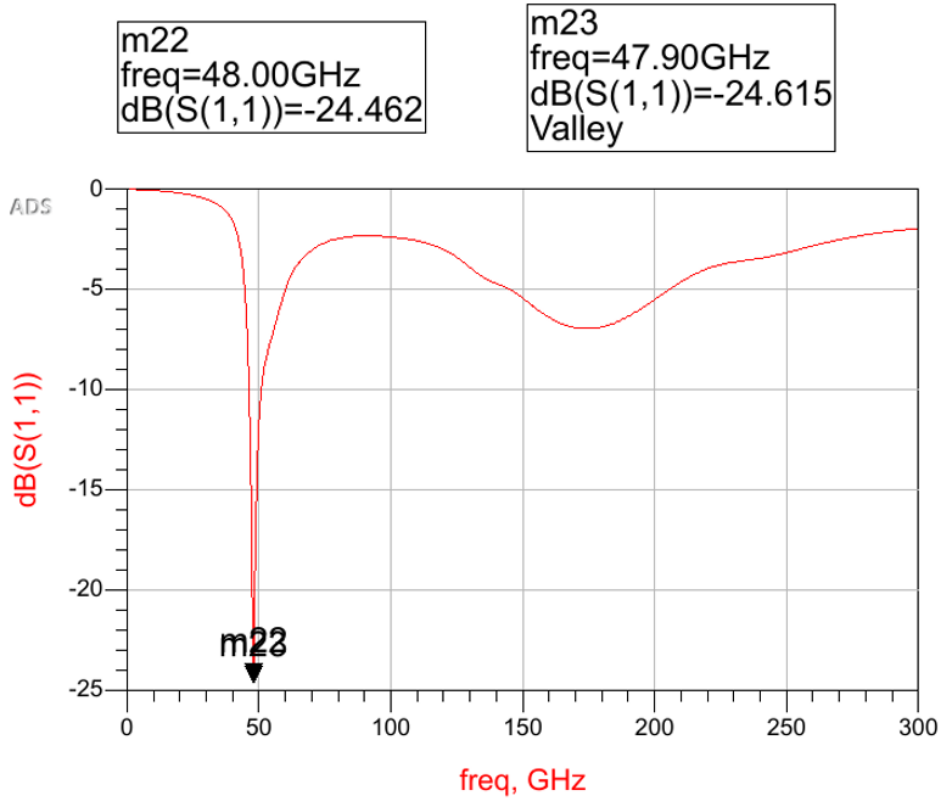
Component Type	Name	Value
Transmission Line	tl1	120.0 μm
Transmission Line	tl2	110.0 μm
Transmission Line	tl3	27.8 μm
Transmission Line	tl4	52.8 μm
Transmission Line	tl5	37.6 μm
Transmission Line	tl6	172.8 μm
Transmission Line	tl7	225.2 μm
Transmission Line	tl8	197.9 μm
Transmission Line	tl9	173.8 μm
Transmission Line	tl10	208.8 μm
Transmission Line	tl11	12.3 μm
Transmission Line	tl12	96.0 μm
Transmission Line	tl13	65.4 μm
Transmission Line	tl14	40.3 μm
Transmission Line	tl15	49.4 μm
Transmission Line	tl16	27.4 μm
Transmission Line	tl17	40.3 μm
Transmission Line	tl18	49.4 μm
Transmission Line	tl19	27.4 μm

Capacitor	cap1	74.42 fF
Capacitor	cap2	41.63 fF
Capacitor	cap3	140.49 fF
Capacitor	cap4	69.43 fF
Capacitor	cap5	80.53 fF
Capacitor	cap6	120.06 fF
Capacitor	cap7	48.57 fF
Capacitor	cap8	48.57 fF
Resistance	res1	500.0 Ω
Resistance	res2	500.0 Ω
Resistance	res3	500.0 Ω
Resistance	res4	500.0 Ω
Resistance	res5	500.0 Ω

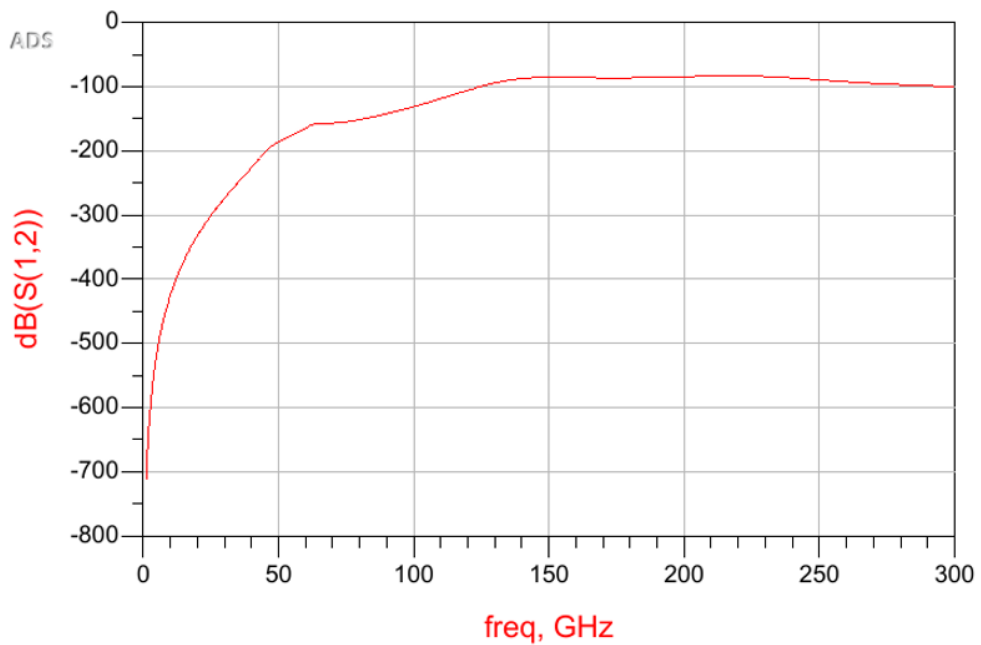
Πίνακας 3. 3 – Τιμές στοιχείων B1HFC για την σύνθεση του πλήρους σχηματικού

3.8 Αποτελέσματα προσομοιώσεων πλήρους σχηματικού

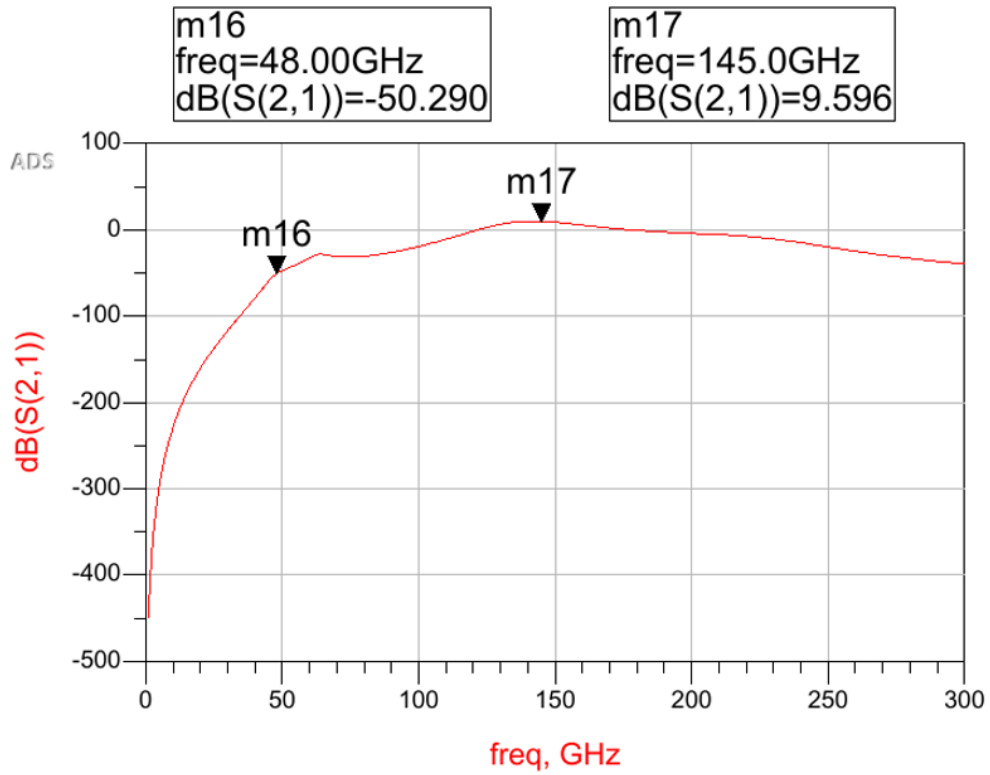
Στην παρούσα ενότητα, παρουσιάζονται τα αποτελέσματα των προσομοιώσεων που έγιναν σε επίπεδο πλήρους σχηματικού κυκλώματος. Συγκεκριμένα, παρακάτω, στα Σχήματα 3.59 – 3.65, παρατίθενται οι γραφικές αναπαραστάσεις των τεσσάρων S-Παραμέτρων, της ισχύος του σήματος στην έξοδο του πολλαπλασιαστή ως προς την ισχύ του σήματος στην είσοδό του, τα επίπεδα ισχύος των διαφόρων αρμονικών συνιστωσών στην είσοδο και έξοδο του κυκλώματος καθώς και η πρώτη και τρίτη αρμονική συνιστώσα της εξόδου στο πεδίο του χρόνου.



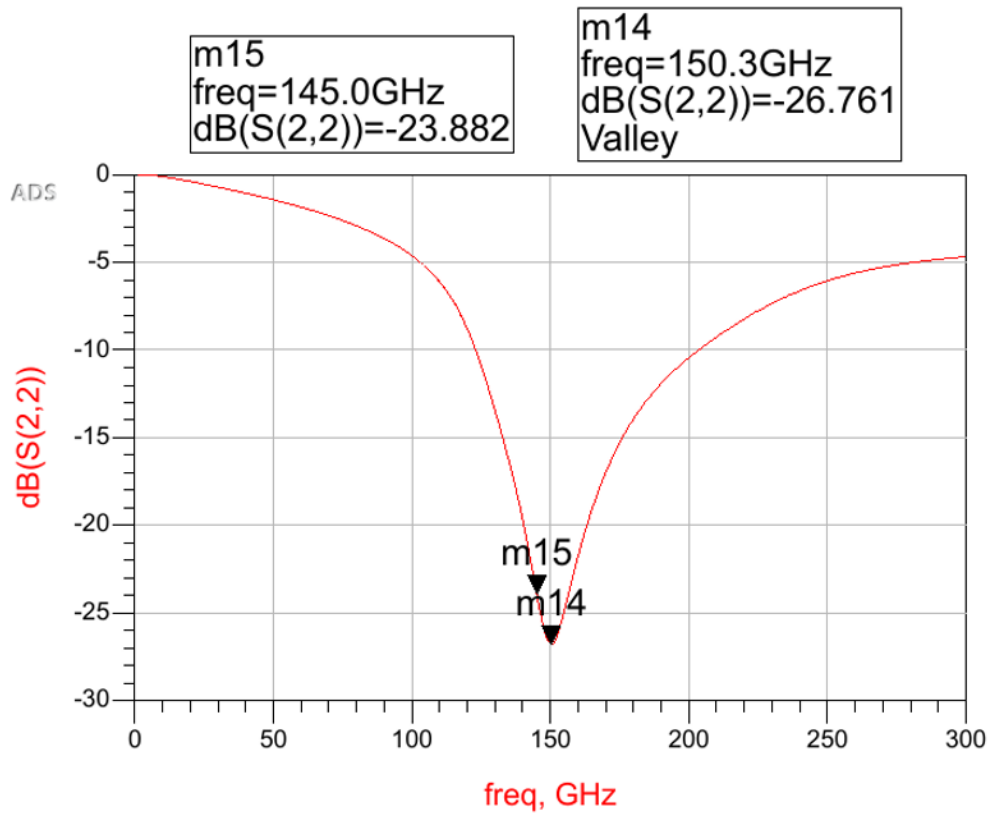
Σχήμα 3. 59 – S_{11} Παράμετρος σε επίπεδο σχηματικού



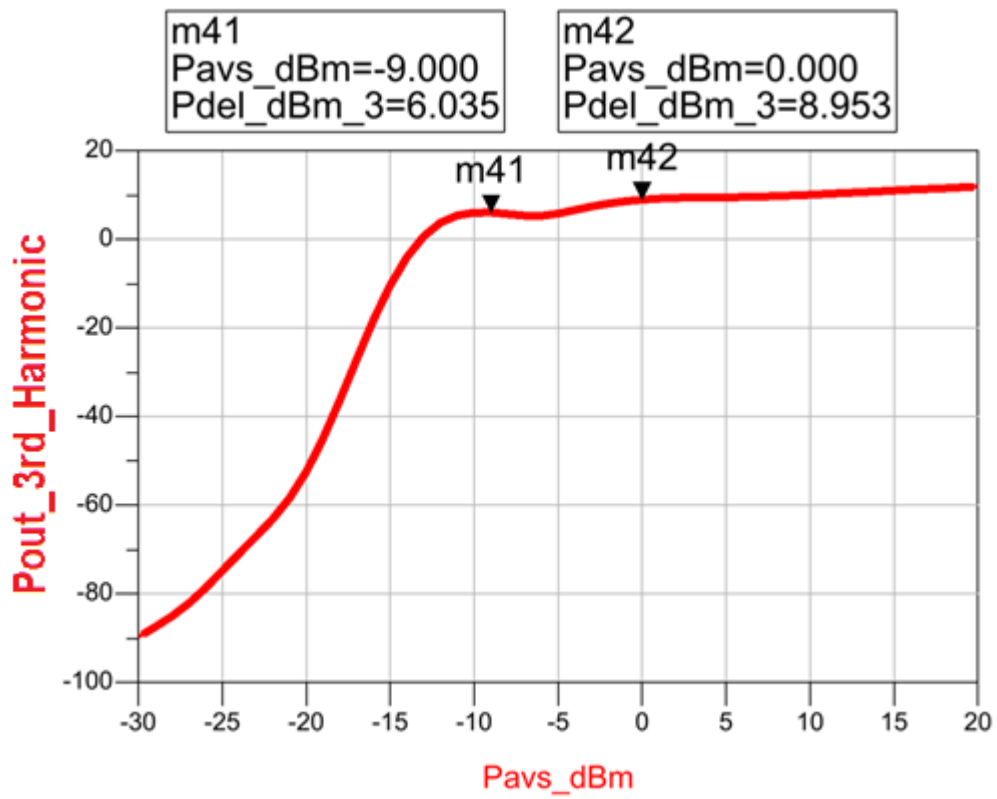
Σχήμα 3. 60 – S_{12} Παράμετρος σε επίπεδο σχηματικού



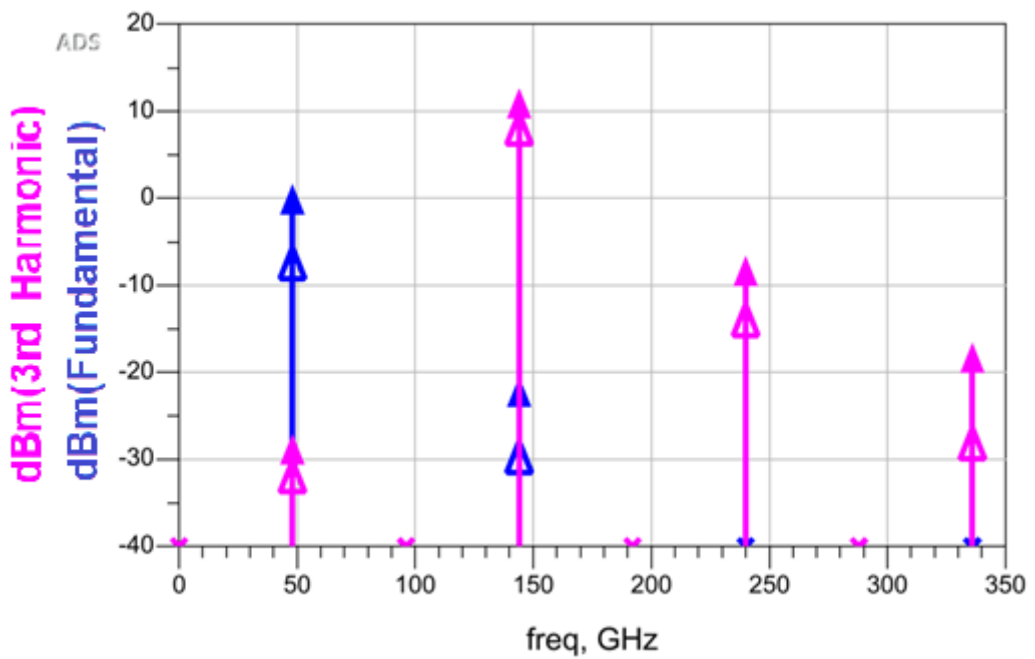
Σχήμα 3. 61 - S_{21} Παράμετρος σε επίπεδο σχηματικού



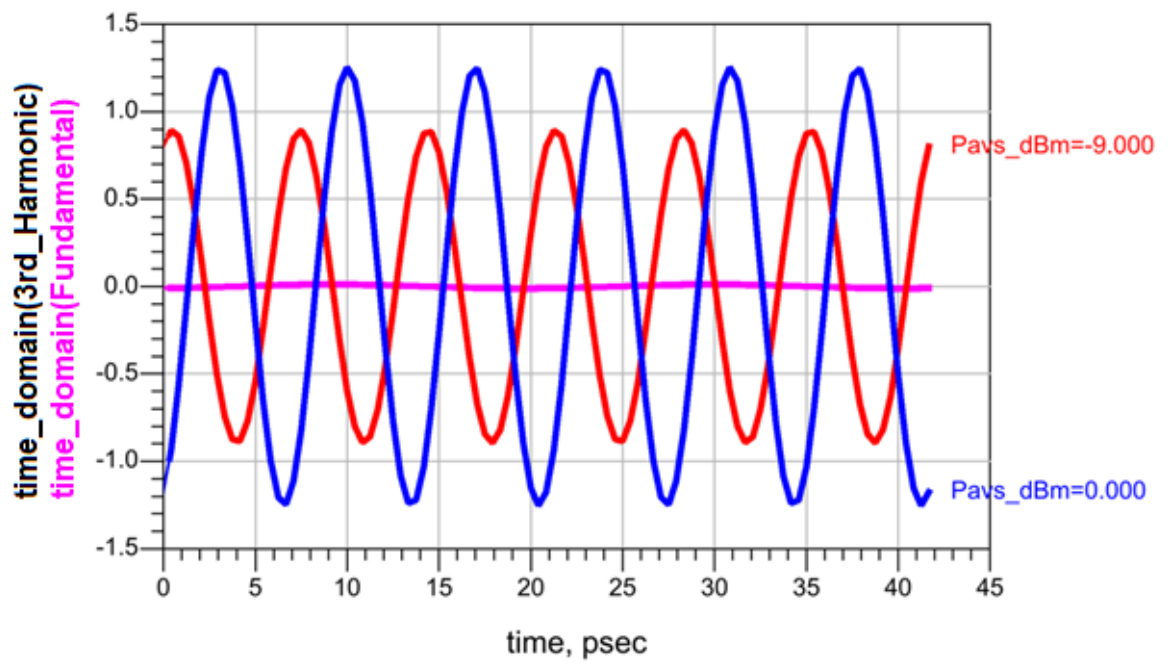
Σχήμα 3. 62 - S_{22} Παράμετρος σε επίπεδο σχηματικού



Σχήμα 3. 63 – Ισχύς εξόδου ως προς ισχύ εισόδου σε επίπεδο σχηματικού



Σχήμα 3. 64 – Ισχύς αρμονικών συνιστωσών στην είσοδο και έξοδο σε επίπεδο σχηματικού



Σχήμα 3. 65 – Ισχύς 1^{ης} και 3^{ης} αρμονικής συνιστώσας στην έξοδο ως προς τον χρόνο σε επίπεδο σχηματικού

Κεφάλαιο 4 - Πολλαπλασιαστής Συχνοτήτων Τάξης $N = 3$ σε επίπεδο Layout

Στο κεφάλαιο αυτό περιγράφεται η διαδικασία της σχεδίασης του πολλαπλασιαστή συχνοτήτων σε επίπεδο Layout. Παρουσιάζεται το πέρασμα της σχεδίασης από το σχηματικό επίπεδο που είδαμε στο περασμένο κεφάλαιο σε επίπεδο Layout. Μελετάται κάθε μέρος του πολλαπλασιαστή, σε επίπεδο Layout, ξεχωριστά, και παρουσιάζονται οι διαφορετικοί τρόποι προσομοιώσεων για την εξαγωγή των παρασιτικών στοιχείων όλων των παθητικών δικτύων. Στο τέλος του κεφαλαίου, παρουσιάζεται το τελικό σχέδιο με όλες τις απαραίτητες προσθήκες σε επίπεδο Layout που δόθηκε προς υλοποίηση στο εργοστάσιο της εταιρείας Infineon Technologies AG.

4.1 Γενικές Πληροφορίες της Τεχνολογίας

Η στοίβα μετάλλων που χρησιμοποιείται στη δοσμένη τεχνολογία 130nm φαίνεται στο Σχήμα 4.1. Το υπόστρωμα είναι υψηλής αντοχής, πράγμα το οποίο είναι επιθυμητό όταν πρόκειται για RF εφαρμογές. Το υπόστρωμα υψηλής αντοχής δεν θα έχει σημαντική επίδραση στο μαγνητικό πεδίο το οποίο ρέει μέσα στη top επίστρωση μετάλλου.



Σχήμα 4. 1 – Στοίβα μετάλλων

Η τεχνολογία η οποία χρησιμοποιείται παρέχει έξι στρώσεις μετάλλων. Το ανώτατο μέταλλο είναι το πιο παχύ και χρησιμοποιείται κυρίως για τον σχεδιασμό παθητικών στοιχείων πάνω στο chip. Επιπλέον, χρησιμοποιείται για το routing σε κρίσιμες διαδρομές.

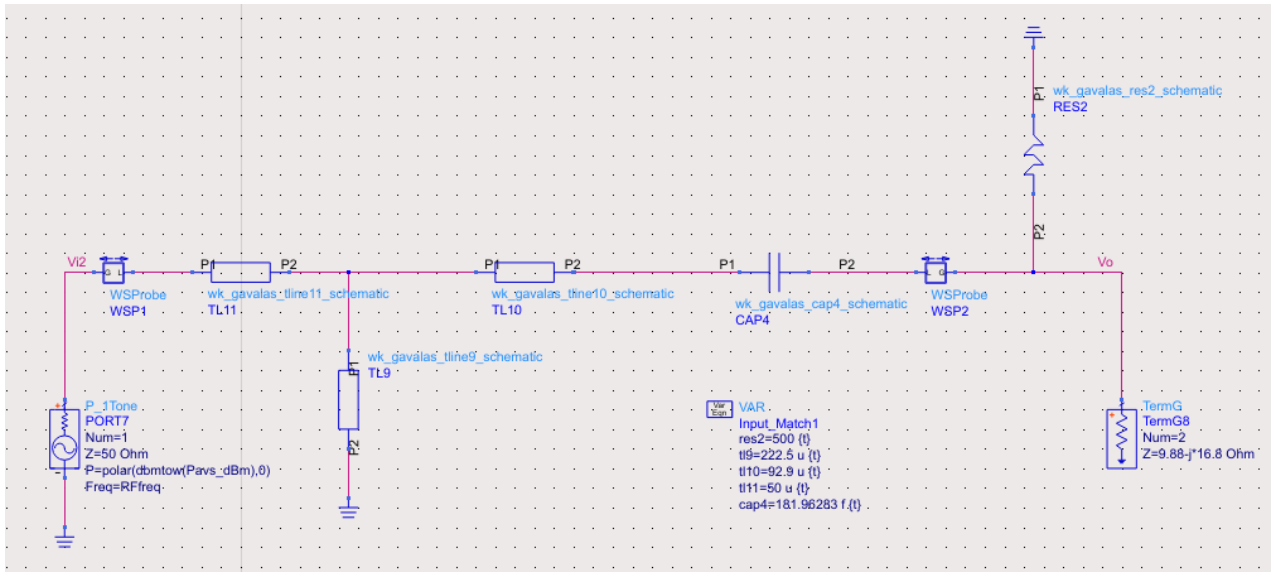
4.2 Εξαγωγή QRC και Ηλεκτρομαγνητικές Προσομοιώσεις

Στην ενότητα αυτή, θα γίνει αναφορά στις μεθόδους που χρησιμοποιήθηκαν για την λεπτομερή ανάλυση του κυκλώματος, λαμβάνοντας υπόψιν όλα τα παρασιτικά φαινόμενα, η οποία πραγματοποιήθηκε παράλληλα με την σχεδίαση του Layout. Οι μέθοδοι αυτοί αφορούν την εξαγωγή QRC για τις ενεργές συσκευές καθώς και τις ηλεκτρομαγνητικές προσομοιώσεις για τα δίκτυα προσαρμογής, τα οποία, όπως είδαμε, εξ ολοκλήρου αποτελούνται από παθητικά στοιχεία.

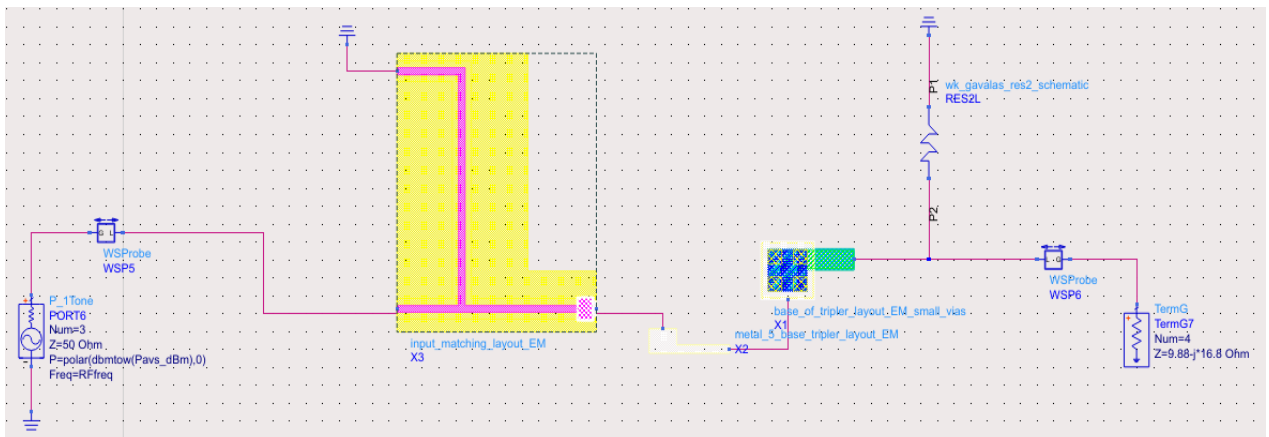
Η εξαγωγή QRC, στα αγγλικά Quantus QRC Extraction Solution, είναι η καλύτερη τεχνολογία για την εξαγωγή και ανάλυση παρασιτικών στοιχείων για αναλογικά, ψηφιακά και AMS SoCs που χρησιμοποιεί τις σημερινές τεχνολογίες κόμβων. Ο κύριος σκοπός της εξαγωγής παρασιτικών στοιχείων είναι η δημιουργία ενός ακριβούς μοντέλου του κυκλώματος, ώστε οι λεπτομερείς προσομοιώσεις να μπορούν να μιμηθούν τις πραγματικές αποκρίσεις του ψηφιακού και αναλογικού κυκλώματος. Για την εξαγωγή των παρασιτικών στοιχείων επομένως, χρησιμοποιούμε την δυνατότητα του RC Extraction που παρέχει το σχεδιαστικό πρόγραμμα Cadence. Για την συνέχεια της ανάλυσης και την διεξαγωγή των προσομοιώσεων, αντικαθιστούμε το πλήρως ιδανικό μοντέλο της τεχνολογίας με το μοντέλο της ενεργούς συσκευής που παίρνουμε έπειτα από την εξαγωγή των παρασιτικών.

Όσον αφορά τις ηλεκτρομαγνητικές προσομοιώσεις, χρειάστηκε ένα εργαλείο που να μετατρέπει τα στοιχεία της φυσικής σχεδίασης σε n-ports S-Παραμέτρων, με στόχο να μπορούν να συμμετέχουν στον καθορισμό των αποτελεσμάτων των προσομοιώσεων του σχηματικού. Την συγκεκριμένη μετατροπή την έκανε το εργαλείο Momentum ADS, το οποίο χρησιμοποιήθηκε για όλες τις γραμμές μεταφοράς, τους πυκνωτές και τα μέταλλα routing, τα στοιχεία δηλαδή που συνθέτουν τα δίκτυα προσαρμογής τα οποία ενώνουν τις ενεργές συσκευές των διαφόρων σταδίων μεταξύ τους.

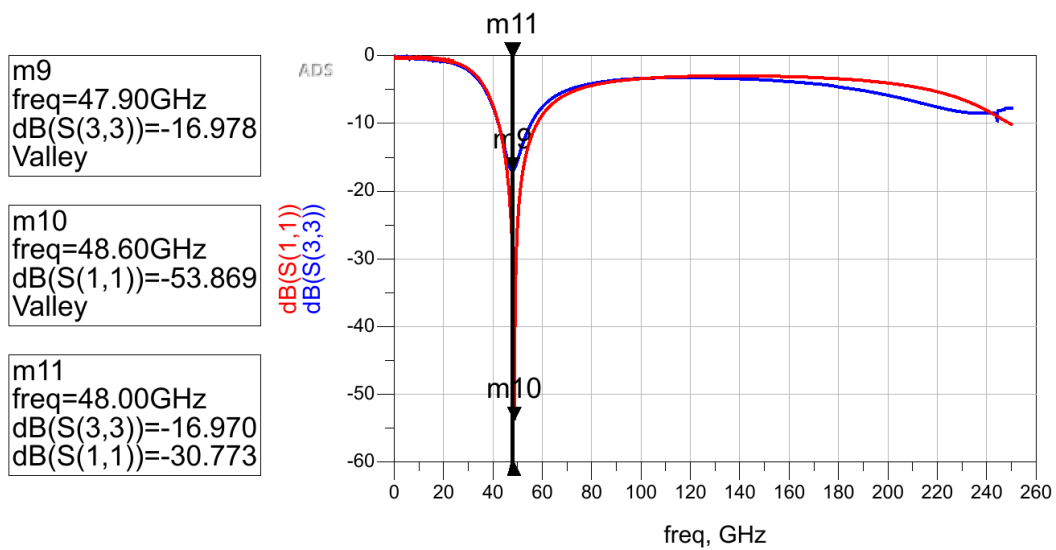
Παρακάτω, παρουσιάζεται, ενδεικτικά, για το δίκτυο προσαρμογής της εισόδου, η φυσική σχεδίαση για την οποία έγινε η ηλεκτρομαγνητική προσομοίωση καθώς και η ανάλυση για το ταίριασμα αυτής με το δίκτυο αποτελούμενο από τα στοιχεία των μοντέλων της B11HFC. Κατά την διαδικασία της σύγκρισης, ακολουθούνταν κάθε φορά οι όποιες απαραίτητες διορθώσεις στη φυσική σχεδίαση και η επανάληψη των ηλεκτρομαγνητικών της προσομοιώσεων. Τα δύο αυτά δίκτυα προσαρμογής που συγκρίνονται, δηλαδή το δίκτυο των στοιχείων της B11HFC και το δίκτυο φυσικής σχεδίασης, παρατίθενται στα Σχήματα 4.2 και 4.3 αντίστοιχα. Εν συνέχεια, στο Σχήμα 4.4 φαίνεται η γραφική απεικόνιση της παραμέτρου S_{11} και των δύο δικτύων, σε κοινό σύστημα αξόνων.



Σχήμα 4. 2 – Δίκτυο προσαρμογής εισόδου με μοντέλα της τεχνολογίας

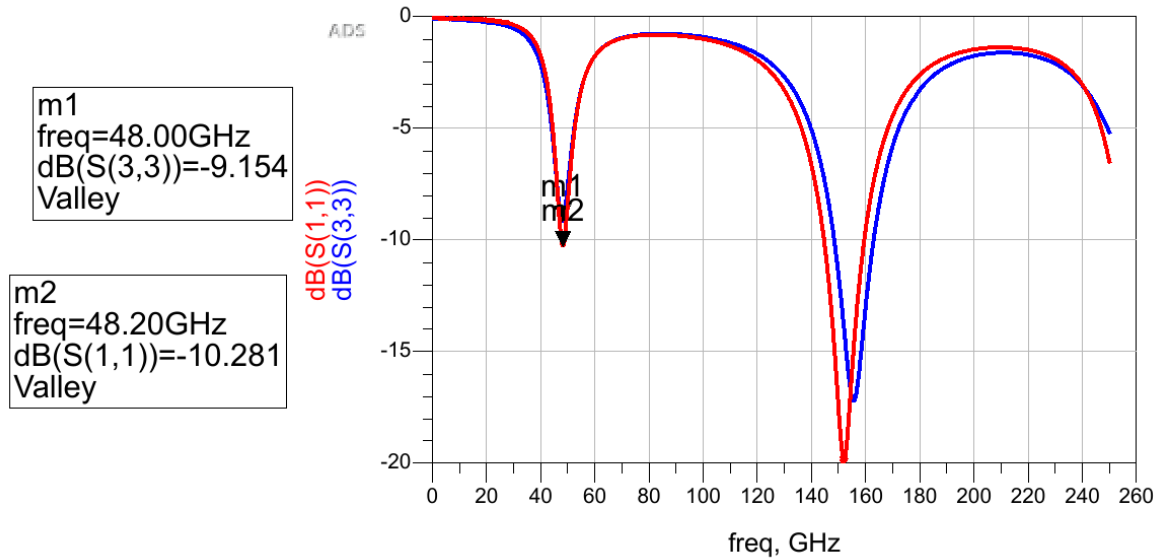


Σχήμα 4. 3 – Δίκτυο προσαρμογής εισόδου σε φυσική σχεδίαση

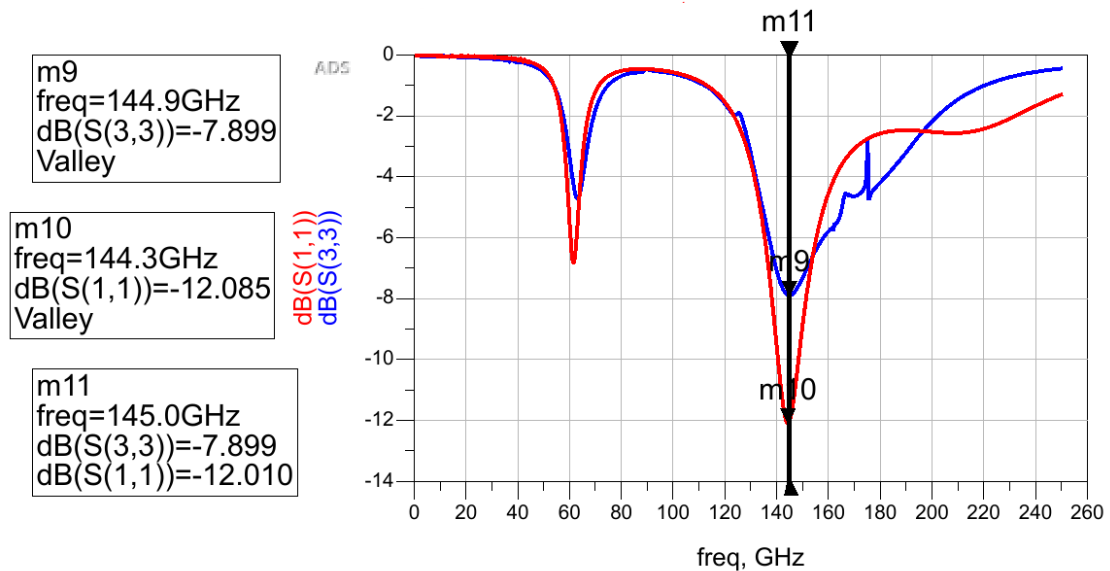


Σχήμα 4. 4 – Παράμετρος S_{11} δικτύων προσαρμογής εισόδου Σχημάτων 4.2 και 4.3

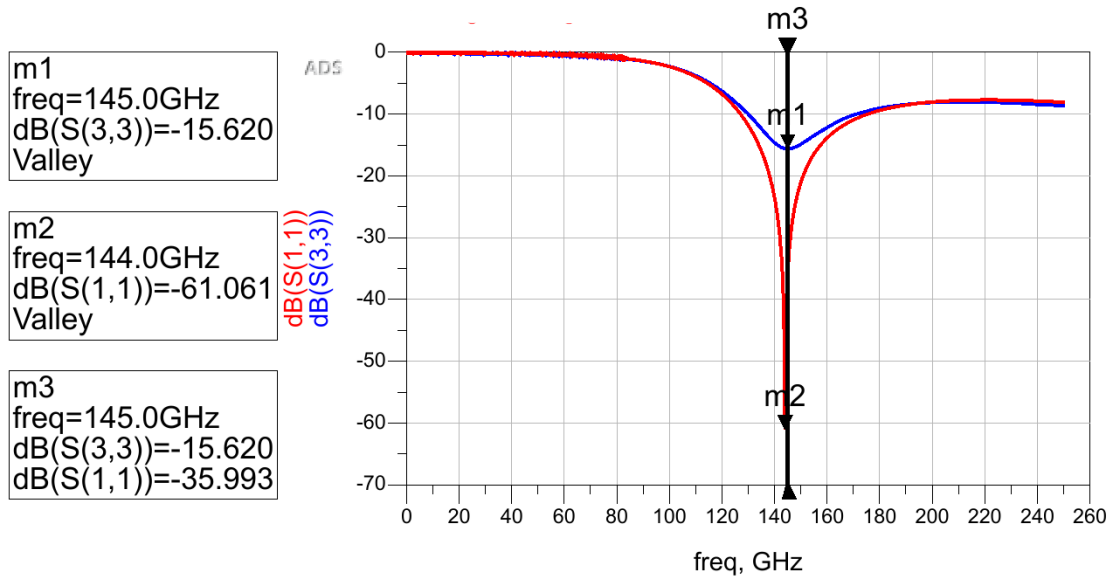
Με αντίστοιχο τρόπο, γίνεται η σύγκριση και η ολοκλήρωση της φυσικής σχεδίασης για κάθε δίκτυο προσαρμογής του πολλαπλασιαστή συχνοτήτων. Στα Σχήματα 4.5 – 4.9 που ακολουθούν, φαίνεται η αντιστοιχία του Σχήματος 4.4 για κάθε ένα από τα εναπομείναντα δίκτυα προσαρμογής.



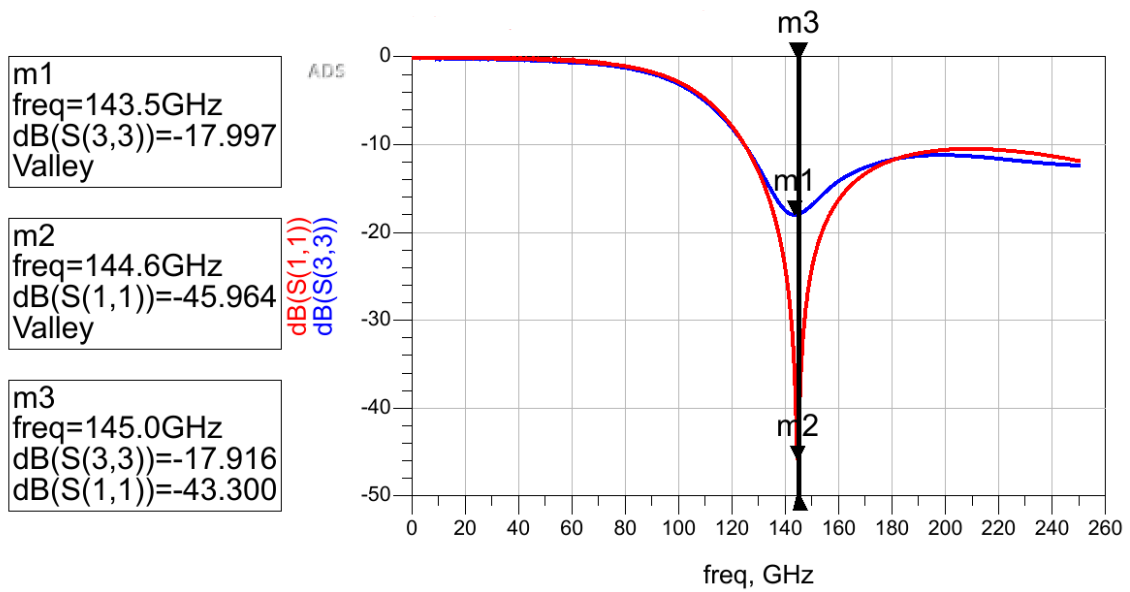
Σχήμα 4. 5 – Σύγκριση παραμέτρου S_{11} ενδιάμεσου δικτύου προσαρμογής Tripler Block



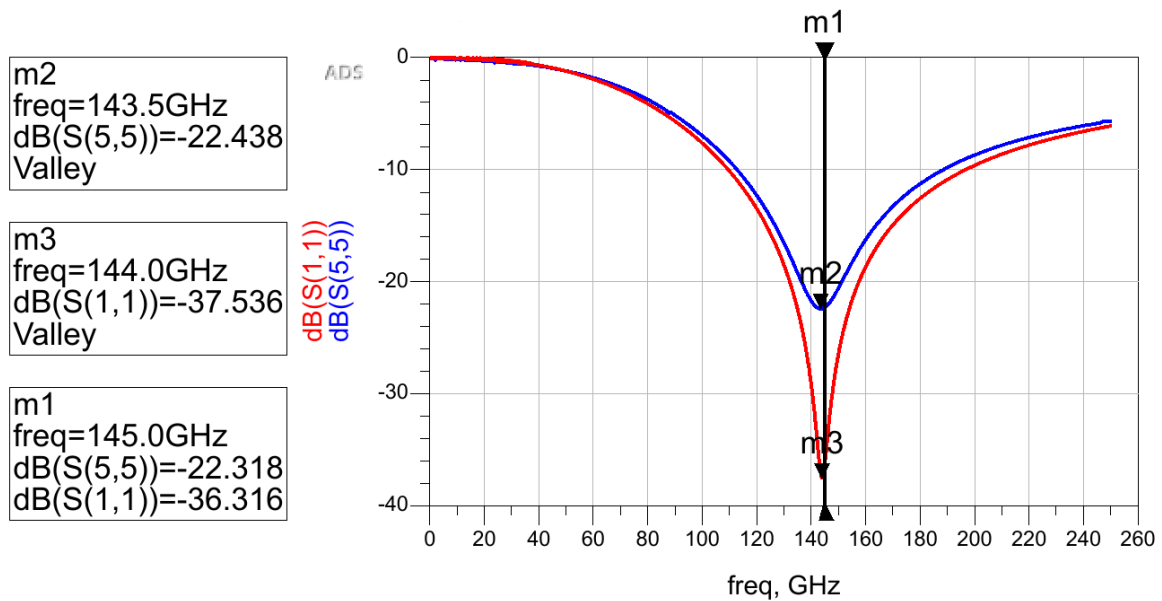
Σχήμα 4. 6 – Σύγκριση παραμέτρου S_{11} δικτύου προσαρμογής Tripler Block & PA Block



Σχήμα 4. 7 – Σύγκριση παραμέτρου S_{11} 1^{ου} ενδιάμεσου δικτύου προσαρμογής PA Block



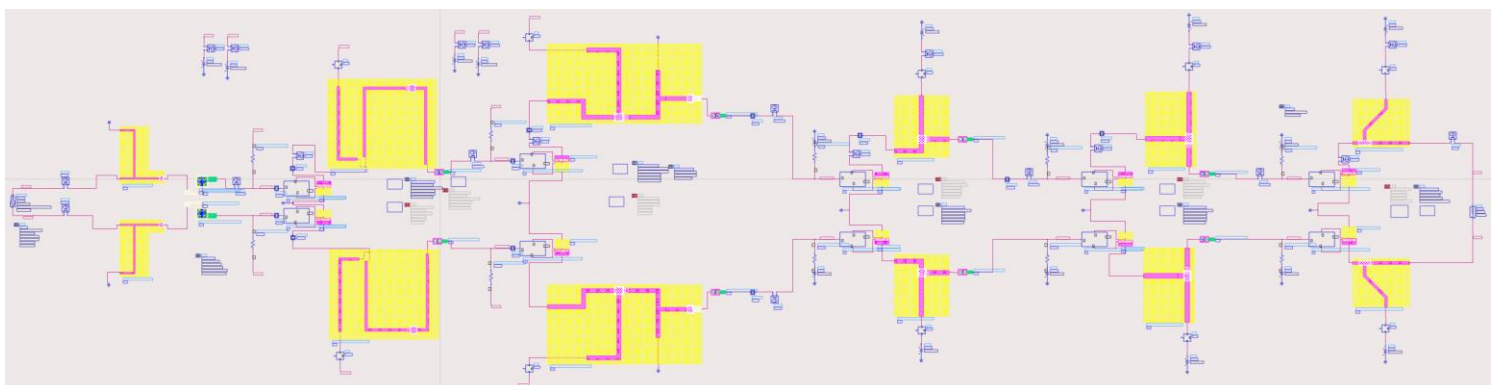
Σχήμα 4. 8 – Σύγκριση παραμέτρου S_{11} 2^{ου} ενδιάμεσου δικτύου προσαρμογής PA Block



Σχήμα 4. 9 – Σύγκριση παραμέτρου S_{11} δικτύου προσαρμογής εξόδου

4.3 QRC - Layout Σχηματικό & Τελικό Layout

Έχοντας λοιπόν αντικαταστήσει τα μοντέλα για κάθε ενεργό συσκευή και έχοντας δημιουργήσει τις φυσικές σχεδιάσεις για τα δίκτυα προσαρμογής του κυκλώματος, με βάση τα όσα αναλύθηκαν στην προηγούμενη υποενότητα, προκύπτει το σχηματικό του Σχήματος 4.10, αποτελούμενο από τις QRC εξαγόμενες ενεργές συσκευές και τα Layout μπλοκ όλων των δικτύων προσαρμογής, από το οποίο και παίρνουμε τα τελικά αποτελέσματα των προσομοιώσεων που θα παρουσιαστούν στην παρακάτω ενότητα.



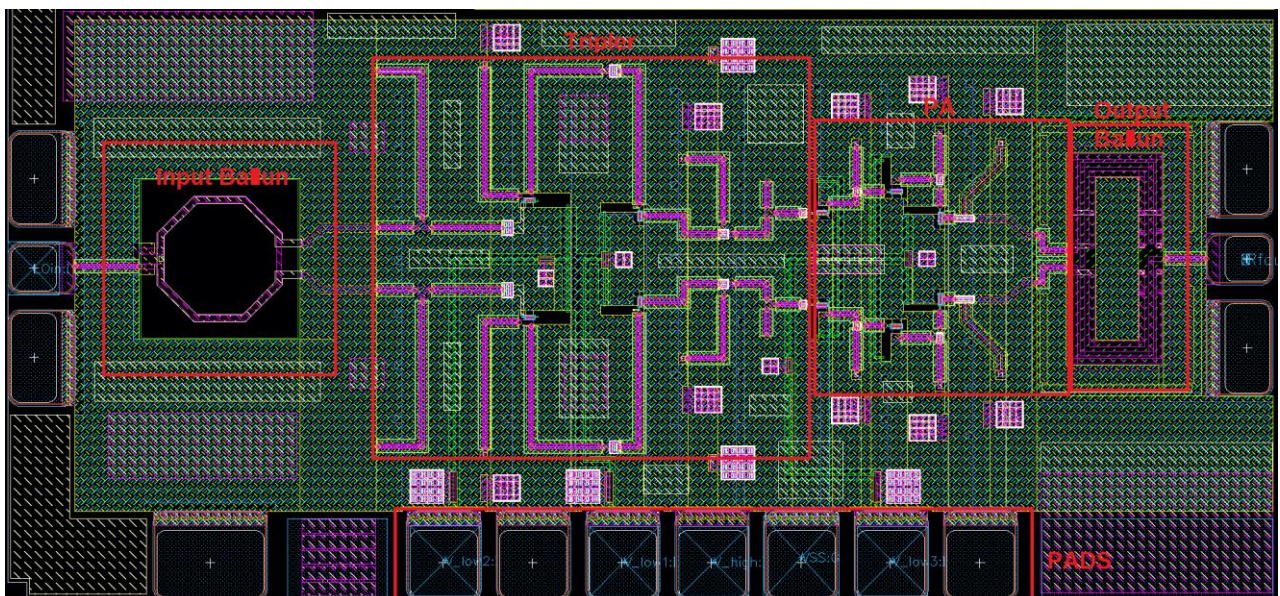
Σχήμα 4. 10 - Τελικό σχηματικό με εξαγωγή QRC και μπλοκ Layout

Επιπλέον, στο Σχήμα 4.11 φαίνεται το τελικό σχέδιο του Layout του πολλαπλασιαστή συχνοτήτων, όπως παραδόθηκε προς υλοποίηση. Με την

κλίμακα του Σχήματος 4.11, δεν είναι δυνατό να φανεί το filling και το cheesing που χρειάστηκαν προκειμένου το σχέδιο να γίνει αποδεκτό προς υλοποίηση. Παρ' όλα αυτά, θα ήταν εύλογο να επισημάνουμε ότι στις περιοχές του σχεδίου που δεν υπάρχει κάποιο μέταλλο εισήχθησαν μικρού εμβαδού μέταλλα έτσι ώστε να πληρούνται οι απαραίτητες προϋποθέσεις σε ποσοστό επάρκειας όλων των μετάλλων, για όλη την επιφάνεια του test-chip. Αντίστοιχα, ορίσαμε κρίσιμες περιοχές των μετάλλων M6 και M5 στις οποίες επιθυμούσαμε να αποφευχθεί το cheesing.

Επιπροσθέτως, όπως βλέπουμε και από το σχήμα του τελικού Layout σχεδίου, για την δυνατότητα τροφοδοσίας, λήψης μετρήσεων ή ακόμη και πακεταρίσματος ενός υλοποιημένου ολοκληρωμένου κυκλώματος είναι απαραίτητη η εισαγωγή των contact pads σε όλες τις εισόδους και εξόδους του κυκλώματος, είτε αναφερόμαστε στην dc τροφοδοσία είτε στην είσοδο και έξοδο των RF σημάτων. Με τον όρο contact pads αναφερόμαστε στις επαφές του ολοκληρωμένου κυκλώματος οι οποίες χρησιμοποιούνται για τη σύνδεση του με το εξωτερικό περιβάλλον, είτε αυτό είναι μία σύνδεση στο καλώδιο του τροφοδοτικού, είτε μία σύνδεση ενός μικρού καλωδίου bondwire σε ένα προηγούμενο ή επόμενο ολοκληρωμένο κύκλωμα στην αλυσίδα ενός συστήματος.

Τα contact pads που χρησιμοποιήθηκαν στην υλοποίηση του πολλαπλασιαστή συχνότητας της παρούσας διατριβής είναι pads αλουμινίου. Συγκεκριμένα, όλες οι επαφές του κυκλώματος αποτελούνται από μία στοιβα βραχυκυκλωμένων μετάλλων το υψηλότερο από τα οποία είναι αλουμίνιο. Με αυτό τον τρόπο, οποιαδήποτε σύνδεση του ολοκληρωμένου κυκλώματος με το εξωτερικό περιβάλλον του πραγματοποιείται μέσω των προαναφερθέντων pads, ανώτερο μέταλλο των οποίων είναι το αλουμίνιο, ενώ το κατώτερο βραχυκυκλωμένο στο αλουμίνιο μέταλλο, μπορεί να διαφέρει ανάλογα με τη λειτουργία και τη σύνδεση της εκάστοτε επαφής.

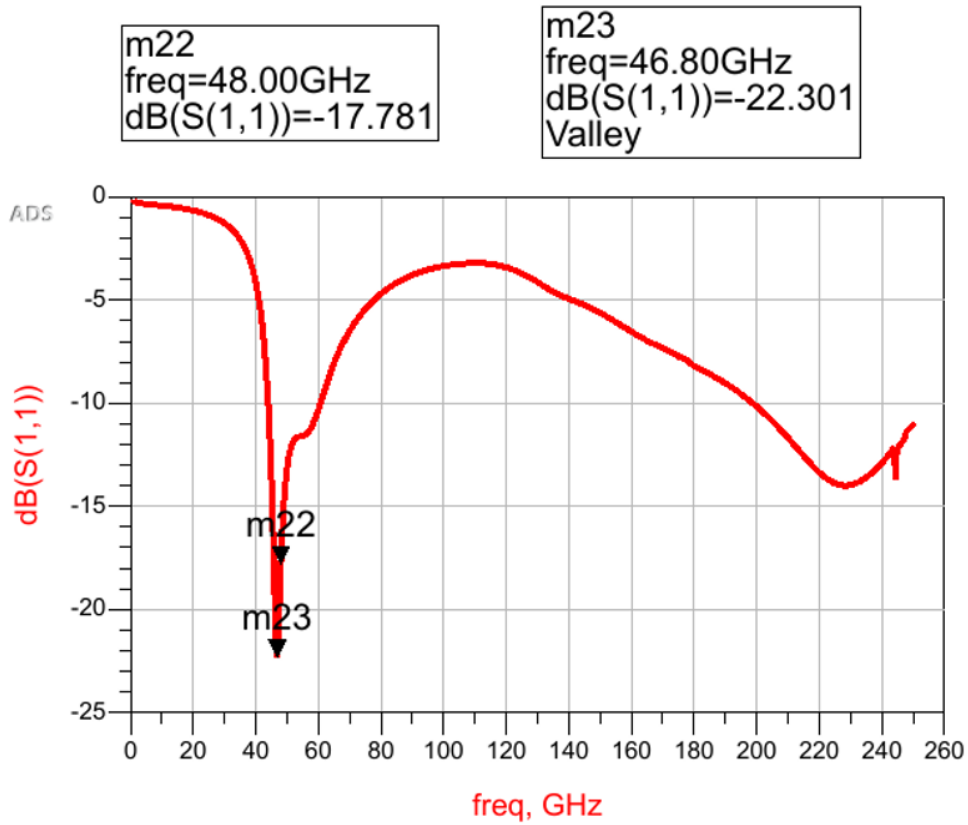


Σχήμα 4. 11 - Συνολικό Layout του πολλαπλασιαστή συχνότητας τάξης $N=3$

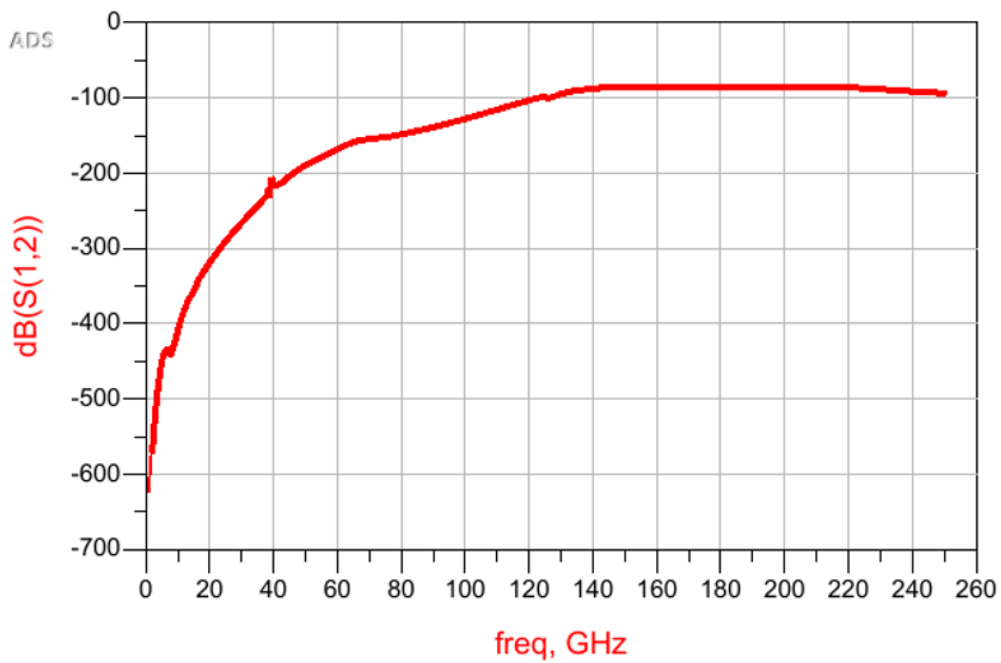
Τέλος, τόσο για την είσοδο όσο και για την έξοδο, όπως σημειώνεται και στο Σχήμα 4.11, γίνεται χρήση baluns. Το balun είναι ένα μπλοκ μετασχηματισμού μεταξύ ενός single-ended σταδίου και ενός διαφορικού ζεύγους. Για την είσοδο, γίνεται ο προαναφερθής μετασχηματισμός ενώ για την έξοδο πραγματοποιείται το αντίθετο, δηλαδή ο μετασχηματισμός από το διαφορικό στο απλό σήμα. Αναλυτικότερα, ένα balun μετασχηματίζει ένα σήμα από single-ended στάδιο σε ένα διαφορικό ζεύγος, διαχωρίζοντας ένα απλό σήμα σε ένα ζεύγος διαφορικών σημάτων με το ίδιο μέγεθος αλλά διαφορά φάσης 180° . Κάτι τέτοιο πραγματοποιείται στην είσοδο του πολλαπλασιαστή συχνοτήτων μας καθώς απαιτείται η διαφορική είσοδος, ενώ το αντίθετο πραγματοποιείται στην έξοδο του PA για την οδήγηση ενός single-ended σήματος στην έξοδο του ολοκληρωμένου κυκλώματος.

4.4 Τελικά αποτελέσματα προσομοιώσεων

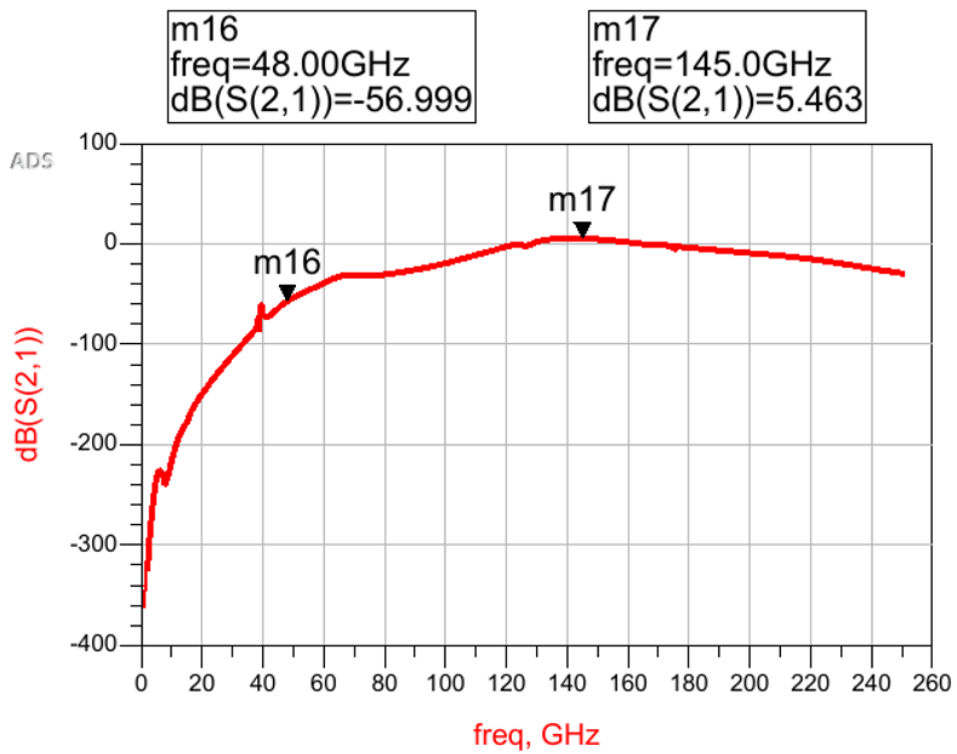
Στην παρούσα ενότητα, παρουσιάζονται τα αποτελέσματα των προσομοιώσεων που έγιναν στο επίπεδο της τελικής φυσικής σχεδίασης του κυκλώματος πολλαπλασιαστή συχνοτήτων. Συγκεκριμένα, παρακάτω, στα Σχήματα 4.12 – 4.15, παρατίθενται οι γραφικές αναπαραστάσεις των τεσσάρων S-Παραμέτρων, στο Σχήμα 4.16 φαίνεται η ισχύς του σήματος στην έξοδο του πολλαπλασιαστή ως προς την ισχύ του σήματος στην είσοδό του, στο Σχήμα 4.17 βλέπουμε τα επίπεδα ισχύος των διαφόρων αρμονικών συνιστωσών στην είσοδο και έξοδο του κυκλώματος. Εν συνεχεία, στο Σχήμα 4.18 παρατίθενται η πρώτη και τρίτη αρμονική συνιστώσα της εξόδου στο πεδίο του χρόνου. Στο Σχήμα 4.19 βλέπουμε την κατανάλωση ρεύματος του συνολικού κυκλώματος. Αυτή, όπως φαίνεται και από το σχήμα, προκύπτει ίση με 167mA, η οποία πολλαπλασιαζόμενη με την τάση τροφοδοσίας των 1.8V μας δίνει την συνολική κατανάλωση ισχύος, ίση με 300.6mW. Τέλος, στο Σχήμα 4.20, βλέπουμε την ισχύ του σήματος στην έξοδο του πολλαπλασιαστή συχνοτήτων ως προς την συχνότητα του σήματος αυτού, δηλαδή τρεις φορές την συχνότητα του σήματος εισόδου, από το οποίο και προκύπτει το τελικό εύρος ζώνης του ολοκληρωμένου μας κυκλώματος.



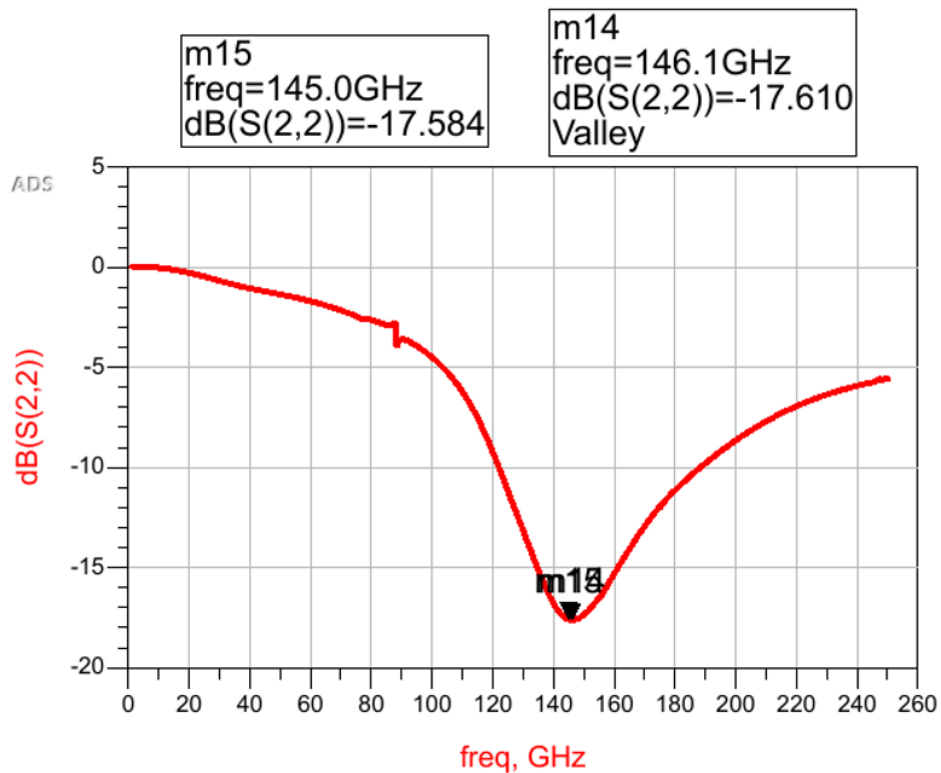
Σχήμα 4. 12 – S_{11} Παράμετρος τελικής φυσικής σχεδίασης



Σχήμα 4. 13 – S_{12} Παράμετρος τελικής φυσικής σχεδίασης

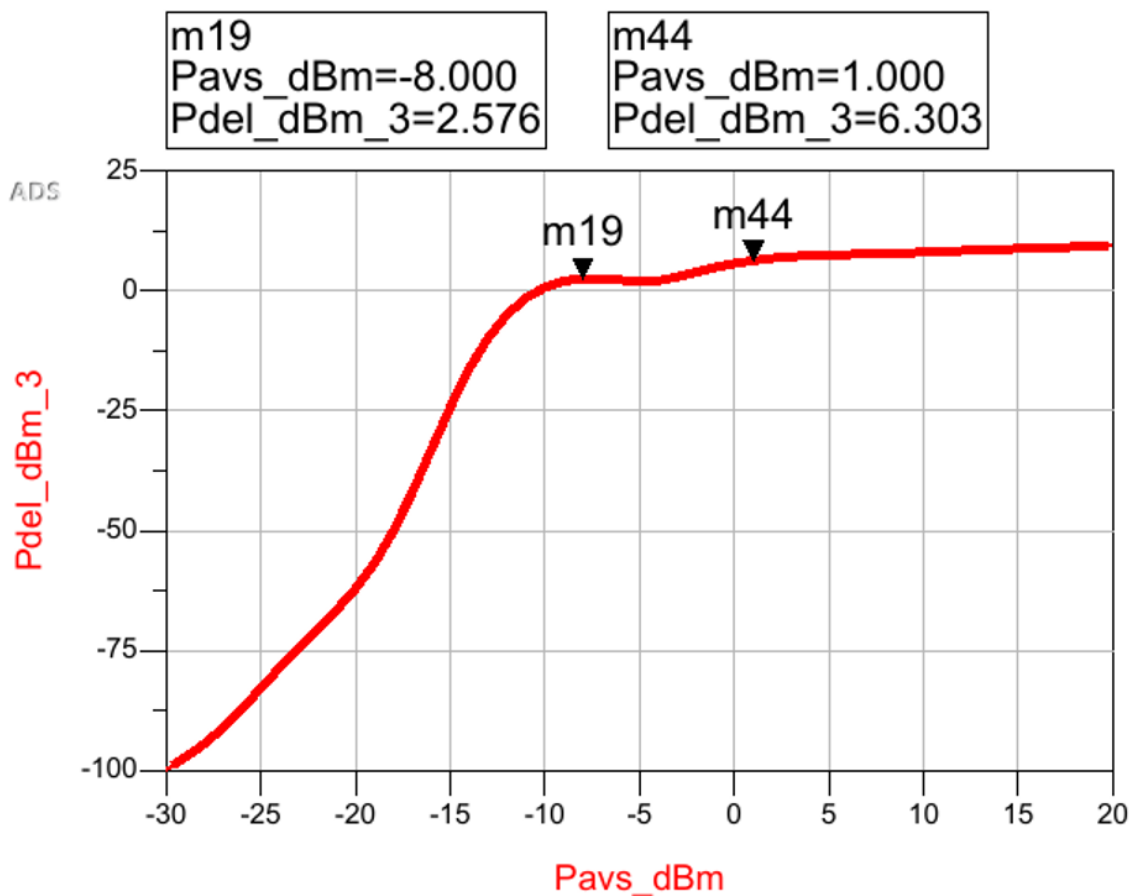


Σχήμα 4. 14 – S_{21} Παράμετρος τελικής φυσικής σχεδίασης

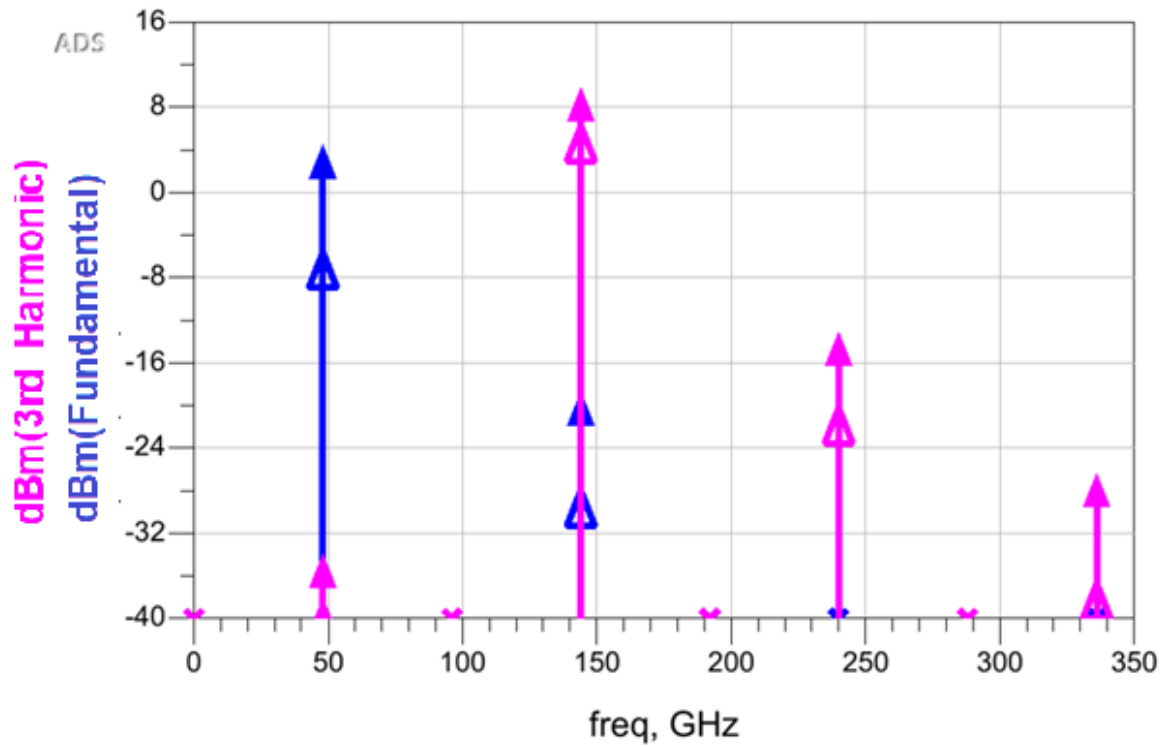


Σχήμα 4. 15 – S_{22} Παράμετρος τελικής φυσικής σχεδίασης

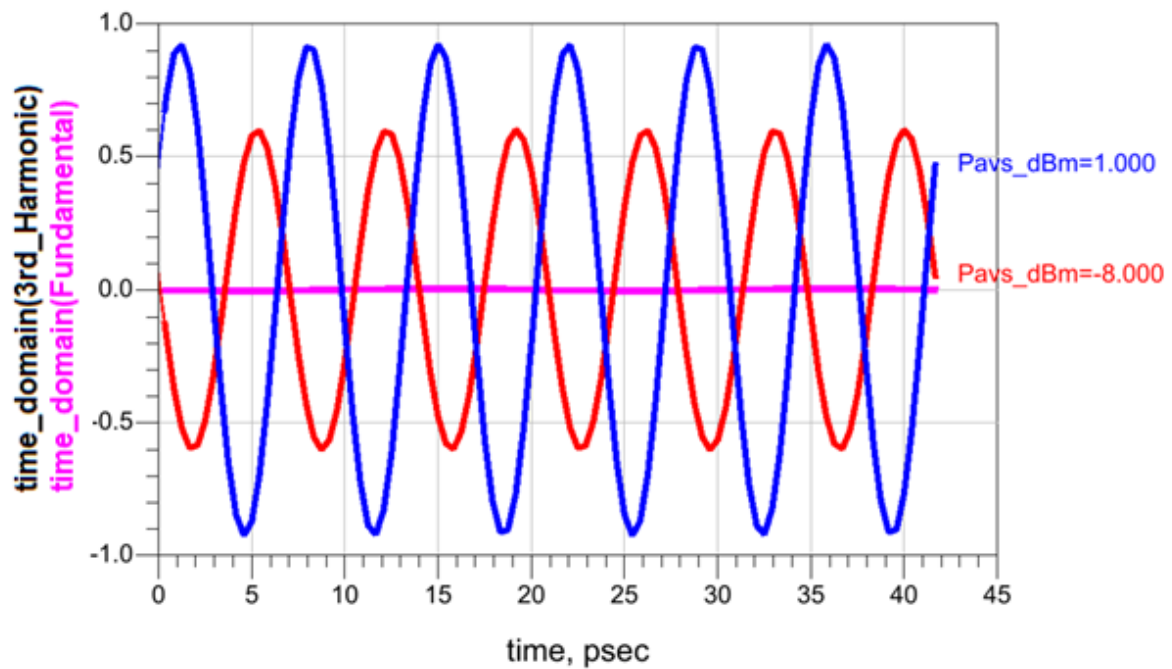
Για την παράμετρο S_{11} βλέπουμε πως επιτυγχάνεται το ελάχιστο των $S_{11} = -22.30 \text{ dB}$ στην συχνότητα των 46.80 GHz, ενώ στην κεντρική μας συχνότητα των 46 GHz έχουμε πως $S_{11} = -17.78 \text{ dB}$. Ομοίως, για την παράμετρο S_{22} βλέπουμε πως επιτυγχάνεται το ελάχιστο των $S_{22} = -17.61 \text{ dB}$ στην συχνότητα των 146.10 GHz, ενώ στην κεντρική μας συχνότητα των 145 GHz έχουμε πως $S_{22} = -17.58 \text{ dB}$. Αυτό που παρατηρείται είναι πως το βύθισμα στην S_{22} παράμετρο είναι πιο ευρυζωνικό από αυτό της S_{11} παραμέτρου, πράγμα απολύτως λογικό καθώς μία διαφορά των 1 GHz στο σήμα της εισόδου αντιστοιχεί σε διαφορά 3 GHz στην έξοδο του πολλαπλασιαστή συχνοτήτων.



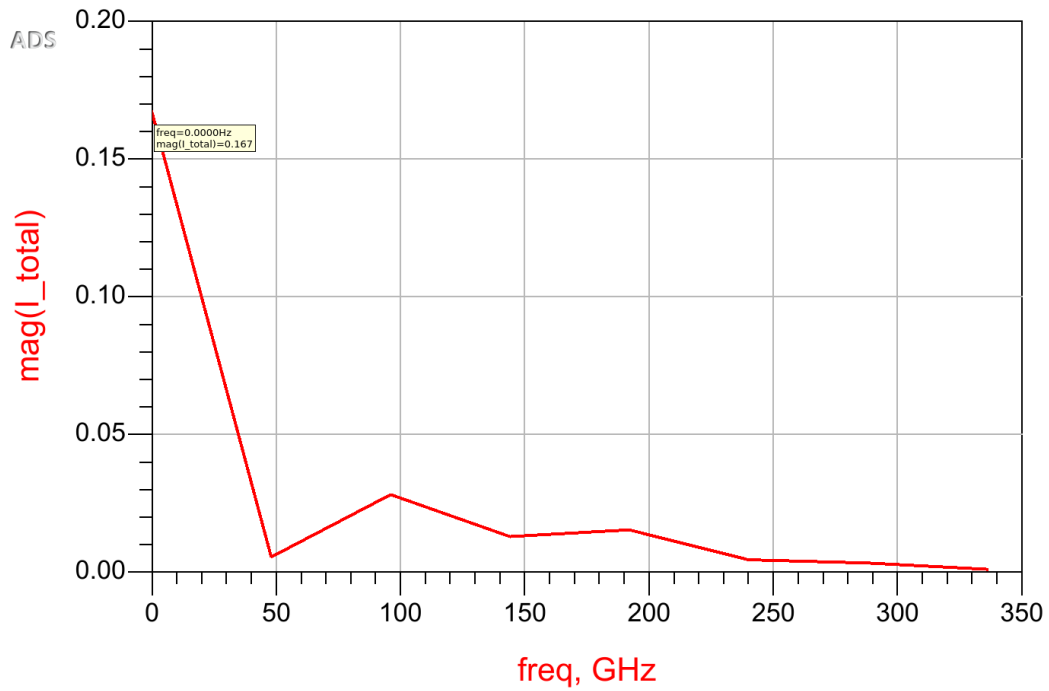
Σχήμα 4. 16 – Ισχύς εξόδου ως προς ισχύ εισόδου σε επίπεδο φυσικής σχεδίασης



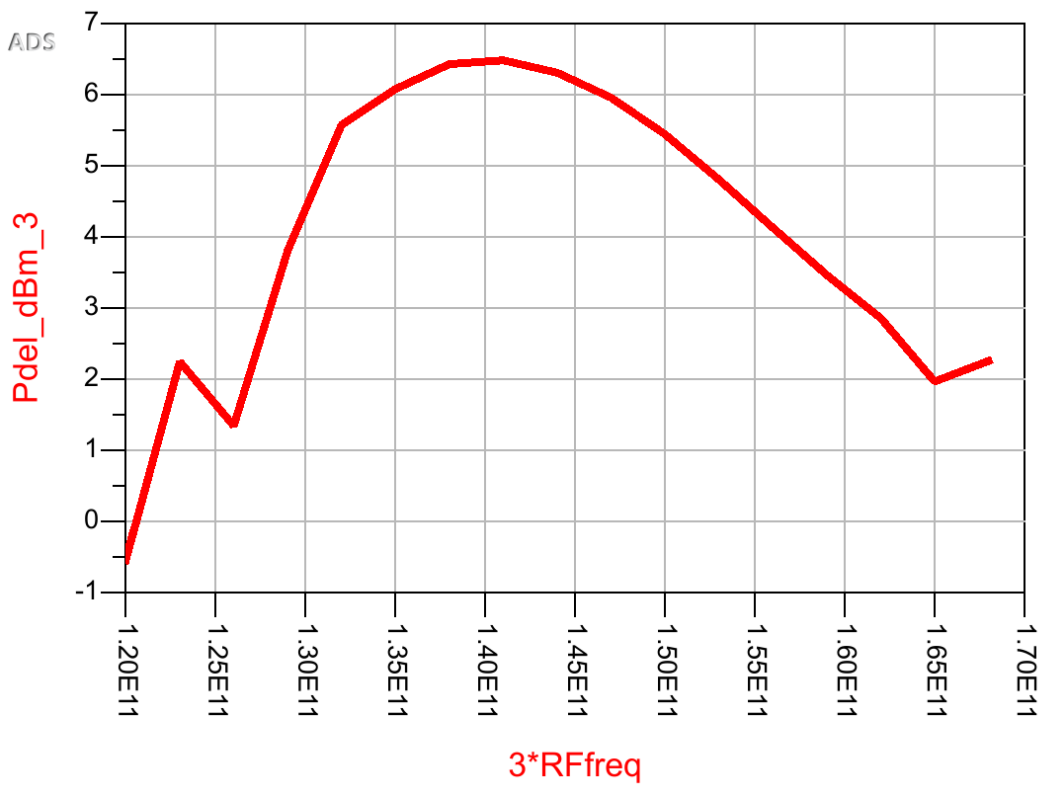
Σχήμα 4. 17 – Ισχύς αρμονικών συνιστωσών στην είσοδο και έξοδο σε επίπεδο φυσικής σχεδίασης



Σχήμα 4. 18 – Ισχύς 1^{ης} και 3^{ης} αρμονικής συνιστώσας στην έξοδο ως προς τον χρόνο σε επίπεδο φυσικής σχεδίασης



Σχήμα 4. 19 – Κατανάλωση ρεύματος του συνολικού κυκλώματος σε επίπεδο φυσικής σχεδίασης



Σχήμα 4. 20 – Ισχύς του σήματος εξόδου ως προς την συχνότητα του

Παρακάτω, στον Πίνακα 4.1, συλλέγουμε τα αποτελέσματα όλων των προσομοιώσεων που πραγματοποιήθηκαν, προκειμένου να έχουμε μία μακροσκοπική άποψη για τον σχεδιασμένο πολλαπλασιαστή συχνοτήτων αυτής της εργασίας. Επιπλέον, παρατίθενται στον ίδιο Πίνακα τα αποτελέσματα των προσομοιώσεων που πραγματοποιήθηκαν για το κύκλωμα σε επίπεδο σχηματικού, όπως αυτά είχαν αναλυθεί και παρουσιαστεί στην ενότητα 3.8. Στον αμέσως επόμενο Πίνακα 4.2, παρουσιάζεται η σύγκριση των επιδόσεων του ολοκληρωμένου μας κυκλώματος με ορισμένους από τους αντίστοιχους πολλαπλασιαστές συχνοτήτων της βιβλιογραφίας.

Specification	Goal	Result Schematic		Result Extracted	
Input Power	-	-9 dBm	0 dBm	-8 dBm	1 dBm
Central Frequency	145GHz	143.7 GHz	146 GHz	143 GHz	145 GHz
Bandwidth	130 – 160GHz	134 – 153.3 GHz	129.5 – 162.5 GHz	130.5 – 155 GHz	129 – 160 GHz
Output Power	> 0 dBm	6.0 dBm	8.9 dBm	2.5 dBm	6.3 dBm
Conversion Gain	> 0 dBm	15.0 dBm	8.9 dBm	10.5 dBm	5.3 dBm
Power dissipation	< 300mW	243.0 mW	306.0 mW	235.8 mW	300.6mW

Πίνακας 4. 1 – Συλλογή αποτελεσμάτων προσομοιώσεων του πολλαπλασιαστή συχνοτήτων σε επίπεδο σχηματικού και φυσικής σχεδίασης

	Out Freq. (GHz)	Out Power (dBm)	Conv. Gain (dB)	×N	P_{DC} (mW)	Area (mm ²)
This work	129-160	6.3	5.3	×3	300	0.93
[46]	129-171	2.2	5.0	×4	100	0.61

[43]	110-125	-3.5	-10.5	×6	20	0.46
[45]	121-137	-2.4	0.6	×4	35.2	0.27
[47]	109.5-146.5	4.5	0.2	×6	310	0.55

Πίνακας 4. 2 – Πίνακας σύγκρισης επιδόσεων με την βιβλιογραφία

Μετά την παρουσίαση των τελικών αποτελεσμάτων και την σύγκριση των επιδόσεων του κυκλώματος, είναι φανερό ότι ο σχεδιασμένος πολλαπλασιαστής συχνοτήτων σε επίπεδο Layout έχει επιτύχει τους στόχους που τέθηκαν. Η επίτευξη των παραπάνω στόχων υποδεικνύει ότι η παρούσα σχεδίαση αυτού του πολλαπλασιαστή συχνοτήτων είναι σαφώς ανταγωνιστική και πολύ κοντά σε υπάρχοντα δημοσιευμένα κυκλώματα, τουλάχιστον σε επίπεδο προσομοιώσεων.

Κεφάλαιο 5 - Συμπεράσματα και μελλοντική εργασία

Στο παρόν κεφάλαιο γίνεται μία σύντομη ανακεφαλαίωση της σχεδίασης που επιχειρήθηκε στην παρούσα εργασία και των κυριότερων χαρακτηριστικών της. Επίσης γίνεται μια σύντομη ανασκόπηση των αποτελεσμάτων που λήφθηκαν. Τέλος, παρουσιάζονται πιθανές μελλοντικές επεκτάσεις της εργασίας.

Η παρούσα διπλωματική εργασία πραγματοποιήθηκε στην εταιρεία Infineon Technologies AG η οποία και παρείχε την τεχνολογία μέσω της οποίας έγινε εφικτή η σχεδίαση της. Σκοπός της, ήταν η μελέτη, σχεδίαση και υλοποίηση ενός πολλαπλασιαστή συχνοτήτων. Ως κεντρικός στόχος, τέθηκε η λειτουργία σε κεντρική συχνότητα εξόδου 145 GHz, με ένα εύρος ζώνης που κυμαίνεται στα συν και πλην 15 GHz από την κεντρική συχνότητα. Συγχρόνως, επιδιώκεται η οδήγηση, στην έξοδο, ενός σήματος υψηλής ισχύος, συγκεκριμένα τουλάχιστον 0 dBm, με σκοπό την δημιουργία ενός ισχυρού LO σήματος. Για την επίτευξη των στόχων αυτών, πρώτα υλοποιήθηκε το κύκλωμα αυτό σε επίπεδο σχηματικού και έπειτα σε επίπεδο φυσικής σχεδίασης, ενώ οι απαραίτητες μετρήσεις, μέσω προσομοιώσεων, πραγματοποιούνταν καθ' όλη τη διαδικασία σχεδίασης.

Σαν μελλοντική επέκταση θεωρείται η κατασκευή της κατάλληλης PCB πλακέτας, με σκοπό την πραγματοποίηση των επιθυμητών μετρήσεων στην φυσική κατάσταση πλέον του ολοκληρωμένου κυκλώματος. Με τις μετρήσεις αυτές δύναται να διαπιστωθεί η όποια πιθανή απόκλιση των πραγματικών μετρήσεων συγκριτικά με τα αποτελέσματα των προσομοιώσεων. Επίσης, θα ληφθούν συμπεράσματα σε σχέση με την επιτυχία των σχεδιαστικών τεχνικών και αποφάσεων που ακολουθήθηκαν.

Βιβλιογραφία

- [1] J. Federici and L. Moeller, "Review of terahertz and subterahertz wireless communications," *Journal of Applied Physics*, vol. 107, no. 11, pp. 101-122, 2010.
- [2] S. Chery, "Edholm's law of bandwidth," *IEEE Spectrum*, vol. 41, no. 7, pp. 58-60, July 2004.
- [3] H.-J. Song, K. Ajito, A. Wakatsuki, Y. Muramoto, N. Kukutsu, Y. Kado and T. Nagatsuma, "Terahertz wireless communication link at 300 GHz," *Microwave Photonics*, pp. 42-45, 5 October 2010.
- [4] G. Fischer, *Discussion of a Framework for an Alternative Spectrum Use by PMSE*, Nurnberg, 2013.
- [5] L. Ye, H. Liao and R. Huang, "A CMOS W-band x4 Frequency Multiplier with Cascading Push-Pull Frequency Doublers," in *Proceedings of APMC*, Kaohsiung, Taiwan, 2012.
- [6] K. Yuk, C. Wong, and G. R. Branner, "Design of a high power x-band frequency tripler using a AlGaIn/GaN HEMT device," in *The 40th European Microwave Conference*, 2010, pp. 612-615.
- [7] G. Hetland and R. R. Buss, "Microwave oscillator stability," *Trans. IRE Prof. Group Electron Devices*, vol. 1, no. 2, pp. 1-8, Apr. 1954.
- [8] A. Boyajian, "Theory of D-C. Excited Iron-Core Reactors and Regulators," *Trans. Am. Inst. Electr. Eng.*, vol. XLIII, pp. 919-936, Jan. 1924.
- [9] L. Miao, X. J. Deng, X. Z. Xiong, C. Wang and J. Liu, "The design and simulation of a 0.14 THz frequency doubler," in *2012 International Conference on Microwave and Millimeter Wave Technology (ICMMT)*, Shenzhen, China, 2012.
- [10] S. Maas, *Nonlinear Microwave and RF circuits*, Norwood, MA: Artech House, 2003.
- [11] S. Maas, *The RF Microwave Circuit Design Cookbook*, Norwood, MA: Artech House, 1998.
- [12] R. M. Cerda, "Frequency Multiplication Techniques," *Microwave Product Digest*, Apr-2013. [Online]. Available: http://www.crystek.com/documents/appnotes/Frequency_Multiplication_Techniques.pdf. [Accessed: 15-Jul-2018].
- [13] K. Gheen, "Phase Noise Measurement Methods and Techniques," *Agilent Technologies*, 2012. [Online]. Available: https://www.keysight.com/upload/cmc_upload/All/PhaseNoise_webcast19Jul12.pdf. [Accessed: 29-Nov-2018].
- [14] P. Horowitz, *The Art of Electronics*, 3rd ed. New York, NY: Cambridge University Press, 2015.
- [15] K. Yuk and G. R. Branner, "Advances in active microwave frequency multipliers," in *2011 IEEE 54th International Midwest Symposium on Circuits and Systems (MWSCAS)*, 2011, pp. 1-4.
- [16] R. Rick and C. Lin, "Telemetry transmitter frequency stability evaluation," in *2016 IEEE Aerospace Conference*, 2016, pp. 1-8.
- [17] Sorin Voinigescu, *High-Frequency Integrated Circuits*, Cambridge University Press, 2013.

- [18] Ουζούνογλου Ν., Εισαγωγή στα μικροκύματα (2η έκδοση), Παπασωτηρίου, 1994.
- [19] David M. Pozar, *Microwave Engineering* (4 η έκδοση), Wiley, 2012
- [20] C. Rauscher, "High-Frequency Doubler Operation of GaAs Field-Effect Transistors," *IEEE Trans. Microw. Theory Tech.*, vol. 31, no. 6, pp. 462–473, Jun. 1983.
- [21] P. Srivastava, P. P. Kumar, and C. V. N. Rao, "Design and development of multifrequency comb generator for space borne microwave active sensors," in *2008 International Conference on Recent Advances in Microwave Theory and Applications*, 2008, pp. 445–447.
- [22] K. Yuk, G. R. Branner, and C. Wong, "High power, high conversion gain frequency doublers using SiC MESFETs and AlGaIn/GaN HEMTs," in *2010 IEEE MTT-S International Microwave Symposium*, 2010, pp. 1008–1011.
- [23] E. Sandhiya, D. Denis, and I. C. Hunter, "Novel Design Methodology for High Efficiency Class E Microwave Frequency Triplers," in *2006 IEEE MTT-S International Microwave Symposium Digest*, 2006, pp. 1825–1828.
- [24] Y. Park, "Class-F Technique as Applied to Active Frequency Multiplier Designs," *IEEE Trans. Microw. Theory Tech.*, vol. 57, no. 12, pp. 3212–3218, Dec. 2009.
- [25] N. O. Sokal and A. D. Sokal, "Class E-A new class of high-efficiency tuned singleended switching power amplifiers," *IEEE J. Solid-State Circuits*, vol. 10, no. 3, pp. 168–176, Jun. 1975.
- [26] S. C. Cripps, *RF Power Amplifiers for Wireless Communications*, 2nd ed. Boston: Artech House, 2006.
- [27] P. Wright, J. Lees, J. Benedikt, P. J. Tasker, and S. C. Cripps, "A Methodology for Realizing High Efficiency Class-J in a Linear and Broadband PA," *IEEE Trans. Microw. Theory Tech.*, vol. 57, no. 12, pp. 3196–3204, Dec. 2009.
- [28] F. H. Raab, "Class-E, Class-C, and Class-F power amplifiers based upon a finite number of harmonics," *IEEE Trans. Microw. Theory Tech.*, vol. 49, no. 8, pp. 1462–1468, Aug. 2001.
- [29] Πέππας Ι., « Σχεδίαση mm-Wave Ενισχυτή Ισχύος Αρχιτεκτονικής Doherty σε τεχνολογία SiGe BiCMOS », Διπλωματικές εργασίες ΕΜΠ, 2018.
- [30] Μανουράς Β., « Σχεδίαση και υλοποίηση ολοκληρωμένου ενισχυτή ισχύος, λειτουργίας διακόπτη, κλάσης F -1 , συχνότητας λειτουργίας 28GHz, σε τεχνολογία BiCMOS 0,13μm », Διπλωματικές εργασίες ΕΜΠ, 2011.
- [31] Steve C. Cripps, *RF Power Amplifiers for Wireless Communications* (2nd edition), Artech House, 2006.
- [32] V. Radisic, M. Micovic, M. Hu, P. Janke, C. Ngo, L. Nguyen, L. Samoska, and M. Morgan, "164-GHz MMIC HEMT doubler," *IEEE Microw. Wireless Compon. Lett.*, vol. 11, no. 6, pp. 241–243, Jun. 2001.
- [33] C. Schworer, Y. C. Roca, A. Leuther, A. Tessmann, M. SeelmannEggebert, H. Massler, M. Schlechtweg, and G. Weimann, "A 150 to 220 GHz balanced doubler MMIC using a 50 nm metamorphic HEMT technology," in *Proc. 13th Eur. Gallium Arsenide Other Compound Semiconduct. Appl. Symp.*, 2005, pp. 565–568.
- [34] M. Abbasi, R. Kozhuharov, C. Kärnfelt, I. Angelov, I. Kallfass, A. Leuther, and H. Zirath, "Single-chip frequency multiplier chains for millimeter-wave

- signal generation," *IEEE Trans. Microw. Theory Tech.*, vol. 57, no. 12, pp. 3134–3142, Dec. 2009.
- [35] E. Öjefors, B. Heinemann, and U. R. Pfeiffer, "Active 220- and 325-GHz frequency multiplier chains in an SiGe HBT technology," *IEEE Trans. Microw. Theory Tech.*, vol. 59, no. 5, pp. 1311–1318, May 2011.
- [36] Y. L. Yeh and H. Y. Chang, "A W-band wide locking range and low dc power injection-locked frequency tripler using transformer coupler technique," *IEEE Trans. Microw. Theory Tech.*, vol. 61, no. 2, pp. 860–870, Feb. 2011.
- [37] V. Puyal, A. Konczykowska, P. Nouet, S. Bernard, S. Blayac, F. Jorge, M. Riet, and J. Godin, "DC-100-GHz frequency doublers in InP DHBT technology," *IEEE Trans. Microw. Theory Tech.*, vol. 53, no. 4, pp. 1311–1318, Apr. 2005
- [38] Y. Campos-Roca, C. Schwörer, A. Leuther, and M. Seelmann-Eggebert, "G-Band metamorphic HEMT-based frequency multipliers," *IEEE Trans. Microw. Theory Tech.*, vol. 54, no. 7, pp. 2983–2992, Jul. 2006.
- [39] M. Bao, R. Kozhuharov and H. Zirath, "A High Power-Efficiency D-Band Frequency Tripler MMIC With Gain Up to 7 dB," in *IEEE Microwave and Wireless Components Letters*, vol. 24, no. 2, pp. 123-125, Feb. 2014, doi: 10.1109/LMWC.2013.2290273.
- [40] C. C. Hung, C. C. Chiong, P. Chen, Y. C. Tsai, Z. M. Tsai, and H. Wang, "A 72-114 GHz fully integrated frequency multiplier chain for astronomical applications in 0.15- μm mHEMT process," in *Proc. of the 40th European Microw. Conf.*, 2010, pp. 81-84.
- [41] I. Kallfass, H. Massler, A. Tessmann, A. Leuther, M. Schlechtweg, and G. Weimann, "A wideband frequency sextupler MIMIC for the W-band with >7 dBm output power and >6 dB conversion gain," in *IEEE Int. Microw. Symp. Dig.*, 2007, pp. 2169–2172.
- [42] M. Abbasi, R. Kozhuharov, C. Kärnfeldt, I. Angelov, I. Kallfass, A. Leuther, and H. Zirath, "Single-chip frequency multiplier chains for millimeter-wave signal generation" *IEEE Trans. Microw. Theory Tech.*, vol. 57, no. 12, pp. 3134–3142, Dec. 2009.
- [43] M. Bao, R. Kozhuharov, and H. Zirath, "A D-band frequency sextupler MMIC with very low DC power consumption", *IEEE Microw. Wireless Compon. Lett.*, vol. 26, pp. 726–728, Sept. 2016.
- [44] A. Ergintav, F. Herzel, J. Borngraber, D. Kissinger, H. J. Ng, "An integrated 240 GHz differential frequency sextupler in SiGe BiCMOS technology", in *IEEE 17th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF)*, 2017, pp. 43-46
- [45] Y. Wang, W. L. Goh, and Y. Z. Xiong, "A 9% power efficiency 121- to 137GHz phase-controlled push-push frequency quadrupler in 0.13 μm SiGe BiCMOS", in *Dig. of IEEE Int. Solid-State Circuits Conf. (ISSCC)*, 2012, pp.19-23.
- [46] M. Kucharski¹, A. Malignaggi¹, D. Kissinger, and H. J. Ng, "A wideband 129-171 GHz frequency quadrupler using a stacked bootstrapped Gilbert cell in 0.13 μm SiGe BiCMOS", in *IEEE Bipolar/BiCMOS Circuits and Technology Meeting (BCTM)*, 2017, pp. 158-161.

- [47] M. Bao, Z. He, T. NgocThi Do and H. Zirath, "A 110-to-147 GHz Frequency Sextupler in a 130 nm Sige Bicmos Technology," 2018 13th European Microwave Integrated Circuits Conference (EuMIC), 2018, pp. 105-108, doi: 10.23919/EuMIC.2018.8539939.