



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ, ΗΛΕΚΤΡΟΝΙΚΗΣ ΚΑΙ ΣΥΣΤΗΜΑΤΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ

Σχεδίαση Αναλογικού Ολοκληρωμένου Συστήματος
Ασαφούς Συμπερασμού για Διεπιστημονικές
Εφαρμογές

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

ΤΟΥ

ΕΥΑΓΓΕΛΟΥ ΓΕΩΡΓΑΚΙΑ

Επιβλέπων: Παύλος Π. Σωτηριάδης
Καθηγητής Ε.Μ.Π.

ΕΡΓΑΣΤΗΡΙΟ ΣΧΕΔΙΑΣΗΣ ΜΙΚΡΟΗΛΕΚΤΡΟΝΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ
Αθήνα, Οκτώβριος 2023



Εθνικό Μετσόβιο Πολυτεχνείο
Σχολή Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών
Τομέας Επικοινωνιών, Ηλεκτρονικής και Συστημάτων Πληροφορικής
Εργαστήριο Σχεδίασης Μικροηλεκτρονικών Κυκλωμάτων

Σχεδίαση Αναλογικού Ολοκληρωμένου Συστήματος Ασαφούς Συμπερασμού για Διεπιστημονικές Εφαρμογές

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

του

ΕΥΑΓΓΕΛΟΥ ΓΕΩΡΓΑΚΙΛΑ

Επιβλέπων: Παύλος Π. Σωτηριάδης
Καθηγητής Ε.Μ.Π.

Εγκρίθηκε από την τριμελή εξεταστική επιτροπή την 2^η Οκτωβρίου, 2023.

.....
Παύλος Π. Σωτηριάδης
Καθηγητής Ε.Μ.Π.

.....
Νεκτάριος Κοζύρης
Καθηγητής Ε.Μ.Π.

.....
Ευάγγελος Χριστοφόρου
Καθηγητής Ε.Μ.Π.

Αθήνα, Οκτώβριος 2023

.....
ΕΥΑΓΓΕΛΟΣ ΓΕΩΡΓΑΚΙΔΑΣ
Διπλωματούχος Ηλεκτρολόγος Μηχανικός
και Μηχανικός Υπολογιστών Ε.Μ.Π.

Copyright © – All rights reserved Ευάγγελος Γεωργακίδας, 2023.
Με επιφύλαξη παντός δικαιώματος.

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τον συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.

Περίληψη

Στόχος της παρούσας διπλωματικής είναι η σχεδίαση μίας αρχιτεκτονικής αναλογικών ολοκληρωμένων κυκλωμάτων χαμηλής κατανάλωσης ισχύος για την υλοποίηση ενός τύπου-2 Συστήματος Ασαφούς Συμπερασμού γενικού σκοπού. Προτεραιότητα της σχεδίασης αποτελεί η υψηλή ακρίβεια της υλοποίησης και η χαμηλή κατανάλωση ισχύος, που επιτυγχάνεται με τη χρήση ρευμάτων πόλωσης της τάξης των nA, τάσης τροφοδοσίας 0.6 V και τρανζίστορ στην περιοχή λειτουργίας του υποκατωφλίου (sub-threshold). Η αρχιτεκτονική του συστήματος και τα βασικά δομικά της κυκλωματικά μέρη αναλύονται, ενώ καινοτόμες κυκλωματικές αρχιτεκτονικές προτείνονται για την ενίσχυση της ποιότητας της απόκρισης και τη μείωση της κατανάλωσης ισχύος καθενός από αυτά.

Η προτεινόμενη αρχιτεκτονική υλοποιεί αποκλειστικά αναλογικά τη λειτουργία ενός type-2 Fuzzy Inference System και αποτελείται από τροποποιημένα Bump κυκλώματα για την κατασκευή γκαουσιανών συναρτήσεων συμμετοχής (ασαφών συνόλων), current-mode MIN/MAX τελεστές για την υλοποίηση της ασαφούς συλλογιστικής και OTAs σε συνδεσμολογία voltage follower-aggregation για το μπλοκ αποασαφοποίησης κέντρου μάζας. Η αρχιτεκτονική είναι εύκολα ρυθμιζόμενη σε επίπεδο σχεδιασμού, όσον αφορά τις διάφορες υπερπαραμέτρους του συστήματος, με αποτέλεσμα ένα ασαφές σύστημα γενικού σκοπού που μπορεί να τροποποιηθεί ώστε να ταιριάζει σε μεγάλη ποικιλία εφαρμογών υλικού ασαφούς συλλογιστικής. Τέλος, το σύστημα είναι πλήρως προγραμματιζόμενο και ηλεκτρονικά ρυθμιζόμενο ακόμη και μετά την κατασκευή του. Ο τρόπος εκπαίδευσης, λειτουργίας και προσαρμογής της προτεινόμενης αρχιτεκτονικής περιγράφεται αναλυτικά.

Η αποτελεσματικότητα και η ακρίβεια της προτεινόμενης αρχιτεκτονικής επιβεβαιώνονται σε εφαρμογές ασαφούς ταξινόμησης σε πραγματικά δεδομένα. Έξι συνολικά αναλογικοί ασαφείς ταξινομητές σχεδιάστηκαν σε τεχνολογία CMOS TSMC 90nm με χρήση του προγράμματος σχεδίασης Cadence IC Suite για τον ηλεκτρονικό και φυσικό σχεδιασμό βάσει της προτεινόμενης αρχιτεκτονικής για τρεις εφαρμογές ταξινόμησης. Κάθε αναλογικός ταξινομητής αξιολογείται στο αντίστοιχο σύνολο δεδομένων τόσο ως προς την ακρίβεια της ταξινόμησης συγκριτικά με τον ισοδύναμο ασαφή ταξινομητή σε επίπεδο λογισμικού, όσο και ως προς την ευαισθησία του αναλογικού συστήματος.

Λέξεις Κλειδιά — Σύστημα Ασαφούς Συμπερασμού, ασαφής ταξινομητής, αναλογικές αρχιτεκτονικές, αναλογικά ολοκληρωμένα κυκλώματα και συστήματα, ταξινόμηση πάνω σε τσιπ, σχεδίαση πολύ χαμηλής κατανάλωσης ισχύος, περιοχή υπο-κατωφλίου, πλήρως προσαρμόσιμη υλοποίηση, layout, αναλογικό κύκλωμα γκαουσιανής κατανομής, αναλογικό Min-Max κύκλωμα, αναλογικός ενισχυτής διαγωγιμότητας (OTA), αναλογικό κέντρο μάζας (COG)

Abstract

The purpose of this thesis is the design of a low power analog integrated circuit architecture for the implementation of a general purpose type-2 Fuzzy Inference System. The main objectives of the design are high implementation accuracy and low power consumption, achieved by using bias currents on the scale of nA, a supply voltage of 0.6 V and transistors operating in the sub-threshold region. The system architecture and its key structural components are analyzed, and innovative circuit architectures are proposed to enhance the response quality and reduce the power consumption of each of them.

We propose a pure analog integrated type-2 Fuzzy Inference System architecture which consists of modified Bump circuits for constructing Gaussian membership functions, current-mode MIN/MAX operators for implementing the fuzzy reasoning, and OTAs in a voltage follower-aggregation technique for the center-of-gravity defuzzification block. The architecture is easily tunable at the design level with respect to the various system hyperparameters, resulting in a general-purpose fuzzy system that can be modified to suit a wide variety of fuzzy reasoning hardware applications. Finally, the system is fully electronically tunable and programmable even post-fabrication. The training procedure, operational principles and tunability of the proposed architecture are described in detail.

The efficiency and accuracy of the proposed architecture are verified in fuzzy classification applications using real-life datasets. A total of six analog fuzzy classifiers were implemented in a CMOS TSMC 90nm process using the Cadence IC Suite for the electrical and physical design utilizing the proposed architecture for three classification applications. Each analog classifier is evaluated on the corresponding dataset both in terms of classification accuracy compared to the equivalent software fuzzy classifier, and in terms of the sensitivity of the analog system.

Keywords — Fuzzy Inference System, fuzzy classifier, analog architectures, analog integrated circuits and systems - analog ICS, on-chip classification, very low-power consumption design, sub-threshold region, fully tunable implementation, layout, analog Gaussian distribution circuit, analog Min-Max circuit, analog operational transconductance amplifier (OTA), analog Center Of Gravity (COG)

Ευχαριστίες

Αρχικά, θα ήθελα να ευχαριστήσω θερμά τον επιβλέποντα καθηγητή μου, κ. Παύλο Πέτρο Σωτηριάδη, για την εμπιστοσύνη και καθοδήγησή του στη συγγραφή αυτής της διπλωματικής εργασίας αλλά και την εισαγωγή μου στο κόσμο των αναλογικών ηλεκτρονικών. Ταυτόχρονα, θα ήθελα να ευχαριστήσω τον συνεπιβλέποντα υποψήφιο διδάκτορα Βασίλειο Αλιμήση για την εμπιστοσύνη, καθοδήγηση και ανεκτίμητη συνεισφορά του στην εκπόνηση της διπλωματικής μου εργασίας. Εξίσου, θα ήθελα να ευχαριστήσω τους διδάκτορες, Γεώργιο Γεννή και Γεώργιο Ντινόπουλο, καθώς και γενικότερα το εργαστήριο Σχεδιάσης Μικροηλεκτρονικών Κυκλωμάτων για την αποδοχή τους και την καλή συνεργασία.

Η ολοκλήρωση της παρούσας διπλωματικής εργασίας σηματοδοτεί και την ολοκλήρωση των προπτυχιακών μου σπουδών. Σε αυτό λοιπόν το σημείο, θα ήθελα να ευχαριστήσω τους γονείς μου για τη στήριξη τους καθ' όλη τη διάρκεια της φοιτητικής μου πορείας, και τον παππού και τη γιαγιά μου για τις ευχές τους. Θα ήθελα να ευχαριστήσω την αδερφή μου, Ιωάννα, και τους αδερφούς μου, Άγγελο, Βασίλη, Δημήτρη, Θάνο και Νίκο, και τον αγαπημένο μου Φρεντ που ήταν πάντα δίπλα μου και με στήριζαν όλα αυτά τα χρόνια.

Ξεχωριστά, θα ήθελα να ευχαριστήσω την Αγαπημένη Μιχαέλα και την τύχη που μου έδωσε την ευκαιρία να την γνωρίσω. Ένα ευχαριστώ είναι λίγο για όσα μου έχει προσφέρει. Η ύπαρξη, η στήριξη και η αγάπη της αποτέλεσαν, αποτελούν και θα αποτελούν κίνητρο για συνεχή βελτίωση.

Ευάγγελος Γεωργακίλας
Οκτώβριος 2023

Περιεχόμενα

Περιεχόμενα	xiii
Ευρετήριο Σχημάτων	xv
Ευρετήριο Πινάκων	xvii
1 Εισαγωγή	1
1.1 Αναλογικός Υπολογισμός (Analog Computing)	2
1.2 Soft Computing	6
1.3 Θεωρία Ασαφούς Λογικής - Fuzzy Computing	7
1.4 Νέυρο-Ασαφή Συστήματα - Neuro-Fuzzy Systems	7
1.5 Οργάνωση Εργασίας	8
2 Θεωρητικό Υπόβαθρο	11
2.1 Ασαφή Σύνολα	12
2.2 Συναρτήσεις Συμμετοχής	12
2.3 Πράξεις των Ασαφών Συνόλων	14
2.3.1 Ασαφές Συμπλήρωμα	16
2.3.2 Ασαφής Ένωση	17
2.3.3 Ασαφής Τομή	17
2.4 Ασαφείς Σχέσεις	18
2.5 Ασαφείς Κανόνες	19
2.6 Ασαφής Συλλογιστική	20
2.7 Ασαφή Συστήματα - Συστήματα Ασαφούς Συμπερασμού (ΣΑΣ)	25
2.7.1 Τεχνικές Αποασαφοποίησης	27
2.7.2 Τύποι Συστημάτων Ασαφούς Συμπερασμού	28
2.8 Type 2 και Zero-Order Type 3 Συστήματα Ασαφούς Συμπερασμού	30
2.8.1 Type 2 - Mamdani Fuzzy Inference System	30
2.8.2 Zero-Order Takagi-Sugeno Fuzzy Inference System	31
2.8.3 Σύγκριση Mamdani FIS και Takagi-Sugeno FIS	33
3 Βιβλιογραφική ανασκόπηση συστημάτων υλικού Ασαφούς Λογικής	35
4 Προτεινόμενη Αρχιτεκτονική Συστήματος Ασαφούς Συμπερασμού	39
4.1 Απαιτήσεις σχεδίασης	40
4.2 Προτεινόμενη αρχιτεκτονική	42
4.2.0.1 Fuzzifier block - Ασαφοποιητής	42
4.2.0.2 Inference Engine - Μηχανή εξαγωγής συμπερασμάτων	43
4.2.0.3 Defuzzifier - Αποασαφοποιητής	44
4.3 MOSFET το βασικό δομικό στοιχείο της προτεινόμενης αρχιτεκτονικής	47
4.3.1 Βασική λειτουργία μεγάλου σήματος MOSFET	47
5 Κυκλώματα προτεινόμενου Συστήματος Ασαφούς Συμπερασμού	51

5.1	Sub-threshold region - περιοχή λειτουργίας Υποκατωφλίου	52
5.2	Fuzzification Block - Fuzzy Membership Function circuit	57
5.2.1	Υπόβαθρο Bumps - Gaussian function circuits	58
5.2.2	Bulk-Controlled Bump κυκλώματα	59
5.2.3	FMF κύκλωμα - Fuzzification Block	63
5.3	Fuzzy Inference Block - Fuzzy Inference circuit	66
5.3.1	A Novel Current-Mode Min-Max Circuit [AA11]	66
5.3.2	FI κύκλωμα - Fuzzy Inference Block	68
5.4	Defuzzification circuit - Defuzzification Block	74
5.4.1	Υπόβαθρο Τελεστικοί Ενισχυτές Διαγωγιμότητας - Operational Transconductance Amplifiers (OTAs)	75
5.4.1.1	Απλός OTA	75
5.4.1.2	Vmin πρόβλημα	78
5.4.1.3	Cross-coupled differential pair	81
5.4.2	Υπόβαθρο voltage follower-aggregation technique	82
5.4.2.1	Unity-gain follower συνδεσμολογία	82
5.4.2.2	Voltage follower-aggregation συνδεσμολογία	83
5.4.3	Defuzzification κύκλωμα - Defuzzification block	85
5.5	Δυνατότητες εκπαίδευσης και ρυθμισιμότητας του προτεινόμενου ΣΑΣ	89
5.5.1	Offline εκπαίδευση	90
5.5.2	Ρυθμισιμότητα αρχιτεκτονικής - Architecture tunability	91
6	Εφαρμογές και προσομοιώσεις	95
6.1	Διάγνωση Ασθενειών Θυροειδούς	97
6.2	Ανίχνευση Δέρματος σε εικόνες	98
6.3	Διάγνωση Καρκίνου του Μαστού	100
7	Επίλογος	105
7.1	Σύνοψη και Συμπεράσματα	106
7.2	Μελλοντικές Επεκτάσεις	106
A	Βιβλιογραφία	109

Ευρετήριο Σχημάτων

1.1.1 Αφηρημένη δομή ενός κλασικού νευρώνα	3
1.1.2 Η διαδικασία παραγωγής ενός σήματος δυναμικού δράσης (action potential) με αντίστοιχες εικονογραφημένες κινήσεις ιόντων σε κάθε βήμα	3
1.1.3 Η συμπεριφορά ενός n-type MOSFET στη Subthreshold περιοχή λειτουργίας [Liu+02]	4
1.1.4 Παραδείγματα αναλογικών υλοποιήσεων ολοκληρωτών συνάψεων (synapse integrators) [BI07]	5
1.1.5 Παραδείγματα αναλογικών νευρομορφικών σχεδιαστικών υλοποιήσεων [Ind+11]	5
1.5.1 Αμιγώς αναλογικό Σύστημα Ασαφούς Συμπερασμού.	8
2.3.1 Πράξεις των Ασαφών Συνόλων (a) δύο Ασαφή Σύνολα A και B, (b) \bar{A} - Συμπλήρωμα του A, (c) $A \cup B$ - A Ένωση B, (d) $A \cap B$ - A Τομή B, [JS95].	16
2.6.1 Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με χρήση του κανόνα ελαχίστου του Mamdani και του max-min τελεστή σύνθεσης για έναν ασαφή κανόνα με ένα γεγονός [JS95],	21
2.6.2 Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με χρήση του κανόνα ελαχίστου του Mamdani και του max-min τελεστή σύνθεσης για έναν ασαφή κανόνα με δύο γεγονότα [JS95].	22
2.6.3 Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με χρήση του κανόνα ελαχίστου του Mamdani και του max-min τελεστή σύνθεσης για δύο ασαφείς κανόνες με δύο γεγονότα και του τελεστή max για την υλοποίηση της ένωσης των ασαφών συνόλων των συμπερασμάτων C'_1 και C'_2 των κανόνων R_1 και R_2 , αντίστοιχα [JS95].	23
2.6.4 Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με εισόδους singleton αριθμητικές μεταβλητές [JS95].	24
2.7.1 Αλληλεπίδραση δομικών μονάδων ενός Συστήματος Ασαφούς Συμπερασμού	25
2.7.2 Οι βασικές πέντε μέθοδοι απο-ασαφοποίησης (defuzzification) ενός ασαφούς συνόλου A σε ένα υπερσύνολο αναφοράς Z [JSM97; VDR10].	27
2.7.3 Διάγραμμα ροής ενός Ασαφούς Συστήματος Συμπερασμού [JSM97; VDR10].	29
2.7.4 Οι τρεις βασικοί τύποι ασαφούς συλλογιστικής [Cav15].	30
4.1.1 Οκτάγωνο αναλογικής σχεδίασης του Behzad Razavi [ECP17]	41
4.2.1 Block Diagram Συστήματος Ασαφούς Συμπερασμού σε επίπεδο υλικού [Kha+14b]	42
4.2.2 Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με χρήση του κανόνα ελαχίστου του Mamdani και του max-product τελεστή σύνθεσης για δύο ασαφείς κανόνες R_1 και R_2 με δύο και συμπεράσματα C'_1 και C'_2 αντίστοιχα [JS95].	45
4.3.1 Η δομή ενός MOSFET τρανζίστορ τύπου n [Sed+04]	48
4.3.2 Τα κανάλια ενός nMOS τρανζίστορ για τις διάφορες περιοχές λειτουργίας στην ισχυρή αναστροφή (strong inversion) [Str22]	49
4.3.3 Εξάρτηση ρεύματος υποδοχής I_D σε σχέση με τις τάσεις V_{DS} και το V_{OV}	50
5.1.1 Λειτουργία nMOS τρανζίστορ στην περιοχή του υποκατωφλίου (subthreshold region) [Liu+02] (a) Τομή του nMOS τρανζίστορ (b) Ενεργειακό διάγραμμα στη γραμμική περιοχή (linear regime) (c) Ενεργειακό διάγραμμα στην περιοχή κορεσμού (saturation regime)	53
5.1.2 Το ρεύμα I_{DS} που διαρρέει ένα nMOS τρανζίστορ το οποίο λειτουργεί στην περιοχή του υποκατωφλίου για διάφορες τιμές της τάσης V_{DS} [Liu+02]	54
5.1.3 Ισοδύναμο μοντέλο μικρού σήματος (small-signal model) για ένα nMOS τρανζίστορ που λειτουργεί στην περιοχή του υποκατωφλίου [Liu+02]	55

5.1.4	Ισοδύναμο μοντέλο μικρού σήματος (small-signal model) μέτρων συχνοτήτων (moderate frequencies) για ένα nMOS τρανζίστορ [Liu+02]	56
5.2.1	Delbruck's Simple Bump. Η τάση V_m και το ρεύμα πόλωσης I_{bias} ελέγχουν την μέση τιμή και το ύψος της Γκαουσιανής εξόδου I_{out} .	58
5.2.2	Αρχιτεκτονική υψηλού επιπέδου κασκοδικής σύνδεσης N σε πλήθος Bumps με στόχο την παραγωγή N-διάστατων γκαουσιανών κατανομών. Κάθε Bump κύκλωμα πολώνεται με αντίστοιχα σήματα πόλωσης I_{bias} , V_r και V_c [Ali+22c].	59
5.2.3	Bulk-controlled Bump κύκλωμα [Gou+21].	60
5.2.4	Cascode Bump κύκλωμα [Ali+22c].	61
5.2.5	Σύγκριση μεταξύ του ρεύματος εξόδου του απλού Bump κυκλώματος [Gou+21] και του τροποποιημένου Cascode Bump. Οι παράμετροι πόλωσης των κυκλωμάτων είναι: $V_r = V_c = 0V$ και (αριστερά) $I_{bias} = 1nA$ και (δεξιά) $I_{bias} = 16nA$.	62
5.2.6	Σύγκριση του ρεύματος εξόδου του απλού Bump κυκλώματος [Gou+21] και του τροποποιημένου Cascode Bump για μεταβολή του σήματος ελέγχου V_r (μεταβολή μέσης τιμής). Οι παράμετροι πόλωσης των κυκλωμάτων είναι: $V_c = 300mV$ και (αριστερά) $I_{bias} = 1nA$ και (δεξιά) $I_{bias} = 16nA$.	62
5.2.7	Σύγκριση του ρεύματος εξόδου του απλού Bump κυκλώματος [Gou+21] και του τροποποιημένου Cascode Bump για μεταβολή του σήματος ελέγχου V_c (μεταβολή διακύμανσης). Οι παράμετροι πόλωσης των κυκλωμάτων είναι: $V_r = 0V$ και (αριστερά) $I_{bias} = 1nA$ και (δεξιά) $I_{bias} = 16nA$.	63
5.2.8	FMF κύκλωμα (fuzzification μπλοκ) - Cascode Bump. Η τάση V_{in} αντιστοιχεί στην είσοδο του συστήματος και αποτελεί το σήμα εισόδου αυτού. Οι τάσεις V_r και V_c και το ρεύμα πόλωσης I_{bias} ελέγχουν την μέση τιμή (mean value), την διακύμανση (variance) και το ύψος (amplitude) της γκαουσιανής συνάρτησης συμμετοχής εξόδου I_{out} . $VDD = -VSS = 0.3V$.	64
5.2.9	Ρεύμα εξόδου I_{FMF} του κυκλώματος FMF για διάφορες τιμές των V_r , V_c και I_{bias} . Με τις επιλεγμένες διαστάσεις των τρανζίστορ M_{n8} - M_{n9} , M_{n10} το ρεύμα εξόδου του κυκλώματος θα έπρεπε να έχει ύψος 5 φορές το $I_{bias} = 3nA$. Η ασυμφωνία που σημειώνεται εκεί δεν επηρεάζει τη λειτουργία του συστήματος αλλά θα πρέπει να ληφθεί υπόψη από τον σχεδιαστή.	65
5.2.10	Αρχιτεκτονική υψηλού επιπέδου του Fuzzification μπλοκ του προτεινόμενου ΣΑΣ. Κάθε κύκλωμα $FMFA_i$ αναπαριστά τον γλωσσικό όρο A_i της γλωσσικής μεταβλητής A . Κάθε γλωσσικός όρος A_i είναι ένα ασαφές σύνολο που περιγράφεται από μία γκαουσιανή συνάρτηση συμμετοχής. Το ρεύμα πόλωσης I_{bias} των FMF κυκλωμάτων είναι ένα σταθερό ρεύμα (στην περίπτωση μας $I_{bias} = 3nA$) για κάθε κύκλωμα FMF ενώ οι τάσεις V_r και V_c μεταβάλλονται από $-300mV$ έως $+300mV$. Το ρεύμα εξόδου I_{FMF} κάθε κυκλώματος FMF δηλώνει το βαθμό συμμετοχής μεταξύ της εισόδου V_{in1} και του ασαφούς συνόλου που αυτό περιγράφει.	66
5.3.1	Current-Mode Min-Max κύκλωμα από τους A.Alikhani και A.Ahmadi [AA11].	67
5.3.2	Συμπεριφορά του current-mode min-max κυκλώματος στην περίπτωση όπου για τα ρεύματα εισόδου ισχύει ότι $I_1 < I_2$.	68
5.3.3	FI κύκλωμα (fuzzy inference μπλοκ). Τα ρεύματα I_1 and I_2 είναι οι εισόδου του FI κυκλώματος που παράγονται από δύο αντίστοιχα FMF κυκλώματα του προηγούμενου σταδίου του ΣΑΣ, δηλαδή αναπαριστούν το βαθμό συμμετοχής της εισόδου του συστήματος με κάποιο ασαφές σύνολο. $VDD = -VSS = 0.3V$.	69
5.3.4	Ρεύματα εξόδου I_{FIMIN} και I_{FIMAX} του προτεινόμενου FI κυκλώματος για δύο ημιτονοειδείς κυματομορφές ρεύματος εισόδου με πλάτος $10nA$ και διαφορά φάσης 110 deg .	72
5.3.5	Αρχιτεκτονική υψηλού επιπέδου του Fuzzy Inference Block. Τα ρεύματα I_{FMFA1} , I_{FMFB1} , I_{FMFC1} και I_{FMFD1} παράγονται από τα αντίστοιχα FMF κυκλώματα $FMFA1$, $FMFB1$, $FMFC1$ και $FMFD1$ και υποδεικνύουν το βαθμό συμμετοχής μεταξύ των εισόδων του συστήματος και των ασαφών συνόλων $A1$, $B1$, $C1$ και $D1$. Η MIN ή η MAX έξοδος ρεύματος κάθε FI κυκλώματος ελέγχει αν τα antecedent μέρη των κανόνων είναι ANDed ή ORed, αντίστοιχα. Το ρεύμα εξόδου ολόκληρου του FI μπλοκ αντιστοιχεί στο βαθμό ενεργοποίησης του ασαφούς κανόνα που υλοποιεί. Στην παραπάνω περίπτωση, το ρεύμα $I_{FIRule1}$ δηλώνει το firing strength ω_1 του $Rule_1$ του ΣΑΣ. Στην προτεινόμενη αρχιτεκτονική για έναν κανόνα με n στο πλήθος antecedents απαιτούνται συνολικά $(n + (n \bmod 2) - 1)$ FI κυκλώματα για την υλοποίηση του αντίστοιχου is needed FI μπλοκ. $VDD = -VSS = 0.3V$	74
5.4.1	Ισοδύναμο μοντέλο ασθενούς σήματος OTA.	75
5.4.2	Σύμβολο του OTA.	75

5.4.3 Ο απλούστερος OTA. Αποτελείται από ένα διαφορικό ζεύγος $M_{n1} - M_{n2}$, το οποίο πολώνεται από το τρανζίστορ M_{nb} και έναν καθρέφτη ρεύματος $M_{p1} - M_{p2}$, που σχηματίζει το ρεύμα εξόδου του OTA ίσο με τη διαφορά των ρευμάτων πόλωσης του διαφορικού ζεύγους, $I_{out} = I_1 - I_2$	76
5.4.4 I-V χαρακτηριστική του ρεύματος εξόδου I_{out} του απλού OTA για διάφορες τιμές της διαφορικής τάσης εξόδου $V_{in} = V_{in1} - V_{in2}$ του OTA [Liu+02].	77
5.4.5 I-V χαρακτηριστική του ρεύματος εξόδου I_{out} του απλού OTA για σταθερή είσοδο $V_{in1} = V_{in2}$ για διάφορες τιμές της τάσης εξόδου V_{out} του OTA [Liu+02].	78
5.4.6 Wide range simple OTA.	80
5.4.7 Cross-coupled differential pair.	81
5.4.8 Αρχή λειτουργίας cross-coupled differential pair [Raz17].	82
5.4.9 Unity-gain follower συνδεσμολογία ενός amplifier. Το ρεύμα εξόδου του ενισχυτή είναι ανάλογο της διαφοράς μεταξύ της τάσης εξόδου και της τάσης εισόδου. Εάν η έξοδος της διάταξης συνδεθεί σε υψηλό φορτίο και ο ενισχυτής έχει σχεδιαστεί με αρκετά υψηλό κέρδος, η τάση εξόδου θα ακολουθήσει την τάση εισόδου.	82
5.4.10 Αρχιτεκτονική υψηλού επιπέδου του μπλοκ αποσαφοποίησης Defuzzification Block του προτεινόμενου ΣΑΣ. Η δομή της follower-aggregation τεχνικής που αποτελείται από m σε πλήθος OTAs (OTA_1 έως OTA_m) παράγει το COG στην έξοδο τάσης V_{out} . Κάθε OTA αναπαριστά την consequent γκαουσιανή συνάρτηση συμμετοχής ενός κανόνα του ΣΑΣ, με τη ρύθμιση τάσης στη θετική του είσοδο να αντιστοιχεί στη μέση τιμή (centroid) της αντίστοιχης γκαουσιανής. Το ρεύμα πόλωσης είναι ο βαθμός ικανοποίησης (firing strength) του ασαφούς κανόνα που καταλήγει σε αυτή τη γκαουσιανή συνάρτηση συμμετοχής και παράγεται από ένα αντίστοιχο FI μπλοκ.	83
5.4.11 Wide-range high open loop gain OTA (defuzzification μπλοκ). Το ρεύμα I_{bias} είναι το ρεύμα πόλωσης του OTA και οι τάσεις V_{in+} και V_{in-} είναι οι τάσεις στον θετικό και αρνητικό ακροδέκτη του OTA, αντίστοιχα. $VDD = -VSS = 0.3V$	86
5.4.12 Τα υποδιαγράμματα (α) και (β) απεικονίζονται το ρεύμα εξόδου I_{out} και η διαγωγιμότητα G_m του OTA για διάφορες τιμές του ρεύματος πόλωσης I_{bias} και μεταβολές της διαφορικής τάσης εισόδου ΔV_{in} . Ο προτεινόμενος OTA παρουσιάζει ξεκάθαρη γραμμική συμπεριφορά τουλάχιστον 220mV διαφορικού εύρους εισόδου.	88
5.4.13 Ρεύμα εξόδου I_{out} του OTA για μεταβολές στην τάση εξόδου του V_{out} για διάφορες τιμές του ρεύματος πόλωσης I_{bias} . Ο προτεινόμενος OTA παρουσιάζει ανεξαρτησία από την τάση στην έξοδό του σε εύρος τουλάχιστον 400mV.	89
5.5.1 Διάγραμμα ροής της διαδικασίας προκατασκευής (pre-fabrication) για το σχεδιασμό του προτεινόμενου ΣΑΣ.	90
5.5.2 Post-fabrication τροποποιήσεις στην αρχιτεκτονική υψηλού επιπέδου ενός FI μπλοκ. Για κάθε FI κύκλωμα του συνολικού FI μπλοκ ένας διακόπτης ενεργοποιεί ή απενεργοποιεί το κύκλωμα και μια πύλη μετάδοσης καθορίζει εάν το ρεύμα εξόδου του θα είναι το MIN ή το MAX ρυθμίζοντας τη λογική σχέση των εισόδων του σε AND ή OR, αντίστοιχα. $VDD = -VSS = 0.3V$	92
6.0.1 Αρχιτεκτονική υψηλού επιπέδου ΣΑΣ βάσει της προτεινόμενης αρχιτεκτονικής με 2 εισόδους V_{in1} και V_{in2} , 1 έξοδο V_{out} , 4 ασαφή σύνολα εισόδου A_1 και A_2 για την είσοδο V_{in1} , B_1 και B_2 για την είσοδο V_{in2} , 4 ασαφείς κανόνες και 4 ασαφή σύνολα εξόδου V_{rRulei} για $i = 1$ έως 4.	96
6.3.1 Layout της προτεινόμενης αρχιτεκτονικής ΣΑΣ με βάση την τεχνική common-centroid (χρησιμοποιούνται επιπλέον εικονικά τρανζίστορ). Τα περιφερειακά μπλε μπλοκ συμβολίζουν τα κυκλώματα MIN/MAX, ενώ τα εσωτερικά πράσινα και μοβ-μαύρα μπλοκ αντιπροσωπεύουν τα κυκλώματα Bump και τους OTA, αντίστοιχα.	101
6.3.2 Αποτελέσματα ταξινόμησης της προτεινόμενης αναλογικής αρχιτεκτονικής (κίτρινο) και του ισοδύναμου μοντέλου λογισμικού (πράσινο) στο σύνολο δεδομένων για τον καρκίνο του μαστού breast cancer Wisconsin (original) dataset για 20 επαναλήψεις.	102
6.3.3 Post-layout αποτελέσματα προσομοίωσης Monte-Carlo 200 σημείων της προτεινόμενης αρχιτεκτονικής στο σύνολο δεδομένων για τον καρκίνο του μαστού breast cancer Wisconsin (original) dataset σε μία από τις προηγούμενες 20 επαναλήψεις, η οποία παρείχε απόδοση ακρίβειας 95,71%. Η κατανομή που προκύπτει από την Monte-Carlo ανάλυση έχει μέση τιμή $\mu_M = 95.81\%$ και τυπική απόκλιση $\sigma_M = 0.26\%$ με μέγιστη τιμή $max_M = 96.67\%$ και ελάχιστη $min_M = 95.24\%$	103

Ευρετήριο Πινάκων

5.1	Διαστάσεις τρανζίστορ στο FMF κύκλωμα (Σχήμα 5.2.4).	65
5.2	Αποτελέσματα σύγκρισης της απόδοσης του κλασικού pMOS κωδικού καθρέφτη σε σχέση με αυτή του αντίστοιχου pMOS modified-Wilson στον υπολογισμό του τελεστή Min για διάφορες τιμές των ρευμάτων εισόδου I1 και I2 του FI κυκλώματος στο εύρος τιμών [0, 15nA].	71
5.3	Διαστάσεις τρανζίστορ στο FI κύκλωμα (Σχήμα 5.3.3).	71
5.4	Διαστάσεις τρανζίστορ (Σχήμα 5.4.11).	87
5.5	Αποτελέσματα επιδόσεων του OTA για διάφορες (και ακραίες) τιμές του ρεύματος πόλωσης.	88
6.1	Αποτελέσματα ακρίβειας διάγνωσης ασθενειών θυροειδούς (για 5 επαναλήψεις).	98
6.2	Αποτελέσματα ακρίβειας διάγνωσης ασθένειας του θυροειδούς (για 5 επαναλήψεις).	98
6.3	Αποτελέσματα ακρίβειας ανίχνευσης δέρματος σε εικόνες - RGB (για 10 επαναλήψεις).	99
6.4	Αποτελέσματα ακρίβειας ανίχνευσης δέρματος σε εικόνες - HSV (για 10 επαναλήψεις).	100
6.5	Αποτελέσματα ακρίβειας ανίχνευσης δέρματος σε εικόνες - YCbCr (για 10 επαναλήψεις).	100
6.6	Περιγραφή των χαρακτηριστικών - attributes του συνόλου δεδομένων breast cancer Wisconsin (original) dataset.	101
6.7	Αποτελέσματα ακρίβειας διάγνωσης καρκίνου του μαστού στο σύνολο δεδομένων breast cancer Wisconsin (original) dataset (για 20 επαναλήψεις).	102
6.8	Σύγκριση αναλογικών ταξινομητών στο σύνολο δεδομένων breast cancer Wisconsin (original) dataset.	104

Κεφάλαιο 1

Εισαγωγή

1.1	Αναλογικός Υπολογισμός (Analog Computing)	2
1.2	Soft Computing	6
1.3	Θεωρία Ασαφούς Λογικής - Fuzzy Computing	7
1.4	Νεύρο-Ασαφή Συστήματα - Neuro-Fuzzy Systems	7
1.5	Οργάνωση Εργασίας	8

Η κατασκευή υπολογιστικών μηχανών οι οποίες μπορούν να αναπτύξουν τη δική τους νοημοσύνη, αντίστοιχη των ανθρώπων, αποτελεί ένα διαρκές όνειρο της ανθρωπότητας και έναν από τους κυρίαρχους επιστημονικούς και τεχνολογικούς στόχους του τελευταίου αιώνα.

Η ανάπτυξη νέων επιστημονικών εργαλείων και η αύξηση των δεδομένων και της διαθέσιμης υπολογιστικής ισχύος έχουν βοηθήσει την πρόοδο της έρευνας. Ταυτόχρονα, έχουν στρέψει το ενδιαφέρον της αγοράς στην αυτοματοποίηση των διαδικασιών για ανάπτυξη ευφυών συστημάτων με υψηλή ακρίβεια στη λήψη αποφάσεων για εφαρμογές σε διάφορους τομείς της καθημερινότητας, από βιομηχανικές έως βιο-ιατρικές και ψυχαγωγικές.

Η Τεχνητή Νοημοσύνη (TN) (Artificial Intelligence) είναι ο επιστημονικός κλάδος που επιχειρεί τη σχεδίαση και κατασκευή "έξυπνων" μηχανών που δέχονται ερεθίσματα, εξάγουν πληροφορία από αυτά, την επεξεργάζονται και τελικά ενεργούν προσπαθώντας να μιμηθούν τον τρόπο που θα ενεργούσε ένας άνθρωπος στα ίδια ερεθίσματα. Το Neuromorphic Computing (NC) (νευρομορφική υπολογιστική) είναι ο κλάδος της TN που επιδιώκει την σχεδίαση συστημάτων (τόσο λογισμικού όσο και υλικού) ικανά να μιμούνται τη λειτουργία του ανθρώπινου εγκεφάλου (brain-like computing) [Ou+22], να μαθαίνουν και να προσαρμόζονται με τρόπο παρόμοιο με την ανθρώπινη νοημοσύνη, με απώτερο στόχο να καταστήσει δυνατή την υπερρεαλιστική γεννητική τεχνητή νοημοσύνη (hyper-realistic generative AI). Αυτή η επιδίωξη κρίνεται ακόμα δυσκολότερη αν αναλογιστούμε πως γνωρίζουμε πολύ λίγα για το πως λειτουργεί πραγματικά ο ανθρώπινος εγκέφαλος [Ou+22].

Η εξέλιξη του NC και άλλων τάσεων στην τεχνολογία υλικού, όπως η κβαντική υπολογιστική (quantum computing) και η υπολογιστική άκρων (edge computing), τροφοδοτεί την ταχεία επέκταση των βιομηχανιών που βασίζονται στην TN, το IoT (Internet of Things) και την επεξεργασία δεδομένων σε πραγματικό χρόνο, ενώ ταυτόχρονα διευρύνει τα όρια της κρυπτογραφίας, της έρευνας και της αποτελεσματικότητας των τεχνητών νευρωνικών δικτύων. Ωστόσο, όσο αφορά τις υλοποιήσεις υλικού στον τομέα της TN γενικότερα, η ταχεία ανάπτυξη της θέτει μεγάλες προκλήσεις όσον αφορά την ταχύτητα και την κατανάλωση ενέργειας λόγω της εκρηκτικής αύξησης των δεδομένων [Wu+22].

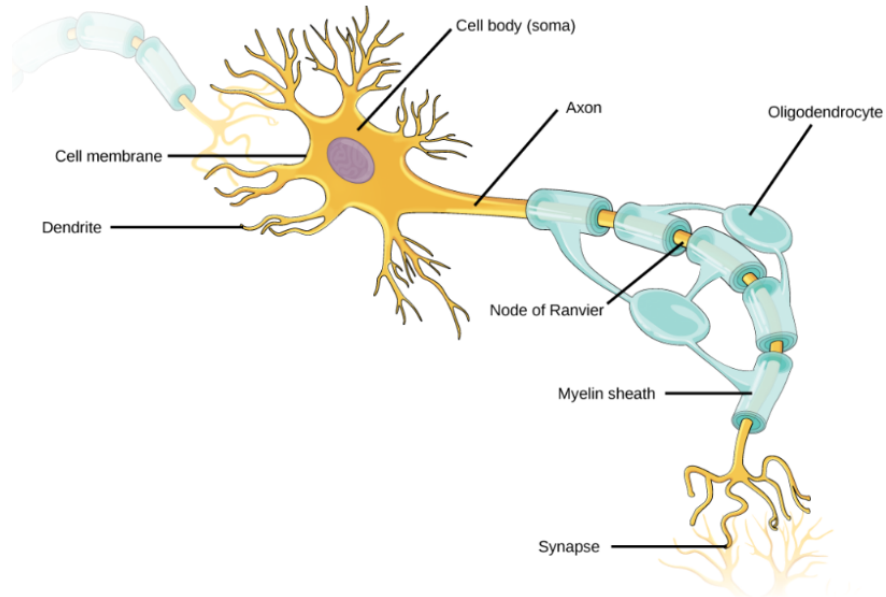
Ένας καινοτόμος επιστημονικός τομέας σχεδίασης συστημάτων υλικού που αντεπεξέρχονται τις σύγχρονες προκλήσεις της τεχνολογίας, εμφανίζει ομοιότητες στον τρόπο εξαγωγής συμπεράσματος σε σχέση με τη λειτουργία του ανθρώπινου εγκεφάλου και χρησιμοποιείται σε AI και NC εφαρμογές είναι το Analog Computing (AC).

1.1 Αναλογικός Υπολογισμός (Analog Computing)

Το Analog Computing είναι μία μέθοδος υπολογισμού που χρησιμοποιεί συνεχή φυσικά σήματα, όπως ηλεκτρικές, μηχανικές ή υδραυλικές ποσότητες, για να προσομοιώσει και να επιλύσει προβλήματα. Αν και ο αναλογικός τρόπος υπολογισμού επισκιάστηκε από τον ψηφιακό υπολογισμό στο δεύτερο μισό του εικοστού αιώνα, πλέον επιστρέφει ως μια σημαντική εναλλακτική τεχνολογία υπολογιστών. Πλήθος ερευνών υποδηλώνουν ότι ο αναλογικός υπολογισμός στις σύγχρονες τεχνολογίες μπορεί να ξεπεράσει αποτελεσματικά τους περιορισμούς του ψηφιακού υπολογισμού και έχει αναδειχθεί ως ένα σημαντικό θεωρητικό πλαίσιο εργασίας (framework) για τη μίμηση της λειτουργίας του ανθρώπινου εγκεφάλου και άλλων φυσικών συστημάτων [Mac93].

Η χρήση συνεχών μη γραμμικών ηλεκτρικών σημάτων και η δυνατότητα παραλληλοποίησης των διεργασιών και χρήσης ανάδρασης είναι βασικά κοινά χαρακτηριστικά των Αναλογικών Συστημάτων και του Νευρικού Συστήματος του ανθρώπου [Mea89a].

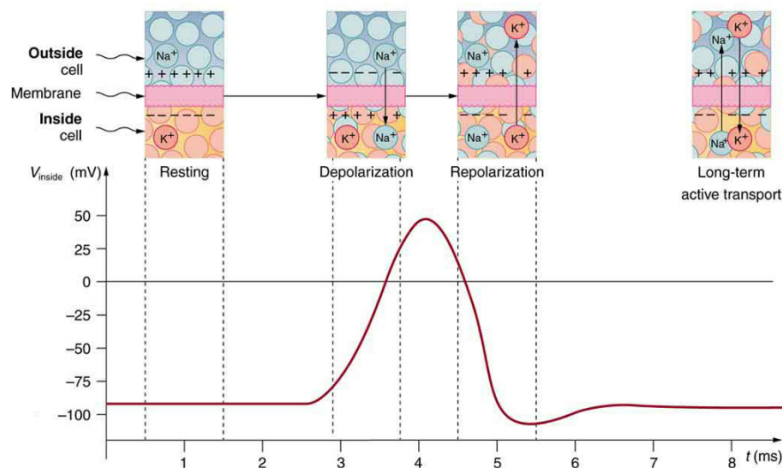
Μία ακόμα σημαντική ομοιότητα που εμφανίζουν ο τρόπος λειτουργίας του ανθρώπινου νευρικού συστήματος και ένα αναλογικό σύστημα είναι ότι τα σήματα επεξεργασίας παρουσιάζονται ως διαφορές ηλεκτρικού δυναμικού και αυτά μεταφέρονται μέσα σε καλώδια, τα οποία σχηματίζονται περιβάλλοντας μία αγωγίμη διαδρομή με έναν εξαιρετικό ηλεκτρικό μονωτή. Εξαιτίας του δυναμικού σε έναν αγωγό εισόδου, οι ενεργές (active) συσκευές προκαλούν τη ροή του ρεύματος προς έναν αγωγό εξόδου. Η διέλευση του ρεύματος αυτού διαμεσολαβείται από το ηλεκτρικό δυναμικό σε έναν τρίτο κόμβο ελέγχου. Ένα τροφοδοτικό διατηρεί μία σχεδόν σταθερή τιμή στο ηλεκτροχημικό δυναμικό μεταξύ των ενεργών συσκευών των συστημάτων και το ρεύμα που τελικά παράγεται στην έξοδο μεταβάλλεται εκθετικά με το δυναμικό στον ηλεκτρικό κόμβο ελέγχου.



Σχήμα 1.1.1: Αφηρημένη δομή ενός κλασικού νευρώνα

Αν περιγράψαμε τη λειτουργία ενός νευρώνα πολύ αφαιρετικά και με βάση το Σχήμα 1.1.1 θα λέγαμε ότι αρχικά ο νευρώνας λαμβάνει ένα προσυναπτικό ερέθισμα (pre-synaptic stimulus) από τους δενδρίτες (dendrites) και η συναπτική ολοκλήρωση (synaptic integration) λαμβάνει χώρα στο σώμα (soma). Κατά τη διάρκεια της διαδικασίας αυτής όταν μία τάση δυναμικού της μεμβράνης (membrane voltage) υπερβεί ένα όριο τότε ο νευρώνας παράγει ένα δυναμικό δράσης (action potential), το οποίο μεταδίδεται στους επόμενους νευρώνες (της αλυσίδας του νευρικού συστήματος) μέσω του άξονα (axon) [Hwa+20].

Η διαδικασία παραγωγής ενός σήματος δυναμικού δράσης από έναν νευρώνα παρουσιάζεται στο Σχήμα 1.1.2 μαζί με τις αντίστοιχες κινήσεις των ιόντων K (Καλίου) και Na (Νατρίου) οι οποίες μεταβάλλουν το δυναμικό της μεμβράνης.



Σχήμα 1.1.2: Η διαδικασία παραγωγής ενός σήματος δυναμικού δράσης (action potential) με αντίστοιχες εικονογραφημένες κινήσεις ιόντων σε κάθε βήμα

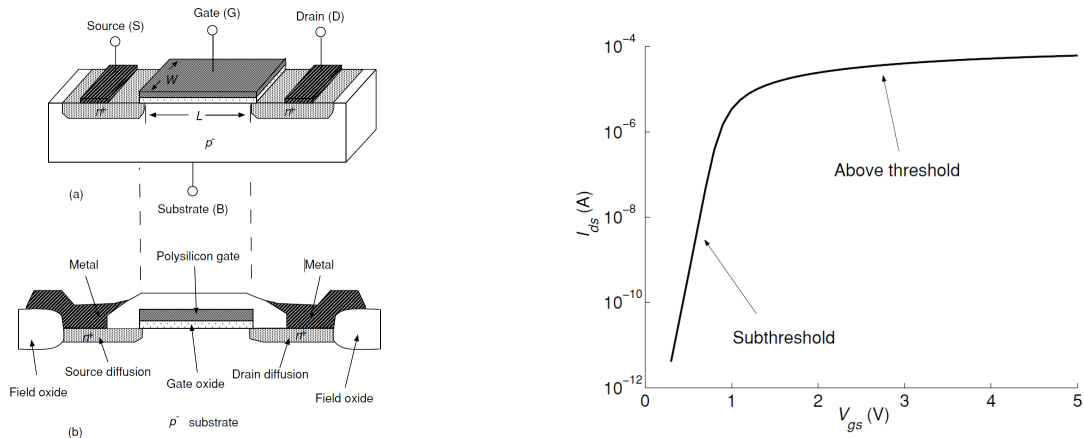
Στον κόσμο της τεχνολογίας υλικού και των μικροηλεκτρονικών κυκλωμάτων, όταν τα MOSFETs (Σχήμα 1.1.3) λειτουργούν στην περιοχή υποκατωφλίου (Sub-threshold region) ο κύριος μηχανισμός μεταφοράς των φορέων είναι η διάχυση (diffusion), ακριβώς όπως συμβαίνει για τα ιόντα που ρέουν μέσω των πρωτεϊνικών διαύλων κατά

μήκος των μεμβρανών των νευρώνων [Chi+14]. Κατά συνέπεια τα MOSFETs εμφανίζουν μία εκθετική σχέση μεταξύ της τάσης που επικρατεί μεταξύ της πύλης και της πηγής (gate-to-source voltage) και του ρεύματος στην υποδοχή τους (drain current), όπως παρατηρούμε στο Σχήμα 1.1.3.

Για ένα n-type MOSFET η σχέση ρεύματος - τάσης όταν αυτό λειτουργεί στην περιοχή υποκατωφλίου εκφράζεται με μία εξίσωση της μορφής:

$$I_{nMOS} (Sub-threshold) = I_{0n} \cdot e^{(\kappa_n \cdot V_g - V_s) / V_T} \quad (1.1.1)$$

Η εκθετική αυτή συνάρτηση που δημιουργείται είναι άμεσο αποτέλεσμα της κατανομής του Boltzmann με την πρόσθεση και αφαίρεση των ρευμάτων να βασίζεται στην αρχή διατήρησης του φορτίου. Εκτεταμένη ανάλυση της συμπεριφοράς των MOSFETs στην περιοχή λειτουργίας του υποκατωφλίου (Sub-threshold region) γίνεται σε επόμενη ενότητα της εργασίας.



(a) Η δομή ενός n-type MOSFET σε ένα p- υπόστρωμα (substrate). Το MOSFET έχει τέσσερις ακροδέκτες: την υποδοχή - drain (D), την πηγή - source (S), την πύλη - gate (G) και το σώμα - body (bulk) (B). (a) Διασθητική 3-D εικόνα ενός n-type MOSFET (nMOS). (b) Διασθητική εικόνα διατομής ενός n-type MOSFET [Liu+02].

(b) Η χαρακτηριστική συνάρτηση του ρεύματος στην υποδοχή ενός n-type MOSFET (I_{ds}) σε σχέση με την τάση που επικρατεί μεταξύ της πύλης και της πηγής του (V_{gs}) με λόγο $W/L = 12.8/1.6$ σε τεχνολογία 0.8 μm CMOS process για σταθερές τάσεις V_{ds} και V_{sb} . Παρατηρούμε ότι στη Subthreshold περιοχή λειτουργίας, το ρεύμα I_{ds} αυξάνεται εκθετικά σε σχέση με την V_{gs} [Liu+02].

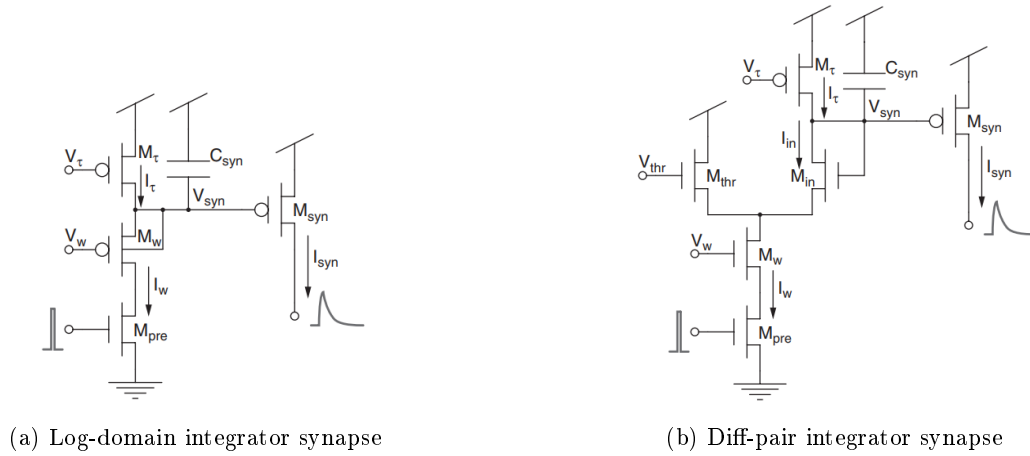
Σχήμα 1.1.3: Η συμπεριφορά ενός n-type MOSFET στη Subthreshold περιοχή λειτουργίας [Liu+02]

Ταυτόχρονα, η δυναμική αγωγιμότητα των νευρώνων και η συναπτική μετάδοση μπορούν να μοντελοποιηθούν από διαφορικές εξισώσεις πρώτης τάξης [Des97], επομένως λογαριθμικά κυκλώματα (log-domain circuits) που λειτουργούν στην περιοχή υποκατωφλίου και υλοποιούν βαθυπερατά φίλτρα πρώτης τάξης (first order low pass filters) μπορούν να αναπαράξουν πιστά τη βιολογική χρονική δυναμική συμπεριφορά του Νευρικού Συστήματος του ανθρώπου.

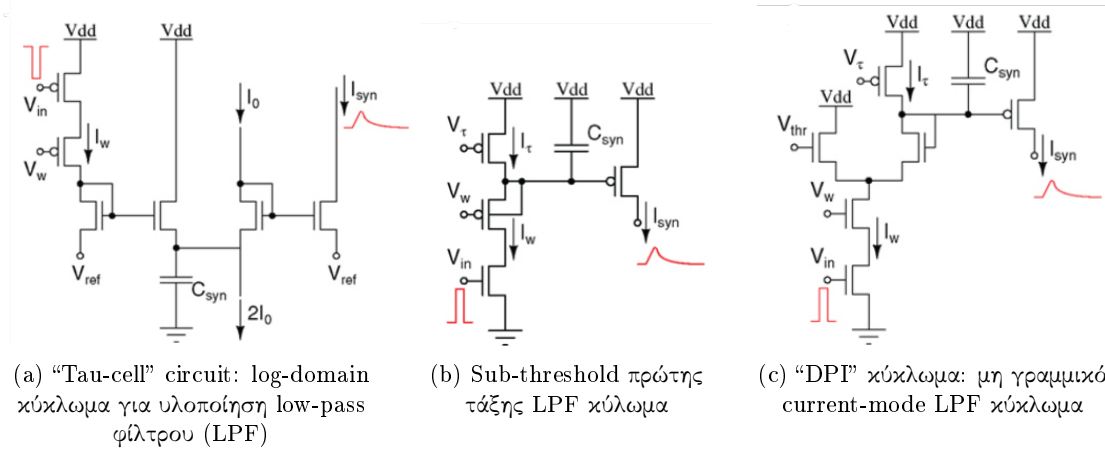
Μερικά αναλογικά συστήματα που έχουν προταθεί ως βασικά δομικά στοιχεία για την υλοποίηση νευρώνων και συνάψεων πυριτίου είναι ο ολοκληρωτής διαφορικού ζεύγους (DPI) [BI07; BMI06], τα Log-Domain Low Pass Filters (LPF) [AB04] και τα TauCell κυκλώματα [SJ03].

Όσο η τεχνολογία προοδεύει τόσο πληθαίνουν οι αρχιτεκτονικές κατασκευές νευρώνων και συνάψεων πυριτίου με τις πιο σύγχρονες υλοποιήσεις να γίνονται σε τεχνολογίες μικρότερες από 22nm [RPI19] με κατανάλωση ενέργειας της τάξης του 1 pJ ανά δημιουργία spike (αντίστοιχη κυματομορφή με αυτή του δυναμικού δράσης του νευρώνα). Ο νέος αυτός κλάδος της τεχνολογίας ονομάζεται Neuromorphic Design, είναι άρριχτα συνδεδεμένος με το Analog Design και τα τελευταία χρόνια γνωρίζει ταχεία εξέλιξη [Ahm15; HM22].

Αυτά τα κυκλώματα αναλύονται συνήθως εφαρμόζοντας την translinear αρχή, σύμφωνα με την οποία το άθροισμα των τάσεων σε μία αλυσίδα από τρανζίστορ που υπακούν σε μία εκθετική χαρακτηριστική ρεύματος-τάσης μπορεί να εκφραστεί ως πολλαπλασιασμός των ρευμάτων που ρέουν κατά μήκος τους [Wie93]. Με αυτόν τον τρόπο μπορούν να σχεδιαστούν εύρωστα αναλογικά νευρονικά δίκτυα και συστήματα υλικού αντίστοιχα με αυτά που υλοποιούνται από τους σύγχρονους αλγόριθμους μηχανικής μάθησης στο λογισμικό.



Σχήμα 1.1.4: Παραδείγματα αναλογικών υλοποιήσεων ολοκληρωτών συνάψεων (synapse integrators) [BI07]



Σχήμα 1.1.5: Παραδείγματα αναλογικών νευρομορφικών σχεδιαστικών υλοποιήσεων [Ind+11]

Έτσι λοιπόν γίνεται κατανοητό ότι το Analog Computing προσφέρεται για τη μίμηση της συμπεριφοράς των νευρώνων και των συνάψεων του νευρικού συστήματος του ανθρώπου.

Τη συμπεριφορά αυτή μοντελοποιούν ήδη διάφοροι αλγόριθμοι βάσει των οποίων κατασκευάζονται ευφυείς εφαρμογές και συστήματα που δέχονται, επεξεργάζονται και αναπαράγουν πληροφορία αυτόνομα, δηλαδή χωρίς την ανάγκη να ελέγχονται από κάποιον άνθρωπο.

Παραδείγματα τέτοιων συστημάτων υπάρχουν παντού γύρω μας από τα ανθρωποειδή ρομπότ, τα αυτο-οδηγούμενα αυτοκίνητα μέχρι τις έξυπνες ηλεκτρικές σκούπες, τους εικονικούς βοηθούς φωνητικών εντολών όπως η Siri της Apple και τα πολύπλοκα ευφυή chatbots όπως το ChatGPT.

Η ανάπτυξη του αυτοματισμού στα περισσότερα από αυτά τα συστήματα έφερε στο επίκεντρο της έρευνας την αυτοματοποίηση της επικοινωνίας, η οποία είναι πλέον ευρέως γνωστή με τον όρο Internet of Things. Το IoT έχει σαν στόχο να επιτρέπει την αυτόνομη λήψη και ανταλλαγή χρήσιμων πληροφοριών μεταξύ διάφορων συσκευών του πραγματικού κόσμου [She+17], όπως φυσικά αντικείμενα, συσκευές, αυτοκίνητα, κτίρια και άλλα. Ένας μεγάλος τομέας του IoT είναι τα smart sensor συστήματα για φορητές συσκευές, οι οποίες εξάγουν πληροφορία από το περιβάλλον και την επεξεργάζονται συνεχώς. Τα smart sensor συστήματα για φορητές συσκευές αποτελούν επίσης αντικείμενο της παρούσας εργασίας.

Το δίκτυο των smart sensor συσκευών αυξάνεται εκθετικά με πολυάριθμες εφαρμογές στην υγειονομική περίθαλψη, τον αυτοματισμό, τις φορητές συσκευές και άλλες [Jay+16; Asl+21] με στόχο τη βελτίωση της άνεσης και της ποιότητας της καθημερινότητας. Παράλληλα όμως, αυξάνονται και οι απαιτήσεις αυτών των συστημάτων για

συλλογή, επεξεργασία και αποθήκευση δεδομένων υψηλής ταχύτητας, χαμηλής υπολογιστικής ισχύος σε όσο το δυνατόν μειωμένη επιφάνεια [Cap+20].

Ψηφιακά υπολογιστικά συστήματα, επιταχυντές υλικού hardware accelerators, όπως GPUs, Field-Programmable Gate Arrays (FPGAs) ή Digital ASICs αντικαθιστούν τις κλασσικές αρχιτεκτονικές υπολογιστικών συστημάτων [CC17; SSE13; INK12; Rue20; Moh+20]. Εναλλακτικές προσεγγίσεις τέτοιων συστημάτων περιλαμβάνουν αμιγώς αναλογικά ή μεικτού σήματος ολοκληρωμένα κυκλώματα (Integrated Circuits - IC). Οι αρχιτεκτονικές αναλογικών ολοκληρωμένων κυκλωμάτων έχουν το πλεονέκτημα της χαμηλής κατανάλωσης ενέργειας, μαζικά παράλληλου υπολογισμού και φθηνής υλοποίησης σε μικρό κυκλωματικό χώρο. Ταυτόχρονα, έχουν τη δυνατότητα επεξεργασίας του σήματος απευθείας από τις εξόδους των αισθητήρων, χωρίς να απαιτούνται μετατροπές αναλογικού σε ψηφιακό σήμα, οι οποίοι καταλαμβάνουν κυκλωματικό χώρο και καταναλώνουν μεγάλα ποσά ενέργειας.

Συνεπώς, με τη χρήση αναλογικών αρχιτεκτονικών καλύπτεται ο περιορισμός χαμηλής κατανάλωσης ισχύος τον οποίο θέτει η ανάγκη αέναης λειτουργίας του συστήματος με μπαταρία λιθίου ή χρήσης συλλέκτη ενέργειας. Από την άλλη, τον περιορισμό αυτόν η εξ ολοκλήρου ψηφιακή επεξεργασία σήματος και η ψηφιακή εξαγωγή συμπερασμάτων δεν μπορεί να ικανοποιήσει [Tal+21].

Η κατανάλωση των αναλογικών κυκλωμάτων μπορεί να μειωθεί περαιτέρω με την λειτουργία τους στην sub-threshold περιοχή [WCC06].

Σε αυτή την περίπτωση, η μείωση της τάσης τροφοδοσίας σε πολύ χαμηλά επίπεδα (και λιγότερο από 1V) οδηγεί στην δυνατότητα πόλωσης των τρανζίστορ με ρεύματα της τάξεως των nano-Ampere. Ο συνδυασμός μειωμένης τάσης τροφοδοσίας και χαμηλών ρευμάτων πόλωσης συντελεί σε σημαντική μείωση της κατανάλωσης των κυκλωμάτων.

Έτσι, όπως αναφέρθηκε παραπάνω, στην ίδια περιοχή η λειτουργία των MOSFETs προσομοιώνει αυτή των νευρώνων και των συνάψεων του ανθρώπινου νευρικού συστήματος και ταυτόχρονα πληροί τις προϋποθέσεις χαμηλής κατανάλωσης ισχύος. Εκτεταμένη ανάλυση για την περιοχή λειτουργίας υποκατωφλίου των MOSFETs γίνεται σε επόμενη ενότητα, μιας και η σχεδίαση της παρούσας εργασίας βασίζεται σε αυτή.

1.2 Soft Computing

Η Τεχνητή Νοημοσύνη - Artificial Intelligence (AI) και η Μηχανική Μάθηση - Machine Learning (ML) είναι δύο άρρηκτα συνδεδεμένοι τομείς της τεχνολογίας υπολογιστών που αποσκοπούν στο σχεδιασμό ευφυών συστημάτων (intelligent systems) [RN10], τα οποία βρίσκονται παντού γύρω μας στην κοινωνία του 2023. Η Τεχνητή Νοημοσύνη στοχεύει στην κατασκευή συστημάτων τα οποία μπορούν να κρίνουν, να μαθαίνουν και να ενεργούν αυτόνομα, ενώ η Μηχανική Μάθηση στοχεύει στη κατασκευή αλγορίθμων και μοντέλων τα οποία μπορούν να εκπαιδευτούν πάνω σε δεδομένα, να μάθουν και να βελτιώσουν την απόδοσή τους [GBC16].

Το Soft Computing είναι μία καινοτόμα προσέγγιση κατασκευής ευφυών συστημάτων για την επίλυση σύνθετων και πολύπλοκων πρακτικών - real-world προβλημάτων με έναν τρόπο που μοιάζει με αυτόν που θα τα έλυne ένας άνθρωπος. Είναι ένας ευρύς τομέας της τεχνολογίας υπολογιστών που περιλαμβάνει πολλές υπολογιστικές τεχνικές και προσεγγίσεις συμπεριλαμβανομένων μεταξύ άλλων της Τεχνητής Νοημοσύνης, της Μηχανικής Μάθησης, της Ασαφούς Λογικής, των Νευρωνικών Δικτύων και του Εξελιγτικού Υπολογισμού σε συνδυασμό με την ανθρώπινη γνώση και πληροφορία. Χρησιμοποιώντας συνδυαστικά διάφορες συμπληρωματικές μεταξύ τους υπολογιστικές μεθόδους προκύπτουν ευέλικτα, προσαρμοστικά και εύρωστα υβριδικά ευφυή συστήματα τα οποία εμπεριέχουν τη γνώση της ανθρώπινης τεχνογνωσίας και μπορούν να χειριστούν την αβεβαιότητα και την ανακρίβεια στα προβλήματα.

Οι παραδοσιακές Hard Computing τεχνικές, όπως συστήματα κανόνων και αλγόριθμοι βασισμένοι στην ακρίβεια και τη λογική, δε μπορούν να αντιμετωπίσουν την αβεβαιότητα και την ανακρίβεια των δεδομένων τους με αποτέλεσμα να έχουν κακή απόδοση σε δεδομένα εισόδου με θόρυβο. Αντίθετα, οι Soft Computing τεχνικές διαχειρίζονται πολύπλοκα δεδομένα εισόδου τα οποία πέρα από ανακρίβεια και αβεβαιότητα λόγω θορύβου, πολλές φορές είναι ελλιπή και ταυτόχρονα περιέχουν ασάφεια, μιας και σε πολλά real-world προβλήματα οι μεταβλητές δεν μπορούν να καθοριστούν με ακρίβεια αριθμητικά και περιγράφονται μόνο λεκτικά, οπότε ως γλωσσικές μεταβλητές είναι ασαφείς.

Το Neuro-Fuzzy Computing είναι μία Soft Computing τεχνική σχεδιασμού ευφυών συστημάτων, στην οποία Νευρωνικά Δίκτυα διακρίνουν μοτίβα και κάνουν το σύστημα προσαρμοστικό σε αλλαγές του περιβάλλοντος, ενώ Συστήματα Ασαφούς Συμπερασμού ενσωματώνουν την ανθρώπινη γνώση και επιτυγχάνουν το συμπερασμό και τη λήψη των αποφάσεων [JSM97]. Ο συνδυασμός των δύο αυτών συμπληρωματικών τεχνικών - προσεγγίσεων μαζί με διάφορες τεχνικές βελτιστοποίησης συντελεί στη δημιουργία μίας καινοτόμας υπολογιστικής τεχνικής, αντικείμενο της οποίας αποτελεί η συγκεκριμένη εργασία.

1.3 Θεωρία Ασαφούς Λογικής - Fuzzy Computing

Η Ασαφής Λογική πρωτοεσιχθή από τον Lofti Zadeh το 1965 στη δημοσίευσή του με τίτλο "Fuzzy Sets" στο Πανεπιστήμιο της Καλιφόρνια στο Berkeley των ΗΠΑ [Zad65]. Την ίδια χρονιά ανεξάρτητα με τον Zadeh, ο γερμανός μαθηματικός Dieter Klaua παρουσιάζει δύο νέες εκδοχές ανθροιστικής ιεραρχίας (cumulative hierarchy) των λεγόμενων πολυ-αξιακών συνόλων (many-valued sets) [Kla65; Kla66]. Μία κατηγορία από αυτά τα many-valued σύνολα ήταν και τα ασαφή σύνολα που πρότεινε ο Zadeh [Got14].

Η θεωρία των Ασαφών Συνόλων είναι μία μαθηματική λογική η οποία σε αντίθεση με την κλασική Θεωρία των Συνόλων δίνει τη δυνατότητα σε ένα στοιχείο να ανήκει μερικώς σε κάποιο σύνολο και καθιερώθηκε ως μία μέθοδος διαχείρισης της ανακρίβειας, της αβεβαιότητας και της ασάφειας που εντοπίζεται σε πολλά πρακτικά - real-world προβλήματα [Mea89a].

Ο ανθρώπινος εγκέφαλος επεξεργάζεται ανακρίβεις και ελλιπείς πληροφορίες που δέχεται από τα αισθητήρια όργανα, πληροφορίες οι οποίες πολλές φορές σχετίζονται με αόριστες - ασαφείς έννοιες και δε μπορούν να περιγραφούν αριθμητικά με ακρίβεια. Οι ασαφείς αυτές έννοιες προσδιορίζουν συνήθως κατηγορίες και όχι απόλυτα διαχωρισμένα και σαφώς καθορισμένα σύνολα, με τη μετάβαση από τη μία κατηγορία στην άλλη να γίνεται σταδιακά, μεταβαίνοντας από καταστάσεις με περισσότερη ή λιγότερη συσχέτιση με την εκάστοτε κατηγορία. Μέσω της Ασαφούς Λογικής και της Ασαφούς Συλλογιστικής δίνονται απαντήσεις σε προβλήματα τα οποία δε μπορούν να περιγραφούν με μαθηματική ακρίβεια και περιγράφονται κυρίως λεκτικά - γλωσσικά, καθώς η ασάφεια είναι ένα χαρακτηριστικό της γλώσσας και πηγάζει από την ανακρίβεια που ενυπάρχει στο γλωσσικό ορισμό και τον προφορικό λόγο [Sab+11; Bon80]. Η θεωρία των Ασαφών Συνόλων παρέχει τα μαθηματικά εργαλεία ώστε να επιτυγχάνονται αριθμητικοί υπολογισμοί βάσει τέτοιων ασαφών εννοιών, οι οποίες περιγράφονται λεκτικά - γλωσσικά και ορίζονται μαθηματικά από συναρτήσεις συμμετοχής (membership functions) [Der11].

Συγκεκριμένα, τα ασαφή σύνολα είναι συναρτήσεις που απεικονίζουν μία λεκτική περιγραφή - έννοια και "εκχωρούν" σε κάθε αντικείμενο μία τιμή (grade of membership function - degree of compatibility) μεταξύ του 0 και του 1. Η τιμή αυτή δηλώνει το βαθμό συσχέτισης του αντικειμένου με το αντίστοιχο ασαφές σύνολο. Συγκεκριμένα, όταν η τιμή αυτή είναι 0 τότε το αντικείμενο αυτό δεν ανήκει στο σύνολο, ενώ όταν είναι 1 τότε το αντικείμενο αυτό αντιπροσωπεύει πλήρως το συγκεκριμένο ασαφές σύνολο.

Έπειτα, για την επίτευξη της Ασαφούς Συλλογιστικής και περαιτέρω τη δημιουργία ενός Συστήματος Ασαφούς Συμπερασμού (Fuzzy Inference System - FIS) απαιτείται η επιλογή - δημιουργία μίας ομάδας Ασαφών "εάν - τότε" (if - then) Κανόνων, διαδικασία η οποία μοντελοποιεί την ανθρώπινη λογική και γνώση και την ενσωματώνει στο σύστημα. Έτσι, δημιουργείται ένα ευφύες σύστημα βασισμένο στην Ασαφή Λογική, το οποίο εμπεριέχει την ανθρώπινη γνώση και λογική, επεξεργάζεται λεκτικές περιγραφές και εκπαιδεύεται με αλγορίθμους μηχανικής μάθησης για να γίνει προσαρμοστικό και όσο το δυνατόν περισσότερο ακριβές.

Στη συνέχεια της ενότητας αυτής παρουσιάζονται οι βασικοί ορισμοί και συμβολισμοί για τα ασαφή σύνολα και την ασαφή συλλογιστική, βάσει των οποίων επιτυγχάνεται ο σχεδιασμός Συστημάτων Ασαφούς Συμπερασμού και δη του Συστήματος Ασαφούς Συμπερασμού που προτείνεται στην παρούσα εργασία.

1.4 Νεύρο-Ασαφή Συστήματα - Neuro-Fuzzy Systems

Συνδυάζοντας Συστήματα Ασαφούς Συμπερασμού με νευρωνικά δίκτυα προκύπτουν συστήματα με υψηλό επίπεδο συλλογιστικής ικανότητας και προσαρμοστικότητας. Η σημαντικότερη ιδιότητα αυτών των συστημάτων είναι ότι έχουν τη δυνατότητα να εκπαιδεύονται βάσει των διαφόρων αλγορίθμων μηχανικής μάθησης που υποστηρίζουν τα νευρωνικά δίκτυα και έτσι να προσαρμόζουν αυτόνομα και αυτόματα τις παραμέτρους τους ανάλογα με τα δεδομένα του εκάστοτε προβλήματος που καλούνται να λύσουν (χωρίς την ανάγκη ελέγχου από κάποιον άνθρωπο). Τα συστήματα αυτά ονομάζονται Νεύρο-Ασαφή Συστήματα Συμπερασμού (Neuro-Fuzzy Inference

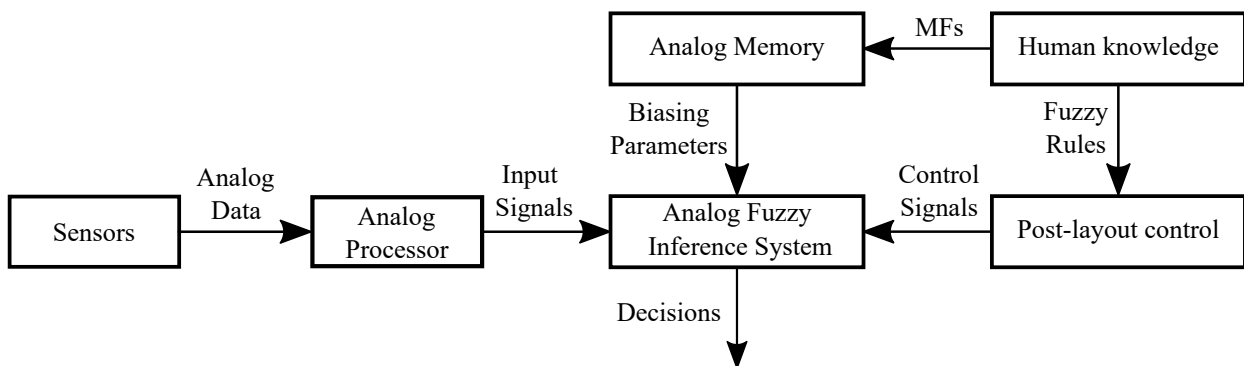
Systems) και αποτελούν ιδανικά εργαλεία για τη μοντελοποίηση ασαφώς ορισμένων δυναμικών, συστημάτων με ελλιπή δεδομένα και χαοτικών συστημάτων.

Τα τελευταία χρόνια τα Νευρο-Ασαφή Συστήματα Συμπερασμού απασχολούν ιδιαίτερα την επιστημονική κοινότητα διότι αποτελούν μία από τις αποδοτικότερες και ακριβέστερες Soft Computing τεχνικές που μοντελοποιούν και προσομοιώνουν σε πολύ υψηλό βαθμό την ανθρώπινη λογική και σκέψη στη διαδικασία λήψης αποφάσεων σε ασαφή real-world προβλήματα. Δύο βασικοί τομείς των Νευρο-Ασαφών Συστημάτων που γνωρίζουν ταχεία ανάπτυξη είναι τα υβριδικά συστήματα (Hybrid Neuro-Fuzzy Systems), τα οποία έχουν αποδειχθεί αποτελεσματικά σε ένα ευρύ φάσμα εφαρμογών ελέγχου, ταξινόμησης και πρόβλεψης, και τα προσαρμοστικά νευρο-ασαφή συστήματα (Adaptive Neuro-Fuzzy Systems), τα οποία είναι ικανά να προσαρμόζουν τις παραμέτρους τους σε πραγματικό χρόνο ως απόκριση σε αλλαγές στο περιβάλλον ή στη συμπεριφορά του συστήματος.

Μερικά χαρακτηριστικά των state-of-the-art Neuro-Fuzzy συστημάτων είναι η γρήγορη και ακριβής μάθηση, οι υψηλές δυνατότητες γενίκευσης, η ευκολία στη σημασιολογική κατανόηση των ασαφών κανόνων που χρησιμοποιούν και η δυνατότητα να χειρίζονται τόσο δεδομένα για να παράξουν την ανθρώπινη γνώση (όταν αυτή δεν υπάρχει, δεν έχει δοθεί) για την επίλυση των προβλημάτων [TMJ21]. Μερικά από τα πιο γνωστά ευρέως χρησιμοποιούμενα Νευρο-Ασαφή Συστήματα Συμπερασμού είναι το ANFIS (Adaptive Neuro-Fuzzy Inference System) [Jan93], το MIMO-ANFIS (Multiple Input Multiple Output Adaptive Neuro-Fuzzy Inference System) [Liu+02], το ANFIS-GA (Adaptive Neuro-Fuzzy Inference System with Genetic Algorithm) [TS03], το HyFIS (Hybrid Fuzzy Inference System) [BC00] και το NNFIS (Neural Network and Fuzzy Inference System) [JSM97].

1.5 Οργάνωση Εργασίας

Με κίνητρο τις πρόσφατες εργασίες που αναδεικνύουν τις δυνατότητες της νευρο-ασαφούς μοντελοποίησης, προτείνουμε ένα καινοτόμο, αμιγώς αναλογικό, ολοκληρωμένο, τύπου 2 Σύστημα Ασαφούς Συμπερασμού γενικού σκοπού εξαιρετικά χαμηλής ισχύος. Η προτεινόμενη αρχιτεκτονική είναι πλήρως ηλεκτρονικά ρυθμιζόμενη και προγραμματιζόμενη, γεγονός που επιτρέπει την υλοποίηση συστημάτων ασαφούς συμπερασμού που μπορούν να χρησιμοποιηθούν σε διαφορετικά προβλήματα. Αξιοποιώντας τη φύση και τις ιδιότητες χαμηλής κατανάλωσης ενέργειας των αναλογικών κυκλωμάτων, η προτεινόμενη αρχιτεκτονική προορίζεται για ενσωμάτωση σε πλήρως αναλογικά συστήματα (fully analog system-level designs) που επιτελούν on-chip ασαφή συλλογισμό, όπως αφηρημένα απεικονίζεται στο Σχήμα 1.5.1.



Σχήμα 1.5.1: Αμιγώς αναλογικό Σύστημα Ασαφούς Συμπερασμού.

Το προτεινόμενο FIS εκπληρώνει το ρόλο του αναλογικού συστήματος ασαφούς συμπερασμού (Analog Fuzzy Inference System) του Σχήματος 1.5.1. Τα χαρακτηριστικά της σχεδίασης και η ακρίβειά του συστήματος επιτρέπουν την ανάπτυξη αναλογικών ασαφών συστημάτων υλικού υψηλής απόδοσης και εξαιρετικά χαμηλής ισχύος.

Το προτεινόμενο σύστημα αποτελείται από τρία δομικά στοιχεία και υλοποιείται ως ασαφής ταξινομητής ο οποίος αξιολογείται σε διάφορα προβλήματα ταξινόμησης μεταξύ των οποίων θυροειδή skin detection καρκίνου του

μαστού χρησιμοποιώντας ανοικτές στο κοινό βάσεις δεδομένων και συγκεκριμένα, το το breast cancer Wisconsin (original) dataset [MW90a]. Για κάθε πρόβλημα ταξινόμησης σχεδιάστηκε ένας διαφορετικός αναλογικός ασαφής ταξινομητής σε τεχνολογία TSMC 90nm CMOS και το αντίστοιχο μοντέλο του σε λογισμικό. Η ακρίβεια κάθε ταξινομητή επιβεβαιώνεται μέσω των αποτελεσμάτων post-layout προσομοιώσεων, οι οποίες διεξήχθη και προσομοιώθηκαν με τη χρήση του Cadence IC Suite, σε σύγκριση πάντα με τα αποτελέσματα του αντίστοιχου software ασαφή ταξινομητή.

Στην περίπτωση του προβλήματος του προβλήματος ταξινόμησης ασθενών που πάσχουν από καρκίνο του μαστού, η απόδοση της προτεινόμενης σχεδίασης του ασαφούς ταξινομητή συγκρίθηκε και με άλλους αναλογικούς ταξινομητές. Τα αποτελέσματα της σύγκρισης καταδεικνύουν την υπεροχή της προτεινόμενης αρχιτεκτονικής η οποία παρουσιάζει το βέλτιστο συνδυασμό εξαιρετικά χαμηλής κατανάλωσης ισχύος και υψηλής απόδοσης. Συνολικά, η παρούσα εργασία συμβάλλει στην ανάπτυξη ενός ευέλικτου και ακριβούς αναλογικού Συστήματος Ασαφούς Συμπερασμού το οποίο μπορεί να εφαρμοστεί σε διάφορες εφαρμογές ασαφούς συλλογισμού σε διαφορετικούς τομείς.

Η διπλωματική εργασία χωρίζεται σε 6 κεφάλαια. Ακολουθεί μία επιγραμματική παρουσίαση των περιεχομένων κάθε κεφαλαίου:

- Στο κεφάλαιο 1 εισάγεται το γενικότερο θέμα που αφορά η εργασία, δηλαδή ο Αναλογικός Υπολογισμός και τα Νευρο-Ασαφή Συστήματα.
- Στο κεφάλαιο 2 παρουσιάζεται το θεωρητικό υπόβαθρο της εργασίας και επεξηγούνται έννοιες, μεθοδολογίες, μοντέλα και συστήματα της Ασαφούς λογικής. Ακόμη παρουσιάζεται η διαδικασία της Ασαφούς Συλλογιστικής και της σχεδίασης ενός Συστήματος Ασαφούς Συμπερασμού. Τέλος, προχωράμε στην παρουσίαση δύο συγκεκριμένων βασικών τύπων Συστημάτων Ασαφούς Συμπερασμού, του τύπου 2 και του τύπου 3 αλλά και μίας ειδικότερης κατηγορίας των τελευταίων, αυτή των μηδενικής τάξης συστημάτων (zero-order type 3 FIS) με στόχο την κατανόηση της προτεινόμενης αρχιτεκτονικής.
- Στο κεφάλαιο 3 γίνεται εκτενής μελέτη της υπάρχουσας βιβλιογραφίας σε υλοποιήσεις υλικού Συστημάτων Ασαφούς Συμπερασμού.
- Στο κεφάλαιο 4 παρουσιάζεται το μοντέλο του προτεινόμενου Συστήματος Ασαφούς Συμπερασμού. Επίσης, επεξηγούνται τα επιμέρους μπλοκ του συστήματος και οι λόγοι που χρησιμοποιήθηκε το κάθε ένα από αυτά, ενώ τέλος παρουσιάζεται εκτενώς το μαθηματικό μοντέλο του προτεινόμενου συστήματος.
- Στο κεφάλαιο 5 περιγράφεται αναλυτικά η αρχιτεκτονική του προτεινόμενου μοντέλου σε επίπεδο σχεδίασης κυκλωμάτων. Επεξηγούνται οι αρχές λειτουργίας των επιλεγμένων κυκλωμάτων και παρουσιάζεται συνοπτική βιβλιογραφική ανασκόπηση για κάθε ένα από αυτά. Ταυτόχρονα, επεξηγούνται οι μεθοδολογίες σχεδίασης που χρησιμοποιήθηκαν και παρουσιάζονται τόσο οι στόχοι αυτών όσο και τα αποτελέσματα των αντίστοιχων προσομοιώσεων που επιβεβαιώνουν την επίτευξή τους.
- Στο κεφάλαιο 6 παρατίθενται τα πειραματικά αποτελέσματα των διαφόρων υλοποιήσεων βάσει της προτεινόμενης αρχιτεκτονικής. Μελετήθηκαν δύο αρχιτεκτονικές οι οποίες συγκρίθηκαν σε όλες τις εφαρμογές ταξινόμησης. Η βέλτιστη επιλογή που παρουσιάζει την καλύτερη απόδοση του μοντέλου αποτελεί την προτεινόμενη αρχιτεκτονική, η οποία συγκρίνεται τόσο με το αντίστοιχο μοντέλο σε επίπεδο λογισμικό όσο και με άλλα αναλογικά ολοκληρωμένα κυκλώματα.
- Το κεφάλαιο 7 συνοψίζει την παρούσα εργασία. Παρουσιάζονται τα συμπεράσματα από τις διάφορες μελέτες, προσομοιώσεις και συγκρίσεις μοντέλων πάνω σε χαρακτηριστικά απόδοσης, κατανάλωσης ισχύος, ενέργειας και ταχύτητας της προτεινόμενης αρχιτεκτονικής. Τέλος, προτείνονται μελλοντικές επεκτάσεις και πιθανά ερευνητικά θέματα μελέτης που προκύπτουν από την παρούσα εργασία.

Κεφάλαιο 2

Θεωρητικό Υπόβαθρο

2.1	Ασαφή Σύνολα	12
2.2	Συναρτήσεις Συμμετοχής	12
2.3	Πράξεις των Ασαφών Συνόλων	14
2.3.1	Ασαφές Συμπλήρωμα	16
2.3.2	Ασαφής Ένωση	17
2.3.3	Ασαφής Τομή	17
2.4	Ασαφείς Σχέσεις	18
2.5	Ασαφείς Κανόνες	19
2.6	Ασαφής Συλλογιστική	20
2.7	Ασαφή Συστήματα - Συστήματα Ασαφούς Συμπερασμού (ΣΑΣ)	25
2.7.1	Τεχνικές Αποασαφοποίησης	27
2.7.2	Τύποι Συστημάτων Ασαφούς Συμπερασμού	28
2.8	Type 2 και Zero-Order Type 3 Συστήματα Ασαφούς Συμπερασμού	30
2.8.1	Type 2 - Mamdani Fuzzy Inference System	30
2.8.2	Zero-Order Takagi-Sugeno Fuzzy Inference System	31
2.8.3	Σύγκριση Mamdani FIS και Takagi-Sugeno FIS	33

Σε αυτό το κεφάλαιο θα παρουσιαστεί το θεωρητικό υπόβαθρο αυτής της διπλωματικής εργασίας.

2.1 Ασαφή Σύνολα

Η κλασική συνολοθεωρία βασίζεται στην αρχή της διχοτομίας, ένα στοιχείο είτε ανήκει είτε δεν ανήκει σε ένα σύνολο. Αν X ένα σύνολο και x ένα τυχαίο στοιχείο τότε συμβολικά ισχύει ότι :

$$X(x) = \begin{cases} 1, & \text{αν } x \in X \\ 0, & \text{αν } x \notin X \end{cases} \quad (2.1.1)$$

Παρόλο που η κλασική συνολοθεωρία αποτελεί βασικό μαθηματικό εργαλείο για πολλές εφαρμογές, δε μπορεί να χρησιμοποιηθεί για την περιγραφή της ανθρώπινης σκέψης η οποία στηρίζεται στην ασάφεια και την αβεβαιότητα, ακριβώς διότι στηρίζεται σε μία καθαρά δυαδική λογική, αποκλείοντας τη μερική επαλήθευση ενός συνόλου από ένα στοιχείο.

Αμφισβητώντας την αρχή της διχοτομίας προκύπτει η ασαφής συνολοθεωρία, στην οποία η μετάβαση από το "ανήκω στο σύνολο" στο "δεν ανήκω στο σύνολο" είναι σταδιακή και χαρακτηρίζεται από συναρτήσεις συμμετοχής, μέσω των οποίων μοντελοποιούνται τα ασαφή σύνολα, τα οποία με τη σειρά τους συνήθως αποτελούν γλωσσικές περιγραφές.

Η έννοια της ασαφούς συνολοθεωρίας και η μοντελοποίηση των ασαφών συνόλων βασίζεται στην ιδέα ότι ένα στοιχείο δεν είναι απαραίτητο να καθοριστεί μονοσήμαντα αν ανήκει ή όχι σε ένα σύνολο, αλλά μπορεί να ανήκει στο σύνολο αυτό σε κάποιο βαθμό. Ο βαθμός αυτός προσδιορίζεται από μία συνάρτηση συμμετοχής μ , η οποία παίρνει τιμές στο διάστημα $[0,1]$. Έτσι, θεωρώντας ένα υπερσύνολο αναφοράς X , ένα ασαφές σύνολο A του X ορίζεται ως το σύνολο των διατεταγμένων ζευγαριών :

$$A = \{(x, \mu_A(x)) \mid x \in X, \mu_A(x) : X \rightarrow [0, 1]\}, \quad (2.1.2)$$

όπου $\mu_A(x)$ μία συνάρτηση από το X στο $[0, 1]$ η οποία ονομάζεται συνάρτηση συμμετοχής (membership function) του ασαφούς συνόλου A .

Η συνάρτηση συμμετοχής $\mu_A(x)$ αποδίδει σε κάθε στοιχείο $x \in X$ μία τιμή (βαθμός συμμετοχής - βαθμός συμβατότητας - degree of compatibility - grade of membership function) ανάμεσα στο 0 και στο 1. Η τιμή αυτή δηλώνει το βαθμό συσχέτισης του στοιχείου x με το αντίστοιχο ασαφές σύνολο A . Συγκεκριμένα, όταν η τιμή αυτή είναι $\mu_A(x) = 0$ τότε το στοιχείο x δεν ανήκει στο ασαφές σύνολο A , ενώ όταν είναι $\mu_A(x) = 1$ τότε το στοιχείο x αντιπροσωπεύει πλήρως το συγκεκριμένο ασαφές σύνολο (A). Όταν $\mu_A(x) = 0.5$ τότε το στοιχείο x αντιπροσωπεύει μερικώς την έννοια του ασαφούς συνόλου A . Έτσι, όταν $\mu_A(x) = 0.2$ τότε το στοιχείο x αντιπροσωπεύει λίγο την έννοια του ασαφούς συνόλου A , ενώ όταν $\mu_A(x) = 0.8$ την αντιπροσωπεύει σχετικά πολύ αλλά όχι πλήρως. Με ακριβώς αυτόν τον τρόπο εισάγεται μαθηματικά η έννοια της ασάφειας (fuzziness) και της ανακρίβειας (imprecision) στην ασαφή συνολοθεωρία.

Βάσει του ορισμού αυτού, προκύπτει ότι ένα κλασικό σύνολο μπορεί να θεωρηθεί ως μία ειδική περίπτωση ενός ασαφούς συνόλου στο οποίο η συνάρτηση συμμετοχής παίρνει μόνο τις τιμές 0,1.

2.2 Συναρτήσεις Συμμετοχής

Όπως αναφέρθηκε προηγουμένως, ένα ασαφές σύνολο A χαρακτηρίζεται πλήρως από την αντίστοιχη συνάρτηση συμμετοχής $\mu_A(x)$. Τυπικές συναρτήσεις συμμετοχής μίας διάστασης (δηλαδή της μορφής $y = f(x)$, μία ανεξάρτητη μεταβλητή x και μία εξαρτημένη μεταβλητή y) είναι οι τριγωνικές, οι τραπεζοειδείς, οι Gaussian, οι κωδωνοειδείς, οι σιγμοειδείς και οι LF. Στη συνέχεια παρατίθενται οι μαθηματικοί ορισμοί των παραπάνω συναρτήσεων συμμετοχής.

Μία τριγωνική συνάρτηση συμμετοχής (triangular membership function) ορίζεται από τρεις παραμέτρους a, b, c , ($a < b < c$) οι οποίες ορίζουν τις x συντεταγμένες των τριών γωνιών του τριγώνου με τους παρακάτω δύο τρόπους.

Με μορφή 4-κλαδης συνάρτησης:

$$\text{triangle}(x; a, b, c) = \begin{cases} 0, & x \leq a \\ \frac{x-a}{b-a}, & a \leq x \leq b \\ \frac{c-x}{c-b}, & b \leq x \leq c \\ 0, & c \leq x \end{cases} \quad (2.2.1)$$

και με χρήση των τελεστών max και min:

$$\text{triangle}(x; a, b, c) = \max \left\{ \min \left(\frac{x-a}{b-a}, \frac{c-x}{c-b} \right), 0 \right\} \quad (2.2.2)$$

Μία τραπεζοειδής συνάρτηση συμμετοχής (trapezoidal membership function) ορίζεται από τέσσερις παραμέτρους a, b, c, d ($a < b < c < d$) οι οποίες ορίζουν αντίστοιχα τις x συντεταγμένες των τεσσάρων γωνιών του τραπεζίου με τους παρακάτω δύο τρόπους.

Με μορφή 5-κλαδης συνάρτησης:

$$\text{trapezoid}(x; a, b, c, d) = \begin{cases} 0, & x \leq a \\ \frac{x-a}{b-a}, & a \leq x \leq b \\ 1, & b \leq x \leq c \\ \frac{d-x}{d-c}, & c \leq x \leq d \\ 0, & d \leq x \end{cases} \quad (2.2.3)$$

και με χρήση των τελεστών max και min:

$$\text{trapezoid}(x; a, b, c, d) = \max \left\{ \min \left(\frac{x-a}{b-a}, 1, \frac{d-x}{d-c} \right), 0 \right\} \quad (2.2.4)$$

Μία Gaussian συνάρτηση συμμετοχής (gaussian membership function) ορίζεται βάσει των παραμέτρων c και σ , ως εξής:

$$\text{gaussian}(x; c, \sigma) = e^{-\frac{(x-c)^2}{2\sigma^2}}, \quad (2.2.5)$$

όπου το c αντιστοιχεί στη μέση τιμή της Gaussian συνάρτησης και το σ αντιστοιχεί στη διασπορά της.

Μία κωδωνοειδής συνάρτηση συμμετοχής (generalized bell membership function) ορίζεται βάσει τριών παραμέτρων a, b και c , σύμφωνα με τον τύπο:

$$\text{bell}(x; a, b, c) = \frac{1}{1 + \left| \frac{x-c}{a} \right|^{2b}} \quad (2.2.6)$$

Συνήθως το b έχει θετική τιμή, ενώ σε αντίθετη περίπτωση δημιουργείται μία ανεστραμμένη κωδωνοειδής συνάρτηση. Οι παράμετροι a και c από μόνες τους δεν ελέγχουν κάποιο συγκεκριμένο χαρακτηριστικό της συνάρτησης αλλά η ταυτόχρονη μεταβολή τους επηρεάζει το κέντρο και το πλάτος της συνάρτησης συμμετοχής, ενώ η παράμετρος b ελέγχει την κλίση των σημείων διασταύρωσης (crossover points).

Μία σιγμοειδής συνάρτηση συμμετοχής (sigmoidal membership function) ορίζεται βάσει δύο παραμέτρων a και c , σύμφωνα με τον τύπο:

$$\text{sigmoid}(x; a, c) = \frac{1}{1 + e^{-a(x-c)}}, \quad (2.2.7)$$

όπου παράμετρος a ελέγχει την κλίση της συνάρτησης συμμετοχής στο σημείο $x = c$.

Μία LR συνάρτηση συμμετοχής (left-right membership function) ορίζεται ως εξής:

$$\text{LR}(x; c, \alpha, \beta) = \begin{cases} F_L\left(\frac{c-x}{\alpha}\right), & x \leq c \\ F_R\left(\frac{x-c}{\beta}\right), & c \leq x \end{cases} \quad (2.2.8)$$

όπου F_L και F_R δύο γνησίως φθίνουσες συναρτήσεις ορισμένες στο πεδίο $[0, +\infty)$ με $F_L(0) = F_R(0) = 1$ και $\lim_{x \rightarrow +\infty} F_L(x) = \lim_{x \rightarrow +\infty} F_R(x) = 0$.

Οι τριγωνικές και τραπεζοειδείς συναρτήσεις συμμετοχής αν και είναι συνεχείς συναρτήσεις επειδή αποτελούνται από ευθύγραμμα τμήματα δεν είναι παραγωγίσιμες στα γωνιακά τους σημεία. Οι υπόλοιπες μη γραμμικές συναρτήσεις συμμετοχής είναι παραγωγίσιμες σε όλο το πεδίο ορισμού τους, είναι δηλαδή πιο λείες (smooth). Το γεγονός αυτό προσδίδει αρκετά οφέλη σε ένα Σύστημα Ασαφούς Συμπερασμού γιατί η τελική συνολική συνάρτηση συμμετοχής εξόδου, που θα δημιουργηθεί, θα αποτελεί μία συνεχή και ομαλή συνάρτηση απεικόνισης, η οποία μπορεί να επεξεργαστεί καλύτερα και οδηγεί σε πιο εύρωστα συμπεράσματα. Σε αντίθετη περίπτωση η συνάρτηση απεικόνισης που θα δημιουργηθεί συνήθως δε θα είναι ούτε ομαλή, ούτε συνεχής και άρα ούτε παραγωγίσιμη και θα οδηγεί σε πιο ασταθή συμπεράσματα.

Επίσης, κάποιες φορές είναι βοηθητικό ή και απαραίτητο να χρησιμοποιούνται συναρτήσεις συμμετοχής δύο διαστάσεων, δηλαδή με δύο εισόδους x και y σε διαφορετικά υπερσύνολα αναφοράς (της μορφής $z = f(x,y)$), δύο ανεξάρτητες μεταβλητές x, y και μία εξαρτημένη μεταβλητή z). Ένας φυσικός τρόπος επέκτασης μίας μονοδιάστατης συνάρτησης μεταφοράς σε διδιάστατη είναι η χρήση του κυλινδρικού μετασχηματισμού επέκτασης. Όπως θα υπογραμμιστεί και στη συνέχεια μία διδιάστατη συνάρτηση συμμετοχής μπορεί επίσης να προκύψει ως το αποτέλεσμα της πράξης "KAI" ή της πράξης "H" μεταξύ δύο μονοδιάστατων συναρτήσεων συμμετοχής.

Τέλος, ένας τύπος συνάρτησης συμμετοχής θα αναφερθεί στη συνέχεια είναι αυτός που περιγράφει ένα singleton ασafές σύστημα. Συγκεκριμένα, μία singleton συνάρτηση συμμετοχής ορίζεται ως εξής:

$$singleton(x; c) = \begin{cases} 1, & x = c \\ 0, & \text{οποδήποτε αλλού,} \end{cases} \quad (2.2.9)$$

όπου c μία συγκεκριμένη σαφώς καθορισμένη τιμή εντός του υπερσυνόλου αναφοράς X . Μία singleton συνάρτηση συμμετοχής μοντελοποιεί τη δυαδική λογική της κλασικής συνολοθεωρίας και όπως θα υπογραμμιστεί στη συνέχεια της εργασίας, χρησιμοποιείται σε συγκεκριμένες περιπτώσεις για την αναπαράσταση σαφώς καθορισμένων αριθμητικών τιμών κατά τη διάρκεια της ασafούς συλλογιστικής των Ασαφών Συστημάτων Συμπερασμού.

Με τη χρήση των συναρτήσεων συμμετοχής αναπαρίστανται τα ασafή σύνολα που περιγράφουν τις ασafείς - γλωσσικές μεταβλητές, οι οποίες, όπως ορίζει το όνομά τους, αποτελούν έναν τρόπο περιγραφής συνόλων με γλωσσικούς - λεκτικούς όρους. Συγκεκριμένα γλωσσική μεταβλητή X_f ονομάζεται κάθε ασafής αναπαράσταση του συνόλου X με γλωσσικούς όρους η οποία προσδίδει μία ποιοτική περιγραφή στα στοιχεία. Για την γλωσσική μεταβλητή X_f μπορούν να οριστούν πολλαπλοί γλωσσικοί όροι που αντιστοιχούν σε ασafή υποσύνολα του X , τα οποία περιγράφονται μαθηματικά με τη χρήση των συναρτήσεων συμμετοχής, όπως αναφέρθηκε προηγουμένως.

Οι γλωσσικοί όροι μίας γλωσσικής μεταβλητής X_f αποτελούν μία μέθοδο κατάτμησης του συνόλου X , η οποία ονομάζεται ασafής κατάτμηση. Αν L_i είναι οι n σε πλήθος ($i = 1, 2, \dots, n$) γλωσσικοί όροι μίας ασafούς - γλωσσικής μεταβλητής X_f , τότε κάθε γλωσσικός όρος αντιστοιχεί σε ένα ασafές υποσύνολο και όλοι μαζί περιγράφουν το ασafές σύνολο X_f ως εξής:

$$L_i = \{(x, \mu_{L_i}(x_i)) \mid x \in X, \mu_{L_i}(x) \rightarrow [0, 1] \mid 1 \leq i \leq n\} \quad (2.2.10)$$

$$X_f = L_i \mid 1 \leq i \leq n \quad (2.2.11)$$

Η χρήση των ασafών - γλωσσικών μεταβλητών σε ένα Σύστημα Ασαφούς Συμπερασμού επιτυγχάνει την ποσοτική μαθηματική μοντελοποίηση εννοιών της φυσικής γλώσσας και όπως θα παρατηρήσουμε στη συνέχεια είναι αυτό το χαρακτηριστικό που με τους Ασαφείς Κανόνες ενσωματώνει την ανθρώπινη γνώση και λογική στο σύστημα.

2.3 Πράξεις των Ασαφών Συνόλων

Οι βασικές πράξεις της κλασικής συνολοθεωρίας είναι το ΣΤΜΠΛΗΡΩΜΑ, η ΈΝΩΣΗ και η ΤΟΜΗ οι οποίες γίνονται συνήθως βάσει των τελεστών "OXI", "H" και "KAI", αντίστοιχα της άλγεβρας Boole. Οι ίδιες

πράξεις ορίζονται και για τα ασαφή σύνολα βάσει αντίστοιχων τελεστών, οι οποίοι αποτελούν ένα υπερσύνολο των κλασικών τελεστών, και επιδρούν πάνω στις συναρτήσεις συμμετοχής των αντίστοιχων ασαφών συνόλων.

Μεταβαίνοντας στον χώρο της ασαφούς λογικής πρέπει να έχουμε κατά νου ότι οι έννοιες "αληθές" και "ψευδές" είναι πλέον θέμα βαθμού συμμετοχής (degree of compatibility).

Έστω δύο ασαφή σύνολα A και B :

$$A = \{(x, \mu_A(x)) \mid x \in X, \mu_A(x) : X \rightarrow [0, 1]\} \quad (2.3.1)$$

$$B = \{(x, \mu_B(x)) \mid x \in X, \mu_B(x) : X \rightarrow [0, 1]\} \quad (2.3.2)$$

Η έννοια του συμπληρώματος ενός ασαφούς συνόλου, είναι αρκετά κατανοητή και παρόμοια με αυτή της κλασικής συνολοθεωρίας, ως το ασαφές σύνολο που δεν έχει κανένα κοινό σημείο με το αρχικό και η ένωση των δύο οδηγεί στην κάλυψη ολόκληρου του υπερσυνόλου αναφοράς (universe of discourse). Παρατηρούμε ότι ακόμα και η έννοια του συμπληρώματος στον ορισμό της συμπεριλαμβάνει την έννοια της ένωσης που στην περίπτωση μας είναι η ασαφής ένωση.

Ο Zadeh έδωσε μία διαισθητική ερμηνεία της έννοιας της ασαφούς ένωσης των δύο ασαφών συνόλων A και B ως το μικρότερο ασαφές σύνολο που περιέχει και το A και το B . Δηλαδή αν D ένα ασαφές σύνολο που περιέχει τα A, B τότε περιέχει και την ένωση αυτών $A \cup B$.

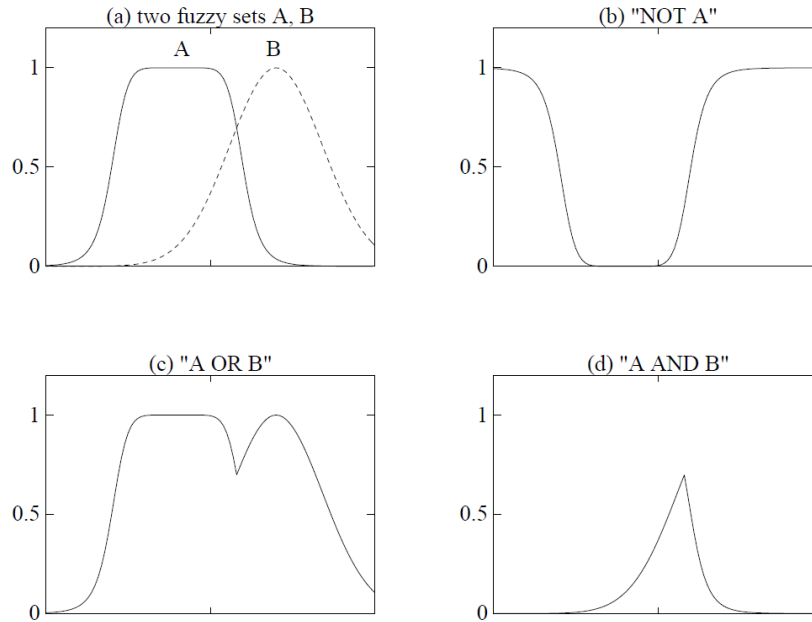
Αντίστοιχα, η ασαφής τομή των δύο ασαφών συνόλων A και B μπορεί να ερμηνευτεί ως το μεγαλύτερο ασαφές υποσύνολο ταυτόχρονα των A και B .

Για την ερμηνεία της έννοιας της ασαφούς τομής χρησιμοποιείται και ο όρος του υποσυνόλου, το οποίο στην ασαφή θεωρία ορίζεται με αντίστοιχο τρόπο όπως και στην κλασική συνολοθεωρία, ως εξής:

Το ασαφές σύνολο A περιέχεται στο ασαφές σύνολο B ή αντίστοιχα το ασαφές σύνολο A είναι υποσύνολο του ασαφούς συνόλου B αν και μόνο αν $\mu_A(x) \leq \mu_B(x)$ για όλα τα $x \in X$. Ισοδύναμα,

$$A \subseteq B \iff \mu_A(x) \leq \mu_B(x) \mid \forall x \in X \quad (2.3.3)$$

Όσον αφορά τις πράξεις του συμπληρώματος, της ένωσης και της τομής των ασαφών συνόλων ορίζονται οι αντίστοιχοι ασαφείς τελεστές. Στο Σχήμα 2.3.1 απεικονίζονται οι βασικές πράξεις του συμπληρώματος, της ένωσης και της τομής δύο τυχαίων ασαφών συνόλων A και B , βάσει αντίστοιχων ασαφών τελεστών που περιγράφονται στη συνέχεια.



Σχήμα 2.3.1: Πράξεις των Ασαφών Συνόλων (a) δύο Ασαφή Σύνολα A και B, (b) \bar{A} - Συμπλήρωμα του A, (c) $A \cup B$ - Α Ένωση B, (d) $A \cap B$ - Α Τομή B, [JS95].

2.3.1 Ασαφές Συμπλήρωμα

Το συμπλήρωμα ενός ασαφούς συνόλου A, συμβολίζεται ως \bar{A} και ορίζεται από τη συνάρτηση συμμετοχής $\mu_{\bar{A}}(x)$ η οποία ορίζεται ως εξής:

$$\mu_{\bar{A}}(x) = N(\mu_A(x)) \quad (2.3.4)$$

Ο τελεστής του ασαφούς συμπληρώματος είναι μία συνεχής συνάρτηση $N : [0, 1] \rightarrow [0, 1]$, η οποία πρέπει να ικανοποιεί τα παρακάτω αξιώματα.

$$\begin{aligned} \text{boundary - συνθήκη ορίων :} & \quad N(0) = 1 \quad \text{και} \quad N(1) = 0 \\ \text{monotonicity - συνθήκη μονοτονίας :} & \quad N(\alpha) \geq N(\beta) \iff \alpha \leq \beta \end{aligned} \quad (2.3.5)$$

Δηλαδή είναι μία φθίνουσα συνάρτηση με μέγιστο το 1 και ελάχιστο το 0.

Η απαίτηση για φθίνουσα συμπεριφορά μπορεί να γίνει κατανοητή από το ότι μία αύξηση της συνάρτησης συμμετοχής ενός ασαφούς συνόλου πρέπει να έχει ως αποτέλεσμα τη μείωση της συνάρτησης συμμετοχής του συμπληρώματός του.

Ένα προαιρετικό αξίωμα που δε χρειάζεται να ικανοποιεί μία συνάρτηση ασαφούς συμπληρώματος αλλά οδηγεί σε καλύτερη συλλογιστική συμπεριφορά των ασαφών συστημάτων είναι το εξής:

$$N(N(\alpha)) = \alpha \quad (2.3.6)$$

το οποίο, όπως είναι προφανές, εγγυάται ότι το διπλό συμπλήρωμα ενός ασαφούς συνόλου είναι το ίδιο το σύνολο.

Ο βασικός τελεστής ασαφούς συμπληρώματος είναι ακριβώς ο ίδιος με αυτόν της κλασικής συνολοθεωρίας:

$$N(\alpha) = 1 - \alpha \quad (2.3.7)$$

Βάσει του οποίου ισχύει:

$$\mu_{\bar{A}}(x) = 1 - \mu_A(x) \quad (2.3.8)$$

Άλλοι ασαφείς τελεστές συμπληρώματος είναι το συμπλήρωμα του Sugeno και το συμπλήρωμα του Yager, που ορίζονται ως εξής:

$$N_{Sugeno}(\alpha) = \frac{1 - \alpha}{1 + s \cdot \alpha}, \quad (2.3.9)$$

όπου s μία παράμετρος μεγαλύτερη από -1 , η οποία επιλέγεται κάθε φορά από το χρήστη του συστήματος αυθαίρετως και οδηγεί προφανώς σε έναν διαφορετικό κάθε φορά τελεστή συμπληρώματος Sugeno.

$$N_{Yager}(\alpha) = (1 - \alpha)^{\frac{1}{\omega}}, \quad (2.3.10)$$

όπου ομοίως (με τον τελεστή συμπληρώματος Sugeno), το ω είναι μία θετική παράμετρος που επιλέγεται αυθαίρετως από τον χρήστη και κάθε φορά οδηγεί σε έναν διαφορετικό τελεστή συμπληρώματος Yager.

2.3.2 Ασαφής Ένωση

Η ασαφής ένωση των δύο ασαφών συνόλων A και B , που περιγράφονται από τις εξισώσεις 2.3.1 και 2.3.2 αντίστοιχα, είναι ένα ασαφές σύνολο C : $C = A \cup B$, το οποίο έχει συνάρτηση συμμετοχής που ορίζεται από τον τύπο:

$$\mu_C(x) = \mu_{A \cup B}(x) = S_{Norm}(\mu_A(x), \mu_B(x)) = \mu_A(x) \tilde{+} \mu_B(x), \quad (2.3.11)$$

όπου S_{Norm} η οικογένεια των τελεστών της ασαφούς ένωσης και $\tilde{+}$ ο δυαδικός μαθηματικός συμβολικός τελεστής της ασαφούς ένωσης (οποιασδήποτε συνάρτησης S της οικογένειας S_{Norm}).

Ένας τελεστής ασαφούς ένωσης S της οικογένειας S_{Norm} είναι μία συνάρτηση δύο μεταβλητών $S : [0, 1] \times [0, 1] \rightarrow [0, 1]$, η οποία πρέπει να ικανοποιεί τα παρακάτω αξιώματα.

boundary - συνθήκη ορίων :	$S(1, 1) = 1$ και $S(0, \alpha) = S(\alpha, 0) = \alpha$	(2.3.12)
monotonicity - συνθήκη μονοτονίας :	$S(\alpha, \beta) \leq S(c, d) \iff \alpha \leq c$ και $\beta \leq d$	
commutativity - αντιμεταθετική ιδιότητα :	$S(\alpha, \beta) = S(\beta, \alpha)$	
associativity - προσεταιριστική ιδιότητα :	$S(\alpha, S(\beta, c)) = S(S(\alpha, \beta), c)$	

Η πρώτη συνθήκη - ιδιότητα θέτει τα όρια της συνάρτησης S και η δεύτερη εγγυάται πως μία μείωση στη τιμή της συνάρτησης συμμετοχής μ_A ή της μ_B δε θα οδηγήσει σε αύξηση της τιμής της συνάρτησης συμμετοχής της ένωσης των δύο $A \cup B$ (δηλαδή η S πρέπει να είναι (γνήσιως) αύξουσα συνάρτηση). Το τρίτο και το τέταρτο αξίωμα είναι αυτά της αντιμεταθετικής και της προσεταιριστικής αντίστοιχα ιδιότητας.

Οι βασικοί απλοί τελεστές της οικογένειας S_{Norm} της ασαφούς ένωσης είναι ο τελεστής του μεγίστου, του αλγεβρικού αθροίσματος, του φραγμένου αθροίσματος και του δραστικού αθροίσματος.

$$S_{Maximum}(\alpha, \beta) = S_{max}(\alpha, \beta) = \max(\alpha, \beta) = \alpha \vee \beta \quad (2.3.13)$$

$$S_{Algebraic\ sum}(\alpha, \beta) = S_{as}(\alpha, \beta) = \alpha + \beta - \alpha \cdot \beta \quad (2.3.14)$$

$$S_{Bounded\ sum}(\alpha, \beta) = S_{bs}(\alpha, \beta) = 1 \wedge (\alpha + \beta) \quad (2.3.15)$$

$$S_{Drastic\ sum}(\alpha, \beta) = S_{ds}(\alpha, \beta) = \begin{cases} \alpha, & \beta = 0 \\ \beta, & \alpha = 0 \\ 1, & \alpha, \beta > 0. \end{cases} \quad (2.3.16)$$

2.3.3 Ασαφής Τομή

Η ασαφής τομή των δύο ασαφών συνόλων A και B , που περιγράφονται από τις εξισώσεις 2.3.1 και 2.3.2 αντίστοιχα, είναι ένα ασαφές σύνολο C : $C = A \cap B$, το οποίο έχει συνάρτηση συμμετοχής που ορίζεται από τον τύπο:

$$\mu_C(x) = \mu_{A \cap B}(x) = T_{Norm}(\mu_A(x), \mu_B(x)) = \mu_A(x) \tilde{*} \mu_B(x), \quad (2.3.17)$$

όπου T_{Norm} η οικογένεια των τελεστών της ασαφούς τομής και $\bar{*}$ ο δυαδικός μαθηματικός συμβολικός τελεστής της ασαφούς τομής (οποιασδήποτε συνάρτησης T της οικογένειας T_{Norm}).

Ένας τελεστής ασαφούς τομής T της οικογένειας T_{Norm} είναι μία συνάρτηση δύο μεταβλητών $T : [0, 1] \times [0, 1] \rightarrow [0, 1]$, η οποία πρέπει να ικανοποιεί τα παρακάτω αξιώματα αντίστοιχα με αυτά που πρέπει να ικανοποιεί μία συνάρτηση της οικογένειας των τελεστών της ασαφούς ένωσης S_{Norm} .

$$\begin{array}{ll}
 \text{boundary - συνθήκη ορίων :} & T(0, 0) = 0 \quad \text{και} \quad T(1, \alpha) = T(\alpha, 1) = \alpha \\
 \text{monotonicity - συνθήκη μονοτονίας :} & T(\alpha, \beta) \leq T(c, d) \iff \alpha \leq c \quad \text{και} \quad \beta \leq d \\
 \text{commutativity - αντιμεταθετική ιδιότητα :} & T(\alpha, \beta) = T(\beta, \alpha) \\
 \text{associativity - προσεταιριστική ιδιότητα :} & T(\alpha, T(\beta, c)) = T(T(\alpha, \beta), c)
 \end{array} \tag{2.3.18}$$

Η ανάγκη τήρησης των παραπάνω αξιωμάτων είναι ακριβώς η ίδια με την αντίστοιχη για τις συναρτήσεις της ασαφούς ένωσης της οικογένειας S_{Norm} .

Οι βασικοί απλοί τελεστές της οικογένειας T_{Norm} της ασαφούς τομής είναι ο τελεστής του ελαχίστου, του αλγεβρικού γινομένου, του φραγμένου γινομένου και του δραστικού γινομένου.

$$T_{Minimum}(\alpha, \beta) = T_{min}(\alpha, \beta) = \min(\alpha, \beta) = \alpha \wedge \beta \tag{2.3.19}$$

$$T_{Algebraic \ product}(\alpha, \beta) = T_{ap}(\alpha, \beta) = \alpha \cdot \beta \tag{2.3.20}$$

$$T_{Bounded \ product}(\alpha, \beta) = T_{bp}(\alpha, \beta) = 0 \vee (\alpha + \beta - 1) \tag{2.3.21}$$

$$T_{Drastic \ product}(\alpha, \beta) = T_{dp}(\alpha, \beta) = \begin{cases} \alpha, & \beta = 1 \\ \beta, & \alpha = 1 \\ 0, & \alpha, \beta < 1. \end{cases} \tag{2.3.22}$$

Γενικά μία συγκεκριμένη T συνάρτηση ασαφούς τομής (της οικογένειας T_{Norm}) συνδέεται με την αντίστοιχη συνάρτηση S ασαφούς ένωσης (της οικογένειας S_{Norm}) με χρήση του γενικευμένου νόμου του De'Morgan. Έτσι, κάθε T συνάρτηση έχει και την αντίστοιχή της S συνάρτηση, δηλαδή εμφανίζονται ανά ζεύγη χωρίς αυτός ο συνδυασμός τους σε ένα Σύστημα Ασαφούς Συμπερασμού να είναι δεσμευτικός.

Επίσης εκτός από τις βασικές αυτές T και S συναρτήσεις έχουν προταθεί και άλλα παραμετροποιημένα ζεύγη από T_{Norm} και S_{Norm} συναρτήσεις [DR17] με πιο γνωστά αυτά των Yager, Dubois and Prade, Hamacher, Frank, Sugeno και Dombi.

2.4 Ασαφείς Σχέσεις

Ένα από τα βασικότερα και σημαντικότερα στοιχεία και εργαλεία της ασαφούς λογικής είναι οι ασαφείς σχέσεις. Όπως ορίζει και το όνομα τους, οι ασαφείς σχέσεις είναι σχέσεις μεταξύ ασαφών συνόλων που χρησιμοποιούνται για την αναπαράσταση ασαφών συνεπαγωγών και είναι θεμελιώδεις συστατικό δόμησης της ασαφούς συλλογιστικής.

Έστω X, Y υπερσύνολα αναφοράς. Ονομάζουμε ασαφή σχέση και συμβολίζουμε με R , ένα ασαφές σύνολο στο καρτεσιανό γινόμενο $(X \times Y)$, το οποίο χαρακτηρίζεται από τη συνάρτηση συμμετοχής μ_R ως εξής:

$$\mu_R(x, y) = \{((xy), \mu_R(x, y)) \mid (x, y) \in (X \times Y), \mu_R(x, y) : (X \times Y) \rightarrow [0, 1]\} \tag{2.4.1}$$

Για τη δημιουργία συλλογισμών πραγματοποιείται σύνδεση πολλαπλών ασαφών σχέσεων μεταξύ τους. Για να συνδυαστούν ασαφείς σχέσεις ορισμένες σε διαφορετικούς χώρους Καρτεσιανών γινομένων χρησιμοποιούνται οι λεγόμενοι τελεστές σύνθεσης ασαφών σχέσεων. Οι δύο βασικοί και πιο γνωστοί τελεστές σύνθεσης ασαφών σχέσεων είναι ο max-min τελεστής σύνθεσης και ο max-product τελεστής σύνθεσης, οι οποίοι παρουσιάζονται ακριβώς παρακάτω.

Έστω R_1, R_2 δύο ασαφείς σχέσεις ορισμένες στο $(X \times Y)$ και το $(Y \times Z)$ αντίστοιχα. Ο max-min τελεστής σύνθεσης ορίζεται ως εξής:

$$R_1 \circ R_2 = \{(x, z), \max_y \min(\mu_{R_1}(x, y), \mu_{R_2}(y, z))\} \mid x \in X, y \in Y, z \in Z\}, \quad (2.4.2)$$

όπου ο το σύμβολο του ασαφούς τελεστή σύνθεσης.

Ισοδύναμα,

$$\begin{aligned} \mu_{R_1 \circ R_2}(x, z) &= \max_y \min(\mu_{R_1}(x, y), \mu_{R_2}(y, z)) \\ \mu_{R_1 \circ R_2}(x, z) &= \bigvee_y (\mu_{R_1}(x, y) \wedge \mu_{R_2}(y, z)) \end{aligned}, \quad (2.4.3)$$

όπου τα σύμβολα \vee και \wedge αντιπροσωπεύουν τους τελεστές max και min, αντίστοιχα.

Αντίστοιχα ο max-product τελεστής σύνθεσης ορίζεται ως εξής:

$$\mu_{R_1 \circ R_2}(x, z) = \max_y (\mu_{R_1}(x, y) \cdot \mu_{R_2}(y, z)) \quad (2.4.4)$$

Διασθητικά και τελείως απλουστευμένα, ο max-min τελεστής σύνθεσης είναι αυτός που χρησιμοποιεί τον τελεστή max για την ασαφή ένωση και τον τελεστή min για την ασαφή τομή. Αντίθετα, ο max-product τελεστής σύνθεσης είναι αυτός που χρησιμοποιεί τον τελεστή max για την ασαφή ένωση και το αλγεβρικό γινόμενο για την ασαφή τομή.

Οι ασαφείς αυτές σχέσεις χρησιμοποιούνται κατά τη διαδικασία της ασαφούς συλλογιστικής και ενεργοποιούνται βάσει των ασαφών κανόνων που κατασκευάζονται σύμφωνα με την ανθρώπινη συλλογιστική. Συνεπώς, αποτελούν το θεμελιώδες χαρακτηριστικό της ασαφούς θεωρίας, το οποίο μοντελοποιεί την ανθρώπινη λογική στη διαδικασία λήψης αποφάσεων.

Τελεστές σύνθεσης ασαφών σχέσεων υπάρχουν πάρα πολλοί και είναι στην ευχέρια του χρήστη ποιον από αυτούς θα διαλέξει ή ποιον θα κατασκευάσει.

2.5 Ασαφείς Κανόνες

Η κεντρική ιδέα πίσω από την ασαφή λογική και τον ασαφή έλεγχο ξεκινά από το ότι ένας άνθρωπος γνωρίζει την απαραίτητη πληροφορία για να ελέγξει μία συγκεκριμένη διαδικασία. Για να μεταφράσει αυτή τη γνώση που έχει για τη λήψη της ορθής απόφασης σε μία αλγοριθμική διαδικασία η οποία θα υλοποιείται από μία υπολογιστική μηχανή και θα τον υποκαθιστά, κάνει χρήση της ασαφούς λογικής.

Η μετάφραση της γνώσης που διαθέτει ο άνθρωπος για τη λήψη της ορθής απόφασης γίνεται μέσω ενός συνόλου ασαφών γλωσσικών κανόνων, η μορφή των οποίων είναι της λογικής "EAN" \rightarrow "TOTE" ("IF" \rightarrow "THEN").

Η ανθρώπινη περιγραφή των καταστάσεων, που παρατηρούνται κατά τη διάρκεια της διαδικασίας ελέγχου, γίνεται με τη χρήση ενός πλήθους γλωσσικών περιγραφών, οι οποίες συνθέτουν ασαφή γλωσσικά σύνολα. Το σύνολο των γλωσσικών αυτών περιγραφών χρησιμοποιείται από το αντίστοιχο σύνολο των λογικών ασαφών κανόνων βάσει των οποίων μοντελοποιείται η ανθρώπινη λογική.

Ωστόσο, σε εφαρμογές στις οποίες η ανθρώπινη εμπειρική γνώση είναι ελλιπής ή και ανύπαρκτη η κατασκευή ικανού συνόλου κανόνων για να λειτουργήσει ορθά το Ασαφές Σύστημα Συμπερασμού είναι αδύνατη. Για το λόγο αυτό, Νευρωνικά Δίκτυα και τεχνικές Μηχανικής Μάθησης ενισχύουν το σύστημα. Συγκεκριμένα, με βάση το διαθέσιμο σύνολο δεδομένων (dataset) αναλαμβάνουν να εκπαιδευτούν με τέτοιο τρόπο ώστε να προσεγγίσουν την κατάλληλη σχέση εισόδου-εξόδου που θα προσομοιώνει το ζητούμενο ασαφή αλγόριθμο και έτσι θα υποκαθιστά το απαραίτητο ανθρώπινο γνωστικό υπόβαθρο. Τα συστήματα που κατασκευάζονται με αυτόν τον τρόπο ονομάζονται νευρο-ασαφή και καταφέρνουν να συνδυάσουν πλεονεκτήματα και των δύο τεχνολογιών.

Σύμφωνα με τα παραπάνω ένας ασαφής κανόνας έχει τη μορφή:

$$R : \text{EAN } x \text{ είναι } A, \text{ TOTE } y \text{ είναι } B. \quad (2.5.1)$$

όπου A, B γλωσσικές - ασαφείς μεταβλητές, που ποσοτικοποιούνται από συναρτήσεις συμμετοχής στα υπερ-σύνολα αναφοράς X, Y αντίστοιχα. Οι κανόνες αυτοί συμβολίζονται στη μορφή: $R : A \rightarrow B$ και ουσιαστικά

Συγκεκριμένα, αν υπάρχει ο κανόνας "R : EAN x είναι A, TOTE y είναι B" και η γλωσσική μεταβλητή x είναι A', βάσει της ασαφούς συλλογιστικής λαμβάνουμε ως συμπέρασμα ότι το "y είναι B'".

Η συλλογιστική αυτή πορεία απεικονίζεται στο παρακάτω σχήμα.

$$\frac{\begin{array}{l} \text{πραγματικό γεγονός:} \\ \text{κανόνας:} \end{array}}{\text{συμπέρασμα:}} \quad \frac{\begin{array}{l} x \text{ είναι } A', \\ \text{EAN } x \text{ είναι } A, \text{ TOTE } y \text{ είναι } B, \end{array}}{y \text{ είναι } B'}$$

Έτσι, αν A, A' και B ασαφή σύνολα ορισμένα στα υπερσύνολα αναφοράς X, X και Y, αντίστοιχα. Υποθέτουμε ότι ο κανόνας $A \rightarrow B$ εκφράζεται ως μία ασαφής σχέση R στο καρτεσιανό γινόμενο $X \times Y$.

Τότε αν χρησιμοποιήσουμε max-min σύνθεση για την ασαφή σχέση, το ασαφές σύνολο B' το οποίο προκύπτει ως συμπέρασμα του γεγονότος "x είναι A'" και του κανόνα "EAN x είναι A, TOTE y είναι B" ορίζεται από τη συνάρτηση συμμετοχής $\mu_{B'}$ ως εξής:

$$\mu_{B'}(y) = \max_x \min(\mu_{A'}(x), \mu_{R_{A \rightarrow B}}(x, y)) = \vee_x (\mu_{A'}(x) \wedge \mu_{R_{A \rightarrow B}}(x, y)) \quad (2.6.1)$$

ή ισοδύναμα,

$$B' = A' \circ R = A' \circ (A \rightarrow B) \quad (2.6.2)$$

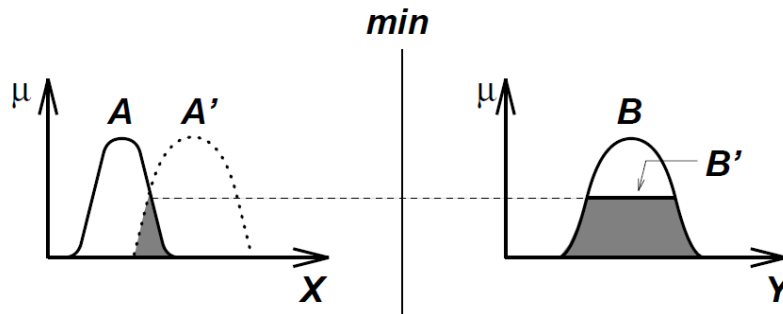
Η περίπτωση ενός μονού κανόνα $R : A \rightarrow B$ είναι η πιο απλή (μιας και έχει μόνο ένα ασαφές σύνολο εισόδου και μόνο ένα ασαφές σύνολο εξόδου) και αν για τη συνάρτηση συμμετοχής του κανόνα $\mu_{R_{A \rightarrow B}}(x, y)$ χρησιμοποιήσουμε ως συνάρτηση συμπερασμού τον κανόνα ελαχίστου του Mamdani, που περιγράφεται από την εξίσωση 2.5.3 (δηλαδή τον min τελεστή), η εξίσωση 2.6.1 απλοποιείται ως εξής:

$$\mu_{B'}(y) = [\vee_x (\mu_{A'}(x) \wedge \mu_A(x))] \wedge \mu_B(y) = \omega \wedge \mu_B(y), \quad (2.6.3)$$

όπου ω ονομάζεται ο βαθμός συμμετοχής (degree of compatibility) και ορίζεται ως το μέγιστο του ασαφούς συνόλου που προκύπτει από την τομή των ασαφών συνόλων A και A', δηλαδή ως το: $\max(\mu_{A'}(x) \cap \mu_A(x)) = \vee_x (\mu_{A'}(x) \wedge \mu_A(x))$.

Στον προκειμένη περίπτωση επειδή ο κανόνας έχει μόνο ένα γεγονός (στο υποθετικό του μέρος) ο βαθμός συμμετοχής ω του ασαφούς συνόλου A' στο ασαφές σύνολο A ισούται με τον βαθμό εκπλήρωσης (firing strength) του κανόνα. Έπειτα η συνάρτηση συμμετοχής του ασαφούς συνόλου B' ισούται με τη συνάρτηση συμμετοχής του ασαφούς συνόλου B "κομμένη" στο ω , ή καλύτερα η $\mu_{B'}$ ισούται με το ελάχιστο μεταξύ της μ_B και του ω .

Διασθητικά, η η ασαφής συλλογιστική με τον κανόνα και το δεδομένο γεγονός παρουσιάζεται στο σχήμα 2.6.1.



Σχήμα 2.6.1: Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με χρήση του κανόνα ελαχίστου του Mamdani και του max-min τελεστή σύνθεσης για έναν ασαφή κανόνα με ένα γεγονός [JS95],

Συμπερασματικά, για την υλοποίηση της Ασαφούς Συλλογιστικής σύμφωνα με έναν κανόνα R, χρειαζόμαστε τη συνάρτηση συμμετοχής του κανόνα αυτού μ_R η οποία προκύπτει βάσει κάποιας συνάρτησης συμπερασμού 2.5.2, και έναν τελεστή σύνθεσης ασαφών σχέσεων που θα συνδυάσει το πραγματικό γεγονός στην είσοδο του

συστήματος (έστω στο χώρο X) με τη συνάρτηση συμμετοχής του κανόνα R (στο καρτεσιανό γινόμενο $X \times Y$) και θα δημιουργήσει τη συνάρτηση συμμετοχής του συμπεράσματος (στον χώρο Y).

Η περίπτωση ενός ασαφούς συλλογισμού με έναν ασαφή κανόνα με πολλαπλά γεγονότα, έστω δύο, έχει την εξής μορφή:

πραγματικό γεγονός:	x είναι A' και y είναι B' ,
κανόνας:	$\text{EAN } x \text{ είναι } A \text{ KAI } y \text{ είναι } B, \text{ TOTE } z \text{ είναι } C,$
συμπέρασμα:	$z \text{ είναι } C'$

Ο ασαφής κανόνας σε αυτήν την περίπτωση είναι της μορφής $R : A \times B \rightarrow C$ και το ασαφές σύνολο εξόδου C' προκύπτει σύμφωνα με τη σχέση:

$$C' = (A' \times B') \circ (A \times B \rightarrow C) \quad (2.6.4)$$

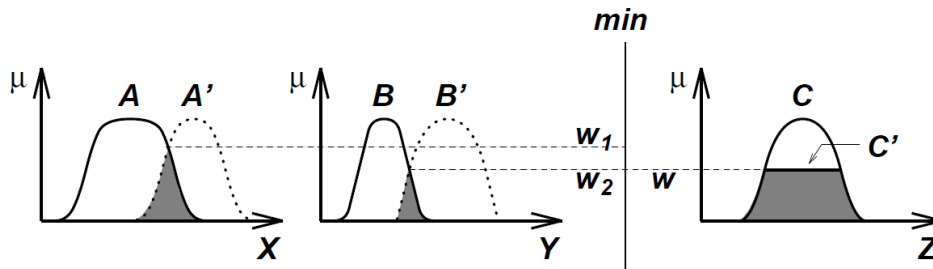
Χρησιμοποιώντας τον max-min τελεστή ασαφούς σύνθεσης και τον κανόνα του ελαχίστου του Mamdani για τη δημιουργία της συνάρτησης συμμετοχής του κανόνα R , η συνάρτηση συμμετοχής του ασαφούς συνόλου συμπεράσματος C' ισούται με:

$$\begin{aligned} \mu_{C'}(z) &= \bigvee_{x,y} [(\mu_{A'}(x) \wedge \mu_{B'}(y))] \wedge [(\mu_A(x) \wedge \mu_B(y) \wedge \mu_C(z))] \\ \mu_{C'}(z) &= \{ \bigvee_x [\mu_{A'}(x) \wedge \mu_A(x)] \} \wedge \{ \bigvee_y [\mu_{B'}(y) \wedge \mu_B(y)] \} \wedge \mu_C(z) \\ \mu_{C'}(z) &= (\omega_1 \wedge \omega_2) \wedge \mu_C(z), \end{aligned} \quad (2.6.5)$$

όπου ω_1 και ω_2 είναι τα μέγιστα των τομών $A \cap A'$ και $B \cap B'$ αντίστοιχα, και συμβολίζουν τους βαθμούς συμμετοχής (degrees of compatibility) μεταξύ των ασαφών συνόλων A και A' για ω_1 και B και B' για ω_2 .

Παρατηρούμε ότι τα γεγονότα του κανόνα συνδέονται μεταξύ τους με τον τελεστή "KAI", επομένως το $(\omega_1 \wedge \omega_2)$ ονομάζεται βαθμός ενεργοποίησης - εκπλήρωσης του ασαφούς κανόνα (firing strength ή degree of fulfillment of the fuzzy rule) και αντιπροσωπεύει το βαθμό κατά τον οποίο ικανοποιείται το γεγονός του κανόνα, για τις δεδομένες εισόδους. Στην τελική μορφή της εξίσωσης 2.6.5 παρατηρούμε ότι ο κανόνας "EAN x είναι A KAI y είναι B , TOTE z είναι C " είναι ισοδύναμος με την τομή των δύο μονών κανόνων: "EAN x είναι A , TOTE z είναι C " \cap "EAN y είναι B , TOTE z είναι C ". Επομένως, βάσει αυτής της παρατήρησης αιτιολογείται ο βαθμός ενεργοποίησης του κανόνα (firing strength) να προκύπτει από το min των βαθμών συσχέτισης των γεγονότων του κανόνα (ω_1 και ω_2).

Διαισθητικά, η ασαφής συλλογιστική που επιτυγχάνεται βάσει του κανόνα αυτού και των δεδομένων γεγονότων απεικονίζεται στο Σχήμα 2.6.2.



Σχήμα 2.6.2: Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με χρήση του κανόνα ελαχίστου του Mamdani και του max-min τελεστή σύνθεσης για έναν ασαφή κανόνα με δύο γεγονότα [JS95].

Αντίθετα, εάν ο κανόνας είχε τη μορφή "EAN x είναι A Ή y είναι B , TOTE z είναι C ", τότε ο βαθμός ενεργοποίησης του κανόνα (firing strength) θα προέκυπτε ως το max των βαθμών συσχέτισης των γεγονότων. Στην περίπτωση αυτή, ο κανόνας : "EAN x είναι A Ή y είναι B , TOTE z είναι C ", είναι ισοδύναμος με την ένωση των δύο μονών κανόνων : "EAN x είναι A , TOTE z είναι C " \cup "EAN y είναι B , TOTE z είναι C ".

Τέλος, η περίπτωση ενός ασαφούς συλλογισμού με δύο ασαφείς κανόνες με πολλαπλά γεγονότα, έστω πάλι δύο, έχει την εξής μορφή:

πραγματικό γεγονός:	x είναι A' και y είναι B' ,
πρώτος κανόνας:	EAN x είναι A_1 ΚΑΙ y είναι B_1 , ΤΟΤΕ z είναι C_1 ,
δεύτερος κανόνας:	EAN x είναι A_2 ΚΑΙ y είναι B_2 , ΤΟΤΕ z είναι C_2 ,
συμπέρασμα:	z είναι C' .

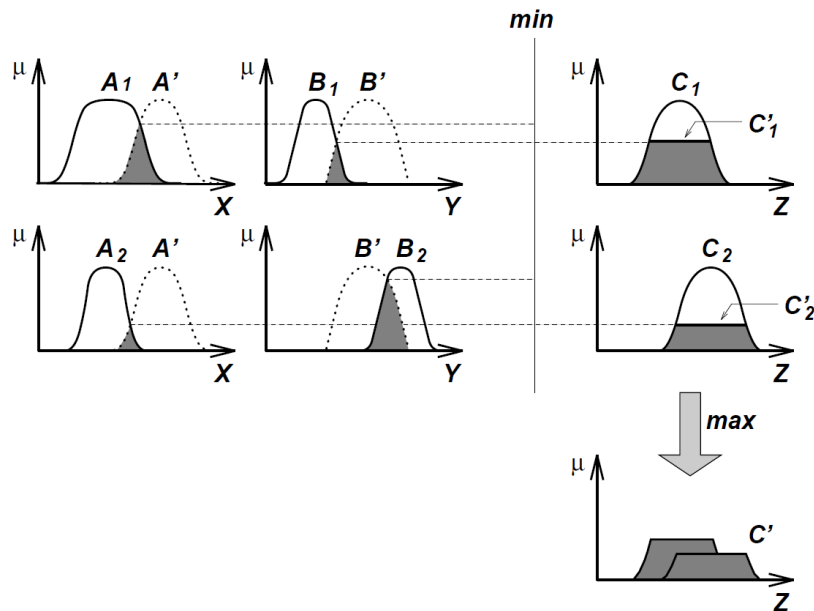
Οι δύο ασαφείς κανόνες σε αυτή την περίπτωση είναι της μορφής: $R_1 : A_1 \times B_1 \rightarrow C_1$ και $R_2 : A_2 \times B_2 \rightarrow C_2$ και το ασαφές σύνολο εξόδου C' προκύπτει σύμφωνα με τη σχέση:

$$\begin{aligned} C' &= (A' \times B') \circ (R_1 \cup R_2) \\ C' &= [(A' \times B') \circ R_1] \cup [(A' \times B') \circ R_2] \\ C' &= C'_1 \cup C'_2, \end{aligned} \quad (2.6.6)$$

όπου τα C'_1 και C'_2 τα ασαφή σύνολα των συμπερασμάτων των κανόνων R_1 και R_2 , αντίστοιχα.

Η πράξη της ένωσης των ασαφών συνόλων των συμπερασμάτων C'_1 και C'_2 γίνεται με οποιοδήποτε τελεστή ασαφούς ένωσης της οικογένειας S_{Norm} επιλέξει ο χρήστης.

Διασθητικά, επιλέγοντας η ένωση των ασαφών συνόλων των συμπερασμάτων C'_1 και C'_2 των κανόνων R_1 και R_2 να γίνεται βάσει του τελεστή \max , η ασαφής συλλογιστική που βασίζεται στους παραπάνω κανόνες και τα δεδομένα γεγονότα απεικονίζεται στο Σχήμα 2.6.3.



Σχήμα 2.6.3: Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με χρήση του κανόνα ελαχίστου του Mamdani και του \max - \min τελεστή σύνθεσης για δύο ασαφείς κανόνες με δύο γεγονότα και του τελεστή \max για την υλοποίηση της ένωσης των ασαφών συνόλων των συμπερασμάτων C'_1 και C'_2 των κανόνων R_1 και R_2 , αντίστοιχα [JS95].

Στα σχήματα 2.6.1, 2.6.2 και 2.6.3 απεικονίζεται η διαδικασία της ασαφούς συλλογιστικής τριών συστημάτων ασαφούς συλλογιστικής, δηλαδή η διαδικασία εύρεση της συνάρτησης συμμετοχής του τελικού συμπεράσματος βάσει των κανόνων και των δεδομένων γεγονότων που δίνονται ως είσοδος κάθε φορά στο σύστημα. Η διαδικασία αυτή επιτυγχάνεται με χρήση του \max - \min τελεστή σύνθεσης για το συνδυασμό της συνάρτησης συμμετοχής του δεδομένου γεγονότος και της συνάρτησης συμμετοχής του κανόνα, η οποία προκύπτει με εφαρμογή του κανόνα ελαχίστου του Mamdani. Στις περιπτώσεις με τα δύο γεγονότα, επειδή υπάρχουν δύο βαθμοί ενεργοποίησης ω_1 και ω_2 επιλέγεται το μικρότερο από τα δύο ως συνολικός βαθμός ενεργοποίησης, βάσει του τελεστή \min , διότι ο κανόνας συνδέει τα δύο γεγονότα με τον τελεστή "ΚΑΙ" (σε αυτή την περίπτωση ο κανόνας είναι "Αν x είναι A ΚΑΙ y είναι B , ..."). Στην περίπτωση με τους δύο κανόνες, στο σχήμα 2.6.3 (ασαφής) ένωση των δύο ασαφών συνόλων των συμπερασμάτων C'_1 και C'_2 γίνεται με τον τελεστή \max . Η παραπάνω διαδικασία γενικεύεται

για πολλαπλούς ασαφείς κανόνες με πολλαπλά γεγονότα και πολλαπλά συμπεράσματα, με χρήση διαφορετικών κανόνων ασαφούς συμπερασμού και διαφορετικών τελεστών σύνθεσης.

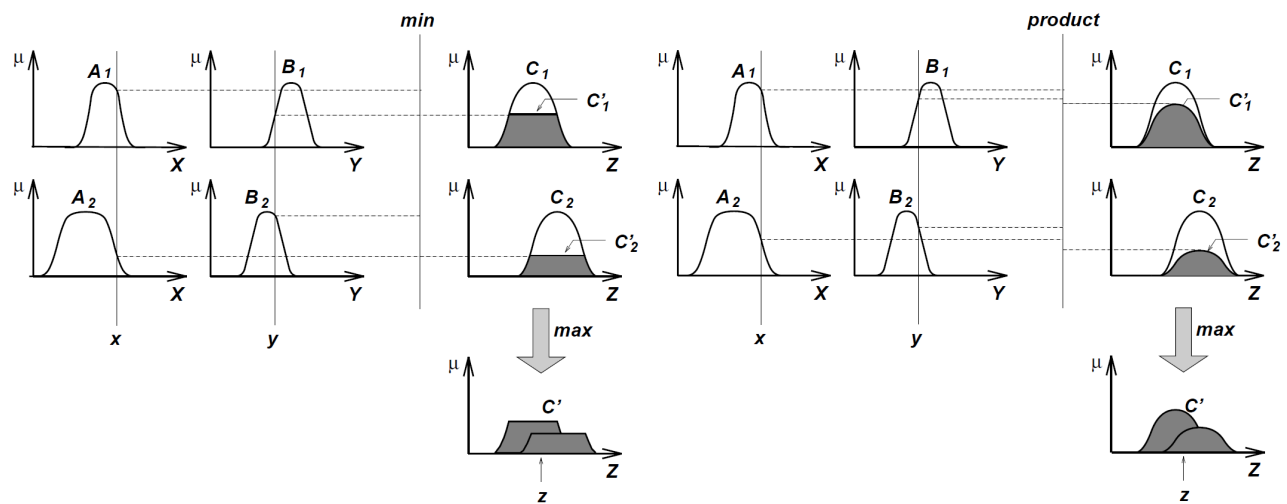
Για την ασαφή συλλογιστική επίσης, δεν είναι απαραίτητο οι μεταβλητές εισόδου να περιγράφονται λεκτικά από κάποιο ασαφές σύνολο. Αντίθετα, μπορούν να είναι αριθμητικές μεταβλητές (singleton - crisp input values). Στην περίπτωση αυτή, ο βαθμός συμμετοχής του αντίστοιχου γεγονότος είναι η τιμή της συνάρτησης συμμετοχής που το περιγράφει στο συγκεκριμένο κάθε φορά σημείο.

Έστω δηλαδή, το ασαφές σύνολο A που περιγράφεται από τη συνάρτηση συμμετοχής $\mu_A(x)$ και x_0 η τιμή της εισόδου ενός Ασαφούς Συστήματος Συμπερασμού που τουλάχιστον ένας από τους κανόνες του περιέχει στο υποθετικό του μέρος (antecedent part of the rule) την έκφραση: "Εάν x είναι A ...". Σε αυτή την περίπτωση, ο βαθμός συμμετοχής του γεγονότος "Αν x είναι A " ισούται με $\mu_A(x_0)$.

Παρόμοια προσέγγιση είναι οι σαφείς αριθμητικές τιμές στην είσοδο ενός Συστήματος Ασαφούς Συμπερασμού να θεωρούνται ασαφή singleton σύνολα, δηλαδή ασαφή σύνολα των οποίων η συνάρτηση συμμετοχής είναι σε όλο το υπερέσυνολο αναφοράς της (έστω στο X) μηδενική εκτός από ένα συγκεκριμένο σημείο (έστω στο $x_0 \in X$), όπου ισούται με τη μονάδα.

Στο Σχήμα 2.6.4 απεικονίζεται η διαδικασία της ασαφούς συλλογιστικής με χρήση δύο κανόνων με δύο γεγονότα, παρόμοια με το σχήμα 2.6.3, όπου η τιμή ωστόσο των γεγονότων εισόδου περιγράφεται με singleton αριθμητικές μεταβλητές. Ο ασαφής συλλογισμός επιτυγχάνεται με δύο τρόπος. Στη μία περίπτωση χρησιμοποιείται ο max-min τελεστή σύνθεσης και ο κανόνας ελαχίστου του Mamdani, ενώ στη δεύτερη περίπτωση χρησιμοποιείται ο max-product τελεστής σύνθεσης και ο κανόνας γινομένου του Larsen. Η δημιουργία του τελικού ασαφούς συνόλου του συμπεράσματος του ασαφούς συλλογισμού προκύπτει με χρήση του τελεστή max και για τις δύο περιπτώσεις.

Για λόγους απλότητας της έκφρασης και διευκόλυνσης της συνεννόησης, ο όρος max-min composition (σύνθεση) στη διαδικασία της ασαφούς συλλογιστικής χρησιμοποιείται όταν κατά τη διάρκεια της διαδικασίας η ασαφής ένωση πραγματοποιείται με χρήση του τελεστή max και η ασαφή τομή πραγματοποιείται με χρήση του τελεστή min [JS95]. Αντίστοιχα, ο όρος max-product composition (σύνθεση) στη διαδικασία της ασαφούς συλλογιστικής χρησιμοποιείται όταν κατά τη διάρκεια της διαδικασίας η ασαφής ένωση πραγματοποιείται με χρήση του τελεστή max και η ασαφή τομή πραγματοποιείται με χρήση του αλγεβρικού γινομένου.



(a) Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με χρήση max-min σύνθεσης

(b) Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με χρήση max-product σύνθεσης

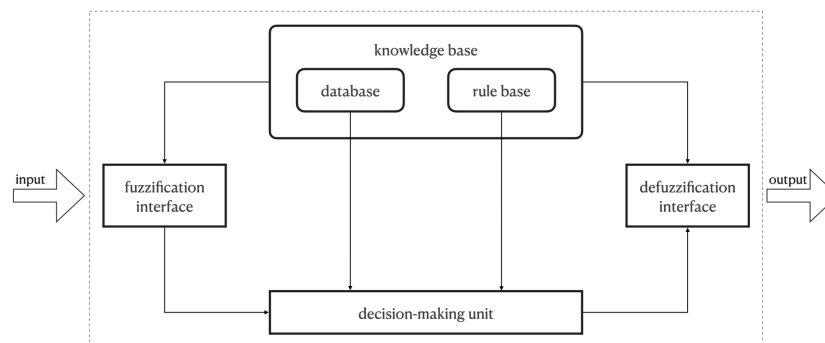
Σχήμα 2.6.4: Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με εισόδους singleton αριθμητικές μεταβλητές [JS95].

Η διαδικασία της ασαφούς συλλογιστικής είναι ο πυρήνας των Ασαφών Συστημάτων Συμπερασμού και μπορεί να χωριστεί σε τέσσερα στάδια:

- **Εύρεση του βαθμού συμμετοχής - συμβατότητας του ασαφούς συνόλου του κανόνα (Degree of compatibility)** Αυτό επιτυγχάνεται με σύγκριση των δεδομένων εισόδου με τα ασαφή σύνολα εισόδου - γεγονότα των κανόνων. Αν το δεδομένο εισόδου είναι ασαφές (σε μορφή ασαφούς συνόλου), τότε ο βαθμός συμμετοχής του εκάστοτε ασαφούς γεγονότος προκύπτει ως το μέγιστο της ασαφούς τομής των δύο ασαφών συνόλων. Αν το δεδομένο εισόδου είναι αριθμητική μεταβλητή, τότε ο βαθμός συμμετοχής του εκάστοτε ασαφούς γεγονότος προκύπτει ως η τιμή της συνάρτησης συμμετοχής του ασαφούς συνόλου, το οποίο το περιγράφει, στη συγκεκριμένη τιμή εισόδου. Ο βαθμός συμμετοχής - συμβατότητας ενός ασαφούς συνόλου δηλώνει το βαθμό συσχέτισης του αντικειμένου στην είσοδο με το αντίστοιχο ασαφές σύνολο στο υποθετικό μέρος (γεγονός) ενός ασαφούς κανόνα.
- **Εύρεση του βαθμού ενεργοποίησης - εκπλήρωσης του ασαφούς κανόνα (Firing strength of the rule)** Αυτό επιτυγχάνεται με σύγκριση των βαθμών συμμετοχής όλων των γεγονότων που υπάρχουν σε έναν κανόνα. Ανάλογα με το αν συνδέονται με "ΚΑΙ" ή "Η" τελεστή μεταξύ τους χρησιμοποιείται κάποιος τελεστής ένωσης ή τομής, συνήθως ο max και ο min, αντίστοιχα. Ο βαθμός ενεργοποίησης του κανόνα υποδηλώνει τον βαθμό κατά τον οποίο ικανοποιείται το γεγονός (υποθετικό μέρος) του κανόνα από τη δεδομένη είσοδο του συστήματος ασαφούς συλλογιστικής.
- **Εύρεση της προκείμενους συνάρτησης συμμετοχής του συμπεράσματος ενός ασαφούς κανόνα (Qualified (induced) consequent membership function)** Αυτό επιτυγχάνεται με εφαρμογή του βαθμού ενεργοποίησης του κανόνα προς παραγωγή της συνάρτησης συμμετοχής του συμπεράσματος του κανόνα. Αυτό γίνεται βάσει κάποιας συνάρτησης ασαφούς τομής της οικογένειας T_{Norm} με πιο συχνές τον τελεστή min ή τον τελεστή του αλγεβρικού γινομένου. Η συνάρτηση συμμετοχής που προκύπτει από αυτή τη διαδικασία και ονομάζεται συνάρτηση συμμετοχής συμπεράσματος του κανόνα και αντιπροσωπεύει τον τρόπο με τον οποίο ο βαθμός ενεργοποίησης του κανόνα μεταδίδεται στο συμπέρασμα της ασαφούς συλλογιστικής.
- **Εύρεση της τελικής συνάρτησης συμμετοχής εξόδου (Overall output membership function)** Αυτό επιτυγχάνεται με την ένωση των συναρτήσεων συμμετοχής των συμπερασμάτων που προκύπτουν από όλους τους ασαφείς κανόνες του συστήματος και συντελεί στη δημιουργία μίας συνολικής (overall) συνάρτησης συμμετοχής εξόδου. Η διαδικασία αυτή επιτυγχάνεται με τη χρήση κάποια συνάρτησης ασαφούς ένωσης της οικογένειας S_{Norm} .

2.7 Ασαφή Συστήματα - Συστήματα Ασαφούς Συμπερασμού (ΣΑΣ)

Τα Συστήματα Ασαφούς Συμπερασμού (ΣΑΣ) (Fuzzy Inference Systems (FIS)), όπως προδικάζει το όνομά τους, είναι συστήματα τα οποία παράγουν την έξοδό τους και λαμβάνουν αποφάσεις βάσει της ασαφούς λογικής. Τα Συστήματα Ασαφούς Συμπερασμού είναι γνωστά και ως ασαφή μοντέλα (fuzzy models), συστήματα που βασίζονται σε ασαφείς κανόνες (fuzzy rule based systems), ασαφείς συνειρμικές μνήμες (fuzzy associative memories - FAM) ή ασαφείς ελεγκτές (fuzzy controllers) όταν χρησιμοποιούνται για έλεγχο κάποιας διεργασίας [Jan93; JS95].



Σχήμα 2.7.1: Αλληλεπίδραση δομικών μονάδων ενός Συστήματος Ασαφούς Συμπερασμού

Στο Σχήμα 2.7.1 απεικονίζονται τα δομικά στοιχεία ενός Ασαφούς Συστήματος Συμπερασμού και η αλληλεπίδραση μεταξύ τους. Το διάγραμμα εισόδου του συστήματος μπορεί να είναι είτε ασαφείς μεταβλητές με τη μορφή ασαφών συνόλων (fuzzy input), είτε αυστηρά καθορισμένες αριθμητικές τιμές (crisp input). Αντίθετα, η έξοδος του συστήματος είναι μία ή περισσότερες (ανάλογα το διάγραμμα της εξόδου) αυστηρά καθορισμένες αριθμητικές τιμές (crisp output). Όπως μπορεί κανείς να παρατηρήσει, ένα Σύστημα Ασαφούς Συμπερασμού αποτελείται από πέντε δομικές μονάδες:

- **Rule base** Μία βάση κανόνων που περιέχει έναν αριθμό ασαφών κανόνων της λογικής "EAN" → "TOTE" ("IF" → "THEN").
- **Database** Μία βάση δεδομένων που ορίζει τις συναρτήσεις συμμετοχής των ασαφών συνόλων που χρησιμοποιούνται στους ασαφείς κανόνες.
- **Decision-making unit - Reasoning Mechanism** Μία μονάδα λήψης αποφάσεων - μηχανισμός εξαγωγής ασαφών συμπερασμάτων που υλοποιεί τη διαδικασία της ασαφούς συλλογιστικής. Η μονάδα αυτή δίνει στην έξοδο της τη συνολική συνάρτηση συμμετοχής του συμπεράσματος (του συλλογισμού) που προέκυψε βάσει των εισόδων του συστήματος, της αντίστοιχης βάσης κανόνων και των επιλεγμένων τελεστών σύνθεσης.
- **Fuzzification interface** Μία μονάδα ασαφοποιητή που μετατρέπει τα δεδομένα εισόδου (είτε ασαφή είτε σαφή) σε βαθμούς αντιστοιχίας με γλωσσικές τιμές, ασαφή σύνολα που υπάρχουν στη βάση δεδομένων του συστήματος.
- **Defuzzification interface** Μία μονάδα απο-ασαφοποιητή που μετατρέπει τα ασαφή συμπεράσματα, που προκύπτουν από τη μονάδα λήψης αποφάσεων του συστήματος, σε συμπεράσματα με σαφώς καθορισμένη μορφή δηλαδή singleton αριθμητικές τιμές εξόδου.

Η βάση δεδομένων και η βάση των κανόνων είναι η περιοχή όπου είναι αποθηκευμένη η ανθρώπινη γνώση στο σύστημα και συχνά, αν είναι διαφορετικά, μαζί τα δύο αυτά μπλοκ αναφέρονται ως βάση γνώστης (knowledge base) του συστήματος.

Τα βήματα της ασαφούς συλλογιστικής που εκτελούνται από τα Συστήματα Ασαφούς Συμπερασμού είναι τα εξής:

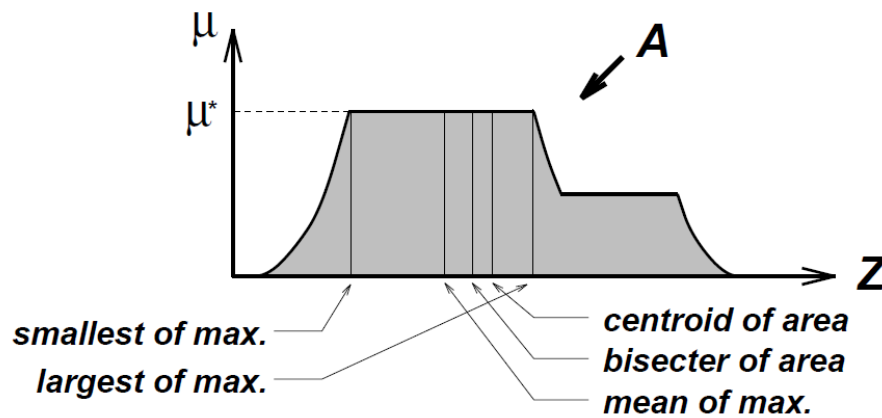
- Βήμα 1. Συγκρίνονται οι μεταβλητές εισόδου με τις συναρτήσεις συμμετοχής στο τμήμα υπόθεσης των διαφόρων κανόνων για να αποκτήσουν τους βαθμούς συμμετοχής - συμβατότητας (degrees of compatibility) κάθε λεκτικής τιμής. Το βήμα αυτό ονομάζεται ασαφοποίηση και πραγματοποιείται στη μονάδα ασαφοποιητή (fuzzification interface).
- Βήμα 2. Με χρήση κάποιου τελεστή ασαφούς τομής της οικογένειας T_{Norm} ή κάποιου τελεστή ασαφούς ένωσης της οικογένειας S_{Norm} συνδυάζονται οι βαθμοί συμμετοχής των ασαφών συνόλων, τα οποία περιγράφουν τα γεγονότα στο τμήμα υπόθεσης των κανόνων στην περίπτωση, που συνδέονται μεταξύ τους με τον όρο "ΚΑΙ" ή με τον όρο "Η", αντίστοιχα. Στο βήμα αυτό δημιουργείται ο βαθμός ενεργοποίησης (firing strength) των διαφόρων κανόνων του συστήματος.
- Βήμα 3. Με χρήση κάποιας συνάρτησης ασαφούς τομής της οικογένειας T_{Norm} και του αντίστοιχου βαθμού ενεργοποίησης (firing strength) του εκάστοτε κανόνα δημιουργείται η προκείμευση συνάρτηση συμμετοχής του συμπεράσματος του (ή των συμπερασμάτων του). Στο βήμα αυτό δημιουργείται μία συνάρτηση συμμετοχής για κάθε συμπεράσμα κάθε κανόνα.
- Βήμα 4. Τα συμπεράσματα που έχουν προκύψει μέχρι στιγμής είναι ασαφή σύνολα και το καθένα αντιπροσωπεύει ξεχωριστά τον βαθμό στον οποίο ικανοποιείται ο κανόνας από τον οποίο προέρχεται. Έτσι, αρχικά για να δημιουργηθεί ένα συνολικό συμπέρασμα το οποίο αντιπροσωπεύει συνολικά τη συλλογιστική του συστήματος (δηλαδή όλους τους κανόνες) προστίθενται με χρήση κάποιας συνάρτησης ασαφούς ένωσης της οικογένειας T_{Norm} όλα τα ασαφή συμπεράσματα.
- Βήμα 5. Σε αυτή τη φάση έχουν εξαχθεί τα συνολικά συμπεράσματα του συστήματος τα οποία ωστόσο έχουν ακόμα μορφή ασαφούς συνόλου. Έτσι, με χρήση κάποιας μεθόδου απο-ασαφοποίησης παράγεται για κάθε συμπέρασμα μία σαφής έξοδος με καθορισμένη αριθμητική τιμή (crisp output). Το βήμα αυτό ονομάζεται απο-ασαφοποίηση (defuzzification interface).

Τα πρώτα τέσσερα βήματα της συλλογιστικής ενός Συστήματος Ασαφούς Συμπερασμού έχουν ήδη αναλυθεί σε προηγούμενες ενότητες της εργασίας. Το τελευταίο βήμα της διαδικασίας είναι η απο-ασαφοποίηση κατά την οποία από την συνάρτηση συμμετοχής του τελικού (συνολικού ασαφούς) συμπεράσματος του συστήματος εξάγεται μία σαφής αριθμητική τιμή που αντιπροσωπεύει το ασαφές συμπέρασμα του συλλογισμού και αποτελεί την έξοδο του συστήματος.

2.7.1 Τεχνικές Αποασαφοποίησης

Απο-ασαφοποίηση ορίζεται η διαδικασία μετατροπής ενός ασαφούς συνόλου σε μία σαφώς καθορισμένη αριθμητική τιμή.

Έστω A ένα τυχαίο ασαφές σύνολο το οποίο είναι ορισμένο σε ένα υπερσύνολο αναφοράς Z . Μπορούμε να θεωρήσουμε ότι το σύνολο A αποτελεί το ασαφές σύνολο που περιγράφει το συνολικό τελικό συμπέρασμα ενός Συστήματος Ασαφούς Συμπερασμού για δεδομένες εισόδους. Οι πέντε βασικές μέθοδοι απο-ασαφοποίησης ενός ασαφούς συνόλου είναι η μέθοδος του κέντρου βάρους (COG), η μέθοδος του διαχωρισμού της περιοχής (BOA), η μέθοδος της μέσης τιμής των μεγίστων (MOM), η μέθοδος της ελάχιστης τιμής των μεγίστων (SOM) και η μέθοδος της μέγιστης τιμής των μεγίστων (LOM), και απεικονίζονται στο Σχήμα 2.7.2.



Σχήμα 2.7.2: Οι βασικές πέντε μέθοδοι απο-ασαφοποίησης (defuzzification) ενός ασαφούς συνόλου A σε ένα υπερσύνολο αναφοράς Z [JSM97; VDR10].

Αν $\mu_A(z)$ η συνάρτηση συμμετοχής που περιγράφει το ασαφές σύνολο A στο υπερσύνολο αναφοράς Z , τότε οι παραπάνω μέθοδοι απο-ασαφοποίησης ορίζονται ως εξής:

Center of Gravity - Μέθοδος κέντρου βάρους (COG)

$$z_{COG} = \frac{\int_Z \mu_A(z) \cdot z \, dz}{\int_Z \mu_A(z) \, dz} \quad (2.7.1)$$

Bisector of Area - Μέθοδος διαχωρισμού της περιοχής (BOA)

$$\int_a^{z_{BOA}} \mu_A(z) \, dz = \int_{z_{BOA}}^b \mu_A(z) \, dz, \quad (2.7.2)$$

όπου $a = \min(z|z \in Z)$ και $b = \max(z|z \in Z)$. Διαισθητικά το σημείο z_{BOA} είναι το σημείο του υπερσυνόλου αναφοράς Z στο οποίο η κατακόρυφη ευθεία $z = z_{BOA}$ χωρίζει την περιοχή μεταξύ των γραμμών $z = a$, $z = b$, $y = 0$ και $y = \mu_A(z)$ σε δύο περιοχές που έχουν το ίδιο εμβαδό.

Mean of Maximum - Μέθοδος μέσης τιμής των μεγίστων (MOM)

$$z_{MOM} = \frac{\int_{Z'} z dz}{\int_{Z'} dz}, \quad (2.7.3)$$

όπου $Z' = \{z | \mu_A(z) = \mu^*\}$ και μ^* η μέγιστη τιμή της συνάρτησης συμμετοχής $\mu_A(z)$. Ουσιαστικά, η εξίσωση 2.7.3 υπολογίζει τον μέσο όρο των σημείων $z \in Z$ στα οποία η $\mu_A(z)$ λαμβάνει τη μέγιστη τιμή της.

Smallest of Maximum - Μέθοδος ελάχιστης τιμής των μεγίστων (SOM)

$z_{SOM}(z)$: είναι το σημείο $z \in Z$ με την ελάχιστη τιμή στο οποίο η συνάρτηση συμμετοχής $\mu_A(z)$ λαμβάνει τη μέγιστη τιμή της.

Largest of Maximum - Μέθοδος ελάχιστης τιμής των μεγίστων (LOM)

$z_{LOM}(z)$: είναι το σημείο $z \in Z$ με την μέγιστη τιμή στο οποίο η συνάρτηση συμμετοχής $\mu_A(z)$ λαμβάνει τη μέγιστη τιμή της.

Οι εξισώσεις 2.7.1, 2.7.2, 2.7.3 αφορούν την περίπτωση όπου το υπερσύνολο αναφοράς Z είναι συνεχές. Σε περίπτωση που αυτό είναι διακριτό οι παραπάνω εξισώσεις αλλάζουν μορφή αλλά όχι σημασία, με το ολοκλήρωμα να γίνεται απλώς άθροισμα.

Η πιο αντιπροσωπευτική, αξιόπιστη και ποιοτική μέθοδος απο-ασαφοποίησης (από τις παραπάνω) είναι αυτή του κέντρου βάρους - Center of Gravity (COG) ή αλλιώς μέθοδος Centroid. Η μέθοδος COG, σύμφωνα με την εξίσωση 2.7.1, υπολογίζει το κέντρο μάζας ή αλλιώς κέντρο (centroid) της περιοχής κάτω από τη συνάρτηση συμμετοχής του ασαφούς συνόλου, το οποίο ορίζεται ως το σημείο στο οποίο η "μάζα" του ασαφούς συνόλου κατανέμεται ομοιόμορφα. Αυτή η γεωμετρική ερμηνεία ενός ασαφούς συνόλου, είναι συνεπής με την έννοια του κέντρου μάζας στην κλασική φυσική και παρέχει ένα ουσιαστικό μέτρο απο-ασαφοποίησης ενός ασαφούς συνόλου [Men99].

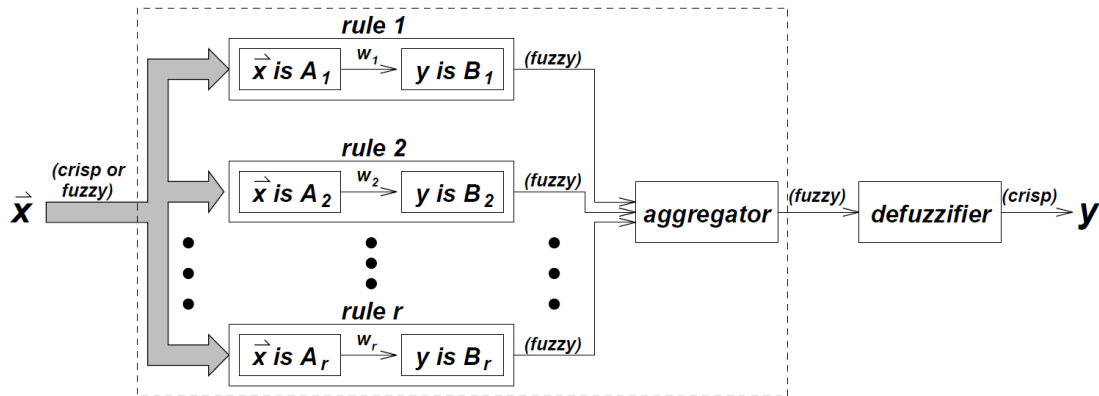
Ταυτόχρονα η μέθοδος του κέντρου βάρους θεωρείται μία επιθυμητή τεχνική απο-ασαφοποίησης λόγω των μαθηματικών ιδιοτήτων της [JSM93]. Τα πιο ιδιαίτερα μαθηματικά χαρακτηριστικά της είναι ότι είναι αμετάβλητη όσο αφορά τις κλίμακες (scale-invariant) μέθοδος, δηλαδή δεν επηρεάζεται από την επιλογή των μονάδων μέτρησης που χρησιμοποιούνται για τις διάφορες μεταβλητές του συστήματος, και ότι είναι συνεχής ως προς τη συνάρτηση συμμετοχής την οποία απο-ασαφοποιεί. Αν και υπολογιστικά είναι η πιο απαιτητική από τις βασικές μεθόδους απο-ασαφοποίησης, έχει αποδειχθεί ότι είναι η πιο αποτελεσματική σε πολλές πρακτικές εφαρμογές ελέγχου [Ros10].

Όπως είναι κατανοητό από τις παραπάνω εξισώσεις, η διαδικασία της απο-ασαφοποίησης είναι μία χρονοβόρα και κοστοβόρα σε πολυπλοκότητα και ενέργεια διαδικασία. Επίσης, οι δύο τελευταίες μέθοδοι απο-ασαφοποίησης, SOM και LOM, δεν υπόκεινται σε αυστηρή μαθηματική ανάλυση, επομένως δεν είναι εύκολα υλοποιήσιμες (οι συγκεκριμένες δεν είναι ούτε αποδοτικές ως προς την απο-ασαφοποίηση λόγω προκατάληψης (bias) της μεθόδου διότι εξ ορισμού δίνουν ακραίες τιμές).

Μία λύση για το πρόβλημα αυτό είναι η πρόταση Συστημάτων Ασαφούς Συμπερασμού που δε χρειάζονται να εκτελούν τη διαδικασία της απο-ασαφοποίησης καθόλου, όπως τα Takagi-Sugeno ασαφή μοντέλα [TS85a] και τα Tsukamoto ασαφή μοντέλα [Tsu89]. Μια άλλη λύση είναι η πρόταση διαφορετικών, αποδοτικότερων (βέβαια πολλές φορές περισσότερο πολύπλοκων) μεθόδων απο-ασαφοποίησης [LR89; JS97; Zad99; ML97]. Τέλος, σε περιπτώσεις που οι δυνατότητες μνήμης και επεξεργασίας του Συστήματος Ασαφούς Συμπερασμού είναι περιορισμένες, πιθανή λύση είναι η τεχνική του look-up table. Το look-up table, είναι ουσιαστικά ένας πίνακας στον οποίο είναι αποθηκευμένη όλη η πληροφορία για την έξοδο του συστήματος για διάφορες πιθανές εισόδους του, η οποία έχει προκύψει χρησιμοποιώντας τον αλγόριθμο συμπερασμού off-line. Έτσι, για οποιαδήποτε είσοδο δέχεται (on-line) το σύστημα επιλέγονται τα κατάλληλα "κελία" του πίνακα (look-up table) τα οποία είναι πιο κοντά σε αυτή (αν δεν υπάρχει ακριβώς η ίδια είσοδος) και με μία διαδικασία παρεμβολής (υπολογιστικά ασήμαντη διαδικασία) προκύπτει η αντίστοιχη έξοδος. Η μέθοδος αυτή είναι πολύ απλή υπολογιστικά αλλά ταυτόχρονα υστερεί σε θέματα ακριβείας και αξιοπιστίας.

2.7.2 Τύποι Συστημάτων Ασαφούς Συμπερασμού

Συμπερασματικά, τα πέντε βήματα της συλλογιστικής ενός Συστήματος Ασαφούς Συμπερασμού διακρίνονται στο Σχήμα 2.7.3 που απεικονίζει το διάγραμμα ροής ενός Ασαφούς Συστήματος Συμπερασμού.

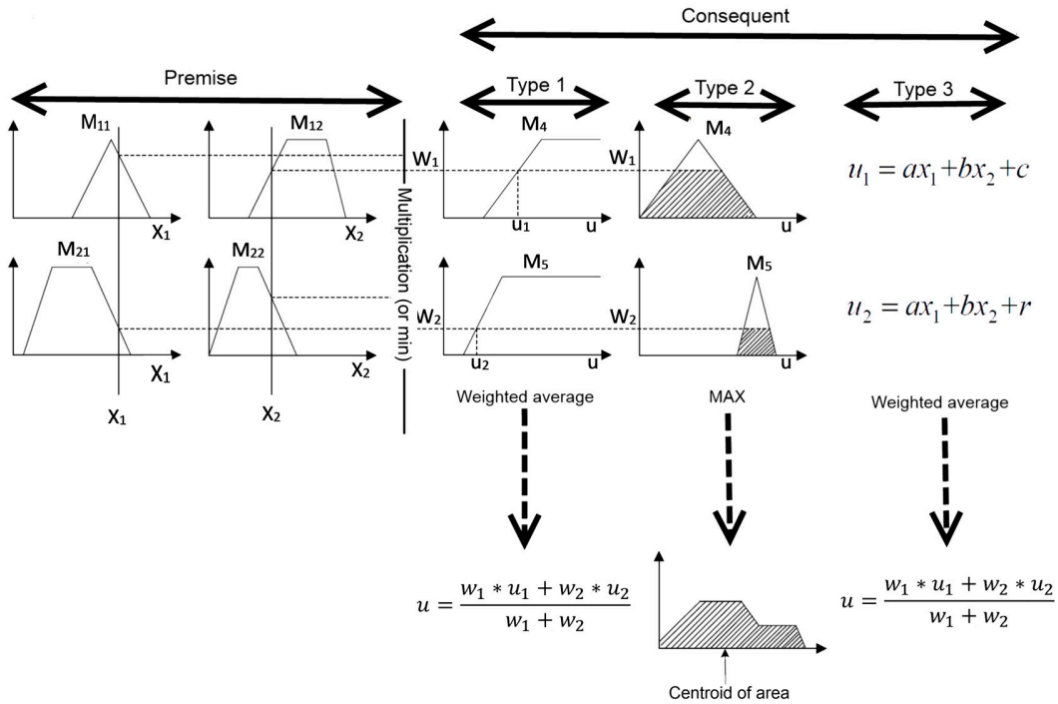


Σχήμα 2.7.3: Διάγραμμα ροής ενός Ασαφούς Συστήματος Συμπερασμού [JSM97; VDR10].

Τα Συστήματα Ασαφούς Συμπερασμού διαχωρίζονται σε τρεις τύπους βάσει της ασαφούς συλλογιστικής και των ασαφών "εάν - τότε" κανόνων που χρησιμοποιούν [Jan93]. Οι βασικές διαφορές των τριών αυτών τύπων συστημάτων εντοπίζονται στη διαδικασία του συμπερασμού, τον προσδιορισμό του μέρους του συμπεράσματος των ασαφών κανόνων και τον τρόπο δημιουργίας της εξόδου του συστήματος. Συγκεκριμένα,

- Τύπος 1. Η συνολική έξοδος του συστήματος είναι ο βεβαρυμένος μέσος όρος της εξόδου κάθε κανόνα, η οποία είναι μια σαφώς καθορισμένη αριθμητική τιμή και προκύπτει ως η τιμή της αντίστοιχης αντίστροφης συνάρτησης της συνάρτησης συμμετοχής του συμπεράσματος του κάθε κανόνα στο βαθμό ενεργοποίησης του αντίστοιχου κανόνα (firing strength), με βάρος το βαθμό ενεργοποίησης του κανόνα. Η συνάρτηση συμμετοχής του ασαφούς συνόλου συμπεράσματος του κάθε κανόνα πρέπει να είναι αναγκαστικά μονοτονική συνάρτηση.
- Τύπος 2. Η συνολική ασαφής έξοδος του συστήματος προκύπτει με εφαρμογή κάποιου τελεστή ασαφούς ένωσης (συνήθως του τελεστή max) στις συναρτήσεις συμμετοχής των συμπερασμάτων των κανόνων του συστήματος (καθεμία από τις οποίες έχει προκύψει με εφαρμογή κάποιου τελεστή ασαφούς τομής μεταξύ του βαθμού ενεργοποίησης του αντίστοιχου ασαφούς κανόνα και της συνάρτησης συμμετοχής του συμπεράσματος του ίδιου κανόνα). Για να παραχθεί μία σαφώς καθορισμένη αριθμητική τιμή για την έξοδο του συστήματος χρησιμοποιείται μία μέθοδος απο-ασαφοποίησης στην ήδη εξαχθείσα συνολική ασαφή έξοδό του.
- Τύπος 3. Στα Συστήματα Ασαφούς Συμπερασμού τρίτου τύπου χρησιμοποιούνται Takagi - Sugeno ασαφείς "εάν-τότε" κανόνες [TS83]. Η έξοδος του κάθε ασαφούς κανόνα είναι ένας γραμμικός συνδυασμός των μεταβλητών εισόδου μαζί με κάποιον σταθερό όρο, η οποία λαμβάνει βάσει των εισόδων του συστήματος σαφώς καθορισμένες αριθμητικές τιμές ανάλογα με το βαθμό συμμετοχής του εκάστοτε ασαφούς γεγονότος του αντίστοιχου κανόνα. Η συνολική έξοδος του συστήματος είναι ο βεβαρυμένος μέσος όρος της εξόδου του κάθε κανόνα.

Στο Σχήμα 2.7.4 χρησιμοποιείται ένα Σύστημα Ασαφούς Συμπερασμού με δύο κανόνες και δύο εισόδους (δύο γεγονότα ανά κανόνα) για να γίνει αντιληπτός ο παραπάνω διαχωρισμός και οι αλλαγές στους ασαφείς κανόνες και τη διαδικασία του συλλογισμού.



Σχήμα 2.7.4: Οι τρεις βασικοί τύποι ασαφούς συλλογιστικής [Cav15].

2.8 Type 2 και Zero-Order Type 3 Συστήματα Ασαφούς Συμπερασμού

Σε συνέχεια όσων παρουσιάστηκαν στην Ενότητα 2.7, αναλύονται δύο συγκεκριμένα είδη Συστημάτων Ασαφούς Συμπερασμού, υλοποίηση των οποίων αποτελεί η παρούσα διπλωματική εργασία.

2.8.1 Type 2 - Mamdani Fuzzy Inference System

Το ασαφές μοντέλο Mamdani προτάθηκε το 1974 στο άρθρο με τίτλο "Application of fuzzy algorithms for control of simple dynamic plant" [Mam74], όπου παρουσιάστηκε ως ένα καινοτόμο μοντέλο ελέγχου ενός δυναμικού συστήματος. Το προτεινόμενο σύστημα ασαφούς ελέγχου δοκιμάστηκε σε μια απλή δυναμική εγκατάσταση και τα αποτελέσματά του έδειξαν ότι η προσέγγιση ασαφούς ελέγχου ήταν σε θέση να παρακολουθήσει την επιθυμητή συμπεριφορά της εγκατάστασης, ακόμη και με την παρουσία αβεβαιοτήτων και θορύβου στο σύστημα. Ένα χρόνο αργότερα, στο [MA75] το ασαφές μοντέλο του Mamdani χρησιμοποιήθηκε ως σύστημα ελέγχου ενός συνδυασμού ατμομηχανής και λέβητα με ένα σύνολο κανόνων γλωσσικού ελέγχου που ελήφθησαν από έμπειρους ανθρώπους χειριστές. Συγκεκριμένα, δύο ήταν τα συστήματα ασαφών συμπερασμάτων που χρησιμοποιήθηκαν ως ελεγκτές για τη δημιουργία της εισόδου θερμότητας στο λέβητα και το άνοιγμα του γκαζιού του κυλίνδρου του κινητήρα, αντίστοιχα, για τη ρύθμιση της πίεσης ατμού στο λέβητα και της ταχύτητας του κινητήρα.

Τα Σχήματα 2.6.1, 2.6.2, 2.6.3 και 2.6.4 παρουσιάζουν παραδείγματα ασαφούς Mamdani συλλογιστικής, αποτελούν δηλαδή παραδείγματα Mamdani Συστημάτων Ασαφούς Συμπερασμού.

Τα Mamdani Συστήματα Ασαφούς Συμπερασμού (M-FIS) είναι τύπου 2 ασαφή συστήματα και λαμβάνοντας υπόψη την αποτελεσματικότητα του υπολογισμού ή τη μαθηματική απεικόνιση, ένα M-FIS στην πράξη μπορεί να έχει έναν συγκεκριμένο συλλογιστικό μηχανισμό που δεν ακολουθεί τον αυστηρό ορισμό του συνθετικού κανόνα της εξαγωγής συμπερασμάτων (που ορίστηκε στην Ενότητα 2.6). Για παράδειγμα, θα μπορούσε κανείς να χρησιμοποιήσει τον τελεστή του αλγεβρικού γινομένου για τον υπολογισμό των βαθμών ενεργοποίησης των κανόνων (για γεγονότα κανόνων που συνδέονται μεταξύ τους με τον λεκτικό σύνδεσμο "ΚΑΙ"), τον τελεστή min για τον υπολογισμό των συναρτήσεων συμμετοχής των συμπερασμάτων των κανόνων και τον τελεστή max για τη άθροισή τους σε μία συνολική (τελική) συνάρτηση συμμετοχής εξόδου. Επομένως, για να προσδιοριστεί

πλήρως η λειτουργία ενός Συστήματος Ασαφούς Συμπερασμού Mamdani, πρέπει να οριστεί μια συνάρτηση για καθέναν από τους παρακάτω τελεστές.

- **AND operator - ΚΑΙ τελεστής** (T_{Norm}) για τον υπολογισμό του βαθμού ενεργοποίησης ενός κανόνα με γεγονότα που συνδέονται μεταξύ τους με τον λεκτικό σύνδεσμο "ΚΑΙ".
- **OR operator - Ή τελεστής** (S_{Norm}) για τον υπολογισμό του βαθμού ενεργοποίησης ενός κανόνα με γεγονότα που συνδέονται μεταξύ τους με τον λεκτικό σύνδεσμο "Η".
- **Implication operator - τελεστής Συμπερασμού** (T_{Norm}) για τον υπολογισμό της συνάρτησης συμμετοχής του συμπεράσματος κάθε κανόνα (ή των συμπερασμάτων, καθενός ξεχωριστά) βάσει των αντίστοιχων βαθμών ενεργοποίησής τους.
- **Aggregate operator - τελεστής πρόσθεσης** (S_{Norm}) για την προσθήκη (ένωση) των συναρτήσεων συμμετοχής των προκείμενων συναρτήσεων συμμετοχής των συμπερασμάτων όλων των κανόνων του συστήματος (μετά την εφαρμογή του τελεστή συμπερασμού - implication operator) με στόχο την κατασκευή μίας τελικής συνολικής συνάρτησης συμμετοχής (συμπεράσματος) εξόδου για κάθε έξοδο του συστήματος.
- **Defuzzification operator - τελεστής Απο-ασαφοποίησης** για τη μετατροπή των τελικών συνολικών συναρτήσεων συμμετοχής των εξόδων του συστήματος από ασαφή σύνολα - συναρτήσεις συμμετοχής σε σαφώς καθορισμένες (singleton) αριθμητικές τιμές εξόδου (μία για κάθε έξοδο).

2.8.2 Zero-Order Takagi-Sugeno Fuzzy Inference System

Το Takagi-Sugeno Σύστημα Ασαφούς Συμπερασμού (TSK-FIS) προτάθηκε από τους Takagi, Sugeno και Kang [TS85a; TS83; SK91; SK85] σε μία προσπάθεια ανάπτυξης ενός τρόπου εξαγωγής ασαφών κανόνων από δεδομένα εισόδου - εξόδου. Οι Ασαφείς Κανόνες στο μοντέλο Takagi-Sugeno είναι της μορφής:

$$R : \text{EAN } x \text{ είναι } A \text{ και } y \text{ είναι } B, \text{ TOTE } z = f(x,y), \quad (2.8.1)$$

όπου τα A και B είναι ασαφή σύνολα που περιγράφουν λεκτικά (συνήθως) τα γεγονότα των κανόνων του μοντέλου, τα συμπεράσματα z των οποίων είναι αλγεβρικές συναρτήσεις ($z = f(x,y)$). Συνήθως, η συνάρτηση $f(x,y)$ είναι πολυωνυμικής ως προς τις μεταβλητές εισόδου x και y , χωρίς κάτι τέτοιο να είναι δεσμευτικό όσο περιγράφει κατάλληλα την έξοδο του συστήματος στην ασαφή περιοχή εισόδου η οποία προσδιορίζεται από τις συναρτήσεις συμμετοχής των ασαφών συνόλων που περιγράφουν τα γεγονότα του αντίστοιχου κανόνα.

Βάσει του βαθμού του πολυωνύμου της συνάρτησης f ορίζεται αντίστοιχα ο βαθμός του Takagi-Sugeno Συστήματος Ασαφούς Συμπερασμού. Για παράδειγμα ένα Takagi-Sugeno FIS πρώτου βαθμού (First-order Sugeno Fuzzy Inference System) αποτελείται από ασαφείς κανόνες της μορφής:

$$R_i : \text{EAN } x \text{ είναι } A_i, \text{ TOTE } y = a_{i1} \cdot x_1 + a_{i2} \cdot x_2 + \dots + a_{in} \cdot x_n + b_i, \quad (2.8.2)$$

όπου x το διάνυσμα εισόδου $x = [x_1, x_2, \dots, x_n]^T$, δηλαδή x_1, x_2, \dots, x_n οι διάφορες n στο πλήθος εισοδοί του συστήματος, A_i το σύνολων των ασαφών συνόλων που αντιπροσωπεύουν τα γεγονότα του ασαφούς κανόνα R_i , y η έξοδος του κανόνα R_i και b_i ο σταθερός όρος της πολυωνυμικής συνάρτησης $f_i(x)$ του κανόνα R_i .

Το βασικό πλεονέκτημα αυτής της μεθόδου ασαφούς συμπερασμού είναι ότι μειώνεται σημαντικά ο αριθμός των κανόνων που χρειάζονται για την ασαφή μοντελοποίηση του συστήματος και ταυτόχρονα αποφεύγεται η χρονοβόρα διαδικασία της απο-ασαφοποίησης που απαιτεί το μοντέλο Mamdani.

Η τελική έξοδος του συστήματος λαμβάνεται με τη χρήση του βεβαρυμένου σταθμισμένου μέσου όρου:

$$y = \frac{\sum_{i=1}^m w_i \cdot y_i}{\sum_{i=1}^m w_i}, \quad (2.8.3)$$

όπου m ο αριθμός των ασαφών κανόνων του συστήματος, w_i ο βαθμός ενεργοποίησης του εκάστοτε κανόνα R_i (Takagi-Sugeno's Rule _{i}) και y_i το συμπέρασμα του κανόνα R_i , ως η τιμή της συνάρτησης $f_i(x)$.

Ο βαθμός συμμετοχής των ασαφών συνόλων των κανόνων και ο βαθμός ενεργοποίησης των κανόνων υπολογίζονται σύμφωνα με όσα έχουν αναφερθεί προηγουμένως (με τον ίδιο τρόπο με τον οποίο θα υπολογίζονταν σε ένα Mamdani Σύστημα Ασαφούς Συμπερασμού, ο οποίος αποτελεί επιλογή του χρήστη του συστήματος).

Στην ειδική περίπτωση που η συνάρτηση f_i κάθε κανόνα R_i του συστήματος ισούται με μία σταθερά, τότε το αντίστοιχα είναι μηδενικού βαθμού πολυώνυμο και το σύστημα ονομάζεται μηδενικού βαθμού (Zero-order Takagi-Sugeno Fuzzy Inference System). Η ειδική αυτή περίπτωση προσφέρει πολλά πλεονεκτήματα που αφορούν την απόδοση, την εφαρμοστικότητα και τις δυνατότητες βελτιστοποίησης και ελέγχου του μοντέλου. Πολλές φορές ένα Zero-order Takagi-Sugeno μοντέλο αναφέρεται και ως "Fuzzy Inference System with Simplified Fuzzy If-Then Rules" [Jan93].

Αρχικά, ένα Zero-order TSK-FIS μπορεί να θεωρηθεί ειδική περίπτωση ενός τύπου 1 Συστήματος Ασαφούς Συμπερασμού όπου η συναρτήσεις συμμετοχής των συμπερασμάτων αναπαρίστανται με βηματικές συναρτήσεις (step functions) είτε ενός τύπου 2 Mamdani Συστήματος Ασαφούς Συμπερασμού, στο οποίο οι συναρτήσεις συμμετοχής των συμπερασμάτων των κανόνων είναι ασαφείς singleton συναρτήσεις.

Επιπλέον, αποδεικνύεται ότι όταν δεν υπάρχει όριο στον αριθμό των κανόνων, υπό ορισμένες συνθήκες ένα Zero-order TSK FIS έχει απεριόριστη προσεγγιστική ισχύ προς οποιαδήποτε μη γραμμική συνάρτηση αυθαίρετα (αλλά καλά) ορισμένη σε ένα συμπαγές σύνολο (compact set). Αν και διαισθητικά κάτι τέτοιο μπορεί να γίνει κατανοητό από το γεγονός ότι η συλλογιστική σε ένα TSK μοντέλο μοιάζει με τη λειτουργία ενός νευρωνικού δικτύου, η μαθηματική απόδειξη του παραπάνω ισχυρισμού προκύπτει χρησιμοποιώντας το θεώρημα Stone-Weierstrass.

Σύμφωνα με αυτό, Stone-Weierstrass Approximation Theorem (vector algebra form), εαν \mathcal{D} ένας συμπαγής μετρικός χώρος \mathcal{N} διαστάσεων και $\mathcal{C}(\mathcal{D} \rightarrow \mathbb{R})$ το σύνολο των συνεχών, πραγματικών συναρτήσεων επί του \mathcal{D} , εφοδιασμένο με τη συνήθη supremum νόρμα και θεωρήσουμε \mathcal{F} έναν γραμμικό υποχώρο του $\mathcal{C}(\mathcal{D} \rightarrow \mathbb{R})$ ο οποίος επιπροσθέτως ικανοποιεί τα εξής κριτήρια:

- **αποτελεί άλγεβρα συναρτήσεων**, δηλαδή αποτελεί μία οικογένεια πραγματικών συναρτήσεων η οποία είναι κλειστή ως προς τους γραμμικούς συνδυασμούς και κατά σημείο γινόμενα των στοιχείων της. Δηλαδή αν f και g είναι δύο συναρτήσεις του συνόλου \mathcal{F} ($f, g \in \mathcal{F}$), τότε τόσο το γινόμενό τους $f \cdot g$ όσο και ο γραμμικός συνδυασμός τους $a \cdot f + b \cdot g$ ανήκει επίσης στο σύνολο \mathcal{F} για κάθε $a, b \in \mathbb{R}$,
- **περιλαμβάνει τη συνήθη πράξη του γινομένου**, δηλαδή για κάθε $f, g \in \mathcal{F}$ και για κάθε $x \in \mathcal{D}$ ισχύει ότι $(f \cdot g)(x) = f(x) \cdot g(x)$,
- **περιέχει τη σταθερή συνάρτηση**: $f(x) = 1$,
- **διαχωρίζει τα σημεία στο χώρο \mathcal{D}** , δηλαδή για κάθε $x_1, x_2 \in \mathcal{D}$, όπου $x_1 \neq x_2$, υπάρχει $f \in \mathcal{F}$ τέτοια ώστε $f(x_1) \neq f(x_2)$,

τότε ο χώρος αυτός \mathcal{F} είναι πυκνός υποχώρος του $\mathcal{C}(\mathcal{D} \rightarrow \mathbb{R})$, δηλαδή

$$(\forall f \in \mathcal{C}(\mathcal{D} \rightarrow \mathbb{R}))(\forall \epsilon > 0) (\exists p_\epsilon \in \mathcal{F}) : \|f - p_\epsilon\| < \epsilon \quad (2.8.4)$$

Αυτό σημαίνει ότι για κάθε αριθμό $\epsilon > 0$ και κάθε συνάρτηση $g \in \mathcal{C}(\mathcal{D})$, υπάρχει τουλάχιστον μία συνάρτηση $f \in \mathcal{F}$, τέτοια ώστε να ισχύει: $\|g(x) - f(x)\| < \epsilon, \forall x \in \mathcal{D}$. Κάτι τέτοιο αποδεικνύει ότι το σύνολο των συναρτήσεων \mathcal{F} μπορεί να προσεγγίσει οποιαδήποτε συνεχή, πραγματική συνάρτηση ορίζεται στο συμπαγή μετρικό χώρο αναφοράς $\mathcal{C}(\mathcal{D})$ με οσοδήποτε μικρό σφάλμα ϵ .

Αποδεικνύεται [JSM97; Jan93] ότι με κατάλληλη επιλογή της κλάσης των συναρτήσεων συμμετοχής για την περιγραφή των ασαφών συνόλων που περιγράφουν τα συμπεράσματα των ασαφών κανόνων, ένα Zero-Order Takagi Sugeno μοντέλο μπορεί να ικανοποιεί τα κριτήρια του θεωρήματος Stone-Weierstrass. Συγκεκριμένα, χρησιμοποιώντας gaussian ή scaled-gaussian ή bell-shaped ή singleton συναρτήσεις συμμετοχής για την περιγραφή των ασαφών συνόλων των συμπερασμάτων το αντίστοιχο Zero-Order Takagi-Sugeno Fuzzy Inference System έχει απεριόριστη προσεγγιστική δυνατότητα. Δηλαδή αποδεικνύεται ότι σε οποιοδήποτε συμπαγή μετρικό χώρο \mathcal{X} (το συνολικό υπερσύνολο αναφοράς του διανύσματος εισόδου x του συστήματος) \mathcal{N} διαστάσεων, για κάθε $\epsilon > 0$ και κάθε συνεχή, πραγματική συνάρτηση $g(x)$, υπάρχει τουλάχιστον ένα Zero-Order Takagi-Sugeno μοντέλο $S(x)$ τέτοιο ώστε να ισχύει: $\|g(x) - S(x)\| < \epsilon, \forall x \in \mathcal{D}$. [Jan93].

Η ιδιότητα της καθολικής απεριορίστης προσεγγιστικής ικανότητας (universal approximation power) μπορεί να εξαχθεί (με συμβιβασμούς και ειδικές επιλογές στη σχεδίαση των συστημάτων) και για άλλους τύπους ασαφών μοντέλων, καθώς το Zero-Order Takagi-Sugeno μοντέλο μπορεί να θεωρηθεί ως ειδική περίπτωση τόσο του Mamdani ασαφούς μοντέλου, όσο του Tsukamoto και υψηλότερων βαθμών TSK μοντέλων. Η ιδιότητα αυτή κάνει το Zero-Order TSK μοντέλο την πιο απλή Soft Computing ασαφή τεχνική για χρήσεις σε εφαρμογές παλινδρόμησης (regression), ταξινόμησης (classification) και πρόβλεψης (prediction). Απόδειξη αυτού το πλήθος των Νευρο-Ασαφών συστημάτων που έχουν αναπτυχθεί, τα οποία εκπαιδεύουν με διάφορες τεχνικές μηχανικής μάθησης ένα ή περισσότερα Zero-Order Takagi-Sugeno μοντέλα. Συγκεκριμένα, η χρήση Zero-Order TSK ασαφών μοντέλων με την αρχιτεκτονική του ANFIS για εκπαίδευση και βελτιστοποίηση των συστημάτων προσφέρει πολλές δυνατότητες ελέγχου στους χρήστες και είναι διαδεδομένη με το όνομα απλοποιημένη ANFIS αρχιτεκτονική (simplified ANFIS architecture).

Ένα ακόμα ιδιαίτερα ενδιαφέρον χαρακτηριστικό αυτών των Zero-Order ANFIS στην περίπτωση που χρησιμοποιείται η gaussian συνάρτηση συμμετοχής για την περιγραφή των ασαφών συνόλων των γεγονότων των κανόνων του ασαφούς συστήματος, είναι η λειτουργική ισοδυναμία τους με τα ακτινωτής βάσης δίκτυα λειτουργιών - Radial Basis Function Networks (RBFNs). Το γεγονός αυτό αφενός προσφέρει καλύτερη κατανόηση των δύο τεχνικών και αφετέρου αποτελεί βοηθητικό-εξελικτικό στοιχείο για τις ίδιες τις τεχνικές αφού οποιαδήποτε καινοτομία, πρόοδος υπάρξει στη μία τεχνική άμεσα ισχύει και στην άλλη. Για παράδειγμα, ο υβριδικός κανόνας μάθησης του ANFIS μπορεί να εφαρμοστεί απευθείας στο RBFN και, αντίστροφα, οι προσεγγίσεις που χρησιμοποιούνται για τον προσδιορισμό των παραμέτρων ενός RBFN, όπως η προδιεργασία ομαδοποίησης των δεδομένων (clustering preprocess), οι ιδιότητες γενίκευσης (generalization properties) και η μέθοδος της διαδοχικής προσαρμογής (sequential adaptation) είναι τεχνικές που μπορούν να εφαρμοστούν επιτυχώς στο ANFIS [JS93].

Τέλος, αποδεικνύεται ότι η έξοδος ενός Zero-order TSK-FIS είναι λεία (smooth) συνάρτηση ως προς τις μεταβλητές εισόδου του με την προϋπόθεση ότι οι γειτονικές συναρτήσεις συμμετοχής που περιγράφουν τα γεγονότα των κανόνων του έχουν αρκετή επικάλυψη μεταξύ τους (overlap) [JSM97]. Με άλλα λόγια, στο Mamdani μοντέλο δεν είναι η επικάλυψη των συναρτήσεων συμμετοχής της εξόδου που καθορίζει τη λεία απεικόνιση (smoothness) της εισόδου στην έξοδο, αλλά η επικάλυψη των συναρτήσεων συμμετοχής στο αρχικό κομμάτι των κανόνων (στην προϋπόθεση, στα γεγονότα). Επομένως, για να εξαχθούν λείες απεικονίσεις εισόδου - εξόδου, δεν είναι απαραίτητο τα συμπεράσματα των κανόνων να περιγράφονται ως επικαλυπτόμενα ασαφή σύνολα, αλλά να χρησιμοποιούνται παραγωγίσιμες και αρκετά επικαλυπτόμενες μεταξύ τους συναρτήσεις συμμετοχής για τα γεγονότα των κανόνων των συστημάτων.

2.8.3 Σύγκριση Mamdani FIS και Takagi-Sugeno FIS

Η κύρια διαφορά μεταξύ των Mamdani(M-FIS) και Takagi-Sugeno(TSK-FIS) είναι πως οι συναρτήσεις συμμετοχής των συμπερασμάτων των ασαφών κανόνων τους είναι σταθερές ή γραμμικές για τα Takagi-Sugeno(TSK-FIS), ενώ για το Mamdani(M-FIS) είναι ασαφή σύνολα. Το τελευταίο απαιτεί τη διαδικασία απο-ασαφοποίησης για την εξαγωγή του τελικού συμπεράσματος και της αντίστοιχης εξόδου του συστήματος, η οποία με τη σειρά της απαιτεί υπολογιστική ισχύ (τόσο για το συνδυασμό των συμπερασμάτων των κανόνων με τη χρήση κάποιας συνάρτησης ασαφούς ένωσης της οικογένειας S_{Norm} όσο και για την απο-ασαφοποίηση με κάποια αντίστοιχη συνάρτηση).

Από την άλλη, το TSK μοντέλο υπολείπεται του Mamdani στην περίπτωση που οι είσοδοι του συστήματος είναι ασαφείς και όχι σαφώς καθορισμένες τιμές. Σε αυτή την περίπτωση για να εξαχθεί η συνάρτηση συμμετοχής του συμπεράσματος του κανόνα, αρχικά εξάγεται ο βαθμός συμμετοχής των γεγονότων του κανόνα με τη χρήση (του max)κάποιου τελεστή ασαφούς τομής. Στη συνέχεια η συνάρτηση συμμετοχής του συμπεράσματος προκύπτει με χρήση κάποιου τελεστή τομής μεταξύ της σαφώς καθορισμένης τιμής εξόδου και του βαθμού συμμετοχής, γεγονός αντικαταστάσιμο και αντιφατικό στη φιλοσοφία της ασαφούς συλλογιστικής, σύμφωνα με την οποία ένα ασαφές μοντέλο θα πρέπει να μπορεί (τουλάχιστον) να μεταδίδει την ασάφεια από την είσοδο στην έξοδό του.

Με δεδομένη την περιπλοκότητα των υπολογισμών που απαιτεί το Σύστημα Ασαφούς Συμπερασμού Mamdani (M-FIS), στις πρακτικές εφαρμογές στις οποίες απαιτείται ταχύτητα στους υπολογισμούς, χαμηλή κατανάλωση (δηλαδή όσο το δυνατόν περιορισμένη πολυπλοκότητα και ταυτόχρονα περιορισμένο πλήθος υπολογισμών του συστήματος) και παράλληλα ο χώρος καταστάσεων είναι μεγάλος επικράτησε η χρήση του Takagi-Sugeno μοντέλου ασαφούς συμπερασμού (TS-FIS). Αντίθετα, σε περιπτώσεις που η φύση των προβλημάτων είναι πιο

ασαφής και ανακριβής, και ταυτόχρονα περιλαμβάνει και στηρίζεται σε περισσότερες γλωσσικές μεταβλητές (τόσο στην είσοδο αλλά κυρίως στην έξοδό τους) κυριαρχεί η χρήση του Mamdani μοντέλου ασαφούς συμπερασμού (M-FIS).

Κεφάλαιο 3

Βιβλιογραφική ανασκόπηση συστημάτων υλικού Ασαφούς Λογικής

Τα νευρο-ασαφή και ασαφή συστήματα είναι κατάλληλα για ένα ευρύ φάσμα εφαρμογών, συμπεριλαμβανομένων των συστημάτων ελέγχου, της ρομποτικής, της επεξεργασίας εικόνας, της ιατρικής διάγνωσης και της χρηματοοικονομικής ανάλυσης, λόγω της αποτελεσματικότητάς τους στο χειρισμό διφορούμενων και ανακριβών δεδομένων που συναντώνται συνήθως σε πολλές εφαρμογές του πραγματικού κόσμου [KDG14]. Με την ανάπτυξη της τεχνολογίας και την επικράτηση εφαρμογών εξαιρετικά χαμηλής κατανάλωσης ενέργειας, όπως τα ενσωματωμένα συστήματα πραγματικού χρόνου, το IoT και τα wearables, η υλοποίηση λογισμικού των ασαφών συστημάτων αποτυγχάνει να ικανοποιήσει τα κριτήρια της ταχύτητας και της κατανάλωσης ενέργειας. Ως αποτέλεσμα, έχουν προταθεί πολυάριθμες λύσεις υλικού. Αυτές οι υλοποιήσεις υλικού αποτελούνται από ψηφιακές εναλλακτικές λύσεις για μεγαλύτερη ακρίβεια και αναλογικές εναλλακτικές λύσεις για βελτιωμένη απόδοση ταχύτητας και χαμηλότερη ζήτηση ισχύος [DO01; BdE14].

Ψηφιακές υλοποιήσεις υλικού έχουν αναπτυχθεί με τη χρήση προγραμματιζόμενων πυλών πεδίου τεχνολογίας (FPGA), η οποία παρέχει υψηλή πυκνότητα ολοκλήρωσης και αποδοτικότητα ισχύος μέσω του παραλληλισμού και οδηγεί σε συστήματα ασαφούς συλλογιστικής υψηλής απόδοσης [MC07; LCC03; San+07; Far+19; ZHD23]. Ωστόσο, η χρήση της τεχνολογίας FPGA μπορεί να μην είναι επαρκής για εφαρμογές εξαιρετικά χαμηλής ισχύος και ως εκ τούτου, έχουν διερευνηθεί αναλογικά κυκλώματα για να ξεπεραστούν αυτοί οι περιορισμοί [SSA19]. Τα αναλογικά κυκλώματα, που λειτουργούν στην περιοχή υπο-κατωφλίου [WCC06], έχουν τη δυνατότητα να επιτύχουν χαμηλότερη κατανάλωση ενέργειας σε σύγκριση με τα αντίστοιχα ψηφιακά κυκλώματα. Ένα άλλο κρίσιμο πλεονέκτημα των αναλογικών υλοποιήσεων είναι ότι έχουν φυσική σύνδεση με τους αισθητήρες εισόδου και τις ενεργο-ατοίς, εξαλείφοντας την ανάγκη για μετατροπείς αναλογικού σε ψηφιακό (ADC) ή ψηφιακού σε αναλογικό (DAC). Επιπροσθέτως, τα ολοκληρωμένα κυκλώματα μικτού τρόπου εφαρμογής (ASIC), τα οποία αξιοποιούν ψηφιακές και αναλογικές τεχνολογίες, έχουν γίνει όλο και πιο δημοφιλή. Αυτά τα μικτής λειτουργίας ASICs μπορούν να προσφέρουν τα πλεονεκτήματα τόσο των ψηφιακών όσο και των αναλογικών τεχνολογιών και έχουν αποδειχθεί ότι είναι κατάλληλες για ποικίλες εφαρμογές [Bou+98; Gha+14a; GH20].

Η βιβλιογραφία σχετικά με τις πλήρεις αμιγώς αναλογικές FIS είναι σχετικά περιορισμένη σε σύγκριση με τις ψηφιακές. Αν και κάποια βιβλιογραφία παρουσιάζει καινοτόμα κυκλώματα για συγκεκριμένα ασαφή δομικά στοιχεία όπως όπως MFs [PA15; Val+18; Fan+17; KHS93], δίκτυα MIN/MAX [OW11a; OW00; Kha+14a; Mau01; KKH07; SD05a; Bat+94; Yil22; Pad+11], πολλαπλασιαστές [AA12; TIT00; RTD16], διαίρετες [SS20], μηχανές εξαγωγής συμπερασμάτων [Pir+15; PKH13] και τεχνικές ασαφοποίησης [RMB06; Vit98; Bat+98; Tok11], μόνο λίγες συνεισφορές είναι διαθέσιμες για πλήρη συστήματα, οι περισσότερες από τις οποίες αφορούν ελεγκτές [AM18a; GPS96; Gha+14b; KSM12; OW11b; KSU11]. Ωστόσο, ακόμα και σε αυτές τις περιπτώσεις οι περισσότερες μελέτες επικεντρώνονται στην υλοποίηση ασαφών συλλογισμού με αναλογικό υπολογισμό και μόνο λίγες από αυτές είναι αφιερωμένες στη βελτίωση της προδιαγραφής λειτουργίας και την προσαρμοστικότητα του συστήματος [SSA19; KSU11; AA16; WJ06].

Ενώ πολλοί ερευνητές επικυρώνουν ότι τα τύπου 2 ΣΑΣ υπερτερούν έναντι των αντίστοιχων τύπου 1, καθώς είναι πιο ανθεκτικά στις αβεβαιότητες και αλλαγές των συστημάτων [SSA19; KSU11], οι FIS τύπου-2 έχουν επίσης την ικανότητα να αναπαριστούν ισοδύναμα συστήματα τύπου 1 με μικρότερες βάσεις κανόνων [Cas12]. Αξιοποιώντας αυτό το χαρακτηριστικό για την απλούστευση των υπολογισμών και την επιτάχυνση της επεξεργασίας, οι Azeem et al. στο [AA16] και οι Khosla et al. στο [KSU11] προτείνουν ένα ΣΔΠ διαστήματος τύπου-2 που υλοποιείται με το συνδυασμό δύο ΣΔΠ τύπου-1. Αυτό το επιτυγχάνεται σε μια τυπική αρχιτεκτονική ενός ασαφούς μοντέλου τύπου-2 με την προσθήκη ενός type-reducer μπλοκ μεταξύ της μηχανής ασαφούς εξαγωγής συμπερασμάτων και του αποασαφοποιητή. Ο type-reducer μετατρέπει τις εξόδους των ασαφών συνόλων τύπου 2 της μηχανής ασαφούς εξαγωγής συμπερασμάτων σε ασαφή σύνολα τύπου 1 και στη συνέχεια ο αποασαφοποιητής παράγει την ευκρινή έξοδο από αυτά. Η χρήση σημάτων ελέγχου εισόδου και στις δύο υλοποιήσεις παρέχει δυνατότητα συντονισμού και, ως εκ τούτου, προσαρμοστικότητα στα συστήματα. Και στις δύο περιπτώσεις τα MF εισόδου είναι πλήρως προγραμματιζόμενα, ενώ το [AA16] επιτρέπει τον έλεγχο του αποτυπώματος των αβεβαιότητας (FOU) και το [KSU11] παρέχει δυνατότητα προγραμματισμού της βάσης κανόνων μέσω ακίδων ελέγχου στο ολοκληρωμένο κύκλωμα του προτεινόμενου τσιπ ελεγκτή.

Η αναγωγή τύπου (type-reduction), όταν χρησιμοποιείται με ένα ολοκληρωματικό ΣΑΣ τύπου 2, όπως η μέθοδος Nie-Tan, είναι μια χρήσιμη τεχνική για τη μείωση της υπολογιστικής πολυπλοκότητας και συνεπώς της κατανάλωσης ενέργειας στο υλικό. Οι Li κ.ά. στο [Li+18] προτείνουν μια κλειστή μορφή αναγωγής τύπου Nie-Tan που εξάγει το μέσο όρο του άνω και του κάτω ορίου του FOU και την επικυρώνουν ως ακριβή μέθοδο για την αποσαφήνιση ασαφών συνόλων διαστήματος τύπου 2. Οι De Souza κ.ά. στο [SSA21] προτείνουν ένα νέο κύκλωμα αναγωγής τύπου/αποσαφήνισης ρεύματος για αναλογικά ΣΣΙ τύπου-2 που παράγει μια έξοδο PWM

χωρίς την ανάγκη αναλογικών κυκλωμάτων πολλαπλασιαστή/διαιρέτη.

Στο [SSA19] οι de Souza κ.ά. εντοπίζουν την ανάγκη επένδυσης στη δημιουργία αναλογικών FIS που εστιάζουν στα πλεονεκτήματα που μπορούν να επιφέρουν σε αντίθεση με τα αντίστοιχα ψηφιακά, όπως η ταχύτητα και η διάχυση ισχύος. Επισημαίνοντας το μειονέκτημα της ύπαρξης πολλών αντιγράφων των ρευμάτων για να αναπαραστούν τους βαθμούς συμμετοχής σε ένα μπλοκ εξαγωγής συμπερασμάτων FIS, το οποίο αυξάνει την έκταση και την ισχύ κατανάλωση, προτείνουν τη χρήση διαφορικών ενισχυτών υψηλής ενίσχυσης που λειτουργούν με χαμηλό ρεύμα πόλωσης, ως συγκριτές, δημιουργώντας ψηφιακά σήματα που υποδεικνύουν το μικρότερο/μεγαλύτερο ρεύμα rent για την υλοποίηση του τελεστή MIN/MAX. Αυτή η προσέγγιση έχει ως αποτέλεσμα 4,4 φορές λιγότερη ισχύ κατανάλωση σε σύγκριση με μια τυπική αναλογική υλοποίηση FIS, με αποτέλεσμα μια χαμηλής ισχύος ασαφή μηχανή εξαγωγής συμπερασμάτων τύπου 2 διαστήματος.

Κεφάλαιο 4

Προτεινόμενη Αρχιτεκτονική Συστήματος Ασαφούς Συμπερασμού

4.1	Απαιτήσεις σχεδίασης	40
4.2	Προτεινόμενη αρχιτεκτονική	42
4.3	MOSFET το βασικό δομικό στοιχείο της προτεινόμενης αρχιτεκτονικής	47
4.3.1	Βασική λειτουργία μεγάλου σήματος MOSFET	47

Σε αυτό το κεφάλιο θα αναλυθεί η αρχιτεκτονική του Συστήματος Ασαφούς Συστήματος που αναπτύχθηκε στα πλαίσια αυτής της διπλωματικής εργασίας. Η προτεινόμενη αρχιτεκτονική υλοποιεί αποκλειστικά αναλογικά τόσο τη λειτουργία ενός Mamdani type-2 Fuzzy Inference System όσο και τη λειτουργία ενός Zero-Order Takagi-Sugeno Fuzzy Inference System. Συνεπώς, θα παρουσιαστεί το θεωρητικό υπόβαθρο αυτού του είδους των Ασαφών Συστημάτων, η ιδέα σύλληψης της προτεινόμενης αρχιτεκτονικής και τα πλεονεκτήματά της και το βασικό δομικό στοιχείο της. Τέλος, θα γίνει μία εισαγωγική παρουσίαση της προτεινόμενης αρχιτεκτονικής σε επίπεδο μπλοκ, περαιτέρω βαθιά ανάλυση της οποίας θα γίνει στην Ενότητα 5.

4.1 Απαιτήσεις σχεδίασης

Κατά τη σχεδίαση υλικού (hardware), ο στόχος κάθε φορά είναι η δημιουργία ενός συστήματος που πληροί τις καθορισμένες απαιτήσεις της σχεδίασης (requirements), λαμβάνοντας υπόψη τους περιορισμούς του κόστους, της κατανάλωσης ενέργειας, του φυσικού μεγέθους και άλλων παραγόντων.

Στόχος μίας σχεδίασης είναι να καταλαμβάνει την ελάχιστη δυνατή έκταση (minimum occupied area). Η ελαχιστοποίηση της περιοχής που καταλαμβάνει ένα κύκλωμα βοηθά στη μείωση του κόστους κατασκευής, στη μείωση των υλικών κατασκευής, στην ελαχιστοποίηση της κατανάλωσης ισχύος και στη βελτίωση της ποιότητας του σήματος με τη μείωση του μήκους των διαδρομών σήματος και τη μείωση των παρεμβολών μεταξύ των στοιχείων. Ταυτόχρονα, κάνει το κύκλωμα συμβατό για ενσωμάτωση σε μεγαλύτερα συστήματα και τελική χρήση αυτών σε ρεαλιστικά συστήματα τεχνολογιών, μίας και το τελικό τσιπ (που θα περιλαμβάνει το αρχικό κύκλωμα) θα έχει και αυτό τη μικρότερη δυνατή έκταση. Η διατήρηση του κόστους των εξαρτημάτων και της κατασκευής σε όσο το δυνατόν χαμηλότερο επίπεδο συμβάλλει στο να καταστεί το τελικό προϊόν πιο προσιτό και προσβάσιμο.

Στόχος μίας σχεδίασης είναι επίσης η ελαχιστοποίηση της κατανάλωσης ισχύος. Η αποδοτική χρήση της ισχύος συμβάλλει στην παράταση της διάρκειας ζωής της μπαταρίας, στη μείωση του ενεργειακού κόστους και στην ελαχιστοποίηση της παραγωγής θερμότητας, η οποία μπορεί να βελτιώσει την αξιοπιστία και ταυτόχρονα να παρατείνει τη διάρκεια ζωής του υλικού.

Ένας από τους σημαντικότερους παράγοντες στη σχεδίαση ενός συστήματος είναι η ακρίβεια της εξόδου. Σε επίπεδο κυκλωμάτων πολλές φορές υπάρχει μεγάλη ανοχή και ανεκτικότητα στην έξοδό τους, η οποία δε χρειάζεται να είναι τελείως ακριβή αλλά εντός καθορισμένων ορίων τιμών, ωστόσο σε επίπεδο συστημάτων η ακρίβεια της εξόδου είναι παράγοντας "ζωτικής σημασίας" που σε κάθε περίπτωση χαρακτηρίζει το τσιπ. Συγκεκριμένα, η ακρίβεια των σημάτων εξόδου είναι σημαντική σε πολλές εφαρμογές, όπως τα επιστημονικά όργανα, ο ιατρικός εξοπλισμός και τα συστήματα ελέγχου. Σε άλλες πιο ανεκτικές εφαρμογές ο στόχος της ακρίβειας μεταφράζεται σε στόχο περιορισμού αυτού του ορίου τιμών, ενώ γενικότερα σε όλες τις εφαρμογές κυριαρχεί ο στόχος ελαχιστοποίησης του σφάλματος της πραγματικής τιμής εξόδου του συστήματος σε επίπεδο υλικού (hardware system) από την εκτιμώμενη σε επίπεδο προσομοιώσεων της σχεδίασης. Τα ακριβή σήματα εξόδου μπορούν να βελτιώσουν τον λόγο σήματος προς θόρυβο και τη σταθερότητα, γεγονός που μπορεί να οδηγήσει σε βελτιωμένη απόδοση και αξιοπιστία.

Σε εφαρμογές όπως η επικοινωνία υψηλής ταχύτητας, η επεξεργασία σημάτων (ήχου, εικόνας, κ.α.) και τα συστήματα ελέγχου, ένας πολύ σημαντικός παράγοντας της σχεδίασης των αντίστοιχων συστημάτων είναι η ταχύτητά τους. Συγκεκριμένα, η ταχύτητα με την οποία επεξεργάζονται τα σήματα εκτός από το ότι χαρακτηρίζει τον τρόπο επικοινωνίας του τσιπ με τον κόσμο ή το επόμενο σύστημα σε μία αλυσίδα συστημάτων, μπορεί να επηρεάσει την απόδοση του συστήματος. Η βελτίωση της ταχύτητας της επεξεργασίας σήματος μπορεί να οδηγήσει σε βελτιωμένη απόδοση, απόκριση και αποδοτικότητα.

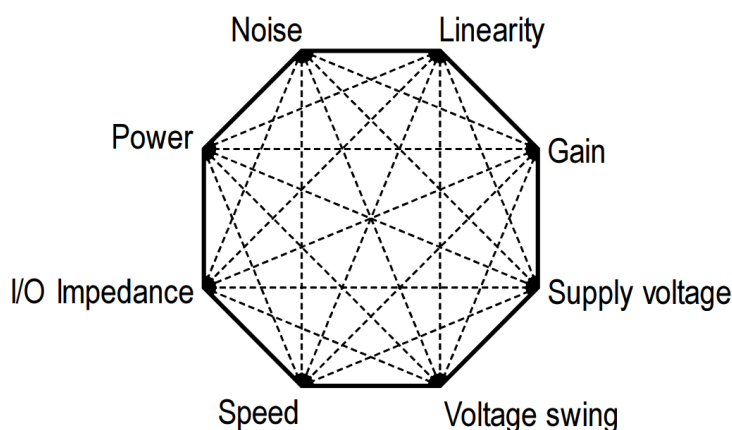
Η ευστάθεια (stability) σε μια σχεδίαση υλικού αναφέρεται στην ικανότητα του συστήματος να διατηρεί σταθερή και προβλέψιμη απόκριση με την πάροδο του χρόνου, ακόμη και παρουσία αλλαγών στις συνθήκες και το περιβάλλον λειτουργίας, όπως η θερμοκρασία, η τάση τροφοδοσίας και η γήρανση των εξαρτημάτων. Η ευστάθεια ενός συστήματος αποτελεί σημαντικό στοιχείο σε πολλές εφαρμογές, όπως τα συστήματα ελέγχου και οι μετρήσεις υψηλής ακρίβειας, καθώς η αστάθεια μπορεί να οδηγήσει σε απρόβλεπτη συμπεριφορά και μειωμένη απόδοση.

Η απόκριση συχνότητας (frequency response), αναφέρεται στον τρόπο με τον οποίο ένα σύστημα ανταποκρίνεται σε διαφορετικές συνιστώσες συχνότητας ενός σήματος εισόδου. Ένα σύστημα με επίπεδη απόκριση συχνότητας (flat frequency response) θα παράγει ένα σήμα εξόδου που αντιπροσωπεύει με ακρίβεια τις διάφορες συνιστώσες

συχνότητας του σήματος εισόδου, ενώ ένα σύστημα με μη επίπεδη (non-flat) απόκριση συχνότητας θα παραμορφώνει ορισμένες συνιστώσες συχνότητας περισσότερο από άλλες. Η απόκριση συχνότητας ενός συστήματος μπορεί να επηρεάσει την απόδοση, την ευστάθεια και την ακρίβεια του συστήματος σε εφαρμογές όπως η επεξεργασία σημάτων και τα συστήματα επικοινωνίας.

Άλλοι παράγοντες οι οποίοι λαμβάνονται υπόψη κατά το σχεδιασμό υλικού είναι η ηλεκτρομαγνητική συμβατότητα (EMC), η αξιοπιστία και η ασφάλεια. Σε κάθε περίπτωση, ο σχεδιαστής πρέπει να εξισορροπήσει αυτούς τους παράγοντες για να δημιουργήσει μια σχεδίαση υλικού που ανταποκρίνεται στις απαιτήσεις και τους περιορισμούς του συστήματος που κατασκευάζεται.

Έχοντας θέσει τους στόχους, τις απαιτήσεις και τις προδιαγραφές μίας σχεδίασης υλικού, ακολουθεί η πρακτική διαδικασία σχεδίαση αυτής. Σχεδίαση αναλογικών κυκλωμάτων (analog circuit design) είναι η τέχνη της εύρεσης της σχέσης μεταξύ των αντικρουόμενων περιορισμών ή προδιαγραφών του κυκλώματος (trade-offs) [Tou+02], όπως η ισχύς, ο θόρυβος, η γραμμικότητα, το κέρδος, η τάση τροφοδοσίας, τα όρια στα οποία κινείται οποιαδήποτε τάση, η ταχύτητα και η σύνθετη αντίσταση εισόδου/εξόδου, όπως φαίνεται από το "οκτάγωνο αναλογικής σχεδίασης" του Razavi στο Σχήμα 4.1.1, και η προσαρμογή αυτών ώστε να επιτυγχάνονται όλοι οι στόχοι και οι απαιτήσεις της σχεδίασης [ECP17].



Σχήμα 4.1.1: Οκτάγωνο αναλογικής σχεδίασης του Behzad Razavi [ECP17]

Όπως φανερώνει και ο τίτλος της συγκεκριμένης διπλωματικής εργασίας, η προτεινόμενη σχεδίαση αφορά την υλοποίηση ενός Συστήματος Ασαφούς Συμπερασμού με αμιγώς αναλογικό τρόπο. Οι βασικές λοιπόν απαιτήσεις (requirements) της σχεδίασης είναι η χρήση CMOS διατάξεων και η αναλογική υλοποίηση ενός αλγορίθμου που εκτελεί ασαφή συλλογιστική και μπορεί να χρησιμοποιηθεί αποδοτικά σε πραγματικά προβλήματα.

Πρωταρχικός στόχος της σχεδίασης είναι η ακρίβεια της εξόδου, συγκεκριμένα η ελαχιστοποίηση του σφάλματος της εξόδου του προτεινόμενου συστήματος σε επίπεδο υλικού (hardware system) σε σχέση με την έξοδο του αντίστοιχου συστήματος σε επίπεδο λογισμικού (software system), το οποίο εκτελεί τον ίδιο αλγόριθμο. Κάτι τέτοιο θα απεδύκνυε αφενός τη δυνατότητα σχεδίασης Συστημάτων Ασαφούς Συλλογιστικής με αμιγώς αναλογικό τρόπο και αφετέρου την αποδοτικότητα, αξιοπιστία και λειτουργικότητα αυτών.

Δευτερεύοντες αλλά εξίσου σημαντικοί στόχοι της συγκεκριμένης σχεδίασης αποτελούν η ελαχιστοποίηση της κατανάλωσης ισχύος του συστήματος και η ελαχιστοποίηση της περιοχής που αυτό καταλαμβάνει. Πέραν των προαναφερθέντων θετικών που αποκομίζει μία διάταξη ικανοποιώντας τις συγκεκριμένες απαιτήσεις, ένας επιπλέον λόγος ο οποίος τις κάνει απαραίτητες για τη συγκεκριμένη εργασία είναι ότι στόχος της σχεδίασης είναι η χρήση του τελικού συστήματος σε βιοιατρικές (διεπιστημονικές) εφαρμογές. Κάτι τέτοιο θα απαιτούσε αφενός πολύ χαμηλή κατανάλωση ισχύος έτσι ώστε να εξασφαλίζεται μεγάλη διάρκεια ζωής και λειτουργίας στο αντίστοιχο προϊόν (very-low power systems) και αφετέρου όσο το δυνατόν μικρότερο μέγεθος για τη κατασκευή της βέλτιστης συσκευής. Συνεπώς, το προτεινόμενο σύστημα λειτουργεί με πολύ χαμηλή συμμετρική τάση τροφοδοσίας 0.6 V ($V_{DD} = +0.3\text{ V}$ και $V_{SS} = -0.3\text{ V}$) και χρησιμοποιεί MOSFET τρανζίστορ που λειτουργούν αποκλειστικά στην περιοχή του υποκατωφλίου (sub-threshold region).

Στη συγκεκριμένη εργασία δεν έγινε ιδιαίτερη έρευνα για τη βελτιστοποίηση του συστήματος όσο αφορά την

ταχύτητα απόκρισής του, την ευστάθεια του ή γενικότερα την απόκρισή του σε υψηλές ή άλλες μπάντες συχνοτήτων, την ασφάλειά του ή άλλους παράγοντες σχεδίασης αλλά αποτελούν μελλοντικούς στόχους έρευνας που θα επιτρέψουν τη χρήση του συστήματος σε μεγαλύτερο εύρος εφαρμογών.

4.2 Προτεινόμενη αρχιτεκτονική

Τα ασαφή συστήματα είναι συστήματα βασισμένα στη γνώση (knowledge-based systems) και η καρδιά τους είναι μία βάση γνώσης που αποτελείται από τους εάν-τότε ασαφείς κανόνες που προσδιορίζει ο χρήστης τους. Η συλλογιστική διαδικασία και η υπολογιστική πολυπλοκότητα ενός συστήματος ασαφούς συμπερασμού εξαρτάται από διάφορες παραμέτρους: τον αριθμό των εισόδων, τον αριθμό των εξόδων, τον αριθμό και το σχήμα των συναρτήσεων συμμετοχής των ασαφών συνόλων τόσο των γεγονότων όσο και των συμπερασμάτων των κανόνων, τον αριθμό των κανόνων, τη μέθοδος εξαγωγής συμπερασμάτων για τους κανόνες, και τον αλγόριθμο αποασαφοποίησης [AM18b].

Δεδομένης της υπάρξης της βάσης γνώσης, δηλαδή ενός συνόλων ασαφών εάν-τότε κανόνων, ένα Σύστημα Ασαφούς Συμπερασμού σε επίπεδο υλικού αποτελείται από τρία επιμέρους τμήματα (blocks), έναν ασαφοποιητή (fuzzifier), μία μηχανή εξαγωγής συμπερασμάτων (inference engine) και έναν αποασαφοποιητή (defuzzifier), όπως φαίνεται στο Σχήμα 4.2.1 σύμφωνα και με το Σχήμα 2.7.1.



Σχήμα 4.2.1: Block Diagram Συστήματος Ασαφούς Συμπερασμού σε επίπεδο υλικού [Kha+14b]

Σε πλήρη συμφωνία με όσα έχουν ειπωθεί στην ενότητα 2.7, ο ασαφοποιητής μεταφράζει τα δεδομένα εισόδου σε βαθμούς συμμετοχής των αντίστοιχων συναρτήσεων συμμετοχής των ασαφών συνόλων που αυτά περιγράφουν (fuzzification interface). Η μηχανή εξαγωγής συμπερασμάτων, υλοποιεί τη διαδικασία της ασαφούς συλλογιστικής. Αρχικά, χρησιμοποιεί του βαθμούς συμμετοχής που παράγονται από τον ασαφοποιητή και με τη σειρά της παράγει μία ασαφή έξοδο για κάθε κανόνα και στη συνέχεια ενώνει τις εξόδους αυτές βάσει κάποιας τεχνικής σύνθεσης (composition technique) για να παράξει την συνολική ασαφή έξοδο του συστήματος. Ο αποασαφοποιητής μετατρέπει τη συνολική ασαφή έξοδο του συστήματος σε μία σαφώς καθορισμένη αριθμητική τιμή, συμβατή με το ντετερμινιστικό εξωτερικό περιβάλλον.

Η επιλογή των τρόπων λειτουργίας και η σύνδεση των τριών αυτών τμημάτων αποτελεί τη διαδικασία σύνθεσης της αρχιτεκτονικής του Συστήματος Ασαφούς Συμπερασμού. Στη συνέχεια της ενότητας παρουσιάζεται και αιτιολογείται η επιλογή του καθενός από τα τρία αυτά τμήματα ξεχωριστά σε επίπεδο σύνθεσης του αλγόριθμου της ασαφούς συλλογιστικής του συστήματος, με γνώμονα ότι ο αλγόριθμος αυτός προορίζεται να υλοποιηθεί με αναλογικό τρόπο σε επίπεδο υλικού. Στην ενότητα 5 παρουσιάζεται συγκεκριμένα η επιλογή και η σχεδίαση των κυκλωμάτων που υλοποιούν (με αναλογικό τρόπο) σε επίπεδο υλικού τη λειτουργία των αντίστοιχων τμημάτων του συστήματος.

4.2.0.1 Fuzzifier block - Ασαφοποιητής

Σύμφωνα με όσα έχουν προηγηθεί στην Ενότητα 2.8.2, η χρήση γκαουσιανών συναρτήσεων συμμετοχής για τα ασαφή σύνολα που αντιπροσωπεύουν τα συμπεράσματα των κανόνων ενός Συστήματος Ασαφούς Συμπερασμού, είτε αυτό είναι Zero-Order Takagi Sugeno είτε type-2 Mamdani, είναι ιδιαίτερα οφέλιμη για την αρχιτεκτονική του συστήματος διότι του προσδίδει την ιδιότητα της καθολικής - απεριόριστης προσεγγιστικής ικανότητας (universal approximation power). Η ιδιότητα αυτή προσφέρει σημαντική αξία στο σύστημα αφού πλέον έχει τη δυνατότητα να προσεγγίσει οποιαδήποτε μη-γραμμική (αλλά συνεχή) σχέση μεταξύ της εισόδου και της εξόδου του, με αποτέλεσμα να μπορεί να μοντελοποιήσει και κατ'επέκταση να προσομοιώσει ακριβέστερα την ανθρώπινη διαδικασία συμπερασμού κατά τη διαδικασία λήψης αποφάσεων στα προβλήματα που επιλύει.

Το γεγονός αυτό εκμεταλλεύεται η επιστημονική κοινότητα χρησιμοποιώντας τεχνικές βελτιστοποίησης με στόχο την αύξηση της απόδοσης, της προσαρμοστικότητας, της εφαρμοστικότητας και της ευελιξίας αυτών των συστη-

μάτων. Αλγόριθμοι μηχανικής μάθησης εκπαιδεύονται με βάση τα (train) δεδομένα εισόδου και εξόδου ενός υπαρκτού προβλήματος και δημιουργούν με βάση της ασαφούς λογικής ένα συσχετισμό (mapping) μεταξύ τους, ο οποίος σύμφωνα με την παραπάνω ιδιότητα μπορεί να προσομοιώσει την ακριβή μη-γραμμική, συνεχή, μαθηματική σχέση συσχέτισης μεταξύ τους με πολύ υψηλή ακρίβεια. Προκύπτουν έτσι προσαρμοστικά Νευρο-Ασαφή Συστήματα Ασαφούς Συμπερασμού με απεριόριστη προσεγγιστική ικανότητα τα οποία μπορούν αυτόνομα και αυτόματα να προσαρμόζουν τις παραμέτρους τους σε πραγματικό χρόνο ανάλογα με τα δεδομένα του εκάστοτε προβλήματος που καλούνται να λύσουν, τις αλλαγές στην απόκρισή τους ή και τις αλλαγές του περιβάλλοντος. Τέτοια συστήματα αποτελούν ιδανικά εργαλεία για τη μοντελοποίηση ασαφώς ορισμένων δυναμικών, συστημάτων με ελλιπή δεδομένα και χαοτικών συστημάτων.

Ταυτόχρονα, η ομαλότητα και η συμμετρία των γκαουσιανών κατανομών γύρω από τη μέση τους τιμή που αντιπροσωπεύει την πιο τυπική τιμή για τον γλωσσική τιμή - όρο - ασαφές σύνολο που περιγράφουν, τα καθιστούν διαισθητικά και εύκολα κατανοητά από την ανθρώπινη οπτική γωνία. Εκτός από την ομαλότητά τους, οι γκαουσιανές συναρτήσεις συμμετοχής είναι επίσης συνεχείς και διαφοροποιήσιμες στο ολόκληρο το εύρος των εισόδων τους (όπου είναι ορισμένες), γεγονός που εξασφαλίζει ότι εάν υπάρχει αρκετή-επαρκής επικάλυψη στις γκαουσιανές εισόδου ενός ΣΑΣ, τότε η έξοδός του θα είναι επίσης ομαλή και συνεχής.

Συγκεκριμένα (Συγκεντρωμένα), τα θετικά χαρακτηριστικά που αποκομίζει ένα Σύστημα Ασαφούς Συμπερασμού με τη χρήση Gaussian συναρτήσεων συμμετοχής για τη μαθηματική μοντελοποίηση των ασαφών συνόλων τόσο των γεγονότων όσο και των συμπερασμάτων των κανόνων του είναι τα εξής:

- **Καθολική απεριόριστη προσεγγιστική ικανότητα - universal approximation power**
- **Λειτουργική ισοδυναμία με τα ακτινωτής βάσης δίκτυα λειτουργιών (RBFNs)**
- **Συμβατότητα με τεχνικές μηχανικής μάθησης για βελτιστοποίηση των συστημάτων**
- **Ομαλή και συνεχής συνολική συνάρτηση συμμετοχής εξόδου**
- **Μοντελοποίηση θορύβου** Για παράδειγμα, στην περίπτωση κατά την οποία σε ένα σύστημα οι είσοδοι δίνονται με σαφώς καθορισμένες (crisp) τιμές, η μοντελοποίηση του θορύβου μέτρησης (ή λήψης) των εισόδων αυτών μοντελοποιείται με μία γκαουσιανή κατανομή με μέση τιμή την τιμή της εισόδου, πλάτος τη μονάδα (λόγω συνάρτησης συμμετοχής) και διασπορά ανάλογη με αυτή της γκαουσιανής κατανομής του μοντέλου θορύβου που χρησιμοποιείται κάθε φορά (π.χ. Λευκός θόρυβος).

Λόγω της σημαντικότητας της ύπαρξης όλων των παραπάνω χαρακτηριστικών σε ένα σύστημα, επιλέχθηκε τα ασαφή σύνολα που περιγράφουν τα γεγονότα και τα συμπεράσματα των κανόνων του προτεινόμενου ΣΑΣ να μοντελοποιούνται από γκαουσιανές κατανομές, δηλαδή να χρησιμοποιηθούν Gaussian συναρτήσεις συμμετοχής. Το κύκλωμα που επιλέχθηκε για να δημιουργεί τις γκαουσιανές συναρτήσεις συμμετοχής εισόδου του συστήματος αναλύεται στην ενότητα 5.2, ενώ οι γκαουσιανές συναρτήσεις συμμετοχής εξόδου και ο υπολογισμός απασαφροποίησης αυτών κέντρου βάρους COG υλοποιούνται από το κύκλωμα που περιγράφεται στην ενότητα 5.4.

4.2.0.2 Inference Engine - Μηχανή εξαγωγής συμπερασμάτων

Η μηχανή εξαγωγής συμπερασμάτων δέχεται ως είσοδο του βαθμούς συμμετοχής των διαφόρων ασαφών συνόλων που παράγονται από τον ασαφοποιητή του συστήματος και επιτελεί τρεις ξεχωριστές διαδικασίες. Για κάθε μία από ορίζεται ένας αντίστοιχος μαθηματικός τελεστής που υλοποιεί τη λειτουργία τους και έτσι ολοκληρώνεται η διαδικασία της σύνθεσης της μηχανής εξαγωγής συμπερασμάτων του συστήματος.

Αρχικά, η μηχανή εξαγωγής συμπερασμάτων του συστήματος δημιουργεί το βαθμό ενεργοποίησης (firing strength) όλων των ασαφών κανόνων. Συγκεκριμένα, με χρήση κάποιου τελεστή ασαφούς τομής (T_{Norm}) και κάποιου τελεστή ασαφούς ένωσης (S_{Norm}) συνδυάζονται οι βαθμοί συμμετοχής των ασαφών συνόλων τα οποία περιγράφουν τα γεγονότα των κανόνων στην περίπτωση που συνδέονται μεταξύ τους με τον όρο "ΚΑΙ" ή με τον όρο "Η", αντίστοιχα. Για αυτή τη διαδικασία ορίζεται ο ΚΑΙ τελεστής (AND operator) για τον υπολογισμό του βαθμού ενεργοποίησης ενός κανόνα με γεγονότα που συνδέονται μεταξύ τους με το λεκτικό σύνδεσμο "ΚΑΙ" και ο Η τελεστής (OR operator) αντίστοιχα για γεγονότα κανόνων που συνδέονται μεταξύ τους με το λεκτικό σύνδεσμο "Η".

Έπειτα, αφού έχει δημιουργηθεί ο βαθμός ενεργοποίησης κάθε κανόνα βάσει αυτού δημιουργείται η συνάρτηση συμμετοχής για το συμπέρασμά του. Συγκεκριμένα, με χρήση κάποιου συνάρτησης ασαφούς τομής (T_{Norm}) και

του αντίστοιχου βαθμού ενεργοποίησης (firing strength) του εκάστοτε κανόνα δημιουργείται η προκείμενη συνάρτηση συμμετοχής του συμπεράσματός του (ή των συμπερασμάτων του). Για αυτή τη διαδικασία ορίζεται ο τελεστής συμπερασμού (Implication operator).

Τέλος, δημιουργείται η τελική συνάρτηση συμμετοχής εξόδου του συστήματος. Συγκεκριμένα, για να δημιουργηθεί ένα συνολικό συμπέρασμα το οποίο αντιπροσωπεύει συνολικά τη συλλογιστική του συστήματος χρησιμοποιείται κάποια συνάρτηση ασαφούς ένωσης (T_{Norm}), βάσει της οποίας προστίθενται τα ασαφή συμπεράσματα όλων των κανόνων του συστήματος και προκύπτει ένα συνολικό συμπέρασμα ανά μεταβλητή εξόδου. Για αυτή τη διαδικασία ορίζεται ο τελεστής πρόσθεσης (Aggregate operator).

Οι πιο δημοφιλείς και συχνά χρησιμοποιούμενοι τελεστές ασαφούς τομής και ένωσης είναι οι MIN και MAX, αντίστοιχα. Στην περίπτωση μας, οι τελεστές αυτοί επιλέχθηκαν όχι για τη δημοφιλία ή τη συχνότητα εμφάνισής τους, αλλά κυρίως διότι εξυπηρετούν τις απαιτήσεις σχεδίασης σε επίπεδο υλικού. Όπως θα αναλυθεί στην ενότητα 5.3, στο τμήμα της εξαγωγής συμπερασμάτων σχεδιάζεται ένα μονάχα κύκλωμα το οποίο υλοποιεί ταυτόχρονα τόσο τον τελεστή ΚΑΙ όσο και τον τελεστή Ή με αποτέλεσμα αφενός να περιορίζεται σε έκταση η περιοχή που καταλαμβάνει το σύστημα και αφετέρου να μειώνονται τα rails των κυκλωμάτων, άρα και η κατανάλωση αυτών και συνεπώς ολόκληρου του συστήματος.

Σε επίπεδο υλικού τα σήματα εντός του συστήματος παίρνουν τη μορφή τάσεων ή ρευμάτων. Σχεδιάζοντας κατάλληλα κάθε φορά το κύκλωμα που παράγει τα σήματα αυτά, γίνεται η επιλογή της μορφής των σημάτων. Κάτι τέτοιο είναι ιδιαίτερα σημαντικό για ένα σύστημα διότι εάν εκμεταλευτεί σωστά μπορεί να οδηγήσει σε μείωση της κατανάλωσης και της έκτασης του συστήματος, αύξηση της ακρίβειας και περιορισμό του θορύβου. Για παράδειγμα, σήματα τα οποία προστίθενται είναι βολικό να αναπαρίστανται ως ρεύματα, διότι εκμεταλλευόμενοι το Νόμο Ρευμάτων του Kirchhoff τα ρεύματα προστίθενται εάν απλά τα ενώσει κανείς σε έναν κοινό κόμβο. Αντίστοιχα, τα σήματα εξόδου ενός συστήματος είναι βολικό συνήθως να αναπαρίστανται ως τάσεις, διότι μπορούν εύκολα να μετρηθούν από την έξοδο ενός buffer σε ένα pin της αντίστοιχης πλακέτας.

Στην προτεινόμενη αρχιτεκτονική τα σήματα που αντιπροσωπεύουν το βαθμό ενεργοποίησης των κανόνων σε επίπεδο υλικού είναι ρεύματα, ο τελεστής του συμπερασμού είναι το αλγεβρικό γινόμενο (product) και ο τελεστής συμπερασμού είναι η αλγεβρική πρόσθεση (sum). Ο λόγος που επιλέγονται οι δύο αυτοί τελεστές, δηλαδή ο τελεστής σύνθεσης sum-product composition για την υλοποίηση της ασαφούς συλλογιστικής του συστήματος, είναι η σύνδεση του τμήματος της εξαγωγής συμπερασμάτων με το τμήμα της αποασαφοποίησης με τον καλύτερο δυνατό και αποδοτικότερο τρόπο.

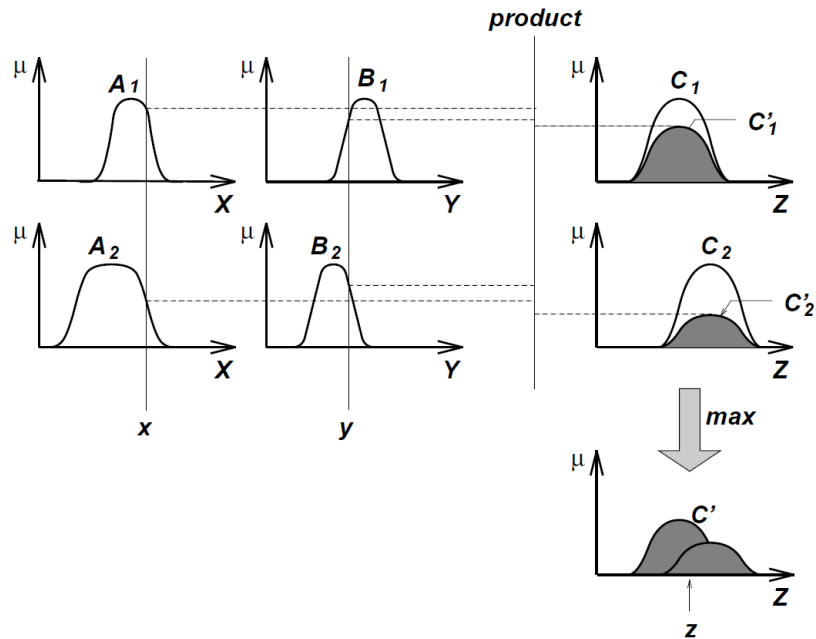
4.2.0.3 Defuzzifier - Αποασαφοποιητής

Στην προτεινόμενη αρχιτεκτονική για τη μονάδα αποασαφοποίησης του συστήματος επιλέχθηκε η μέθοδος κέντρου βάρους (COG). Όπως έχει υπογραμμιστεί στην ενότητα 2.7, η μέθοδος αυτή αν και υπολογιστικά είναι η πιο απαιτητική, είναι η πιο αντιπροσωπευτική, αξιόπιστη και ποιοτική μέθοδος απο-ασαφοποίησης. Σύμφωνα με την εξίσωση 2.7.1, αν $\mu_A(z)$ η συνάρτηση συμμετοχής που περιγράφει το συνολικό ασαφές σύνολο A της εξόδου ενός Συστήματος Ασαφούς Συμπερασμού στο υπερσύνολο αναφοράς Z , τότε η μέθοδος του κέντρου βάρους ορίζεται ως εξής:

$$z_{COG} = \frac{\int_Z \mu_A(z) \cdot z \, dz}{\int_Z \mu_A(z) \, dz} \quad (4.2.1)$$

Στην ειδική περίπτωση που χρησιμοποιείται το αλγεβρικό γινόμενο (product) ως τελεστής συμπερασμού (implication operator) και ως τελεστής πρόσθεσης (aggregate operator) η αλγεβρική πρόσθεση (point-wise summation), περίπτωση γνωστή ως sum-product composition, η τελική έξοδος του συστήματος μέσω centroid απο-ασαφοποίησης ισούται με το βεβαρυμένο μέσο των κέντρων (centroids) των συναρτήσεων συμμετοχής των συμπερασμάτων των κανόνων με βάρος το γινόμενο του βαθμού ενεργοποίησης του εκάστοτε κανόνα επί το εμβαδόν της περιοχής που καταλαμβάνει η συγκεκριμένη συνάρτηση συμμετοχής συμπεράσματος.

Διαισθητικά, έστω μία περίπτωση ενός Συστήματος Ασαφούς Συμπερασμού με δύο κανόνες R_1 και R_2 . Επιλέγοντας τελεστή συμπερασμού για τη δημιουργία των ασαφών συνόλων C'_1 και C'_2 το αλγεβρικό γινόμενο και τελεστή πρόσθεσης τον τελεστή max για την ένωση αυτών και τη δημιουργία του συνολικού ασαφούς συνόλου εξόδου του συστήματος η ασαφής συλλογιστική απεικονίζεται στο Σχήμα 4.2.2.



Σχήμα 4.2.2: Η διαδικασία υλοποίησης ασαφούς συλλογιστικής με χρήση του κανόνα ελαχίστου του Mamdani και του max-product τελεστή σύνθεσης για δύο ασαφείς κανόνες R_1 και R_2 με δύο και συμπεράσματα C'_1 και C'_2 αντίστοιχα [JS95].

Σε αυτή την περίπτωση η συνάρτηση συμμετοχής $\mu_{C'}$ του συνολικού ασαφούς συνόλου εξόδου C' του συστήματος δίνεται από τη σχέση :

$$\mu_{C'}(z) = \max(\mu_{C'_1}(z), \mu_{C'_2}(z)), \quad (4.2.2)$$

όπου $\mu_{C'_i}(z) = \mu_{C_i}(z) \cdot \omega_i$, όπου ω_i ο βαθμός ενεργοποίησης του κανόνα R_i .

Στην περίπτωση που για το συγκεκριμένο σύστημα ως τελεστής πρόσθεσης (aggregate operator) χρησιμοποιηθεί η αλγεβρική πρόσθεση (point-wise summation), η συνάρτηση συμμετοχής $\mu_{C'}$ του συνολικού ασαφούς συνόλου εξόδου C' του συστήματος θα δίνεται από τη σχέση

$$\mu_{C'}(z) = \mu_{C'_1}(z) + \mu_{C'_2}(z) = \mu_{C_1}(z) \cdot \omega_1 + \mu_{C_2}(z) \cdot \omega_2 \quad (4.2.3)$$

Σε αυτή την περίπτωση το κέντρο βάρους του ασαφούς συνόλου εξόδου C' του συστήματος σύμφωνα με την εξίσωση 2.7.1 θα δίνεται από τη σχέση:

$$\begin{aligned} z_{COG} &= \frac{\int_Z \mu_{C'}(z) \cdot z \, dz}{\int_Z \mu_{C'}(z) \, dz} \\ z_{COG} &= \frac{\omega_1 \int_Z \mu_{C_1}(z) \cdot z \, dz + \omega_2 \int_Z \mu_{C_2}(z) \cdot z \, dz}{\omega_1 \int_Z \mu_{C_1}(z) \, dz + \omega_2 \int_Z \mu_{C_2}(z) \, dz} \\ z_{COG} &= \frac{\omega_1 a_1 z_1 + \omega_2 a_2 z_2}{\omega_1 a_1 + \omega_2 a_2}, \end{aligned} \quad (4.2.4)$$

όπου ω_i ο βαθμός ενεργοποίησης του κανόνα R_i , $a_i = \int_Z \mu_{C_i}(z) \, dz$ το εμβαδό της περιοχής που καταλαμβάνει η συνάρτηση συμμετοχής $\mu_{C_i}(z)$ του ασαφούς συνόλου C_i στο επίπεδο zOy με όριο τον άξονα $z'z$ ($y = \mu_{C_i}(z)$), και $z_i = \frac{\int_Z \mu_{C_i}(z) \cdot z \, dz}{\int_Z \mu_{C_i}(z) \, dz}$ το κέντρο (centroid) της συνάρτησης συμμετοχής $\mu_{C_i}(z)$ του ασαφούς συνόλου C_i .

Στην προτεινόμενη αρχιτεκτονική οι συναρτήσεις συμμετοχής των ασαφών συνόλων των συμπερασμάτων των κανόνων είναι γκαουσιανές κατανομές όπως ακριβώς και των γεγονότων αυτών. Σύμφωνα με την εξίσωση 2.2.5

μία Gaussian συνάρτηση συμμετοχής (gaussian membership function) ορίζεται βάσει των παραμέτρων c και σ , ως εξής:

$$gaussian(x; c, \sigma) = A \cdot e^{-\frac{(x-c)^2}{2\sigma^2}}, \quad (4.2.5)$$

όπου A το πλάτος της γκαουσιανής κατανομής (συνήθως ισούται με 1), το c αντιστοιχεί στη μέση τιμή της Gaussian συνάρτησης και το σ αντιστοιχεί στη διασπορά της.

Δηλαδή, η συνάρτηση συμμετοχής $\mu_{C_i}(z)$ κάθε ασαφούς συνόλου C_i δίνεται από την εξής σχέση:

$$\mu_{C_i}(z; c, \sigma) = A_i \cdot e^{-\frac{(z-c_i)^2}{2\sigma_i^2}}, \quad (4.2.6)$$

Βάσει της εξίσωσης 4.2.6 οι όροι a_i και z_i της εξίσωσης 4.2.4 είναι ίσοι με:

$$\text{centroid of } \mu_{C_i} : z_i = \frac{\int_Z \mu_{C_i}(z) \cdot z dz}{\int_Z \mu_{C_i}(z) dz} = c_i, \quad (4.2.7)$$

δηλαδή, το κέντρο (centroid) της συνάρτησης συμμετοχής $\mu_{C_i}(z)$ του ασαφούς συνόλου C_i ισούται με τη μέση τιμή c_i της γκαουσιανής κατανομής, και

$$\text{area of } \mu_{C_i} : a_i = \int_Z \mu_{C_i}(z) dz = \int_Z A_i \cdot e^{-\frac{(z-c_i)^2}{2\sigma_i^2}} dz = \int_Z A_i \cdot e^{-\frac{z^2}{2\sigma_i^2}} dz = A_i \cdot \sigma_i \cdot \sqrt{2\pi}, \quad (4.2.8)$$

δηλαδή, το εμβαδόν (area) a_i της περιοχής που καταλαμβάνει η συνάρτηση συμμετοχής $\mu_{C_i}(z)$ του ασαφούς συνόλου C_i στο επίπεδο zOy με όριο τον άξονα $z'z$ ($y = \mu_{C_i}(z)$) ισούται με το γινόμενο του πλάτους της γκαουσιανής κατανομής επί τη διασπορά της επί ένα σταθερό αριθμό $\sqrt{2\pi}$.

Εφαρμόζοντας τις εξισώσεις 4.2.8 και 4.2.7 στην 4.2.4, προκύπτει ότι το κέντρο βάρους του ασαφούς συνόλου εξόδου C' του συστήματος βάσει της προτεινόμενης συλλογιστικής θα δίνεται από τη σχέση:

$$\begin{aligned} z_{COG} &= \frac{\omega_1 a_1 z_1 + \omega_2 a_2 z_2}{\omega_1 a_1 + \omega_2 a_2} \\ z_{COG} &= \frac{\omega_1 A_1 \sigma_1 \sqrt{2\pi} c_1 + \omega_2 A_2 \sigma_2 \sqrt{2\pi} c_2}{\omega_1 A_1 \sigma_1 \sqrt{2\pi} + \omega_2 A_2 \sigma_2 \sqrt{2\pi}} \\ z_{COG} &= \frac{\omega_1 A_1 \sigma_1 c_1 + \omega_2 A_2 \sigma_2 c_2}{\omega_1 A_1 \sigma_1 + \omega_2 A_2 \sigma_2} \end{aligned} \quad (4.2.9)$$

Τυπικά, όλες οι συναρτήσεις συμμετοχής σε ένα Σύστημα Ασαφούς Συμπερασμού έχουν το ίδιο πλάτος το οποίο εΐθισται επίσης να ισούται με τη μονάδα, δηλαδή είναι $A_1 = A_2 = \dots = A_i = 1$. Στην ειδική επίσης περίπτωση όπου οι γκαουσιανές κατανομές που περιγράφουν τα ασαφή σύνολα των συμπερασμάτων των κανόνων έχουν όλες την ίδια διασπορά, δηλαδή είναι $\sigma_1 = \sigma_2 = \dots = \sigma_i$, τότε η εξίσωση 4.2.9 απλοποιείται ακόμα περισσότερο στην εξής μορφή:

$$\begin{aligned} z_{COG} &= \frac{\omega_1 c_1 + \omega_2 c_2}{\omega_1 + \omega_2} \\ z_{COG} &= \frac{\omega_1}{\omega_1 + \omega_2} \cdot c_1 + \frac{\omega_2}{\omega_1 + \omega_2} \cdot c_2 \\ z_{COG} &= \bar{\omega}_1 \cdot c_1 + \bar{\omega}_2 \cdot c_2 \\ z_{COG} &= \frac{\sum_{i=1}^2 \omega_i \cdot c_i}{\sum_{i=1}^2 \omega_i}, \end{aligned} \quad (4.2.10)$$

Αντίστοιχα, για το προτεινόμενο Σύστημα Ασαφούς Συμπερασμού με m στο πλήθος gaussians συναρτήσεις συμμετοχής εξόδου το κέντρο βάρους της τελικής συνάρτησης συμμετοχής εξόδου δίνεται από τη σχέση:

$$z_{COG} = \frac{\sum_{i=1}^m \omega_i \cdot A_i \cdot \sigma_i \cdot c_i}{\sum_{i=1}^m \omega_i \cdot A_i \cdot \sigma_i}, \quad (4.2.11)$$

όπου ω_i ο βαθμός ενεργοποίησης του κανόνα R_i που "ενεργοποιεί" την έξοδο i , A_i το πλάτος της i -οστής gaussian συνάρτησης συμμετοχής εξόδου, σ_i η αντίστοιχη διασπορά της και c_i η μέση τιμή της.

Συγκεκριμένα, οι gaussian συναρτήσεις συμμετοχής σε ένα Σύστημα Ασαφούς Συμπερασμού έχουν εξ ορισμού το ίδιο πλάτος, δηλαδή ισχύει $A_1 = A_2 = \dots = A_i$ για κάθε $1 \leq i \leq m$ και στη συγκεκριμένη αρχιτεκτονική επιλέγεται να έχουν και την ίδια διασπορά $\sigma_1 = \sigma_2 = \dots = \sigma_i$. Επομένως, το κέντρο βάρους της τελικής συνάρτησης συμμετοχής εξόδου του συστήματος δίνεται από την παρακάτω σχέση.

$$z_{COG} = \frac{\sum_{i=1}^m \omega_i \cdot c_i}{\sum_{i=1}^m \omega_i}, \quad (4.2.12)$$

Από την τελική μορφή της εξίσωσης 4.2.12 παρατηρούμε ότι η έξοδος του type-2 Mamdani Fuzzy Inference System με τα παραπάνω χαρακτηριστικά είναι ακριβώς ισοδύναμη με την έξοδο ενός type-3 Zero-Order Takagi-Sugeno Fuzzy Inference System, η οποία δίνεται από την εξίσωση 2.8.3. Συνεπώς, επιλέγοντας αυτά τα χαρακτηριστικά για την αρχιτεκτονική του προτεινόμενου Συστήματος Ασαφούς Συμπερασμού εκμεταλλευόμαστε τα χαρακτηριστικά γνωρίσματα και των δύο τύπων ασαφών συστημάτων.

Η κυκλωματική διατάξη η οποία επιλέχθηκε και σχεδιάστηκε για να επιτελεί τη διαδικασία της απο-ασαφοποίησης της τελικής συνάρτησης συμμετοχής εξόδου στο προτεινόμενο Σύστημα Ασαφούς Συμπερασμού, δηλαδή να υπολογίζει με υψηλή ακρίβεια το βεβαρημένο μέσο της εξίσωσης 4.2.12, αναλύεται στην ενότητα 5.4.

4.3 MOSFET το βασικό δομικό στοιχείο της προτεινόμενης αρχιτεκτονικής

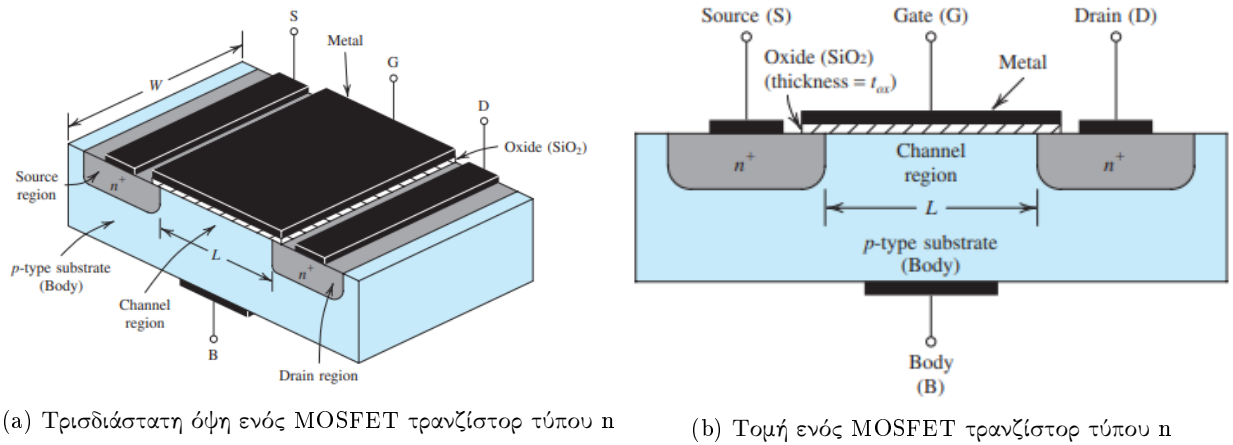
Τα βασικά δομικά στοιχεία της αρχιτεκτονικής του προτεινόμενου Συστήματος Ασαφούς Συμπερασμού είναι αναλογικά κυκλώματα που αποτελούνται από MOSFET τρανζίστορ που λειτουργούν στην περιοχή υποκατωφλίου (Sub-threshold region).

Τα MOSFETs (Metal Oxide Semiconductor Field Effect Transistors) είναι τα ευρύτερα χρησιμοποιούμενα ηλεκτρονικά στοιχεία στην σχεδίαση ολοκληρωμένων κυκλωματικών συστημάτων (Integrated Circuit Systems - ICS) καθώς δύνανται να προσομοιάσουν τόσο αντιστάσεις όσο και πυκνωτές (ψηφιακή σχεδίαση) ενώ ταυτόχρονα μπορούν να χρησιμοποιηθούν ως ενισχυτικές διατάξεις (αναλογική σχεδίαση). Επιπλέον, συγκριτικά με τα BJTs (Bipolar Junction Transistors) οι τεχνολογίες των MOSFETs φτάνουν πλέον πολύ μικρά μεγέθη (22nm) με τη διαδικασία κατασκευής τους να είναι σχετικά απλή και ταυτόχρονα χαρακτηρίζονται από δυνατότητες υψηλής πυκνότητας ολοκλήρωσης και χαμηλής κατανάλωσης ισχύος [Sed+04; Raz17]. Συνεπώς, η σχεδίαση ολοκληρωμένων με χρήση MOSFETs μειώνει το κόστος παραγωγής και αυξάνει την φορητότητα για αυτό και τα αναλογικά συστήματα και κυκλώματα χρησιμοποιούν τεχνολογίες συμβατές με αυτά [Gra+09].

4.3.1 Βασική λειτουργία μεγάλου σήματος MOSFET

Για να γίνει αντιληπτή η λειτουργία του MOSFET τρανζίστορ χρειάζεται αρχικά να είναι γνωστή η δομή του. Στη συνέχεια της εργασίας αναλύεται συνοπτικά η δομή ενός MOSFET τρανζίστορ τύπου n (nMOS). Η δομή ενός τύπου p MOSFET τρανζίστορ προκύπτει από τη δομή ενός τύπου n MOSFET τρανζίστορ με την απλή και ακριβή αντικατάσταση τους γράμματος n με το p, και αντίστροφα.

Όπως φαίνεται; και στο Σχήμα 4.3.1 για την κατασκευή ενός MOSFET τρανζίστορ n καναλιού απαιτείται ένα υπόστρωμα (substrate) τύπου p (ονομάζεται και μάζα - bulk ή σώμα - body). Η διάταξη αποτελείται από δύο περιοχές υψηλής συγκέντρωσης ηλεκτρονίων τύπου n+ που σχηματίζουν τους ακροδέκτες της πηγής (source) και της υποδοχής (drain), ένα πολύ-νοθευμένο (αγώγιμο) τεμάχιο πολυπυριτίου (polysilicon) το οποίο παίζει το ρόλο της πύλης (gate) και ένα λεπτό στρώμα διοξειδίου του πυριτίου (SiO_2), το οποίο απομονώνει την πύλη από το υπόστρωμα. Η διάταξη όπως φαίνεται και στο Σχήμα 4.3.1 είναι συμμετρική ως προς την πηγή (source) και την υποδοχή (drain), έτσι πηγή ορίζεται ο ακροδέκτης που παρέχει φορείς φορτίου (ηλεκτρόνια στην περίπτωση των nMOS διατάξεων, οπές στην περίπτωση των pMOS διατάξεων) και υποδοχή ορίζεται ο ακροδέκτης που τους συλλέγει. Έτσι, καθώς μεταβάλλονται οι τάσεις στους ακροδέκτες της διάταξης, πηγή και υποδοχή μπορούν να ανταλλάξουν ρόλους. Τέλος, η "χρήσιμη" δράση της διάταξης συμβαίνει στην περιοχή του υποστρώματος κάτω από το οξειδίο της πύλης (κανάλι του τρανζίστορ).



(a) Τρισδιάστατη όψη ενός MOSFET τρανζίστορ τύπου n (b) Τομή ενός MOSFET τρανζίστορ τύπου n

Σχήμα 4.3.1: Η δομή ενός MOSFET τρανζίστορ τύπου n [Sed+04]

Το υπόστρωμα (substrate) ενός nMOS είναι τύπου p, επομένως στην πλειονότητα οι φορείς στην περιοχή αυτή του τρανζίστορ είναι οπές. Στις τύπου n περιοχές του τρανζίστορ, δηλαδή στην πηγή (source) και την υποδοχή (drain), οι οποίες είναι συμμετρικές σε οποιαδήποτε δομή MOSFET, στην πλειονότητα οι φορείς είναι ηλεκτρόνια. Η πλευρική διάσταση της πύλης κατά μήκος της διαδρομής πηγής-υποδοχής ονομάζεται μήκος L , και αντίστοιχα η κάθετη στο μήκος διάσταση της πύλης ονομάζεται πλάτος W . Το βασικό κίνητρο για την ανάπτυξη της τεχνολογίας MOS είναι η μείωση και των δύο αυτών διαστάσεων από τη μία γενιά στην άλλη, χωρίς υποβάθμιση των άλλων παραμέτρων της διάταξης [Raz17].

Οι τάσεις στην πύλη (V_G), την πηγή (V_S) και την υποδοχή (V_D) του τρανζίστορ είναι ορισμένες πάντα με αναφορά την τάση του υποστρώματος ($V_{substrate}$). Εάν λοιπόν γειωθούν οι ακροδέκτες του υποστρώματος και της πηγής, ο ακροδέκτης της υποδοχής συνδεθεί με μία υψηλή σχετικά τάση σταθερής τροφοδοσίας και η τάση της πύλης V_G αρχίζει από το 0 σταδιακά να αυξάνεται, επειδή η πύλη, το διηλεκτρικό και το υπόστρωμα σχηματίζουν έναν πυκνωτή, καθώς η τάσης της πύλης αυξάνεται, οι οπές στο υπόστρωμα p απωθούνται από την περιοχή της πύλης αφήνοντας πίσω αρνητικά ιόντα ώστε να απηχούν το φορτίο της πύλης. Δημιουργείται έτσι, μία ζώνη αραιώσης (depletion region) κάτω από την περιοχή της πύλης (υπό αυτές τις συνθήκες δε ρέει ρεύμα επειδή δεν υπάρχουν φορείς φορτίων).

Καθώς η V_G αυξάνεται ακόμα περισσότερο, το ίδιο συμβαίνει και με το πλάτος της ζώνης αραιώσης και με το δυναμικό της διεπαφής οξειδίου και πυριτίου. Όταν το δυναμικό της διεπαφής πάρει μία αρκετά μεγάλη θετική τιμή, ρέουν ηλεκτρόνια από την πηγή προς τη διεπαφή και τελικά προς την υποδοχή. Έτσι, σχηματίζεται ένα κανάλι φορέων φορτίου κάτω από το οξείδιο της πύλης μεταξύ πηγής και υποδοχής, και το τρανζίστορ "ανάβει" (η διεπαφή έχει "αναστραφεί"). Το κανάλι αυτό ονομάζεται και "στρώμα αναστροφής" (inversion layer). Η τιμή της V_G για την οποία συμβαίνει αυτό ονομάζεται "τάση κατωφλίου" V_{TH} (Threshold Voltage).

Στη γενικότερη περίπτωση η τάση της πύλης δεν είναι μηδενική και το παραπάνω φαινόμενο παρατηρείται όταν η διαφορά δυναμικού μεταξύ πύλης και πηγής V_{GS} ενός nMOS τρανζίστορ βρίσκεται πάνω από την τιμή της τάσης κατωφλίου. Ορίζεται δηλαδή ότι για $V_{GS} = V_{TH}$ συμβαίνει η αρχή της αναστροφής σε ένα nMOS, δηλαδή σχηματίζεται ένα αγωγικό κανάλι και για $V_{GS} \geq V_{TH}$, οποιοδήποτε φορτίο βρεθεί στην πύλη θα πρέπει να έχει ένα κατοπτρικό φορτίο στο κανάλι, με αποτέλεσμα μία ομοιόμορφη πυκνότητα φορτίου καναλιού. Τότε, το τρανζίστορ λειτουργεί στη γραμμική περιοχή λειτουργίας του (linear region) και την ισχυρή αναστροφή (strong inversion).

Όσο το τρανζίστορ βρίσκεται στην ισχυρή αναστροφή (strong inversion), ορίζονται ανάλογα με την τάση V_{DS} , δηλαδή τη διαφορά δυναμικού μεταξύ υποδοχής-πηγής, δύο περιοχές λειτουργίας που ονομάζονται: ωμική-τριοδική περιοχή (triode region) και περιοχή κορεσμού-στραγγαλισμού (saturation or pinched off region).

Triode region - περιοχή λειτουργίας τριόδου

Για $V_{DS} < V_{GS} - V_{TH}$ το τρανζίστορ λειτουργεί στην τριοδική (ή ωμική) περιοχή. Στην περιοχή αυτή, το ρεύμα

που διαρρέει το τρανζίστορ εξαρτάται σε μεγάλο βαθμό από την τάση V_{DS} και δίνεται από τον τύπο:

$$I_D = \mu_n C_{ox} \frac{W}{L} \left[(V_{GS} - V_t) V_{DS} - \frac{(V_{DS})^2}{2} \right], \quad (4.3.1)$$

όπου

$$V_t = V_{T0} = \gamma [\sqrt{2\phi_f + V_{SB}} - \sqrt{2\phi_f}] \quad (4.3.2)$$

Από τον τύπο 4.3.1 παρατηρείται ότι το ρεύμα που διαρρέει το τρανζίστορ στην περιοχή της τριόδου είναι παραβολικό ως προς την V_{DS} και η ικανότητα ρεύματος της διάταξης αυξάνεται με την V_{GS} . Με τον υπολογισμό του $\partial I_{DS} / \partial V_{DS}$ στον τύπο 4.3.1 προκύπτει ότι η κορυφή της κάθε παραβολής παρουσιάζεται για $V_{DS} = V_{GS} - V_{TH}$. Η διαφορά $V_{GS} - V_{TH}$ ονομάζεται "τάση υπεροδήγησης" (overdrive voltage ή effective voltage) και συμβολίζεται V_{OV} ή V_{eff} .

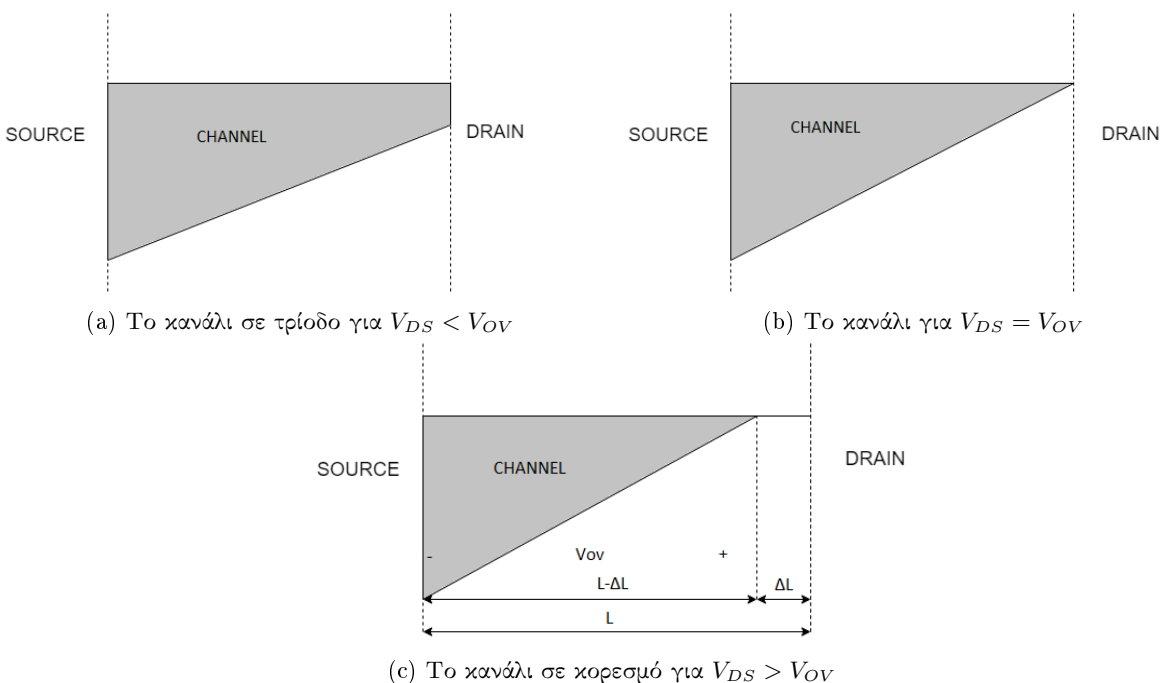
Στον τύπο 4.3.2 μπορούμε να δούμε και την εξάρτηση του body στην τάση του κατωφλίου. Το ϕ_f είναι ένα δυναμικό που ονομάζεται όριο Fermi και συσχετίζεται με τον ημιαγωγό, το γ είναι μια παράμετρος που συσχετίζεται με το οξείδιο (αντιστρόφως ανάλογη της C_{ox} που είναι η χωρητικότητα του οξειδίου της πύλης ανά μονάδα επιφάνειας), μ_n είναι η μέση ευκινησία των ηλεκτρονίων μέσα στο κανάλι, W, L το πλάτος και μήκος του καναλιού ενώ V_{SB}, V_{GS}, V_{DS} , είναι οι τάσεις ανάμεσα σε source-body, gate-source, drain-source αντίστοιχα [Gra+09].

Μεταβάλλοντας την τάση στην πύλη του τρανζίστορ, το τρανζίστορ μπορεί να αξιοποιηθεί ως αντίσταση.

Saturation region - περιοχή λειτουργίας κορεσμού

Για $V_{DS} \geq V_{GS} - V_{TH}$ το τρανζίστορ εισέρχεται στην περιοχή του κορεσμού (saturation region) ή αλλιώς στραγγαλισμού (pinched off). Το ρεύμα που διαρρέει το τρανζίστορ γίνεται σταθερό σε σχέση με τη V_{DS} και το στρώμα αναστροφής του τρανζίστορ σταματάει σε μία θέση πριν "ολοκληρώσει" τη διαδρομή του μήκους του (το κανάλι έχει στραγγαλιστεί "pinched off"). Ορίζεται έτσι ένα καινούργιο μήκος καναλιού L_{eff} , αυτό του στραγγαλισμένου.

Στο Σχήμα 4.3.2 απεικονίζονται τα διαμορφωμένα κανάλια ενός nMOS τρανζίστορ στην περιοχή λειτουργίας τριόδου και κορεσμού για διάφορους συνδυασμούς τιμών των τάσεων V_{DS} και V_{OV} .



Σχήμα 4.3.2: Τα κανάλια ενός nMOS τρανζίστορ για τις διάφορες περιοχές λειτουργίας στην ισχυρή αναστροφή (strong inversion) [Str22]

Καθώς τα ηλεκτρόνια πλησιάζουν στο σημείο του στραγγαλισμού, η ταχύτητά τους αυξάνεται. Όταν περάσουν το σημείο του στραγγαλισμού, τα ηλεκτρόνια απλώς εκτοξεύονται μέσα από τη ζώνη αραίωσης κοντά στην επαφή της υποδοχής και φθάνουν στον ακροδέκτη της υποδοχής. Το ρεύμα που διαρρέει το τρανζίστορ σε αυτή την περιοχή λειτουργίας περιγράφεται μαθηματικά ως εξής:

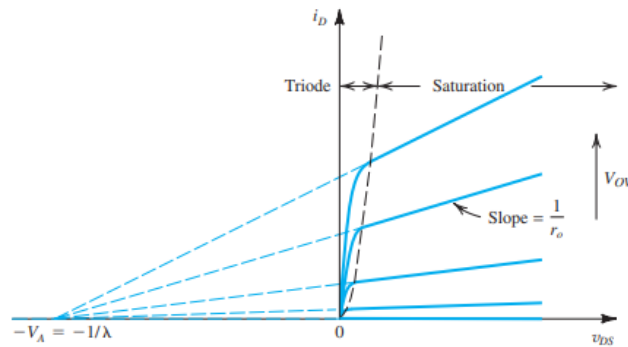
$$I_D = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_t)^2 \quad (4.3.3)$$

χωρίς να συμπεριλαμβάνουμε το φαινόμενο early,

$$I_D = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_t)^2 (1 + \lambda V_{DS}), \quad (4.3.4)$$

όπου $\lambda = \frac{1}{V_A}$, $V_A = L_{eff} \left(\frac{dX_d}{dV_{DS}} \right)^{-1}$, και X_d είναι το εύρος του στρώματος απογύμνωσης. Για να καταλήξουμε στις σχέσεις 4.3.3, 4.3.4 έγιναν κάποιες παραδοχές ώστε να μπορέσουμε να έχουμε κλειστή μορφή στο ολοκλήρωμα του ρεύματος drain σχετικά με τις τάσεις και το μήκος του καναλιού. Υποτέθηκε ότι το V_t δεν εξαρτάται από το x (θέση στο κανάλι), ενώ υπάρχει εξάρτηση [Gra+09]. Αυτό δημιουργεί ασυνέχεια στις σχέσεις 4.3.1 και 4.3.4.

Στο Σχήμα 4.3.3 απεικονίζεται η χαρακτηριστική του ρεύματος υποδοχής ενός nMOS τρανζίστορ για διάφορους συνδυασμούς τιμών των τάσεων V_{DS} και V_{ov} μαζί με τις αντίστοιχες περιοχές λειτουργίας του τρανζίστορ.



Σχήμα 4.3.3: Εξάρτηση ρεύματος υποδοχής I_D σε σχέση με τις τάσεις V_{DS} και το V_{OV}

Για τιμές της τάσης πύλης-πηγής $V_{GS} < V_{TH}$, το τρανζίστορ βρίσκεται στην ασθενή αναστροφή ή αλλιώς αποκοπή και σε μεγάλο βαθμό θεωρείται ότι το τρανζίστορ είναι (off) και ότι η διάταξη σβήνει απότομα. Κάτι τέτοιο ωστόσο δεν είναι αλήθεια. Στην πραγματικότητα για ένα εύρος της περιοχής αυτής, εξακολουθεί να υπάρχει ένα ασθενές στρώμα αναστροφής και το τρανζίστορ λειτουργεί στην περιοχή του υποκατωφλίου (Subthreshold) η οποία είναι γνωστή ως περιοχή μέτριας αναστροφής (weak inversion) του τρανζίστορ (ως η περιοχή λειτουργίας ενδιάμεσα της ασθενούς και της ισχυρής αναστροφής) [Str22]. Η λειτουργία του MOSFET στην περιοχή υποκατωφλίου (subthreshold region) θα παρουσιαστεί αναλυτικότερα στη συνέχεια καθώς είναι η περιοχή στην οποία λειτουργούν τα κυκλώματα της προτεινόμενης αρχιτεκτονικής.

Κεφάλαιο 5

Κυκλώματα προτεινόμενου Συστήματος Ασαφούς Συμπερασμού

5.1	Sub-threshold region - περιοχή λειτουργίας Υποκατωφλίου	52
5.2	Fuzzification Block - Fuzzy Membership Function circuit	57
5.2.1	Υπόβαθρο Bumps - Gaussian function circuits	58
5.2.2	Bulk-Controlled Bump κυκλώματα	59
5.2.3	FMF κύκλωμα - Fuzzification Block	63
5.3	Fuzzy Inference Block - Fuzzy Inference circuit	66
5.3.1	A Novel Current-Mode Min-Max Circuit [AA11]	66
5.3.2	FI κύκλωμα - Fuzzy Inference Block	68
5.4	Defuzzification circuit - Defuzzification Block	74
5.4.1	Υπόβαθρο Τελεστικοί Ενισχυτές Διαγωγιμότητας - Operational Transconductance Amplifiers (OTAs)	75
5.4.2	Υπόβαθρο voltage follower-aggregation technique	82
5.4.3	Defuzzification κύκλωμα - Defuzzification block	85
5.5	Δυνατότητες εκπαίδευσης και ρυθμισιμότητας του προτεινόμενου ΣΑΣ	89
5.5.1	Offline εκπαίδευση	90
5.5.2	Ρυθμισιμότητα αρχιτεκτονικής - Architecture tunability	91

Η σχεδίαση που προτείνεται στην προκειμένη εργασία με στόχο να επιτυγχάνει τη διαδικασία της ασαφούς συλλογιστικής με όσο το δυνατόν λιγότερη κατανάλωση ισχύος (Ultra-low power design), χρησιμοποιεί MOSFET τρανζίστορ που λειτουργούν αποκλειστικά στην περιοχή υποκατωφλίου (Sub-threshold region).

Αυτή η ειλογή σχεδιασμού βασίζεται σε δύο κύρια χαρακτηριστικά της λειτουργίας της περιοχής του υποκατωφλίου, τα οποία την καθιστούν ιδιαίτερα ελκυστική τεχνική για το σχεδιασμό αναλογικών ολοκληρωμένων κυκλωματικών συστημάτων (ICS) για επεξεργασία πληροφορίας [Gou21]. Αρχικά, στην Sub-threshold περιοχή λειτουργίας το ρεύμα που διέρχεται από τους ακροδέκτες ενός MOSFET τρανζίστορ σχετίζεται εκθετικά με την τάση V_{GS} , δηλαδή τη διαφορά δυναμικού μεταξύ πύλης (gate) και πηγής (source). Το γεγονός αυτό επιτρέπει την υλοποίηση χρήσιμων μαθηματικών εκφράσεων σε κυκλώματα όπου το ρεύμα εκφράζει την επιθυμητή πληροφορία. Ταυτόχρονα, η ροή του ρεύματος στα τρανζίστορ που λειτουργούν στην περιοχή του υποκατωφλίου (weak inversion) είναι πολύ πιο χαμηλή από τη ροή του ρεύματος στα τρανζίστορ που λειτουργούν στην περιοχή ισχυρής αναστροφής (strong inversion). Το γεγονός αυτό με τη σειρά του επιτρέπει τη σωστή λειτουργία των σχεδιασμένων κυκλωμάτων με χαμηλό ρεύμα της τάξης των λίγων nA ή ακόμα και pA, με αποτέλεσμα τα κυκλώματα αυτά να χαρακτηρίζονται από εξαιρετικά χαμηλή κατανάλωση ισχύος. Ολόκληρο το προτεινόμενο σύστημα λειτουργεί με πολύ χαμηλή συμμετρική τάση τροφοδοσίας 0.6 V ($V_{DD} = +0.3$ V και $V_{SS} = -0.3$ V) γεγονός που μειώνει ακόμα περισσότερο το γινόμενο $P = I \cdot V$, το οποίο ισούται με την καταναλισκόμενη ισχύς.

Σε αυτό το κεφάλαιο αρχικά αναλύεται η περιοχή λειτουργίας υποκατωφλίου των MOSFET τρανζίστορ και έπειτα παρουσιάζονται τα διάφορα κυκλώματα τα οποία συνθέτουν τις προαναφερθείσες λειτουργικές μονάδες του προτεινόμενου αναλογικού Συστήματος Ασαφούς Συμπερασμού και οι μέθοδοι σύνδεσης μεταξύ τους.

5.1 Sub-threshold region - περιοχή λειτουργίας Υποκατωφλίου

Αναφορικά με ένα nMOS τρανζίστορ, συχνά θεωρείται ότι για τιμές V_{GS} μικρότερες από την τάση κατωφλίου V_{TH} το ρεύμα του τρανζίστορ I_D μεταξύ της υποδοχής (drain) και της πηγής (source) του είναι μηδέν. Ωστόσο, στην περιοχή υποκατωφλίου το ρεύμα του MOSFET είναι μια εκθετική συνάρτηση της διαφοράς δυναμικού μεταξύ των ακροδεκτών της διάταξης.

Σε αυτή την περιοχή λειτουργίας, το ηλεκτρικό φορτίο της περιοχή αναστροφής (inversion region) είναι πολύ μικρότερο σε σχέση με το φορτίο της ζώνης αραίωσης (depletion region), λόγω του γεγονότος ότι η εφαρμοζόμενη τάση πύλης - πηγής (V_{GS}) δεν είναι επαρκώς μεγάλη για να σχηματίσει ένα αγωγίμο κανάλι. Το ρεύμα υποκατωφλίου (sub-threshold current) είναι ουσιαστικά ρεύμα διάχυσης που προκαλείται από τη συγκέντρωση φορέων μειονότητας.

Τα ρεύματα των τρανζίστορ σε αυτήν την περίπτωση είναι εκθετικά ως προς τις τάσεις που εφαρμόζονται στους ακροδέκτες τους, και για το pMOS και nMOS αντίστοιχα ορίζονται μαθηματικά ως εξής: [Liu+02]:

$$I_{pMOS} = I_{0p} e^{\kappa_p(V_w - V_G)/V_T} \left(e^{(V_S - V_w)/V_T} - e^{(V_D - V_w)/V_T} \right) \quad (5.1.1)$$

$$I_{nMOS} = I_{0n} e^{\kappa_n(V_G - V_w)/V_T} \left(e^{(V_w - V_S)/V_T} - e^{(V_w - V_D)/V_T} \right) \quad (5.1.2)$$

όπου, κ_p και κ_n είναι οι συντελεστές κλίσης (slope factors) για τα τρανζίστορ pMOS και nMOS, αντίστοιχα, τα V_G , V_S , V_D και V_w είναι η τάση πύλης, η τάση πηγής, η τάση υποδοχής και η τάση σώματος, αντίστοιχα, V_T είναι η θερμοκή τάση και I_{0p} και I_{0n} είναι τα χαρακτηριστικά ρεύματα (προεκθετικό ρεύμα) για τρανζίστορ pMOS και nMOS, αντίστοιχα [Liu+02].

Θεωρώντας τις τάσεις της πύλης V_G , της πηγής V_S και της υποδοχής V_D των τρανζίστορ ορισμένες με αναφορά την τάση σώματος V_w , οι παραπάνω τύποι 5.1.1 και 5.1.2 απλοποιούνται στους εξής:

$$I_{pMOS} = I_{0p} e^{-\kappa_p \cdot V_G/V_T} \left(e^{V_S/V_T} - e^{V_D/V_T} \right) \quad (5.1.3)$$

$$I_{nMOS} = I_{0n} e^{\kappa_n \cdot V_G/V_T} \left(e^{-V_S/V_T} - e^{-V_D/V_T} \right) \quad (5.1.4)$$

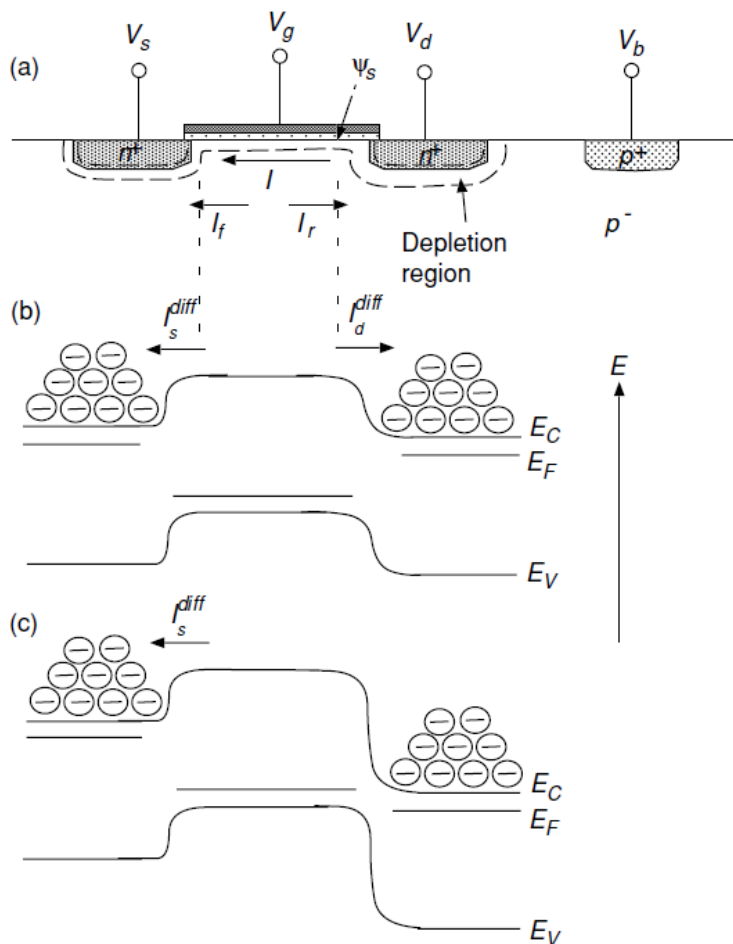
Αυτή η σχέση δίνει την δυνατότητα κατασκευής διαφορετικών διατάξεων, σε σχέση με τα κυκλώματα που λειτουργούν σε above threshold περιοχές, όπως κυκλώματα βασισμένα στο Translinear Principle [Gil75; Mul+98] και άλλα [DM93; WCC06].

Τα προεκθετικά ρεύματα I_{0n} και I_{0p} είναι χαρακτηριστικά των τρανζίστορ και για το nMOS συγκεκριμένα δίνεται από τη σχέση:

$$I_{0n} = q \frac{W}{L} t D_n N_1 \quad (5.1.5)$$

Συχνά, το ρεύμα που διαρρέει ένα MOS τρανζίστορ στην περιοχή του υποκατωφλίου (έστω το nMOS - εξίσωση 5.1.4) είναι βοηθητικό να αναπαριστάται ως η διαφορά δύο ρευμάτων : $I_{MOS} = I_f - I_r$, όπου I_f το ευθύ ρεύμα (forward current) και I_r το αντίστροφο ρεύμα (reverse current). Στην περίπτωση του nMOS τρανζίστορ τα δύο αυτά ρεύματα είναι ίσα με , $I_f = I_{0n} e^{\kappa_n \cdot V_G - V_S / V_T}$ και $I_r = I_{0n} e^{\kappa_n \cdot V_G - V_D / V_T}$.

Στο Σχήμα 5.1.1 απεικονίζεται ένα nMOS τρανζίστορ στην περιοχή λειτουργίας του υποκατωφλίου.



Σχήμα 5.1.1: Λειτουργία nMOS τρανζίστορ στην περιοχή του υποκατωφλίου (subthreshold region) [Liu+02]
 (a) Τομή του nMOS τρανζίστορ (b) Ενεργειακό διάγραμμα στη γραμμική περιοχή (linear regime) (c) Ενεργειακό διάγραμμα στην περιοχή κορεσμού (saturation regime)

Ο συντελεστής κλίσης υποκατωφλίου κ των τρανζίστορ (slope factor) δίνεται από την εξίσωση:

$$\kappa = \frac{C_{ox}}{C_{ox} + C_d}, \quad (5.1.6)$$

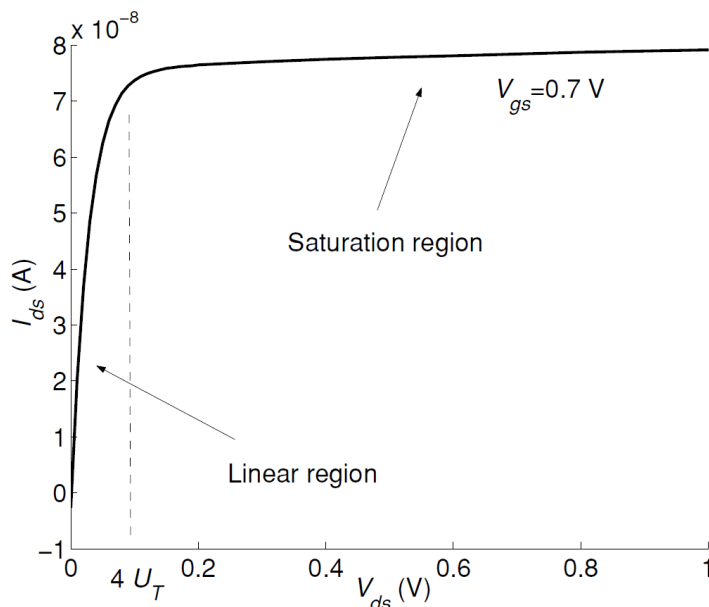
όπου C_{ox} είναι η χωρητικότητα του οξειδίου πύλης (gate oxide) ανά μονάδα επιφάνειας και C_d η αυξητική χωρητικότητα της ζώνης αραίωσης (depletion area) ανά μονάδα επιφάνειας.

Η χωρητικότητα της ζώνης αραίωσης είναι μη γραμμική συνάρτηση της διαφοράς δύναμη μεταξύ πύλης και σώματος του τρανζίστορ V_{GB} . Όταν αυξάνεται το V_{GB} , αυξάνεται επίσης (αργά) το πλάτος του στρώματος

αραίωσης (depletion width). Αυτό με τη σειρά του οδηγεί σε μια ελαφρά μείωση της χωρητικότητας C_d και επομένως σε αύξηση του παράγοντα κ της κλίσης του τρανζίστορ. Η εξάρτηση του κ αποκλειστικά και μόνο από αλλαγές στην τάση της πύλης V_G είναι μικρή (σχεδόν ανεξάρτητα μεταξύ τους μεγέθη). Για αυτό κατά την εκτέλεση μιας κατά προσεγγιστική ανάλυσης ενός κυκλώματος το οποίο λειτουργεί στην περιοχή του υποκατωφλίου συνήθως θεωρείται ως μία σταθερή τιμή (δεδομένου ότι και το σώμα του τρανζίστορ βρίσκεται σε σταθερή τάση). Ο συντελεστής κλίσης υποκατωφλίου κ των nMOS (κ_n) και των pMOS (κ_p) διαφέρει μεταξύ τους λόγω των διαφορετικών συγκεντρώσεων της νόθευσης κάτω από την περιοχή της πύλης (gate), πράγμα που επιβεβαιώνει ο τύπος 5.1.6. Οι τιμές του κ ποικίλλουν μεταξύ 0.5 και 0.9 ανάλογα με τη διαδικασία κατασκευής (fabrication process) και την τεχνολογία του τρανζίστορ.

Ανάλογα την τιμή της διαφοράς δυναμικού μεταξύ της υποδοχής και της πηγής V_{DS} διακρίνονται όπως και στην ισχυρή αναστροφή δύο περιοχές λειτουργίας, η περιοχή της τριόδου και η περιοχή του κορεσμού.

Στο Σχήμα 5.1.2 απεικονίζεται το ρεύμα που διαρρέει ένα nMOS τρανζίστορ το οποίο λειτουργεί στην περιοχή του υποκατωφλίου για διάφορες τιμές της τάσης V_{DS} .



Σχήμα 5.1.2: Το ρεύμα I_{DS} που διαρρέει ένα nMOS τρανζίστορ το οποίο λειτουργεί στην περιοχή του υποκατωφλίου για διάφορες τιμές της τάσης V_{DS} [Liu+02]

Για μικρές τιμές της V_{DS} το τρανζίστορ λειτουργεί στην περιοχή της τριόδου ή αλλιώς ωμική ή γραμμική περιοχή (triode-ohmic-linear region) και το ρεύμα που το διαρρέει, στην περίπτωση που αυτό είναι nMOS, δίνεται από την εξίσωση 5.1.4 και μπορεί να γραφεί στη μορφή:

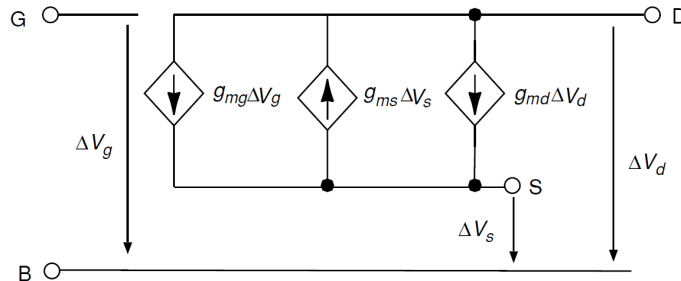
$$I = I_{0n} e^{(\kappa_n \cdot V_G - V_S)/V_T} (1 - e^{-V_{DS}/V_T}) \quad (5.1.7)$$

Όσο η τάση V_{DS} αυξάνεται και συγκεκριμένα για $V_{DS} > 4 \cdot V_T$ η συγκέντρωση των ηλεκτρονίων στο άκρο του καναλιού από τη μεριά της υποδοχής μπορεί να θεωρηθεί αμελητέα σε σχέση με την αντίστοιχη στη μεριά της πηγής, λόγω του υψηλότερου ενεργειακού φράγματος όπως φαίνεται στο Σχήμα 5.1.1. Όσα ηλεκτρόνια στο κανάλι διαχέονται κοντά στην υποδοχή, παρασύρονται αμέσως προς αυτή από το ηλεκτρικό πεδίο της περιοχής. Επειδή το ρεύμα διάχυσης είναι δεν εξαρτάται πλέον από τη συγκέντρωση των ηλεκτρονίων στην περιοχή της υποδοχής, το ρεύμα που διαρρέει το τρανζίστορ δεν εξαρτάται από την V_D και εξαρτάται μόνο από την V_S και είναι περίπου ίσο με το ευθύ ρεύμα I_f που περιγράφηκε προηγουμένως. Για $V_{DS} > 4 \cdot V_T$, λέμε ότι το τρανζίστορ εισέρχεται στον κορεσμό της περιοχής λειτουργίας του υποκατωφλίου και για ένα nMOS τρανζίστορ, το ρεύμα του περιγράφεται από τη σχέση:

$$I = I_f = I_{0n} e^{(\kappa_n \cdot V_G - V_S)/V_T} \quad (5.1.8)$$

Ομοίως με την ισχυρή αναστροφή, στην περιοχή του κορεσμού το ρεύμα της υποδοχής I_D δεν έχει ιδιαίτερη εξάρτηση με την τάση υποδοχής-πηγής (V_{DS}). Ο παραπάνω τύπος προέκυψε αφαιρώντας τον παράγοντα V_D από τους γενικό τύπο του ρεύματος ενός nMOS τρανζίστορ στην περιοχή του υποκατωφλίου (αντίστοιχη διαδικασία ακολουθείται και για το pMOS).

Στο Σχήμα 5.1.3 απεικονίζεται το ισοδύναμο μοντέλο μικρού σήματος (small-signal model) για ένα nMOS τρανζίστορ που λειτουργεί στην περιοχή του υποκατωφλίου.



Σχήμα 5.1.3: Ισοδύναμο μοντέλο μικρού σήματος (small-signal model) για ένα nMOS τρανζίστορ που λειτουργεί στην περιοχή του υποκατωφλίου [Liu+02]

Στη συνήθη περίπτωση που οι τάσεις των ακροδεκτών της πύλης, της πηγής και της υποδοχής ορίζονται με αναφορά την τάση του σώματος, οι διαγωγιμότητες της πύλης (g_{mg}), της πηγής (g_{ms}) και της υποδοχής (g_{md}) του μοντέλου μικρού σήματος του τρανζίστορ προκύπτουν υπολογίζοντας τις παρακάτω μερικές παραγώγους.

$$g_{mg} = \frac{\partial I_D}{\partial V_G} \quad (5.1.9)$$

$$g_{ms} = -\frac{\partial I_D}{\partial V_S} \quad (5.1.10)$$

$$g_{md} = \frac{\partial I_D}{\partial V_D} \quad (5.1.11)$$

Στο Σχήμα 5.1.3 όπως δείχνουν τα βέλη των αντίστοιχων πηγών ρεύματος, το ρεύμα λόγω της διαγωγιμότητας της πηγής (g_{ms}) ρέει προς την αντίθετη κατεύθυνση από τα ρεύματα λόγω των διαγωγιμοτήτων της πύλης (g_{mg}) και της υποδοχής (g_{md}). Αυτό γίνεται διότι το συνολικό ρεύμα του τρανζίστορ μειώνεται όταν η τάση στην πηγή αυξάνεται, και αντίστοιχα αυξάνεται όταν η τάση στην πύλη ή την πηγή αυξάνεται.

Η συνολική αλλαγή στο ρεύμα i που διαρρέει το τρανζίστορ σε μικρές αλλαγές των τάσεων V_G , V_S και V_D (οι οποίες είναι ορισμένες σε σχέση με την τάση του σώματος του τρανζίστορ) δίνεται από τη σχέση:

$$i = \frac{\partial I_D}{\partial V_G} \Delta V_G + \frac{\partial I_D}{\partial V_S} \Delta V_S + \frac{\partial I_D}{\partial V_D} \Delta V_S = g_{mg} \Delta V_G - g_{ms} \Delta V_S + g_{md} \Delta V_S \quad (5.1.12)$$

Η εξίσωση 5.1.12 είναι ισοδύναμη με την παρακάτω σχέση, στην οποία περιγράφεται η συνολική αλλαγή στο ρεύμα i που διαρρέει το τρανζίστορ σε μικρές αλλαγές των τάσεων V_{GS} , V_{BS} και V_{DS} . Οι αντίστοιχες διαγωγιμότητες σε αυτή την περίπτωση ορίζονται με αναφορά την πηγή και όχι το σώμα του τρανζίστορ, όπως έγινε προηγουμένως.

$$i = g_m \Delta V_{GS} - g_{mb} \Delta V_{BS} + g_{ds} \Delta V_{DS} \quad (5.1.13)$$

Λόγω της ισοδυναμίας των εξισώσεων 5.1.12 και 5.1.13, ορίζονται οι τύποι των διαγωγιμοτήτων πύλης g_m , σώματος g_{mb} και υποδοχής-πηγής g_{ds} , βάσει των εξισώσεων 5.1.9, 5.1.10 και 5.1.11 ως εξής:

$$g_m = \frac{\partial I_D}{\partial V_G} = g_{mg} \quad (5.1.14)$$

$$g_{mb} = \frac{\partial I_D}{\partial V_{BS}} = g_{ms} - g_{mg} - g_{md} \quad (5.1.15)$$

$$g_{ds} = \frac{\partial I_D}{\partial V_{DS}} = g_{md} \quad (5.1.16)$$

Συνεπώς, για ένα nMOS τρανζίστορ το οποίο λειτουργεί στην περιοχή του υποκατωφλίου και το ρεύμα που το διαρρέει δίνεται βάσει της εξίσωσης 5.1.4, υπολογίζοντας τις παραπάνω μερικές παραγώγους υπολογίζονται οι σχέσεις που δίνουν τις διαγωγιμότητές του. Συγκεκριμένα,

$$g_{mg} = g_m = \kappa_n \frac{I_0}{V_T} e^{(\kappa_n \cdot V_G - V_S)/V_T} = \frac{\kappa I}{V_T} = \frac{C_{ox} \cdot I}{(C_d + C_{ox}) \cdot V_T} \quad (5.1.17)$$

$$g_{ms} = \frac{I_f}{V_T} = \frac{I_0 e^{(\kappa_n \cdot V_G - V_S)/V_T}}{V_T} \quad (5.1.18)$$

$$g_{md} = \frac{I_r}{V_T} + \frac{I}{V_e} = \frac{I_0 e^{(\kappa_n \cdot V_G - V_D)/V_T}}{V_T} + \frac{I}{V_e} \quad (5.1.19)$$

Στην εξίσωση 5.1.19 ο δεύτερος όρος $\frac{I}{V_e}$ εκφράζει το αποτέλεσμα της διαμόρφωσης μήκους του καναλιού στον κορεσμό (channel length modulation effect in saturation mode) με την V_e να αντιπροσωπεύει την τάση Early του τρανζίστορ (στον κορεσμό της περιοχής υποκατωφλίου δηλαδή γίνεται $g_{md} = \frac{I}{V_e}$).

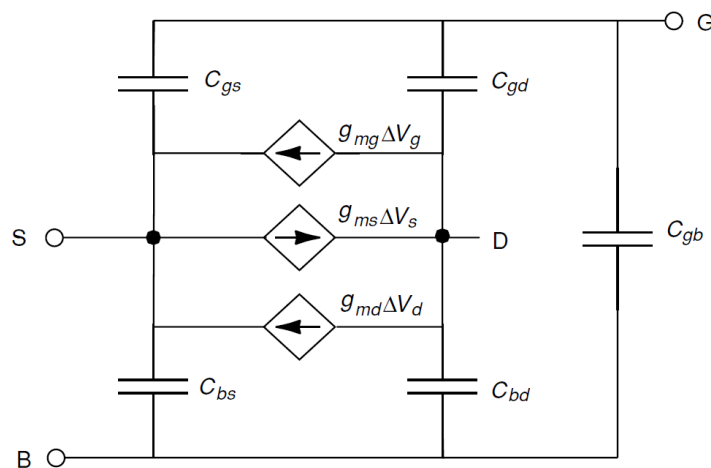
$$g_{mb} = \frac{(1 - \kappa)I}{V_T} = \frac{C_d \cdot I}{(C_d + C_{ox}) \cdot V_T} \quad (5.1.20)$$

$$g_{ds} = \frac{\partial I}{\partial V_{DS}} = \frac{\partial I}{\partial L_{eff}} \frac{\partial L_{eff}}{\partial V_{DS}} = -\frac{I}{L_{eff}} \frac{\partial L_{eff}}{\partial V_{DS}} = \frac{I}{V_e}, \quad (5.1.21)$$

όπου L_{eff} το πραγματικό μήκος του καναλιού του τρανζίστορ (effective length) το οποίο ορίζεται ως η διαφορά μεταξύ του μήκους του τρανζίστορ L και του μεγέθους της περιοχής στραγγαλισμού του καναλιού (pinchoff region). Επομένως, για την τάση Early του τρανζίστορ προκύπτει ότι ισχύει η σχέση:

$$V_e = -L_{eff} \frac{\partial L_{eff}}{\partial V_{DS}} \quad (5.1.22)$$

Το αντίστοιχο μοντέλο μικρού σήματος του MOSFET για λειτουργία σε μέτριες συχνότητες (moderate frequencies) απεικονίζεται στο Σχήμα 5.1.4.



Σχήμα 5.1.4: Ισοδύναμο μοντέλο μικρού σήματος (small-signal model) μέτριων συχνοτήτων (moderate frequencies) για ένα nMOS τρανζίστορ [Liu+02]

Αναλύοντας το κύκλωμα στο Σχήμα 5.1.4 προκύπτει ότι η unity gain frequency f_T ενός MOSFET τρανζίστορ δίνεται προσεγγιστικά από τον γενικό τύπο:

$$f_T = \frac{1}{2\pi} \frac{g_m}{C_{gs} + C_{bs} + C_{gd} + C_{gb}} \quad (5.1.23)$$

Όσο το τρανζίστορ λειτουργεί στην περιοχή του υποκατωφλίου το φορτίο αναστροφής κάτω από την πύλη του τρανζίστορ είναι αμελητέο. Οποιοδήποτε μεταβολή στο φορτίο πύλης που προκαλείται από αλλαγή στις τάσεις των ακροδεκτών επηρεάζει πρωτίστως το φορτίο του σώματος. Σε μια προσέγγιση πρώτης τάξης, υποθέτουμε ότι οι χωρητικότητες C_{gs} , C_{bs} , C_{gd} και C_{bd} είναι περίπου μηδενικές ενώ υπερσχύει η χωρητικότητα μεταξύ της πύλης και του σώματος C_{gb} που πρακτικά είναι ο συνδυασμός των C_{ox} και C_d σε σειρά, επομένως η τιμή της δίνεται από την εξίσωση 5.1.24.

$$C_{gb} = C_{ox} || C_d = C_{ox} \left(\frac{C_d}{C_{ox} + C_d} \right) = C_{ox} (1 - \kappa) \quad (5.1.24)$$

Συνεπώς, η unity gain frequency f_T ενός MOSFET τρανζίστορ στην περιοχή λειτουργίας του υποκατωφλίου δίνεται από τη σχέση:

$$f_{Tsubthreshold} \approx \frac{g_m}{2\pi C_{gb}} \quad (5.1.25)$$

Αντίθετα, η unity gain frequency f_T ενός MOSFET τρανζίστορ στην ισχυρή αναστροφή (above threshold) δίνεται από τη σχέση:

$$f_{Tabovethreshold} \approx \frac{g_m}{2\pi C_{gs}} \quad (5.1.26)$$

Η περιοχή του υποκατωφλίου έχει πολλά πλεονεκτήματα στη σχεδίαση ολοκληρωμένων κυκλωμάτων. Αρχικά, δίνει τη δυνατότητα για πολύ χαμηλής ισχύος εφαρμογές, της τάξης των *picoWatts* έως και *microWatts*. Έπειτα, το ρεύμα της υποδοχής έρχεται σε κορεσμό για πολύ λίγα kT/q (k η σταθερά του Boltzmann, T η θερμοκρασία), οπότε μπορεί να λειτουργήσει σε όλο το πεδίο τάσης από την αρνητική τροφοδοσία V_{SS} έως και τη θετική V_{DD} . Επίσης, η εκθετική φύση του τρανζίστορ στην περιοχή αυτή αποδεικνύεται απαραίτητη για υλοποιήσεις *soft* ή *hard computing* τεχνικών και αλγορίθμων σε επίπεδο υλικού [Mea89b]. Στον αντίποδα, μπορεί να φανεί ιδιαίτερα προβληματική σε μεγάλα κυκλώματα που η αγωγιμότητα κατωφλίου μπορεί να έχει μεγάλες απώλειες ισχύος ή απώλεια αναλογικών πληροφοριών [Raz17]. Λογικό αν αναλογιστούμε ότι αυτά τα *pico*, *nano Ampere* αθροίζονται όταν έχουμε εκατομμύρια στοιχεία σε αρκετά υπολογίσιμη τιμή.

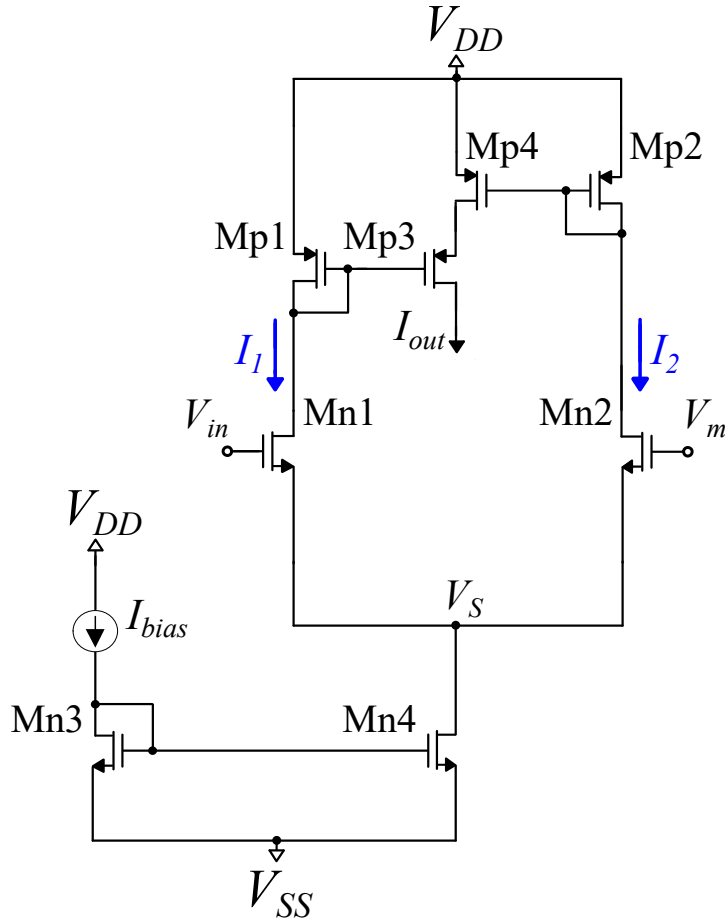
5.2 Fuzzification Block - Fuzzy Membership Function circuit

Το fuzzification μπλοκ λειτουργεί ως διεπαφή μεταξύ του ΣΑΣ και του εξωτερικού περιβάλλοντος, συνήθως των αισθητήρων που παρέχουν τα σήματα εισόδου του συστήματος σε μορφή τάσης. Επιπλέον, αυτό το μπλοκ αλληλεπιδρά με το fuzzy inference μπλοκ ασαφούς εξαγωγής συμπερασμάτων, δηλαδή τους MIN/MAX τελεστές. Παρόλο που τα voltage-mode κυκλώματα είναι ικανά να εκτελούν τις πράξεις MIN/MAX, ένα current-mode κύκλωμα διευκολύνει τις λειτουργίες στα επόμενα μπλοκ του συστήματος λόγω της απλότητας στη διαδικασία πρόσθεσης μεταξύ ρευμάτων, άρα και των σημάτων που αυτά αντιπροσωπεύουν, που επιτυγχάνεται με την ένωση των κόμβων τους και τον NPK.

Για την αποφυγή χρήσης AV (ρεύμα προς τάση) και VA (τάση προς ρεύμα) μετασχηματιστών, οι οποίοι καταλαμβάνουν αρκετό χώρο στο ολοκληρωμένο και καταναλώνουν ισχύ, κάθε ένα από τα κυκλώματα στο μπλοκ ασαφοποίησης θα πρέπει να λαμβάνει ως σήμα εισόδου μία είσοδο τάσης, και να παράγει ως σήμα εξόδου ένα ρεύμα εξόδου. Ειδικότερα, η είσοδος τάσης είναι η crisp είσοδος του ΣΑΣ και το ρεύμα εξόδου είναι ο βαθμός συμμετοχής μεταξύ της εισόδου και του ασαφούς συνόλου που περιγράφει το εκάστοτε κύκλωμα ασαφοποίησης. Πληθώρα ερευνητικών ομάδων έχουν αφιερώσει τις προσπάθειές τους για το σχεδιασμό βελτιωμένων κυκλωμάτων γκαουσιανών συναρτήσεων και την ενσωμάτωσή τους σε διάφορους τομείς [Ali+21c].

5.2.1 Υπόβαθρο Bumps - Gaussian function circuits

Τα Bump κυκλώματα είναι απλές διατάξεις, ικανές να προσομοιάσουν την συμπεριφορά της Γκαουσιανής συνάρτησης με μικρό υλικό και ενεργειακό κόστος [Ali+21d]. Το πρώτο κύκλωμα Bump (Delbruck's Simple Bump) εισήχθη από τον Delbruck [Del91; DM93] το 1991 και φαίνεται στο Σχήμα 5.2.1. Η ανάπτυξη του υπο-κυκλώματος (τρανζίστορ $M_{p1} - M_{p4}$) ικανού να υπολογίσει την συσχέτιση 2 ρευμάτων είναι η βάση αυτού και των περισσότερων μετέπειτα Bump κυκλωμάτων [Ali+21d].



Σχήμα 5.2.1: Delbruck's Simple Bump. Η τάση V_m και το ρεύμα πόλωσης I_{bias} ελέγχουν την μέση τιμή και το ύψος της Γκαουσιανής εξόδου I_{out} .

Το υπο-κύκλωμα αυτό ονομάζεται current correlator και συσχετίζοντας 2 σιγμοειδή ρεύματα η έξοδος του είναι μια καμπύλη μορφής καμπάνας που προσομοιάζει την Γκαουσιανή. Σημαντικό είναι επίσης να σημειωθεί ότι το υπο-κύκλωμα αυτό για να επιτελέσει το έργο του λειτουργεί στην περιοχή υποκατωφλίου (sub-threshold). Βασικά σημεία μελέτης και βελτίωσης του έχουν αποτελέσει η ευρεία προσαρμογή των βασικών χαρακτηριστικών μιας Γκαουσιανής συνάρτησης (μέση τιμή, διασπορά και ύψος), η μείωση του χώρου και της κατανάλωσης του κυκλώματος, η ομοιότητα της εξόδου με την ιδανική απόκριση και η προσαρμογή τους για τον υπολογισμό πολυδιάστατων συναρτήσεων [Ali+21d]. Στην προκειμένη εργασία, κύριος στόχος σχετικά με την μελέτη πάνω στα Bump κυκλώματα είναι η χρήση ενός ως κύκλωμα κατασκευή γκαουσιανών συναρτήσεων συμμετοχής ασαφών συνόλων και η μείωση της κατανάλωσης χωρίς την ύφεση των υπολοίπων χαρακτηριστικών επίδοσης του δεδομένου κυκλώματος.

Στην βιβλιογραφία, έχουν προταθεί διάφορων ειδών τεχνικές, σχετικά με την υλοποίηση ενός Bump κυκλώματος [Ali+21d]; βασιζόμενα στο Translinear Principle [Gil75], στην χρήση Bulk-controlled τρανζίστορ [HZ08; Kha+10], στις ιδιότητες των Floating Gate MOSFET [PLM07], στην χρήση μόνο απλών διαφορικών ζευγών ή στην εκμετάλλευση μεικτών αρχιτεκτονικών [BR+01] (χρήση αναλογικών και ψηφιακών κυκλωμάτων) [Ali+21d].

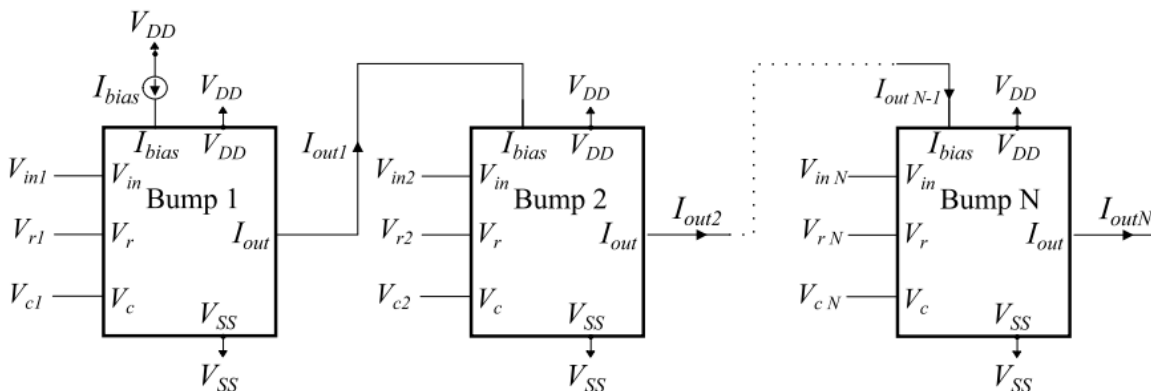
Κάθε μια από αυτές τις τεχνικές προσφέρει διάφορα πλεονεκτήματα τα οποία χρειάζονται στις εφαρμογές για τις οποίες προορίζονται. Έχοντας σαν στόχο την χαμηλή κατανάλωση, τα κυκλώματα που θα παρουσιαστούν παρακάτω, ακολουθούν τις Bulk-controlled υλοποιήσεις, και εκμεταλλεύονται το σώμα (Bulk) των τρανζίστορ για να παράγουν ρυθμιζόμενες Γκαουσιανές συναρτήσεις [HZ08].

Ένα κύκλωμα Bump παράγει μία μονοδιάστατη γκαουσιανή συνάρτηση. Σε εφαρμογές του πραγματικού κόσμου η χρήση πολυδιάστατων συναρτήσεων είναι απαραίτητη [Bis06]. Ένα πολύ βασικό χαρακτηριστικών των Bump κυκλωμάτων είναι η δυνατότητα τους να υλοποιήσουν πολυδιάστατες γκαουσιανές συναρτήσεις με πολύ εύκολο τρόπο, αποφεύγοντας την ανάγκη για επιπλέον κυκλώματα μέσω κλιμάκωσης (cascading). Συγκεκριμένα, η σύνδεση δύο ή περισσότερων Bump κασχοδικά είναι ισοδύναμη με τον πολλαπλασιασμό των ρευμάτων τους [Ali+21a]. Ακολουθώντας την εξίσωση (5.2.1), η έξοδος του τελευταίου Bump της σειράς ισοδυναμεί με την τιμή μιας πολυδιάστατης γκαουσιανής συνάρτησης με διαγώνιο πίνακα συν-διασποράς. Σε αυτήν την τοπολογία, μόνο το πρώτο Bump πολώνεται με ένα προκαθορισμένο ρεύμα.

$$\mathcal{N}(X|M_i, \Sigma_i) = \prod_{n=1}^N \mathcal{N}(x_n|\mu_n, \sigma_n^2), \quad (5.2.1)$$

όπου x_n , μ_n και σ_n^2 είναι οι n -οστές τιμές των διανυσμάτων X , M_i και η (n,n) τιμή του πίνακα Σ_i , αντίστοιχα.

Στο Σχήμα 5.2.2 απεικονίζεται η αρχιτεκτονική υψηλού επιπέδου της κασχοδικής - σειριακής σύνδεσης N σε πλήθος Bumps με στόχο την παραγωγή N -διάστατων γκαουσιανών κατανομών. Κάθε Bump κύκλωμα πολώνεται με αντίστοιχα σήματα πόλωσης I_{bias} , V_r και V_c που ορίζουν το ύψος, τη μέση τιμή και τη διακύμανση της καθεμιάς γκαουσιανής κατανομής.



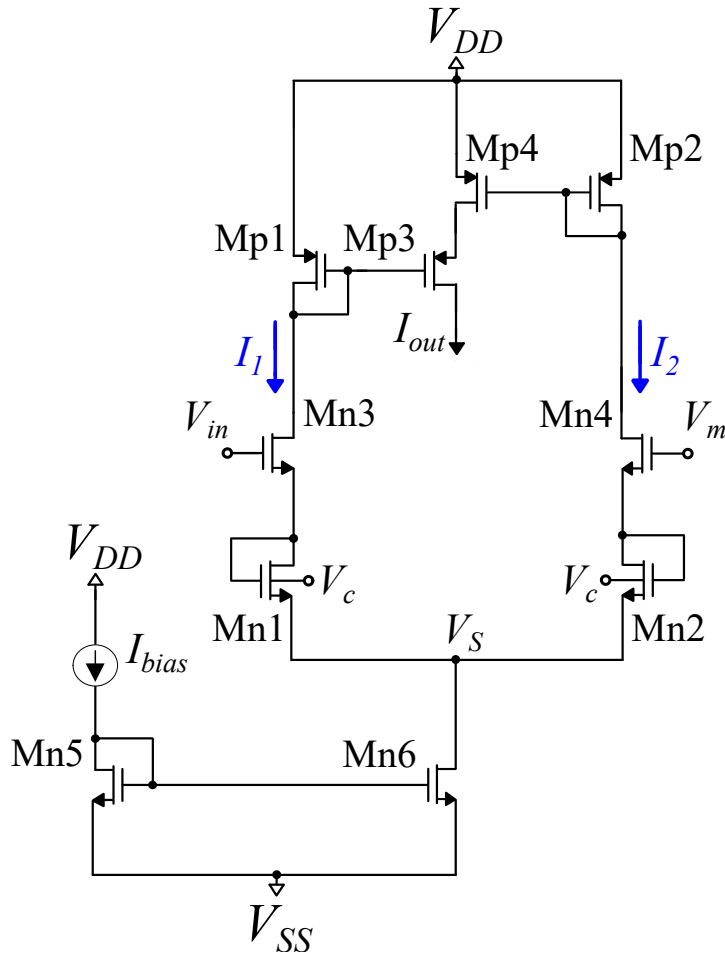
Σχήμα 5.2.2: Αρχιτεκτονική υψηλού επιπέδου κασχοδικής σύνδεσης N σε πλήθος Bumps με στόχο την παραγωγή N -διάστατων γκαουσιανών κατανομών. Κάθε Bump κύκλωμα πολώνεται με αντίστοιχα σήματα πόλωσης I_{bias} , V_r και V_c [Ali+22c].

5.2.2 Bulk-Controlled Bump κυκλώματα

Στην Ενότητα αυτή παρουσιάζουμε δύο διατάξεις Bulk-Controlled Bump κυκλωμάτων που προσομοιώσαμε και συγκρίναμε για να καταλήξουμε στην επιλογή του FMF κυκλώματος για το προτεινόμενο ΣΑΣ.

Το πρώτο Bump κύκλωμα που προτάθηκε στο [Gou+21] και απεικονίζεται στο Σχήμα 5.2.3. Αποτελεί ένα bulk-controlled πλήρως ρυθμιζόμενο κύκλωμα παραγωγής γκαουσιανών συναρτήσεων εξαιρετικά χαμηλής ισχύος, με τάση τροφοδοσίας 0.6 V και κατανάλωση στα 3.9 nW. Το πλάτος, το ύψος και η μέση τιμή της γκαουσιανής συνάρτησης που παράγεται από το κύκλωμα προγραμματίζονται ανεξάρτητα από τα σήματα V_c , V_m και I_{bias} , αντίστοιχα, ενώ χρησιμοποιούνται μόλις 11 συνολικά τρανζίστορ (πολωμένα στην περιοχή του υποκατωφλίου).

Τροποποίηση και ανάπτυξη του Bump του Σχήματος 5.2.3 αποτελεί το *Cascade Bump* που φαίνεται στο Σχήμα 5.2.1 και προτάθηκε στο [Ali+22c]. Το κύκλωμα αυτό αναπτύχθηκε με σκοπό η έξοδος του να είναι μια υψηλής ποιότητας γκαουσιανή, με μεγάλο εύρος μεταβολής των χαρακτηριστικών της και να είναι ικανό να παράξει



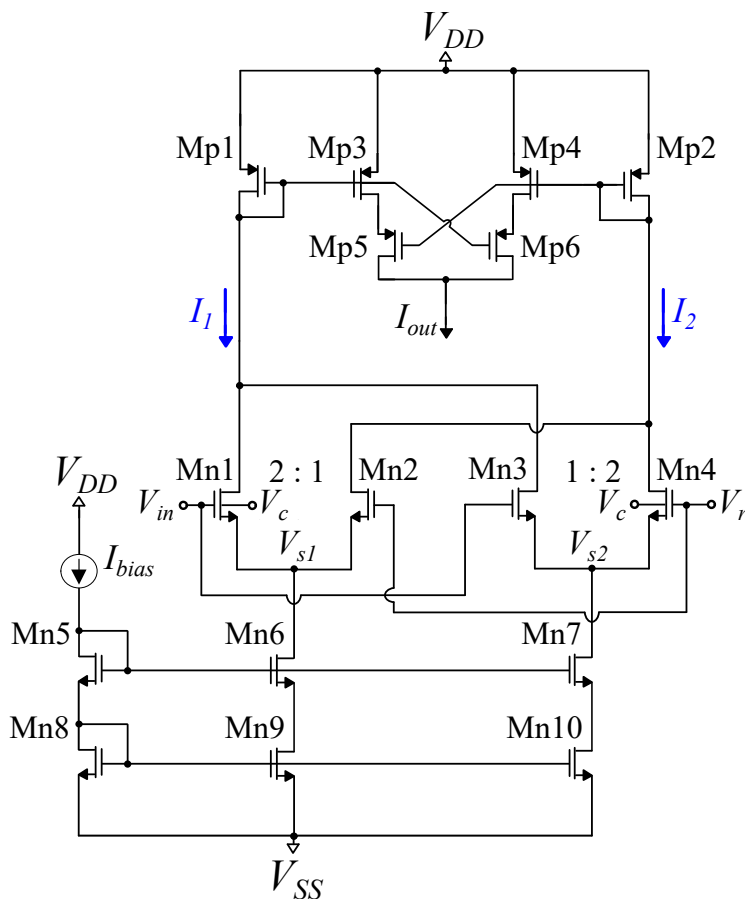
Σχήμα 5.2.3: Bulk-controlled Bump κύκλωμα [Gou+21].

μεγάλου βαθμού πολυδιάστατες γκαουσιανές με μικρή παραμόρφωση στην έξοδο. Τροποποίηση όσο αφορά το sizing του Cascode Bump αποτελεί το FMF κύκλωμα της προτεινόμενης αρχιτεκτονικής ΣΑΣ.

Το *Cascode Bump* αποτελεί μια τροποποίηση του [Gou+21], και συνεπώς και τα δύο είναι βασισμένα στο Delbruck's Simple Bump. Συγκεκριμένα, αντί για τον απλό current correlator που χρησιμοποιείται στο προηγούμενο (Σχήμα 5.2.3), σε αυτή την περίπτωση προτιμάται ένας συμμετρικός current correlator που αποτελείται από τα τρανζίστορ $M_{p1}-M_{p6}$ (Σχήμα 5.2.4). Το κίνητρο για αυτήν την τροποποίηση ήταν η ανάγκη για συμμετρικές καμπύλες Γκάους, κατά τη σύγκριση δύο τιμών μίας Συνάρτησης Πυκνότητας Πιθανότητας (ΣΠΠ). Στην πράξη, χρησιμοποιώντας έναν συμμετρικό current correlator, η συμμετρία για τις εισόδους γύρω από τη μέση τιμή διατηρείται ακόμη και για μικρά ρεύματα. Επιπλέον, ένας κασκοδικός καθρέφτης ρεύματος που αποτελείται από τα τρανζίστορ $M_{n5}-M_{n10}$ (Σχήμα 5.2.4) αντικαθιστά τον απλό του [Gou+21] (Σχήμα 5.2.3). Με αυτό το υπο-κύκλωμα, το ρεύμα πόλωσης του Bump καθρεφτίζεται χωρίς παραμόρφωση ακόμα και για μικρές τιμές ρεύματος.

Τα τρία κύρια χαρακτηριστικά μιας μονοδιάστατης Γκαουσιανής κατανομής (μέση τιμή, διασπορά, ύψος) ελέγχονται μέσω των παραμέτρων του κυκλώματος. Συγκεκριμένα, η παράμετρος τάσης V_r είναι ίση με τη μέση τιμή, και ως εκ τούτου το μέγιστο της καμπύλης εξόδου επιτυγχάνεται όταν $V_{in} = V_r$. Σχετικά με την διασπορά, όμως, η σχέση μεταξύ της και της παραμέτρου τάσης V_c η οποία την ελέγχει, είναι μια σύνθετη μη γραμμική γνησίως αύξουσα φραγμένη συνάρτηση. Αξίζει να αναφερθεί ότι σε μια τυπική γκαουσιανή συνάρτηση, το ύψος ορίζεται μονοσήμαντα από τη διακύμανση μέσω του όρου κανονικοποίησης α :

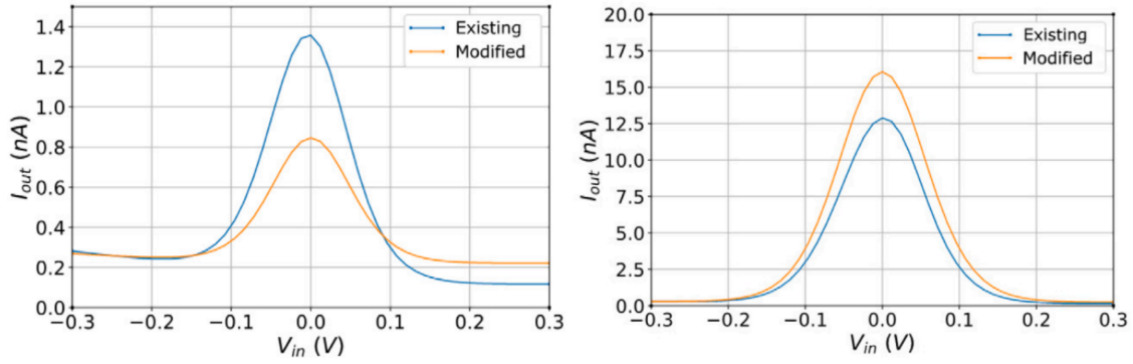
$$\alpha = \frac{1}{\sqrt{(2\pi)^{N_d} |\Sigma|}}. \quad (5.2.2)$$



Σχήμα 5.2.4: Cascode Bump κύκλωμα [Ali+22c].

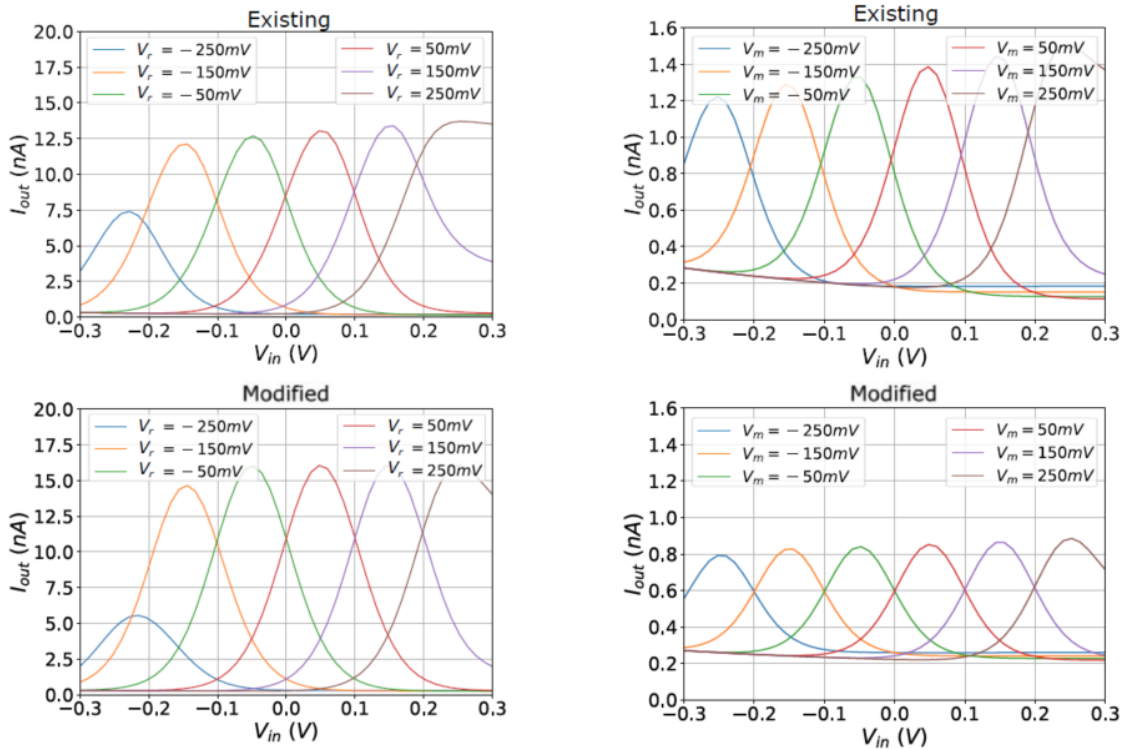
Παρόλα αυτά, η αυτόνομη μεταβολή του ύψους είναι μία χρήσιμη ιδιότητα σε πολλές εφαρμογές, ειδικά στο Hardware Fuzzy Computing. Για αυτόν τον λόγο το ύψος της Γκαουσιανής τίθεται ίσο με το ρεύμα πόλωσης I_{bias} και συνεπώς μπορεί να οριστεί σε οποιαδήποτε επιθυμητή τιμή. Αυτή η συμπεριφορά είναι παρόμοια για πολυδιάστατα κυκλώματα Bump.

Προκειμένου να εξηγηθεί επαρκώς ο αντίκτυπος των προηγούμενων τροποποιήσεων, συγκρίνονται οι έξοδοι και των δύο κυκλωμάτων, που απεικονίζονται στα Σχήματα 5.2.5, 5.2.6 και 5.2.7. Για τη σύγκριση αυτή εξετάζονται δύο περιπτώσεις όσο αφορά τα ρεύματα πόλωσης: ένα με σχετικά μεγάλο ρεύμα πόλωσης $16nA$ και ένα με μικρότερο ρεύμα πόλωσης $1nA$. Δεδομένου ότι σε πολυδιάστατες τοπολογίες, τα πρώτα Bump είναι συνήθως πολωμένα με μεγαλύτερα ρεύματα από αυτά στα μεταγενέστερα στάδια, αυτή η σύγκριση επιτρέπει την αξιολόγηση της συμπεριφοράς τους και στις δύο περιπτώσεις. Ένα όφελος του Cascode Bump μπορεί να παρατηρηθεί στην κορυφή της Γκαουσιανής καμπύλης, η οποία είναι πιο κοντά στις τιμές ρεύματος πόλωσης, σε σύγκριση με την έξοδο του [Gou+21], όπως φαίνεται στο σχήμα 5.2.5

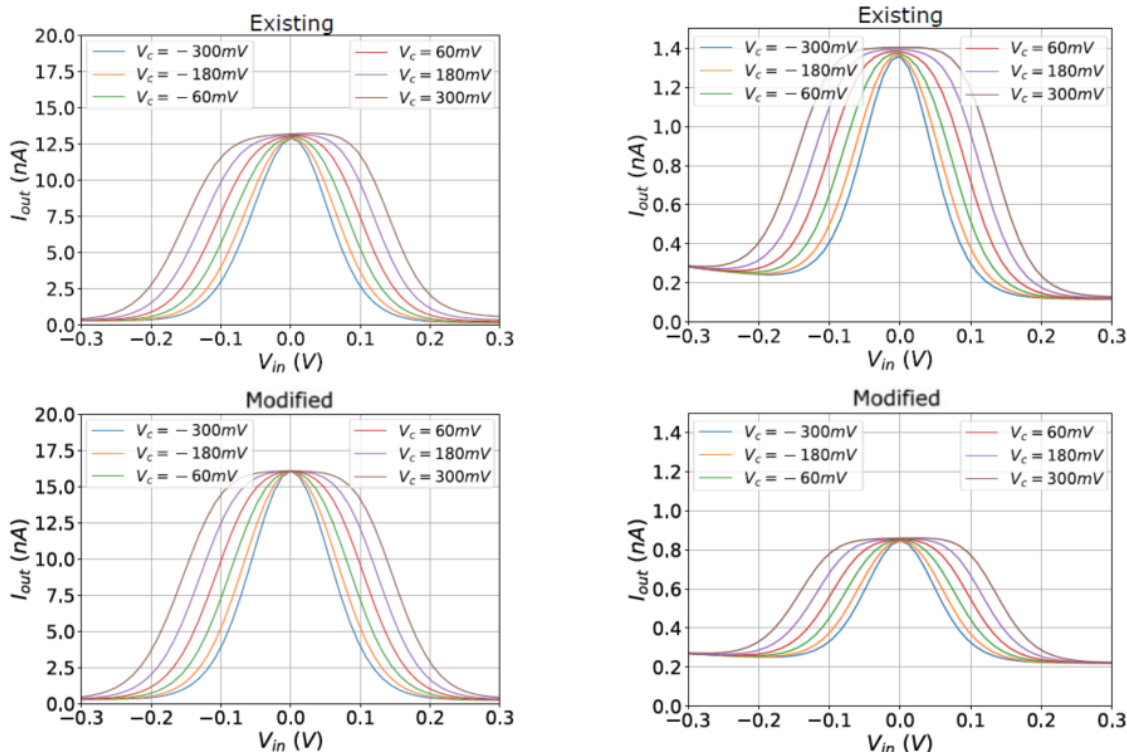


Σχήμα 5.2.5: Σύγκριση μεταξύ του ρεύματος εξόδου του απλού Bump κυκλώματος [Gou+21] και του τροποποιημένου Cascode Bump. Οι παράμετροι πόλωσης των κυκλωμάτων είναι: $V_r = V_c = 0V$ και (αριστερά) $I_{bias} = 1nA$ και (δεξιά) $I_{bias} = 16nA$.

Αυτή η συμπεριφορά είναι επιθυμητή επειδή η κορυφή του ρεύματος εξόδου κάθε κυκλώματος Bump σε ένα πολυδιάστατο Bump κύκλωμα πρέπει να είναι ίση με το ρεύμα πόλωσης τους. Το Cascode Bump προσφέρει μια πιο συμμετρική (γύρω από τη μέση τιμή) απόκριση σε όλο το εύρος του άξονα V_{in} , σε σύγκριση με το [Gou+21], όπως φαίνεται στο Σχήμα 5.2.6. Συγκεκριμένα, η καμπύλη του [Gou+21] έχει χαμηλότερες τιμές στον θετικό άξονα V_{in} σε σύγκριση με τον αρνητικό.



Σχήμα 5.2.6: Σύγκριση του ρεύματος εξόδου του απλού Bump κυκλώματος [Gou+21] και του τροποποιημένου Cascode Bump για μεταβολή του σήματος ελέγχου V_r (μεταβολή μέσης τιμής). Οι παράμετροι πόλωσης των κυκλωμάτων είναι: $V_c = 300mV$ και (αριστερά) $I_{bias} = 1nA$ και (δεξιά) $I_{bias} = 16nA$.



Σχήμα 5.2.7: Σύγκριση του ρεύματος εξόδου του απλού Bump κυκλώματος [Gou+21] και του τροποποιημένου Cascode Bump για μεταβολή του σήματος ελέγχου V_c (μεταβολή διακύμανσης). Οι παράμετροι πόλωσης των κυκλωμάτων είναι: $V_r = 0V$ και (αριστερά) $I_{bias} = 1nA$ και (δεξιά) $I_{bias} = 16nA$.

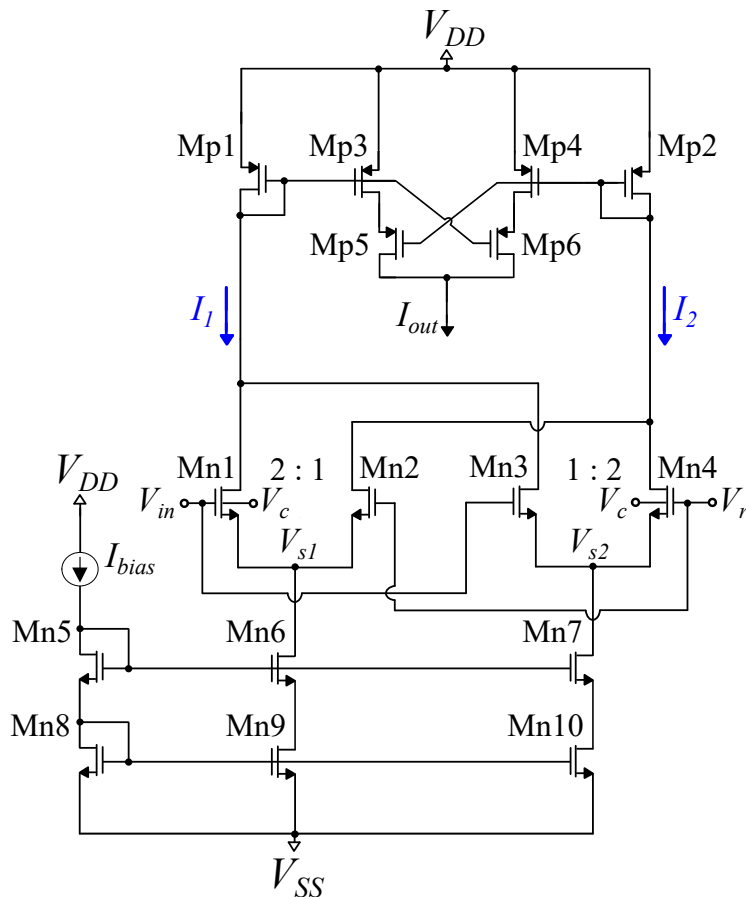
Παρατηρούμε λοιπόν, ότι το Cascode Bump δίνει πιο ακριβείς γκαουσιανές σε μεγαλύτερο εύρος τιμών τόσο όσο αφορά τη μέση τιμή όσο και τη διακύμανσή τους. Δεδομένου ότι το εύρος τιμών της V_{in} περιορίζεται από τα άκρα της πόλωσης $VDD = -VSS = 0.3V$, υπάρχει ένα εύρος λιγότερο από 600 mV για τη σχεδίαση γκαουσιανών ασαφών συνόλων. Αυτός ο περιορισμός μπορεί να "ανατραπεί" όσο περισσότερη ευχέρεια μας δίνει το Bump στην υλοποίηση ίδιων σε πλάτος γκαουσιανών σε όσο το δυνατόν μεγαλύτερο εύρος τιμών τάσης.

5.2.3 FMF κύκλωμα - Fuzzification Block

Το FMF κύκλωμα (ασαφούς συνάρτησης συμμετοχής) που χρησιμοποιείται για τη δημιουργία antecedent Γκαουσιανών συναρτήσεων συμμετοχής υψηλής ποιότητας στην προτεινόμενη αρχιτεκτονική είναι ένα τροποποιημένο - modified cascode Bump κύκλωμα το οποίο απεικονίζεται στο Σχήμα 5.2.8 και παρουσιάστηκε στην Ενότητα 5.2.2.

Ένα cross-coupled διαφορικό ζεύγος (τρανζίστορ $M_{n1}-M_{n4}$) με λόγο 2 και ένας συμμετρικός current correlator (τρανζίστορ $M_{p1}-M_{p6}$) δημιουργούν συμμετρικές καμπύλες Gauss υψηλής ακρίβειας για εισόδους τάσης γύρω από τη μέση τιμή της γκαουσιανής κατανομής ακόμη και για πολύ μικρά ρεύματα πόλωσης της τάξης των nA. Ο κασκοδικός καθρέφτης ρεύματος (cascode current mirror) που αποτελείται από τα τρανζίστορ $M_{n5}-M_{n10}$ χρησιμοποιείται για την ενίσχυση του καθρεφτισμού του ρεύματος όσο αφορά την ακρίβεια της διαδικασίας. Ο λόγος των τρανζίστορ $M_{n8}-M_{n9}$, M_{n10} ορίζεται σε 5 ως τεχνική για τη μείωση του ρεύματος στο αριστερότερο rail του κυκλώματος ($M_{n5}-M_{n8}$) και συνεπώς της κατανάλωσης ισχύος του κυκλώματος.

Ο pMOS current correlator (τρανζίστορ $M_{p1}-M_{p6}$) αποτελείται από τον "κύριο κορμό" $M_{p3}-M_{p6}$ και τα τρανζίστορ M_{p1} και M_{p2} που λειτουργούν ως καθρέφτης ρεύματος και "περνούν" στα M_{p3} και M_{p4} τα ρεύματα I_1 και I_2 , αντίστοιχα. Για να προκύψουν γκαουσιανές κατανομές με ύψος ίσο με το ρεύμα πόλωσης του FMF κυκλώματος, απαιτείται ο λόγος των τρανζίστορ $M_{p1}-M_{p3}$ και $M_{p2}-M_{p4}$ να είναι ο αντίστροφος του λόγου των $M_{n8}-M_{n9}$, M_{n10} , δηλαδή 5:1. Σε αυτή την περίπτωση, το ρεύμα εισόδου I_{bias} του pMOS καθρέφτη πολλαπλασιάζεται επί 5 και πολώνει το cross-coupled διαφορικό ζεύγος του FMF κυκλώματος. Έτσι, παράγονται τα ρεύματα εισό-



Σχήμα 5.2.8: FMF κύκλωμα (fuzzification μπλοκ) - *Cascode Bump*. Η τάση V_{in} αντιστοιχεί στην είσοδο του συστήματος και αποτελεί το σήμα εισόδου αυτού. Οι τάσεις V_r και V_c και το ρεύμα πόλωσης I_{bias} ελέγχουν την μέση τιμή (mean value), την διακύμανση (variance) και το ύψος (amplitude) της γκαουσιανής συνάρτησης συμμετοχής εξόδου I_{out} . $V_{DD} = -V_{SS} = 0.3V$.

δου του pMOS καθρέφτη I_1 και I_2 που είναι 5πλάσια σε σχέση με το I_{bias} , για αυτό και διαιρούνται με το 5, με αποτέλεσμα το I_{out} να έχει μέγιστο πλάτος ίσο με I_{bias} . Ωστόσο, στη δική μας περίπτωση επιλέγουμε ο λόγος του pMOS καθρέφτη να είναι μονάδα διότι μας αρκεί τα ρεύματα εξόδου των FMF κυκλωμάτων να έχουν ένα συγκεκριμένο εύρος 0 - 15nA, το οποίο για να επιτευχθεί με τον πρώτο τρόπο, απαιτεί το ρεύμα πόλωσης να είναι 15nA και ο κυρίως κορμό του FMF να διαρρέεται από μέγιστο ρεύμα 75nA ($15 * 5$). Στον ασαφή λογισμό μας αρκεί όλες οι συναρτήσεις συμμετοχής (στη συγκεκριμένη περίπτωση γκαουσιανές) να έχουν απλώς το ίδιο πλάτος, χωρίς να υπάρχει κάποια συγκεκριμένη προδιαγραφή για αυτό. Επομένως, σε αυτή την περίπτωση αν και κερδίζουμε στην ακρίβεια του ύψους της παραγόμενης γκαουσιανής, θα είχαμε υπερβολικά υψηλή κατανάλωση ισχύος εντός των FMF κυκλωμάτων και επομένως ολόκληρου του συστήματος άσκοπα. Όπως θα παρουσιαστεί στη συνέχεια της εργασίας, επιλέγουμε ρεύμα πόλωσης των FMF κυκλωμάτων ίσο με 3nA με 1:5 λόγο του nMOS και 1:1 λόγο του pMOS καθρέφτη ρεύματος, με αποτέλεσμα εντός του κύριου κορμού του FMF κυκλώματος έχουμε μέγιστο ρεύμα περίπου 15nA και λόγω mismatch των τρανζίστορ. Οι διαστάσεις των τρανζίστορ που επιλέχθηκαν για το σχεδιασμό του FMF κυκλώματος συνοψίζονται στον Πίνακα 5.1.

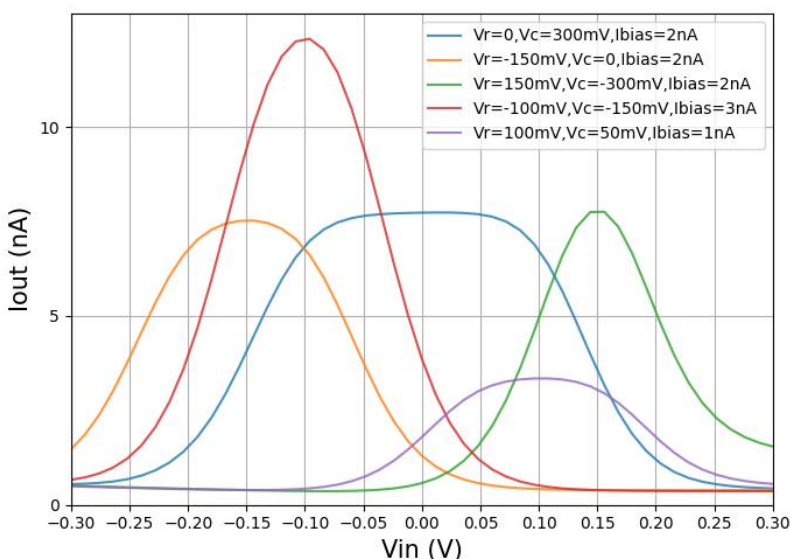
Όπως εξηγήθηκε και στην Ενότητα 5.2.2, η παραγόμενη καμπύλη Gauss καθορίζεται πλήρως από την επιλογή των παραμέτρων V_r , V_c και I_{bias} . Η μέση τιμή (mean) της γκαουσιανής καθορίζεται από την τάση V_r . Η διακύμανση (variance) της καμπύλης ελέγχεται από την τάση V_c μέσω μιας μη γραμμικής, μονοτονικά αυξανόμενης, φραγμένης συνάρτησης. Τέλος, το ύψος της καμπύλης είναι ανάλογο με το ρεύμα πόλωσης I_{bias} πολλαπλασιασμένο με μια σταθερή τιμή, η οποία εξαρτάται από το λόγο του nMOS καθρέφτη εισόδου, στην προκειμένη περίπτωση η τιμή αυτή ισούται με 5, όπως εξηγήθηκε προηγουμένως.

Το ρεύμα εξόδου I_{out} του FMF κυκλώματος παρουσιάζεται στο Σχήμα 5.2.9 για διάφορες τιμές των V_r, V_c

Διαφορικό ζεύγος	W/L($\mu\text{m}/\mu\text{m}$)	Current correlator	W/L ($\mu\text{m}/\mu\text{m}$)
M_{n1}, M_{n4}	1.6/0.4	M_{p1}, M_{p2}	0.4/1.6
M_{n2}, M_{n3}	0.8/0.4	$M_{p3}-M_{p6}$	0.4/1.6
$M_{n5}-M_{n8}$	0.4/1.6	-	-
M_{n9}, M_{n10}	2.0/1.6	-	-

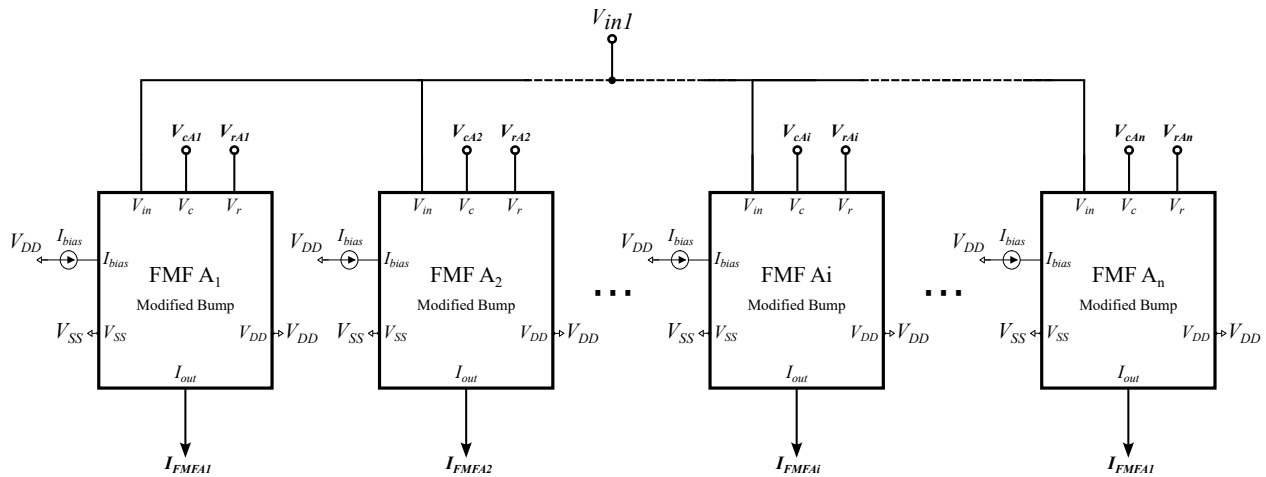
Πίνακας 5.1: Διαστάσεις τρανζίστορ στο FMF κύκλωμα (Σχήμα 5.2.4).

και I_{bias} καθώς και της εισόδου του συστήματος V_{in} . Σε συμφωνία με όσα ειπώθηκαν προηγουμένως, στο Σχήμα 5.2.9 παρατηρούμε ότι το ρεύμα εξόδου I_{FMF} του FMF κυκλώματος δεν είναι ακριβώς πενταπλάσιο του ρεύματος πόλωσης I_{bias} αυτού, χωρίς ωστόσο αυτό να μας δημιουργεί ουσιαστικό πρόβλημα στο μοντέλο μιας και αυτό που μας ενδιαφέρει είναι η συνέπεια στα ύψη των γκαουσιανών που παράγονται από όλα τα FMF κυκλώματα και όχι η ακρίβειά τους.



Σχήμα 5.2.9: Ρεύμα εξόδου I_{FMF} του κυκλώματος FMF για διάφορες τιμές των V_r , V_c και I_{bias} . Με τις επιλεγμένες διαστάσεις των τρανζίστορ $M_{n8}-M_{n9}$, M_{n10} το ρεύμα εξόδου του κυκλώματος θα έπρεπε να έχει ύψος 5 φορές το $I_{bias} = 3\text{nA}$. Η ασυμφωνία που σημειώνεται εκεί δεν επηρεάζει τη λειτουργία του συστήματος αλλά θα πρέπει να ληφθεί υπόψη από τον σχεδιαστή.

Προκειμένου να περιγραφεί η υψηλού επιπέδου αρχιτεκτονική του Fuzzification μπλοκ του προτεινόμενου ΣΑΣ, ας υποθέσουμε ότι V_{in1} είναι η είσοδος του συστήματος που αντιστοιχεί στη γλωσσική μεταβλητή A η οποία με τη σειρά της περιγράφεται από n σε πλήθος γλωσσικούς όρους A_1 έως A_n . Καθένας από αυτούς τους γλωσσικούς όρους είναι ένα ασαφές σύνολο που περιγράφεται από μία γκαουσιανή συνάρτηση συμμετοχής, η οποία σε επίπεδο συστήματος ορίζεται από ένα αντίστοιχο κύκλωμα FMF και τις παραμέτρους πόλωσής του (V_r , V_c και I_{bias}). Στην περίπτωση μας, το ρεύμα πόλωσης I_{bias} των FMF κυκλωμάτων είναι ένα σταθερό ρεύμα ίσο με 3nA (για κάθε κύκλωμα FMF) ενώ οι τάσεις V_r και V_c μεταβάλλονται από -300mV έως +300mV. Το ρεύμα εξόδου I_{FMF} κάθε κυκλώματος FMF δηλώνει το βαθμό συμμετοχής μεταξύ της εισόδου V_{in1} και του ασαφούς συνόλου που αυτό περιγράφει. Η υψηλού επιπέδου αρχιτεκτονική του μπλοκ ασαφοποίησης του προτεινόμενου FIS παρουσιάζεται στο Σχήμα 5.2.10.



Σχήμα 5.2.10: Αρχιτεκτονική υψηλού επιπέδου του Fuzzification μπλοκ του προτεινόμενου ΣΑΣ. Κάθε κύκλωμα $FMFA_i$ αναπαριστά τον γλωσσικό όρο A_i της γλωσσικής μεταβλητής A . Κάθε γλωσσικός όρος A_i είναι ένα ασαφές σύνολο που περιγράφεται από μία γκαουσιανή συνάρτηση συμμετοχής. Το ρεύμα πόλωσης I_{bias} των FMF κυκλωμάτων είναι ένα σταθερό ρεύμα (στην περίπτωση μας $I_{bias} = 3nA$) για κάθε κύκλωμα FMF ενώ οι τάσεις V_r και V_c μεταβάλλονται από $-300mV$ έως $+300mV$. Το ρεύμα εξόδου I_{FMF} κάθε κυκλώματος FMF δηλώνει το βαθμό συμμετοχής μεταξύ της εισόδου V_{in1} και του ασαφούς συνόλου που αυτό περιγράφει.

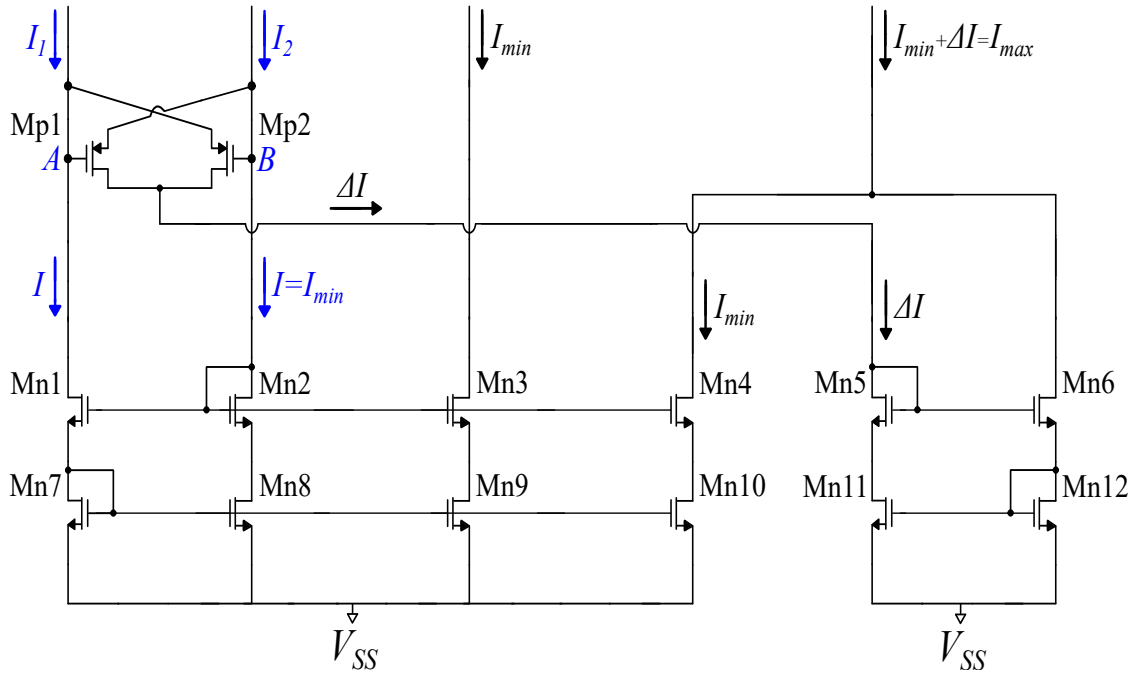
5.3 Fuzzy Inference Block - Fuzzy Inference circuit

Οι τελεστές MIN/MAX έχουν αποκτήσει ευρεία χρήση σε πλήθος μη γραμμικών εφαρμογών επεξεργασίας σήματος, δημιουργώντας σημαντικό ενδιαφέρον στην επιστημονική κοινότητα. Διάφορες προσεγγίσεις έχουν προταθεί στη βιβλιογραφία στην υπάρχουσα βιβλιογραφία, συμπεριλαμβανομένων κυκλωμάτων LTA/WTA και συγκριτών (comparators) [DVJ03; SD05b].

Λόγω της ονομασίας του μπλοκ, ονομάζουμε το κύκλωμα που επιλέξαμε για να υλοποιεί τον τελεστή συμπερασμού MIN/MAX στην προτεινόμενη αρχιτεκτονική ως Fuzzy Inference κύκλωμα (FI). Ενώ το [DVJ03] συνιστά τη χρήση κυκλωμάτων πολλαπλών εισόδων για την υλοποίηση της πράξης MIN ή MAX σε συστήματα ασαφούς λογικής και ελεγκτές, στην προτεινόμενη αρχιτεκτονική χρησιμοποιείται ένα κύκλωμα δύο εισόδων. Για κανόνες με πολλαπλά antecedent στοιχεία (περισσότερα από δύο), απαιτείται κλιμάκωση (cascading) των μονάδων που επιλέχθηκαν για να υλοποιούν τον MIN/MAX τελεστή αφού καθεμία τους έχει μόνο δύο εισόδους, κάτι το οποίο σε πρώτη ματιά δεν είναι καθόλου αποδοτικό όσο αφορά το χώρο που θα καταλαμβάνει το συνολικό fuzzy inference μπλοκ και την ισχύ που θα καταναλώνει. Ωστόσο, η προσέγγιση αυτή επιτρέπει την υλοποίηση συστημάτων που επιτελούν πολύπλοκη ασαφή συλλογιστική και πολύπλοκων ασαφών κανόνων που συνδυάζουν τόσο ANDed όσο και ORed antecedent στοιχεία. Επιπλέον, το προτεινόμενο κύκλωμα εκτελεί και τις δύο λειτουργίες του MIN/MAX τελεστή ταυτόχρονα, αναιρώντας έτσι το μειονέκτημα της αυξημένης κατάληψης χώρου και κατανάλωσης ισχύος, μιας και σε αντίθετη περίπτωση ξεχωριστά κυκλώματα θα χρειαζόνταν για τις αντίστοιχες πράξεις MIN και MAX.

5.3.1 A Novel Current-Mode Min-Max Circuit [AA11]

Στην εργασία [AA11] οι A.Alikhani και A.Ahmadi προτείνουν το MIN-MAX κύκλωμα που απεικονίζεται στο Σχήμα 5.3.1.

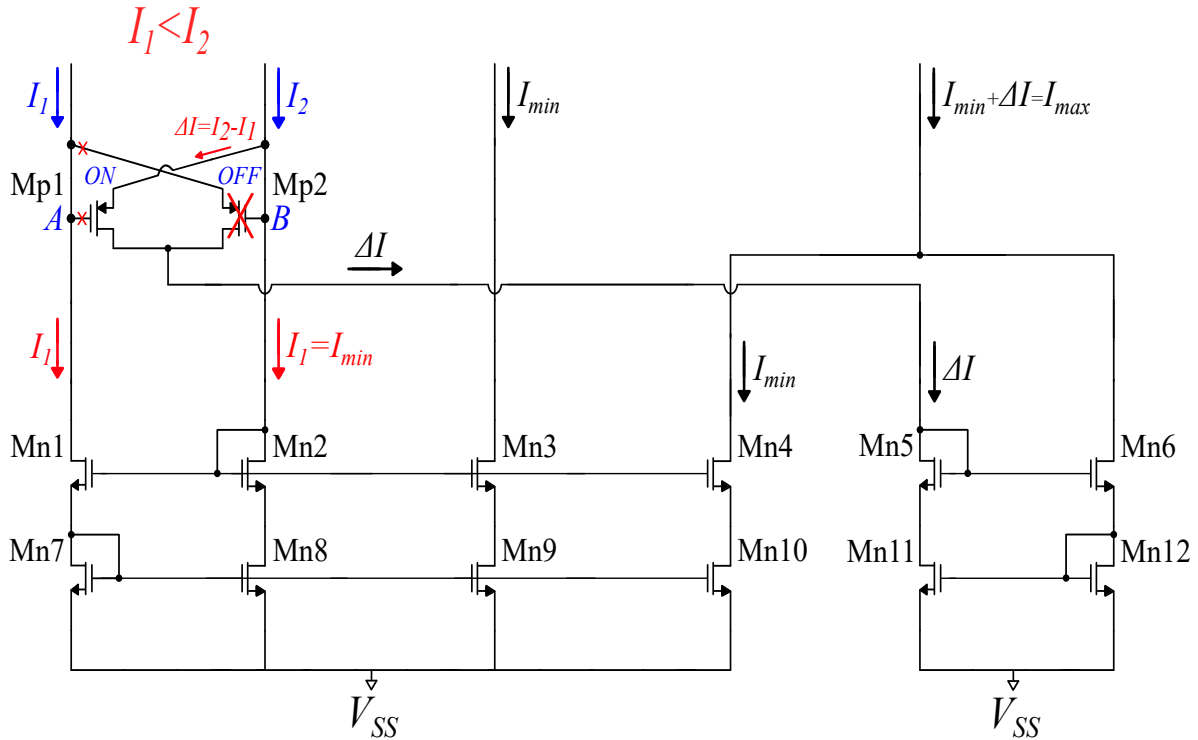


Σχήμα 5.3.1: Current-Mode Min-Max κύκλωμα από τους A.Alikhani και A.Ahmadi [AA11].

Η λειτουργία του κυκλώματος βασίζεται στον modified-Wilson καθρέφτη ρεύματος που υλοποιείται από τα τρανζίστορ M_{n1}, M_{n2}, M_{n7} και M_{n8} και δημιουργεί ίσα ρεύματα $I = I_{min}$ «κάτω» από τους κόμβους A και B (τις πύλες των τρανζίστορ M_{p1} και M_{p2}). Για τη θεωρητική ανάλυση του κυκλώματος υποθέτουμε ότι αρχικά τα δύο ρεύματα εισόδου I_1 και I_2 είναι ίσα ($I_1 = I_2$) και έστω ότι κάποια χρονική στιγμή το I_2 για παράδειγμα αυξάνει ($I_1 < I_2$).

Η αύξηση του I_2 θα οδηγήσει σε αύξηση της τάσης στον κόμβο B, ($V_B > V_A$). Λόγω αυτής της διαφοράς το M_{p1} θα είναι ON και το M_{p2} OFF, αφού $V_{G_{M_{p1}}} = V_{S_{M_{p2}}} = V_A < V_B = V_{G_{M_{p2}}} = V_{S_{M_{p1}}} \iff V_{S_{G_{M_{p2}}}} > 0$ και $V_{S_{G_{M_{p1}}}} < 0$. Αφού το M_{p2} είναι OFF το ρεύμα I_1 που στην προκειμένη περίπτωση είναι το min ρεύμα δε μπορεί να ταξιδέψει στο source του M_{p2} , ούτε στο gate του M_{p1} . Επομένως, το min ρεύμα πάει στον modified-Wilson καθρέφτη ρεύματος και $I = I_1 = I_{min}$ και αντιγράφεται στο κόμβο B, ενώ ταυτόχρονα αντιγράφεται άλλες δύο ακόμα φορές μέσω των καθρεφτών $M_{n2}, M_{n3}, M_{n8}, M_{n9}$ και $M_{n2}, M_{n4}, M_{n8}, M_{n10}$. Έτσι από NPK στον κόμβο που «σκάει» το I_2 παρατηρούμε ένα ρεύμα ίσο με $I_0 = I_2 \sim I_1$ να μπαίνει στο source του M_{p1} και να μεταφέρεται μέσω αυτού στον άλλο modified-Wilson καθρέφτη ρεύματος M_{n5}, M_{n6}, M_{n11} και M_{n12} . Το ρεύμα εξόδου αυτού του καθρέφτη προστίθεται με το ρεύμα εξόδου του καθρέφτη $M_{n2}, M_{n4}, M_{n8}, M_{n10}$, δηλαδή το min ρεύμα = I_1 και έτσι κατασκευάζεται το max ρεύμα. Επομένως, για να φτιαχτεί το max ρεύμα ουσιαστικά προστίθεται στο min ρεύμα η απόλυτη διαφορά των δύο ρευμάτων = $|I_1 - I_2|$, δηλαδή $I_{max} = I_{min} + |I_1 - I_2|$.

Η συμπεριφορά του κυκλώματος στην παραπάνω περίπτωση οπτικοποιείται στο Σχήμα 5.3.2.



Σχήμα 5.3.2: Συμπεριφορά του current-mode min-max κυκλώματος στην περίπτωση όπου για τα ρεύματα εισόδου ισχύει ότι $I_1 < I_2$.

Ομοίως στην περίπτωση που έχουμε μεγαλύτερο I_1 ρεύμα, δηλαδή $I_1 > I_2$, αυξάνεται η τάση στον κόμβο A $V_A > V_B$, με αποτέλεσμα να ισχύει ότι $V_{G_{Mp1}} = V_{S_{Mp2}} = V_A > V_B = V_{G_{Mp2}} = V_{S_{Mp1}} \iff V_{SG_{Mp2}} < 0$ και $V_{SG_{Mp1}} > 0$, και επομένως το M_{p1} θα είναι ON και το M_{p2} OFF. Στη συνέχεια όλα εξελίσσονται όπως στην προηγούμενη περίπτωση που αναλύθηκε παραπάνω.

Στην περίπτωση που $I_1 = I_2$, τότε οι κόμβοι A και B θα είναι στο ίδιο επίπεδο, δηλαδή θα ισχύει $V_A = V_B$. Αφού είναι $V_{G_{Mp1}} = V_{S_{Mp2}} = V_A$ και $V_B = V_{G_{Mp2}} = V_{S_{Mp1}}$, τότε θα ισχύει ότι $V_{SG_{Mp1}} = 0$ και $V_{SG_{Mp2}} = 0$, με αποτέλεσμα και τα δύο τρανζίστορ M_{p1} και M_{p2} να είναι OFF. Στη συγκεκριμένη περίπτωση $\Delta I = 0$ και $I_{min} = I_{max} = I_1 = I_2$.

Χρησιμοποιώντας τη συγκεκριμένη τοπολογία υπολογίζεται ταυτόχρονα το min και το max δύο ρευμάτων. Προφανώς κάποιος θα μπορούσε να αντικαταστήσει τον modified-Wilson current mirror με κάποιον απλό και έτσι θα είχαμε υλοποιήσει ένα κύκλωμα με ίδια αρχή λειτουργίας και παρόμοια συμπεριφορά με μόλις 8 συνολικά τρανζίστορ, που είναι 50% μείωση στη χρήση τρανζίστορ και καταναλωμένου χώρου, με τίμημα ωστόσο στην ακρίβεια του υπολογισμού του min και του max.

5.3.2 FI κύκλωμα - Fuzzy Inference Block

Το FI κύκλωμα που χρησιμοποιείται για τον υπολογισμό του firing strength των ασαφών κανόνων στο προτεινόμενο ΣΑΣ βασίζεται στο current-mode MIN/MAX κύκλωμα που προτείνουν οι A.Alikhani και A.Ahmadi στο [AA11], και παρουσιάζεται στο Σχήμα 5.3.3.

τρανζίστορ παράλληλα φτιάχνουμε ένα νέο τρανζίστορ με διπλάσιο πλάτος σε σχέση με αυτό του κυττάρου, δηλαδή με μέγεθος $W/L = 0.8\mu m/0.4\mu m$, ενώ αν συνδέσουμε τρία κύτταρα τρανζίστορ σειριακά δημιουργούμε ένα νέο με τριπλάσιο μήκος σε σχέση με αυτό του κυττάρου, δηλαδή με μέγεθος $W/L = 0.4\mu m/1.2\mu m$. Αυτό γίνεται για την ελαχιστοποίηση των mismatches μεταξύ τρανζίστορ που έχουν διαφορετικά μεγέθη και επομένως διαφορετικές συμπεριφορές και για λόγους βολικότητας κατά τη διαδικασία του layout.

Κατά τη διάρκεια του sizing του κυκλώματος παρατηρήθηκε αρχικά ότι όσο μεγαλύτερο το μήκος των τρανζίστορ του pMOS καθρέφτη τόσο πιο ακριβής είναι η προσέγγιση του min τελεστή. Για λόγους ματσαρίσματος με το επόμενο στάδιο (τον OTA) υιοθετήθηκε μετά από διάφορες προσομοιώσεις μήκος τρανζίστορ $L = 1.6\mu m$ και πλάτος $W = 200nm$. Βάσει αυτού παρατηρήθηκε ότι όσο μικρότερο διατηρείται το πλάτος - multiplier των pMOS τρανζίστορ εισόδου, τόσο πιο ομοιόμορφα καταναμημένο είναι το σφάλμα προσέγγισης του τελεστή στο εύρος $[0, 15nA]$, ενώ για μεγαλύτερο multiplier παρατηρούμε ανομοιομορφία του σφάλματος, αύξηση στα άκρα του διαστήματος αλλά μείωση στο εύρος $[3nA, 9nA]$. Η μείωση αυτή του σφάλματος είναι της τάξης των 100pA και επομένως αρκετά αμελητέα σε σχέση με το trade-off της κατάληψης αντίστοιχου με την αύξηση του μεγέθους των τρανζίστορ χώρου στο τσιπ, επομένως επιλέχθηκε το μικρότερο δυνατό sizing για τα pMOS τρανζίστορ εισόδου.

Τέλος, όσο αφορά τον pMOS καθρέφτη ρεύματος δοκιμάστηκαν διάφορες τεχνικές κασκοδικών καθρεφτών (για αυξημένη αντίσταση εξόδου και ακρίβεια στον καθρεφτισμό του ρεύματος) μέχρι να καταλήξουμε στη χρήση του κλασικού κασκοδικού καθρέφτη. Πάλι ισχύει ότι όσο μεγαλύτερο είναι το μήκος των τρανζίστορ τόσο καλύτερη η προσέγγιση του τελεστή, ενώ για αυξημένο πλάτος έχουμε μεγαλύτερη αντίσταση εξόδου. Θυσιάζοντας λίγα MΩ στην αντίσταση εξόδου του κυκλώματος (μιάς και είναι ήδη αρκετά μεγάλη) και με κυρίαρχο στόχο να έχουμε μία "ομοιόμορφα καλή" προσέγγιση του τελεστή, δηλαδή ένα ίδιο σχεδόν σφάλμα ομοιόμορφα καταναμημένο σε όλο το εύρος δυνατών ρευμάτων εισόδου καταλήξαμε στη χρήση του μικρότερου δυνατού πλάτους και του μεγαλύτερου μήκους.

Είναι γεγονός ότι μια ιδανική πηγή ρεύματος έχει άπειρη αντίσταση εξόδου παράλληλα με την πηγή, ενώ μια πραγματική πηγή ρεύματος έχει πολύ υψηλή, αλλά πεπερασμένη αντίσταση εξόδου. Στην περίπτωση των πηγών ρεύματος με τρανζίστορ, οι αντιστάσεις μερικών μεγαohm (σε χαμηλές συχνότητες) είναι τυπικές. Στη δική μας περίπτωση, με το επιλεγμένο sizing η αντίσταση εξόδου του κλασικού pMOS κασκοδικού καθρέφτη υπολογίστηκε ίση με 254.4 MΩ ενώ αυτή του modified-Wilson σε 227 MΩ.

Στον Πίνακα 5.2 παρουσιάζεται η σύγκριση των αποτελεσμάτων απόδοσης των δύο καθρεφτών στον υπολογισμό του τελεστή Min για διάφορες τιμές των ρευμάτων εισόδου $I1$ και $I2$ του FI κυκλώματος στο εύρος τιμών $[0, 15nA]$.

Iin1 (nA)	Modified Output	Classic Output	Modified Output	Classic Output	Modified Output
0	134.4p	128.44p	134.4p	128.44p	293.64p
1	155.11p	149.32p	978.5p	975.35p	1.2041n
2	158.1p	152.35p	1.9589n	1.9558n	2.2071n
3	161.08p	155.36p	2.9986n	2.995n	3.2107n
4	163.96p	158.28p	3.9621n	3.958n	4.2089n
5	166.69p	161.04p	4.9417n	4.937n	5.2017n
6	169.3p	163.67p	5.9756n	5.9701n	6.1899n
7	171.78p	166.21p	6.9622n	6.956n	7.1745n
8	174.16p	168.59p	7.9309n	7.924n	8.1559n
9	176.45p	170.9p	8.9535n	8.9458n	9.1345n
10	178.65p	173.12p	9.9628n	9.9543n	10.11n
11	180.78p	175.16p	10.921n	10.911n	11.083n
12	182.88p	177.4p	11.931n	11.921n	12.053n
13	184.85p	179.34p	12.96n	12.949n	13.023n
14	186.79p	181.31p	13.908n	13.897n	13.997n
15	188.68p	183.26p	14.905n	14.892n	14.905n

Πίνακας 5.2: Αποτελέσματα σύγκρισης της απόδοσης του κλασικού pMOS κασκοδικού καθρέφτη σε σχέση με αυτή του αντίστοιχου pMOS modified-Wilson στον υπολογισμό του τελεστή Min για διάφορες τιμές των ρευμάτων εισόδου I1 και I2 του FI κυκλώματος στο εύρος τιμών [0, 15nA].

Παρατηρούμε ότι οι διαφορές των δύο κυκλωμάτων είναι μικρές, με το σφάλμα προσέγγισης του τελεστή min μεταξύ των δύο κυκλωμάτων να διαφέρει κατά ελάχιστα pA (max περίπου 10pA) που θεωρείται αμελητέο. Το κύκλωμα με τον modified Wilson καθρέφτη έχει καλύτερη γενικά απόκριση στην περιοχή όπου $I_1 = I_2$, και στη σύγκριση μεγάλων ρευμάτων μεταξύ τους. Αντίθετα σε όλο το υπόλοιπο εύρος τιμών εισόδου και στη σύγκριση μεγάλων ρευμάτων και μικρών ρευμάτων υπερέρχει το κύκλωμα με τον κλασικό καθρέφτη, μία κατάσταση που συναντά πολύ συχνά ένα ΣΑΣ. Ακριβώς για αυτό, και δεδομένου ότι το κύκλωμα με τον κλασικό καθρέφτη παρουσιάζει μεγαλύτερη κατά 27.4 MΩ αντίσταση εξόδου στο τελικό FI του προτεινόμενου ΣΑΣ επιλέξαμε τη χρήση του κλασικού κασκοδικού pMOS καθρέφτη.

Λεπτομέρειες για τις διαστάσεις όλων των τρανζίστορ που χρησιμοποιούνται στο FI του προτεινόμενου ΣΑΣ παρέχονται στον Πίνακα 5.3.

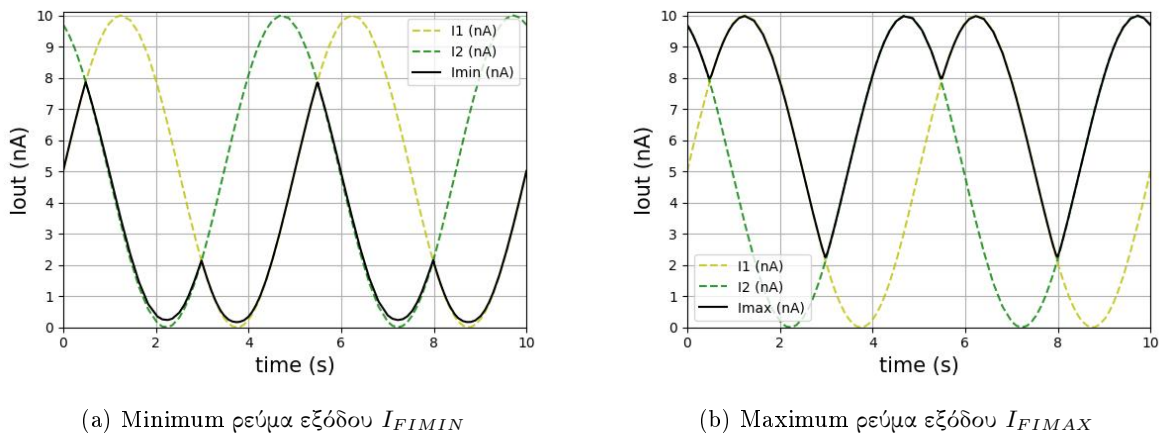
Transistors	W/L($\mu\text{m}/\mu\text{m}$)
M_{p1}, M_{p2}	0.2/1.6
$M_{n1}-M_{n12}$	0.2/1.6
$M_{p3}-M_{p10}$	0.2/1.6

Πίνακας 5.3: Διαστάσεις τρανζίστορ στο FI κύκλωμα (Σχήμα 5.3.3).

Λαμβάνοντας υπόψη ότι τα M_{n7} και M_{n11} έχουν τις ίδιες διαστάσεις, μια τεχνική εξοικονόμησης ενέργειας για το κύκλωμα περιλαμβάνει τη μείωση των ρευμάτων που διαρρέουν στα rails των $M_{n9}, M_{n3}, M_{p3}, M_{p5}$ και $M_{n10}, M_{n4}, M_{n12}, M_{n6}, M_{p7}, M_{p9}$. Η μείωση αυτή μπορεί να επιτευχθεί με τον καθορισμό του λόγου πλάτους των M_{n9}, M_{n10} και M_{n12} σε σχέση με το M_{n7} και τον καθορισμό του αντίστροφου λόγου πλάτους στα M_{p5}, M_{p6} και M_{p9}, M_{p10} , αντίστοιχα. Σε αυτό το σενάριο, τόσο το ελάχιστο των δύο ρευμάτων όσο και η απόλυτη διαφορά μεταξύ τους θα διαιρεθεί με τον λόγο των nMOS τρανζίστορ (στους nMOS καθρέφτες) και στη συνέχεια θα πολλαπλασιαστεί ξανά με την ίδια τιμή ίση με τον αντίστροφο λόγο των pMOS τρανζίστορ (στους pMOS καθρέφτες) στα rails εξόδου. Αυτό έχει ως αποτέλεσμα δύο rails του FI κυκλώματος να διαρρέονται από χαμηλότερα ρεύματα και, κατά συνέπεια, το κύκλωμα (άρα και το σύστημα) να παρουσιάζει μειωμένη κατανάλωση ισχύος. Ωστόσο, στην περίπτωση μας και την περιοχή λειτουργίας του FI κυκλώματος, τα ρεύματα που το διαρρέουν είναι ήδη πολύ μικρά της τάξης των 5nA και ακόμη και μια μικρή αναντιστοιχία στους αντίστοιχους

πολλαπλασιασμούς και διαιρέσεις θα μπορούσε να προκαλέσει προβλήματα. Επομένως, στο προτεινόμενο ΣΑΣ δεν υιοθετήσαμε την παραπάνω προτεινόμενη τεχνική εξοικονόμησης ενέργειας αλλά προσφέρεται για χρήση σε μελλοντικές δουλειές και συστήματα που θα βασίζονται πάνω του.

Όπως περιγράφηκε στην Ενότητα 5.2, το προτεινόμενο ΣΑΣ έχει σχεδιαστεί να λειτουργεί με γκαουσιανές συναρτήσεις συμμετοχής με πλάτος 15nA. Επομένως, οι βαθμοί συσχετισμού των εισόδων του συστήματος με τα ασαφή συνόλα αυτού, δηλαδή τα ρεύματα εξόδου των FMF κυκλωμάτων που ανά δύο είναι και τα ρεύματα εισόδου των αντίστοιχων FI κυκλωμάτων, θα βρίσκονται στο διάστημα $[0, 15\text{nA}]$, με μεγαλύτερη πιθανότητα να βρίσκονται στο εύρος (2nA, 13nA). Στο Σχήμα 5.3.4 απεικονίζονται τα αποτελέσματα μίας transient προσομοίωσης του κυκλώματος FI της προτεινόμενης αρχιτεκτονικής με εισόδους δύο ημιτονοειδείς κυματομορφές ρεύματος με πλάτος 10nA και διαφορά φάσης 110 deg.



Σχήμα 5.3.4: Ρεύματα εξόδου I_{FIMIN} και I_{FIMAX} του προτεινόμενου FI κυκλώματος για δύο ημιτονοειδείς κυματομορφές ρεύματος εισόδου με πλάτος 10nA και διαφορά φάσης 110 deg.

Στο Σχήμα 5.3.4 παρατηρούμε την οριθή και ακριβή λειτουργία του επιλεγμένου FI κυκλώματος. Στην περίπτωση της υλοποίησης του MIN τελεστή παρατηρούμε ότι όταν κάποιο από τα δύο ρεύματα εισόδου είναι αρκετά μικρό $< 1\text{nA}$, τότε υπάρχει ένα σφάλμα στον υπολογισμό του τελεστή.

Για να εξηγηθεί το παραπάνω φαινόμενο αρχικά πρέπει να σημειωθούν οι ιδιότητες του pMOS τρανζίστορ της τεχνολογίας tsmc90G. Έτσι λοιπόν, σύμφωνα με τις προσομοιώσεις που κάναμε διαπιστώσαμε ότι:

- Μπαίνει σε *cut-off* όταν $V_{\text{eff}} \leq -252.7\text{mV}$.
- Είναι στη *subthreshold* για $-250.68\text{mV} \leq V_{\text{eff}} \leq 0$.
- Μπαίνει σε *triode* για $V_{\text{eff}} \geq 0$.

Έστω λοιπόν ότι επιστρέφουμε στην επεξήγηση της αρχής λειτουργίας του κυκλώματος στην περίπτωση $I_2 > I_1$. Είναι γεγονός ότι δεν αρκεί το V_{SG} ενός pMOS να είναι < 0 για να μπει σε OFF κατάσταση αλλά να είναι $V_{\text{eff}} < 250\text{mV}$. Δεδομένου ότι $V_{thp} = 210\text{mV}$, θα πρέπει να είναι $V_{SG} < -40\text{mV}$, αλλιώς το τρανζίστορ θα λειτουργεί στα όρια της subthreshold. Αντίστοιχα το άλλο τρανζίστορ το οποίο θα έπρεπε να είναι ON, λειτουργεί στο άνω άκρο της subthreshold περιοχής, στο όριο με τη λειτουργία σε strong inversion (ισχυρή αναστροφή) και λόγω αντίστοιχου V_{SD} λειτουργεί στην τριόδο. Ακριβώς επειδή τα pMOS τρανζίστορ παραμένουν σε αυτά τα όρια λειτουργίας και δεν ξεφεύγουν πολύ από εκεί δλδ το “OFF transistor” να μπει στον κορεσμό της subthreshold ή αντίστοιχα το “ON transistor” να μπει στον κορεσμό της strong inversion, το κύκλωμα συνεχίζει και δουλεύει καλώς ως min τελεστής αλλά με σφάλμα. Συγκεκριμένα, ο περιορισμός στη λειτουργία εντός αυτών των ορίων υπάρχει ακριβώς λόγω του modified-Wilson καθρέφτη, ο οποίος λόγω του ότι ματσάρει καλύτερα τα pMOS τρανζίστορ $M_{n1}, M_{n2}, M_{n7}, M_{n8}$ αντιγράφει καλύτερα το min των δύο ρευμάτων από ότι θα έκανε ο κλασικός καθρέφτης.

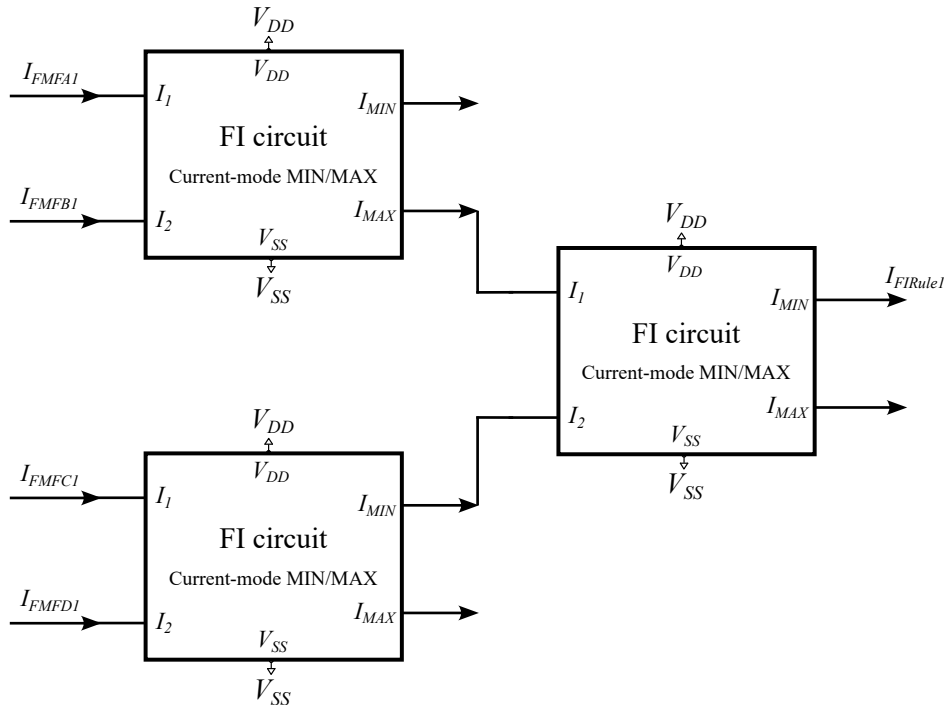
Ωστόσο, αυτό το σφάλμα είναι αμελητέο για την προτεινόμενη αρχιτεκτονική για δύο λόγους. Αρχικά, το επίπεδο του σφάλματος είναι κοντά σε επίπεδα θορύβου οπότε είναι πολύ μικρό. Ταυτόχρονα, ειδικά όσο

αφορά την περίπτωση ενός αναλογικού ΣΑΣ, που επιτελεί εξ ορισμού approximate computing, είναι ανεκτό να υπάρχουν τέτοια σφάλματα διότι τελικά όπως θα φανεί και στη συνέχεια της εργασίας δεν επηρεάζουν το τελικό αποτελέσματα του συστήματος. Όσο μεγαλύτερα είναι τα ρεύματα τόσο περισσότερη ακρίβεια έχει το κύκλωμα στον υπολογισμό και των δύο τελεστών. Ωστόσο και πάλι ακόμα και σε αυτή την περίπτωση που έχουμε δύο πολύ μεγάλα ρεύματα εισόδου δε μας επηρεάζει πολύ κάποιο σχετικά μικρό σφάλμα στον υπολογισμό του ελαχίστου ή του μεγίστου για τον τελικό υπολογισμό του firing strength του αντίστοιχου κανόνα γιατί όπως και να έχει αυτό θα είναι αρκετά μεγάλο για approximate computing.

Στο προτεινόμενο ΣΑΣ κάθε FI μπλοκ υλοποιεί έναν συγκεκριμένο ασαφή κανόνα χρησιμοποιώντας ένα cascade κυκλωμάτων FI για το συνδυασμό πολλαπλών antecedents. Κάθε FI κύκλωμα υλοποιεί και ενσωματώνει στο μπλοκ την αλήθεια από έναν ασαφή κανόνα που αποτελείται από δύο μόνο antecedents. Επιλέγοντας κατάλληλα το ρεύμα εξόδου κάθε κυκλώματος FI I_{FI} είτε ως το MIN είτε ως το MAX ρεύμα (I_{FIMIN} ή I_{FIMAX}), προκύπτουν μεγάλοι κανόνες με διάφορους συνδυασμούς από ANDed ή ORed antecedents, αντίστοιχα.

Συγκεκριμένα, έχοντας έναν κανόνα με n σε πλήθος antecedents φτιάχνουμε, "σπάμε" τον αρχικό κανόνα ανά δύο δημιουργώντας $n/2$ ξεχωριστούς κανόνες τους οποίους υλοποιούμε με $n/2$ FI κυκλώματα. Στη συνέχεια τα ρεύματα εξόδων αυτών των FI κυκλωμάτων συνδυάζονται ανά δύο με βάση τους λογικούς τελεστές 'ΚΑΙ' ή 'Η' που συνδέουν τα αντίστοιχα "σπασμένα κομμάτια" του αρχικού κανόνα μεταξύ τους. Όταν στο "σπάσιμο" του κανόνα καταλήγει να υπάρχει ένα antecedent μόνο του το μεταχειριζόμαστε με δύο τρόπους, είτε το δίνουμε κατευθείαν ως είσοδο στο FI κύκλωμα του δεύτερου στρώματος του FI μπλοκ, είτε χρησιμοποιούμε ένα FI κύκλωμα στο πρώτο στρώμα αυτού με μηδενικό ρεύμα για τη δεύτερο είσοδο και επιλέγουμε το μέγιστο αυτών των δύο. Έτσι, δημιουργούμε $\log_2(n)$ στρώματα με $n + (n \bmod 2) - 1$ σε πλήθος FI κυκλώματα για κάθε FI μπλοκ - ασαφή κανόνα με n antecedents. Στο Σχήμα 5.3.5 απεικονίζεται η υλοποίηση ενός ασαφούς κανόνα με τέσσερα antecedents στην αρχιτεκτονική υψηλού επιπέδου του FI μπλοκ του προτεινόμενου ΣΑΣ.

Rule₁ : If (V_{in1} is A_1 OR V_{in2} is B_1) AND (V_{in3} is C_1 AND V_{in4} is D_1) then ...



Σχήμα 5.3.5: Αρχιτεκτονική υψηλού επιπέδου του Fuzzy Inference Block. Τα ρεύματα I_{FMFA1} , I_{FMFB1} , I_{FMFC1} και I_{FMFD1} παράγονται από τα αντίστοιχα FMF κυκλώματα $FMFA1$, $FMFB1$, $FMFC1$ και $FMFD1$ και υποδεικνύουν το βαθμό συμμετοχής μεταξύ των εισόδων του συστήματος και των ασαφών συνόλων A_1 , B_1 , C_1 και D_1 . Η MIN ή η MAX έξοδος ρεύματος κάθε FI κυκλώματος ελέγχει αν τα antecedent μέρη των κανόνων είναι ANDed ή ORed, αντίστοιχα. Το ρεύμα εξόδου ολόκληρου του FI μπλοκ αντιστοιχεί στο βαθμό ενεργοποίησης του ασαφούς κανόνα που υλοποιεί. Στην παραπάνω περίπτωση, το ρεύμα I_{FRule1} δηλώνει το firing strength ω_1 του $Rule_1$ του ΣΑΣ. Στην προτεινόμενη αρχιτεκτονική για έναν κανόνα με n στο πλήθος antecedents απαιτούνται συνολικά $(n + (n \bmod 2) - 1)$ FI κυκλώματα για την υλοποίηση του αντίστοιχου is needed FI μπλοκ. $V_{DD} = -V_{SS} = 0.3V$

5.4 Defuzzification circuit - Defuzzification Block

Σύμφωνα με την εξίσωση (4.2.12) και λαμβάνοντας υπόψη ότι ο βαθμός ικανοποίησης - firing strength ω_i του κανόνα i $Rule_i$ είναι ίσος με το ρεύμα εξόδου του i -οστού FI μπλοκ που συμβολίζεται ως I_{FRulei} και ότι το κέντρο (centroid ή μέση τιμή) της consequent γκαουσιανής συνάρτησης συμμετοχής του ίδιου κανόνα αντιπροσωπεύεται από την τάση V_{rRulei} , το κέντρο βάρους (Center Of Gravity) της συνολικής συνάρτησης συμμετοχής εξόδου του προτεινόμενου ΣΑΣ με m σε πλήθος κανόνες δίνεται από την ακόλουθη έκφραση:

$$COG = \frac{\sum_{i=1}^m I_{FRulei} \cdot V_{rRulei}}{\sum_{i=1}^m I_{FRulei}} \quad (5.4.1)$$

Μεταξύ των διαφόρων προσεγγίσεων των αναλογικών μπλοκ αποασαφοποίησης COG που αναφέρονται στη βιβλιογραφία [DVJ03; Bat+95; DAY11], η προτεινόμενη αρχιτεκτονική χρησιμοποιεί μια τεχνική αθροίσματος-ακόλουθου τάσης (voltage follower-aggregation technique) που προτάθηκε από τον Carver Mead στο [Mea89b] που χρησιμοποιεί τελεστικούς ενισχυτές διαγωγιμότητας OTAs - Operational Transconductance Amplifiers σε βασικό δομικό συστατικό και απεικονίζεται στο σχήμα 5.4.10.

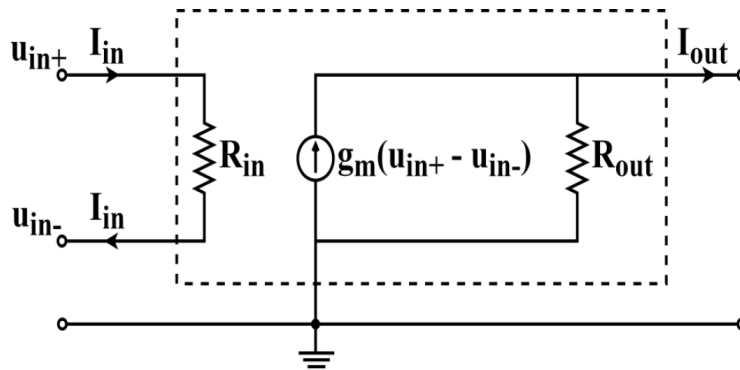
5.4.1 Υπόβαθρο Τελεστικοί Ενισχυτές Διαγωγιμότητας - Operational Transconductance Amplifiers (OTAs)

5.4.1.1 Απλός OTA

Ο OTA όπως προδίδει το όνομα του είναι ένας τύπος ενισχυτικής διάταξης. Πρόκειται για ένα ενεργό στοιχείο το οποίο λόγω της μεγάλης ευελιξίας του διαδραματίζει καθοριστικό ρόλο στα σύγχρονα αναλογικά συστήματα. Συγκριτικά με τον γνωστό τελεστικό ενισχυτή (op-amp) παρέχει αρκετά πλεονεκτήματα, κυριότερα από τα οποία είναι:

- Μεγαλύτερο εύρος ζώνης που τον καθιστά θεμιτό σε εφαρμογές υψηλών συχνοτήτων.
- Δυνατότητα ηλεκτρονικού ελέγχου της διαγωγιμότητας (g_m) μέσω ενός ρεύματος πόλωσης..
- Πιο απλά κυκλώματα, γεγονός που συνεισφέρει επίσης στην ευκολία ελέγχου τους αλλά και στην ολοκλήρωσή τους.

Ουσιαστικά ο OTA είναι μια πηγή ρεύματος ελεγχόμενη από μια τάση στην είσοδο. Έτσι στην ιδανική περίπτωση επιζητούμε άπειρη αντίσταση εισόδου για να μην έχουμε εξασθένιση της τάσης που φτάνει στην είσοδο καθώς και άπειρη αντίσταση εξόδου ώστε να έχουμε ιδανική πηγή ρεύματος στην έξοδο. Το ισοδύναμο κύκλωμα ασθενούς σήματος φαίνεται παρακάτω

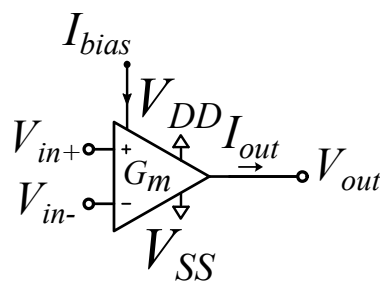


Σχήμα 5.4.1: Ισοδύναμο μοντέλο ασθενούς σήματος OTA.

Από το μοντέλο ασθενούς σήματος του OTA στο Σχήμα 5.4.1 παρατηρούμε ότι σε ιδανικές συνθήκες με $R_{out} = \infty$, το ρεύμα εξόδου I_{out} ισούται με:

$$I_{out} = g_m \cdot (V_{in+} - V_{in-}) = g_m \cdot V_{in}, \quad (5.4.2)$$

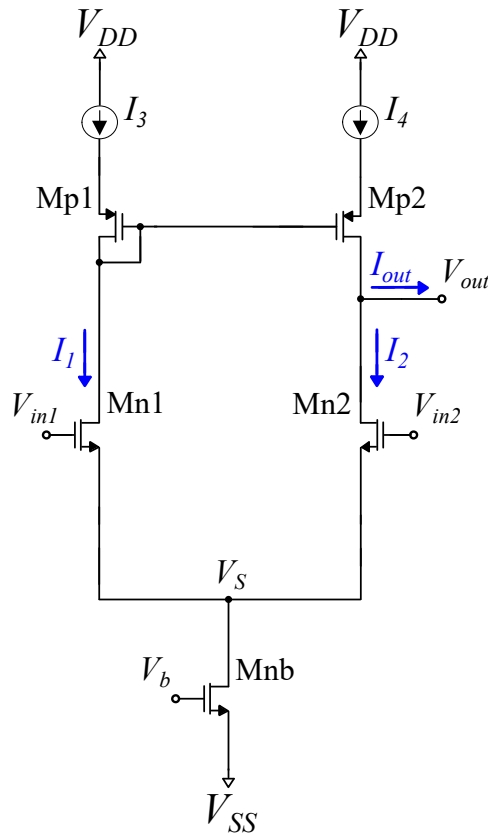
όπου g_m η διαγωγιμότητα του OTA σε Siemens, και V_{in} η διαφορική τάση εισόδου του.



Σχήμα 5.4.2: Σύμβολο του OTA.

Το σύμβολο του OTA απεικονίζεται στο Σχήμα 5.4.2, όπου I_{bias} το ρεύμα πόλωσης, V_{in+} και V_{in-} οι τάσεις εισόδου στον θετικό και αρνητικό αντίστοιχα ακροδέκτη του ενισχυτή, G_m η διαγωγιμότητα του OTA, V_{DD} και V_{SS} η θετική και αρνητική αντίστοιχα τροφοδοσία, I_{out} και V_{out} το ρεύμα και η τάση εξόδου του.

Ο απλούστερος OTA αποτελείται από ένα διαφορικό ζεύγος και έναν κλασικό καθρέφτη, και απεικονίζεται στο Σχήμα 5.4.3. Στη συγκεκριμένη περίπτωση, ένα nMOS διαφορικό ζεύγος $M_{n1} - M_{n2}$ πολώνεται από το nMOS τρανζίστορ M_{nb} και οι pMOS καθρέφτες χρησιμοποιούνται για να δημιουργήσουν το τελικό ρεύμα εξόδου του OTA. Χρησιμοποιώντας NPK το ρεύμα εξόδου του OTA προκύπτει ίσο με τη διαφορά των ρευμάτων πόλωσης των δύο nMOS τρανζίστορ του διαφορικού ζεύγους, δηλαδή είναι $I_{out} = I_1 - I_2$.



Σχήμα 5.4.3: Ο απλούστερος OTA. Αποτελείται από ένα διαφορικό ζεύγος $M_{n1} - M_{n2}$, το οποίο πολώνεται από το τρανζίστορ M_{nb} και έναν καθρέφτη ρεύματος $M_{p1} - M_{p2}$, που σχηματίζει το ρεύμα εξόδου του OTA ίσο με τη διαφορά των ρευμάτων πόλωσης του διαφορικού ζεύγους, $I_{out} = I_1 - I_2$.

Δεδομένου του ότι τα τρανζίστορ όλων των κυκλωμάτων πολώνονται με τέτοιο τρόπο ώστε να λειτουργούν στην περιοχή του υποκατωφλίου, χρησιμοποιώντας τον τύπο $I = I_{sat} \cdot (1 - \exp(-V_{ds}))$, όπου I_{sat} το ρεύμα κορεσμού στην περιοχή υποκατωφλίου (ανεξάρτητο από V_{DS}), που δίνει το ρεύμα που διαρρέει ένα nMOS τρανζίστορ στη subthreshold, μπορεί κανείς να καταλήξει ότι τα ρεύματα που διαρρέουν τα δύο τρανζίστορ του διαφορικού ζεύγους στο Σχήμα 5.4.3 είναι ίσα με:

$$I_1 = I_b \cdot \frac{\exp(\kappa V_{in1})}{\exp(\kappa V_{in1}) + \exp(\kappa V_{in2})}, \quad (5.4.3)$$

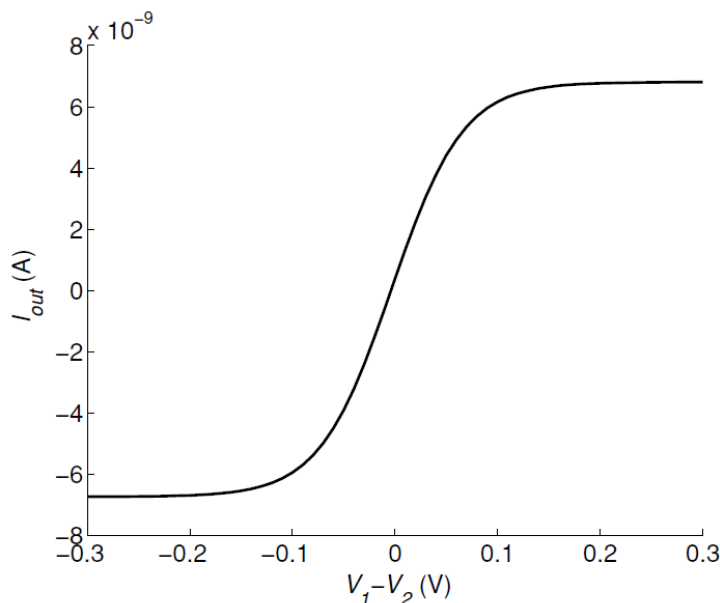
$$I_2 = I_b \cdot \frac{\exp(\kappa V_{in2})}{\exp(\kappa V_{in1}) + \exp(\kappa V_{in2})}, \quad (5.4.4)$$

όπου I_b το ρεύμα που διαρρέει το τρανζίστορ πόλωσης M_{nb} και κ ο συντελεστής κλίσης subthreshold (subthreshold slope factor) του εκάστοτε nMOS τρανζίστορ του διαφορικού ζεύγους (θεωρείται ίδιος).

Τα δύο ρεύματα εξόδου στο κύκλωμα διαφορικού ζεύγους αφαιρούνται το ένα από το άλλο και σχηματίζουν ένα ενιαίο αμφίδρομο ρεύμα εξόδου. Η αφαίρεση πραγματοποιείται μέσω ενός καθρέφτη ρεύματος συμπληρωματικού τύπου τρανζίστορ στο διαφορικό ζεύγος, όπως φαίνεται στο Σχήμα 5.4.3. Συγκεκριμένα, στην περίπτωση μας αφού έχουμε nMOS διαφορικό ζεύγος έχουμε pMOS καθρέφτη. Σύμφωνα με τις εξισώσεις 5.4.3 και 5.4.4 και την παραπάνω ανάλυση και δεδομένου ότι όλα τα τρανζίστορ της διάταξης λειτουργούν στον κορεσμό της subthreshold περιοχής, προκύπτει ότι το ρεύμα εξόδου του απλού OTA είναι ίσο με:

$$I_{out} = I_1 - I_2 = I_b \cdot \tanh \frac{\kappa(V_{in1} - V_{in2})}{2}. \quad (5.4.5)$$

Το ρεύμα εξόδου ενός απλού OTA απεικονίζεται ως συνάρτηση της διαφορικής τάσης εισόδου του ($V_1 - V_2$) στο Σχήμα 5.4.4.



Σχήμα 5.4.4: I-V χαρακτηριστική του ρεύματος εξόδου I_{out} του απλού OTA για διάφορες τιμές της διαφορικής τάσης εξόδου $V_{in} = V_{in1} - V_{in2}$ του OTA [Liu+02].

Η καμπύλη που παρατηρούμε μοιάζει αρκετά σε \tanh , όπως αναμενόταν σύμφωνα και με την εξίσωση 5.4.5. Θεωρητικά η διαγωγιμότητα G_m του ενισχυτή ισούται με την κλίση της της υπερβολικής εφαιπτομένης (\tanh) στην εξίσωση 5.4.5 και ισούται με την κλίση της καμπύλης του Σχήματος 5.4.4. Παρατηρούμε ότι υπάρχει ένα εύρος τιμών της διαφορικής τάσης εισόδου, όταν βασικά η διαφορά των δύο τάσεων εισόδου είναι μικρή, όπου η κλίση του ρεύματος εξόδου του OTA είναι σταθερή. Η περιοχή αυτή ονομάζεται γραμμική περιοχή λειτουργίας του OTA και όταν αυτός λειτουργεί στην περιοχή προσεγγιστικά το ρεύμα εξόδου του είναι γραμμικό ως προς τη διαφορική τάση στην είσοδό του.

$$I_{out} \approx G_m \cdot (V_{in1} - V_{in2}), \quad (5.4.6)$$

Η αγωγιμότητά του OTA στην γραμμική περιοχή λειτουργίας του δίνεται από την παρακάτω σχέση.

$$G_m = \frac{\partial I_{out}}{\partial V_{in}} = \frac{I_b}{2kT/(q\kappa)}, \quad (5.4.7)$$

όπου παρατηρούμε ότι η διαγωγιμότητα G_m του OTA είναι ανάλογη με το ρεύμα πόλωσής του I_b , κάτι το οποίο είναι αρκετά σημαντικό για την κατανόηση της διάταξης του defuzzification μπλοκ που χρησιμοποιείται στο προτεινόμενο ΣΑΣ.

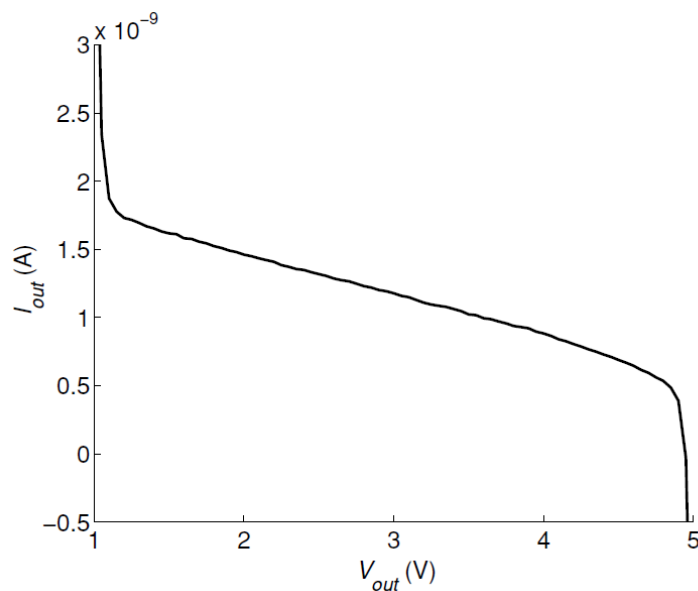
Από την τελευταία σχέση επίσης, εξίσωση 5.4.7, εξηγείται το όνομα του ενισχυτή - OTA - Operational Transconductance Amplifier - ενισχυτής διαγωγιμότητας. Συγκεκριμένα, ένας ενισχυτής διαγωγιμότητας ονομάζεται έτσι επειδή, παρόλο που έχει τις μονάδες της αγωγιμότητας (Gm), λειτουργεί εφαρμόζοντας μια μεταβαλλόμενη κλίση τάσης εισόδου σε έναν ακροδέκτη και μετρώντας το ρεύμα εξόδου που προκύπτει σε έναν άλλο ακροδέκτη. Η ονομασία "διαγωγιμότητα" τονίζει τη μετατροπή από μια μεταβολή της τάσης εισόδου σε μια μεταβολή του ρεύματος εξόδου και οι μονάδες Gm (που μοιάζουν με αγωγιμότητα) αντικατοπτρίζουν αυτή τη σχέση.

Τέλος, επιγραμματικά θα αναφέρουμε δύο γενικούς παράγοντες που πρέπει να λαμβάνει κανείς υπόψη όταν σχεδιάζει έναν OTA. Ο πρώτος παράγοντας είναι το mismatch μεταξύ των διαφόρων τρανζίστορ, τόσο του διαφορικού ζεύγους όσο και του καθρέφτη αλλά και αυτών μεταξύ τους, και ο δεύτερος είναι η απόκλιση των τρανζίστορ από την θεωρητική και ιδανική συμπεριφορά τους ως πηγές ρεύματος.

5.4.1.2 Vmin πρόβλημα

Ένας σημαντικός περιορισμός του απλού OTA είναι το κατά πόσο η τάση στην έξοδο του επηρεάζει τη λειτουργία του. Σε ένα πραγματικό κύκλωμα η έξοδος I_{out} του OTA κάπου πηγαίνει, σε κάποιο επόμενο στάδιο, το οποίο λόγω του ρεύματος αυτού θα πολωθεί σε κάποια τάση V_{out} . Η τάση αυτή προφανώς καθορίζεται από το κύκλωμα που θα συνδέσουμε στην έξοδο του OTA, το φορτίο δηλ που θα οδηγήσει ο OTA. Έτσι λοιπόν εξετάζουμε την εξάρτηση του ρεύματος εξόδου I_{out} με την τάση της εξόδου V_{out} , η οποία ιδανικά δε θα υπήρχε, θα θέλαμε δηλαδή το ρεύμα στην έξοδο του OTA να είναι ανεξάρτητο από την τάση στην έξοδο (ωστόσο αυτό δεν ισχύει).

Για σταθερές τιμές των τάσεων εισόδου, έστω $V_{in1} = V_{in2}$, η σχέση μεταξύ I_{out} και V_{out} φαίνεται στο Σχήμα 5.4.5.



Σχήμα 5.4.5: I-V χαρακτηριστική του ρεύματος εξόδου I_{out} του απλού OTA για σταθερή είσοδο $V_{in1} = V_{in2}$ για διάφορες τιμές της τάσης εξόδου V_{out} του OTA [Liu+02].

Παρατηρούμε ότι υπάρχει ένα άνω όριο κοντά στο VDD όπου το ρεύμα I_{out} αυξάνει ραγδαία, και ένα κάτω όριο όπου το ρεύμα μειώνει ραγδαία. Στο ενδιάμεσο διάστημα, το ρεύμα είναι ανεξάρτητο του V_{out} αλλά έχει μία σχεδόν σταθερή κλίση που αντιστοιχεί σε μία πεπερασμένη αγωγιμότητα εξόδου.

Όσο αφορά το άνω όριο, είναι γεγονός ότι δε μπορούμε να περιμένουμε το κύκλωμα να δίνει ένα σταθερό ρεύμα ως έξοδο σε μία τάση V_{out} μεγαλύτερη της θετικής τροφοδοσίας ή μικρότερη της αρνητικής τροφοδοσίας. Συγκεκριμένα, αν $V_{out} > V_{DD}$ τότε το drain του M_{p2} γίνεται το source αυτού και το ρεύμα που καθρεφτίζεται από το M_{p1} πλέον πηγαίνει από τον κόμβο εξόδου προς το VDD. Το M_{p2} παραμένει ON γιατί η τάση στο gate του θα είναι μικρότερη από V_{DD} και επομένως $V_{SG} > 0$ (είναι pMOS), τάση η οποία παράγεται από το M_{p1} . Ακόμα και αν το M_{n1} γίνει OFF το χειρότερο που μπορεί να γίνει είναι η τάση στο gate του M_{p2} να φτάσει

ιση με V_{DD} . Οπότε αν η τάση V_{out} γίνει λίγο μεγαλύτερη από V_{DD} θα έχουμε μία εκθετική, αρνητική (επειδή το ρεύμα θα πηγαινει από κάτω προς τα πάνω) αύξηση του I_{out} .

Όσο αφορά το κάτω όριο, για να εξηγήσουμε το φαινόμενο θα εξετάσουμε δύο διαφορετικές περιπτώσεις. Έστω λοιπόν ότι η πρώτη περίπτωση είναι το V_{in1} να είναι $V_{in1} > V_{in2}$ κατά μερικά $kT/(q\kappa)$. Σε αυτή την περίπτωση, η τάση στον κοινό κόμβο V_S θα είναι προσεγγιστικά ίση με: $V_S = \kappa(V_{in1} - V_b)$, το M_{n2} θα είναι OFF δηλαδή $I_2 = 0$, και $I_{out} = I_{Mp2} > 0$.

Αν λοιπόν γίνει για κάποιο λόγο $V_{out} < \kappa(V_{in1} - V_b)$, ο κόμβος της εξόδου γίνεται το source του M_{n2} και ο κοινός κόμβος V_S γίνεται το drain του, με αποτέλεσμα με αποτέλεσμα αλλαγή στη φορά του ρεύματος I_2 , δηλαδή $I_2 < 0$. Η αλλαγή αυτή γίνεται όταν $V_{out} = V_S$, ωστόσο δεν είναι φανερή στην έξοδο, μέχρι τη στιγμή που το V_{out} μειώνεται σε $V_{out} = \kappa(V_{in2} - V_b)$, όπου το I_2 γίνεται συγκρίσιμο με το I_1 . Περαιτέρω μείωση στο V_{out} έχει ως αποτέλεσμα εκθετική αύξηση στο I_{out} μιας και η VGS του M_{n2} αυξάνεται. Το αρνητικό αυτό I_2 παρέχεται από μια αύξηση στο I_1 που έχει ως αποτέλεσμα αύξηση του I_{Mp2} . Το ρεύμα εξόδου επομένως αυξάνεται από 2 ομόσημες ίσες συνεισφορές, $I_{out} = I_1 + I_{Mp2}$.

Η δεύτερη περίπτωση που εξετάζουμε είναι αυτή που $V_{in2} > V_{in1}$ κατά μερικά $kT/(q\kappa)$. Σε αυτή την περίπτωση, η τάση στον κοινό κόμβο V_S θα είναι προσεγγιστικά ίση με: $V_S = \kappa(V_{in2} - V_b)$, το M_{n1} θα είναι OFF δηλαδή $I_1 = 0$, και $I_{out} = I_2 < 0$.

Σε αυτή λοιπόν την περίπτωση, μειώνοντας τη V_{out} , μειώνουμε το VDS του M_{n2} , μέχρι αυτό να βγει από τον κορεσμό και τότε το $V_S = V_{SMn2}$ αρχίζει και μειώνεται. Ταυτόχρονα όσο μειώνεται V_{out} και V_S , το VGS του M_{n2} αυξάνει, κάνοντας το M_{n2} να παράγει όλο και περισσότερο ρεύμα. Η τάση V_S ακολουθεί την V_{out} όλο και καλύτερα, μέχρι που $V_S = \kappa(V_{in1} - V_b)$, όπου το ρεύμα I_1 που παράγεται πλέον από το M_{n2} γίνεται συγκρίσιμο με το I_b . Συνεχίζοντας να μειώνουμε την V_{out} , γίνεται $I_1 > I_b$ και η τάση V_S στον κοινό κόμβο δε μειώνεται πια με τον ίδιο ρυθμό όπως η V_{out} . Τη στιγμή που $V_S > V_{out}$, το drain και το source του M_{n2} αλλάζουν και η κατάσταση γίνεται ακριβώς ίδια όπως αυτή στην πρώτη περίπτωση. Το M_{n2} αρχίζει να τραβά ρεύμα από τον κόμβο V_S προς τον κόμβο V_{out} και το ρεύμα εξόδου I_{out} αυξάνεται εκθετικά.

Ο περιορισμός αυτός που περιγράψαμε για το κάτω όριο της V_{out} ονομάζεται πρόβλημα V_{min} και εκφράζεται από τη σχέση:

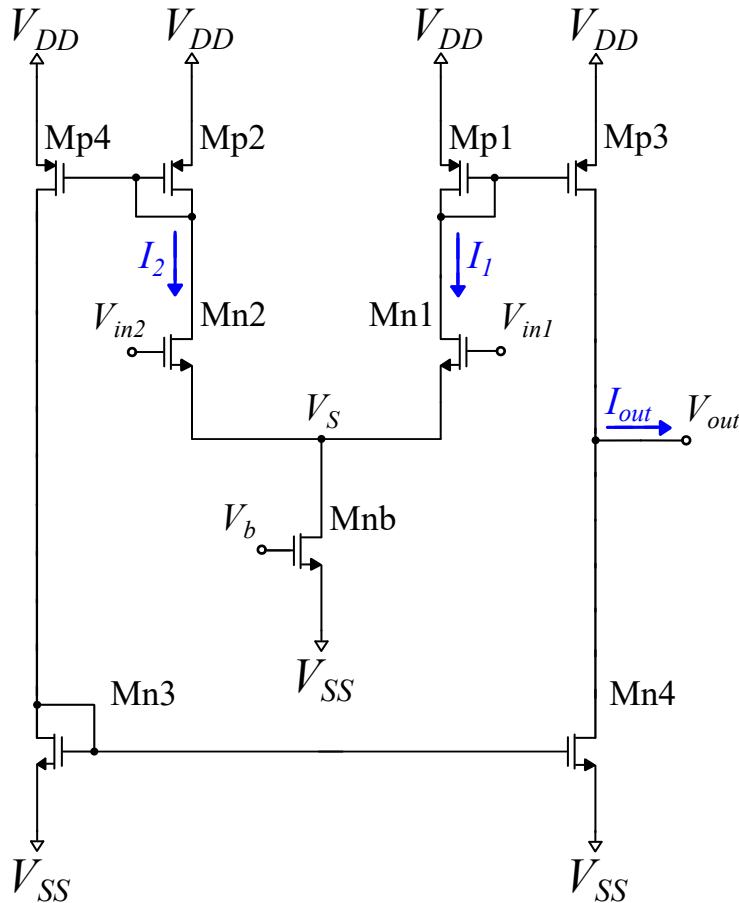
$$V_{min} = \kappa \cdot (\min(V_{in1}, V_{in2}) - V_b), \quad (5.4.8)$$

όπου V_{min} ισούται με το κάτω όριο της τάσης V_{out} στην έξοδο του OTA που διαφυλάσσει την ορθή λειτουργία του. Ουσιαστικά ένας απλός OTA λειτουργεί ορθά στο εύρος: $V_{min} < V_{out} < V_{DD}$.

Το άνω όριο γενικά δεν είναι τόσο "σοβαρό", ουσιαστικά μας εξασφαλίζει ότι δεν πάμε στο V_{DD} . Όταν $V_{in1} \gg V_{in2}$, όλο το ρεύμα έρχεται από το M_{p2} , οπότε αν $V_{out} = V_{DD}$, δε θα πάρουμε καθόλου ρεύμα εξόδου. Το άνω όριο ορίζεται από τις ιδιότητες κορεσμού (saturation properties) του M_{p2} και όσο μένουμε λίγα $kT/q\kappa$ κάτω από V_{DD} είμαστε καλυμμένοι.

Αντίθετα, το κάτω όριο είναι πιο σοβαρό και δημιουργεί ένα όριο κάτω από το οποίο το OTA δε δουλεύει. Το πρόβλημα αυτό, εκτός του ότι περιορίζει τη λειτουργία – εύρος λειτουργίας του OTA, είναι και ένα πρόβλημα το οποίο μπορεί ανά πάσα στιγμή να προκύψει αν χρησιμοποιούμε τον OTA σε κάποιο σύστημα όπου οι είσοδοί του δύσκολα περιορίζονται – συσχετίζονται, μιας και το όριο αυτό εξαρτάται από τα input voltages, συγκεκριμένα τη διαφορά $|V_{in1} - V_{in2}|$ τους.

Για την επίλυση του V_{min} προβλήματος, χρησιμοποιούνται επιπλέον καθρέφτες ρεύματος για τα ρεύματα I_1 και I_2 και έτσι κατασκευάζεται ο wide-range απλός OTA του Σχήματος 5.4.6.



Σχήμα 5.4.6: Wide range simple OTA.

Αντί λοιπόν τώρα να έχουμε την έξοδο του κυκλώματος απευθείας από το drain του M_{n2} , συνδέουμε το drain του M_{n2} με τον pMOS καθρέφτη $M_{p2} - M_{p4}$ και το ρεύμα από το M_{n1} διατηρούμε να το καθρεφτίζουμε μέσω των $M_{p1} - M_{p3}$. Το ρεύμα που προκύπτει από το M_{p4} , μέσω ενός nMOS καθρέφτη $M_{n3} - M_{n4}$, το καθρεφτίζουμε στην έξοδο και το αφαιρούμε πάλι από το I_{Mp3} , ορίζοντας έτσι την έξοδο : $I_{out} = I_{Mp3} - I_{Mn4}$, όπου $I_{Mp3} = I_1$ και $I_{Mn4} = I_2$ επομένως προκύπτει : $I_{out} = I_1 - I_2$.

*Σημείωση: προσοχή στο Σχήμα 5.4.6 έχει αλλάξει λίγο η εικόνα του OTA. Στον wide-range OTA το M_{n2} είναι αριστερά του M_{n1} με την αρνητική είσοδο να παραμένει στο M_{n2} και τη θετική στο M_{n1} .

Στον wide-range OTA οι pMOS καθρέφτες ρεύματος και συγκεκριμένα τα M_{p1} και M_{p2} , κρατούν τα drain voltages των M_{n1} και M_{n2} αντίστοιχα αρκετά σταθερά. Στα diode-connected τρανζίστορ, το ρεύμα αυξάνεται εκθετικά με το gate voltage, επομένως οι τάσεις στα drain τους ποτέ δεν πάνε πολύ μακριά από το V_{DD} . Έτσι αφού $drain_{Mp1} = drain_{Mn1}$ και $drain_{Mp2} = drain_{Mn2}$, παρατηρούμε τη συγκεκριμένη σταθερότητα. Για αυτόν επίσης το λόγο, το M_{n2} δεν έχει πια το πρόβλημα με την drain αγωγιμότητά του, και ισχύει ότι $V_{SD_{Mn2}} = V_{SD_{Mn1}}$ (περίπου). Επομένως οι drain αγωγιμότητες των M_{n1} και M_{n2} δεν είναι κρίσιμες για το συγκεκριμένο κύκλωμα.

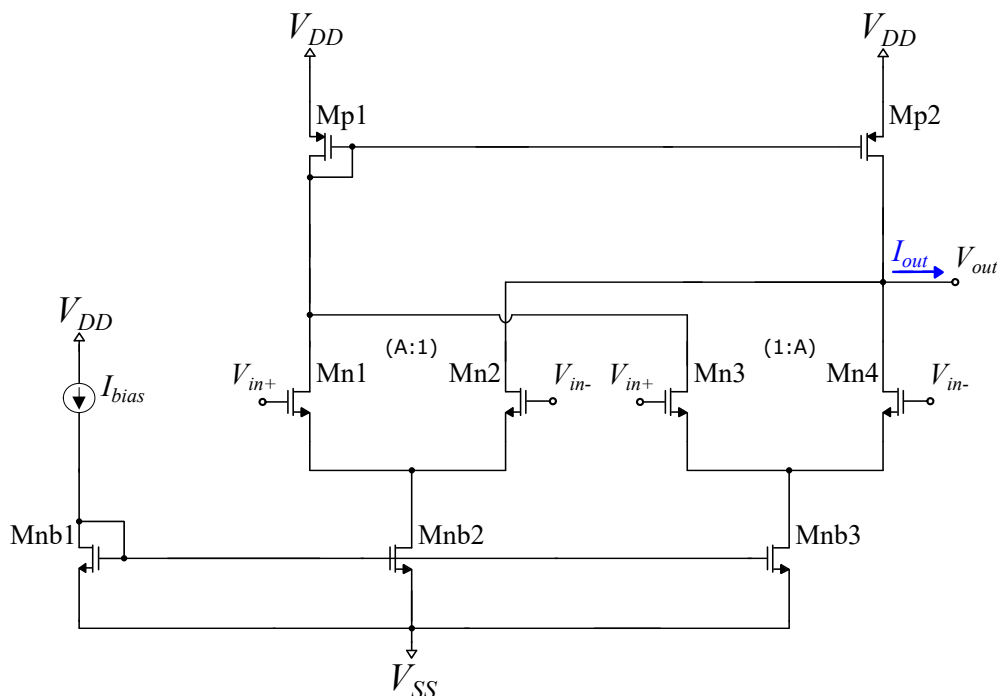
Επίσης το diode-connected M_{n3} διατηρεί το drain του M_{p4} σχεδόν σταθερό. Τα μόνα τρανζίστορ που δουλεύουν σε μεγάλο εύρος τάσεων είναι τα M_{nb} (πόλωση) και M_{p3} και M_{n4} . Συχνά, φτιάχνουμε τα κανάλια τους μεγάλα (long channels) ώστε να πάρουμε μια μικρή drain αγωγιμότητα κάνοντας το ρεύμα εξόδου σχεδόν ανεξάρτητο από την τάση της εξόδου, δημιουργώντας μεγάλη αντίσταση εξόδου. Ταυτόχρονα, λόγω της μικρής αγωγιμότητας εξόδου, μακριά - long transistors M_{p3} και M_{n4} δίνουν στο κύκλωμα μεγάλο κέρδος τάσης.

Το μεγαλύτερο λοιπόν πλεονέκτημα του wide-range OTA σε σχέση με τον απλό είναι ότι αμφότερες οι είσοδοι V_{in1} και V_{in2} μπορούν να πάρουν τιμές μέχρι τα άκρα σχεδόν της τροφοδοσίας V_{DD} και V_{SS} , χωρίς να επηρεάζουν

τη λειτουργία του OTA, με αποτέλεσμα το V_{min} πρόβλημα να επιλύεται.

5.4.1.3 Cross-coupled differential pair

Το ιδανικό μοντέλο του OTA προβλέπει την ιδανική σχέση $I_{out} = gm \cdot V_{in}$, ωστόσο στην πραγματικότητα υπάρχει ένα συγκεκριμένο εύρος (γραμμική περιοχή) μέχρι το οποίο ισχύει αυτή η σχέση, πέρα από αυτό το εύρος το gm δεν θα είναι σταθερό. Συνεπώς είναι επιτακτική η ανάγκη να τροποποιηθούν κατάλληλα τα κυκλώματα ώστε η διαγωγιμότητα να είναι σταθερή για το ζητούμενο εύρος λειτουργίας, δηλαδή να έχουμε αυξημένη γραμμικότητα. Μια συχνά εφαρμοζόμενη μέθοδος, η οποία θα χρησιμοποιήθηκε στη συγκεκριμένη εργασία, είναι αυτή του cross-coupled differential pair το οποίο οδηγεί σε αυξημένη γραμμικότητα. Το συγκεκριμένο κύκλωμα απεικονίζεται στο Σχήμα 5.4.7.



Σχήμα 5.4.7: Cross-coupled differential pair.

Δεδομένου ότι όλα τα τρανζίστορ στην εργασία μας είναι πολωμένα στην περιοχή του υποκατωφλίου, η διαγωγιμότητα μικρού σήματός τους είναι:

$$gm_0 = \frac{I_0}{n \cdot V_T}, \quad (5.4.9)$$

όπου I_0 το ρεύμα πόλωσης, V_T η θερμοκή τάση με τιμή $\approx 26mV$ σε θερμοκρασία δωματίου και n ο συντελεστής κλίσης της περιοχής υποκατωφλίου $1 < n < 2$ [Liu+02].

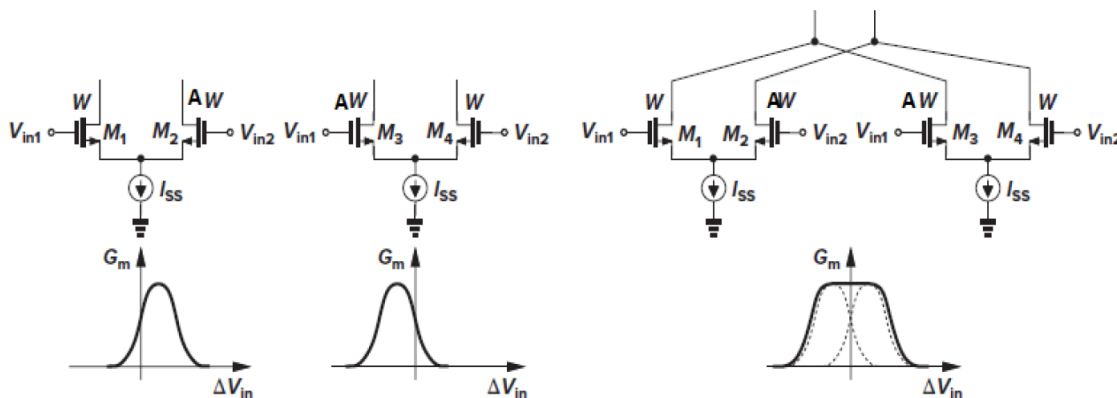
Παρατηρώντας ότι τα τρανζίστορ M_{n1}, M_{n2} και M_{n3}, M_{n4} έχουν σχέσεις μεγεθών (A:1) και (1:A) αποδεικνύεται ότι [Gil98] η διαγωγιμότητα gm του συνολικού OTA δίνεται από την σχέση:

$$gm = gm_0 \cdot \frac{4A}{(1+A)^2}, \quad (5.4.10)$$

Συνδυάζοντας τις εξισώσεις 5.4.9 και 5.4.9, προκύπτει ότι η διαγωγιμότητα gm του συνολικού OTA όταν είναι πολωμένος στην περιοχή του υποκατωφλίου δίνεται από την σχέση:

$$gm = \frac{I_0}{n \cdot V_T} \cdot \frac{4A}{(1+A)^2}, \quad (5.4.11)$$

Ο συντελεστής προσαύξησης A αυξάνει τη γραμμικότητα του κυκλώματος. Διασθητικά αυτό μπορεί να κατανοηθεί αν παρατηρήσει κανείς ότι μια ασυμμετρία στα πλάτη του διαφορικού ζεύγους οδηγεί σε μια οριζόντια μετατόπιση της χαρακτηριστικής $G_m=f(V_{in})$. Έτσι αν δημιουργηθεί μια θετική και αρνητική μετατόπιση κατά την ίδια ποσότητα, όπως φαίνεται παραστατικά στο Σχήμα, και ύστερα προστεθούν τα ρεύμα εξόδου μέσω βραχυκύκλωσης των υποδοχών των Mosfet θα έχουμε μια γραφική $G_m=f(V_{in})$ που παρουσιάζει αυξημένη γραμμικότητα [Raz17].



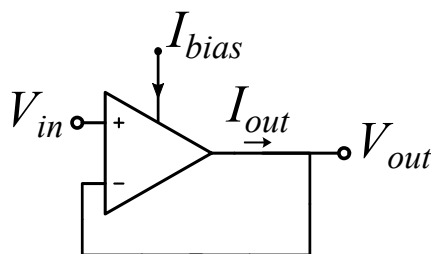
Σχήμα 5.4.8: Αρχή λειτουργίας cross-coupled differential pair [Raz17].

Στην παρούσα εργασία χρησιμοποιείται ο cross-coupled differential pair OTA με μία επιπλέον τροποποίηση. Περαιτέρω ανάλυση στον τελικό OTA που σχεδιάσαμε και το sizing που επιλέξαμε γίνεται στην Ενότητα 5.4.3.

5.4.2 Υπόβαθρο voltage follower-aggregation technique

5.4.2.1 Unity-gain follower συνδεσμολογία

Μία γνωστή και συχνά χρησιμοποιούμενη συνδεσμολογία των ενισχυτικών διατάξεων (amplifiers) είναι η unity-gain follower συνδεσμολογία (ακολουθού μοναδιαίου κέρδους) που απεικονίζεται στο Σχήμα 5.4.9.



Σχήμα 5.4.9: Unity-gain follower συνδεσμολογία ενός amplifier. Το ρεύμα εξόδου του ενισχυτή είναι ανάλογο της διαφοράς μεταξύ της τάσης εξόδου και της τάσης εισόδου. Εάν η έξοδος της διάταξης συνδεθεί σε υψηλό φορτίο και ο ενισχυτής έχει σχεδιαστεί με αρκετά υψηλό κέρδος, η τάση εξόδου θα ακολουθήσει την τάση εισόδου.

Ο όρος "ακόλουθος" χρησιμοποιείται γιατί η τάση εξόδου ακολουθεί την τάση εισόδου του κυκλώματος, χωρίς να διαταράσει τη λειτουργία του προηγούμενου σταδίου που παράγει την είσοδο. Συγκεκριμένα, ο ενισχυτής αυξάνει την διαφορική τάση στην είσοδό του πολλαπλασιάζοντάς τη με το κέρδος τάσης του A . Έτσι, η τάση στην έξοδο της συνδεσμολογίας δίνεται από τη σχέση:

$$V_{out} = A \cdot (V_{in} - V_{out}), \quad (5.4.12)$$

όπου A το κέρδος τάσης του ενισχυτή, V_{in} η τάση στο θετικό και V_{out} η τάση στον αρνητικό ακροδέκτη του ενισχυτή. Βάσει της εξίσωσης 5.4.12 προκύπτει ότι η συνάρτηση μεταφοράς V_{out}/V_{in} του unity gain follower είναι ίση με:

$$\frac{V_{out}}{V_{in}} = \frac{1}{1 + \frac{1}{A}} \approx 1 - \frac{1}{A}. \quad (5.4.13)$$

Μία "ελκυστική" ιδιότητα της unity gain follower συνδεσμολογίας ενός OTA είναι ότι για static signals στην είσοδο V_{in1} δεν υποφέρει από το πρόβλημα V_{min} . Στη συγκεκριμένη συνδεσμολογία για την τάση εξόδου ισχύει ότι $V_{out} = V_{in2}$ και ταυτόχρονα ότι ακολουθεί την V_{in1} οπότε σίγουρα $V_{out} > V_{min}$. Ωστόσο σε περίπτωση που το V_{in1} μειωθεί ακαριαία και πολύ, τότε μέχρι το κύκλωμα να κάνει settle θα έχουμε την εμφάνιση του προβλήματος V_{min} .

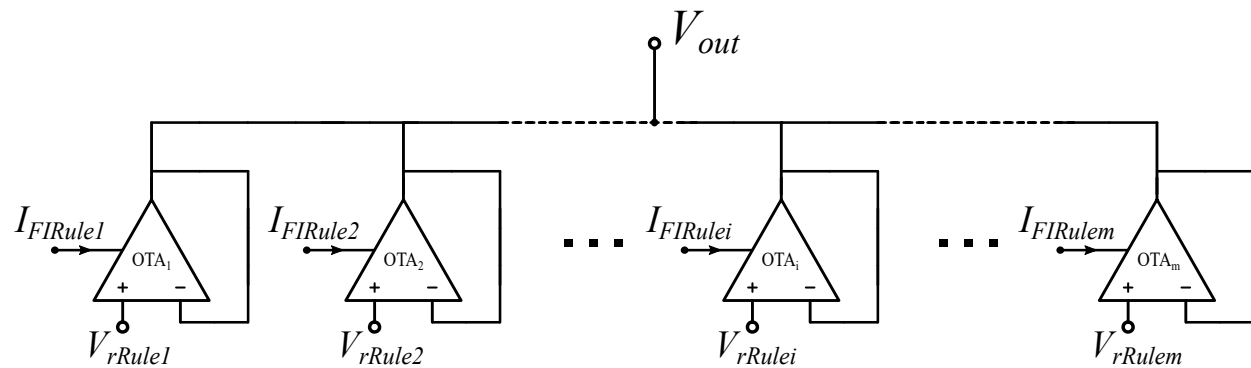
Από την εξίσωση 5.4.13 συμπεραίνουμε ότι όσο μεγαλύτερο το κέρδος τάσης του ενισχυτή τόσο πιο ακριβής είναι η αντιγραφή της τάσης εισόδου στην τάση εξόδου της διάταξης, η οποία στην πραγματικότητα επιτυγχάνεται με σφάλμα $\frac{1}{A}$.

5.4.2.2 Voltage follower-aggregation συνδεσμολογία

Υπενθυμίζουμε εδώ ότι το κέντρο βάρους (Center Of Gravity) της συνολικής συνάρτησης συμμετοχής εξόδου του προτεινόμενου ΣΑΣ με m σε πλήθος κανόνες δίνεται από την ακόλουθη έκφραση δίνεται από την εξίσωση 5.4.1, την οποία επαναλαμβάνουμε παρακάτω.

$$COG = \frac{\sum_{i=1}^m I_{FIRulei} \cdot V_{rRulei}}{\sum_{i=1}^m I_{FIRulei}}$$

Μεταξύ λοιπόν, των διαφόρων προσεγγίσεων των αναλογικών μπλοκ αποσαφοποίησης COG που αναφέρονται στη βιβλιογραφία [DVJ03; Bat+95; DAY11], η προτεινόμενη αρχιτεκτονική χρησιμοποιεί μια τεχνική αθροίσματος-ακόλουθου τάσης (voltage follower-aggregation technique) που προτάθηκε από τον Carver Mead στο [Mea89b] και απεικονίζεται στο σχήμα 5.4.10.



Σχήμα 5.4.10: Αρχιτεκτονική υψηλού επιπέδου του μπλοκ αποσαφοποίησης Defuzzification Block του προτεινόμενου ΣΑΣ. Η δομή της follower-aggregation τεχνικής που αποτελείται από m σε πλήθος OTAs (OTA_1 έως OTA_m) παράγει το COG στην έξοδο τάσης V_{out} . Κάθε OTA αναπαριστά την consequent γκαουσιανή συνάρτηση συμμετοχής ενός κανόνα του ΣΑΣ, με τη ρύθμιση τάσης στη θετική του είσοδο να αντιστοιχεί στη μέση τιμή (centroid) της αντίστοιχης γκαουσιανής. Το ρεύμα πόλωσης είναι ο βαθμός ικανοποίησης (firing strength) του ασαφούς κανόνα που καταλήγει σε αυτή τη γκαουσιανή συνάρτηση συμμετοχής και παράγεται από ένα αντίστοιχο FI μπλοκ.

Όπως παρατηρούμε στο Σχήμα 5.4.10, η follower-aggregation τεχνική αποτελείται από m σε πλήθος ενισχυτές διαγωγιμότητας - OTAs (OTA_1 έως OTA_m) συνδεδεμένους σε unity-gain follower συνδεσμολογία των οποίων έχουμε βραχυκυκλώσει την έξοδο, δημιουργώντας μία single τάση εξόδου V_{out} για το κύκλωμα. Δεδομένου ότι το μπλοκ αποσαφροποίησης χρησιμεύει ως διεπαφή του προτεινόμενου συστήματος με το εξωτερικό περιβάλλον, μια έξοδο τάσης είναι επωφελής και ζητούμενο. Επιπλέον, η προτεινόμενη δομή είναι βολική για το προτεινόμενο ΣΑΣ, δεδομένου ότι οι τελεστές αθροίσματος (aggregate) και αποσαφροποίησης (defuzzification) "εκτελούνται" με την ανάγκη μόνο μιας επιπλέον τάσης V_r για τη μέση τιμή κάθε μίας consequent γκαουσιανής συνάρτηση συμμετοχής, αφού τα ρεύματα πόλωσης των OTA παράγονται από προηγούμενα FI μπλοκ. Έτσι, οι VA και AV μετατροπείς και ογκώδη κυκλώματα πολλαπλασιαστών/διαιρετών που απαιτούνται διαφορετικά, αποφεύγονται.

Η πρώτη αντίδραση που θα μπορούσε κανείς να έχει παρατηρώντας αυτό το κύκλωμα θα μπορούσε να είναι ότι προσπαθούμε να κάνουμε το καλώδιο V_{out} να ακολουθήσει κάθε είσοδο, δηλαδή να κατασκευάσουμε έναν m -way follower. Όπως φαίνεται στο Σχήμα 5.4.10, η έξοδος κάθε μεμονωμένου ενισχυτή είναι ένα ρεύμα, ενώ η έξοδος του συνολικού follower-aggregation κυκλώματος είναι μία τάση. Αυτή η τάση, όπως θα εξηγηθεί στη συνέχεια, είναι το αποτέλεσμα της συλλογικής αλληλεπίδρασης ολόκληρου του συνόλου των ενισχυτών, με κάθε έναν από τους OTAs να είναι υπεύθυνος για τη συμβολή της εισόδου του V_{in+i} στην κοινή έξοδο V_{out} .

Συγκεκριμένα, κάθε OTA έχει τη δική του τάση εισόδου στον θετικό του ακροδέκτη V_{in+i} , το δικό του ρεύμα πόλωσης I_{bias} και τη δική του διαγωγιμότητα G_m , $V_{in+i} = V_{rRulei}$, $I_{bias} = I_{FI Rulei}$ και $G_m = G_{mi}$ αντίστοιχα για τον OTA_i . Δεδομένου ότι όλοι οι OTA λειτουργούν στη γραμμική περιοχή λειτουργίας τους, οι διαγωγιμότητές τους ρυθμίζονται από το αντίστοιχο ρεύμα πόλωσής τους σύμφωνα με την Εξίσωση 5.4.7 που επαναλαμβάνουμε παρακάτω.

$$G_m = \frac{\partial I_{out}}{\partial V_{in}} = \frac{I_b}{2kT/(q\kappa)},$$

Αντίστοιχα, το ρεύμα εξόδου κάθε OTA που λειτουργεί στην γραμμική περιοχή λειτουργίας του δίνεται από την εξίσωση 5.4.6.

$$I_{out} \approx G_m \cdot (V_{in1} - V_{in2}),$$

Εφαρμόζοντας το NPK στον κόμβο της εξόδου V_{out} προκύπτει ότι το συνολικό ρεύμα, το οποίο αποτελεί το άθροισμα των ρευμάτων εξόδου κάθε OTA, είναι ίσο με το μηδέν.

$$\sum_{i=1}^m G_{mi} \cdot (V_{in+i} - V_{out}) = \sum_{i=1}^m G_{mi} \cdot (V_{rRulei} - V_{out}) = 0 \quad (5.4.14)$$

Μεταφέροντας τους όρους V_{out} στο δεξί μέλος της εξίσωσης και αναδιατάσσοντας, λαμβάνουμε το εξής συμπέρασμα.

$$V_{out} = \frac{\sum_{i=1}^m G_{mi} \cdot V_{in+i}}{\sum_{i=1}^m G_{mi}} \quad (5.4.15)$$

Επομένως, προκύπτει ότι η V_{out} ισούται με τον σταθμισμένο - βεβαρυμένο μέσο όρο των τάσεων εισόδου V_{in+i} στον θετικό ακροδέκτη των OTA, με βάρος ίσο με τη διαγωγιμότητά G_m του αντίστοιχου OTA. Συγκεκριμένα, λόγω της Εξίσωσης 5.4.7 και του γεγονότος ότι οι OTA στο προτεινόμενο ΣΑΣ πολώνονται με ρεύματα πόλωσης $I_{biasi} = I_{FI Rulei}$, δηλαδή το ρεύμα πόλωσης του i -οστού OTA ισούται το ρεύμα εξόδου του i -οστού FI μπλοκ που συμβολίζει το βαθμό ικανοποίησης του i -οστού ασαφούς κανόνα του ΣΑΣ, και τάση εισόδου $V_{in+i} = V_{rRulei}$, δηλαδή η τάση στον θετικό ακροδέκτη του i -οστού OTA ισούται με την τιμή που αντιπροσωπεύει το κέντρο της consequent γκαουσιανής συνάρτησης συμμετοχής του αντίστοιχου κανόνα, προκύπτει ότι τελικά η τάση εξόδου της follower-aggregation συνδεσμολογίας του προτεινόμενου ΣΑΣ υπολογίζει το κέντρο βάρους (COG) της συνολικής συνάρτησης συμμετοχής εξόδου για m σε πλήθος ασαφούς κανόνες.

$$V_{out} = \frac{\sum_{i=1}^m I_{FI Rulei} \cdot V_{rRulei}}{\sum_{i=1}^m I_{FI Rulei}} = COG \quad (5.4.16)$$

Μόλις λοιπόν, καταλήξαμε στο συμπέρασμα ότι η voltage follower-aggregation συνδεσμολογία υπολογίζει τον σταθμισμένο μέσο όρο που θέλουμε, ωστόσο μέχρι αυτό το σημείο η ανάλυσή μας έχει υποθέσει ότι όλοι οι OTAs λειτουργούν στη γραμμική περιοχή λειτουργίας τους, και επομένως ισχύει η γραμμική σχέση μεταξύ της τάσης εισόδου και του ρεύματος εξόδου τους, εξίσωση 5.4.6. Αυτή η απλούστευση μας επέτρεψε να γράψουμε τη λύση, αλλά παραμέλησε να υπογραμμίσει τη μεγάλη ανθεκτικότητα που παρουσιάζει η συγκεκριμένη συνδεσμολογία έναντι κακών σημείων-δεδομένων.

Οι OTAs, όπως παρουσιάστηκε προηγουμένως, έχουν αυστηρά περιορισμένη έξοδο ρεύματος. Το όριο αυτό είναι εμφανές στις χαρακτηριστικές μεταφορές τους, Σχήματα 5.4.4, 5.4.5, και περιγράφηκε εκτενώς ως πρόβλημα V_{min} στην ενότητα 5.4.1.2. Η ευρωστία των συλλογικών δικτύων που κατασκευάζονται βασισμένα σε αυτά τα κυκλώματα είναι άμεσο αποτέλεσμα αυτού του περιορισμού ρεύματος. Εάν οποιαδήποτε τάση εισόδου είναι πολύ εκτός κλίμακας (είτε εκτός του πάνω είτε του κάτω ορίου), τότε πρακτικά η τάση αυτή δεν έχει σημασία, και συγκεκριμένα η εκτός κλίμακας τάση δεν θα τραβήξει περισσότερο το καλώδιο από ό,τι θα τραβούσε μια τάση που διαφέρει κατά μερικά $kT/(qk)$ από την προβλεπόμενη τάση του καλωδίου. Εφόσον όλες οι εισόδους είναι κοντά στη μέση τιμή, η V_{out} , θα υπολογίσει το βεβαρημένο μέσο όρο, με τις εισόδους σταθμισμένες με το ρεύμα τους στον OTA τους. Η τάση V_{out} δεν θα ακολουθήσει μερικές παθολογικές εισόδους που βρίσκονται εκτός της γραμμικής-ανεξάρτητης περιοχής του Σχήματος 5.4.5.

Έτσι, το κύκλωμα voltage follower-aggregation όπως και αρκετά NNs χαρακτηρίζεται από ένα εξαιρετικό επίπεδο αξιοπιστίας σε περίπτωση βλάβης μεμονωμένων εξαρτημάτων. Και στις δύο περιπτώσεις, η ανθεκτικότητα είναι αποτέλεσμα δύο παραγόντων: ενός μεγάλου αριθμού πλεοναζουσών εισόδων και ενός περιορισμένου ρεύματος που μπορεί να προκύψει από οποιαδήποτε δεδομένη είσοδο.

Συμπερασματικά, για όλα τα σήματα κοντά στην V_{out} , το κύκλωμα υπολογίζει έναν σταθμισμένο μέσο όρο. Οι τιμές σημάτων που είναι διάσπαρτες κατά πολλά $kT/(qk)$ αντιμετωπίζονται ως εισόδοι σε έναν υπολογισμό σταθμισμένης διαμέσου και δε λαμβάνονται πολύ υπόψιν. Και στις δύο περιπτώσεις, τα δεδομένα σταθμίζονται με βάση τις διαγωγιμότητες των αντίστοιχων OTA τους. Για να διασφαλίσουμε ότι κανένας ενισχυτής δεν συνεισφέρει περισσότερο από το μερίδιό του στην έξοδο, χρησιμοποιούμε ευρείας εμβέλειας (wide-range) OTAs για να αποφύγουμε το πρόβλημα V_{min} , που περιγράφεται στο κεφάλαιο 5.4.1.2.

5.4.3 Defuzzification κύκλωμα - Defuzzification block

Όπως εξηγήθηκε προηγουμένως, η voltage follower-aggregation συνδεσμολογία που χρησιμοποιούμε για τον υπολογισμό του COG στο προτεινόμενο ΣΑΣ υπολογίζει καλά το σταθμισμένο μέσο όρο που αναζητούμε στην περίπτωση που οι τάσεις εισόδου των OTAs είναι σχετικά κοντά η μία με την άλλη. Κάτι τέτοιο δε μας δημιουργεί τρομερό πρόβλημα, γιατί αφενός λειτουργεί ως προστασία σε περίπτωση βλάβης των αισθητηριακών οργάνων που τροφοδοτούν το ΣΑΣ με τα σήματα εισόδου και αφετέρου στον ασαφή λογισμό όταν ενεργοποιείται μία προκείμενα γκαουσιανή συμπεράσματος που βρίσκεται μακριά από το COG ή/και έχει μικρό ύψος σημαίνει ότι δεν παίζει και τόσο πολύ ρόλο στο τελικό αποτέλεσμα ακριβώς διότι ως συμπερασματικά νοητικά βρίσκεται αρκετά μακριά από όλα τα υπόλοιπα συμπεράσματα ή/και διότι ο βαθμός ενεργοποίησης του αντίστοιχου ασαφούς κανόνα είναι πολύ μικρός, άρα και αμελητέος. Θετικό του approximate computing και της ασασφούς συλλογιστικής άλλωστε αποτελεί το γεγονός ότι εάν ένας κανόνας δε λειτουργεί καλά το σύστημα συνεχίζει να δουλεύει αποδοτικά.

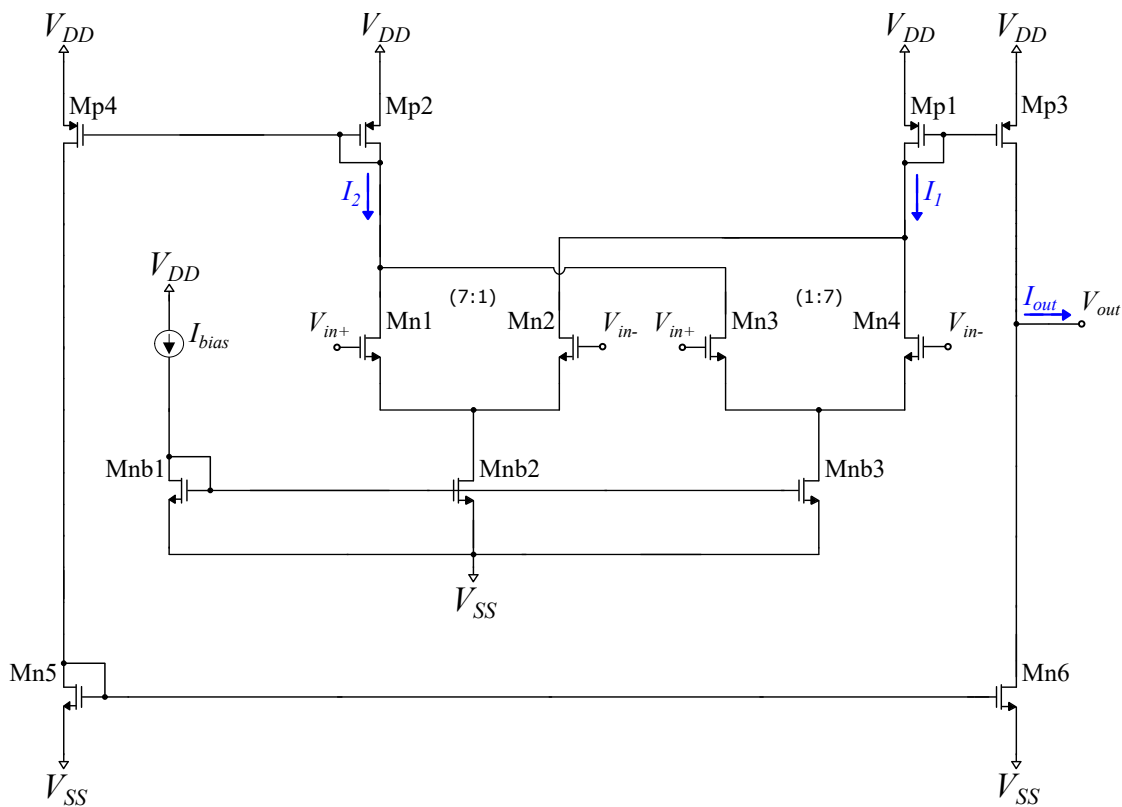
Ωστόσο όσο θετικό και να είναι κάτι τέτοιο για το σύστημά μας, δεν θεωρείται αποδεκτό σύμφωνα με τους στόχους της συγκεκριμένης εργασίας. Το προτεινόμενο αναλογικό ΣΑΣ θα συγκριθεί με την αντίστοιχη υλοποίηση σε λογισμικό, επομένως ο πρωταρχικός στόχος της συγκεκριμένης εργασίας είναι να πετύχουμε το αναλογικό κύκλωμα να επιτυγχάνει την ίδια ασαφή συλλογιστική με το λογισμικό. Κάτι τέτοιο δε αφήνει περιθώρια για να μη λαμβάνονται υπόψιν ακόμα και οι πιο "μακρινές" ή "κοντές" consequent γκαουσιανές.

Δεδομένου λοιπόν ότι τα FMF κυκλώματα του προτεινόμενου ΣΑΣ πολώνονται με $I_{bias} = 3nA$, οι γκαουσιανές συναρτήσεις συμμετοχής που προκύπτουν έχουν πλάτος 15 nA. Επομένως, ο βαθμός συμμετοχής μίας εισόδου με μία αντίστοιχη γκαουσιανή θα είναι ένας αριθμός στο εύρος [0, 15 nA], και αντίστοιχα ο βαθμός ενεργοποίησης ενός κανόνα θα είναι το αποτέλεσμα min και max τελεστών μεταξύ τέτοιων αριθμών, συνεπώς θα είναι ένας αριθμός πάλι στο εύρος [0, 15 nA]. Μετά από προσομοιώσεις παρατηρήθηκε ότι ο βαθμός ενεργοποίησης των κανόνων του ΣΑΣ για τις εφαρμογές που δοκιμάσαμε κυμαινόταν κυρίως στο εύρος [2 nA, 12 nA]. Αυτό αντίστοιχα σημαίνει ότι το ρεύμα πόλωσης των OTA του προτεινόμενου ΣΑΣ θα είναι ένας ρεύμα στο εύρος [2 nA, 12 nA].

Ταυτόχρονα, επιλέχθηκε το εύρος μέσω των τιμών των consequent γκαουσιανών συναρτήσεων συμμετοχής να βρίσκεται στο εύρος $[-150 \text{ mV}, 150 \text{ mV}]$, που σημαίνει ότι η τάση στο θετικό ακροδέκτη του κάθε OTA θα βρίσκεται μεταξύ -150 mV και 150 mV . Σημειώνεται εδώ ότι δεν υπάρχει αντίστοιχος περιορισμός στη μέση τιμή κάποιας αρχικής γκαουσιανής συνάρτησης συμμετοχής που παράγεται από κάποιο αντίστοιχο FMF κύκλωμα.

Έτσι λοιπόν, προκύπτει ότι η μέγιστη διαφορική τάση εισόδου του κάθε OTA θα είναι στη χειρότερη περίπτωση $+300 \text{ mV}$ ή -300 mV και επομένως ιδανικά για να έχουμε τον πιο ακριβή υπολογισμό του COG θα θέλαμε να σχεδιάσουμε OTAs που να είναι γραμμικοί στο εύρος $[-0.3 \text{ V}, 0.3 \text{ V}]$. Κάτι τέτοιο προφανώς είναι αδύνατο μιας και οι ακραίες τιμές του ζητούμενου αυτού εύρους αποτελούν την πόλωση του κυκλώματος. Ωστόσο, βάσει της δεδομένης τεχνολογίας και προσπαθώντας να χρησιμοποιήσουμε όσο το δυνατόν λιγότερο χώρο στο chip σχεδιάσαμε έναν OTA με τη μεγαλύτερη δυνατή γραμμική περιοχή λειτουργίας και ανεξαρτησίας εισόδου-εξόδου, που απεικονίζεται στο Σχήμα 5.4.11.

Για το σχεδιασμό του συγκεκριμένου OTA χρησιμοποιήσαμε τόσο την cross-coupled differential pair τεχνική για αύξηση της γραμμικής περιοχής λειτουργίας του ενισχυτή, όσο και της wide-range τεχνική για την εξάλειψη του V_{min} προβλήματος και τη ενίσχυση της περιοχής ανεξαρτησίας εισόδου-εξόδου. Τέλος, το sizing των τρανζίστορ έγινε με τέτοιο τρόπο ώστε να έχουμε το μέγιστο δυνατό κέρδος ανοιχτού βρόχου με στόχο την ιδανική λειτουργία του unity-gain follower ενισχυτή και άρα της voltage follower-aggregation τεχνικής.



Σχήμα 5.4.11: Wide-range high open loop gain OTA (defuzzification μπλοκ). Το ρεύμα I_{bias} είναι το ρεύμα πόλωσης του OTA και οι τάσεις V_{in+} και V_{in-} είναι οι τάσεις στον θετικό και αρνητικό ακροδέκτη του OTA, αντίστοιχα. $V_{DD} = -V_{SS} = 0.3V$.

Όσο μεγαλύτερο το ρεύμα I_{bias} ενός OTA, τόσο μεγαλύτερος ο βαθμός ικανοποίησης του αντίστοιχου κανόνα, επομένως τόσο μεγαλύτερο ρόλο έχει το συμπέρασμα του κανόνα στο αποτέλεσμα του συστήματος και τόσο περισσότερο μας νοιάζει η συνεισφορά του αντίστοιχου OTA. Ωστόσο, αν το ρεύμα I_{bias} ενός OTA είναι μεγάλο τόσο περισσότερο θα ενισχύεται η τάση στο θετικό ακροδέκτη του OTA (μέση τιμή της αντίστοιχης consequent γκαουσιανής) προς την έξοδο, επομένως τόσο πιο κοντά στη μέση τιμή της αντίστοιχης consequent γκαουσιανής θα βρίσκεται το COG. Συνεπώς, για μεγάλα ρεύματα πόλωσης I_{bias} το πιο λογικό είναι ότι το ΔV_{IN} στους

αντίστοιχους ΟΤΑ θα είναι μικρό και επομένως είμαστε εξ' αρχής καλυμμένοι.

Έτσι, η επιλογή στο sizing του ΟΤΑ καθορίστηκε με κριτήριο την ακρίβεια στο κατά πόσο κατά κύριο λόγο "κοντές" και (επομένως) "μακριές" από το COG γκαουσιανές θέλουμε να επηρεάζουν το τελικό αποτέλεσμα του COG. Θέλουμε λοιπόν ΟΤAs που πολώνονται από μικρά ρεύματα I_{bias} να εμφανίζουν όσο το δυνατόν μεγαλύτερη γραμμική περιοχή λειτουργίας και ανεξαρτησίας εισόδου-εξόδου. Λόγω ωστόσο της αδυναμίας να σχεδιάσουμε τον ιδανικό ΟΤΑ, θεωρήσαμε ότι όταν η διαφορική είσοδος ΔV_{IN} σε έναν ΟΤΑ είναι πάνω από 200 mV θεωρείται αρκετά μεγάλη και "μακριά" από το COG, και επομένως το συγκεκριμένο συμπέρασμα δε μας ενδιαφέρει να του δώσουμε το ακριβές βάρος που θα του έδινε το αντίστοιχο ΣΑΣ σε λογισμικό.

Η διαδικασία sizing του ΟΤΑ ξεκίνησε με το ίδιο κύτταρο και για λόγους ματσαρίσματος με το προηγούμενο στάδιο (το MIN/MAX - FI κύκλωμα) υιοθετήθηκε μετά από διάφορες προσομοιώσεις μήκος τρανζίστορ $L = 16\mu m$ και πλάτος $W = 200nm$, δηλαδή δεκαπλάσια σε μήκος τρανζίστορ. Έπειτα παρατηρήθηκε ότι αύξηση του λόγου $A:\alpha$ στο cross-coupled διαφορικό ζεύγος οδηγεί σε αύξηση της γραμμικής περιοχής λειτουργίας του ΟΤΑ, όπως ήταν ανεμενόμενο άλλωστε, με βέλτιστη τιμή για το συγκεκριμένο μέγεθος τρανζίστορ στο ζεύγος το λόγο $A:\alpha = 7:1$. Έπειτα, με βάση τη συγκεκριμένη τιμή λόγου $A:\alpha$, προχωρήσαμε στο ματσαρίσμα των pMOS και nMOS καθρεφτών με στόχο την ομοιόμορφη αντιγραφή ρεύματος σε όλο το εύρος δυνατών ρευμάτων και την αύξηση του κέρδους ανοιχτού βρόχου του ενισχυτή. Αφού έγινε αυτό, επαναλάβαμε την ίδια διαδικασία από την αρχή αρκετές φορές για την εύρεση του βέλτιστου sizing με στόχο αύξηση της γραμμικότητας του ΟΤΑ, ενίσχυση της ανεξαρτησίας εισόδου-εξόδου και αύξηση του κέρδους ανοιχτού βρόχου.

Θεωρώντας σύστημα ενός πόλου η αντίσταση εξόδου του ενισχυτή υπολογίζεται από τον τύπο:

$$R_{out} = \frac{1}{2 \cdot \pi \cdot f_{3dB} \cdot C_{out}} \quad (5.4.17)$$

Όσο μεγαλύτερο το DC κέρδος ανοιχτού βρόχου του ενισχυτή, τόσο μικρότερη και η συχνότητα 3dB f_{3dB} αυτού, ωστόσο μιας και το προτεινόμενο ΣΑΣ λειτουργεί σε DC και για αρχή δε μας ενδιαφέρει η συχνοτική συμπεριφορά του ή η απόκρισή του στο χρόνο, προτιμούμε να δώσουμε έμφαση στο κέρδος και την ακρίβεια στους υπολογισμούς αυτού. Έτσι, επενδύουμε στην ενίσχυση του DC κέρδους και της αντίστασης εξόδου του κυκλώματος θυσιάζοντας f_{3dB} και settling time. Τέλος, σημειώνεται ότι στην περίπτωση του wide range cross-coupled differential pair ΟΤΑ το σύστημα είναι δύο πόλων και προφανώς όσο μεγαλύτερο το ρεύμα πόλωσης του ΟΤΑ, τόσο μεγαλύτερη η συχνότητα και των δύο αυτών πόλων (ό,τι πληρώσεις - παίρνεις).

Συμπερασματικά βάσει του Σχήματος 5.4.11, το cross-coupled διαφορικό ζεύγος ($M_{n1}-M_{n4}$) με λόγο 7 και οι καθρέφτες ρεύματος (M_{p2}, M_{p4}), (M_{p1}, M_{p3}) και (M_{n5}, M_{n6}) που εξαλείφουν το V_{min} πρόβλημα του απλού ΟΤΑ [Mea89b], αυξάνουν το γραμμικό εύρος λειτουργίας του ΟΤΑ. Μακριά τρανζίστορ M_{p3} και M_{n6} έχουν ως αποτέλεσμα χαμηλές τιμές drain αγωγιμότητας και παρέχουν στο κύκλωμα υψηλό κέρδος ανοιχτού βρόχου και μεγάλη αντίσταση εξόδου. Αυτό, με τη σειρά του, έχει ως αποτέλεσμα έναν πιο ακριβή υπολογισμό του COG. Οι διαστάσεις όλων των τρανζίστορ που χρησιμοποιήθηκαν στο σχεδιασμό του συγκεκριμένου ΟΤΑ παρατίθενται στον πίνακα 5.4.

Διαφορικό ζεύγος	W/L($\mu m/\mu m$)	Current mirrors	W/L ($\mu m/\mu m$)
M_{n1}, M_{n4}	1.4/16.0	M_{p1}, M_{p3}	1.8/16.0
M_{n2}, M_{n3}	0.2/16.0	M_{p2}, M_{p4}	0.8/16.0
M_{nb1}	0.2/16.0	M_{n5}, M_{n6}	0.2/16.0
M_{nb2}, M_{nb3}	0.2/16.0	-	-

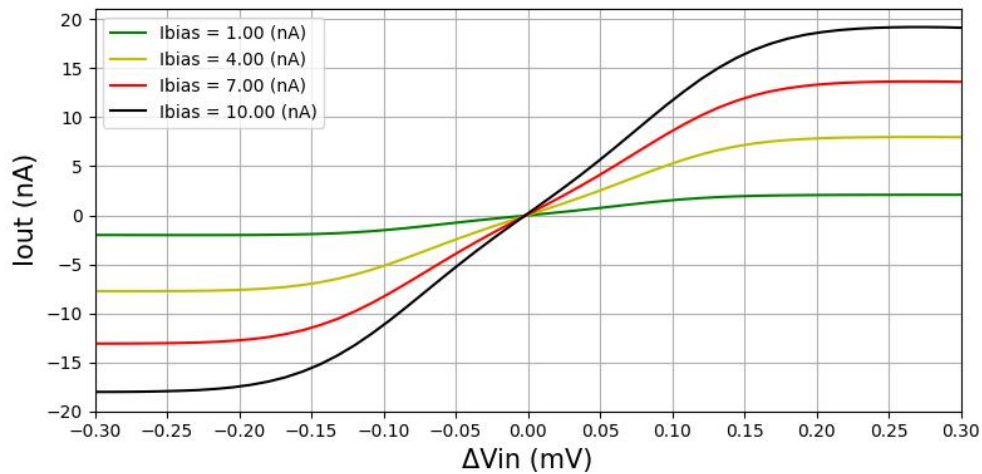
Πίνακας 5.4: Διαστάσεις τρανζίστορ (Σχήμα 5.4.11).

Οι επιδόσεις του ΟΤΑ αξιολογήθηκαν σε όλες τις φυσικές τιμές ρεύματος πόλωσης I_{bias} από 1 nA έως και 15 nA, και τα αποτελέσματα στις τέσσερις πιο βασικές-"στρογγυλές" τιμές (1 nA, 5nA, 10 nA και 15 nA) παρουσιάζονται στον πίνακα 5.5.

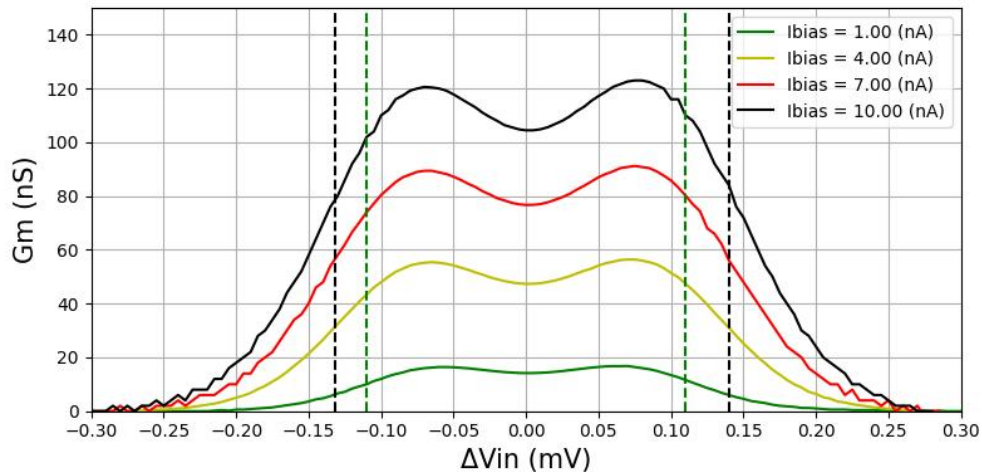
Bias current (nA)	Linear Region ΔV (mV)	Independent Region V_{out} (mV)	DC gain (dB)	R_{out} (M Ω)	f-3dB (Hz)	Input offset voltage (mV)
1	[-110, 110]	[-250, 250]	27.16	1615	100	0.58
5	[-125, 125]	[-220, 220]	31.3	636	250	0.81
10	[-140, 140]	[-200, 200]	31.07	408	390	1.72
15	[-155, 155]	[-175, 175]	30.13	219	725	1.97

Πίνακας 5.5: Αποτελέσματα επιδόσεων του OTA για διάφορες (και ακραίες) τιμές του ρεύματος πόλωσης.

Το ρεύμα εξόδου I_{out} και η διαγωγιμότητα G_m του OTA συναρτήσει της διαφορικής τάσης εισόδου ΔV_{IN} παρουσιάζονται στο Σχήμα 5.4.12, (a) και (b) αντίστοιχα, ενώ στο Σχήμα 5.4.13 απεικονίζεται η εξάρτηση του ρεύματος εξόδου I_{out} από τις μεταβολές της τάσης εξόδου V_{out} για σταθερή διαφορική είσοδο $\Delta V_{IN} = const.$

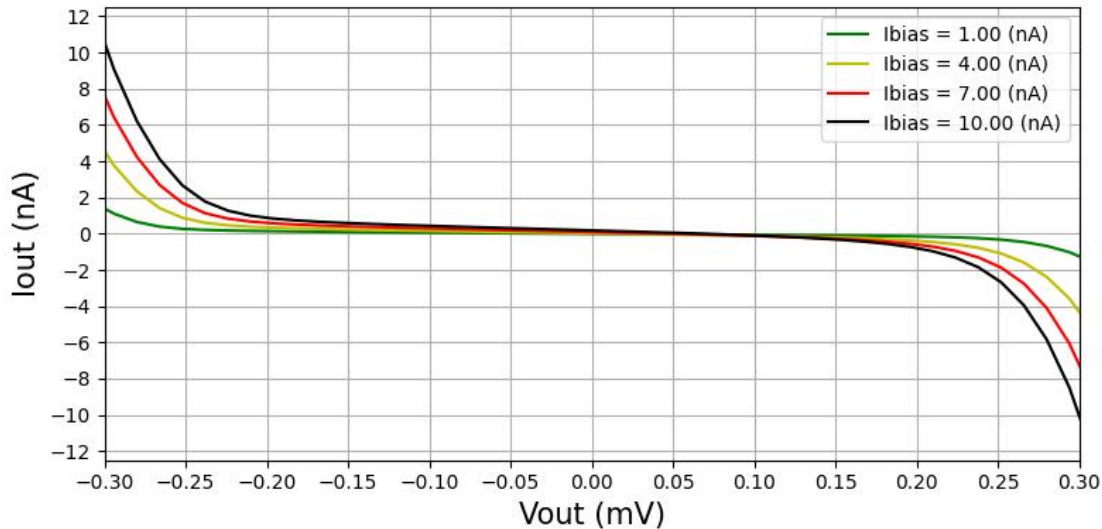


(a) Ρεύμα εξόδου I_{out} του OTA για μεταβολές στη διαφορική τάση εισόδου του ΔV_{in} για διάφορες τιμές του ρεύματος πόλωσης I_{bias} .



(b) Διαγωγιμότητα G_m του OTA για μεταβολές στη διαφορική τάση εισόδου του ΔV_{in} για διάφορες τιμές του ρεύματος πόλωσης I_{bias} .

Σχήμα 5.4.12: Στα υποδιαγράμματα (α) και (β) απεικονίζονται το ρεύμα εξόδου I_{out} και η διαγωγιμότητα G_m του OTA για διάφορες τιμές του ρεύματος πόλωσης I_{bias} και μεταβολές της διαφορικής τάσης εισόδου ΔV_{in} . Ο προτεινόμενος OTA παρουσιάζει ξεκάθαρη γραμμική συμπεριφορά τουλάχιστον 220mV διαφορικού εύρους εισόδου.



Σχήμα 5.4.13: Ρεύμα εξόδου I_{out} του OTA για μεταβολές στην τάση εξόδου του V_{out} για διάφορες τιμές του ρεύματος πόλωσης I_{bias} . Ο προτεινόμενος OTA παρουσιάζει ανεξαρτησία από την τάση στην έξοδό του σε εύρος τουλάχιστον 400mV.

Συμπερασματικά λοιπόν, όπως παρατηρούμε στα Σχήματα 5.4.12(a),(b) και 5.4.13 και στον Πίνακα 5.5, η επιλεγμένη τοπολογία και η αντίστοιχη διαστασιολόγηση (sizing) των τρανζίστορ έχουν ως αποτέλεσμα έναν OTA με ξεκάθαρη γραμμική περιοχή λειτουργίας σε εύρος διαφορικής εισόδου τουλάχιστον 220 mV. Επιπλέον, το ρεύμα εξόδου του OTA είναι ανεξάρτητο από τις μεταβολές στην τάση εξόδου του σε ένα εύρος μεγαλύτερο από 400 mV (εύρος ανεξαρτησίας εισόδου-εξόδου). Τέλος, το κέρδος ανοιχτού βρόγχου του OTA κατά μέσο όρο για το όλο το εύρος φυσικών τιμών ρεύματος πόλωσης I_{bias} από 1 nA έως 15 nA είναι 30.5807 dB. Συνολικά, οι προδιαγραφές (specifications) που αποδίδει ο OTA αποδεικνύονται να είναι αρκετές ώστε να παράγουν έναν αρκετά ακριβή υπολογισμό του COG ισοδύναμο με αυτόν που παράγει το αντίστοιχο ασαφές μοντέλο λογισμικού. Ωστόσο, η επίτευξη αυτής της ακρίβειας και γραμμικής περιοχής λειτουργίας έχει ως αντίστοιχο κόστος στην ταχύτητα του κυκλώματος και την απόκριση συχνότητας, που ωστόσο δε μας ενδιαφέρει στα πλαίσια της συγκεκριμένης εργασίας.

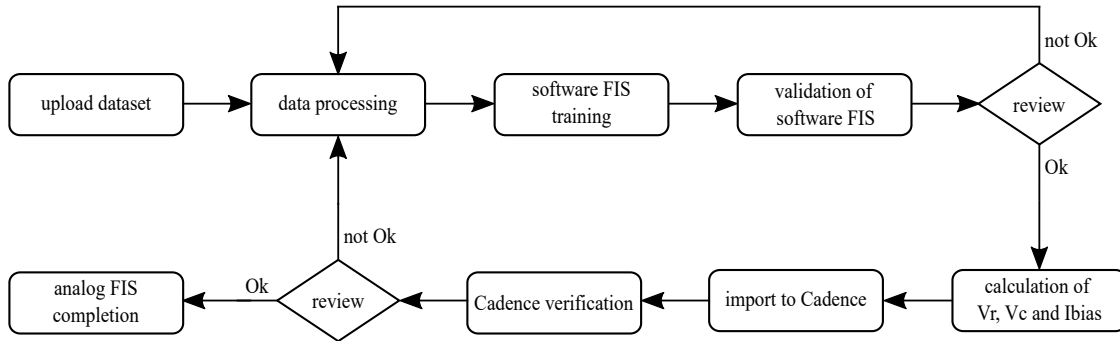
5.5 Δυνατότητες εκπαίδευσης και ρυθμισιμότητας του προτεινόμενου ΣΑΣ

Σε αυτή την ενότητα εξηγείται ο τρόπος εκπαίδευσης του προτεινόμενου αναλογικού ασαφούς μοντέλου και παρουσιάζονται μερικές ενδιαφέρουσες ιδιότητες που χαρακτηρίζουν την προτεινόμενη αρχιτεκτονική σχετικά με την εύκολη ρυθμισιμότητα και προσαρμογή της σε διαφορετικά προβλήματα - περιβάλλοντα.

Η προτεινόμενη αρχιτεκτονική ΣΑΣ έχει τη δυνατότητα να επιφέρει τροποποιήσεις ακόμη και μετά την κατασκευή του τσιπ (post-fabrication), χρησιμοποιώντας πολλαπλά σήματα ελέγχου. Σε αυτή την ενότητα καταδεικνύονται τα ακριβή μέσα με τα οποία τα χαρακτηριστικά και ο αριθμός των γκαουσσιανών συναρτήσεων συμμετοχής εισόδου και εξόδου, καθώς και η διαδικασία της ασαφούς συλλογιστική, μπορούν να τροποποιηθούν. Όλες αυτές οι τροποποιήσεις πραγματοποιούνται στο μοντέλο σε επίπεδο σχεδιασμού (model design-level) εντός ενός περιβάλλοντος λογισμικού, σε συνδυασμό με την εκπαίδευση του μοντέλου, και στη συνέχεια μετατρέπονται σε σήματα που τελικά εξάγονται σε επίπεδο υλικού.

Η κατασκευή ενός ΣΑΣ εξαρτάται συνήθως από την εφαρμογή στην οποία επρόκειται να χρησιμοποιηθεί και είναι σχεδόν πάντα στη διακριτική ευχέρεια του σχεδιαστή. Μια ιδιαίτερα κρίσιμη διαδικασία για τον προσδιορισμό της βαθιάς δομής ενός ΣΑΣ είναι η κατάτμηση του χώρου εισόδου (partitioning of the input space). Η διαδικασία αυτή καθορίζει τόσο τον αριθμό των προγενέστερων στοιχείων (antecedents) και των συνεπειών (consequents) των κανόνων όσο και τον αριθμό των ίδιων των κανόνων σε ένα ΣΑΣ. Επομένως, κατά την

κατασκευή ενός τσιπ-ΣΑΣ, είναι σημαντικό να ληφθεί υπόψη η πιθανή ανάγκη για πρόσθετες εισόδους, κανόνες και πιθανές μελλοντικές αλλαγές. Προκειμένου να αποκτήσουμε πρόσβαση σε αυτές τις μετακατασκευαστικές (post-fabrication) δυνατότητες ελέγχου και ρυθμισιμότητας της αρχιτεκτονικής, θα πρέπει εξ αρχής να σχεδιαστεί ένα αρκετά μεγαλύτερο σύστημα από αυτό που απαιτείται για την εκάστοτε εφαρμογή, δεδομένου ότι ο αριθμός των ενεργών μπλοκ του ΣΑΣ μπορεί μόνο να μειωθεί. Όσο αφορά τη διαδικασία προ-κατασκευής (pre-fabrication) για το σχεδιασμό του προτεινόμενου ΣΑΣ, το διάγραμμα ροής στο Σχήμα 5.5.1 παρέχει μια οπτική αναπαράσταση των βημάτων που εμπλέκονται στη διαμόρφωση του ΣΑΣ πριν από τη φυσική υλοποίησή του. Οι διαδικασίες που απεικονίζονται σε κάθε μπλοκ του διαγράμματος ροής θα αναλυθούν και θα εξηγηθούν διεξοδικά στην επόμενη υποενότητα.



Σχήμα 5.5.1: Διάγραμμα ροής της διαδικασίας προκατασκευής (pre-fabrication) για το σχεδιασμό του προτεινόμενου ΣΑΣ.

5.5.1 Offline εκπαίδευση

Στη φάση της offline εκπαίδευσης, κατασκευάζεται η βάση κανόνων ενός ΣΑΣ, η οποία ενσωματώνει την ανθρώπινη γνώση, εμπειρία και τρόπο σκέψης στο σύστημα. Αυτή η διαδικασία περιλαμβάνει συνήθως συνεντεύξεις με ανθρώπους ειδικούς στην εφαρμογή για τον οποία προορίζεται να σχεδιαστεί το ΣΑΣ και/ή τεχνικές αναγνώρισης του συστήματος (system identification techniques). Αν και ο ορισμός της βάσης κανόνων ενός ΣΑΣ μπορεί πάντα να γίνει ευρετικά με χρήση των προσωπικών γνώσεων στον τομέα και της διαίσθησης του σχεδιαστή, δεν εγγυάται την ακρίβεια και την ευρωστία του προκύπτοντος ΣΑΣ. Υποθέτοντας, ωστόσο, τη διαθεσιμότητα ενός επιθυμητού συνόλου δεδομένων εισόδου-εξόδου, οι μέθοδοι βελτιστοποίησης με βάση τα δεδομένα (data-driven optimization methods) επιλύουν αυτό το πρόβλημα ακόμη και όταν λείπει η γνώση πάνω στον τομέα της εκάστοτε εφαρμογής.

Για την λειτουργία του αναλογικού ΣΑΣ χρειάζεται να έχει παραχθεί ένα μεγάλο πλήθος παραμέτρων (τάσεις V_r , V_c και ρεύματα πόλωσης I_{bias}). Η προτεινόμενη σχεδίαση όμως δεν είναι ικανή για on-chip εκπαίδευση. Για την παραγωγή αυτών των παραμέτρων, χρησιμοποιείται ένα ασαφές (ή νευρο-ασαφές) μοντέλο που έχει αναπτυχθεί και εκπαιδευτεί σε λογισμικό. Το μοντέλο αυτό είναι το λογισμικό ισοδύναμο του αναλογικού και έχει τον ίδιο αριθμό ασαφών συνόλων (εισόδου και εξόδου), κανόνων, συμπερασμάτων και διαστάσεων εισόδου και εξόδου με το αναλογικό μοντέλο.

Όταν λοιπόν, τα σύνολα δεδομένων είναι διαθέσιμα σε ψηφιακή μορφή, τα χαρακτηριστικά τους υποβάλλονται σε προεπεξεργασία ώστε να ληφθεί υπόψη το εύρος λειτουργίας του κυκλώματος (στην παρούσα εργασία, το λειτουργικό εύρος για όλες τις τάσεις τέθηκε ως το $[-155, 155]$ mV). Στη συνέχεια, ένα ισοδύναμο βασισμένο σε λογισμικό νευρο-ασαφές σύστημα [Jan93; Car+92; FQL98; TS85b] με τον ίδιο αριθμό διαστάσεων εισόδου και εξόδου εκπαιδευτεί στο ίδιο σύνολο δεδομένων και παρέχει τις κατάλληλες βελτιστοποιημένες παραμέτρους των συναρτήσεων συμμετοχής και τους ασαφείς κανόνες του συστήματος. Έπειτα, οι μέσες τιμές και οι διασπορές κάθε υπο-κατηγορίας - ασαφούς συνόλου - γκαουσιανής συνάρτησης συμμετοχής που εξάγονται από το μοντέλο, επεξεργάζονται και μετατρέπονται στις κατάλληλες τάσεις V_r και V_c της υλοποίησης υλικού, αντίστοιχα. Η διαδικασία αυτή εκτελείται μόνο μία φορά και οι παράμετροι που προκύπτουν εξάγονται και αποθηκεύονται σε μια αναλογική μνήμη [Hoc+13].

Για κάθε γλωσσική μεταβλητή με m γλωσσικούς όρους, οι τάσεις $(V_{ri})_{i=1}^m$ αντιστοιχούν στις καταχωρήσεις της μέσης τιμής των αντίστοιχων (m σε πλήθος) γκαουσιανών συναρτήσεων συμμετοχής. Οι τιμές αυτές μπορούν

να εγγραφούν απευθείας σε μια αναλογική μνήμη. Αντίθετα, οι τάσεις $(V_{ci})_{i=1}^m$ ελέγχουν τη διακύμανση κάθε γκαουσιανής συνάρτησης συμμετοχής μέσω μιας μη γραμμικής, μονοτονικά αυξανόμενης και φραγμένης (από τα όρια της τάσης V_c που είναι συνήθως τα όρια τροφοδοσίας) συνάρτησης. Ομοίως με τον τρόπο που περιγράφεται στην εργασία [Ali+22c], για την εξαγωγή αυτής της συνάρτησης προσομοιώθηκε ένα FMF (modified Bump) κύκλωμα για διάφορες τιμές στην τάση V_c . Οι προκύπτουσες καμπύλες Gauss χρησιμοποιήθηκαν για την προσαρμογή ενός πολυωνυμικού μοντέλου που απεικονίζει τις διακυμάνσεις των γκαουσιανών κατανομών που παρατηρήθηκαν στις αντίστοιχες τάσεις διέγερσης V_c .

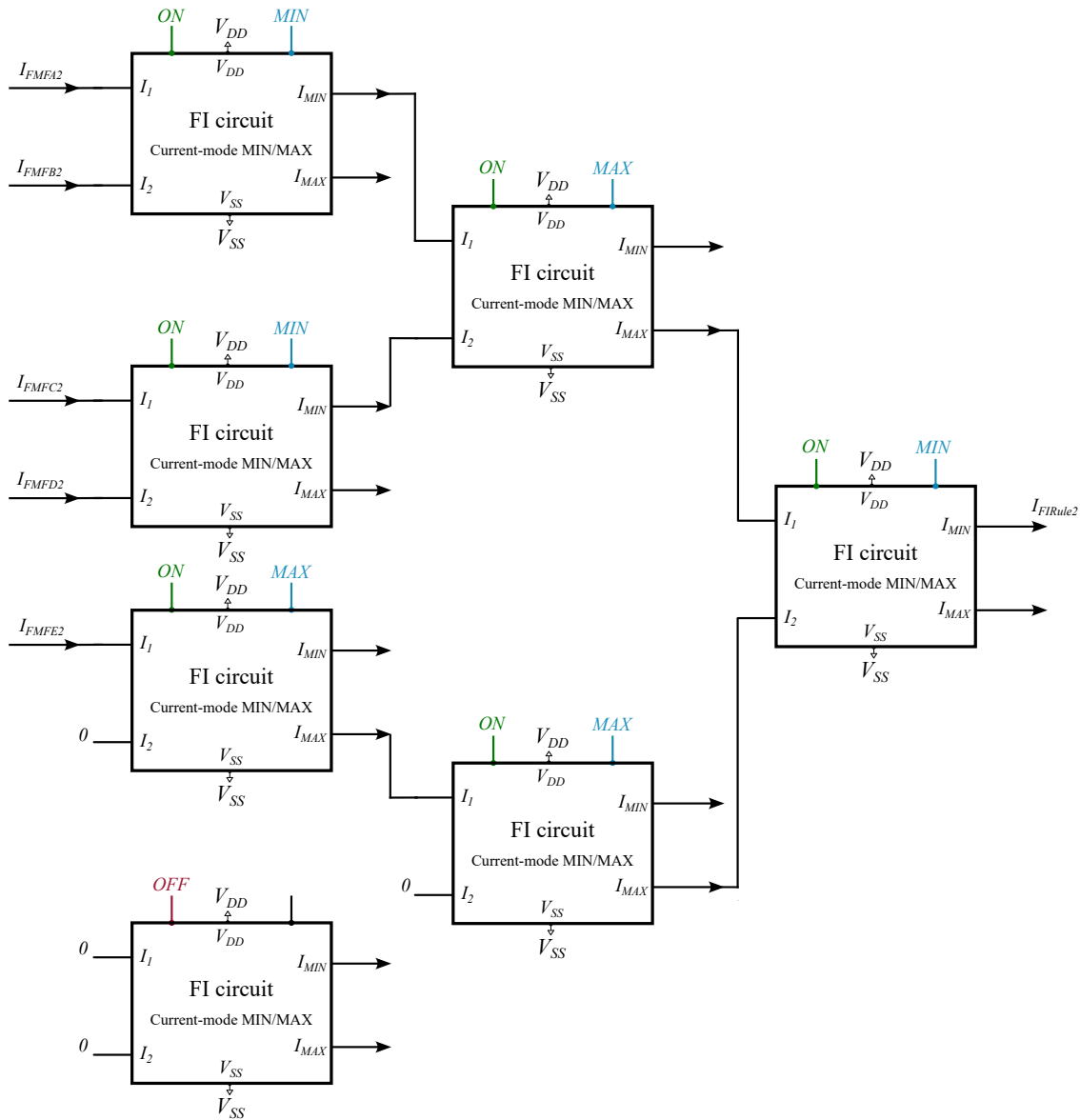
5.5.2 Ρυθμισιμότητα αρχιτεκτονικής - Architecture tunability

Ο αριθμός των γκαουσιανών συναρτήσεων συμμετοχής εισόδου και εξόδου αντιστοιχεί στον αριθμό των Bumps - FMF κυκλωμάτων και των OTAs στα μπλοκ ασαφοποίησης και αποασαφοποίησης, αντίστοιχα. Επομένως, μηδενίζοντας το ρεύμα πόλωσης τους είτε των Bumps είτε των OTAs, η λειτουργία του εκάστοτε κυκλώματος απενεργοποιείται, με αποτέλεσμα τον πρακτικό αποκλεισμό - απενεργοποίηση της αντίστοιχης γκαουσιανής συνάρτησης συμμετοχής. Ανεξάρτητα από την προέλευση του ρεύματος πόλωσης; το σταθερό ρεύμα πόλωσης των FMF κυκλωμάτων ή το ρεύμα πόλωσης των OTAs, που στην πραγματικότητα είναι το ρεύμα εξόδου των προγενέστερων FI μπλοκ, ο μηδενισμός του μπορεί να επιτυγχάνεται με τη χρήση είτε μιας πύλης μετάδοσης (transmission gate) είτε απλών διακοπών (switches). Επιπλέον, όπως περιγράφεται στην Ενότητα 5.2, το τροποποιημένο Bump κύκλωμα που χρησιμοποιείται στην προτεινόμενη αρχιτεκτονική ΣΑΣ επιτρέπει την ηλεκτρική ρύθμιση και έλεγχο του μπλοκ ασαφοποίησης. Με τη μεταβολή των ρυθμίσεων τάσης V_r και V_c μπορεί κανείς να ορίσει αποτελεσματικά οποιαδήποτε γκαουσιανή συνάρτηση συμμετοχής για μια antecedent ασαφή μεταβλητή. Ομοίως, η μέση τιμή των προκειπτουσών (consequent) γκαουσιανών συναρτήσεων συμμετοχής καθορίζεται με τη ρύθμιση της τάσης πόλωσης των αντίστοιχων OTA, δεδομένου ότι η διακύμανσή τους είναι σταθερή.

Λαμβάνοντας υπόψη ότι ένα αναλογικό ΣΑΣ έχει σχεδιαστεί με βάση μια συγκεκριμένη κατάτμηση του χώρου εισόδου πριν από το layout του (pre-layout input space partitioning), η προτεινόμενη αρχιτεκτονική επιτρέπει (post-fabrication) τροποποιήσεις μετά την κατασκευή και στους ασαφείς κανόνες του συστήματος. Εντός κάθε FI κυκλώματος, χρησιμοποιούνται δύο σήματα ελέγχου ως εισοδοί. Η πρώτη είσοδος ελέγχου είναι ένας διακόπτης και η δεύτερη μια πύλη μετάδοσης. Αυτές οι εισοδοί ελέγχου καθορίζουν αν το εκάστοτε FI κύκλωμα θα είναι ON ή OFF, και αν το ρεύμα εξόδου θα είναι το MIN ή το MAX για τα ANDed και ORed antecedent στοιχεία, αντίστοιχα. Ως αποτέλεσμα, υπάρχει πάντα η δυνατότητα απενεργοποίησης ενός κυκλώματος FI και προφανώς ενός μπλοκ FI, αλλά και τροποποίησης της έκφρασης ενός ήδη υλοποιημένου κανόνα με προσαρμογή του αριθμού των antecedents ή της λογικής τους σχέσης.

Το Σχήμα 5.5.2 απεικονίζει τις post-fabrication τροποποιήσεις στην αρχιτεκτονική υψηλού επιπέδου ενός FI μπλοκ χρησιμοποιώντας αυτά τα σήματα ελέγχου σε έναν προκαθορισμένο κανόνα με 8 antecedent στοιχεία, ο οποίος τελικά υλοποιεί έναν κανόνα με μόνο 5 από αυτά. Προφανώς, η λογική σχέση μεταξύ των antecedents μπορεί όπως ειπώθηκε και προηγουμένως να ελεγχθεί και αλλάξει, επιλέγοντας ως έξοδο το MIN ή το MAX ως ρεύμα εξόδου του εκάστοτε FI κυκλώματος για τα ANDed και ORed antecedents, αλλά είναι αδύνατο να παρουσιαστεί σε μία εικόνα.

Rule₂ : *If* (V_{in1} is A_2 **AND** V_{in2} is B_2) **OR** (V_{in3} is C_2 **AND** V_{in4} is D_2) **AND** (V_{in5} is E_2) *then* ...



Σχήμα 5.5.2: Post-fabrication τροποποιήσεις στην αρχιτεκτονική υψηλού επιπέδου ενός FI μπλοκ. Για κάθε FI κύκλωμα του συνολικού FI μπλοκ ένας διακόπτης ενεργοποιεί ή απενεργοποιεί το κύκλωμα και μια πύλη μετάδοσης καθορίζει εάν το ρεύμα εξόδου του θα είναι το MIN ή το MAX ρυθμίζοντας τη λογική σχέση των εισόδων του σε AND ή OR, αντίστοιχα. $V_{DD} = -V_{SS} = 0.3V$

Για να ενισχυθεί η προσαρμοστικότητα και η ενεργειακή απόδοση του προτεινόμενου ΣΑΣ, θα μπορούσαν να εξετασθούν και ενσωματωθούν στην προτεινόμενη αρχιτεκτονική δύο επιπρόσθετα χαρακτηριστικά. Πρώτον, ένας πολυπλέκτης (MUX) ενσωματωμένος στην έξοδο κάθε FI μπλοκ θα επέτρεπε την επιλεκτική δρομολόγηση του ρεύματος εξόδου του κάθε FI μπλοκ προς τον επιθυμητό OTA με βάση ένα σήμα ελέγχου. Αυτό θα είχε ως αποτέλεσμα τη μείωση της κατανάλωσης ισχύος, επιτρέποντας σε πολλαπλούς κανόνες με το ίδιο συμπέρασμα - consequent να μοιράζονται έναν μόνο OTA, ενώ οι εναπομείναντες θα απενεργοποιούνταν. Στην προτεινόμενη αρχιτεκτονική κάθε FI μπλοκ συνδέεται με έναν "δικό" του OTA, ανεξάρτητα αν πολλαπλά FI μπλοκ καταλήγουν στο ίδιο συμπέρασμα. Αυτό έχει ως αποτέλεσμα την άσκοπη χρήση πολλαπλών OTA, ενώ θα μπορούσε να χρησιμοποιηθεί μόνο ένας με την ίδια τάση ρύθμισης για τη μέση τιμή της consequent γκαουσιανής συνάρτησης συμμετοχής και ρεύμα πόλωσης το άθροισμα των ρευμάτων εξόδου όλων των FI μπλοκ που έχουν το ίδιο αυτό

συμπέρασμα, με αποτέλεσμα να έχουμε υποπολλαπλάσια κατανάλωση ισχύος.

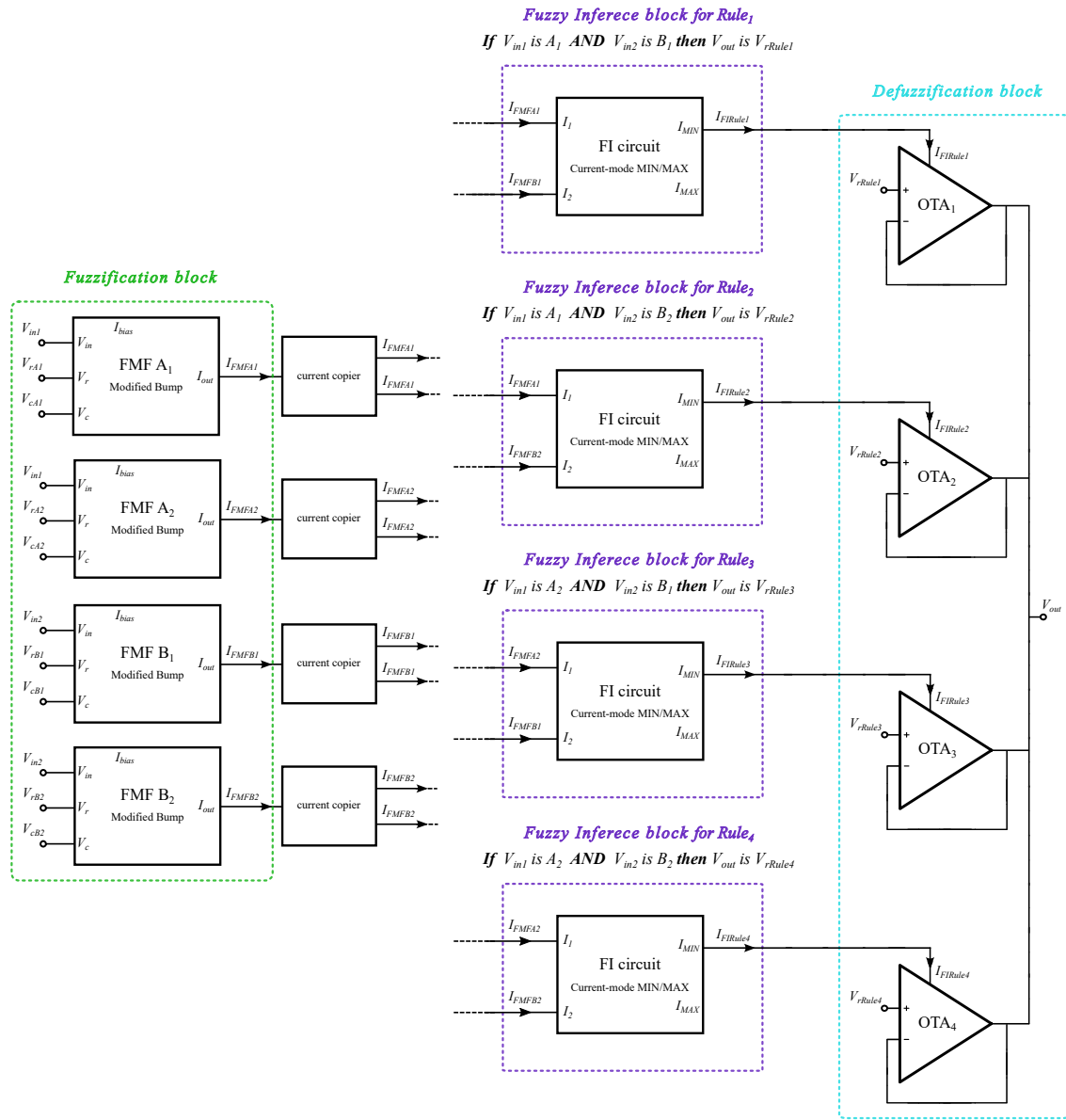
Επιπλέον, η ενσωμάτωση ενός ρολογιού στο προτεινόμενο αναλογικό ΣΑΣ θα επέτρεπε τη λειτουργία του συστήματος με βάση το χρόνο. Εκμεταλλευόμενοι τη διαδοχική-σειριακή πορεία επεξεργασίας που ακολουθείται κατά την πραγμάτωση της ασαφούς συλλογιστικής στο σύστημα, από το μπλοκ ασαφοποίησης στο FI και στη συνέχεια την αποασαφοποίηση, και συγχρονίζοντας τα κυκλώματα των εκάστοτε μπλοκ με το ρολόι, θα μπορούσαμε να ελέγχουμε τη λειτουργία τους και να τα κρατάμε ενεργά μόνο κατά τη χρονική διάρκεια που το σήμα "περνά" από το συγκεκριμένο μπλοκ. Κάτι τέτοιο προφανώς θα οδηγούσε σε μειωμένη κατανάλωση ισχύος, μιας και για δεδομένη χρονική διάρκεια επεξεργασίας σήματος δε θα είχαμε συνεχή λειτουργία όλων των κυκλωμάτων του τσιπ αλλά βέλτιστα προγραμματισμένη. Σε αυτό το σημείο, πρέπει να σημειωθεί ότι τα χαρακτηριστικά αυτά δεν υλοποιούνται στην προτεινόμενη αρχιτεκτονική.

Κεφάλαιο 6

Εφαρμογές και προσομοιώσεις

6.1	Διάγνωση Ασθενειών Θυροειδούς	97
6.2	Ανίχνευση Δέρματος σε εικόνες	98
6.3	Διάγνωση Καρκίνου του Μαστού	100

Η προτεινόμενη αρχιτεκτονική μπορεί να χρησιμοποιηθεί για την υλοποίηση σε επίπεδο υλικού τύπου 2 ασφών συστημάτων χωρίς περιορισμό στον αριθμό εισόδων, εξόδων, ασφών συνόλων και κανόνων. Στο Σχήμα 6.0.1 απεικονίζεται η αρχιτεκτονική υψηλού επιπέδου ενός ΣΑΣ 2 εισόδων V_{in1} και V_{in2} και μίας εξόδου V_{out} βάσει της προτεινόμενης αρχιτεκτονικής. Κάθε είσοδος του συστήματος περιγράφεται από δύο ασφή σύνολα εισόδου A_1 και A_2 για την είσοδο V_{in1} , και B_1 και B_2 για την είσοδο V_{in2} , αντίστοιχα. Βάσει αυτών δημιουργήθηκαν τέσσερις ασφείς κανόνες, καθένας από τους οποίους καταλήγει σε διαφορετικό συμπέρασμα, δηλαδή έχουμε τέσσερα ασφή σύνολα εξόδου που περιγράφονται από γκαουσιανές συναρτήσεις συμμετοχής με μέσες τιμές V_{rRulei} για $i = 1$ έως 4, και ίδια διασπορά.



Σχήμα 6.0.1: Αρχιτεκτονική υψηλού επιπέδου ΣΑΣ βάσει της προτεινόμενης αρχιτεκτονικής με 2 εισόδους V_{in1} και V_{in2} , 1 έξοδο V_{out} , 4 ασφή σύνολα εισόδου A_1 και A_2 για την είσοδο V_{in1} , B_1 και B_2 για την είσοδο V_{in2} , 4 ασφείς κανόνες και 4 ασφή σύνολα εξόδου V_{rRulei} για $i = 1$ έως 4.

Σε αυτό το κεφάλαιο θα αναλυθούν τα αποτελέσματα της προτεινόμενης αρχιτεκτονικής ΣΑΣ σε διαφορετικές πραγματικές εφαρμογές. Συγκεκριμένα, επαληθεύουμε τη λειτουργία του προτεινόμενου αναλογικού ΣΑΣ ως μηχανή εξαγωγής συμπερασμάτων σε τρεις εφαρμογές ταξινόμησης. Για κάθε μία από τις εφαρμογές αυτές, χρησιμοποιείται ένα σύνολο δεδομένων πραγματικού κόσμου (real-world dataset) για την κατασκευή της βαθιάς

δομής του ΣΑΣ. Στη συνέχεια βάσει αυτής και της προτεινόμενης αρχιτεκτονικής σχεδιάζεται ο αναλογικός ασαφής ταξινομητής και τέλος επαληθεύεται η λειτουργία του όσον αφορά την ακρίβεια ταξινόμησης και την ευαισθησία του συστήματος, σε σύγκριση με το ισοδύναμο μοντέλο λογισμικού. Για την εξαγωγή των αποτελεσμάτων προσμοιώθηκε το layout κάθε ταξινομητή χρησιμοποιώντας την τεχνολογία CMOS TSMC 90nm του Cadence IC suite.

6.1 Διάγνωση Ασθενειών Θυροειδούς

Ο θυροειδής είναι ένας πολύ μικρός αδένας σε σχήμα πεταλούδας στο μπροστινό μέρος του λαιμού [Van11; New98]. Ο θυροειδής αποτελεί μέρος του ενδοκρινικού συστήματος, το οποίο αποτελείται από αδένες που παράγουν, αποθηκεύουν και απελευθερώνουν ορμόνες στην κυκλοφορία του αίματος, προκειμένου να φτάσουν στα κύτταρα του σώματος. Ο βασικός ρόλος του θυροειδούς αδένος είναι η ρύθμιση του μεταβολισμού μέσω της παραγωγής ορμονών, ενώ ταυτόχρονα βοηθά στον έλεγχο των μυών, την ανάπτυξη του εγκεφάλου, τη ρύθμιση της διάθεσης και τη λειτουργία του πεπτικού συστήματος.

Οι διαταραχές του θυροειδούς είναι καταστάσεις που επηρεάζουν αυτό το όργανο και συνήθως οδηγούν στην ασυνήθιστη, είτε ανεπαρκή είτε υπερβολική, παραγωγή ορμονών [Jab+17]. Υπάρχουν διάφορες ασθένειες σχετικά με τον θυροειδή όπως η θυροειδίτιδα, τα οζίδια θυροειδούς, η βρογχοκήλη και ο καρκίνος του θυροειδούς και αυτοάνοσα νοσήματα που συνδέονται με αυτόν όπως το χασιμότο. Ωστόσο, οι δύο πιο συνηθισμένοι τύποι διαταραχών του θυροειδούς είναι ο υπερθυροειδισμός και ο υποθυροειδισμός.

Ο υποθυροειδισμός προκύπτει από τον θυροειδή αδένος που παράγει ανεπαρκή ποσότητα θυροειδικών ορμονών. Τα κύρια συμπτώματά του περιλαμβάνουν κόπωση, προβλήματα ύπνου, κατάθλιψη, ευαισθησία στις χαμηλές θερμοκρασίες, ξηρό δέρμα και μαλλιά, δυσκολία συγκέντρωσης, συχνές και βαριές περιόδους και πόνο στις αρθρώσεις και τους μύες. Από την άλλη πλευρά, ο υπερθυροειδισμός περιγράφει την υπερβολική παραγωγή θυροειδικής ορμόνης, μια λιγότερο συχνή πάθηση από τον υποθυροειδισμό. Τα κύρια συμπτώματα είναι άγχος, ευερεθιστότητα ή διάθεση, υπερκινητικότητα, εφίδρωση ή ευαισθησία σε υψηλές θερμοκρασίες, τρέμουλο χεριών, απώλεια μαλλιών και απώλεια ή ελαφριά εμμηνορροια. Μετά την ανίχνευση, οι θεραπευτικές επιλογές εξαρτώνται από τη συγκεκριμένη μορφή της νόσου του θυροειδούς και περιλαμβάνουν φάρμακα, ραδιενεργό ιώδιο και μερικές φορές χειρουργική επέμβαση.

Στα πλαίσια της παρούσας εργασίας σχεδιάστηκε ένας αναλογικός ασαφής ταξινομητής βασισμένος στην προτεινόμενη αρχιτεκτονική ΣΑΣ για μία πραγματική εφαρμογή διάγνωσης 2 ασθενειών θυροειδούς. Το σύνολο δεδομένων που χρησιμοποιήθηκε αποκτήθηκε από το αποθετήριο μηχανικής μάθησης του Πανεπιστημίου της Καλιφόρνια, Irvine (UCI) [New98] και περιέχει 5 μετρήσεις εξετάσεων αίματος (που σχετίζονται με τον θυροειδή) για ασθενείς με φυσιολογικό θυροειδή, υποθυροειδισμό και υπερθυροειδισμό, κατηγορίες ασθενών που αποτελούν τις 3 κλάσεις του.

Για τη συγκεκριμένη εφαρμογή σχεδιάστηκε αναλογικό ΣΑΣ με 5 εισόδους (5 μετρήσεις αίματος - 5 attributes) και 3 κλάσεις, μία για κάθε κατηγορία ασθενή. Συγκεκριμένα, οι δύο πρώτες κλάσεις αντιπροσωπεύουν τους ανθρώπους που πάσχουν από υποθυροειδισμό και υπερθυροειδισμό, αντίστοιχα, και η άλλη κλάση αντιπροσωπεύει τους υγιείς εξεταζόμενους. Για κάθε είσοδο του συστήματος που αποτελεί μία γλωσσική μεταβλητή, δημιουργήσαμε 3 γλωσσικές τιμές, δηλαδή 3 ασαφή σύνολα, ένα για κάθε κλάση. Έτσι, καταλήξαμε στη δημιουργία 15 ασαφών συνόλων βάσει των οποίων κατασκευάστηκαν 3 ασαφείς κανόνες, με τον πρώτο να καταλήγει στο συμπέρασμα ότι ο εξεταζόμενος πάσχει από "υποθυροειδισμό", τον δεύτερο ότι πάσχει από "υπερθυροειδισμό" και τον τελευταίο στο ότι είναι "υγιής".

Σε επίπεδο υλικό, αυτό έγινε με χρήση του defuzzification μπλοκ με τρεις ΟΤΑ. Επιλέγοντας να πολώσουμε τον ΟΤΑ που συμβολίζει το ασαφές συμπέρασμα "υγιής" με τάση -150 mV, αυτόν που συμβολίζει τον "υποθυροειδισμό" με τάση 0, και αυτόν που συμβολίζει τον "υπερθυροειδισμό" με τάση 150 mV, το τελικό "συμπέρασμα" σε επίπεδο υλικού είναι η τάση εξόδου του συστήματος, που είναι μία τάση στο εύρος [-150 mV, 150 mV]. Για να εξαγάγουμε την αντίστοιχη κλάση που αντιπροσωπεύει το συμπέρασμα τάσης στην έξοδο του συστήματος ορίζουμε μία "thresholding" τεχνική. Δαιρούμε το εύρος [-150 mV, 150 mV] σε 3 ίσα τμήματα και θεωρούμε ότι εάν η τάση εξόδου του συστήματος βρίσκεται στο εύρος τιμών [-150 mV, -50 mV] η κλάση που αντιπροσωπεύει η έξοδος είναι ο "υγιής". Αντίστοιχα το εύρος τιμών εξόδου [-50 mV, 50 mV] αντιπροσωπεύει την κλάση "υποθυροειδισμός" και το εύρος [50 mV, 150 mV] αντιπροσωπεύει την κλάση "υπερθυροειδισμός".

Η εφαρμογή αυτή χρησιμοποιήθηκε για να ελεγχθεί ο ασαφής ταξινομητής ως προς την ακρίβεια ταξινόμησης

σε σύγκριση με τον αντίστοιχο ασαφή ταξινομητή υλοποιημένο σε λογισμικό, επομένως η κατηγοριοποίηση του αναλογικού συμπεράσματος δεν υλοποιήθηκε σε επίπεδο υλικού. Έτσι, πραγματοποιήθηκαν 5 ξεχωριστές επαναλήψεις εκπαίδευσης και δοκιμής που βασίστηκαν στο λογισμικό, όπως έχει εξηγηθεί στην ενότητα 5.5 για να αποφευχθούν τυχαίες επιρροές, τόσο σε επίπεδο λογισμικού όσο και υλικού, και τα αποτελέσματα συνοψίζονται στον Πίνακα 6.1.

Πίνακας 6.1: Αποτελέσματα ακρίβειας διάγνωσης ασθενειών θυροειδούς (για 5 επαναλήψεις).

Μέθοδος	Καλύτερο	Χειρότερο	Μέση τιμή	Τυπική απόκλιση
Λογισμικό	0.93	0.87	0.89	0.0188
Αναλογικά	0.85	0.8	0.83	0.01558

Η μέση ακρίβεια της αναλογικής αρχιτεκτονικής είναι περίπου 6% χαμηλότερη από της υλοποίησης σε λογισμικό. Κάτι τέτοιο σημαίνει ότι το αναλογικό ασαφές σύστημα ακολουθεί το ισοδύναμο λογισμικό όμως υπάρχει σφάλμα το οποίο δεν είναι αμελητέο.

Αυτό που παρατηρήθηκε ήταν ότι το αναλογικό σύστημα και ο thresholding τρόπος κατηγοριοποίησης που υιοθετήσαμε έσφαλε συνήθως στην αναγνώριση μεταξύ υπερθυροειδισμού και υποθυροειδισμού. Συγκεκριμένα, ο τρόπος που χρησιμοποιήθηκε για τη δημιουργία των ασαφών συνόλων εισόδου του συστήματος δεν οδηγούσε σε πλήρως διαχωρίσιμες γκαουσιανές συναρτήσεις συμμετοχής μεταξύ των δύο αυτών κλάσεων. Αυτό είχε ως αποτέλεσμα όταν η είσοδος του συστήματος άνηκε σε μία από τις δύο κλάσεις, η έξοδος του συστήματος βρισκόταν συνήθως κοντά στο όριο των ευρών τάσης των δύο αυτών κλάσεων, δηλαδή γύρω από τα 50 mV.

Για να επιβεβαιώσουμε την παρατήρηση αυτή, "δημιουργήσαμε" ένα νέο πρόβλημα ταξινόμησης ουσιαστικά ενώνοντας τις κλάσεις "υποθυροειδισμός" και "υπερθυροειδισμός", και δημιουργώντας μία κλάση με όνομα "ασθενής", και ένα πρόβλημα ταξινόμησης με 5 χαρακτηριστικά - attributes και 2 κλάσεις. Συνεπώς, για τη συγκεκριμένη εφαρμογή σχεδιάστηκε αναλογικό ΣΑΣ με 5 εισόδους (5 μετρήσεις αίματος) και 2 κλάσεις, που η πρώτη κλάση αντιπροσωπεύει τους ανθρώπους που πάσχουν από κάποια ασθένεια του θυροειδούς και η άλλη κλάση αντιπροσωπεύει τους υγιείς εξεταζόμενους. Η κατάτμιση του χώρου εισόδου που ακολουθήθηκε κατέληξε στη δημιουργία 10 ασαφών συνόλων εισόδου (2 για κάθε χαρακτηριστικό - μέτρηση αίματος) βάσει των οποίων κατασκευάστηκαν 2 ασαφείς κανόνες, με τον έναν να καταλήγει στο συμπέρασμα ότι ο εξεταζόμενος είναι "ασθενής" και τον άλλον στο ότι είναι "υγιής".

Ομοίως με προηγούμενα, πραγματοποιήθηκαν 5 ξεχωριστές επαναλήψεις εκπαίδευσης και δοκιμής που βασίστηκαν στο λογισμικό και τα αποτελέσματα συνοψίζονται στον Πίνακα 6.2.

Πίνακας 6.2: Αποτελέσματα ακρίβειας διάγνωσης ασθένειας του θυροειδούς (για 5 επαναλήψεις).

Μέθοδος	Καλύτερο	Χειρότερο	Μέση τιμή	Τυπική απόκλιση
Λογισμικό	0.98	0.91	0.946	0.0263
Αναλογικά	0.96	0.9	0.928	0.0184

Παρατηρούμε ότι η διαφορά στη μέση ακρίβεια της αναλογικής αρχιτεκτονικής από αυτή της υλοποίησης σε λογισμικό μειώθηκε σε λιγότερο από 2%. Αυτό το αποτέλεσμα επιβεβαιώνει την ορθή λειτουργία της προτεινόμενης αρχιτεκτονικής όσο αφορά την ισοδυναμία στην ασαφή συλλογιστική που επιτελεί αυτή και το αντίστοιχο ασαφές μοντέλο λογισμικού.

6.2 Ανίχνευση Δέρματος σε εικόνες

Η δεύτερη εφαρμογή που χρησιμοποιήθηκε για να ελεγχθεί η ακρίβεια της προτεινόμενης αρχιτεκτονικής αναλογικού ΣΑΣ είναι η ανίχνευση δέρματος σε ψηφιακές εικόνες. Η ανίχνευση δέρματος αποτελεί μία εφαρμογή ταξινόμησης, η οποία κατηγοριοποιεί τα pixels της εικόνας σε αυτά που αποτελούν pixel δέρματος και αυτά που δεν απεικονίζουν ανθρώπινο δέρμα.

Στα πλαίσια λοιπόν της παρούσας εργασίας, σχεδιάσαμε έναν αναλογικό ασαφή ταξινομητή βασισμένο στην προτεινόμενη αρχιτεκτονική ΣΑΣ και τον ισοδύναμο ταξινομητή σε επίπεδο λογισμικού. Το σύνολο δεδομένων που χρησιμοποιήθηκε αποκτήθηκε από το αποθετήριο μηχανικής μάθησης του Πανεπιστημίου της Καλιφόρνια, Irvine (UCI) και αποτελεί δημιούργημα Πανεπιστήμιο του Τέξας στο Ντάλας (Productive Aging Laboratory) [BD12]. Αυτό αποτελεί μία βάση δεδομένων από RGB τιμές από εικόνες προσώπων ανθρώπων διαφόρων ηλικιών, φύλου και φυλής. Για την ανίχνευση δέρματος εκτός του RGB (Red Green Blue) χρησιμοποιούνται συχνά και άλλοι χρωματικοί χώροι, όπως ο YCbCr (luminance Y and Chrominance Cb and Cr), ο HSV (Hue Saturation Value), ο HSL (Hue Saturation Lightness) και ο CIEL. Στην προκειμένη εργασία δοκιμάστηκε η ανίχνευση δέρματος χρησιμοποιώντας τρεις διαφορετικούς χρωματικούς χώρους, τον RGB, τον HSV και τον YCbCr χώρο χρώματος, συνεπώς τα χαρακτηριστικά RGB της βάσης δεδομένων μετατράπηκαν στα ισοδύναμα HSV και YCbCr με βάση τους αντίστοιχο μετασχηματισμούς.

Συγκεκριμένα για τον YCbCr χρωματικό χώρο, σε προβλήματα ανίχνευσης δέρματος αποτελεί κοινή πρακτική η αφαίρεση του χαρακτηριστικό Y (ή V) που αντιπροσωπεύει τη φωτεινότητα του pixel (luminance) [Kol+17]. Έχει αποδειχθεί ότι το δέρμα τυπικά εμπίπτει σε συγκεκριμένα εύρη τιμών Cb και Cr, γεγονός που τα καθιστά "αρκετά" για την ανίχνευση του δέρματος. Το πλεονέκτημα του χρωματικού χώρου YCbCr έναντι του RGB είναι ότι διαχωρίζει τις πληροφορίες χρώματος από τις πληροφορίες έντασης, καθιστώντας τον πιο ανθεκτικό στις αλλαγές του φωτισμού. Έτσι, οι δύο χρωματικές συνιστώσες Cb και Cr (chrominance) χρησιμοποιούνται ως είσοδοι για την εκπαίδευση και δοκιμή του ασαφούς ταξινομητή.

Για κάθε εφαρμογή σχεδιάστηκε αναλογικό ΣΑΣ με 3 και 2 εισόδους αντίστοιχα όσες και οι χρωματικές συνιστώσες των χρωματικών χώρων που εξετάστηκαν, και 2 εξόδους - κλάσεις. Η πρώτη κλάση αντιπροσωπεύει τα pixels που αποτελούν pixels δέρματος και η άλλη όχι. Στην περίπτωση των RGB και του HSV χρωματικών χώρων, η κατάτμιση του χώρου εισόδου που ακολουθήθηκε κατέληξε στη δημιουργία 6 ασαφών συνόλων εισόδου, 2 για κάθε χρωματική συνιστώσα R, G και B για τον RGB και H, S, και V για τον HSV, αντίστοιχα. Αντίστοιχα, στην περίπτωση του YCbCr χρωματικού χώρου με την ίδια λογική δημιουργήθηκαν 4 ασαφή συνόλα εισόδου, 2 για κάθε χρωματική συνιστώσα Cb και Cr. Και στις δύο περιπτώσεις, κατασκευάστηκαν 2 ασαφείς κανόνες με τον έναν να καταλήγει στο συμπέρασμα ότι το δεδομένο pixel απεικονίζει σημείο του ανθρώπινου δέρματος και τον άλλον στο ότι δεν αποτελεί pixel δέρματος.

Όπως και στην περίπτωση της εφαρμογής διάγνωσης ασθένειας θυροειδούς, η εφαρμογή της ανίχνευσης δέρματος χρησιμοποιήθηκε για να ελεγχθεί ο αναλογικός ασαφής ταξινομητής ως προς την ακρίβεια ταξινόμησης σε σύγκριση με τον αντίστοιχο ασαφή ταξινομητή υλοποιημένο σε λογισμικό. Αρχικά λοιπόν, σχεδιάστηκαν οι τρεις αναλογικοί ασαφείς ταξινομητές βάσει της προτεινόμενης αρχιτεκτονικής ΣΑΣ σε τεχνολογία TSMC 90nm CMOS με χρήση του Cadence, και τα αντίστοιχα ασαφή μοντέλα σε λογισμικό (στην πραγματικότητα ο αναλογικός ασαφής ταξινομητής για τις περιπτώσεις RGB και HSV είναι ο ίδιος αρχιτεκτονικά με διαφορετικές τάσεις πόλωσης στο FMF μπλοκ). Έπειτα, πραγματοποιήθηκαν 10 ξεχωριστές επαναλήψεις εκπαίδευσης και δοκιμής που βασίστηκαν στο λογισμικό, όπως έχει εξηγηθεί στην ενότητα 5.5 για να αποφευχθούν τυχαίες επιρροές, τόσο σε επίπεδο λογισμικού όσο και υλικού (στο αντίστοιχο κάθε φορά layout).

Τα αποτελέσματα των συγκρίσεων όσο αφορά την ακρίβεια ταξινόμησης για την εφαρμογή της ανίχνευσης δέρματος σε εικόνες χρησιμοποιώντας τους χρωματικούς χώρους RGB, HSV και YCbCr συνοψίζονται στους Πίνακες 6.3, 6.4 και 6.5, αντίστοιχα.

Πίνακας 6.3: Αποτελέσματα ακρίβειας ανίχνευσης δέρματος σε εικόνες - RGB (για 10 επαναλήψεις).

Μέθοδος	Καλύτερο	Χειρότερο	Μέση τιμή	Τυπική απόκλιση
Λογισμικό	0.74	0.68	0.715	0.0188
Αναλογικά	0.72	0.65	0.7	0.019

Η μέση ακρίβεια της αναλογικής αρχιτεκτονικής είναι μόνο περίπου 1.5% χαμηλότερη από της υλοποίησης σε λογισμικό, που σημαίνει ότι τα συμπεράσματα των δύο μεθόδων είναι πανομοιότυπα, δηλαδή τα δύο συστήματα λειτουργούν παρόμοια. Ωστόσο, παρατηρούμε ότι η ακρίβεια ταξινόμησης στην προκειμένη περίπτωση είναι χαμηλή και το σύστημα δεν είναι αξιόπιστο.

Στην περίπτωση ταξινόμησης σημάτων του HSV χρωματικού χώρου μέση ακρίβεια του μοντέλου έχει ανέβει πολύ συγκριτικά με την περίπτωση του RGB χώρου τόσο σε λογισμικό όσο και στην υλοποίηση σε επίπεδο

Πίνακας 6.4: Αποτελέσματα ακρίβειας ανίχνευσης δέρματος σε εικόνες - HSV (για 10 επαναλήψεις).

Μέθοδος	Καλύτερο	Χειρότερο	Μέση τιμή	Τυπική απόκλιση
Λογισμικό	0.99	0.93	0.967	0.018
Αναλογικά	0.975	0.92	0.95	0.0171

υλικού. Ταυτόχρονα η μέση ακρίβεια της αναλογικής αρχιτεκτονικής είναι ξανά περίπου 1.6% χαμηλότερη από της υλοποίησης σε λογισμικό, με αποτέλεσμα να επιβεβαιώνεται η ορθή λειτουργία και ισοδυναμία λογισμικού - αναλογικής αρχιτεκτονικής, η οποία τώρα μπορεί να θεωρηθεί αξιόπιστη για τη συγκεκριμένη εφαρμογή.

Πίνακας 6.5: Αποτελέσματα ακρίβειας ανίχνευσης δέρματος σε εικόνες - YCbCr (για 10 επαναλήψεις).

Μέθοδος	Καλύτερο	Χειρότερο	Μέση τιμή	Τυπική απόκλιση
Λογισμικό	1.000	0.93	0.972	0.0143
Αναλογικά	0.99	0.92	0.968	0.0201

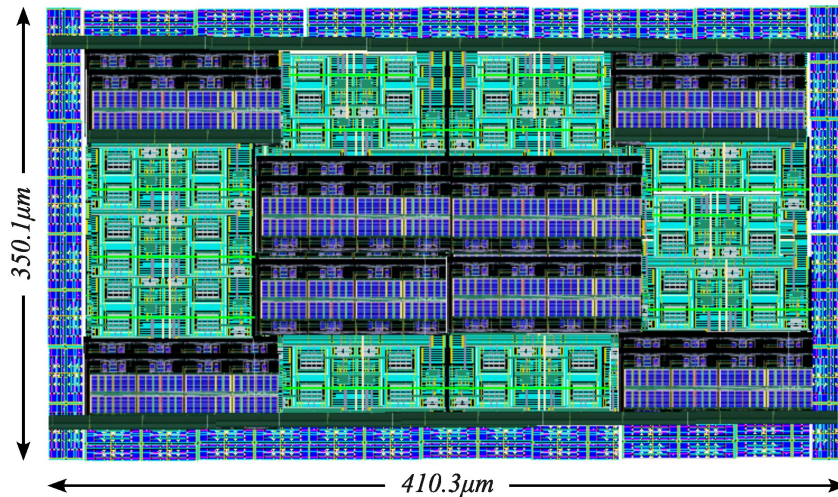
Τέλος, την καλύτερη απόδοση εμφανίζει το μοντέλο του ασαφούς ταξινομητή για την περίπτωση ταξινόμησης σημάτων του (Y)CbCr χρωματικού χώρου. Παρατηρούμε, ότι τόσο το λογισμικό όσο και το αναλογικό μοντέλο για αυτή την περίπτωση επιτυγχάνουν τη μέγιστη μέση ακρίβεια ταξινόμησης συγκριτικά με τις άλλες δύο περιπτώσεις HSV και RGB, με την αναλογική αρχιτεκτονική να πετυχαίνει μέση ακρίβεια με διαφορά λιγότερη του 1% από αυτή του λογισμικού.

Συμπερασματικά, και στις τρεις περιπτώσεις χρωματικών χώρων η αναλογική αρχιτεκτονική του ασαφούς ταξινομητή "ακολουθεί" τα αποτελέσματα της υλοποίησης σε λογισμικό με σφάλμα στη μέση ακρίβεια ταξινόμησης μικρότερο του 2%, γεγονός που επιβεβαιώνει την ορθή λειτουργία του συστήματος και επομένως της προτεινόμενης αρχιτεκτονικής ΣΑΣ. Τέλος, συγκεκριμένα για τις περιπτώσεις των χρωματικών χώρων HSV και (Y)CbCr, θα μπορούσαμε να πούμε ότι οι ασαφείς ταξινομητές που σχεδιάστηκαν χαρακτηρίζονται αξιόπιστοι μιας και επιτυγχάνουν αρκετά υψηλή μέση ακρίβεια στην ανίχνευση δέρματος, μεγαλύτερη από 95%.

6.3 Διάγνωση Καρκίνου του Μαστού

Δεδομένου λοιπόν της ακρίβειας της προτεινόμενης αρχιτεκτονικής ΣΑΣ και της "ισοδυναμίας" αναλογικού και λογισμικού μοντέλου, με στόχο την ανάδειξη των ιδιαίτερων και καινοτόμων χαρακτηριστικών που προσφέρει η προτεινόμενη αρχιτεκτονική σχεδιάστηκε ένας αναλογικός ασαφής ταξινομητής για μία πραγματική εφαρμογή διάγνωσης καρκίνου του μαστού. Η εφαρμογή διάγνωσης καρκίνου του μαστού αποτελεί και αυτή μία εφαρμογή ταξινόμησης που κατηγοριοποιεί τους ασθενείς σε καρκινοπαθείς και υγιείς. Ένα σύνολο δεδομένων πραγματικού κόσμου χρησιμοποιείται για την κατασκευή της βαθιάς δομής του ΣΑΣ και στη συνέχεια την επαλήθευση της λειτουργίας του προτεινόμενου ταξινομητή, όσον αφορά την ακρίβεια ταξινόμησης και την ευαισθησία του κυκλώματος, σε σύγκριση με το ισοδύναμο μοντέλο λογισμικού. Τόσο η προτεινόμενη αρχιτεκτονική όσο και οι "εσωτερικές" της διατάξεις σχεδιάστηκαν και προσομοιώθηκαν με τη χρήση της τεχνολογίας CMOS TSMC 90nm του προγράμματος Cadence.

Το layout του αναλογικού συστήματος που κατασκευάστηκε και χρησιμοποιήθηκε για τις προσομοιώσεις απεικονίζεται στο Σχήμα 6.3.1. Η υλοποίηση του συγκεκριμένου layout βασίστηκε στην την τεχνική κοινού-κέντρου - common-centroid [Sha+21], ενισχυμένη με τη συμπερίληψη επιπρόσθετων εικονικών τρανζίστορ για την αποφυγή και μείωση των αναντιστοιχιών (mismatches) και αστοχιών που ενδέχεται να προκύψουν κατά τη διαδικασία της κατασκευής, ενισχύοντας έτσι τη συνολική ευρωστία και αξιοπιστία του συστήματος. Όπως παρατηρούμε στο Σχήμα 6.3.1, η περιφέρεια της διάταξης αποτελείται από μπλε μπλοκ, που συμβολίζουν τα κυκλώματα MIN/MAX (FI κυκλώματα). Η κεντρική περιοχή της διάταξης περιλαμβάνει διάσπαρτα πράσινα μπλοκ, που συμβολίζουν τα κυκλώματα modified Bump (FMF κυκλώματα), και μοβ-μαύρα μπλοκ, που υποδηλώνουν τους OTA. Η κατανομή των μπλοκ εντός της διάταξης δεν είναι εντελώς συμμετρική λόγω της εγγενούς πολυπλοκότητας της σχεδίασης, ωστόσο η στρατηγική τους τοποθέτηση επιτρέπει την αποδοτική χρήση του χώρου και προάγει την αποτελεσματική ροή σήματος, όπως θα διαπιστωθεί και στη συνέχεια.



Σχήμα 6.3.1: Layout της προτεινόμενης αρχιτεκτονικής ΣΑΣ με βάση την τεχνική common-centroid (χρησιμοποιούνται επιπλέον εικονικά τρανζίστορ). Τα περιφερειακά μπλε μπλοκ συμβολίζουν τα κυκλώματα MIN/MAX, ενώ τα εσωτερικά πράσινα και μοβ-μαύρα μπλοκ αντιπροσωπεύουν τα κυκλώματα Bump και τους OTA, αντίστοιχα.

Το σύνολο δεδομένων που χρησιμοποιήθηκε αποκτήθηκε από τη βάση δεδομένων breast cancer Wisconsin (original) dataset από το αποθετήριο μηχανικής μάθησης του Πανεπιστημίου της Καλιφόρνια, Irvine (UCI) [MW90b]. Αυτό το σύνολο δεδομένων αποτελείται από 699 δείγματα από κλινικές περιπτώσεις καρκίνου του μαστού. Κάθε δείγμα αποτελείται από 9 χαρακτηριστικά - attributes (διαστάσεις δείγματος) που σχετίζονται με χαρακτηριστικά της κλινικής περίπτωσης του υποκειμένου που προέρχονται από τις παρατηρήσεις του Dr. Wolberg και αριθμούνται στην κλίμακα του 10, και μια τιμή που υποδεικνύει την κατηγορία - κλάση του υποκειμένου (benign - καλοήθης ή κακοήθης - malignant). Συγκεκριμένα, τα 9 χαρακτηριστικά της βάσης δεδομένων σχετίζονται με το πάχος των συσσωματωμάτων (clump thickness), την ομοιομορφία του μεγέθους και του σχήματος των κυττάρων (uniformity of cell size and shape), την οριακή προσκόλληση (marginal adhesion), το μέγεθος του μεμονωμένου επιθηλιακού κυττάρου (single epithelial cell size), τους γυμνούς πυρήνες (bare nuclei), την άχρωμη χρωματίνη (bland chromatin), τα φυσιολογικά πυρηνόλια (normal nucleoli) και τις μιτώσεις (mitoses). Στην παρούσα εργασία κάθε ένα από αυτά τα χαρακτηριστικά αποτελεί μια γλωσσική μεταβλητή που αποτελείται αντίστοιχα από δύο γλωσσικούς όρους, δηλαδή δύο ασαφή σύνολα, με αποτέλεσμα να προκύπτουν 18 συναρτήσεις συμμετοχής εισόδου. Οι consequent - προκύπτουσες συναρτήσεις συμμετοχής είναι οι δύο υπάρχουσες κλάσεις που αντιπροσωπεύουν τον καλοήθη καρκίνο του μαστού και τον κακοήθη καρκίνο του μαστού, όπως διαγιγνώσκονται από τον ειδικό ιατρό. Ο πίνακας 6.6 συνοψίζει την περιγραφή των χαρακτηριστικών - attributes της βάσης δεδομένων που χρησιμοποιείται.

Attribute - Χαρακτηριστικό	Τύπος	Τιμές
Πάχος των συσσωματωμάτων (clump thickness)	Αριθμός	1-10
Ομοιομορφία μεγέθους των κυττάρων (uniformity of cell size)	Αριθμός	1-10
ομοιομορφία σχήματος των κυττάρων (uniformity of cell shape)	Αριθμός	1-10
Οριακή προσκόλληση (marginal adhesion)	Αριθμός	1-10
Μέγεθος του μεμονωμένου επιθηλιακού κυττάρου (single epithelial cell size)	Αριθμός	1-10
Γυμνοί πυρήνες (bare nuclei)	Αριθμός	1-10
Άχρωμη χρωματίνη (bland chromatin)	Αριθμός	1-10
Φυσιολογικά πυρηνόλια (normal nucleoli)	Αριθμός	1-10
Μιτώσεις (mitoses)	Αριθμός	1-10
Κλάση	Αριθμός	2 (καλοήθης), 4 (κακοήθης)

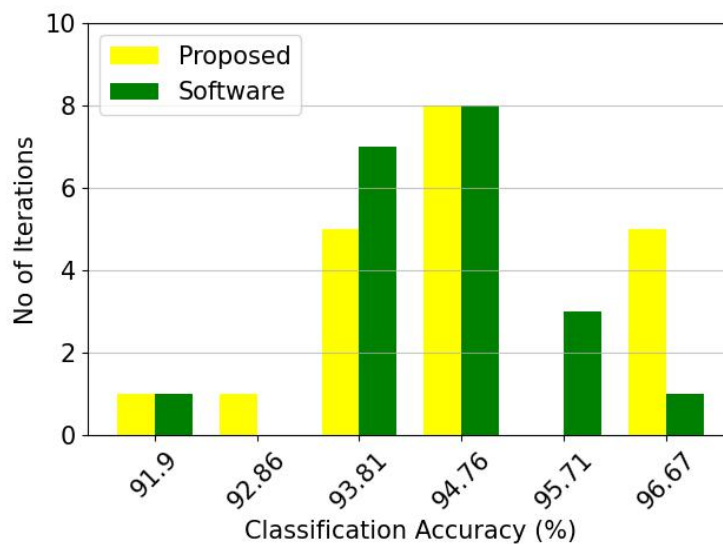
Πίνακας 6.6: Περιγραφή των χαρακτηριστικών - attributes του συνόλου δεδομένων breast cancer Wisconsin (original) dataset.

Όπως και στις προηγούμενες δύο εφαρμογές, το σύνολο εκπαίδευσης-δοκιμής (train-test) κατασκευάζεται θεωρώντας ένα 70-30 τυχαίο διαχωρισμό, με τα δεδομένα αυτά να χρησιμοποιούνται για την εκπαίδευση ενός software-based ασαφούς ταξινομητή. Με βάση την επιλεγμένη κατάσταση του χώρου εισόδου, κατασκευάζεται ένας ασαφής ταξινομητής με 9 εισόδους, 1 έξοδο και 2 ασαφείς κανόνες. Στη συνέχεια, οι παράμετροι του ασαφούς μοντέλου λογισμικού εξάγονται στις αντίστοιχες παραμέτρους της υλοποίησης του ταξινομητή σε επίπεδο υλικού βάσει της προτεινόμενης αρχιτεκτονικής ΣΑΣ. Στο τέλος, και οι δύο ταξινομητές επαληθεύονται χρησιμοποιώντας το ίδιο σύνολο δοκιμών για να εξασφαλιστεί η δίκαιη σύγκριση των αποτελεσμάτων. Ομοίως με τις προηγούμενες εφαρμογές, για να μειωθούν οι τυχαίες επιδράσεις που προκαλούνται από τον διαχωρισμό εκπαίδευσης-δοκιμής, ολόκληρη η διαδικασία εκπαίδευσης και δοκιμής επαναλαμβάνεται 20 φορές.

Τα αποτελέσματα της ακρίβειας ταξινόμησης και για τις δύο υλοποιήσεις συνοψίζονται στον Πίνακα 6.7, ενώ τα αποτελέσματα για κάθε ξεχωριστή επανάληψη απεικονίζονται σε ιστόγραμμα στο Σχήμα 6.3.2.

Πίνακας 6.7: Αποτελέσματα ακρίβειας διάγνωσης καρκίνου του μαστού στο σύνολο δεδομένων breast cancer Wisconsin (original) dataset (για 20 επαναλήψεις).

Μέθοδος	Καλύτερο (%)	Χειρότερο (%)	Μέση τιμή (%)	Τυπική απόκλιση (%)
Λογισμικό	96.67	91.43	94.43	1.14
Αναλογικά	97.14	91.43	94.71	1.45



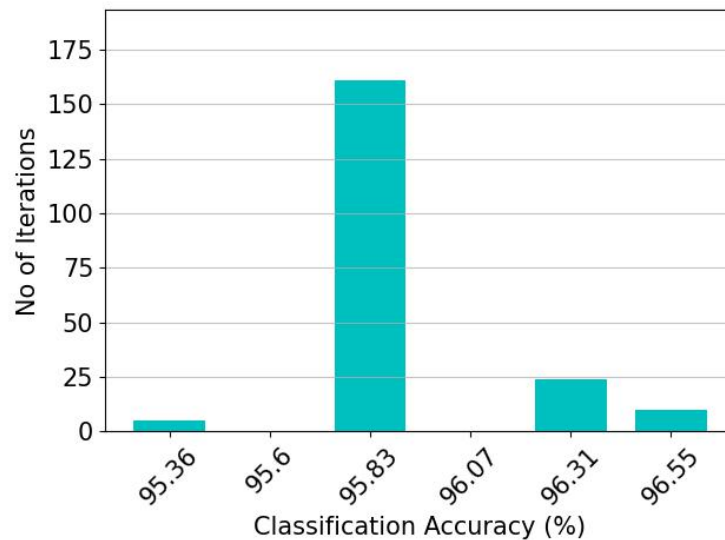
Σχήμα 6.3.2: Αποτελέσματα ταξινόμησης της προτεινόμενης αναλογικής αρχιτεκτονικής (κίτρινο) και του ισοδύναμου μοντέλου λογισμικού (πράσινο) στο σύνολο δεδομένων για τον καρκίνο του μαστού breast cancer Wisconsin (original) dataset για 20 επαναλήψεις.

Τα αποτελέσματα προσομοίωσης των υλοποιήσεων υλικού και λογισμικού του προτεινόμενου ταξινομητή είναι συγκρίσιμα, με την υλοποίηση υλικού να είναι ελαφρώς πιο ακριβής, εμφανίζοντας 0,28% καλύτερη μέση ακρίβεια ταξινόμησης. Αρχικά αυτό μπορεί να φαίνεται περίεργο, καθώς οι αναλογικές ανακρίβειες οδηγούν συνήθως σε μείωση της ακρίβειας του συστήματος. Ωστόσο, στην περίπτωση μας, τόσο λόγω της ίδιας της αρχιτεκτονικής αλλά κυρίως της δομής και του περιεχομένου του συνόλου δεδομένων, οι ανακρίβειες που προέρχονται κυρίως από τη μορφή καμπάνας των αναλογικών συναρτήσεων συμμετοχής Gauss, σε αντίθεση με τις ακριβέστερες γκαουσιανές κατανομές που υλοποιεί και χρησιμοποιεί το λογισμικό, οδηγούν στην πραγματικότητα σε μια μικρή βελτίωση της απόδοσης του ταξινομητή. Κάτι τέτοιο γενικά είναι ανεπιθύμητο, καθώς μπορεί να οδηγήσει σε διαφορετικά ή λιγότερο ακριβή αποτελέσματα ταξινόμησης, αλλά ειδικά στην περίπτωση μας ένα τέτοιο μικρό σφάλμα θα επηρέαζε ελάχιστα την απόδοση του ταξινομητή είτε θετικά είτε αρνητικά, χωρίς να δημιουργεί σοβαρό θέμα.

Ο συγκεκριμένος ταξινομητής επαληθεύεται επίσης όσον αφορά την ευαισθησία του μέσω της ανάλυσης Monte-Carlo. Τα ολοκληρωμένα κυκλώματα υπόκεινται σε διακυμάνσεις λόγω της διαδικασίας της κατασκευής, της μεταβολής της θερμοκρασία και άλλων παραγόντων. Αυτές οι διακυμάνσεις μπορούν να επηρεάσουν την απόδοση του κυκλώματος. Η προσομοίωση Monte Carlo στο περιβάλλον του Cadence είναι ένας τύπος προσομοίωσης που χρησιμοποιείται για την ανάλυση των επιπτώσεων των παραλλαγών και των αβεβαιοτήτων στη σχεδίαση ολοκληρωμένων κυκλωμάτων, αφού πρώτα προσδιοριστούν από το χρήστη οι παράμετροι που υπόκεινται σε μεταβολή, όπως η τάση κατωφλίου των τρανζίστορ ή οι τιμές των αντιστάσεων.

Η προσομοίωση Monte Carlo είναι μια υπολογιστική τεχνική που χρησιμοποιεί τυχαία δειγματοληψία και στατιστική μοντελοποίηση για την επίλυση σύνθετων προβλημάτων ή την εκτίμηση αριθμητικών αποτελεσμάτων. Η μέθοδος αυτή περιλαμβάνει την εκτέλεση πολυάριθμων προσομοιώσεων για την προσέγγιση των αποτελεσμάτων και των πιθανοτήτων, ιδίως σε καταστάσεις όπου οι ντετερμινιστικές μέθοδοι μπορεί να είναι πολύ δύσκολο ή ανέφικτο να εφαρμοστούν άμεσα. Οι προσομοιώσεις Monte Carlo στο Cadence IC Virtuoso είναι ζωτικής σημασίας για τη διασφάλιση ότι τα ολοκληρωμένα κυκλώματα είναι εύρωστα και αξιόπιστα σε όλες τις παραλλαγές των διαδικασιών κατασκευής και των συνθηκών λειτουργίας, βοηθώντας τους σχεδιαστές να κατανοήσουν πώς η μεταβλητότητα επηρεάζει την απόδοση του κυκλώματός τους.

Έτσι λοιπόν, για την επαλήθευση της ευαισθησίας της σχεδίασης εκτελείται Monte-Carlo ανάλυση 200 σημείων στο περιβάλλον του Cadence. Σε αυτή πραγματοποιούνται $N = 200$ εκτελέσεις με τις παραμέτρους πόλωσης και το σύνολο δοκιμών που χρησιμοποιήθηκαν σε μία από τις προηγούμενες 20 επαναλήψεις, η οποία παρείχε απόδοση ακρίβειας 95,71%. Το ιστόγραμμα της ανάλυσης Monte-Carlo απεικονίζεται στο Σχήμα 6.3.3. Η μέση τιμή του $\mu_M = 95,81\%$ και η τυπική απόκλιση $\sigma_M = 0,26\%$ υποδηλώνουν καλά χαρακτηριστικά ευαισθησίας και εύρωστη λειτουργία.



Σχήμα 6.3.3: Post-layout αποτελέσματα προσομοίωσης Monte-Carlo 200 σημείων της προτεινόμενης αρχιτεκτονικής στο σύνολο δεδομένων για τον καρκίνο του μαστού breast cancer Wisconsin (original) dataset σε μία από τις προηγούμενες 20 επαναλήψεις, η οποία παρείχε απόδοση ακρίβειας 95,71%. Η κατανομή που προκύπτει από την Monte-Carlo ανάλυση έχει μέση τιμή $\mu_M = 95,81\%$ και τυπική απόκλιση $\sigma_M = 0,26\%$ με μέγιστη τιμή $max_M = 96,67\%$ και ελάχιστη $min_M = 95,24\%$.

Γενικότερα στη βιβλιογραφία οι περισσότεροι αναλογικοί ταξινομητές είναι σχεδιασμένοι για μια συγκεκριμένη εφαρμογή (application-specific classifiers), επομένως είναι αδύνατη η αμερόληπτη σύγκριση μεταξύ διαφορετικών υλοποιήσεων. Ωστόσο, δεδομένου ότι η ομάδα του εργαστηρίου Σχεδίασης Μικροηλεκτρονικών Κυκλωμάτων του ΕΜΠ έχει σχεδιάσει μια ποικιλία αναλογικών ταξινομητών που βασίζονται σε διαφορετικά μοντέλα μηχανικής μάθησης, μπορούμε να τους προσαρμόσουμε για την ίδια εφαρμογή με αυτή που δοκιμάστηκε στην παρούσα εργασία. Ως εκ τούτου, με στόχο την ανάδειξη των ιδιαίτερων "ευεργετικών" χαρακτηριστικών της προτεινόμενης αρχιτεκτονικής, προχωρήσαμε στη σύγκρισή της με όλες τις προηγούμενες εργασίες του εργαστηρίου που

σχετίζονται με αναλογικούς ταξινομητές. Συγκεκριμένα, ο Πίνακας 6.8 παρέχει μια σύνοψη των επιδόσεων ενός μοντέλου Gaussian Mixture Model (GMM) [Ali+22c], ενός Bayesian [Ali+21b], ενός Threshold [Ali+22b], ενός Support Vector Machine (SVM) [Ali+23] και ενός Centroid ταξινομητή [Ali+22a] και προφανώς του ασαφούς ταξινομητή που σχεδιάστηκε βάσει της προτεινόμενης αρχιτεκτονικής ΣΑΣ.

	Ταξινομητής	Χειρότερη ακρίβεια	Μέση ακρίβεια	Καλύτερη ακρίβεια	Κατανάλωση ισχύος	Ταχύτητα επεξεργασίας	Ενέργεια ανά ταξινόμηση	Εκτιμώμενη έκταση
Αυτή η εργασία	Fuzzy	0.914	0.947	0.971	622.4 nW	4.55K <small>classifications</small> _s	136.79 pJ <small>classification</small>	0.144mm ²
[Ali+ 22c]	GMM	0.829	0.881	0.919	1.04μW	100K <small>classifications</small> _s	10.4 pJ <small>classification</small>	0.088mm ²
[Ali+ 21b]	Bayes	0.787	0.832	0.863	651nW	100K <small>classifications</small> _s	6.51 pJ <small>classification</small>	0.042mm ²
[Ali+ 22b]	Threshold	0.858	0.904	0.947	348.5mW	100K <small>classifications</small> _s	10.4 pJ <small>classification</small>	0.019mm ²
[Ali+ 23]	SVM	0.834	0.868	0.883	58.1μW	140K <small>classifications</small> _s	415 pJ <small>classification</small>	0.32mm ²
[Ali+ 22a]	Centroid	0.918	0.946	0.979	2.2μW	100K <small>classifications</small> _s	22 pJ <small>classification</small>	0.051mm ²

Πίνακας 6.8: Σύγκριση αναλογικών ταξινομητών στο σύνολο δεδομένων breast cancer Wisconsin (original) dataset.

Συνήθως, οι αναλογικοί ταξινομητές υποφέρουν από χαμηλές τιμές ακρίβειας ταξινόμησης, γεγονός που σε ορισμένες περιπτώσεις μπορεί να τους καθιστά ακατάλληλους για εφαρμογές της πραγματικής ζωής. Από την άλλη πλευρά, οι ασαφείς ταξινομητές μπορούν να αποδώσουν καλύτερα σε σύνολα δεδομένα που είναι ελλιπή ή/και περιέχουν σφάλματα επομένως και έναντι των μη ιδανικών δεδομένων και των σφαλμάτων που εμφανίζονται στα αναλογικά κυκλώματα. Όπως φαίνεται στον πίνακα 6.8, ο προτεινόμενος ασαφής ταξινομητής επιδεικνύει τον βέλτιστο συνδυασμό απόδοσης εξαιρετικά χαμηλής κατανάλωσης ισχύος και υψηλής ακρίβειας σε σύγκριση με όλους τους άλλους αναλογικούς ταξινομητές. Ο βέλτιστος αυτός συνδυασμός ωστόσο επιτυγχάνεται εις βάρος της χαμηλότερης ταχύτητας επεξεργασίας και της πληρότητας της περιοχής - κατανάλωσης χώρου.

Ο centroid-based ταξινομητής [Ali+22a] παρέχει σχεδόν παρόμοια μέση ακρίβεια ταξινόμησης, αλλά καταναλώνει περίπου 3.5 φορές περισσότερη ισχύ από την προτεινόμενη αρχιτεκτονική. Επιπλέον, παρόλο που ο threshold ταξινομητής [Ali+22b] είναι μια πιο αποδοτική λύση (περίπου 50% λιγότερη κατανάλωση ενέργειας), η προτεινόμενη αρχιτεκτονική τον ξεπερνά σημαντικά όσον αφορά την ακρίβεια ταξινόμησης. Πρέπει να σημειωθεί ότι για το συγκεκριμένο παράδειγμα εφαρμογής, η υψηλή ταχύτητα ταξινόμησης δεν αποτέλεσε απαίτηση της σχεδίασης, με αποτέλεσμα να θυσιάσει η ταχύτητα επεξεργασίας για να επιτύχουμε καλύτερη ακρίβεια ταξινόμησης. Αυτό επίσης με τη σειρά του οδήγησε σε χαμηλότερη κατανάλωση ισχύος, αλλά έχει αντίστοιχα ως αποτέλεσμα υψηλότερη ενέργεια ανά ταξινόμηση αφού η ενέργεια ανά ταξινόμηση υπολογίστηκε σύμφωνα τον τύπο 6.3.1.

$$\text{Ενέργεια ανά ταξινόμηση} = \frac{\text{Κατανάλωση ισχύος}}{\text{Ταχύτητα επεξεργασίας}} \quad (6.3.1)$$

Κεφάλαιο 7

Επίλογος

7.1 Σύνοψη και Συμπεράσματα	106
7.2 Μελλοντικές Επεκτάσεις	106

7.1 Σύνοψη και Συμπεράσματα

Σε αυτή την εργασία παρουσιάστηκε ένα νέο αμιγώς αναλογικό ολοκληρωμένο σύστημα ασαφούς συμπερασμού γενικής χρήσης τύπου 2 εξαιρετικά χαμηλής κατανάλωσης ισχύος. Η αρχιτεκτονική αναλύθηκε σε επίπεδο συστήματος και εξηγήθηκαν λεπτομερώς οι διάφορες παραλλαγές στα βασικά δομικά της στοιχεία σε επίπεδο τρανζίστορ. Τα στοιχεία αυτά περιλαμβάνουν τροποποιημένα Bump κυκλώματα για τη δημιουργία γκαουσιανών συναρτήσεων συμμετοχής (ασαφών συνόλων), current-mode κυκλώματα MIN/MAX για την υλοποίηση της ασαφούς συλλογιστικής και OTAs σε συνδυασμό για voltage follower-aggregation για την COG αποασαφοποίηση.

Τα FMF κυκλώματα που ορίζουν τις συναρτήσεις συμμετοχής των ασαφών συνόλου εισόδου του προτεινόμενου ΣΑΣ είναι πλήρως ρυθμιζόμενα, επιτρέποντας τον έλεγχο τόσο του σχήματος όσο και της θέσης των γκαουσιανών συναρτήσεων συμμετοχής. Επιπλέον, οι διακόπτες και οι πύλες μετάδοσης επιτρέπουν τον post-fabrication προγραμματισμό της διαδικασίας ασαφούς συλλογιστικής, δηλαδή τον έλεγχο ή την τροποποίηση του ασαφούς συστήματος μετά την κατασκευή του τσιπ, με χρήση εξωτερικών σημάτων ελέγχου. Τέλος, οι μέσες τιμές των (γκαουσιανών) ασαφών συνόλων εξόδου του συστήματος είναι πλήρως ελέγξιμες και ίσες με τις τάσεις εισόδου των OTAs.

Η προτεινόμενη αρχιτεκτονική χρησιμοποιήθηκε για το σχεδιασμό ασαφών ταξινομητών σε τεχνολογία TSMC των 90nm για 3 διαφορετικές εφαρμογές ταξινόμησης και συγκεκριμένα για διάγνωση ασθνεϊκών Θυροειδούς, ανίχνευση δέρματος σε εικόνες και διάγνωση καρκίνου του μαστού. Η προτεινόμενη αρχιτεκτονική εκτελεί αυτόνομα την ταξινόμηση με εντελώς αναλογικό τρόπο, εφόσον προηγουμένως έχει γίνει η εκπαίδευση του μοντέλου σε ένα εξωτερικό σύστημα λογισμικού. Για κάθε εφαρμογή τα πειραματικά αποτελέσματα αποδεικνύουν την ορθή λειτουργία του σχεδιασμένου αναλογικού ταξινομητή τόσο ως προς την ακρίβεια της ταξινόμησης σε σύγκριση με τον αντίστοιχο ταξινομητή υλοποιημένο σε επίπεδο λογισμικού όσο και ως προς την ευαισθησία του κυκλώματος.

Συγκεκριμένα για την περίπτωση της εφαρμογής της διάγνωσης καρκίνου του μαστού προχωρήσαμε σε σύγκριση του προτεινόμενου ασαφούς ταξινομητή με όλους τους αναλογικούς ολοκληρωμένους ταξινομητές που είχε προηγουμένως σχεδιάσει το εργαστήριο Σχεδίασης Μικροηλεκτρονικών Κυκλωμάτων του ΕΜΠ. Η σύγκριση αυτή στο ίδιο σύνολο δεδομένων έδειξε την υπεροχή του προτεινόμενου ταξινομητή ο οποίος παρέχει τον βέλτιστο συνδυασμό εξαιρετικά χαμηλής κατανάλωσης ισχύος και υψηλής απόδοσης ακρίβειας ταξινόμησης.

Συνολικά, η παρούσα εργασία συμβάλλει στην ανάπτυξη ενός ευέλικτου και ακριβούς αμιγώς αναλογικού συστήματος ασαφούς συμπερασμού το οποίο καθίσταται ως μια πολύ χρήσιμη εναλλακτική λύση ως τύπου 2 ΣΑΣ για εφαρμογές υλικού ασαφούς συλλογιστικής εξαιρετικά χαμηλής κατανάλωσης ισχύος. Τέλος, από την παρούσα εργασία προέκυψε η παρακάτω δημοσίευση [Geo+23a].

E. Georgakilas et al. “An ultra-low power fully-programmable analog general purpose type-2 fuzzy inference system”. In: *AEU - International Journal of Electronics and Communications* 170 (2023), p. 154824. ISSN: 1434-8411. DOI: <https://doi.org/10.1016/j.aeue.2023.154824>

7.2 Μελλοντικές Επεκτάσεις

Μελλοντικές εργασίες που σχετίζονται με αυτήν την αρχιτεκτονική θα μπορούσαν να περιλαμβάνουν την κατασκευή και την ρύθμιση ενός πραγματικού chip. Για να γίνει αυτό χρειάζεται ακόμα να σχεδιαστούν αναλογικά και χαμηλής κατανάλωσης ισχύος κυκλώματα για τη διασύνδεση μνήμης με την προτεινόμενη αρχιτεκτονική, με στόχο την αποθήκευση τιμών παραμέτρων.

Επίσης, όπως προτάθηκε στην Ενότητα 5.5.2 στην προτεινόμενη αρχιτεκτονική θα μπορούσαν να ενσωματωθούν ένας πολυπλέκτης (MUX) ενσωματωμένος στην έξοδο κάθε FI μπλοκ και ένα ρολόι για την ενίσχυση της προσαρμοστικότητα και της ενεργειακής απόδοσης του προτεινόμενου ΣΑΣ. Ο πολυπλέκτης θα επέτρεπε την επιλεκτική δρομολόγηση του ρεύματος εξόδου κάθε FI μπλοκ προς τον επιθυμητό OTA με βάση ένα σήμα ελέγχου, με αποτέλεσμα τη μείωση της κατανάλωσης ισχύος, επιτρέποντας σε πολλαπλούς κανόνες με το ίδιο συμπέρασμα να μοιράζονται έναν μόνο OTA, ενώ οι εναπομείναντες θα απενεργοποιούνταν.

Αντίστοιχα, η ενσωμάτωση ενός ρολογιού στο προτεινόμενο αναλογικό ΣΑΣ θα επέτρεπε τη λειτουργία του συστήματος με βάση το χρόνο και θα οδηγούσε σε μειωμένη κατανάλωση ισχύος, μιας και δε θα είχαμε συνεχή

λειτουργία όλων των κυκλωμάτων του τσιπ αλλά βέλτιστα προγραμματισμένη. Συγκεκριμένα, εκμεταλλευόμενοι τη διαδοχική-σειριακή πορεία επεξεργασίας που ακολουθείται κατά την πραγμάτωση της ασαφούς συλλογιστικής στο σύστημα, από το μπλοκ ασαφοποίησης στο FI και στη συνέχεια την αποασαφοποίηση, και συγχρονίζοντας τα κυκλώματα των εκάστοτε μπλοκ με το ρολόι, θα μπορούσαμε να ελέγχουμε τη λειτουργία τους και να τα κρατάμε ενεργά μόνο κατά τη χρονική διάρκεια που το σήμα "βρίσκεται" στο εκάστοτε μπλοκ.

Τέλος, εκτός από την υλοποίηση του ασαφούς ταξινομητή, τα βασικά δομικά στοιχεία της προτεινόμενης αρχιτεκτονικής θα μπορούσαν να τροποποιηθούν ώστε να βελτιώσουν περαιτέρω την απόδοση του μοντέλου και να χρησιμοποιηθούν σε άλλες εφαρμογές ασαφής συλλογιστικής σε επίπεδο υλικού, όπως για παράδειγμα ο ασαφής έλεγχος ή η υλοποίηση κάποιου νευρο-ασαφούς συστήματος όπως το ANFIS.

Παράρτημα Α

Βιβλιογραφία

- [Ahm15] **Ahmed, M. R.** “A Review on Methods, Issues and challenges in Neuromorphic Engineering”. In: Apr. 2015. DOI: [10.1109/ICCSP.2015.7322626](https://doi.org/10.1109/ICCSP.2015.7322626).
- [AA11] **Alikhani, A. and A. Ahmadi.** “A Novel Current-Mode Min–Max Circuit”. In: *Analog Integrated Circuits and Signal Processing* 72 (May 2011), pp. 343–350. DOI: [10.1007/s10470-012-9867-y](https://doi.org/10.1007/s10470-012-9867-y).
- [AA12] **Alikhani, A. and A. Ahmadi.** “A novel current-mode four-quadrant CMOS analog multiplier/divider”. In: *AEU - International Journal of Electronics and Communications* 66 (July 2012), pp. 581–586. DOI: [10.1016/j.aeue.2011.11.012](https://doi.org/10.1016/j.aeue.2011.11.012).
- [Ali+21a] **Alimisis, V. et al.** “A 0.6 V, 3.3 nW, Adjustable Gaussian Circuit for Tunable Kernel Functions”. In: *2021 34th SBC/SBMicro/IEEE/ACM Symposium on Integrated Circuits and Systems Design (SBCCI)*. IEEE. 2021, pp. 1–6.
- [Ali+21b] **Alimisis, V. et al.** “An analog Bayesian classifier implementation, for thyroid disease detection, based on a low-power, current-mode gaussian function circuit”. In: *2021 International conference on microelectronics (ICM)*. IEEE. 2021, pp. 153–156.
- [Ali+21c] **Alimisis, V. et al.** “Analog Gaussian Function Circuit: Architectures, Operating Principles and Applications”. In: *Electronics* 10.20 (2021). ISSN: 2079-9292. DOI: [10.3390/electronics10202530](https://doi.org/10.3390/electronics10202530). URL: <https://doi.org/10.3390/electronics10202530>.
- [Ali+21d] **Alimisis, V. et al.** “Analog gaussian function circuit: Architectures, operating principles and applications”. In: *Electronics* 10.20 (2021), p. 2530.
- [Ali+22a] **Alimisis, V. et al.** “A Hand Gesture Recognition Circuit Utilizing an Analog Voting Classifier”. In: *Electronics* 11.23 (2022), p. 3915.
- [Ali+22b] **Alimisis, V. et al.** “An Analog, Low-Power Threshold Classifier tested on a Bank Note Authentication Dataset”. In: *2022 International Conference on Microelectronics (ICM)*. IEEE. 2022, pp. 66–69.
- [Ali+22c] **Alimisis, V. et al.** “Gaussian Mixture Model classifier analog integrated low-power implementation with applications in fault management detection”. In: *Microelectronics Journal* 126 (2022), p. 105510. ISSN: 0026-2692. DOI: <https://doi.org/10.1016/j.mejo.2022.105510>. URL: <https://doi.org/10.1016/j.mejo.2022.105510>.
- [Ali+23] **Alimisis, V. et al.** “Low-Power Analog Integrated Implementation of the Support Vector Machine Algorithm with on chip learning tested on a Bearing Fault Application”. In: *Sensors* 23.8 (2023), p. 3978.
- [AB04] **Arthur, J. V. and K. A. Boahen.** “Recurrently connected silicon neurons with active dendrites for one-shot learning”. In: *2004 IEEE International Joint Conference on Neural Networks (IEEE Cat. No.04CH37541)* 3 (2004), 1699–1704 vol.3.
- [Asl+21] **Aslanpour, M. S. et al.** “Serverless edge computing: vision and challenges”. In: *2021 Australasian Computer Science Week Multiconference*. 2021, pp. 1–10.
- [AA16] **Azeem, M. F. and K. P. Abdulla.** “Design of an analog current mode CMOS based programmable interval Type-2 Fuzzy Inference System”. In: *2016 IEEE International Conference on Fuzzy Systems (FUZZ-IEEE)*. 2016, pp. 2481–2487. DOI: [10.1109/FUZZ-IEEE.2016.7738005](https://doi.org/10.1109/FUZZ-IEEE.2016.7738005).

- [AM18a] **Azimi, s. m. and H. Miar-Naimi.** “Design an analog CMOS fuzzy logic controller for the inverted pendulum with novel triangular membership function”. In: *Scientia Iranica* (Mar. 2018). DOI: [10.24200/SCI.2018.5224.1153](https://doi.org/10.24200/SCI.2018.5224.1153).
- [AM18b] **Azimi, s. m. and H. Miar-Naimi.** “Design an analog CMOS fuzzy logic controller for the inverted pendulum with novel triangular membership function”. In: *Scientia Iranica* (Mar. 2018). DOI: [10.24200/SCI.2018.5224.1153](https://doi.org/10.24200/SCI.2018.5224.1153).
- [BC00] **Bai, Y. and Y. Chen.** “HyFIS: A hybrid fuzzy inference system”. In: *Journal of Intelligent and Fuzzy Systems* 8.1 (2000), pp. 59–69.
- [BI07] **Bartolozzi, C. and G. Indiveri.** “Synaptic dynamics in analog VLSI”. In: *Neural computation* 19 (Nov. 2007), pp. 2581–603. DOI: [10.1162/neco.2007.19.10.2581](https://doi.org/10.1162/neco.2007.19.10.2581).
- [BMI06] **Bartolozzi, C., S. Mitra, and G. Indiveri.** “An ultra low power current-mode filter for neuromorphic systems and biomedical signal processing”. In: Nov. 2006, pp. 130–133. ISBN: 978-1-4244-0436-0. DOI: [10.1109/BIOCAS.2006.4600325](https://doi.org/10.1109/BIOCAS.2006.4600325).
- [Bat+94] **Baturone, I. et al.** “Current-mode multiple-input Max circuit”. In: *Electronics Letters* 30 (May 1994), pp. 678–680. DOI: [10.1049/el:19940510](https://doi.org/10.1049/el:19940510).
- [Bat+98] **Baturone, I. et al.** “Implementation of Inference/Defuzzification METHODS VIA CONTINUOUS-TIME ANALOG CIRCUITS”. In: (May 1998).
- [Bat+95] **Baturone, I. et al.** “IMPLEMENTATION OF INFERENCE/DEFUZZIFICATION METHODS VIA CONTINUOUS-TIME ANALOG CIRCUITS”. In: 1995.
- [BD12] **Bhatt, R. and A. Dhall.** *Skin Segmentation*. UCI Machine Learning Repository. DOI: <https://doi.org/10.24432/C5T30C>. 2012.
- [Bis06] **Bishop, C. M.** “Pattern recognition”. In: *Machine learning* 128.9 (2006).
- [Bon80] **Bonissone, P.** “A fuzzy sets based linguistic approach: Theory and applications”. In: *Approximate Reasoning in Decis Anal* (Jan. 1980), pp. 99–111.
- [BdE14] **Bosque, G., I. del Campo, and J. Echanobe.** “Fuzzy systems, neural networks and neuro-fuzzy systems: A vision on their hardware implementation and platforms over two decades”. In: *Engineering Applications of Artificial Intelligence* 32 (2014), pp. 283–331. ISSN: 0952-1976. DOI: <https://doi.org/10.1016/j.engappai.2014.02.008>. URL: <https://doi.org/10.1016/j.engappai.2014.02.008>.
- [Bou+98] **Bouras, S. et al.** “Mixed analog-digital fuzzy logic controller with continuous-amplitude fuzzy inferences and defuzzification”. In: *IEEE Transactions on Fuzzy Systems* 6.2 (1998), pp. 205–215. DOI: [10.1109/91.669017](https://doi.org/10.1109/91.669017).
- [BR+01] **Burns, M., G. W. Roberts, et al.** *An introduction to mixed-signal IC test and measurement*. Vol. 2001. IET, 2001.
- [Cap+20] **Capra, M. et al.** “An updated survey of efficient hardware architectures for accelerating deep convolutional neural networks”. In: *Future Internet* 12.7 (2020), p. 113.
- [Car+92] **Carpenter, G. et al.** “Fuzzy ARTMAP: A neural network architecture for incremental supervised learning of analog multidimensional maps”. In: *IEEE Transactions on Neural Networks* 3.5 (1992), pp. 698–713. DOI: [10.1109/72.159059](https://doi.org/10.1109/72.159059).
- [Cas12] **Castillo, O.** “Introduction to Type-2 Fuzzy Logic Control”. In: *Type-2 Fuzzy Logic in Intelligent Control Applications*. Berlin, Heidelberg: Springer Berlin Heidelberg, 2012, pp. 3–5. ISBN: 978-3-642-24663-0. DOI: [10.1007/978-3-642-24663-0_1](https://doi.org/10.1007/978-3-642-24663-0_1). URL: https://doi.org/10.1007/978-3-642-24663-0_1.
- [Cav15] **Cavallaro, F.** “A Takagi-Sugeno Fuzzy Inference System for Developing a Sustainability Index of Biomass”. In: *Sustainability* 7 (Sept. 2015). DOI: [10.3390/su70912359](https://doi.org/10.3390/su70912359).
- [CC17] **Chang, A. X. M. and E. Culurciello.** “Hardware accelerators for recurrent neural networks on FPGA”. In: *2017 IEEE International symposium on circuits and systems (ISCAS)*. IEEE. 2017, pp. 1–4.
- [Chi+14] **Chicca, E. et al.** “Neuromorphic Electronic Circuits for Building Autonomous Cognitive Systems”. In: *Proceedings of the IEEE* 102.9 (2014), pp. 1367–1388. DOI: [10.1109/JPROC.2014.2313954](https://doi.org/10.1109/JPROC.2014.2313954).
- [DAY11] **Daneshvar, M., S. Aminifar, and G. Yosefi.** “Design and Analysis of Current-Mode CMOS Analog Defuzzification Circuits for Fuzzy Controllers”. In: (2011).
- [Del91] **Delbrück, T.** “Bump”. In: *circuits for computing similarity and dissimilarity of analog voltages*. In: *Proceedings of the International Joint Conference on Neural Networks*. 1991.
- [DM93] **Delbrueck, T. and C. Mead.** “Bump circuits”. In: *Proceedings of International Joint Conference on Neural Networks*. Vol. 1. 1993, pp. 475–479.

-
- [Der11] **Dernoncourt, F.** “Fuzzy logic: between human reasoning and artificial intelligence”. In: (Jan. 2011).
- [Des97] **Destexhe, A.** “Kinetic Models of Synaptic Transmission”. In: 1997.
- [DR17] **Dey, S. and T. Roy.** “Parameterized T-Norm and Co-Norm based Intuitionistic Fuzzy Optimization Technique and its Application”. In: *International Journal of Computer Applications* 163 (May 2017), pp. 975–8887. DOI: [10.5120/ijca2017913620](https://doi.org/10.5120/ijca2017913620).
- [DO01] **Dote, Y. and S. Ovaska.** “Industrial applications of soft computing: a review”. In: *Proceedings of the IEEE* 89.9 (2001), pp. 1243–1265. DOI: [10.1109/5.949483](https://doi.org/10.1109/5.949483).
- [DVJ03] **Dualibe, C., M. Verleysen, and P. Jespers.** *Design of Analog Fuzzy Logic Controllers in CMOS Technologies: Implementation, Test and Application*. Jan. 2003. ISBN: 978-1-4020-7359-5. DOI: [10.1007/b101857](https://doi.org/10.1007/b101857).
- [ECP17] **Enz, C., F. Chicco, and A. Pezzotta.** “Nanoscale MOSFET Modeling: Part 2: Using the Inversion Coefficient as the Primary Design Parameter”. In: *IEEE Solid-State Circuits Magazine* 9 (Nov. 2017), pp. 73–81. DOI: [10.1109/MSSC.2017.2745838](https://doi.org/10.1109/MSSC.2017.2745838).
- [Fan+17] **Fanelli de Souza, G. et al.** “A novel fully-programmable analog fuzzifier architecture for interval type-2 fuzzy controllers using current steering mirrors”. In: *Journal of Intelligent Fuzzy Systems* 34 (Dec. 2017), pp. 1–10. DOI: [10.3233/JIFS-171118](https://doi.org/10.3233/JIFS-171118).
- [FQL98] **Farag, W., V. Quintana, and G. Lambert-Torres.** “A genetic-based neuro-fuzzy approach for modeling and control of dynamical systems”. In: *IEEE Transactions on Neural Networks* 9.5 (1998), pp. 756–767. DOI: [10.1109/72.712150](https://doi.org/10.1109/72.712150).
- [Far+19] **Farah, N. et al.** “A Novel Self-Tuning Fuzzy Logic Controller Based Induction Motor Drive System: An Experimental Approach”. In: *IEEE Access* 7 (2019), pp. 68172–68184. DOI: [10.1109/ACCESS.2019.2916087](https://doi.org/10.1109/ACCESS.2019.2916087).
- [Geo+23a] **Georgakilas, E. et al.** “An ultra-low power fully-programmable analog general purpose type-2 fuzzy inference system”. In: *AEU - International Journal of Electronics and Communications* 170 (2023), p. 154824. ISSN: 1434-8411. DOI: <https://doi.org/10.1016/j.aeue.2023.154824>. URL:
- [Geo+23b] **Georgakilas, E. et al.** “An ultra-low power fully-programmable analog general purpose type-2 fuzzy inference system”. In: *AEU - International Journal of Electronics and Communications* 170 (2023), p. 154824. ISSN: 1434-8411. DOI: <https://doi.org/10.1016/j.aeue.2023.154824>.
- [GH20] **Ghasemzadeh, M. and K. Hadidi.** “A new mixed-signal CMOS fuzzy logic controller in current mode”. In: *Journal of Intelligent and Fuzzy Systems* 38 (Feb. 2020), pp. 1–12. DOI: [10.3233/JIFS-191672](https://doi.org/10.3233/JIFS-191672).
- [Gha+14a] **Ghasemzadeh, M. et al.** “A novel mixed-signal digital CMOS fuzzy logic controller in current mode”. In: *2014 Proceedings of the 21st International Conference Mixed Design of Integrated Circuits and Systems (MIXDES)*. 2014, pp. 142–147. DOI: [10.1109/MIXDES.2014.6872174](https://doi.org/10.1109/MIXDES.2014.6872174).
- [Gha+14b] **Ghasemzadeh, M. et al.** “A novel mixed-signal digital CMOS fuzzy logic controller in current mode”. In: *2014 Proceedings of the 21st International Conference Mixed Design of Integrated Circuits and Systems (MIXDES)*. 2014, pp. 142–147. DOI: [10.1109/MIXDES.2014.6872174](https://doi.org/10.1109/MIXDES.2014.6872174).
- [Gil75] **Gilbert, B.** “Translinear circuits: A proposed classification”. In: *Electronics letters* 11.1 (1975), pp. 14–16.
- [Gil98] **Gilbert, B.** “The Multi-tanh Principle: A Tutorial Overview”. In: *Solid-State Circuits, IEEE Journal of* 33 (Feb. 1998), pp. 2–17. DOI: [10.1109/4.654932](https://doi.org/10.1109/4.654932).
- [GBC16] **Goodfellow, I., Y. Bengio, and A. Courville.** *Deep learning*. MIT press, 2016.
- [Got14] **Gottwald, S.** “The Logic of Fuzzy Set Theory: A Historical Approach”. In: Oct. 2014, pp. 41–. ISBN: 978-3-319-06232-7. DOI: [10.1007/978-3-319-06233-4_3](https://doi.org/10.1007/978-3-319-06233-4_3).
- [Gou21] **Gourdouparis, M.** “Design of low-power analog integrated circuits for Support Vector Machine algorithm hardware implementation”. National Technical University of Athens, 2021.
- [Gou+21] **Gourdouparis, M. et al.** “An ultra-low power, ± 0.3 V supply, fully-tunable Gaussian function circuit architecture for radial-basis functions analog hardware implementation”. In: *AEU-International Journal of Electronics and Communications* 136 (2021), p. 153755.
- [Gra+09] **Gray, P. R. et al.** *Analysis and design of analog integrated circuits*. John Wiley & Sons, 2009.
- [GPS96] **Guo, S., L. Peters, and H. Surmann.** “Design and application of an analog fuzzy logic controller”. In: *IEEE Transactions on Fuzzy Systems* 4.4 (1996), pp. 429–438. DOI: [10.1109/91.544303](https://doi.org/10.1109/91.544303).
-

- [HZ08] **He, R. and L. Zhang.** “Evaluation of modern MOSFET models for bulk-driven applications”. In: *2008 51st Midwest Symposium on Circuits and Systems*. IEEE. 2008, pp. 105–108.
- [HM22] **Hendy, H. and C. Merkel.** “Review of spike-based neuromorphic computing for brain-inspired vision: biology, algorithms, and hardware”. In: *Journal of Electronic Imaging* 31.1 (2022), p. 010901. DOI: [10.1117/1.JEI.31.1.010901](https://doi.org/10.1117/1.JEI.31.1.010901). URL:
- [Hoc+13] **Hock, M. et al.** “An analog dynamic memory array for neuromorphic hardware”. In: *2013 European Conference on Circuit Theory and Design (ECCTD)*. IEEE. 2013, pp. 1–4.
- [Hwa+20] **Hwang, S. et al.** “Impact of the Sub-Resting Membrane Potential on Accurate Inference in Spiking Neural Networks”. In: *Scientific Reports* 10 (Feb. 2020). DOI: [10.1038/s41598-020-60572-8](https://doi.org/10.1038/s41598-020-60572-8).
- [Ind+11] **Indiveri, G. et al.** “Neuromorphic Silicon Neuron Circuits”. In: *Frontiers in Neuroscience* 5 (2011). ISSN: 1662-453X. DOI: [10.3389/fnins.2011.00073](https://doi.org/10.3389/fnins.2011.00073). URL:
- [INK12] **Iwai, K., N. Nishikawa, and T. Kurokawa.** “Acceleration of AES encryption on CUDA GPU”. In: *International Journal of Networking and Computing* 2.1 (2012), pp. 131–145.
- [Jab+17] **Jabbar, A. et al.** “Thyroid hormones and cardiovascular disease”. In: *Nature Reviews Cardiology* 14.1 (2017), pp. 39–55.
- [JS97] **Jang, J.-S. and C. Sun.** “A new approach to defuzzification of interval-valued fuzzy sets based on the distance measure”. In: *IEEE Transactions on Systems, Man, and Cybernetics* 27.4 (1997), pp. 625–634.
- [JS93] **Jang, J.-S. R. and C.-T. Sun.** “Functional equivalence between radial basis function networks and fuzzy inference systems”. In: *IEEE Transactions on Neural Networks* 4 (1993), pp. 156–159.
- [Jan93] **Jang, J.-S.** “ANFIS: adaptive-network-based fuzzy inference system”. In: *IEEE Transactions on Systems, Man, and Cybernetics* 23.3 (1993), pp. 665–685. DOI: [10.1109/21.256541](https://doi.org/10.1109/21.256541).
- [JS95] **Jang, J.-S. and C.-T. Sun.** “Neuro-fuzzy modeling and control”. In: *Proceedings of the IEEE* 83.3 (1995), pp. 378–406. DOI: [10.1109/5.364486](https://doi.org/10.1109/5.364486).
- [JSM93] **Jang, J., C. Sun, and E. Mizutani.** *Fuzzy Control Systems: Theory and Design*. John Wiley & Sons, Inc., 1993.
- [JSM97] **Jang, J., C. Sun, and E. Mizutani.** *Neuro-fuzzy and Soft Computing: A Computational Approach to Learning and Machine Intelligence*. MATLAB curriculum series. Prentice Hall, 1997. ISBN: 9780132610667. URL:
- [Jay+16] **Jayakumar, H. et al.** “Energy-efficient system design for IoT devices”. In: *2016 21st Asia and South Pacific design automation conference (ASP-DAC)*. IEEE. 2016, pp. 298–301.
- [KDG14] **Kar, S., S. Das, and P. K. Ghosh.** “Applications of neuro fuzzy systems: A brief review and future outline”. In: *Applied Soft Computing* 15 (2014), pp. 243–259. ISSN: 1568-4946. DOI: <https://doi.org/10.1016/j.asoc.2013.10.014>. URL:
- [KKH07] **Kazeminia, S., A. Khoei, and K. Hadidi.** “High speed high precision voltage-mode MAX and MIN circuits”. In: *Journal of Circuits System and Computers* 16 (Apr. 2007). DOI: [10.1142/S0218126607003642](https://doi.org/10.1142/S0218126607003642).
- [KHS93] **Kettner, T., C. Heite, and K. Schumacher.** “Analog CMOS realization of fuzzy logic membership functions”. In: *IEEE Journal of Solid-State Circuits* 28.7 (1993), pp. 857–861. DOI: [10.1109/4.222189](https://doi.org/10.1109/4.222189).
- [Kha+10] **Khateb, F. et al.** “Utilizing the bulk-driven technique in analog circuit design”. In: *13th IEEE Symposium on Design and Diagnostics of Electronic Circuits and Systems*. IEEE. 2010, pp. 16–19.
- [Kha+14a] **Khayatzadeh, R. et al.** “A new structure of current mode min-max circuit using CMOS technology for fuzzy applications”. In: *2014 22nd Iranian Conference on Electrical Engineering (ICEE)*. 2014, pp. 346–350. DOI: [10.1109/IranianCEE.2014.6999562](https://doi.org/10.1109/IranianCEE.2014.6999562).
- [Kha+14b] **Khayatzadeh, R. et al.** *A new structure of current mode min-max circuit using CMOS technology for fuzzy applications*. 2014. DOI: [10.1109/IranianCEE.2014.6999562](https://doi.org/10.1109/IranianCEE.2014.6999562).
- [KSM12] **Khosla, M., R. Sarin, and M. M. Moin.** “Implementation of Interval Type-2 Fuzzy Systems with Analog Modules”. In: July 2012. DOI: [10.1109/ICSGRC.2012.6287150](https://doi.org/10.1109/ICSGRC.2012.6287150).
- [KSU11] **Khosla, M., R. K. Sarin, and M. Uddin.** “Design of an analog CMOS based interval type-2 fuzzy logic controller chip”. In: *International Journal of Artificial Intelligence and Expert Systems* 2.4 (2011), pp. 167–183.

-
- [Kla65] **Klaua, D.** “Über einen Ansatz zur mehrwertigen Mengenlehre”. In: *Monatsberichte Deutsche Akademie Wissenschaften zu Berlin* 7 (1965), pp. 859–867.
- [Kla66] **Klaua, D.** “Grundbegriffe einer mehrwertigen Mengenlehre”. In: *Monatsberichte Deutsche Akademie Wissenschaften zu Berlin* 8 (1966), pp. 782–802.
- [Kol+17] **Kolkur, S. et al.** “Human skin detection using RGB, HSV and YCbCr color models”. In: *arXiv preprint arXiv:1708.02694* (2017).
- [Li+18] **Li, J. et al.** “On Nie-Tan Operator and Type-Reduction of Interval Type-2 Fuzzy Sets”. In: *IEEE Transactions on Fuzzy Systems* 26.2 (2018), pp. 1036–1039. DOI: [10.1109/TFUZZ.2017.2666842](https://doi.org/10.1109/TFUZZ.2017.2666842).
- [LCC03] **Li, T.-H., S.-J. Chang, and Y.-X. Chen.** “Implementation of human-like driving skills by autonomous fuzzy behavior control on an FPGA-based car-like mobile robot”. In: *IEEE Transactions on Industrial Electronics* 50.5 (2003), pp. 867–880. DOI: [10.1109/TIE.2003.817490](https://doi.org/10.1109/TIE.2003.817490).
- [Liu+02] **Liu, S. et al.** *Analog VLSI: Circuits and Principles*. Bradford Book. MIT Press, 2002. ISBN: 9780262122559. URL: <https://www.mitpress.mit.edu/books/9780262122559>.
- [LR89] **Lowen, R. and C. Roff.** “A new approach to the defuzzification of a fuzzy set”. In: *International Journal of Approximate Reasoning* 4.2 (1989), pp. 149–158.
- [Mac93] **MacLennan, B. J.** “A Review of Analog Computing Technical Report UT-CS-07-601”. In: 1993.
- [Mam74] **Mamdani, E. H.** “Application of fuzzy algorithms for control of simple dynamic plant”. In: *Proceedings of the Institution of Electrical Engineers* 121.12 (1974), pp. 1585–1588.
- [MA75] **Mamdani, E. H. and S. Assilian.** “An experiment in linguistic synthesis with a fuzzy logic controller”. In: *International Journal of Man-Machine Studies* 7.1 (1975), pp. 1–13.
- [MW90a] **Mangasarian, O. L. and W. H. Wolberg.** *Cancer diagnosis via linear programming*. Tech. rep. University of Wisconsin-Madison Department of Computer Sciences, 1990.
- [MW90b] **Mangasarian, O. L. and W. H. Wolberg.** *Cancer diagnosis via linear programming*. Tech. rep. University of Wisconsin-Madison Department of Computer Sciences, 1990.
- [Mau01] **Maundy, B.** “Min/Max circuit for analog convolutional decoders”. In: *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing* 48.8 (2001), pp. 802–806. DOI: [10.1109/82.959874](https://doi.org/10.1109/82.959874).
- [Mea89a] **Mead, C.** *Analog VLSI and Neural Systems*. Addison-Wesley, 1989.
- [Mea89b] **Mead, C.** “Analog VLSI and neural systems”. In: *NASA STI/Recon Technical Report A 90* (1989), p. 16574.
- [Men99] **Mendel, J.** *Fuzzy Control*. Prentice-Hall, Inc., 1999.
- [ML97] **Menon, P. P. and C. G. Lee.** “Fuzzy control systems design and analysis: A linear matrix inequality approach”. In: *IEEE Transactions on Fuzzy Systems* 5.2 (1997), pp. 104–113.
- [Moh+20] **Mohan, P. et al.** “ASIC Accelerator in 28 nm for the Post-Quantum Digital Signature Scheme XMSS”. In: *2020 IEEE 38th International Conference on Computer Design (ICCD)*. IEEE, 2020, pp. 656–662.
- [MC07] **Monmasson, E. and M. N. Cirstea.** “FPGA Design Methodology for Industrial Control Systems—A Review”. In: *IEEE Transactions on Industrial Electronics* 54.4 (2007), pp. 1824–1842. DOI: [10.1109/TIE.2007.898281](https://doi.org/10.1109/TIE.2007.898281).
- [Mul+98] **Mulder, J. et al.** *Dynamic translinear and log-domain circuits: analysis and synthesis*. Springer Science & Business Media, 1998.
- [New98] **Newman, D. J.** “UCI repository of machine learning database”. In: <http://www.ics.uci.edu/~mllearn/MLRepository.html> (1998).
- [OW11a] **Ota, Y. and B. WILAMOWSKI.** “CMOS IMPLEMENTATION OF A VOLTAGE-MODE FUZZY MIN-MAX CONTROLLER”. In: *Journal of Circuits, Systems and Computers* 06 (Nov. 2011). DOI: [10.1142/S0218126696000145](https://doi.org/10.1142/S0218126696000145).
- [OW11b] **Ota, Y. and B. WILAMOWSKI.** “CMOS IMPLEMENTATION OF A VOLTAGE-MODE FUZZY MIN-MAX CONTROLLER”. In: *Journal of Circuits, Systems and Computers* 06 (Nov. 2011). DOI: [10.1142/S0218126696000145](https://doi.org/10.1142/S0218126696000145).
- [OW00] **Ota, Y. and B. M. Wilamowski.** “Current-Mode CMOS Implementation of a Fuzzy Min-Max Network”. In: 2000.
-

- [Ou+22] **Ou, W. et al.** “An overview of brain-like computing: Architecture, applications, and future trends”. In: *Front Neurorobot* 16 (2022), p. 1041108.
- [PA15] **P, A. K. and M. F. Azeem.** “A CMOS Analog Current-Mode Direct and Complementary Membership Function Circuit for Fuzzy Logic Controller Applications”. In: *2015 3rd International Conference on Artificial Intelligence, Modelling and Simulation (AIMS)*. 2015, pp. 48–52. DOI: [10.1109/AIMS.2015.18](https://doi.org/10.1109/AIMS.2015.18).
- [Pad+11] **Padash, M. et al.** “A high precision high frequency VLSI multi-input min-max circuit based on WTA-LTA cells”. In: *2011 International Conference on Electronic Devices, Systems and Applications (ICEDSA)*. 2011, pp. 152–156. DOI: [10.1109/ICEDSA.2011.5959082](https://doi.org/10.1109/ICEDSA.2011.5959082).
- [PLM07] **Pavan, P., L. Larcher, and A. Marmiroli.** *Floating gate devices: operation and compact modeling*. Springer Science & Business Media, 2007.
- [Pir+15] **Pirbazari, M. et al.** “Power and area reduction in CMOS analog fuzzy logic controllers by using a new inference engine structure”. In: *Journal of Intelligent and Fuzzy Systems* 28 (Aug. 2015), pp. 2863–2874. DOI: [10.3233/IFS-151565](https://doi.org/10.3233/IFS-151565).
- [PKH13] **Pirbazari, M. M., A. Khoei, and K. Hadidi.** “Optimization of inference engine in CMOS analog fuzzy logic controllers”. In: *2013 21st Iranian Conference on Electrical Engineering (ICEE)*. 2013, pp. 1–6. DOI: [10.1109/IranianCEE.2013.6599654](https://doi.org/10.1109/IranianCEE.2013.6599654).
- [Raz17] **Razavi, B.** *Design of analog CMOS integrated circuits / Behzad Razavi*. eng. Second edition. New York, NY: McGraw-Hill Education, 2017. ISBN: 9780077496128.
- [RTD16] **Renge, A., A. Tijare, and P. Dakhole.** “CMOS current-mode analog multiplier”. In: *2016 International Conference on Communication and Signal Processing (ICCSP)*. 2016, pp. 0823–0826. DOI: [10.1109/ICCSP.2016.7754260](https://doi.org/10.1109/ICCSP.2016.7754260).
- [RMB06] **Rocha, P., L. Mesquita, and G. Botura Junior.** “Design of an analog defuzzifier in CMOS technology”. In: *Revista Ciências Exatas* 12 (Jan. 2006), pp. 129–137.
- [Ros10] **Ross, T. J.** *Fuzzy Logic with Engineering Applications*. John Wiley & Sons, Inc., 2010.
- [RPI19] **Rubino, A., M. Payvand, and G. Indiveri.** “Ultra-Low Power Silicon Neuron Circuit for Extreme-Edge Neuromorphic Intelligence”. In: *2019 26th IEEE International Conference on Electronics, Circuits and Systems (ICECS)*. 2019, pp. 458–461. DOI: [10.1109/ICECS46596.2019.8964713](https://doi.org/10.1109/ICECS46596.2019.8964713).
- [Rue20] **Rueckert, U.** “Digital Neural Network Accelerators”. In: *NANO-CHIPS 2030*. Springer, 2020, pp. 181–202.
- [RN10] **Russell, S. and P. Norvig.** *Artificial Intelligence: A Modern Approach*. 3rd ed. Prentice Hall, 2010.
- [SSE13] **Sabne, A., P. Sakdhnagool, and R. Eigenmann.** “Scaling large-data computations on multi-GPU accelerators”. In: *Proceedings of the 27th international ACM conference on International conference on supercomputing*. 2013, pp. 443–454.
- [Sab+11] **Sabounchi, N. et al.** “Fuzzy Modeling of Linguistic Variables in a System Dynamics Context”. In: Jan. 2011.
- [SD05a] **Sánchez Gaspariano, L. and A. Diaz-sanchez.** “CMOS ANALOG MAX/MIN OPERATORS: A QUALITATIVE COMPARISON”. In: Mar. 2005.
- [SD05b] **Sánchez Gaspariano, L. and A. Diaz-sanchez.** “CMOS ANALOG MAX/MIN OPERATORS: A QUALITATIVE COMPARISON”. In: Mar. 2005.
- [San+07] **Sanchez-Solano, S. et al.** “FPGA Implementation of Embedded Fuzzy Controllers for Robotic Applications”. In: *IEEE Transactions on Industrial Electronics* 54.4 (2007), pp. 1937–1945. DOI: [10.1109/TIE.2007.898292](https://doi.org/10.1109/TIE.2007.898292).
- [SJ03] **Schaik, A. van and C. Jin.** “The tau-cell: A new method for the implementation of arbitrary differential equations”. In: vol. 1. Jan. 2003, pp. 569–572. DOI: [10.1109/ISCAS.2003.1205627](https://doi.org/10.1109/ISCAS.2003.1205627).
- [Sed+04] **Sedra, A. S. et al.** *Microelectronic circuits*. Vol. 4. Oxford university press New York, 2004.
- [Sha+21] **Sharma, A. K. et al.** “Common-Centroid Layouts for Analog Circuits: Advantages and Limitations”. In: *2021 Design, Automation and Test in Europe Conference and Exhibition (DATE)*. 2021, pp. 1224–1229. DOI: [10.23919/DATE51398.2021.9474244](https://doi.org/10.23919/DATE51398.2021.9474244).
- [She+17] **Shehab, A. et al.** “Quantified self using IoT wearable devices”. In: *International conference on advanced intelligent systems and informatics*. Springer. 2017, pp. 820–831.

-
- [SS20] **Soleimani, M. and S. Sheikhaei.** “Low-Voltage, Low Power, Low Area CMOS Current-Mode Divider Circuit”. In: *2020 28th Iranian Conference on Electrical Engineering (ICEE)*. 2020, pp. 1–3. DOI: [10.1109/ICEE50131.2020.9260610](https://doi.org/10.1109/ICEE50131.2020.9260610).
- [SSA19] **Souza, G. A. F. de, R. B. dos Santos, and L. de Abreu Faria.** “Low-Power Current-Mode Interval Type-2 Fuzzy Inference Engine Circuit”. In: *IEEE Transactions on Circuits and Systems I: Regular Papers* 66.7 (2019), pp. 2639–2650. DOI: [10.1109/TCSI.2019.2899505](https://doi.org/10.1109/TCSI.2019.2899505).
- [SSA21] **Souza, G. A. F. de, R. B. D. Santos, and L. de Abreu Faria.** “A PWM Nie-Tan Type-Reducer Circuit for a Low-Power Interval Type-2 Fuzzy Controller”. In: *IEEE Access* 9 (2021), pp. 158773–158783. DOI: [10.1109/ACCESS.2021.3131877](https://doi.org/10.1109/ACCESS.2021.3131877).
- [Str22] **Strakosi, L.** “Analog integrated circuits for low-power classifiers based on the Gaussian Mixture Model with digital I/O”. National Technical University of Athens, 2022.
- [SK91] **Sugeno, M. and G. Kang.** “Structure identification of Takagi-Sugeno fuzzy models”. In: *Fuzzy Sets and Systems* 41.2 (1991), pp. 199–224.
- [SK85] **Sugeno, M. and G.-Q. T. Kang.** “Structure identification of fuzzy models”. In: *Automatica* 21.5 (1985), pp. 515–527.
- [TS83] **Takagi, T. and M. Sugeno.** “Derivation of fuzzy control rules from human operator’s control actions”. In: *Proc. IFAC Symp. Fuzzy Inform., Knowledge Representation and Decision Analysis*. July 1983, pp. 55–60.
- [TS85a] **Takagi, T. and M. Sugeno.** “Fuzzy identification of systems and its applications to modeling and control”. In: *IEEE Transactions on Systems, Man, and Cybernetics* 15.1 (1985), pp. 116–132.
- [TS85b] **Takagi, T. and M. Sugeno.** “Fuzzy identification of systems and its applications to modeling and control”. In: *IEEE Transactions on Systems, Man, and Cybernetics* SMC-15.1 (1985), pp. 116–132. DOI: [10.1109/TSMC.1985.6313399](https://doi.org/10.1109/TSMC.1985.6313399).
- [Tal+21] **Talib, M. A. et al.** “A systematic literature review on hardware implementation of artificial intelligence algorithms”. In: *The Journal of Supercomputing* 77 (2021), pp. 1897–1938.
- [TS03] **Taniguchi, R. and S. Saitoh.** “A new ANFIS-GA hybrid system for environmental model identification”. In: *Journal of Intelligent and Fuzzy Systems* 13.3 (2003), pp. 217–222.
- [TIT00] **Tanno, K., O. Ishizuka, and Z. Tang.** “Four-quadrant CMOS current-mode multiplier independent of device parameters”. In: *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing* 47.5 (2000), pp. 473–477. DOI: [10.1109/82.842116](https://doi.org/10.1109/82.842116).
- [TMJ21] **Tavoosi, J., A. Mohammadzadeh, and K. Jermisittiparsert.** “A review on type-2 fuzzy neural networks for system identification”. In: *Soft Comput* 25 (2021), pp. 7197–7212. DOI: [10.1007/s00500-021-05686-5](https://doi.org/10.1007/s00500-021-05686-5).
- [Tok11] **Tokmakçi, M.** “A novel CMOS defuzzification circuit employing current differencing buffered amplifier based current-mode multipliers”. In: *Informacije MIDE M* 41 (Jan. 2011), pp. 65–69.
- [Tou+02] **Toumazou, C. et al.** “Trade-Offs in Analog Circuit Design”. In: *Integrated Circuit Design* 1.1 (2002), pp. 1–25. DOI: [10.1007/b117184](https://doi.org/10.1007/b117184).
- [Tsu89] **Tsukamoto, Y.** “Fuzzy Control: A New Approach to the Control of Complex Systems”. In: *IEEE Transactions on Systems, Man, and Cybernetics* 19.2 (1989), pp. 662–668.
- [Val+18] **Valizadeh Yaghmourali, Y. et al.** “A low-power, fully programmable membership function generator using both transconductance and current modes”. In: *Fuzzy Sets and Systems* 337 (2018). Theme: Applications, pp. 128–142. ISSN: 0165-0114. DOI: <https://doi.org/10.1016/j.fss.2017.03.005>. URL:
- [Van11] **Vanderpump, M. P.** “The epidemiology of thyroid disease.” In: *British medical bulletin* 99.1 (2011).
- [VDR10] **Venugopal, C., S. Devi, and K. Rao.** “Predicting ERP User Satisfaction—an Adaptive Neuro Fuzzy Inference System (ANFIS) Approach”. In: *Intelligent Information Management* 2.7 (2010), pp. 422–430. DOI: [10.4236/iim.2010.27052](https://doi.org/10.4236/iim.2010.27052).
- [Vit98] **Vittoz, E.** “Analog VLSI for Collective Computation”. In: vol. 2. Sept. 1998. DOI: [10.1109/ICECS.1998.814808](https://doi.org/10.1109/ICECS.1998.814808).
- [WCC06] **Wang, A., B. H. Calhoun, and A. P. Chandrakasan.** *Sub-threshold design for ultra low-power systems*. Vol. 95. Springer, 2006.
-

- [WJ06] **Wang, W.-z. and D.-m. Jin.** “Neuro-fuzzy system with high-speed low-power analog blocks”. In: *Fuzzy Sets and Systems* 157.22 (2006), pp. 2974–2982. ISSN: 0165-0114. DOI: <https://doi.org/10.1016/j.fss.2006.07.001>. URL:
- [Wie93] **Wiegerink, R. J.** “The MOS Translinear Principle”. In: *Analysis and Synthesis of MOS Translinear Circuits*. Boston, MA: Springer US, 1993, pp. 9–29. ISBN: 978-1-4615-3214-9. DOI: [10.1007/978-1-4615-3214-9_2](https://doi.org/10.1007/978-1-4615-3214-9_2). URL:
- [Wu+22] **Wu, J. et al.** “Analog Optical Computing for Artificial Intelligence”. In: *Engineering* 10 (2022), pp. 133–145. ISSN: 2095-8099. DOI: <https://doi.org/10.1016/j.eng.2021.06.021>. URL:
- [Yil22] **Yildirim, M.** “Correction to: Analog circuit architecture for max and min pooling methods on image”. In: *Analog Integrated Circuits and Signal Processing* 110 (Feb. 2022). DOI: [10.1007/s10470-021-01973-1](https://doi.org/10.1007/s10470-021-01973-1).
- [Zad99] **Zadeh, L. A.** “A new approach to defuzzification of type-2 fuzzy sets based on the entropy measure”. In: *IEEE Transactions on Fuzzy Systems* 7.6 (1999), pp. 841–855.
- [Zad65] **Zadeh, L.** “Fuzzy sets”. In: *Information and Control* 8.3 (1965), pp. 338–353. ISSN: 0019-9958. DOI: [https://doi.org/10.1016/S0019-9958\(65\)90241-X](https://doi.org/10.1016/S0019-9958(65)90241-X). URL:
- [ZHD23] **Zhang, Z., H. He, and X. Deng.** “An FPGA-Implemented Antinoise Fuzzy Recurrent Neural Network for Motion Planning of Redundant Robot Manipulators”. In: *IEEE Transactions on Neural Networks and Learning Systems* (2023), pp. 1–13. DOI: [10.1109/TNNLS.2023.3253801](https://doi.org/10.1109/TNNLS.2023.3253801).