



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ
ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΗΛΕΚΤΡΙΚΗΣ ΙΣΧΥΟΣ
ΕΡΓΑΣΤΗΡΙΟ ΗΛΕΚΤΡΙΚΩΝ ΜΗΧΑΝΩΝ ΚΑΙ
ΗΛΕΚΤΡΟΝΙΚΩΝ ΙΣΧΥΟΣ

**Συμβολή στην Ανάπτυξη Μετατροπέων Ισχύος με
Ημιαγωγούς Καρβιδίου του Πυριτίου και Συμβατότητα
με τους Κώδικες Δικτύου**

ΔΙΔΑΚΤΟΡΙΚΗ ΔΙΑΤΡΙΒΗ

Γεώργιος Ε. Καμπίσης

Αθήνα, Ιούλιος 2016



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ
ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΗΛΕΚΤΡΙΚΗΣ ΙΣΧΥΟΣ
ΕΡΓΑΣΤΗΡΙΟ ΗΛΕΚΤΡΙΚΩΝ ΜΗΧΑΝΩΝ ΚΑΙ
ΗΛΕΚΤΡΟΝΙΚΩΝ ΙΣΧΥΟΣ

**Συμβολή στην Ανάπτυξη Μετατροπέων Ισχύος με
Ημιαγωγούς Καρβιδίου του Πυριτίου και Συμβατότητα
με τους Κώδικες Δικτύου**

ΔΙΔΑΚΤΟΡΙΚΗ ΔΙΑΤΡΙΒΗ

Γεώργιος Ε. Καμπίτσης

Συμβουλευτική Επιτροπή: Σταύρος Α. Παπαθανασίου
Στέφανος Ν. Μανιάς
Αντώνιος Γ. Κλαδάς

Εγκρίθηκε από την επταμελή εξεταστική επιτροπή την ...^η Ιουλίου 2016

.....
Σταύρος Παπαθανασίου
Αν. Καθηγητής Ε.Μ.Π.

.....
Στέφανος Μανιάς
Καθηγητής Ε.Μ.Π.

.....
Αντώνιος Κλαδάς
Καθηγητής Ε.Μ.Π.

.....
Ιωάννης Ξανθάκης
Καθηγητής Ε.Μ.Π.

.....
Ιωάννης Σταθόπουλος
Καθηγητής Ε.Μ.Π.

.....
Γεώργιος Κορρές
Καθηγητής Ε.Μ.Π.

.....
Εμμανουήλ Τατάκης
Καθηγητής Παν. Πατρών

Αθήνα, Ιούλιος 2016

.....

Γεώργιος Ε. Καμπίτσης.

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών Ε.Μ.Π.

Διδάκτωρ Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών Ε.Μ.Π.

Υπότροφος του Ιδρύματος Κρατικών Υποτροφιών - Πρόγραμμα Siemens

Copyright © Γεώργιος Ε. Καμπίτσης, 2016.

Με επιφύλαξη παντός δικαιώματος. All rights reserved.

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τον συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.

Η παρούσα διδακτορική διατριβή χρηματοδοτήθηκε από το πρόγραμμα «ΥΠΟΤΡΟΦΙΕΣ ΑΡΙΣΤΕΙΑΣ Ι.Κ.Υ. ΜΕΤΑΠΤΥΧΙΑΚΩΝ ΣΠΟΥΔΩΝ ΣΤΗΝ ΕΛΛΑΔΑ - ΠΡΟΓΡΑΜΜΑ SIEMENS»

Στην παρούσα διδακτορική διατριβή μελετάται η αξιοποίηση των ημιαγωγικών διακοπών καρβιδίου του πυριτίου (SiC) σε μετατροπείς ισχύος διασυνδεδεμένων φωτοβολταϊκών (Φ/Β) σταθμών. Παράλληλα, αναπτύσσονται εξελιγμένες στρατηγικές ελέγχου για την εξασφάλιση της συμβατότητας με τα πρότυπα διασύνδεσης στο δίκτυο ηλεκτρικής ενέργειας και τους σύγχρονους κώδικες δικτύου.

Πραγματοποιείται διεξοδική μελέτη της συμπεριφοράς των ημιαγωγών SiC, τόσο στη μόνιμη κατάσταση αγωγής όσο και κατά τις διακοπτικές μεταβάσεις. Ιδιαίτερη έμφαση δίνεται στον χαρακτηρισμό των ημιαγωγών επίδρασης πεδίου ένωσης (JFETs) και των τρανζίστορ επίδρασης πεδίου μονωμένης πύλης (MOSFETs) σε λειτουργία τρίτου τεταρτημόριου και ανάστροφης αποκατάστασης. Η μελέτη επικεντρώνεται στην καταγραφή και ανάλυση της απόκρισης των διακοπτικών στοιχείων SiC σε σφάλματα βραχυκύκλωσης. Ιδιαίτερη προσοχή δίδεται στην επίδραση της παρασιτικής αυτεπαγωγής του κυκλώματος στον τρόπο εξέλιξης του φαινομένου βραχυκύκλωσης. Διεξάγονται διαδοχικά πειράματα βραχυκύκλωσης αυξανόμενης διάρκειας για την καταγραφή της ανθεκτικότητας και του μηχανισμού διάσπασης των διαφόρων τύπων ημιαγωγικών διακοπών SiC. Τα πειραματικά αποτελέσματα αποδεικνύουν την υπεροχή των ημιαγωγών SiC, έναντι των συμβατικών διακοπών πυριτίου, από πλευράς απόδοσης, σταθερότητας και αντοχής σε σφάλματα.

Επιπλέον, προτείνεται ένα γενικευμένο κύκλωμα οδήγησης, εφαρμόσιμο σε τρανζίστορ ισχύος SiC τόσο μόνιμης κατάστασης αποκοπής (normally-off) όσο και μόνιμης κατάστασης αγωγής (normally-on), η αρχή λειτουργίας του οποίου βασίζεται στην ορθή πόλωση της επαφής πύλης-πηγής. Η αποτελεσματικότητα του κυκλώματος αξιολογείται έχοντας ως κριτήριο την ελαχιστοποίηση των απωλειών αγωγής και των διακοπτικών απωλειών. Τα θεωρητικά αποτελέσματα επικυρώνονται μέσω πειραματικών μετρήσεων, ενώ αναδεικνύονται τα πλεονεκτήματα της προτεινόμενης διάταξης έναντι των συμβατικών κυκλωμάτων οδήγησης. Επίσης, προτείνεται ένα εξελιγμένο κύκλωμα αναγνώρισης και εκκαθάρισης σφαλμάτων υπερέντασης, το οποίο παράλληλα, προστατεύει τους ημιαγωγούς SiC από απώλεια της τροφοδοσίας και από υπέρταση λόγω απότομης διακοπής του ρεύματος βραχυκύκλωσης.

Τα προτεινόμενα κυκλώματα οδήγησης και προστασίας αποτελούν τα βασικά δομικά στοιχεία του τριφασικού αντιστροφέα υψηλής απόδοσης, ο οποίος σχεδιάστηκε και κατασκευάστηκε με ημιαγωγικούς διακόπτες SiC, για τη διασύνδεση της Φ/Β γεννήτριας στο δίκτυο ηλεκτρικής ενέργειας. Προηγμένες τεχνικές κλειδώματος φάσης (PLL) υλοποιούνται σε ψηφιακό μικροεπεξεργαστή, η αποτελεσματικότητα των οποίων εξετάζεται σε συνθήκες διαταραχών του δικτύου, όπως βυθίσεις τάσεως και διακυμάνσεις συχνότητας. Η εξαιρετική δυναμική απόκριση του ελεγκτή ρεύματος (PR) σε απότομες μεταβολές των μεγεθών αναφοράς (ενεργός και άεργος ισχύς) επιβεβαιώνεται μέσω προσομοιώσεων στο Matlab/Simulink, καθώς και πειραματικών δοκιμών στον πρωτότυπο Φ/Β αντιστροφέα, ονομαστικής ισχύος 5 kW.

Παράλληλα, μελετώνται και αναπτύσσονται τεχνικές ελέγχου για την ικανοποίηση των απαιτήσεων αδιάλειπτης λειτουργίας του Φ/Β σταθμού υπό συνθήκες σφάλματος, σύμφωνα με

τους σύγχρονους κώδικες δικτύου. Η προτεινόμενη διάταξη ελέγχου εφαρμόζεται στο πρωτότυπο σύστημα. Ανταποκρίνεται αποτελεσματικά στις απαιτήσεις υποστήριξης της τάσης δικτύου σε συνθήκες τριφασικών και ασύμμετρων βυθίσεων, προκαλώντας ελάχιστη υπερύψωση του ρεύματος εξόδου, μικρή διακύμανση της τάσης του dc-ζυγού, και ικανοποιητική δυναμική απόκριση.

Λέξεις Κλειδιά: Ανάστροφη αποκατάσταση, αντιστροφείας, αξιοπιστία, βραχυκύκλωμα, δυνατότητα αδιάλειπτης λειτουργίας, καρβίδιο του πυριτίου, κύκλωμα οδήγησης, μηχανισμός διάσπασης, κώδικες δικτύου, φωτοβολταϊκά, SiC JFET, SiC MOSFET.

Abstract

In this Ph.D. dissertation, the utilization of Silicon Carbide (SiC) power devices in a grid connected photovoltaic (PV) inverter is investigated. Advanced control techniques for ensuring compliance with the interconnection Standards and the new grid code requirements are also developed.

A thorough investigation of the conduction and switching properties of the newly introduced semiconductor devices is initially carried out. Emphasis is placed on the characterization of SiC Junction Field Effect Transistors (JFETs) and Metal Oxide Field Effect Transistors (MOSFETs) during third-quadrant operation and reverse recovery. The study is also focused on the response of the SiC power transistors in hard switch faults and faults under load conditions. Special attention is given on the effect of the parasitic inductance on the short circuit progression. A destructive test is performed in order to obtain the short circuit withstand capability and the failure mechanism of each type of semiconductor. Experiments conducted with both Si and SiC devices show the superiority of the latter in terms of system efficiency, stability and endurance in high power and confirm the ruggedness that SiC devices exhibit outside their safe operating area.

A universal, ac-coupled driving circuit applicable to both normally-on and normally-off SiC semiconductors is proposed, utilizing forward bias during conduction state. The prototype is investigated in terms of efficiency, considering both conduction and switching losses. The theoretical results are experimentally validated, while advantages over alternative gate drive circuits are recorded. An advanced overcurrent protection scheme is also proposed, able to address gate drive power failure and prevent the overvoltage caused by an abrupt turn-off of the short circuit current.

The proposed driving and protection circuits constitute the basic structure of the developed grid connected, three phase, all-SiC PV inverter. Advanced phase locked loop (PLL) techniques are implemented, in discrete time, in the digital controller and tested under grid disturbances, such as phase voltage sags and frequency fluctuations. The exceptional dynamic response of the developed proportional-resonant (PR) current controller during abrupt changes of the active and reactive power references is validated through simulations in Matlab/Simulink and experimental testing in the 5 kW PV inverter prototype.

In addition, new control strategies for meeting the Fault Ride Through (FRT) requirements, according to the latest grid codes, are developed and experimentally tested. The proposed control technique offers voltage support capability during symmetrical and asymmetrical voltage sags, while the output current is kept within the predefined limits and the dc-link voltage overshoot is mitigated.

Keywords: Driver circuits, failure mechanism, Fault Ride Through (FRT), grid codes, grid connected inverter, photovoltaic (PV), reliability, reverse recovery, short circuit, Silicon Carbide (SiC), SiC JFET, SiC MOSFET.

Ευχαριστίες

Με την ολοκλήρωση της παρούσας διδακτορικής διατριβής, οφείλω να αναγνωρίσω τη συνεισφορά πολλών ανθρώπων και να τους εκφράσω τις βαθύτερες ευχαριστίες μου για την καθοδήγηση, την εμπιστοσύνη που μου έδειξαν και τη στήριξή τους σε κάθε μου βήμα, όλα αυτά τα χρόνια.

Αρχικά, θα ήθελα να ευχαριστήσω τον επιβλέποντα Καθηγητή μου, κ Σταύρο Παπαθανασίου, για την υποδειγματική του καθοδήγηση και τη συνεχή ενθάρρυνση καθ' όλη τη διάρκεια της διδακτορικής διατριβής. Τον ευχαριστώ θερμά που μου έδωσε την ευκαιρία να ασχοληθώ ερευνητικά με ένα τεχνολογικά φλέγον θέμα και ιδιαίτερα για τις πολύτιμες συμβουλές και γόνιμες παρατηρήσεις του, που με δίδαξαν τον σωστό τρόπο προσέγγισης και αντιμετώπισης των προβλημάτων.

Επίσης, θα ήθελα να ευχαριστήσω τον Καθηγητή και μέλος της τριμελούς συμβουλευτικής επιτροπής μου, κ. Στέφανο Μανιά, για τη συνεπίβλεψη μεγάλου τμήματος της παρούσας διατριβής. Η επιστημονική, πνευματική και ηθική του υποστήριξη με βοήθησαν να αντιμετωπίσω τις προκλήσεις των τελευταίων ετών. Πέραν των επιστημονικών γνώσεων που μου παρείχε, τόσο σε προπτυχιακό όσο και μεταπτυχιακό επίπεδο, μου μετέδωσε την αγάπη του για την έρευνα.

Αισθάνομαι επίσης την ανάγκη να ευχαριστήσω τον Καθηγητή κ. Αντώνιο Κλαδά, μέλος της τριμελούς συμβουλευτικής επιτροπής μου, όχι μόνο για τη συνεργασία και τις τεχνικές του συμβουλές, αλλά και για τις εποικοδομητικές, επιστημονικές και μη, συζητήσεις που είχαμε.

Παράλληλα, θα ήθελα να ευχαριστήσω τον Καθηγητή, κ. Ιωάννη Ξανθάκη διότι μου ενέπνευσε το ενδιαφέρον ενασχόλησης με την τεχνολογία των ημιαγωγών, από τα πρώτα κίολας χρόνια του προπτυχιακού κύκλου σπουδών μου και για τη συμμετοχή του στην εξεταστική επιτροπή. Θερμές ευχαριστίες για την πρόθυμη συμμετοχή τους στην κρίση της διδακτορικής μου διατριβής, τα εποικοδομητικά τους σχόλια και τις προτάσεις τους οφείλω στους Καθηγητές κ. Ιωάννη Σταθόπουλο και κ. Γεώργιο Κορρέ και κ. Εμμανουήλ Τατάκη.

Ξεχωριστά νιώθω την ανάγκη να ευχαριστήσω τους συνεργάτες, αλλά πάνω από όλα φίλους μου, Ελένη Γατή και Στρατή Μπατζέλη, για την άπογη συνεργασία που είχαμε όλα αυτά τα χρόνια, τη συμπαράσταση και τη βοήθεια που μου προσέφεραν απλόχερα, τις καθημερινές εποικοδομητικές συζητήσεις μας, αλλά κυρίως, για τις όμορφες στιγμές που περάσαμε. Ευχαριστώ, επίσης, τους Σωτήρη Κοκόση, Σωτήρη Νάνου και Γιώργο Ψαρρό, για τη βοήθεια που μου παρείχαν και το ευχάριστο κλίμα συνεργασίας.

Όμως, το πιο μεγάλο “ευχαριστώ” το οφείλω στην οικογένειά μου, τον πατέρα μου Ευάγγελο, τη μητέρα μου Ξανθή και τον αδερφό μου Ανδρέα, για την αμέριστη αγάπη τους, τη διαρκή ενθάρρυνση, την καθοδήγηση και την υποστήριξή τους. Είναι οι άνθρωποι που μου μετέδωσαν την αγάπη τους για την επιστήμη και την έρευνα και, αναμφίβολα, αποτελούν πρότυπο για εμένα. Δικαιωματικά, η παρούσα διατριβή είναι αφιερωμένη σε αυτούς.

Πίνακας Περιεχομένων

Κεφάλαιο 1. 1

Εισαγωγή

| | |
|--|----|
| 1.1. Ανάπτυξη μετατροπέων ισχύος..... | 1 |
| 1.1.1 Τεχνολογία καρβιδίου του πυριτίου και διαθέσιμοι ημιαγωγικοί διακόπτες | 2 |
| 1.1.2 Καταστάσεις λειτουργίας των τρανζίστορ ισχύος SiC..... | 4 |
| 1.1.3 Ανασκόπηση της σύγχρονης βιβλιογραφίας | 5 |
| 1.2. Ενίσχυση δυνατοτήτων διεξόδου Φ/Β σταθμών και διατήρησης ευστάθειας του δικτύου | 8 |
| 1.2.1 Τεχνικές απαιτήσεις των σύγχρονων κωδικών δικτύου | 9 |
| 1.2.2 Ανασκόπηση της σύγχρονης βιβλιογραφίας | 11 |
| 1.3. Στόχοι και σημεία συνεισφοράς της παρούσας διατριβής | 14 |
| 1.3.1 Διεξοδική μελέτη των χαρακτηριστικών των νέων τρανζίστορ SiC..... | 14 |
| 1.3.2 Πρωτότυπα κυκλώματα οδήγησης και προστασίας | 14 |
| 1.3.3 Σχεδίαση και ανάπτυξη τριφασικού αντιστροφέα | 14 |
| 1.3.4 Ελεγκτής ισχύος FRT..... | 15 |
| 1.4. Μεθοδολογία και διάρθρωση της διατριβής | 15 |

Κεφάλαιο 2. 17

Χαρακτηρισμός των ημιαγωγικών διακοπών καρβιδίου του πυριτίου

| | |
|--|----|
| 2.1. Εισαγωγή..... | 17 |
| 2.1.1 Ιστορική αναδρομή - Εξέλιξη των ημιαγωγών | 17 |
| 2.1.2 Βασικές αρχές λειτουργίας των τρανζίστορ SiC..... | 19 |
| 2.2. Χαρακτηριστικές ορθής πόλωσης..... | 25 |
| 2.3. Χαρακτηριστικές ανάστροφης πόλωσης..... | 28 |
| 2.3.1 Ανάστροφη λειτουργία των VT SiC JFETs..... | 28 |
| 2.3.2 Ανάστροφη αποκατάσταση διόδων SiC..... | 35 |
| 2.4. Δυναμική Συμπεριφορά..... | 42 |
| 2.4.1 Παρασιτικές χωρητικότητες..... | 43 |
| 2.4.2 Παράμετροι δυναμικής συμπεριφοράς..... | 45 |
| 2.4.3 Διακοπτική συμπεριφορά με επαγωγικό φορτίο | 45 |
| 2.4.4 Πειραματικά αποτελέσματα..... | 48 |
| 2.5. Χαρακτηρισμός των τρανζίστορ SiC σε συνθήκες βραχυκύκλωσης..... | 52 |
| 2.5.1 Περιγραφή του φαινομένου βραχυκύκλωσης | 52 |
| 2.5.2 Κυκλωματική διάταξη μελέτης βραχυκυκλωμάτων | 54 |
| 2.5.3 Πειραματικά αποτελέσματα - Παραμετρική ανάλυση | 57 |
| 2.5.4 Πειραματική σύγκριση διαφορετικών τύπων βραχυκύκλωσης..... | 61 |

| | |
|---|----|
| 2.5.5 Μηχανισμός διάσπασης των ημιαγωγικών διακοπών λόγω υπέρβασης του ορίου ισχύος (Power limiting failure)..... | 64 |
| 2.5.6 Μηχανισμός διάσπασης των ημιαγωγικών διακοπών λόγω υπέρβασης του ορίου ενέργειας (Energy limiting failure)..... | 65 |
| 2.6. Συμπεράσματα..... | 69 |

Κεφάλαιο 3. 71

Κυκλώματα Οδήγησης και Προστασίας των Τρανζίστορ Καρβιδίου του Πυριτίου

| | |
|--|-----|
| 3.1. Εισαγωγή..... | 71 |
| 3.2. Κυκλώματα Οδήγησης των SiC MOSFETs..... | 72 |
| 3.3. Κυκλώματα Οδήγησης των normally-on SiC JFETs | 74 |
| 3.3.1 Εισαγωγή | 74 |
| 3.3.2 Συμβατικά κυκλώματα οδήγησης stand alone | 77 |
| 3.3.3 Προτεινόμενο κύκλωμα οδήγησης..... | 80 |
| 3.3.4 Πειραματικά αποτελέσματα..... | 83 |
| 3.4. Κυκλώματα Οδήγησης των normally-off SiC JFETs | 89 |
| 3.4.1 Συμβατικά κυκλώματα οδήγησης stand alone | 89 |
| 3.4.2 Προτεινόμενο κύκλωμα οδήγησης - Προσαρμογή σε normally-off SiC JFETs | 90 |
| 3.4.3 Πειραματικά αποτελέσματα..... | 90 |
| 3.5. Περιπτώσεις σφάλματος σε τριφασικό αντιστροφέα πηγής τάσης | 92 |
| 3.6. Τεχνικές αναγνώρισης του σφάλματος βραχυκύκλωσης | 94 |
| 3.6.1 Αναγνώριση σφάλματος με αντίσταση σειράς..... | 94 |
| 3.6.2 Μέθοδος αναγνώρισης σφάλματος de-saturation | 94 |
| 3.6.3 Τεχνική αναγνώρισης σφάλματος μέσω αισθητήρων ρεύματος | 96 |
| 3.7. Λειτουργία ομαλής σβέσης | 98 |
| 3.7.1 Ανάλυση του κυκλώματος | 98 |
| 3.7.2 Πειραματικά αποτελέσματα..... | 98 |
| 3.8. Προστασία των τρανζίστορ ισχύος normally-on από απώλεια τροφοδοσίας | 99 |
| 3.8.1 Ανάλυση του κυκλώματος | 99 |
| 3.9. Αλγόριθμος προστασίας του ψηφιακού μικροεπεξεργαστή..... | 101 |

Κεφάλαιο 4. 103

Έλεγχος Μετατροπέα Φωτοβολταϊκού Συστήματος Διασυνδεδεμένου με το Δίκτυο

| | |
|--|-----|
| 4.1. Εισαγωγή..... | 103 |
| 4.1.1 Τοπολογίες φωτοβολταϊκών σταθμών | 103 |

| | | |
|-------|--|-----|
| 4.1.2 | Τοπολογίες αντιστροφών | 105 |
| 4.1.3 | Περιγραφή του συστήματος..... | 105 |
| 4.2. | Πρότυπα διασύνδεσης των φωτοβολταϊκών σταθμών στο δίκτυο..... | 107 |
| 4.2.1 | Εύρος τάσης κανονικής λειτουργίας..... | 107 |
| 4.2.2 | Διακυμάνσεις τάσεως..... | 107 |
| 4.2.3 | Συγχρονισμός με το δίκτυο και διακυμάνσεις συχνότητας..... | 108 |
| 4.2.4 | Επανασύνδεση μετά από διαταραχές του δικτύου | 108 |
| 4.2.5 | Αρμονική παραμόρφωση του εγχεόμενου ρεύματος | 109 |
| 4.2.6 | Έγχυση dc ρεύματος | 109 |
| 4.2.7 | Συντελεστής ισχύος..... | 109 |
| 4.3. | Διάταξη κλειδώματος φάσης - PLL | 110 |
| 4.3.1 | Διάταξη PLL στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς (SRF-PLL) | 110 |
| 4.3.2 | PLL με προσαρμοστικό φίλτρο δευτέρας τάξεως (DSOGI-PLL)..... | 111 |
| 4.3.3 | PLL διπλής απόξευξης στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς (DDSRF-PLL)..... | 113 |
| 4.3.4 | Αποτελέσματα προσομοίωσης..... | 114 |
| 4.3.5 | Μέθοδοι διακριτοποίησης..... | 115 |
| 4.3.6 | Πειραματική επιβεβαίωση | 117 |
| 4.4. | Έλεγχος ενεργού και αέργου ισχύος | 118 |
| 4.4.1 | Έλεγχος του μετατροπέα dc/dc | 120 |
| 4.4.2 | Προσδιορισμός ρευμάτων αναφοράς..... | 121 |
| 4.4.3 | Ελεγκτές ρεύματος..... | 122 |
| 4.4.4 | Τεχνική διαμόρφωσης εύρους παλμών με χρήση χωρικών διανυσμάτων (SVM) | 124 |
| 4.5. | Αποτελέσματα προσομοίωσης | 128 |
| 4.5.1 | Γραμμική μεταβολή της ακτινοβολίας..... | 129 |
| 4.5.2 | Βηματική αλλαγή της αέργου ισχύος αναφοράς..... | 130 |
| 4.6. | Πειραματικά αποτελέσματα | 132 |
| 4.6.1 | Λειτουργία μόνιμης κατάστασης | 133 |
| 4.6.2 | Δυναμική απόκριση σε απότομη μεταβολή της διαθέσιμης ενεργού ισχύος | 134 |
| 4.6.3 | Δυναμική απόκριση σε βηματική μεταβολή της αέργου ισχύος..... | 136 |

Κεφάλαιο 5. 137

Δυναμική Απόκριση του Συστήματος σε Βυθίσεις της Τάσης Δικτύου

| | | |
|-------|--|-----|
| 5.1. | Εισαγωγή..... | 137 |
| 5.1.1 | Κατηγοριοποίηση σφαλμάτων | 137 |
| 5.2. | Προτεινόμενη στρατηγική ελέγχου FRT..... | 139 |
| 5.2.1 | Ελεγκτής ισχύος..... | 140 |
| 5.2.2 | Υπολογισμός ρευμάτων αναφοράς | 141 |
| 5.2.3 | Επεκτάσεις για ασύμμετρες βυθίσεις..... | 142 |
| 5.3. | Αποτελέσματα προσομοίωσης | 143 |
| 5.3.1 | Συμμετρική βύθιση τάσης..... | 144 |
| 5.3.2 | Διφασική βύθιση τάσης | 146 |

| | | |
|--|--|------------|
| 5.3.3 | Μονοφασική βύθιση τάσης..... | 147 |
| 5.4. | Πειραματικά αποτελέσματα | 148 |
| 5.4.1 | Συμμετρική βύθιση τάσης..... | 148 |
| 5.4.2 | Διφασική βύθιση τάσης | 150 |
| 5.4.3 | Μονοφασική βύθιση τάσης..... | 151 |
| Κεφάλαιο 6. | | 153 |
| Συμπεράσματα και Περαιτέρω Έρευνα | | |
| 6.1. | Συμπεράσματα..... | 153 |
| 6.1.1 | Χαρακτηρισμός των ημιαγωγικών διακοπών SiC | 153 |
| 6.1.2 | Αξιοπιστία των ημιαγωγικών στοιχείων SiC σε συνθήκες βραχυκύκλωσης | 154 |
| 6.1.3 | Σχεδίαση και υλοποίηση πρωτότυπων κυκλωμάτων οδήγησης και προστασίας | 156 |
| 6.1.4 | Σχεδίαση και έλεγχος του διασυνδεδεμένου φωτοβολταϊκού συστήματος | 156 |
| 6.1.5 | Συμμόρφωση με τους σύγχρονους κώδικες δικτύου..... | 157 |
| 6.2. | Προτάσεις μελλοντικής έρευνας | 157 |
| Παράρτημα Α | | 159 |
| Κυκλωματικά Διαγράμματα και Σχέδια Τυπωμένων Πλακετών | | |
| A.1 | Διάταξη διπλού παλμού | 159 |
| A1.1 | Κυκλωματικό διάγραμμα | 159 |
| A1.2 | Σχέδιο τυπωμένης πλακέτας | 162 |
| A.2. | Τριφασικός αντιστροφέας δύο βαθμίδων | 164 |
| A2.1 | Κυκλωματικό διάγραμμα | 164 |
| A2.2 | Σχέδιο τυπωμένης πλακέτας | 169 |
| Παράρτημα Β | | 171 |
| Μοντελοποίηση των SiC JFETs Κάθετης Τάφρου | | |
| B.1. | Περιγραφή του μοντέλου PSpice..... | 171 |
| B.2. | Μοντελοποίηση του normally-on VT SiC JFET | 172 |
| B.3. | Μοντελοποίηση του normally-off VT SiC JFET | 174 |
| Παράρτημα Γ..... | | 175 |
| Λίστες Συμβόλων και Ακρωνυμίων | | |

Παράρτημα Δ181
Λίστα δημοσιεύσεων

Βιβλιογραφία.....185

Κεφάλαιο 1.

Εισαγωγή

Τα κοινωνικά, οικονομικά και περιβαλλοντικά οφέλη των ανανεώσιμων πηγών ενέργειας (ΑΠΕ), έναντι των συμβατικών μονάδων ηλεκτροπαραγωγής, είναι ευρέως γνωστά: ανεξάντλητοι φυσικοί πόροι, ελάχιστες αν όχι μηδενικές εκπομπές ρύπων, μειωμένο κόστος λειτουργίας, περιορισμένη ανάγκη συντήρησης, δυνατότητα εγκατάστασης σε απομακρυσμένες περιοχές, είναι μερικά από αυτά. Ειδικά σε ό,τι αφορά την εκμετάλλευση της ηλιακής ενέργειας, δεδομένης της εξέλιξης της φωτοβολταϊκής (Φ/Β) τεχνολογίας και του συνεχώς αυξανόμενου επενδυτικού ενδιαφέροντος για τον κλάδο, διαπιστώνεται ότι η παραγωγή ενέργειας από Φ/Β σταθμούς μετατρέπεται σε μια οικονομικά ανταγωνιστική, αξιόπιστη και βιώσιμη επιλογή. Εκτιμάται, μάλιστα, ότι στο τέλος του 2019, η παγκόσμια παραγωγή ενέργειας από Φ/Β θα κυμαίνεται μεταξύ 400 και 540 GW, [1].

Η επίτευξη των φιλόδοξων προβλέψεων αναφορικά με τη διείσδυση των διασυνδεδεμένων Φ/Β σταθμών στο δίκτυο ηλεκτρικής ενέργειας, προϋποθέτει την περαιτέρω εξέλιξη της τεχνολογίας και των επιδόσεών τους. Η εξέλιξη αυτή δύναται να λάβει χώρα σε δύο βασικούς άξονες:

- Αύξηση του βαθμού απόδοσης των Φ/Β πλαισίων. Η ερευνητική κοινότητα επικεντρώνεται στη βελτίωση της παρούσας τεχνολογίας υλικού, ή την ανάπτυξη νέων υλικών [2]–[7].
- Ανάπτυξη νέων μετατροπέων ισχύος υψηλής απόδοσης και εξελιγμένων τεχνικών ελέγχου. Πρόκειται για τον πιο καθοριστικό παράγοντα που θα επιτρέψει τα επιθυμητά επίπεδα διείσδυσης ΑΠΕ.

Η παρούσα διατριβή εστιάζει στον δεύτερο άξονα ανάπτυξης των Φ/Β συστημάτων, διερευνώντας τις δυνατότητες αύξησης των επιδόσεων των μετατροπέων διασύνδεσης στο ηλεκτρικό δίκτυο και αναπτύσσοντας σύνθετες τεχνικές ελέγχου που ανταποκρίνεται στις νέες απαιτήσεις των κωδίκων δικτύου.

1.1. Ανάπτυξη μετατροπέων ισχύος

Οι βασικές απαιτήσεις των μετατροπέων νέας τεχνολογίας είναι:

- Μεγιστοποίηση της απόδοσης. Η απόδοση της διάταξης προσδιορίζεται σε σημαντικό βαθμό από τις απώλειες αγωγής και τις διακοπτικές απώλειες των ημιαγωγικών στοιχείων που συνθέτουν τους μετατροπείς ισχύος.
- Ελαχιστοποίηση του όγκου. Σε αυτή την κατεύθυνση, παραλείπεται η χρήση μετασχηματιστή απομόνωσης (Transformerless - TL) σε πολλές σύγχρονες διατάξεις, [8]. Παράλληλα, η λειτουργία του συστήματος σε υψηλή διακοπτική συχνότητα

συμβάλλει στη μείωση του πλήθους, του όγκου και του βάρους των απαραίτητων παθητικών στοιχείων, όπως πηνία και πυκνωτές του φίλτρου εξόδου και του dc-ζυγού.

- Υψηλή αξιοπιστία και ανθεκτικότητα σε συνθήκες βραχυκύκλωσης/υπέρτασης. Ένα επιπλέον χαρακτηριστικό των μετατροπέων των επόμενων γενεών οφείλει να είναι η ικανότητά τους να λειτουργούν αξιόπιστα και αποτελεσματικά σε αντίξοες κλιματικές συνθήκες, όπως υψηλές θερμοκρασίες και ισχυρή ακτινοβολία, [9], [10], [11].

Ωστόσο, η σχεδίαση και εφαρμογή τέτοιων μετατροπέων εμποδίζεται από τους τεχνικούς περιορισμούς του πυριτίου (Si). Πιο συγκεκριμένα, η περιορισμένη κινητικότητα των ηλεκτρονίων του υλικού, καθώς και η ευαισθησία σε υψηλές θερμοκρασίες αποτελούν ανασταλτικούς παράγοντες για τη χρήση τρανζίστορ Si σε διατάξεις υψηλής ισχύος και υψηλής διακοπτικής συχνότητας.

Οι νέοι ημιαγωγικοί διακόπτες υψηλού ενεργειακού διακένου (wide band gap - WBG) προσφέρουν τα κατάλληλα εφόδια ώστε να ξεπεραστούν οι παραπάνω περιορισμοί. Προβλέπεται, ότι οι ημιαγωγοί WBG, όπως το καρβίδιο του πυριτίου (SiC), το νιτρικό γάλλιο (GaN) και το διαμάντι (C), πρόκειται να αντικαταστήσουν τους ημιαγωγούς ισχύος Si στο άμεσο μέλλον. Πιστεύεται, μάλιστα, ότι η αξιοποίηση των τρανζίστορ WBG στη βιομηχανία θα έχει το ίδιο αντίκτυπο που είχε η χρήση πυριτίου στους ηλεκτρονικούς υπολογιστές. Μεταξύ των ημιαγωγών WBG, το SiC είναι το πιο τεχνολογικά ώριμο υλικό για εφαρμογές ηλεκτρονικών ισχύος.

1.1.1 Τεχνολογία καρβιδίου του πυριτίου και διαθέσιμοι ημιαγωγικοί διακόπτες

Η ένωση πυριτίου και άνθρακα (50% πυρίτιο και 50% άνθρακας) βρίσκεται σε πάνω από 250 διαφορετικές μορφές (polytypes) στη φύση. Ο όρος *polytypes* (πολύτυποι) αναφέρεται στις παραλλαγές μίας χημικής ένωσης, η κρυσταλλική δομή της οποίας παραμένει αμετάβλητη στις δύο διαστάσεις (άξονας a) και τροποποιείται στην τρίτη (άξονας c). Οι πλέον διαδεδομένοι πολύτυποι του SiC είναι: η εξαγωνική δομή 6H και 4H, η κυβική δομή 3C και η ρομβοεδρική δομή 15R [12]. Από το 1994 και μετά, τα τρανζίστορ ισχύος SiC αναπτύσσονταν σε υπόστρωμα 6H ή 4H. Τα τελευταία, όμως, χρόνια, το 4H polytype προτιμάται από τους κατασκευαστές τρανζίστορ, καθώς η κινητικότητα των φορέων του κρυστάλλου 6H επηρεάζεται από τη διεύθυνση της κίνησης των φορέων [13]. Αντίθετα η κινητικότητα των φορέων του 4H είναι σχεδόν ανεξάρτητη από το επίπεδο κίνησης. Ο Πίνακας 1.1 συνοψίζει τα ηλεκτρικά και δομικά χαρακτηριστικά των σημαντικότερων ημιαγωγών WBG για εφαρμογές υψηλής ισχύος, [14],[15],[16].

Παρατηρείται ότι το SiC έχει τρεις φορές μεγαλύτερο ενεργειακό διάκενο από το Si, γεγονός που επιτρέπει τη χρήση των SiC σε εφαρμογές υψηλής θερμοκρασίας. Αξίζει να σημειωθεί ότι δεν υπάρχουν κοινώς αποδεκτά όρια για τον όρο “*υψηλή θερμοκρασία*”. Τα όρια εξαρτώνται από τον τύπο του ημιαγωγού και την αντίστοιχη εφαρμογή. Στη μεγάλη τους πλειοψηφία, οι ημιαγωγοί ισχύος Si λειτουργούν αποτελεσματικά σε θερμοκρασίες μικρότερες των 125 °C. Ο βασικός περιορισμός τους είναι ο ιονισμός (thermal ionization) των ηλεκτρονίων από τη ζώνη σθένους στη ζώνη αγωγιμότητας. Στον αντίποδα, οι ημιαγωγικές διατάξεις από SiC μπορούν να λειτουργήσουν ανεμπόδιστα σε θερμοκρασίες μέχρι και 650 °C [17].

Ίσως το πιο σημαντικό χαρακτηριστικό των υλικών WBG είναι το ηλεκτρικό πεδίο διάσπασης (breakdown electric field - E_F), το οποίο ορίζεται ως το μέγιστο επιτρεπτό

Πίνακας 1.1. Δομικά και ηλεκτρικά χαρακτηριστικά των σημαντικότερων ημιαγωγών WBG.

| Χαρακτηριστικό | Si | 6H-SiC | 4H-SiC | GaN | C |
|---|-------|-------------------------------------|--------------------------------------|------|------|
| Ενεργειακό διάκενο E_g (eV) | 1.12 | 3.05 | 3.23 | 3.45 | 5.45 |
| Πυκνότητα (g/cm ³) | 2.33 | 3.21 | 3.21 | 6.15 | 3.52 |
| Διηλεκτρική σταθερά ϵ_r | 11.68 | 9.66 | 10.1 | 9 | 5.5 |
| Ηλεκτρικό πεδίο διάσπασης E_F (kV/cm) | 300 | 2400 | 2000 | 3300 | 5600 |
| Αγωγιμότητα ηλεκτρονίων μ_n (cm ² /V·s) | 1350 | 370 ^a 50 ^c | 720 ^a 650 ^c | 900 | 1900 |
| Αγωγιμότητα οπών μ_p (cm ² /V·s) | 600 | 101 | 115 | 850 | 850 |
| Θερμική αγωγιμότητα λ (W/cm·K) | 1.49 | 4.9 | 3.7 | 1.3 | 20 |
| Οριακή ταχύτητα ολίσθησης ηλεκτρονίων V_{sat} (x10 ⁷ cm/s) | 1 | 2 | 2 | 2.5 | 2.7 |

*Ο δείκτης a υποδηλώνει κίνηση στον άξονα a και ο δείκτης c, κίνηση στον άξονα c.

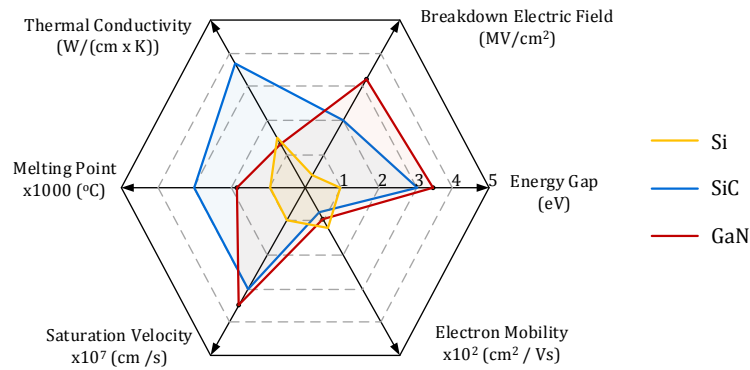
ηλεκτρικό πεδίο εντός του ημιαγωγού που δεν οδηγεί σε καταστροφή του. Συγκριτικά με τα Si, τα τρανζίστορ SiC έχουν περίπου 10 φορές μεγαλύτερο E_F , για την ίδια συγκέντρωση προσμίξεων. Το χαρακτηριστικό αυτό προσφέρει τη δυνατότητα μείωσης του πάχους του ημιαγωγού, και συνεπώς μείωσης της ειδικής αντίστασης αγωγής (specific on resistance) σε τιμές μικρότερες των 7 mΩ·cm², [18].

Η καλύτερη θερμική αγωγιμότητα, λ , των SiC διευκολύνει τη μεταφορά της θερμότητας από τον κρύσταλλο στη συσκευασία (package) και, εν συνεχεία, στη μεταλλική επιφάνεια ψύξης του μετατροπέα ισχύος [14]. Έτσι, η θερμοκρασία του συστήματος διατηρείται σε χαμηλά επίπεδα, γεγονός που διευκολύνει στη μείωση του όγκου και του βάρους των συστημάτων. Επιπλέον, τα SiC επιτρέπουν αυξημένη πυκνότητα ρεύματος για δεδομένη ενεργή επιφάνεια (active area) [19].

Η υψηλή οριακή ταχύτητα ολίσθησης των ηλεκτρονίων των ημιαγωγών SiC (δύο φορές μεγαλύτερη από αυτή των Si) επιτρέπει τη λειτουργία τους σε εφαρμογές υψηλής διακοπτικής συχνότητας. Εντούτοις, τόσο η υψηλότερη κινητικότητα φορέων όσο και η μεγαλύτερη ταχύτητα κορεσμού των GaN ημιαγωγών, τους καθιστούν καταλληλότερους για εφαρμογές υψηλής συχνότητας.

Η χαμηλή κινητικότητα φορέων των ημιαγωγών SiC (περίπου η μισή αυτής των Si) παραμένει ανασταλτικός παράγοντας για την ανάπτυξη τρανζίστορ SiC υψηλού ρεύματος, [20]. Ωστόσο, η απότομη μείωση της κινητικότητας με την αύξηση της θερμοκρασίας (negative temperature coefficient) συνεπάγεται μειωμένο ρεύμα σε κατάσταση βραχυκύκλωσης του ημιαγωγού, και συνεπώς, μεγαλύτερη αντοχή και αυξημένη αξιοπιστία σε συνθήκες σφάλματος.

Η μπλε και κόκκινη καμπύλη του Σχ. 1.1 αποτυπώνουν γραφικά την υπεροχή των υλικών WBG σε σύγκριση με τους ημιαγωγούς Si. Από τα ανωτέρω συμπεραίνεται ότι οι μετατροπείς ισχύος με SiC παρουσιάζουν πολλά πλεονεκτήματα [21], [22], [23], τα βασικότερα εκ των οποίων είναι μειωμένες απώλειες, αυξημένη αξιοπιστία, ικανότητα αποκοπής υψηλής τάσης και δυνατότητα λειτουργίας σε υψηλή διακοπτική συχνότητα. Ως εκ τούτου, η χρήση ημιαγωγών SiC συμβάλλει αισθητά στην αύξηση της πυκνότητας ισχύος και τη μείωση του μεγέθους και του βάρους των μετατροπέων. Παράλληλα, αυξάνεται η απόδοση του



Σχ. 1.1. Γραφική αναπαράσταση των ηλεκτρικών χαρακτηριστικών των SiC και GaN έναντι του Si.

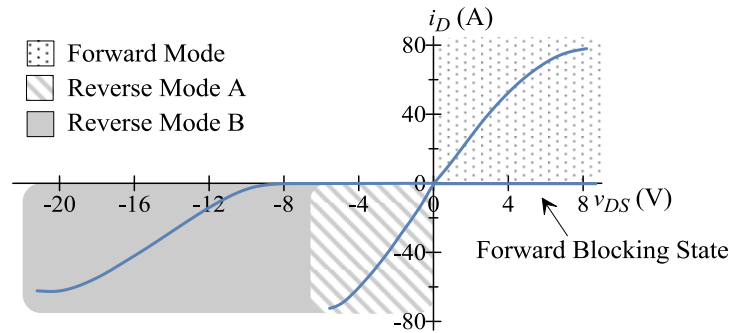
συστήματος και μειώνεται το κόστος και ο όγκος της διάταξης απαγωγής της θερμότητας (ψύκτρα).

Σήμερα, εμπορικά διαθέσιμοι είναι δύο τύποι ημιαγωγικών διακοπών SiC: το τρανζίστορ επίδρασης πεδίου (junction field effect transistor - JFET) και το τρανζίστορ επίδρασης πεδίου μονωμένης πύλης (metal oxide field effect transistor - MOSFET). Το JFET θεωρείται ο πιο τεχνολογικά ώριμος και δομικά σταθερός ημιαγωγικός διακόπτης ισχύος SiC. Ανάλογα με τη μορφή του καναλιού, τα SiC JFETs διαχωρίζονται σε τρανζίστορ πλευρικού καναλιού (lateral channel - LC) και κάθετης τάφρου (vertical trench - VT). Αναφορικά με το πάχος του υποστρώματος, οι τελευταίοι ημιαγωγικοί διακόπτες διακρίνονται σε τρανζίστορ πύκνωσης (enhancement mode - EM ή normally-off) και τρανζίστορ αραίωσης (depletion mode - DM ή normally-on).

1.1.2 Καταστάσεις λειτουργίας των τρανζίστορ ισχύος SiC

Στην υποενότητα αυτή παρουσιάζονται συνοπτικά οι διάφορες καταστάσεις λειτουργίας (operating modes), ενός ημιαγωγικού διακόπτη (οποιοδήποτε τύπου). Λεπτομερής ανάλυση σχετικά με τα χαρακτηριστικά, τις ιδιαιτερότητες και τη συμπεριφορά κάθε ημιαγωγού σε όλες τις καταστάσεις λειτουργίας παρατίθεται στο Κεφάλαιο 2.

- *Κατάσταση θετικής αποκοπής.* Ένας ημιαγωγός λειτουργεί σε αυτή την περιοχή (Forward Blocking State) όταν η τάση ελέγχου (τάση πύλης-πηγής, v_{GS}) είναι μικρότερη της τάσης κατωφλίου, V_{GS-th} . Το διακοπτικό στοιχείο μπορεί να υποστηρίξει αυξανόμενη θετική τάση υποδοχής-πηγής, v_{DS} , μέχρις ότου φτάσει στο σημείο κατάρρευσης. Η κατάσταση θετικής αποκοπής αναπαρίσταται ως μια ευθεία στον οριζόντιο άξονα στο διάγραμμα i_D - v_{DS} του Σχ. 1.2.
- *Κατάσταση αγωγής.* Όταν η τάση πύλης-πηγής είναι μεγαλύτερη από την τάση κατωφλίου, ρεύμα διαρρέει το ημιαγωγό από την υποδοχή προς την πηγή (Forward Mode). Αυτή η κατάσταση λειτουργίας αναφέρεται και ως κατάσταση πρώτου τεταρτημόριου όπως χαρακτηριστικά φαίνεται από το Σχ. 1.2.
- *Κατάσταση ανάστροφης αγωγής* όταν $v_{GS} > V_{GS-th}$. Αυτή η περιοχή λειτουργίας καλείται τρίτου τεταρτημόριου και συμβολίζεται ως *Reverse Mode A* στο Σχ. 1.2. Ρεύμα ρέει μέσω του σχηματισμένου καναλιού αναστροφής (ισχύει για όλα τα υπό εξέταση FETs) και μέσω των αντιπαράλληλων διόδων για την περίπτωση των SiC MOSFETs και LC SiC JFETs.



Σχ. 1.2. Γραφική απεικόνιση των πιθανών καταστάσεων λειτουργίας ενός SiC FET.

- Κατάσταση ανάστροφης αγωγής όταν $v_{GS} \leq V_{GS-th}$. Η περιοχή αυτή ονομάζεται επίσης κατάσταση διόδου και αναγράφεται ως *Reverse Mode B*. Τα τρανζίστορ SiC άγουν ανάστροφο ρεύμα με σχετικά μεγάλη πτώση τάσης, όπως παρουσιάζεται στο Σχ. 1.2.

1.1.3 Ανασκόπηση της σύγχρονης βιβλιογραφίας

Το αυξημένο ερευνητικό ενδιαφέρον για τους ημιαγωγικούς διακόπτες SiC, τις εξαιρετικές τους επιδόσεις, καθώς και την προοπτική αντικατάστασης των συμβατικών ημιαγωγών πυριτίου σε εφαρμογές ηλεκτρονικών ισχύος, αποτυπώνεται από το πλήθος των δημοσιεύσεων τα τελευταία χρόνια, [9]–[11], [21], [24]. Ωστόσο, υπάρχουν σημαντικά ακόμα κενά στη σύγχρονη βιβλιογραφία σχετικά με τον χαρακτηρισμό των νέων ημιαγωγών υπό συνθήκες ανάστροφης πόλωσης και συνθήκες βραχυκύκλωσης.

1.1.3.1 Ανάστροφη πόλωση

Η ύπαρξη μίας αντιπαράλληλης διόδου στα άκρα κάθε ημιαγωγικού διακόπτη είναι βασική απαίτηση των περισσότερων μετατροπών, ώστε να επιτρέπεται η ανάστροφη ροή ισχύος στην περίπτωση που το φορτίο δεν είναι αμιγώς ωμικό [25]. Πιο συγκεκριμένα, η απουσία διόδου ελεύθερης διέλευσης σε περίπτωση επαγωγικού φορτίου, θα είχε ως αποτέλεσμα την ανάπτυξη υψηλού δυναμικού στα άκρα του ημιαγωγού και πιθανώς την καταστροφή του [26]. Ωστόσο, τα SiC JFETs κάθετης τάφρου δε διαθέτουν εσωτερική δίοδο μεταξύ υποδοχής και πηγής, αλλά είναι εκ κατασκευής στοιχεία αμφίπλευρης ροής ρεύματος. Η ερευνητική δραστηριότητα γύρω από τη συμπεριφορά των SiC JFETs κατά την ανάστροφη πόλωση είναι ακόμα πολύ περιορισμένη. Πιο συγκεκριμένα, στην αναφορά [27] μελετάται η δυνατότητα αξιοποίησης των VT SiC JFETs σε ελεγχόμενο ανορθωτή. Αναφέρεται ότι η πτώση τάσης του ημιαγωγού μπορεί να είναι μικρότερη από αυτή μίας αντιπαράλληλης διόδου ισχύος, υπό την προϋπόθεση ότι έχει δοθεί παλμός έναυσης. Οι συγγραφείς της [28] εστιάζουν στις χαρακτηριστικές ανάστροφης αποκατάστασης των normally-off SiC JFETs και επισημαίνουν την εξάρτηση της πτώσης τάσης υποδοχής-πηγής, v_{DS} , κατά την ανάστροφη αγωγή, από την επιβαλλόμενη διαφορά δυναμικού v_{GS} . Όμως, δε γίνεται αναφορά στο μέγιστο επιτρεπτό ρεύμα υπό συνθήκες ανάστροφης πόλωσης και στα όρια ασφαλούς λειτουργίας των ημιαγωγών. Εκτενής ανάλυση των χαρακτηριστικών ανάστροφης λειτουργίας των normally-on VT SiC JFETs μόνο υπό συνθήκες αγωγής ($v_{GS} = 0$ V) περιγράφεται στην [29], ενώ μία ολοκληρωμένη μελέτη της ανάστροφης λειτουργίας των normally-off VT SiC JFETs παρουσιάζεται στην [30].

Οι χαρακτηριστικές ανάστροφης πόλωσης των SiC JFETs καθορίζουν επίσης τη δυνατότητα παραλληλισμού των συγκεκριμένων ημιαγωγών. Ο παραλληλισμός δύο ή περισσότερων διακοπτικών στοιχείων αποτελεί την πιο συνηθισμένη, αξιόπιστη και αποδοτική

μέθοδο για αύξηση της πυκνότητας ισχύος ενός συστήματος. Ωστόσο, η ερευνητική δραστηριότητα γύρω από το εν λόγω θέμα περιορίζεται στη μελέτη των τεχνικών παραλληλισμού μόνο κατά την ορθή πόλωση των ημιαγωγών, [11], [31]–[34].

1.1.3.2 Αντοχή των ημιαγωγών σε σφάλματα βραχυκύκλωσης

Η αυξημένη αντοχή των σύγχρονων ημιαγωγικών διακοπών σε συνθήκες βραχυκύκλωσης αποτελεί βασική προϋπόθεση για την ανάπτυξη και μαζική παραγωγή των τελευταίας τεχνολογίας μετατροπέων ισχύος. Ωστόσο, η ευρωστία των συμβατικών τρανζίστορ μειώνεται όσο αυξάνεται το επίπεδο του ρεύματος που δύνανται να διαχειριστούν. Το γεγονός αυτό αποτελεί περιοριστικό παράγοντα για την ανάπτυξη υψηλής απόδοσης και, συγχρόνως, υψηλής αξιοπιστίας μετατροπέων ισχύος, βασισμένων στην τεχνολογία πυριτίου.

Αντίθετα, οι ημιαγωγικοί διακόπτες SiC παρουσιάζουν αξιοσημείωτη ανθεκτικότητα όταν λειτουργούν στα όρια ή και εκτός της περιοχής ασφαλούς λειτουργίας (safe operating area - SOA) [35]. Το μεγάλο ενεργειακό διάκενο του κρυστάλλου SiC (3.26 eV για την δομή 4H-SiC - τρεις φορές μεγαλύτερο από το ενεργειακό διάκενο του Si) και η υψηλή θερμική αγωγιμότητα (μεγαλύτερη από 4 W/cm·K) [17], προσδίδουν στους νέους ημιαγωγούς ισχύος εξαιρετική αντοχή σε βραχυκυκλώματα [36]–[38]. Παράλληλα, η αγωγιμότητα των ηλεκτρονίων του SiC είναι κατά 2/3 μικρότερη από αυτή του Si [14], γεγονός που οδηγεί σε μικρότερο ρεύμα βραχυκύκλωσης, όπως θα διαπιστωθεί στο επόμενο κεφάλαιο.

Η απόκριση των SiC MOSFETs υπό συνθήκες βραχυκύκλωσης έχει διερευνηθεί μερικώς στις [39]–[42], σύμφωνα με τις οποίες, η καταστροφή των διακοπών αποδίδεται σε διάτρηση του οξειδίου της πύλης. Όπως αναφέρεται στη σύγχρονη βιβλιογραφία, τα SiC FETs παρουσιάζουν αυξημένη ανθεκτικότητα σε συνθήκες βραχυκύκλωσης, συγκριτικά με τους υπόλοιπους ημιαγωγούς ισχύος, γεγονός που οφείλεται στην απουσία οξειδίου πύλης [43]–[45]. Ωστόσο, δεν έχει καταγραφεί μέχρι σήμερα ο ακριβής μηχανισμός διάσπασης των SiC JFETs σε σφάλματα μεγάλης χρονικής διάρκειας.

Μία από τις πιο δυσμενείς καταστάσεις λειτουργίας στην οποία μπορεί να βρεθεί ένας ημιαγωγός ισχύος αποτελεί η περίπτωση που το βραχυκύκλωμα εξελίσσεται σε αγωγή δρόμο υψηλής παρασιτικής αυτεπαγωγής, [46], [47]. Τα βραχυκυκλώματα μέσω υψηλής παρασιτικής αυτεπαγωγής έχουν μελετηθεί, ως έναν βαθμό, στο παρελθόν, μόνο για την περίπτωση των διπολικών τρανζίστορ μονωμένης πύλης (insulated gate bipolar transistor - IGBT) πυριτίου, [48]–[50]. Ωστόσο, δεν έχει πραγματοποιηθεί αντίστοιχη διερεύνηση για την απόκριση των νέων ημιαγωγών ισχύος SiC σε τέτοια σφάλματα.

1.1.3.3 Κυκλώματα οδήγησης

Εκτεταμένη έρευνα έχει διεξαχθεί τα τελευταία χρόνια σχετικά με τις τεχνικές σχεδίασης των κυκλωμάτων οδήγησης για ημιαγωγικούς διακόπτες SiC. Πιο συγκεκριμένα, παρατηρήθηκε ότι τα συμβατικά κυκλώματα οδήγησης των MOSFETs και IGBTs πυριτίου, αποτελούμενα από έναν ενισχυτή ρεύματος και μία σειριακή αντίσταση, μπορούν εύκολα να προσαρμοστούν για την οδήγηση των normally-on SiC JGETs, [21], [51]–[53]. Ωστόσο, η συγκεκριμένη τοπολογία οδηγεί σε αργή μεταβατική συμπεριφορά και σχετικά υψηλές απώλειες ορθής αγωγής, [54]. Με άλλα λόγια, η χρήση συμβατικών κυκλωμάτων οδήγησης δεν αξιοποιεί πλήρως τα εξαιρετικά χαρακτηριστικά της τεχνολογίας SiC.

Μία βελτιωμένη έκδοση του συμβατικού κυκλώματος οδήγησης, είναι το κύκλωμα R-C-D (resistor-capacitor-diode). Πρόκειται για την παράλληλη σύνδεση μίας αντίστασης, ενός πυκνωτή και μίας διόδου στην έξοδο του ενισχυτή ρεύματος. Η διάταξη αυτή επιβάλλει τη λειτουργία του ημιαγωγικού στοιχείου κοντά στην τάση κατάρρευσης πύλης, όταν το JFET βρίσκεται σε κατάσταση αποκοπής [11], [55]–[57]. Η τεχνική αυτή ήταν ιδιαίτερα δημοφιλής τα πρώτα χρόνια που τα SiC JFETs έγιναν εμπορικά διαθέσιμα, λόγω της έντονης διακύμανσης της τάσης κατωφλίου, [55]. Το βασικότερο μειονέκτημα αυτής της στρατηγικής είναι η μεγάλη πτώση τάσης που αναπτύσσεται στα άκρα υποδοχής-πηγής όταν το διακοπτικό στοιχείο λειτουργεί στο τρίτο τεταρτημόριο. Οι υψηλές απώλειες ανάστροφης αγωγής αποτρέπουν την επιλογή αυτού του κυκλώματος οδήγησης σε εφαρμογές αμφίπλευρης ροής ισχύος. Παράλληλα, η μεγάλη τιμή της αντίστασης R, έχει ως αποτέλεσμα την απόζευξη του κυκλώματος οδήγησης από τον ημιαγωγό κατά την αποκοπή, καθιστώντας τον ευπαθή στην αλληλεπίδραση των τάσεων πύλης-πηγής, v_{GS} , και υποδοχής-πηγής, v_{GD} μέσω της χωρητικότητας C_{GD} (γνωστή και ως χωρητικότητα Miller).

Το dc-coupled κύκλωμα οδήγησης, αποτελεί μία ολοκληρωμένη λύση για την οδήγηση τόσο normally-on όσο και normally-off SiC JFETs, [58]–[61]. Εντούτοις, η τοπολογία αυτή δεν προτιμάται σε πραγματικές εφαρμογές, λόγω του υψηλού αριθμού απαιτούμενων ηλεκτρονικών στοιχείων που αναπόφευκτα οδηγεί σε υψηλή πολυπλοκότητα, μειωμένη αξιοπιστία και αυξημένο κόστος, [60]. Επίσης, το dc-coupled κύκλωμα οδήγησης δεσμεύει σχετικά μεγάλη επιφάνεια της τυπωμένης πλακέτας, γεγονός που ενδέχεται να οδηγήσει σε αυξημένη παρασιτική αυτεπαγωγή πύλης, [58].

1.1.3.4 Κυκλώματα προστασίας

Πλήθος τεχνικών αναγνώρισης σφάλματος έχουν προταθεί στη σύγχρονη βιβλιογραφία [48], [62]–[76], οι περισσότερες από τις οποίες αφορούν διακόπτες ισχύος τύπου IGBT, MOSFET ή διπολικά τρανζίστορ επαφής (BJT). Όλα τα παραπάνω διακοπτικά στοιχεία διέπονται από μία κοινή αρχή: όταν το σήμα στην πύλη τους μηδενιστεί, μεταβαίνουν σε κατάσταση αποκοπής (normally-off). Αντιθέτως, οι normally-on ημιαγωγικοί διακόπτες μεταβαίνουν σε αγωγή όταν αποσυρθεί το σήμα ελέγχου. Οποιοδήποτε πρόβλημα παρουσιαστεί στο κύκλωμα οδήγησης συνεπάγεται αυτομάτως αγωγή του διακόπτη και πιθανότατα βραχυκύκλωμα. Αυτό το χαρακτηριστικό καθιστά το θέμα της προστασίας ένα ιδιαίτερα περίπλοκο και σοβαρό ζήτημα, [77]. Η ερευνητική δραστηριότητα στο συγκεκριμένο τομέα είναι πολύ περιορισμένη. Στην εργασία [78] πραγματοποιείται συγκριτική μελέτη των διαφόρων τεχνικών και επιλέγεται η μέθοδος της σειριακής αντίστασης. Η μέθοδος κορεσμού του ρεύματος υποδοχής εξετάζεται στην [79]. Ωστόσο, ο τρανζίστορ ισχύος παραμένει ευάλωτο σε δυσλειτουργία της μονάδας ελέγχου και του κυκλώματος οδήγησης. Επιπλέον, ο χρόνος απόκρισης της συγκεκριμένης τεχνικής ξεπερνά το μέγιστο επιτρεπτό όριο των 10 μ s, [80]. Στην εργασία [80] προτείνεται η σύνδεση κατάλληλου κυκλώματος, αποτελούμενου από ένα IGBT και έναν ηλεκτρονόμο, παράλληλα στον dc-ζυγό, το οποίο αναγνωρίζει και αντιμετωπίζει το σφάλμα υπερέντασης. Ωστόσο, η αξιοπιστία του συστήματος δεν είναι εξασφαλισμένη, αλλά εξαρτάται από τον χρόνο απόκρισης του dc διακόπτη και την τιμή της τάσης εισόδου.

1.1.3.5 Μετατροπείς ισχύος με ημιαγωγικούς διακόπτες καρβιδίου του πυριτίου

Μέχρι τώρα, η ερευνητική δραστηριότητα στην κατεύθυνση εφαρμογής των ημιαγωγικών διακοπών SiC σε μετατροπείς ΑΠΕ είναι πολύ περιορισμένη. Ωστόσο, τα πρώτα αισιόδοξα αποτελέσματα αποκαλύπτουν τη δυναμική του νέου υλικού. Σύμφωνα με την [81], η απόδοση των μετατροπέων συνεχούς ρεύματος υψηλής τάσης (high voltage direct current - HVDC) δύναται να ξεπεράσει το 99.5 %. Η συγκεκριμένη όμως διερεύνηση δε βασίζεται εξολοκλήρου σε τρανζίστορ SiC αλλά στον συνδυασμό MOSFET πυριτίου και SiC JFET. Επίσης, ο συνδυασμός των Si MOSFETs υπερένωσης (super junction - SJ) με διόδους ελεύθερης διέλευσης τύπου SiC, σε μονοφασικούς αντιστροφείς διασυνδεδεμένων Φ/Β συστημάτων, διερευνάται στην [82].

Αύξηση της απόδοσης από 1 % έως και 6 % καταγράφεται στις εργασίες [83]–[85], με την αντικατάσταση των συμβατικών IGBTs με normally-off SiC JFETs σε εφαρμογές Φ/Β μετατροπέων. Περαιτέρω μείωση των διακοπτικών απωλειών και των απωλειών αγωγής επιτυγχάνεται με τη χρήση normally-on SiC JFETs, σύμφωνα με την [86]. Μία πιο λεπτομερής ανάλυση των απωλειών πραγματοποιείται στην [87], όπου καταγράφεται αύξηση της απόδοσης κατά 4 % με την αντικατάσταση των Si IGBTs με SiC MOSFETs, σε τριφασικό αντιστροφέα ονομαστικής ισχύος 10 kW και διακοπτικής συχνότητας 10 kHz.

Τέλος, στην [88] αποδεικνύεται ότι οι αντιστροφείς δύο επιπέδων (two level ή 2-L) με ημιαγωγούς WBG και υψηλή διακοπτική συχνότητα υπερτερούν ως προς την απόδοση, την αξιοπιστία και το μέγεθος έναντι των πιο σύνθετων αντιστροφέων τριών επιπέδων (three level ή 3-L) με συμβατικούς ημιαγωγούς πυριτίου. Αν και το κόστος των τρανζίστορ SiC παραμένει ακόμα αρκετά υψηλό, η μείωση του φίλτρου εξόδου, της χωρητικότητας του dc-ζυγού, του πλήθους των κυκλωμάτων οδήγησης και του μεγέθους της τυπωμένης πλακέτας, οδηγεί σε σημαντική μείωση του συνολικού κόστους των αντιστροφέων 2-L.

1.2. Ενίσχυση δυνατοτήτων διείσδυσης Φ/Β σταθμών και διατήρησης ευστάθειας του δικτύου

Τα πρότυπα διασύνδεσης των μονάδων διεσπαρμένης στο δίκτυο ηλεκτρικής ενέργειας (*IEEE 929 - 2000* [89], *IEEE 1547 - 2003*, [90], *IEEE SM 519-1992*, [91] και *IEEE 1453-2004*, [92]) παρέχουν οδηγίες σχετικά με τις προδιαγραφές λειτουργίας, τον έλεγχο, την προστασία καθώς και τη συντήρηση του σταθμού, [93]. Παράλληλα, καθορίζουν τις απαιτήσεις για την ποιότητα ισχύος και την απόκριση του συστήματος σε διαταραχές του δικτύου. Ειδικά σε συνθήκες έντονων διακυμάνσεων της τάσης ή της συχνότητας του δικτύου, η μονάδα ΑΠΕ πρέπει να διακόπτει την παροχή ισχύος και να παραμένει ανενεργή, μέχρι το δίκτυο να επανέλθει εντός των επιτρεπτών ορίων κανονικής λειτουργίας.

Ωστόσο, η αύξηση των επιπέδων διείσδυσης των διασυνδεδεμένων μονάδων διεσπαρμένης παραγωγής κατά την προηγούμενη δεκαετία, προκάλεσε ανησυχία στους διαχειριστές των συστημάτων μεταφοράς σχετικά με την ευστάθεια και την ασφάλεια του δικτύου, [94]. Έτσι, διαμορφώθηκαν νέοι κώδικες δικτύου, οι οποίοι απαιτούν τη δυνατότητα λειτουργίας των μονάδων ΑΠΕ με τρόπο αντίστοιχο των συμβατικών γεννητριών, όσον αφορά στη δυναμική τους απόκριση και την ικανότητα ρύθμισης της εγγεόμενης ενεργού και αέργου ισχύος.

Οι νέοι κανονισμοί αφορούσαν, αρχικά, μόνο μεγάλα, διασυνδεδεμένα στην υψηλή τάση (ΥΤ) αιολικά πάρκα, [95]. Εντούτοις, ο αυξανόμενος αριθμός των διασυνδεδεμένων ΑΠΕ στη χαμηλή τάση (ΧΤ), που αφορά κυρίως εγκατεστημένα Φ/Β στις στέγες κατοικιών ή εμπορικών και βιομηχανικών εγκαταστάσεων, οδήγησε στην αναδιατύπωση των κωδίκων σε πολλές χώρες, ώστε να συμπεριλαμβάνουν αυτές τις “μικρές” μονάδες.

1.2.1 Τεχνικές απαιτήσεις των σύγχρονων κωδίκων δικτύου

Ο βασικός λόγος που οι μετατροπείς ισχύος των μονάδων οφείλουν να προσφέρουν δυναμική υποστήριξη του δικτύου είναι η αποφυγή ανεπιθύμητης διακοπής της παροχής ισχύος και, κατά συνέπεια, αποφυγή της κατάρρευσης του συστήματος. Μεταξύ άλλων, οι σύγχρονοι ευρωπαϊκοί κώδικες δικτύου [96]–[102], προβλέπουν τα εξής:

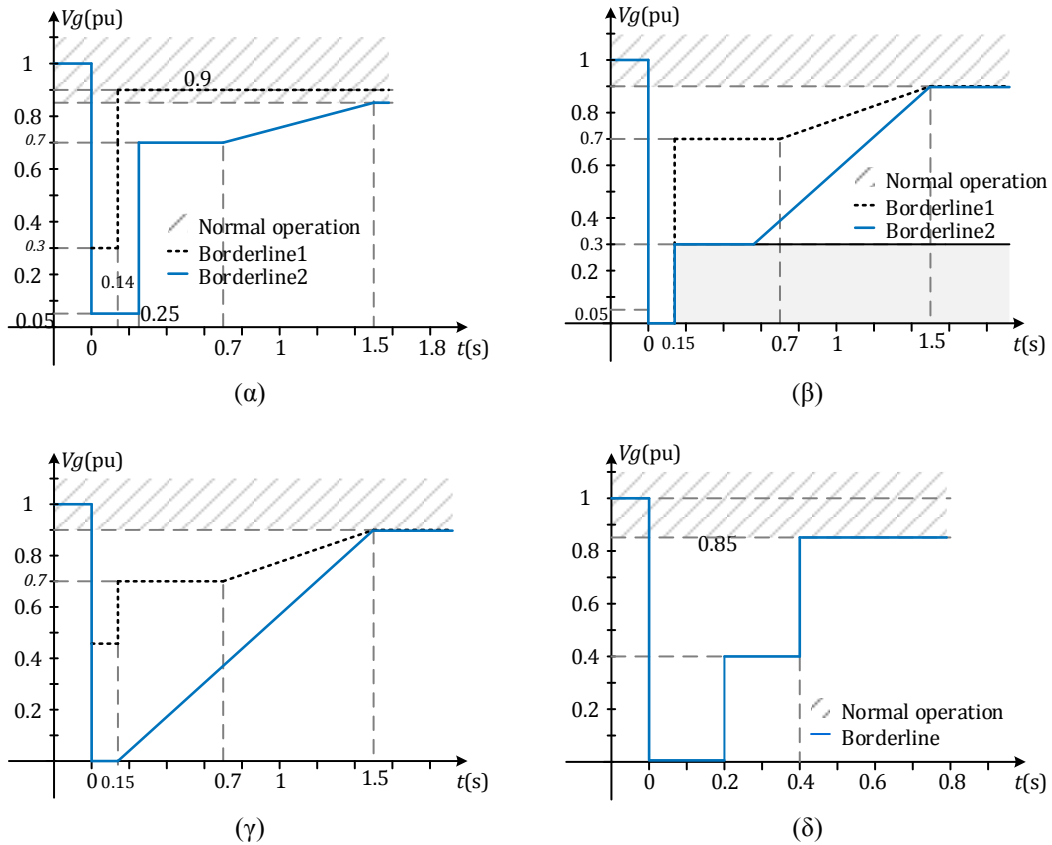
- i. Ικανότητα αδιάλειπτης λειτουργίας του σταθμού ΑΠΕ, δηλαδή παραμονή σε λειτουργία σε περιπτώσεις διαταραχής της τάσης δικτύου (fault ride through - FRT).
- ii. Δυνατότητα υποστήριξης του δικτύου κατά τη διάρκεια του σφάλματος, παρέχοντας άεργο ισχύ.
- iii. Διεύρυνση των ορίων της τάσης και της συχνότητας λειτουργίας
- iv. Ικανότητα ρύθμισης του συντελεστή ισχύος
- v. Δυνατότητα ελέγχου της ενεργού ισχύος (π.χ. λειτουργία σε προκαθορισμένη τιμή αναφοράς, δυνατότητα εφεδρείας)
- vi. Απόκριση συχνότητας, δηλαδή δυνατότητα ρύθμισης της ενεργού ισχύος συναρτήσει της συχνότητας του δικτύου.

Η παρούσα διατριβή εστιάζει στα δύο πρώτα ζητήματα. Ακολούθως, παρουσιάζονται οι τεχνικές απαιτήσεις τεσσάρων ευρωπαϊκών κωδίκων σε ότι αφορά τις βυθίσεις τάσης του δικτύου.

1.2.1.1 Χαρακτηριστικές τάσης-χρόνου της βύθισης

Το χρονικό διάστημα εντός του οποίου οι μονάδες πρέπει να παραμένουν διασυνδεδεμένες καθορίζεται από τους διαχειριστές του δικτύου με τη μορφή χαρακτηριστικών τάσης-χρόνου. Σύμφωνα με τον ευρωπαϊκό σύνδεσμο διαχειριστών δικτύου, ENTSO-E [97], μία σύγχρονη γεννήτρια απαιτείται να μη διακόπτει τη λειτουργία της όταν η τάση δικτύου είναι μεγαλύτερη από το όριο “Borderline1” ή άλλη καθορισμένη καμπύλη εντός των “Borderline1” και “Borderline2”, όπως φαίνεται στο Σχ. 1.3(α). Διασαφηνίζεται ότι τα όρια αυτά αφορούν την τάση με τη μικρότερη ενεργό τιμή κατά τη διάρκεια τριφασικού ή ασύμμετρου σφάλματος (ανεξαρτήτως της μορφής των υπολοίπων τάσεων).

Αντίστοιχες χαρακτηριστικές έχουν ορισθεί από τον Γερμανικό σύνδεσμο ενέργειας και υδάτινων πόρων, BDEW [98], σύμφωνα με τον οποίο βυθίσεις που δεν υπερβαίνουν το όριο “Borderline1” του Σχ. 1.3(β) δε θα πρέπει να προκαλούν αποσύνδεση ή αστάθεια του συστήματος. Στην περίπτωση που η τάση δικτύου βρεθεί μεταξύ των “Borderline1” και “Borderline2”, οι γεννήτριες πρέπει να ξεπεράσουν το σφάλμα χωρίς αποσύνδεση, αλλά δεν είναι υποχρεωτική η υποστήριξη του δικτύου μέσω έγχυσης αέργου ισχύος (καθορίζεται μετά από συνεννόηση με τον διαχειριστή). Επίσης σε συνεννόηση με το διαχειριστή μπορεί να επιτραπεί σύντομη αποσύνδεση του σταθμού, υπό την προϋπόθεση ότι θα επανασυγχρονιστεί σε διάστημα μικρότερο των δύο δευτερολέπτων και ότι, μετά την επανασύνδεση, ο ρυθμός αύξησης της εγχεόμενης ενεργού ισχύος θα είναι μεγαλύτερος του 10% της ονομαστικής ανά



Σχ. 1.3. Χαρακτηριστικές τάσης-χρόνου που προσδιορίζουν τα επιτρεπτά όρια λειτουργίας μίας διασυνδεδεμένης γεννήτριας σε συνθήκες βύθισης τάσης, σύμφωνα με (α) τον ENTSO-E, (β) τον BDEW, (γ) τον Γερμανικό κώδικα VDN και (δ) τον Ιταλικό κώδικα.

δευτερόλεπτο. Κάτω από το “Borderline2” επιτρέπεται σύντομη αποσύνδεση όλων των παραγωγών. Παρατεταμένος χρόνος επανασυγχρονισμού και μειωμένος ρυθμός αύξησης της ενεργού ισχύος μετά την εκκαθάριση του σφάλματος επιτρέπονται αν πρώτα έχουν συμφωνηθεί με το διαχειριστή του δικτύου.

Παρόμοια λογική ακολουθείται από τον Γερμανικό κώδικα, [100]. Αξίζει να σημειωθεί ότι αν μία γεννήτρια αδυνατεί να παραμείνει συνδεδεμένη όταν η τάση δικτύου είναι εντός της περιοχής που ορίζεται από τα “Borderline1” και “Borderline2” του Σχ. 1.3(γ), επιτρέπεται η μετατόπιση του δεύτερου ορίου, με ταυτόχρονη μείωση του χρόνου επανασυγχρονισμού και διασφάλιση έγχυσης ελαχίστου έργου ρεύματος κατά το σφάλμα. Κάτω από το “Borderline2” είναι σε κάθε περίπτωση αποδεκτή η σύντομη αποσύνδεση του σταθμού.

Ο Ιταλικός κώδικας, [96], αφορά γεννήτριες διασυνδεδεμένες στη ΧΤ, ονομαστικής ισχύος $> 6 \text{ kW}$, οι οποίες δεν πρέπει να αποσυνδέονται κατά τη διάρκεια του σφάλματος (τάση δικτύου πάνω από το “Borderline” του Σχ. 1.3(δ)). Επιτρέπεται, όμως, η σύντομη διακοπή της εγχόμενης ενεργού / έργου ισχύος που παρείχαν πριν τη βύθιση. Μόλις η τάση επανέλθει εντός του εύρους από -15% έως $+10\%$ της ονομαστικής, οι γεννήτριες πρέπει να συνεχίσουν την έγχυση της ενεργού ισχύος που παρείχαν πριν το σφάλμα (με ανοχή $\pm 10\%$) εντός διαστήματος 200ms.

1.2.1.2 Έγχυση άεργου ρεύματος

Οι μονάδες παραγωγής ενέργειας πρέπει να υποστηρίζουν το δίκτυο σε συνθήκες βύθισης τάσεως, μέσω έγχυσης άεργου ρεύματος. Η τιμή του απαιτούμενου άεργου ρεύματος δίνεται από τους κώδικες ως γραμμική συνάρτηση της βύθισης τάσης, όπως φαίνεται στο Σχ. 1.4. Πιο συγκεκριμένα, έγχυση άεργου ρεύματος σύμφωνα με την καμπύλη του Σχ. 1.4 (α) προβλέπεται από τον ENTSO-E, στην περίπτωση που η τάση δικτύου προκύψει μικρότερη από x % της ονομαστικής τάσης, όπου $0 \leq |x| \leq 10\%$. Η κλίση της καμπύλης πρέπει να είναι τουλάχιστον 2 % του ονομαστικού ρεύματος ως προς την ποσοστιαία (%) βύθιση τάσης. Παράλληλα, το εγχεόμενο άεργο ρεύμα δεν πρέπει να είναι μικρότερο από το 1 pu του μέγιστου ρεύματος αντοχής του εξοπλισμού (θερμικό όριο), όταν η απομένουσα τάση δικτύου είναι μικρότερη του 50%.

Στο Σχ. 1.4 (β) παρουσιάζεται η χαρακτηριστική έγχυσης άεργου ρεύματος, όπως καθορίζεται από τον Γερμανικό κώδικα VDN. Το όριο της τάσης κάτω από το οποίο αναγνωρίζεται βύθιση ισούται με το 10% της ονομαστικής, ενώ η κλίση της καμπύλης πρέπει να είναι και σε αυτή την περίπτωση μεγαλύτερη από 2 %. Σημειώνεται, επίσης, ότι η έγχυση άεργου ρεύματος σε περίπτωση ασύμμετρου σφάλματος πρέπει να περιορίζεται σε κατάλληλα επίπεδα, έτσι ώστε οι τάσεις των φάσεων δίχως σφάλμα να μην ξεπερνούν το 1.1 pu της ονομαστικής.

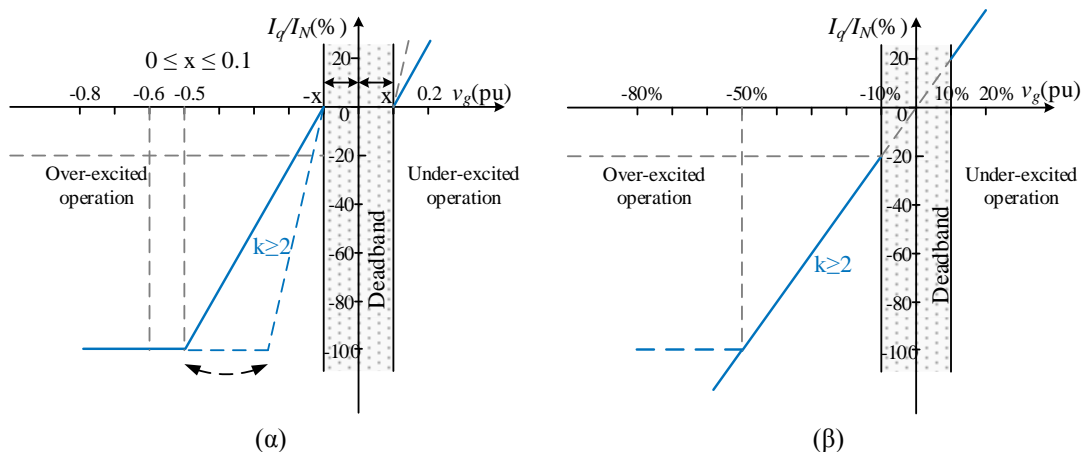
1.2.1.3 Ταχύτητα απόκρισης του ελεγκτή έγχυσης άεργου ρεύματος

Ο σταθμός παραγωγής πρέπει να εγχέει το απαιτούμενο άεργο ρεύμα εντός χρονικού διαστήματος 20 ms, σύμφωνα με τον Γερμανικό κώδικα VDN, ή 40 ms, σύμφωνα με τον ENTSO-E, από τη στιγμή της εμφάνισης του σφάλματος. Στο χρονικό αυτό διάστημα δεν συνυπολογίζεται η καθυστέρηση μέτρησης της τάσης δικτύου.

1.2.2 Ανασκόπηση της σύγχρονης βιβλιογραφίας

Η ικανοποίηση των απαιτήσεων αδιάλειπτης λειτουργίας αποτελεί πρόκληση λόγω των ακόλουθων κινδύνων:

- Απότομη αύξηση του ρεύματος εξόδου του αντιστροφέα εάν δεν περιοριστεί η παραγόμενη ισχύς από τη Φ/Β γεννήτρια, [103]–[105]. Η υπερένταση ενδέχεται να οδηγήσει σε ενεργοποίηση του κυκλώματος προστασίας και, κατά συνέπεια, σε



Σχ. 1.4. Χαρακτηριστική έγχυσης άεργου ρεύματος σε περίπτωση βύθισης τάσης, σύμφωνα με (α) τον ENTSO-E και (β) τον Γερμανικό κώδικα VDN.

ανεπιθύμητη αποσύνδεση του συστήματος, ή στη χειρότερη περίπτωση, σε καταστροφή των μετατροπέων ισχύος, [106].

- Υπερύψωση της τάσης του dc-ζυγού σε αντιστροφείς Φ/Β δύο βαθμίδων, λόγω της πιθανής απόκλισης ισχύος που παρέχεται από τη Φ/Β γεννήτρια και αυτής που εγχέεται στο δίκτυο, [107], [108].
- Αποσυγχρονισμός του συστήματος, [94], [103].

Τα παραπάνω ζητήματα έχουν ερευνηθεί εκτενώς για εφαρμογές αιολικών πάρκων. Εξελιγμένες στρατηγικές ελέγχου και λύσεις υλικοτεχνικού εξοπλισμού έχουν προταθεί και εφαρμοστεί σε αυτές τις περιπτώσεις, με στόχο την επίτευξη αδιάλειπτης λειτουργίας και την ικανότητα ρύθμισης της ισχύος εξόδου, [109]–[113]. Η συνήθης τακτική προβλέπει την προσθήκη δυναμικά ελεγχόμενων αντιστάσεων και μετατροπέων chopper στον dc-ζυγό, [113], [114], για την κατανάλωση της πλεονάζουσας ενέργειας σε περίπτωση βύθισης της τάσης του δικτύου. Παράλληλα οι διατάξεις αποθήκευσης ενέργειας (π.χ. υπερπυκνωτές, μπαταρίες) παρέχουν τη δυνατότητα ευέλικτης ρύθμισης της ισχύος εξόδου, [115].

Γίνεται λοιπόν αντιληπτό ότι οι παραπάνω τεχνικές ελέγχου εξαρτώνται σημαντικά από την τοπολογία καθώς και από τις βοηθητικές διατάξεις των αιολικών πάρκων. Η απουσία στρεφόμενων μερών στην περίπτωση των διασυνδεδεμένων Φ/Β σταθμών δημιουργεί την ανάγκη ολικής επανεξέτασης των στρατηγικών ελέγχου για την επίτευξη της συμβατότητας με τους κώδικες δικτύου. Σύμφωνα με τη σύγχρονη βιβλιογραφία, οι περισσότερες στρατηγικές ελέγχου στο πλαίσιο αυτής της διερεύνησης, αφορούν αντιστροφείς μίας βαθμίδας (single stage), [103], [105], [106], [116]–[122]. Πιο συγκεκριμένα, η διατήρηση του ρεύματος εξόδου εντός προκαθορισμένων ορίων εξασφαλίζεται στις [116] και [117], αλλά είναι εφαρμόσιμη μόνο σε αντιστροφείς με ιδανική πηγή τάσης. Ο έλεγχος που προτείνεται στην εργασία [106] βασίζεται σε μία γενικευμένη σχέση για το ρεύμα αναφοράς [123], με παραμέτρους που επηρεάζουν το ποσοστό ταλάντωσης της παρεχόμενης ενεργού ισχύος, την ποιότητα και την υπερύψωση του ρεύματος εξόδου. Η βέλτιστη συμπεριφορά του συστήματος επιτυγχάνεται με κατάλληλο συνδυασμό των παραμέτρων. Ωστόσο, η μελέτη βασίζεται στα πρότυπα διασύνδεσης του πρόσφατου παρελθόντος που δεν προβλέπουν την έγχυση άεργου ρεύματος.

Μία πιο εξελιγμένη στρατηγική προτείνεται στην [120], σύμφωνα με την οποία παρακάμπτεται ο αλγόριθμος ανίχνευσης του σημείου μέγιστης ισχύος (maximum power point tracking - MPPT) και αλλάζει η λειτουργία της Φ/Β γεννήτριας από λογική σταθερής ισχύος σε λογική σταθερού ρεύματος εξόδου (ίσου με αυτό πριν το σφάλμα). Υποθέτοντας ότι ο Φ/Β σταθμός λειτουργεί υπό ονομαστικές συνθήκες και η παραμένουσα τάση κατά τη βύθιση είναι $< 0.5 pu$, το φαινόμενο ρεύμα εξόδου θα είναι $\sqrt{2} \cdot I_{nom}$. Διαπιστώνεται, λοιπόν, ότι η στρατηγική αυτή δεν μπορεί να εφαρμοστεί στη γενική περίπτωση που το θερμικό όριο του αντιστροφέα μπορεί να είναι μικρότερο από $\sqrt{2} \cdot I_{nom}$. Η αδυναμία αυτή αντιμετωπίζεται στις [121] και [103], όπου προτείνεται η αποδέσμευση του ελεγκτή του dc-ζυγού σε συνθήκες σφάλματος και λειτουργία σε κατάσταση σταθερού ρεύματος αναφοράς. Στην [118] προτείνεται ένας ελεγκτής ισχύος για την ικανοποίηση των γερμανικών κωδικών, η αποτελεσματικότητα του οποίου εξετάζεται μόνο σε συμμετρικά τριφασικά σφάλματα δικτύου. Μείωση της παρεχόμενης ενεργού ισχύος, σταθερή τάση dc-ζυγού και μικρή παραμόρφωση των ρευμάτων εξόδου επιτυγχάνεται στην [105] με χρήση υπερπυκνωτών και επιπρόσθετων διακοπτικών στοιχείων παράλληλα συνδεδεμένων στον dc-ζυγό. Μία ιδιαίτερα ενδιαφέρουσα

στρατηγική υιοθετείται στην [122], όπου προτείνεται ένας εκλεκτής ισχύος (proportional integral - PI) για τη μετατόπιση του σημείου λειτουργίας της Φ/Β γεννήτριας. Ωστόσο, στην ανάλυση δεν εξετάζεται η έγχυση άεργου ρεύματος για την υποστήριξη του δικτύου.

Εντούτοις, οι παραπάνω στρατηγικές δεν είναι εφαρμόσιμες σε αντιστροφείς δύο βαθμίδων, λόγω της πιθανής μη τήρησης του ισοζυγίου ισχύος και της προκύπτουσας υπέρτασης του dc-ζυγού. Η λύση που προτείνεται στις [108] και [124] προϋποθέτει τη σύνδεση συστημάτων αποθήκευσης ενέργειας (energy storage systems - ESS) παράλληλα με τον dc-ζυγό (μπαταρίες, υπερπυκνωτές), αυξάνοντας αναπόφευκτα το κόστος και την πολυπλοκότητα του συστήματος. Η πιο απλοϊκή προσέγγιση για την ικανοποίηση των απαιτήσεων FRT δίχως διατάξεις ESS ακολουθείται στην [125], όπου απενεργοποιείται πλήρως ο αλγόριθμος MPPT και μηδενίζεται η εγχεόμενη ισχύς όταν η τάση δικτύου μειωθεί κάτω από 0.7 p.u. Αντίθετα, στις [126] και [127] προτείνεται η σύντομη διακοπή του MPPT και η λειτουργία της Φ/Β γεννήτριας σε σημείο υποβέλτιστης παραγόμενης ισχύος. Το νέο σημείο λειτουργίας προσδιορίζεται βάσει του λόγου της παραμένουσας τάσης δικτύου προς την ονομαστική τάση. Αυτή, όμως, η τεχνική βασίζεται στη γραμμική προσέγγιση της σχέσης μεταξύ του ρεύματος και της ισχύος του Φ/Β. Σε απλοποιητικές παραδοχές βασίζεται και η [107] όπου γίνεται θεώρηση γραμμικής σχέσης της τάσης του Φ/Β και της παραγόμενης ισχύος στο δεξί τμήμα της χαρακτηριστικής (δεξιά του MPP). Η μετατόπιση του σημείου λειτουργίας του Φ/Β επιτυγχάνεται με τον πολλαπλασιασμό του βαθμού χρησιμοποίησης (duty cycle) με το ποσοστό βύθισης. Αξίζει να σημειωθεί ότι ένα ακόμα βασικό μειονέκτημα των παραπάνω προσεγγίσεων ([107], [126], [127]) είναι η αδυναμία αποτελεσματικής λειτουργίας τους σε συνθήκες μερικής σκίασης του Φ/Β. Ο περιορισμός αυτός αντιμετωπίζεται με την εισαγωγή ενός ελεγκτή ισχύος PI, σύμφωνα με την [104]. Η τροποποίηση, όμως, του ελεγκτή του αντιστροφέα που προτείνεται οδηγεί σε έντονες ταλαντώσεις της τάσης του dc-ζυγού κατά τη βύθιση και την επαναφορά της τάσης δικτύου.

Μία εξειδικευμένη στρατηγική με στόχο τη μείωση της αρμονικής παραμόρφωσης του ρεύματος εξόδου υπό συνθήκες σφάλματος παρουσιάζεται στην [128], όπου προτείνεται η μείωση της τάσης αναφοράς του dc-ζυγού, έτσι ώστε να διατηρείται σε υψηλές τιμές ο δείκτης διαμόρφωσης της τεχνικής παλμοδότησης. Στις [103] και [128], η έξοδος του ελεγκτή PI της τάσης του dc-ζυγού μπαίνει σε κορεσμό και επιστρατεύεται δεύτερος ελεγκτής PI με την ίδια είσοδο για τη μετατόπιση του σημείου λειτουργίας του Φ/Β. Η πολυπλοκότητα και η κακή δυναμική απόκριση της προτεινόμενης τεχνικής την καθιστά αναποτελεσματική για πρακτικές εφαρμογές.

Μια εξελιγμένη στρατηγική ελέγχου παρουσιάζεται στην [129], όπου το νέο σημείο λειτουργίας της Φ/Β γεννήτριας κατά τη διάρκεια σφαλμάτων προσδιορίζεται μέσω συνδυασμού ενός αναλογικού-ολοκληρωτικού PI και ενός αναλογικού-διαφορικού (proportional derivative - PD) ελεγκτή. Η τεχνική αυτή, αν και αποτελεσματική, προϋποθέτει την αναπροσαρμογή των κερδών των ελεγκτών σε πραγματικό χρόνο για την επίτευξη ικανοποιητικής δυναμικής απόκρισης.

1.3. Στόχοι και σημεία συνεισφοράς της παρούσας διατριβής

Στόχος της διδακτορικής διατριβής είναι η σχεδίαση, υλοποίηση και αξιολόγηση των μετατροπέων dc/dc και dc/ac ενός διασυνδεδεμένου Φ/B συστήματος με ημιαγωγικούς διακόπτες καρβιδίου του πυριτίου, καθώς και η ανάπτυξη τεχνικών ελέγχου για την ικανοποίηση των απαιτήσεων των σύγχρονων κωδίκων δικτύου. Από την ερευνητική διαδικασία για την εκπλήρωση του στόχου προέκυψαν τα ακόλουθα σημεία προαγωγής της επιστήμης.

1.3.1 Διεξοδική μελέτη των χαρακτηριστικών των νέων τρανζίστορ SiC

- Πραγματοποιήθηκε λεπτομερής χαρακτηρισμός όλων των εμπορικά διαθέσιμων ημιαγωγικών στοιχείων SiC (MOSFET, normally-on VT JFET, normally-on LC JFET, normally-off VT JFET) σε συνθήκες ορθής πόλωσης, ανάστροφης λειτουργίας και διακοπτικών μεταβάσεων. Για πρώτη φορά στη βιβλιογραφία καταγράφηκε η συμπεριφορά των VT SiC JFETs, που δεν εσωκλείουν δίοδο ελεύθερης διέλευσης, σε λειτουργία τρίτου τεταρτημόριου και διερευνήθηκε η αποτελεσματικότητα της εφαρμογής τους σε τριφασικό αντιστροφέα πηγής τάσης. Επίσης, μελετήθηκε η δυνατότητα παραλληλισμού δύο ή περισσότερων SiC JFET και παρουσιάστηκαν οι περιορισμοί που ανακύπτουν, λόγω της υψηλής πτώσης τάσης πηγής-υποδοχής σε συνθήκες ανάστροφης ροής ρεύματος.
- Έγινε διεξοδική μελέτη της συμπεριφοράς των SiC MOSFETs σε συνθήκες ανάστροφης αποκατάστασης, από όπου διαπιστώθηκε η εξαιρετική δυναμική τους απόκριση, σε αντίθεση με τα συμβατικά MOSFETs πυριτίου.
- Πραγματοποιήθηκε καταγραφή και αξιολόγηση της απόκρισης των νέων ημιαγωγικών στοιχείων σε συνθήκες βραχυκύκλωσης, ένα θέμα που έχει μελετηθεί ελάχιστα στο παρελθόν. Στην ανάλυση λαμβάνεται υπόψη, για πρώτη φορά, η επίδραση των παρασιτικών στοιχείων ενός πραγματικού μετατροπέα ισχύος (παρασιτική αυτεπαγωγή). Παράλληλα, παρουσιάζεται και επεξηγείται ο μηχανισμός διάσπασης όλων των εξεταζόμενων διακοπτικών στοιχείων. Η συγκεκριμένη διερεύνηση συμβάλλει στην επιλογή του κατάλληλου κυκλώματος προστασίας ανά εφαρμογή και παρέχει χρήσιμες πληροφορίες στους κατασκευαστές για την περαιτέρω βελτίωση των ημιαγωγών.

1.3.2 Πρωτότυπα κυκλώματα οδήγησης και προστασίας

- Σχεδιάστηκε και αναπτύχθηκε πρωτότυπο κύκλωμα οδήγησης για normally-on SiC JFETs, η αρχή λειτουργίας του οποίου βασίζεται στην ορθή πόλωση της επαφής πύλης-πηγής κατά τη μόνιμη κατάσταση αγωγής. Η προτεινόμενη διάταξη αντιμετώπισε αποτελεσματικά τις δυσκολίες που προκύπτουν από την αρνητική τάση κατωφλίου και την αλληλεπίδραση των τάσεων πύλης και υποδοχής μέσω της παρασιτικής χωρητικότητας Miller.
- Για πρώτη φορά στη βιβλιογραφία εφαρμόστηκε η τεχνική ανίχνευσης κορεσμού (de-saturation) σε ημιαγωγούς normally-on SiC JFETs SiC και προτάθηκαν πρωτότυπα κυκλώματα ομαλής σβέσης και προστασίας από απώλεια της τροφοδοσίας του συστήματος.

1.3.3 Σχεδίαση και ανάπτυξη τριφασικού αντιστροφέα

- Σχεδιάστηκε και κατασκευάστηκε πρωτότυπος μετατροπέας ανύψωσης τάσης και τριφασικός αντιστροφέας πυγής τάσης, ονομαστικής ισχύος 5 kVA, αξιοποιώντας τα SiC MOSFETs. Από τη λειτουργία του συστήματος στη μόνιμη κατάσταση, επιβεβαιώνονται και καταγράφονται τα πλεονεκτήματα της αντικατάστασης των συμβατικών διακοπτικών στοιχείων πυριτίου από ημιαγωγούς WBG.
- Διεξήχθη συγκριτική μελέτη και πειραματική αξιολόγηση (υλοποίηση σε ψηφιακό

μικροεπεξεργαστή) της απόκρισης των εναλλακτικών αλγορίθμων κλειδώματος φάσης (phase locked loop - PLL) σε μεταβολές της συχνότητας και της τάσης του δικτύου. Έμφαση δόθηκε στην τεχνική διακριτοποίησης των συναρτήσεων μεταφοράς, καθώς και στο υπολογιστικό κόστος κάθε στρατηγικής.

1.3.4 Ελεγκτής ισχύος FRT

Προτάθηκε νέος ελεγκτής ισχύος του μετατροπέα ανύψωσης τάσης για την επίτευξη αδιάλειπτης λειτουργίας και την υποστήριξη της τάσης του δικτύου σε συνθήκες συμμετρικών και ασύμμετρων βυθίσεων της τάσης δικτύου, σύμφωνα με τους νέους κώδικες δικτύου. Ο προτεινόμενος ελεγκτής προκαλεί μικρή διακύμανση της τάσης V_{dc} , ελάχιστη υπερύψωση του ρεύματος εξόδου και ικανοποιητική δυναμική απόκριση, αποφεύγοντας τη χρήση διατάξεων αποθήκευσης ενέργειας (μπαταριών, υπερπυκνωτών) ή την προσθήκη επιπλέον ημιαγωγικών διακοπών και αισθητήρων.

1.4. Μεθοδολογία και διάρθρωση της διατριβής

Η διδακτορική διατριβή οργανώνεται ως εξής:

Στην **Εισαγωγή** περιγράφονται τα οφέλη που προσφέρει η αξιοποίηση των νέων ημιαγωγικών διακοπών καρβιδίου του πυριτίου στους μετατροπείς ισχύος των μονάδων ΑΠΕ. Καταγράφονται τα κυριότερα δομικά και ηλεκτρικά χαρακτηριστικά των τρανζίστορ SiC και παρουσιάζονται συνοπτικά οι καταστάσεις λειτουργίας ενός διακόπτη ισχύος. Παράλληλα, πραγματοποιείται ενδελεχής περιγραφή των απαιτήσεων των νέων κωδίκων δικτύου, σχετικά με την επιθυμητή απόκριση των διασυνδεδεμένων Φ/Β συστημάτων σε διαταραχές του δικτύου. Περιλαμβάνεται λεπτομερής βιβλιογραφική ανασκόπηση των υπό εξέταση ζητημάτων και επισημαίνονται οι στόχοι και τα σημεία καινοτομίας της παρούσας διατριβής.

Στο **Κεφάλαιο 2** πραγματοποιείται λεπτομερής χαρακτηρισμός των νέων ημιαγωγικών διακοπών SiC σε αντιπαραβολή με τα συμβατικά τρανζίστορ πυριτίου. Ιδιαίτερη έμφαση δίνεται στη λειτουργία ορθής και ανάστροφης πόλωσης καθώς και στις χαρακτηριστικές ανάστροφης αποκατάστασης. Η ανάλυση ολοκληρώνεται με την καταγραφή της απόκρισης των τρανζίστορ ισχύος κατά τις διακοπτικές μεταβάσεις και σε συνθήκες βραχυκύκλωσης.

Στο **Κεφάλαιο 3** περιγράφονται οι αρχές σχεδίασης και ανάπτυξης των κατάλληλων κυκλωμάτων οδήγησης και προστασίας για κάθε τύπο ημιαγωγού SiC. Παρουσιάζονται και επισημαίνονται οι αδυναμίες των συμβατικών κυκλωμάτων οδήγησης της σύγχρονης βιβλιογραφίας και προτείνονται νέες τοπολογίες για την αντιμετώπιση των εν λόγω προβλημάτων. Παράλληλα, αναπτύσσονται και αξιολογούνται διαφορετικές στρατηγικές προστασίας από υπερένταση και απώλεια τροφοδοσίας του κυκλώματος οδήγησης, ενώ παρουσιάζεται πρωτότυπο κύκλωμα ομαλής σβέσης, για την αποφυγή υπέρτασης κατά την εκκαθάριση του σφάλματος.

Στο **Κεφάλαιο 4**, αξιοποιούνται τα κυκλώματα οδήγησης και προστασίας στην ανάπτυξη του πρωτότυπου τριφασικού αντιστροφέα δύο βαθμίδων. Για τη διασύνδεση της Φ/Β γεννήτριας στο δίκτυο ηλεκτρικής ενέργειας, εξετάζονται οι εναλλακτικές τεχνικές PLL, οι στρατηγικές ελέγχου ενεργού και αέργου ισχύος και ο αλγόριθμος MPPT. Η δυναμική απόκριση του συστήματος σε γραμμική αύξηση της διαθέσιμης ενεργού ισχύος και βηματική μεταβολή της αέργου διερευνάται μέσω προσομοιώσεων στο Matlab/Simulink και πειραμάτων

στον αντιστροφέα του διασυνδεδεμένου Φ/Β σταθμού. Καταγράφεται ο βαθμός απόδοσης και η ποιότητα των εγχεόμενων ρευμάτων, στη μόνιμη κατάσταση λειτουργίας.

Στο **Κεφάλαιο 5** παρουσιάζεται η προτεινόμενη στρατηγική ελέγχου ισχύς του μετατροπέα ανύψωσης τάσης, που εξασφαλίζει αδιάλειπτη λειτουργία του Φ/Β σταθμού και υποστήριξη του δικτύου, μέσω έγχυσης άεργου ρεύματος, σε συνθήκες βύθισης τάσης. Περιγράφεται η διαδικασία μετατόπισης του σημείου λειτουργίας της Φ/Β γεννήτριας, έτσι ώστε το ρεύμα εξόδου να παραμένει εντός των επιτρεπτών ορίων. Επίσης, εξετάζονται δύο εναλλακτικές προσεγγίσεις υπολογισμού των ρευμάτων αναφοράς του αντιστροφέα με κριτήρια την επίτευξη ικανοποιητικής δυναμικής απόκρισης του συστήματος και μειωμένη υπερύψωση του dc-ζυγού. Η αποτελεσματικότητα του ελεγκτή σε συμμετρικά και ασύμμετρα σφάλματα δικτύου αξιολογείται μέσω προσομοιώσεων στο Matlab/Simulink και πειραματικών μετρήσεων στον πρωτότυπο τριφασικό αντιστροφέα.

Τέλος, στο **Κεφάλαιο 6** συγκεντρώνονται τα σημαντικότερα συμπεράσματα που προέκυψαν από τα αποτελέσματα της έρευνας και παρουσιάζονται συγκεκριμένες προτάσεις μελλοντικής έρευνας.

Στην παρούσα διατριβή περιλαμβάνονται τέσσερα παραρτήματα. Στο **Παράρτημα Α** παρουσιάζονται και περιγράφονται λεπτομερώς τα κυκλωματικά διαγράμματα και τα σχέδια των τυπωμένων πλακετών της διάταξης διπλού παλμού, η οποία αξιοποιείται στον χαρακτηρισμό των ημιαγωγικών διακοπών, καθώς και του τριφασικού αντιστροφέα δύο βαθμίδων. Λεπτομερής ανάλυση της διαδικασίας μοντελοποίησης των υπό εξέταση τρανζίστορ ισχύος τύπου SiC JFET στο πρόγραμμα PSpice Model Editor περιλαμβάνεται στο **Παράρτημα Β**. Η λίστα των συμβόλων και των ακρωνυμίων βρίσκεται στο **Παράρτημα Γ**, ενώ στο **Παράρτημα Δ** παρατίθεται η λίστα με τις δημοσιευμένες εργασίες σε διεθνή επιστημονικά περιοδικά και διεθνή συνέδρια.

Κεφάλαιο 2.

Χαρακτηρισμός των ημιαγωγικών διακοπών καρβιδίου του πυριτίου

2.1. Εισαγωγή

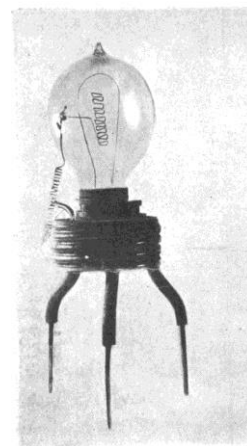
2.1.1 Ιστορική αναδρομή - Εξέλιξη των ημιαγωγών

Ένα τμήμα του άρθρου που δημοσίευσε η εφημερίδα Newsweek στις 6 Σεπτεμβρίου 1948 αναφέρει: “*The transistor is an innovation which may revolutionize electronics and communication, as the original three-element vacuum tube did 35 years ago*”, [131]. Η ραγδαία εξέλιξη των ηλεκτρονικών υπολογιστών, της κινητής τηλεφωνίας, των ΑΠΕ και των σύγχρονων μέσων μεταφοράς, που αποτελούν αναπόσπαστα τμήματα της σημερινής πραγματικότητας, αποδεικνύει ότι αυτή η πρόβλεψη ήταν απόλυτα εύστοχη.

Τα θεμέλια της ηλεκτρονικής εποχής τέθηκαν στις αρχές του 20^{ου} αιώνα όταν ο John Ambrose Fleming ανακάλυψε τη λυχνία κενού ή *Fleming Valve* (1904) που απεικονίζεται στο Σχ. 2.1. Το ηλεκτρονικό αυτό στοιχείο αποτελείται από δυο ακροδέκτες: ένα νήμα πυράκτωσης (κάθοδος) και μία μεταλλική επιφάνεια (άνοδος). Όταν η κάθοδος θερμαίνεται, ηλεκτρόνια απελευθερώνονται εντός της λυχνίας, τα οποία έλκονται από την άνοδο, αν η μεταλλική επιφάνεια βρίσκεται σε υψηλότερο δυναμικό από την κάθοδο. Η διαδικασία αυτή ονομάζεται θερμιονική εκπομπή και έχει ως αποτέλεσμα τη ροή ηλεκτρονίων μόνο προς την κατεύθυνση της ανόδου. Η διάταξη αυτή, γνωστή σήμερα ως δίοδος, αποτέλεσε τον πρώτο ηλεκτρονικό διακόπτη. Το διεθνές ινστιτούτο IEEE χαρακτήρισε την εφεύρεση της λυχνίας κενού ως: “*one of the most important developments in the history of electronics*”, και δικαίως έχει συμπεριληφθεί στη λίστα με τα ορόσημα του IEEE.

Τρία χρόνια αργότερα, το 1907, ο καθηγητής Lee De Forest σχεδίασε και υλοποίησε τη λυχνία κενού τριών ακροδεκτών (τρίοδος) που φαίνεται στο Σχ. 2.2, την πρώτη διάταξη που μπορούσε να ενισχύσει ηλεκτρικά σήματα. Ο Αμερικανός ερευνητής ανακάλυψε ότι ένα αγωγίμο πλέγμα (grid), αποτελούμενο από ένα σύρμα σε διάταξη zig-zag, τοποθετημένο μεταξύ της ανόδου και της καθόδου μίας λυχνίας κενού, μπορούσε να ελέγξει τη ροή ηλεκτρονίων προς την άνοδο, με βάση τη ροή ρεύματος στο αγωγίμο πλέγμα. Η εφεύρεση αυτή ονομάστηκε “*Audion*” και είναι ο προκάτοχος της γνωστής σήμερα ηλεκτρονικής λυχνίας κενού.

Ωστόσο, οι λυχνίες κενού παρουσίαζαν αρκετά μειονεκτήματα και περιορισμούς: υψηλές απώλειες ενέργειας,



Σχ. 2.1. Πρώτη θερμιονική δίοδος του J.A. Fleming [130].

καθυστέρηση κατά την εκκίνηση, σχετικά ογκώδη και βαριά εξαρτήματα, γήρανση και καταστροφή με την πάροδο του χρόνου, και εύθραυστα υλικά με περιορισμένη αντοχή σε μηχανικές καταπονήσεις.

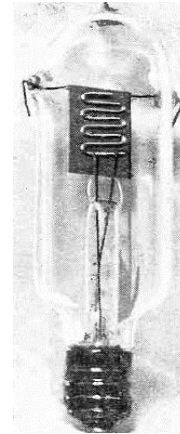
Ο φυσικός Julius Edgar Lilienfeld ήταν ο πρώτος που εξέφρασε την ιδέα για αντικατάσταση της τριόδου με μία διάταξη στερεάς κατάστασης (solid state) το 1925, δίχως όμως να παρουσιάσει λειτουργικό πρωτότυπο της θεωρίας του.

Ήταν οι William Shockley, John Bardeen και Walter Brattain (Σχ. 2.3) στα Bell Telephone Laboratories (Murray Hill, New Jersey) που ανακάλυψαν το πρώτο τρανζίστορ στερεάς φύσεως στα τέλη του 1947 ενώ διερευνούσαν τις ιδιότητες του γερμανίου. Πιο συγκεκριμένα, παρατήρησαν ότι όταν δύο ακροδέκτες χρυσού έρθουν σε επαφή με την επιφάνεια του κρυσταλλικού πλέγματος του γερμανίου, το σήμα εξόδου ενισχύεται σε σύγκριση με το σήμα εισόδου. Το 1956 απονεμήθηκε το βραβείο Nobel φυσικής στην ομάδα των Bell Labs για την ερευνητική τους δραστηριότητα στους ημιαγωγούς και την ανακάλυψη του τρανζίστορ.

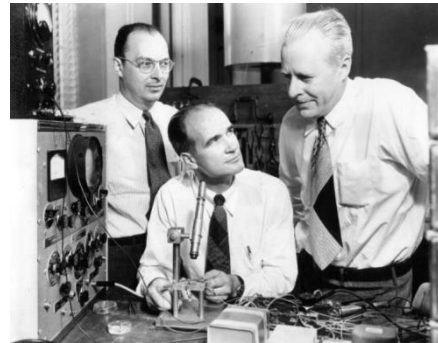
Στα χρόνια που ακολούθησαν, οι τεχνολογικές εξελίξεις ήταν ραγδαίες:

- Το πρώτο εμπορικά διαθέσιμο τρανζίστορ επίδρασης πεδίου, FET, κατασκευάστηκε από την Texas Instruments το 1954.
- Το πρώτο φορητό ραδιόφωνο, *Regency TR-1*, που χρησιμοποιούσε τέσσερα τρανζίστορ στερεάς κατάστασης βγήκε στην αγορά το 1954 έναντι 49.99 \$.
- Η IBM κατασκεύασε το πρώτο Σύστημα Επεξεργασίας Δεδομένων με στερεάς φύσεως ημιαγωγούς το 1959.
- Η Sony Corp. παρουσίασε το 1960 την πρώτη φορητή τηλεόραση, *TV8-301*, βασισμένη στα τρανζίστορ πυριτίου και γερμανίου (Ge).
- Το 1956 ο Gordon Moore της Intel Corp. διατυπώνει τον γνωστό πλέον “Νόμο του Moore”, σύμφωνα με τον οποίο, ο αριθμός των τρανζίστορ σε ένα ολοκληρωμένο κύκλωμα διπλασιάζεται κάθε δύο χρόνια.
- Το 1971 η Intel Corp. κυκλοφόρησε τον πρώτο μικροεπεξεργαστή, *Intel 4004*.
- Σήμερα υπάρχουν πάνω από 800 εκατομμύρια τρανζίστορ σε έναν ηλεκτρονικό υπολογιστή.

Πολλές, όμως, εφαρμογές απαιτούν διαχείριση μεγάλου ποσού ενέργειας από λίγα διακριτά στοιχεία, όπως οι μετατροπείς ισχύος των ΑΠΕ και των ηλεκτρικών οχημάτων. Οι τεχνικοί περιορισμοί που προκύπτουν από τη χρήση ημιαγωγών Si, αντιμετωπίζονται με την αξιοποίηση των στοιχείων SiC. Τα νέα διακοπτικά στοιχεία προσφέρουν τη δυνατότητα



Σχ. 2.2. Πρώτη τριόδος του Lee De Forest, [132].



Σχ. 2.3. Ερευνητική ομάδα των Bell Labs αποτελούμενη από τους William Shockley, John Bardeen και Walter Brattain, [133].

λειτουργίας σε συνθήκες υψηλής τάσης, συχνότητας και θερμοκρασίας. Ο πρώτος εμπορικά διαθέσιμος ημιαγωγός SiC ήταν η διόδος Schottky (Schottky barrier diode - SBD). Το 2008 κυκλοφόρησε το πρώτο JFET ονομαστικής τάσης 1200 V, και πιο πρόσφατα, το 2011 κυκλοφόρησε το πρώτο SiC MOSFET, ονομαστικής τάσης 1200 V.

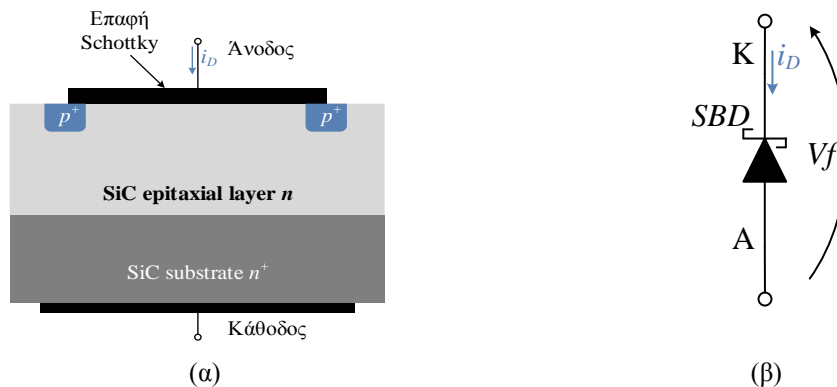
2.1.2 Βασικές αρχές λειτουργίας των τρανζίστορ SiC

2.1.2.1 Δίοδος Schottky

Η ένωση ενός ημιαγωγού τύπου- n και μίας μεταλλικής επιφάνειας συνιστά τη διόδο Schottky. Η μεταλλική επαφή της ανόδου (χρυσός, μολυβδαίνιο, λευκόχρυσος, χρώμιο ή βολφράμιο) αντικαθιστά τον ημιαγωγό τύπου- p . Οι ελεύθεροι φορείς πλειονότητας του ημιαγωγού τύπου- n (ηλεκτρόνια) εισέρχονται στη μεταλλική επιφάνεια και συνεισφέρουν στη ροή ρεύματος, κατά την ορθή πόλωση της διόδου. Σε αντίθεση με τις κλασικές $p-n$ διόδους, οι φορείς μειονότητας (οπές) δε συνεισφέρουν στη λειτουργία της SBD και κατά συνέπεια, δεν υφίσταται το φαινόμενο αποθήκευσης φορέων μειονότητας που προκαλεί την εμφάνιση παρασιτικής χωρητικότητας διάχυσης [134]. Στις διόδους Schottky εμφανίζεται μόνο η παρασιτική χωρητικότητα του στρώματος απογύμνωσης [135]. Έτσι λοιπόν, η μετάβαση από την κατάσταση αγωγής στην κατάσταση αποκοπής διαρκεί μερικά μόνο ns. Ωστόσο, λόγω του χαμηλού δυναμικού φράγματος, οι διόδους Schottky πυριτίου βρίσκουν εφαρμογή κυρίως σε ψηφιακά κυκλώματα που απαιτούν ταχύτατες μεταβάσεις.

Όπως και σε μία κλασική $p-n$ διόδο, η αύξηση της εξωτερικά επιβαλλόμενης αρνητικής τάσης πέραν ενός ορίου, V_{br} , μπορεί να προκαλέσει ραγδαία αύξηση του ανάστροφου ρεύματος και συνεπώς κατάρρευση της διόδου. Η μικρή τάση διάσπασής των SBD πυριτίου ($V_{br} < 200$ V) δεν επιτρέπει την χρησιμοποίησή τους σε συστήματα ισχύος.

Οι SiC SBD (βλέπε Σχ. 2.4), αποτελούν το πρώτο ηλεκτρονικό στοιχείο που κατασκευάστηκε σε WBG wafer και έχουν τάση κατάρρευσης σχεδόν μία τάξη μεγέθους μεγαλύτερη από αυτή των Si ($V_{br} = 600$ V - 1200 V). Παρουσιάζουν εξαιρετικά μικρό χρόνο ανάστροφης αποκατάστασης (reverse recovery time - t_{rr}), ανεξαρτήτως της θερμοκρασίας λειτουργίας, γεγονός που δεν ισχύει στις SBD πυριτίου [136]. Η δυνατότητα αύξησης της διακοπτικής συχνότητας λειτουργίας των μετατροπέων με διόδους SiC συνεισφέρει στη μείωση του όγκου και του βάρους των παθητικών στοιχείων (πηνία, πυκνωτές) και άρα τη μείωση του κόστους συσκευασίας, παραγωγής και μεταφοράς τέτοιων συστημάτων. Ωστόσο, απόρροια της υψηλής διακοπτικής συχνότητας είναι οι ταλαντώσεις (ringing) του ρεύματος και της τάσης, παρουσία παρασιτικών αυτεπαγωγών και χωρητικότητων [134].



Σχ. 2.4. (α) Εγκάρσια τομή της διόδου Schottky και (β) αντίστοιχο κυκλωματικό σύμβολο.

2.1.2.2 SiC JFETs

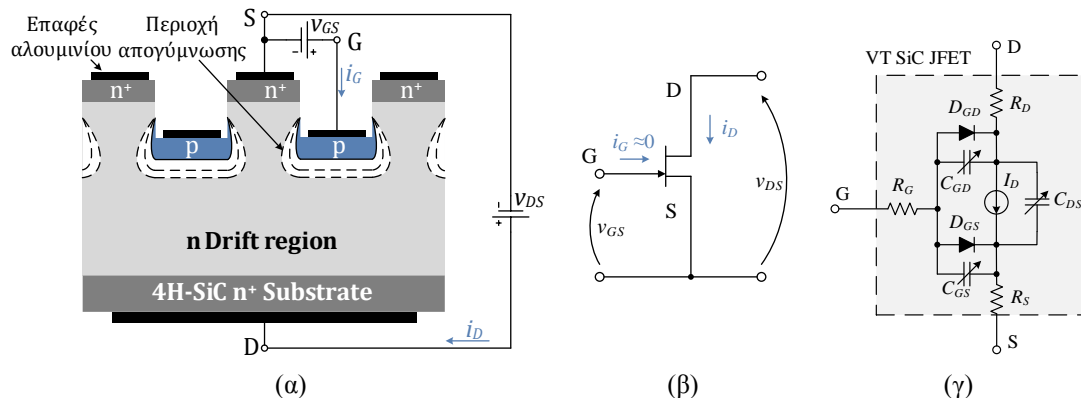
Το FET ένωσης είναι το πιο απλό, κατασκευαστικά και λειτουργικά, τρανζίστορ. Γι' αυτό άλλωστε, ο πρώτος εμπορικά διαθέσιμος διακόπτης ισχύος τριών ακροδεκτών τύπου SiC ήταν JFET σε υπόστρωμα τύπου-*n*. Βασικό χαρακτηριστικό των SiC JFETs είναι η απουσία διοξειδίου του πυριτίου πύλης. Το οξείδιο πύλης σε υπόστρωμα SiC χαρακτηρίζεται από υψηλή πυκνότητα ατελειών (10 cm^{-2} , δέκα φορές μεγαλύτερη από αυτή του οξειδίου σε υπόστρωμα Si), [45], γεγονός που οδηγεί σε μειωμένο χρόνο ζωής των ημιαγωγών που το διαθέτουν (όπως MOSFETs) όταν λειτουργούν σε συνθήκες υψηλής θερμοκρασίας. Ένα ισχυρό, λοιπόν, πλεονέκτημα των SiC JFETs είναι η αύξηση της αξιοπιστίας τους. Στον αντίποδα, όμως, οι επαφές *p-n* που σχηματίζονται μεταξύ των ακροδεκτών πύλης-πηγής και πύλης-υποδοχής καταδεικνύουν την ανάγκη σχεδίασης εξειδικευμένων κυκλωμάτων οδήγησης και προστασίας.

Τα τελευταία χρόνια έχουν αναπτυχθεί διάφοροι τύποι SiC JFET (*Vertical Trench, Lateral Channel, Buried Grid, Double Gate Vertical Trench, Integral Cascode*) με διαφορετικά χαρακτηριστικά, ανάλογα με τις απαιτήσεις της εφαρμογής στην οποία απευθύνονται. Ωστόσο, μόνο τα δύο πρώτα έχουν επικρατήσει εμπορικά και θα μελετηθούν στη συνέχεια.

- JFET κάθετης τάφρου (VT JFET)

Στο Σχ. 2.5(α) παρουσιάζεται η διατομή ενός VT JFET. Αποτελείται από μία πλάκα 4H-SiC τύπου-*n*, στην οποία έχουν αναπτυχθεί περιοχές τύπου-*p* οι οποίες συνιστούν την *πύλη*, *G*, του ημιαγωγού. Αξίζει να σημειωθεί ότι οι περιοχές τύπου-*p* σε SiC υπόστρωμα είναι πρακτικώς αδύνατον να δημιουργηθούν μέσω διάχυσης (*diffusion*), όπως στους ημιαγωγούς Si, αλλά διαμορφώνονται με την τεχνική της εμφύτευσης (*implantation*) ή της ανάπτυξης εντός του υλικού (*growth*) [137]. Όλες οι επαφές της πύλης είναι αγωγή συνδεδεμένες μεταξύ τους, όπως αντίστοιχα και οι επαφές της *πηγής*, *S*. Η διαφορά δυναμικού μεταξύ πύλης-πηγής ελέγχει το πλάτος του καναλιού και, συνεπώς, τη ροή ηλεκτρονίων προς την *υποδοχή*, *D*. Η δομή VT προσφέρεται για ελαχιστοποίηση της αντίστασης αγωγής, καθώς η πηγή βρίσκεται ακριβώς πάνω από την υποδοχή [138].

Όπως φαίνεται, το SiC JFET είναι στοιχείο αμφίπλευρης ροής ρεύματος, εφόσον επιτρέπεται ανάστροφη ροή ρεύματος από την υποδοχή προς την πηγή, ενώ η τάση ελέγχου μπορεί να είναι οποιαδήποτε από τις v_{GS} ή v_{GD} . Κατασκευαστικά, βέβαια, δεν είναι πλήρως συμμετρικό, γεγονός που συμβάλλει στη διαφοροποίηση των χαρακτηριστικών τάσης-έντασης (*V-I*) των δύο καταστάσεων λειτουργίας. Για διευκρινιστικούς, λοιπόν, λόγους, ο ακροδέκτης



Σχ. 2.5. (α) Εγκάρσια τομή του VT SiC JFET, (β) αντίστοιχο κυκλωματικό σύμβολο και (γ) ισοδύναμο κύκλωμα.

της πύλης στο κυκλωματικό σύμβολο του JFET είναι πλησιέστερα στην πηγή όπως φαίνεται στο Σχ. 2.5(β).

Όσο η τάση ελέγχου είναι μηδενική, επιτρέπεται ροή ρεύματος από την υποδοχή προς την πηγή, δεδομένης μίας θετικής τάσης v_{DS} . Όταν εφαρμόζεται αρνητική τάση v_{GS} , η περιοχή απογύμνωσης γύρω από πύλη αυξάνεται και το πλάτος του καναλιού μειώνεται. Η τάση κατωφλίου, V_{GS-th} , είναι η τάση πύλης-πηγής για την οποία το κανάλι είναι πλήρως απογυμνωμένο. Αν εφαρμοστεί θετική τάση v_{GS} , η εσωτερική δίοδος D_{GS} , που φαίνεται στο ισοδύναμο κύκλωμα του Σχ. 2.5(γ), πολώνεται ορθά και υπάρχει ισχυρή πιθανότητα καταστροφής του ημιαγωγού, αν δεν περιοριστεί το ρεύμα πύλης. Το ρεύμα της υποδοχής φτάνει σε κορεσμό όταν η τάση v_{GD} γίνει μικρότερη από την τάση κατωφλίου. Η παραπάνω περιγραφή φανερώνει ότι ο συγκεκριμένος τύπος ημιαγωγού άγει σε κατάσταση ηρεμίας (normally-on για $v_{GS}=0$). Το χαρακτηριστικό αυτό αποτελεί ανασταλτικό παράγοντα για την επιλογή των συγκεκριμένων ημιαγωγών σε πολλές εφαρμογές ηλεκτρονικών ισχύος. Ακόμα και αν η εφαρμογή επιτρέπει τη normally-on φύση του VT SiC JFET, η οδήγηση και η προστασία του αποτελούν πρόκληση για τον σχεδιαστή/μηχανικό.

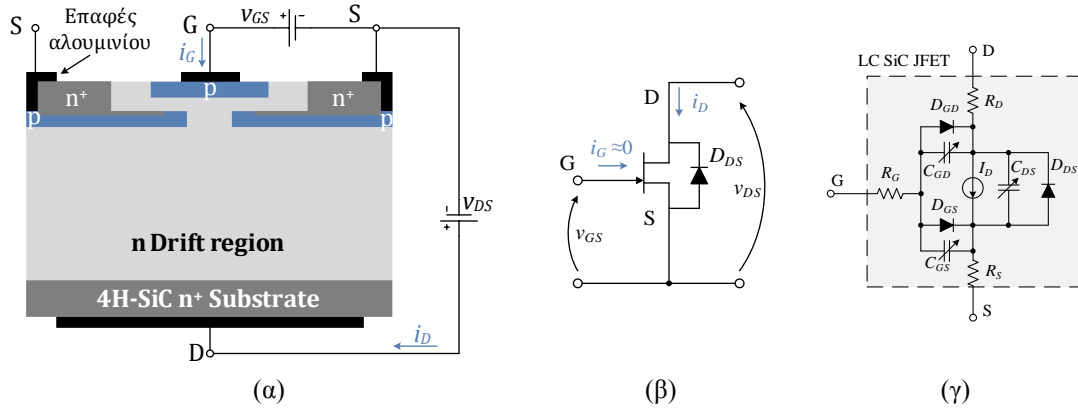
Ακολουθώντας τις απαιτήσεις της αγοράς, κατασκευάστηκαν normally-off VT SiC JFETs, δηλαδή ημιαγωγοί που βρίσκονται σε αποκοπή στην κατάσταση ηρεμίας, [138]. Οι κύριες δομικές διαφορές τους συγκριτικά με τα normally-on SiC JFETs εντοπίζονται στο μικρότερο πάχος της κάθετης τάφρου και την περιορισμένη νόθευση του υποστρώματος [139]. Η μείωση, όμως, του εύρους του καναλιού έχει ως συνέπεια την αύξηση της αντίστασης αγωγής. Ένα ακόμα μειονέκτημα των normally-off SiC JFETs είναι το περιορισμένο επιτρεπτό εύρος της τάσης ελέγχου v_{GS} , γεγονός που τα καθιστά ευαίσθητα στην ηλεκτρομαγνητική παρενόχληση, [139].

Ένα ιδιαίτερο χαρακτηριστικό των SiC JFETs (normally-on ή normally-off) είναι ότι διαθέτουν εσωτερική αντιπαράλληλη δίοδο, ωστόσο επιτρέπουν την αγωγή ανάστροφου ρεύματος [30]. Τα χαρακτηριστικά ανάστροφης αγωγής θα μελετηθούν διεξοδικά στην ενότητα 2.3.

Πρωτοπόρος στην κατασκευή normally-on SiC JFETs ήταν μέχρι το 2012 η εταιρία SemiSouth Laboratories, ενώ σήμερα παρασκευάζονται από την εταιρία *United SiC*. Η ονομαστική τάση αυτών των στοιχείων είναι 1200V και η αντίσταση αγωγής 80mΩ ή 45mΩ. Το ονομαστικό ρεύμα των εμπορικά διαθέσιμων ημιαγωγών κυμαίνεται από 20 A μέχρι και 38 A, ενώ η τάση κατωφλίου της πύλης είναι -6 V. Σύμφωνα με τις προδιαγραφές, η μέγιστη επιτρεπόμενη v_{GS} για την αποφυγή διάσπασης της εσωτερικής δίοδου D_{GS} είναι +3 V, [140], [141]. Normally-off SiC JFETs κατασκευάζονταν από την SemiSouth και χαρακτηρίζονται από ονομαστική τάση 1200 V, αντίσταση αγωγής 100 mΩ και τάση κατωφλίου +1 V, [142].

- JFET πλευρικού καναλιού (LC JFET)

Μία εναλλακτική σχεδίαση για τα normally-on SiC JFETs προτάθηκε από την κατασκευάστρια εταιρία SiCED (πλέον μέλος της Infineon Inc.), με κύριο χαρακτηριστικό την προσθήκη προσμίξεων τύπου-p κάτω από την πηγή, οι οποίες διαμορφώνουν το πλευρικό κανάλι. Στο Σχ. 2.6(α) απεικονίζεται το σχηματικό διάγραμμα της δομής του LC SiC JFET. Η ειδοποιός διαφορά αυτής της διάταξης σε σχέση με το VT JFET είναι η εσωτερική αντιπαράλληλη δίοδος, που σχηματίζεται μεταξύ πηγής και υποδοχής, ως αποτέλεσμα της



Σχ. 2.6. (α) Εγκάρσια τομή του LT SiC JFET, (β) αντίστοιχο κυκλωματικό σύμβολο και (γ) ισοδύναμο κύκλωμα.

σύνδεσης της “θαμμένης” περιοχής τύπου- p στην πηγή. Η αντιπαράλληλη δίοδος συμπεριλαμβάνεται τόσο στο κυκλωματικό σύμβολο όσο και στο ισοδύναμο κύκλωμα των Σχ. 2.6(β) και (γ) αντίστοιχα. Ωστόσο, για δεδομένο ανάστροφο ρεύμα υποδοχής, η πτώση τάσης της αντιπαράλληλης διόδου είναι μεγαλύτερη από την πτώση τάσης του καναλιού σε συνθήκες αγωγής [143]. Για τη βέλτιστη αξιοποίηση του ημιαγωγού, προτείνεται η παλμοδότηση της πύλης (λογικό 1) όσο το JFET διαρρέεται από ανάστροφο ρεύμα. Ένα ακόμα πλεονέκτημα της δομής LC είναι η μικρή τιμή της παρασιτικής χωρητικότητας C_{GD} που επιτρέπει τη λειτουργία σε υψηλές διακοπτικές συχνότητες και μειώνει την ευαισθησία του τρανζίστορ στην ηλεκτρομαγνητική παρενόχληση.

Στον αντίποδα, η πλάγια διάταξη του καναλιού έχει ως συνέπεια την (σχετικά) μεγάλη αντίσταση αγωγής και τη μικρή τιμή του ρεύματος κορεσμού υποδοχής, $i_{D(sat)}$. Η ανάπτυξη normally-off SiC JFETs με τη συγκεκριμένη δομή δεν είναι εφικτή [138]. Η τάση κατωφλίου της πύλης μπορεί να κυμαίνεται από -12 V έως -15 V.

Η εταιρία Infineon Inc. προσφέρει δύο εναλλακτικές των 1200 V LC SiC JFET: το IJW120R070T1 με $R_{DS-on} = 70 \text{ m}\Omega$ και 35 A ονομαστικού ρεύματος και το IJW120R100T1 με $R_{DS-on} = 100 \text{ m}\Omega$ και 26 A ονομαστικού ρεύματος, [144].

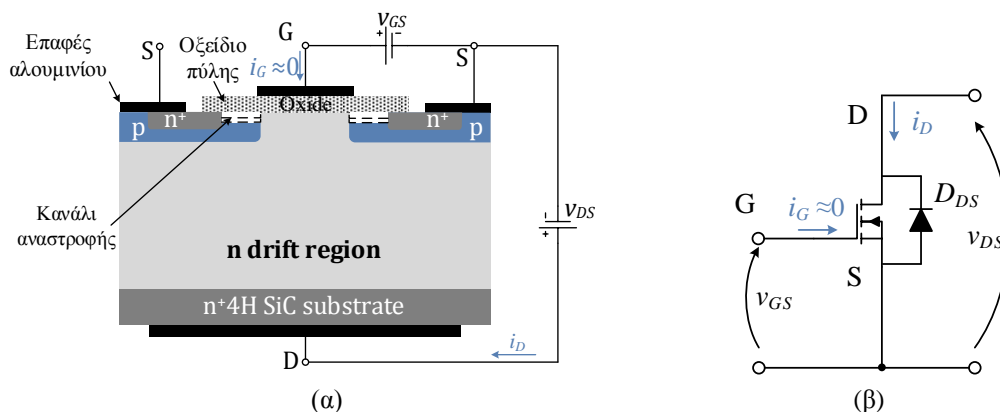
2.1.2.3 SiC MOSFETs

Στην ενότητα αυτή θα μελετηθεί η δομή και η φυσική λειτουργία του τρανζίστορ επίδρασης πεδίου μετάλλου-οξειδίου-ημιαγωγού. Η τυπική lateral δομή του MOSFET δεν είναι κατάλληλη για εφαρμογές ισχύος, καθώς δεν μπορεί να υποστηρίξει μεγάλες τιμές τάσης ορθής πόλωσης v_{DS} (μικρή τάση κατάρρευσης V_{br}) και, επιπλέον, παρουσιάζει μεγάλη αντίσταση αγωγής R_{DS-on} . Σημειώνεται, μάλιστα, ότι το ονομαστικό ρεύμα ενός lateral MOSFET και η τάση κατάρρευσης του εξαρτώνται από το πάχος και το μήκος του καναλιού. Αντίθετα, η κάθετη (vertical) δομή και, πιο συγκεκριμένα, η δομή του DMOSFET, είναι η πιο διαδεδομένη και αξιόπιστη κατασκευαστική προσέγγιση (η δομή αυτή είναι γνωστή στη βιβλιογραφία και ως planar MOSFET). Στην κάθετη δομή, η ονομαστική τάση του τρανζίστορ εξαρτάται από το ποσοστό νόθευσης και το πάχος του επιταξιακού στρώματος τύπου- n , ενώ το μέγιστο επιτρεπτό ρεύμα υποδοχής εξαρτάται από το πάχος του καναλιού. Έτσι, μεγάλη V_{br} και μικρή R_{DS-on} μπορούν να συνυπάρξουν σε MOSFET κάθετης δομής.

Στο Σχ. 2.7 φαίνεται η φυσική δομή του SiC DMOSFET, που αναπτύσσεται σε υπόστρωμα 4H SiC τύπου-*n*. Κάτω από τους ακροδέκτες της πηγής και της υποδοχής υπάρχουν περιοχές υψηλής νόθευσης τύπου-*n*⁺. Ένα λεπτό στρώμα διοξειδίου του πυριτίου (SiO₂) μονώνει τον ακροδέκτη της πύλης από το σώμα του MOSFET. Μία περιοχή υψηλής συγκέντρωσης θετικών φορέων (*p*-well) βρίσκεται κάτω από την πηγή, ενώ ένα τμήμα αυτής εκτείνεται στην περιοχή κάτω από το οξειδίο της πύλης. Η εφαρμογή θετικής τάσης μεταξύ της πύλης και την πηγής απωθεί τις οπές από την περιοχή τύπου-*p* κάτω από την πύλη και έλκει τα ηλεκτρόνια από τις περιοχές υψηλής νόθευσης *n*⁺ της πηγής. Όταν συσσωρευθεί επαρκής αριθμός ηλεκτρονίων, σχηματίζεται μία ζώνη τύπου *n* εντός της περιοχής τύπου-*p*, δημιουργώντας το κανάλι αναστροφής (inversion layer). Η περιοχή τύπου-*p* αποτελεί πρακτικά το αντίστοιχο του *p*-υποστρώματος της δομής lateral. Η τιμή της v_{GS} , για την οποία συσσωρεύεται επαρκής αριθμός ηλεκτρονίων για τη ροή ρεύματος ονομάζεται τάση κατωφλίου, V_{GS-th} . Περαιτέρω αύξηση της v_{GS} πέραν της τάσης κατωφλίου, οδηγεί σε αύξηση της αγωγιμότητας του καναλιού και ισοδύναμη μείωση της αντίστασης αγωγής. Η τιμή του ρεύματος υποδοχής εξαρτάται από την πυκνότητα των φορέων στο κανάλι και, συνεπώς, από την επιβαλλόμενη τάση v_{GS} . Το ρεύμα υποδοχής συνίσταται μόνο από ένα τύπο φορέων (ηλεκτρόνια στην περίπτωση του *n*-καναλιού) και γι' αυτό το τρανζίστορ αποκαλείται μονοπολικό. Ο μικρός χρόνος ζωής των φορέων μειονότητας (ηλεκτρόνια) και η μικρή συγκέντρωση ζευγών οπών-ηλεκτρονίου του ενδογενούς ημιαγωγού οδηγούν σε ταχύτερες αποκρίσεις σε μεταβατικά φαινόμενα.

Η ευστάθεια του οξειδίου της πύλης παρέμενε για πολλά χρόνια η μεγαλύτερη πρόκληση στην κατασκευή SiC MOSFETs, [45]. Ακόμα και σήμερα, η αξιοπιστία του οξειδίου σε υψηλές θερμοκρασίες και σε συνθήκες βραχυκύκλωσης δεν έχει μελετηθεί εκτενώς. Το μεγάλο όμως πλεονέκτημα των SiC MOSFETs έναντι των JFETs είναι η normally-off φύση τους. Η απαιτούμενη τάση πύλης για τη μετάβαση του στοιχείου σε κατάσταση αγωγής είναι θετική, ενώ σε κατάσταση ηρεμίας ($v_{GS}=0$) το MOSFET βρίσκεται σε αποκοπή. Επίσης, τα MOSFETs είναι στοιχεία τάσης, υπό την έννοια ότι χρειάζονται πολύ μικρό μόνιμο ρεύμα πύλης στην κατάσταση αγωγής. Ένα ακόμα χαρακτηριστικό της κάθετης δομής του SiC DMOSFET είναι η ύπαρξη αντιπαράλληλης *p*-*n* διόδου από την υποδοχή στην πηγή. Πρέπει όμως να τονιστεί ότι λόγω του μεγάλου ενεργειακού διακένου του κρυστάλλου SiC, αναμένεται μεγάλη πτώση τάσης στα άκρα της *p*-*n* διόδου κατά την αναστροφή ροή ρεύματος.

Σήμερα, υπάρχει πληθώρα εμπορικά διαθέσιμων SiC MOSFET με τάσεις αποκοπής από 900 V μέχρι 1.7 kV και ονομαστικού ρεύματος από μερικά ampere μέχρι 60 A. Στο πλαίσιο



Σχ. 2.7. (α) Φυσική δομή του SiC DMOSFET και (β) αντίστοιχο κυκλωματικό σύμβολο.

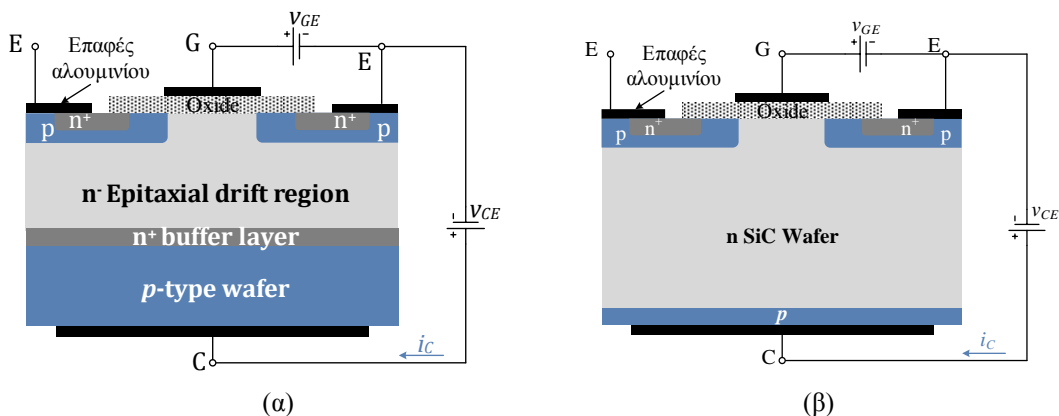
της παρούσας διδακτορικής διατριβής μελετάται το στοιχείο C2M0080120D που χαρακτηρίζεται από 1.2 kV τάση κατάρρευσης και 80 mΩ αντίσταση αγωγής, [145].

2.1.2.4 SiC IGBTs

Το διπολικό τρανζίστορ απομονωμένης πύλης, IGBT, είναι ένας ημιαγωγικός διακόπτης τριών ακροδεκτών που συνδυάζει την εύκολη οδήγηση και τη μεταβατική συμπεριφορά ενός MOSFET με τη δυνατότητα διαχείρισης υψηλών ρευμάτων όπως ένα BJT. Τις τελευταίες δεκαετίες (από την ανάπτυξη της δεύτερης γενιάς των Si IGBTs και έπειτα - δεκαετία 1990) θεωρείται η καλύτερη επιλογή για εφαρμογές μέσης και υψηλής ισχύος, όπως ανεμογεννήτριες ή συστήματα οδήγησης ηλεκτρικών κινητήρων. Η ονομαστική τάση αποκοπής των σύγχρονων IGBTs (τρίτης γενιάς) φτάνει τα 6 kV.

Γνωρίζοντας τα οφέλη της τεχνολογίας SiC και παρατηρώντας την αγορά ημιαγωγικών διακοπών, προκύπτει ένα εύλογο ερώτημα: γιατί δεν κυκλοφορούν SiC IGBTs; Οι τεχνικοί περιορισμοί στη διαδικασία κατασκευής και η περιορισμένη γνώση των φυσικών ορίων των νέων υλικών WBG είναι η απάντηση. Τα IGBTs συνήθως διαθέτουν κανάλι τύπου-*n* που αναπτύσσεται σε υπόστρωμα τύπου-*p*, μία τεχνική που είναι εφικτή και σε SiC wafers, όπως φαίνεται στο Σχ. 2.8. Ωστόσο, η μεγάλη αντίσταση αγωγής του υποστρώματος και οι ατέλειες του οξειδίου της πύλης αποτρέπουν την αξιοποίηση αυτών των ημιαγωγών σε οποιαδήποτε εφαρμογή ηλεκτρονικών ισχύος [146]. Μία βιώσιμη λύση είναι η ανάπτυξη των IGBTs σε SiC wafers λεπτού στρώματος τύπου-*n*, ενώ η ζώνη τύπου-*p* του συλλέκτη δημιουργείται μέσω της τεχνικής της εμφύτευσης (backside implantation) που φαίνεται στο Σχ. 2.8(β). Εναλλακτικά, έχει διερευνηθεί η παραγωγή SiC IGBT *p*-καναλιού σε υπόστρωμα τύπου-*n*, έχοντας ως βάση την πολύτιμη τεχνογνωσία στα SiC wafers τύπου-*n* [147]. Η δομή αυτού του ημιαγωγού είναι αντίστοιχη με αυτή του Σχ. 2.8(α) με τη διαφοροποίηση ότι αλλάζει ο τύπος νόθευσης σε κάθε στρώμα. Συγκριτικά με τα IGBTs τύπου-*n*, τα IGBTs τύπου-*p* παρουσιάζουν την ίδια αντίσταση αγωγής, υψηλότερη διαγωγιμότητα, θετικό συντελεστή αντίστασης-θερμοκρασίας και υψηλότερη αντοχή σε υπερεντάσεις.

Καθώς η πρόοδος των IGBTs βασίζεται στην τεχνογνωσία των μονοπολικών (unipolar) τρανζίστορ, οι κατασκευαστές έχουν αφοσιωθεί στην εξέλιξη SiC JFET και MOSFET υψηλής τάσης αποκοπής, ενώ η ανάπτυξη SiC IGBTs έχει παραμείνει σε ερευνητικό επίπεδο. Υπολογίζεται μάλιστα ότι δε θα υπάρξει μαζική παραγωγή SiC IGBTs μέσα στην επόμενη δεκαετία. Πολλοί κατασκευαστές κατέφυγαν στην παραγωγή υβριδικών ημιαγωγών, οι οποίοι



Σχ. 2.8. (α) Συμβατική δομή ενός IGBT *n*-καναλιού και (β) πλάγια τομή ενός IGBT σε SiC wafer λεπτού στρώματος.

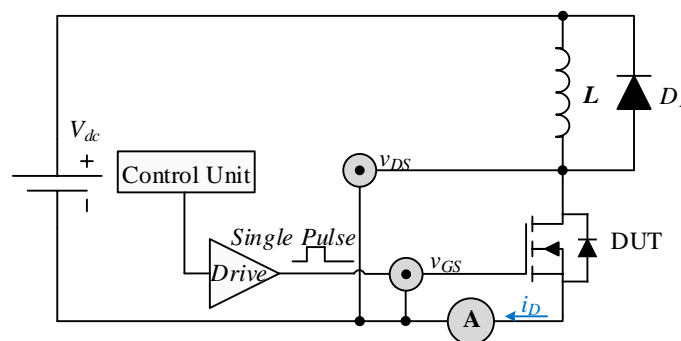
αποτελούνται από τελευταίας τεχνολογίας Si IGBTs και SiC SBD σε κοινή συσκευασία και παρουσιάζουν εξαιρετικά χαρακτηριστικά ορθής και ανάστροφης αγωγής [148].

2.2. Χαρακτηριστικές ορθής πόλωσης

Στην ενότητα αυτή παρουσιάζονται οι χαρακτηριστικές εξόδου των υπό εξέταση ημιαγωγών και σχολιάζεται η συμπεριφορά τους στη μόνιμη κατάσταση λειτουργίας. Η ανάλυση επικεντρώνεται στους νέους διακόπτες ισχύος τύπου SiC, αλλά επεκτείνεται και σε συμβατικά τρανζίστορ όπως τα MOSFET ισχύος και τα IGBT πυριτίου. Ο Πίνακας 2.1 συγκεντρώνει τα βασικά στοιχεία ορθής πόλωσης των ημιαγωγικών διακοπών.

Οι χαρακτηριστικές ορθής πόλωσης (ή $V-I$ χαρακτηριστικές) απαρτίζονται από ένα πλήθος καμπυλών, κάθε μία από τις οποίες περιγράφει το ρεύμα της υποδοχής συναρτήσει της τάσης υποδοχής-πηγής για δεδομένη τιμή της v_{GS} . Οι οικογένειες καμπυλών των υπό εξέταση τρανζίστορ εξήχθησαν πειραματικά σε θερμοκρασία δωματίου (25 °C), μέσω της διάταξης του Σχ. 2.9. Λεπτομερής περιγραφή της διάταξης (δομή και λειτουργία του κυκλώματος) βρίσκεται στο Παράρτημα Α.

Οι χαρακτηριστικές εξόδου του SiC MOSFET, C2M0080120D, απεικονίζονται στο Σχ. 2.10. Είναι εμφανές ότι δεν υπάρχει σαφής διαχωρισμός της περιοχής τριόδου και της περιοχής κορεσμού, γεγονός που οφείλεται στη μειωμένη διαγωγιμότητα των SiC MOSFETs. Συνεπώς, ένα SiC MOSFET περιγράφεται καλύτερα ως μία μεταβλητή αντίσταση ελεγχόμενη από τάση αντί για πηγή ρεύματος ελεγχόμενη από τάσης, [152]. Από τα παραπάνω συμπεραίνεται ότι ο

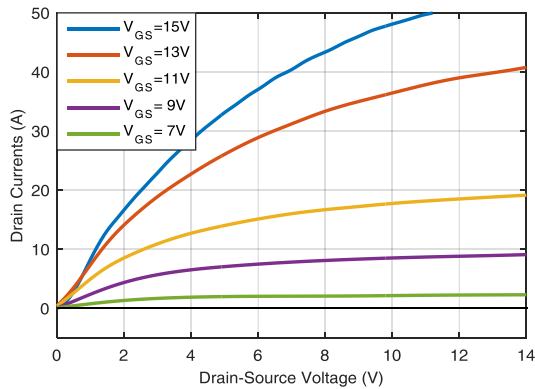


Σχ. 2.9. Απλοποιημένο σχηματικό διάγραμμα του κυκλώματος καταγραφής των χαρακτηριστικών εξόδου των εξεταζόμενων τρανζίστορ ισχύος.

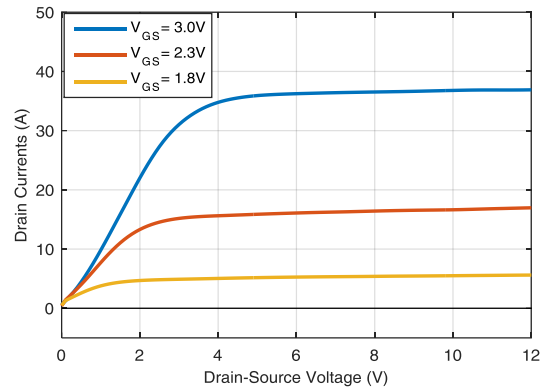
Πίνακας 2.1. Κύρια χαρακτηριστικά ορθής πόλωσης των υπό διερεύνηση τρανζίστορ ισχύος.

| Τρανζίστορ ισχύος | Εταιρία | Τύπος | V_{br} (V) | $i_{D(nom)}^*$ (A) | V_{GS-th} (V) | v_{GS} (V) | R_{DS-on} (mΩ) | Ref. |
|-------------------|--------------|----------------|-----------------|-----------------------|--------------------|-----------------|---------------------|-------|
| C2M0080120D | Cree | SiC MOSFET | 1200 | 36 | 3 | -5/+20 | 80 | [145] |
| SJEP120R100 | SemiSouth | VT SiC EM JFET | 1200 | 17 | 1 | -15/+3 | 100 | [142] |
| UJN1208K | USCi | VT SiC DM JFET | 1200 | 21 | -7 | -20/+3 | 100 | [141] |
| IJW120R100T1 | Infineon | LC SiC JFET | 1200 | 26 | -14 | 19.5/+2 | 100 | [144] |
| SiHG22N60E | Vishay | Si MOSFET | 650 | 21 | 3 | -30/+30 | 180 | [149] |
| IPW65R190C7 | Infineon | Si CoolMOS | 650 | 13 | 3.5 | -20/+20 | 190 | [150] |
| NGTB20N120LWG | ON Semicond. | Si IGBT | 1200 | 40 | 5.5 | -20/+20 | - | [151] |

*Το ονομαστικό ρεύμα υπολογίζεται σε θερμοκρασία 25 °C.



Σχ. 2.10. Χαρακτηριστικές εξόδου του SiC MOSFET.



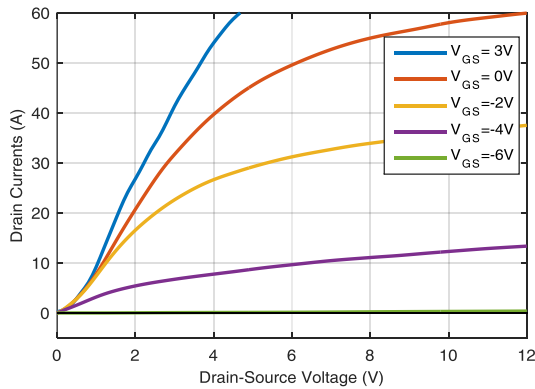
Σχ. 2.11. Χαρακτηριστικές εξόδου του normally-off (EM) VT SiC JFET.

ρυθμός μεταβολής της v_{GS} επηρεάζει αισθητά τον ρυθμό μεταβολής του ρεύματος υποδοχής. Ιδιαίτερη προσοχή πρέπει να δοθεί στη σχεδίαση του κυκλώματος οδήγησης ώστε να υποστηρίζει ταχείες μεταβάσεις από την αποκοπή (π.χ. $v_{GS} = 0$ V) στην κατάσταση αγωγής (π.χ. $v_{GS} = +15$ V). Επίσης, η εκτεταμένη περιοχή τριόδου των SiC MOSFETs ενδέχεται να αποτελεί εμπόδιο στην αποτελεσματική λειτουργία κλασικών κυκλωμάτων προστασίας από υπερένταση. Πιο συγκεκριμένα, πολλές τεχνικές προστασίας από βραχυκύκλωμα, όπως η μέθοδος de-saturation, βασίζονται στην επιτήρηση της πτώσης τάσης v_{DS} , με τη λογική ότι ένα συμβατικό τρανζίστορ ισχύος λειτουργεί στην περιοχή κορεσμού (κατάσταση υψηλής εσωτερικής αντίστασης) υπό συνθήκες σφάλματος. Αυτές οι στρατηγικές κρίνονται αναποτελεσματικές για SiC MOSFETs περιορισμένης διαγωγιμότητας, ιδίως σε μικρής έκτασης βραχυκυκλώματα.

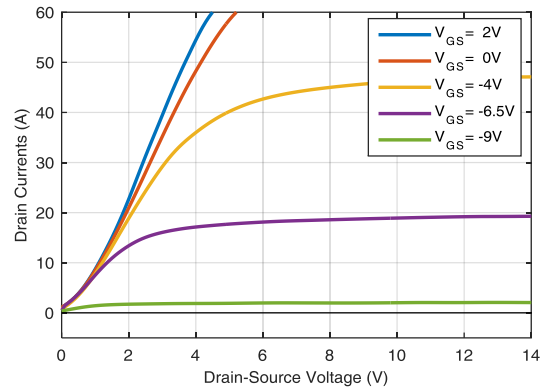
Στο Σχ. 2.11 παρουσιάζονται οι $V-I$ χαρακτηριστικές του normally-off SiC JFET. Σε αντίθεση με τα SiC MOSFET, οι περιοχές τριόδου και κορεσμού είναι ευδιάκριτες. Αξιοσημείωτη είναι επίσης η σχετικά μικρή τιμή του ρεύματος κορεσμού, ως αποτέλεσμα της “κακής” αγωγιμότητας των ηλεκτρονίων εντός του καναλιού και του μικρού πάχους της κάθετης τάφρου. Το ιδιαίτερο στοιχείο αυτών των τρανζίστορ είναι το περιορισμένο εύρος λειτουργίας της τάσης πύλης (από 1 V μέχρι 3 V). Η σχεδίαση του κυκλώματος οδήγησης χρίζει ιδιαίτερης προσοχής ώστε να αποτραπεί η τροφοδότηση της πύλης με τάση μεγαλύτερη των 3 V. Συνιστάται, επίσης, ο ημιαγωγός να οδηγείται με επαρκώς αρνητική τάση στην κατάσταση αποκοπής ώστε να αποφευχθεί ακούσια μετάβασή του σε αγωγή (misttriggering).

Οι χαρακτηριστικές των normally-on SiC JFETs τύπου κάθετης τάφρου και πλευρικού καναλιού απεικονίζονται στο Σχ. 2.12 και Σχ. 2.13, αντίστοιχα. Παρατηρείται ότι οι οικογένεια καμπυλών των VT SiC JFETs έχουν αντίστοιχη μορφή με αυτή των SiC MOSFETs. Η μικρότερη τάση κατωφλίου του LC συγκριτικά με το VT SiC JFET μεταφράζεται σε μικρότερη αντίσταση αγωγής για την ίδια επιβαλλόμενη τάση πύλης (π.χ. $v_{GS} = 0$ V). Ωστόσο, το κύκλωμα οδήγησης του πρώτου απαιτεί μεγάλο εύρος τάσεων λειτουργίας ώστε να εξασφαλίσει την αποκοπή του ημιαγωγού.

Τυπικό χαρακτηριστικό των συμβατικών planar Si MOSFET ισχύος (για τη δομή του βλέπε Σχ. 2.7) είναι η μεγάλη αντίσταση αγωγής ανά μονάδα επιφάνειας. Η συμπεριφορά αυτή οφείλεται στην αραιή νόθευση του επιταξιακού στρώματος τύπου- n , που είναι όμως απαραίτητη προϋπόθεση για την υποστήριξη υψηλού δυναμικού υποδοχής-πηγής [25].



Σχ. 2.12. Χαρακτηριστικές εξόδου του normally-on (DM) VT SiC JFET.

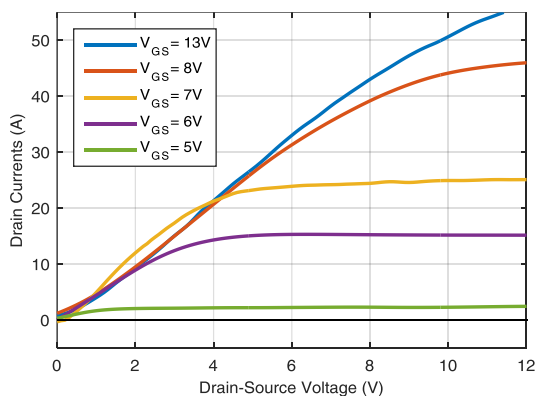


Σχ. 2.13. Χαρακτηριστικές εξόδου του LC SiC JFET.

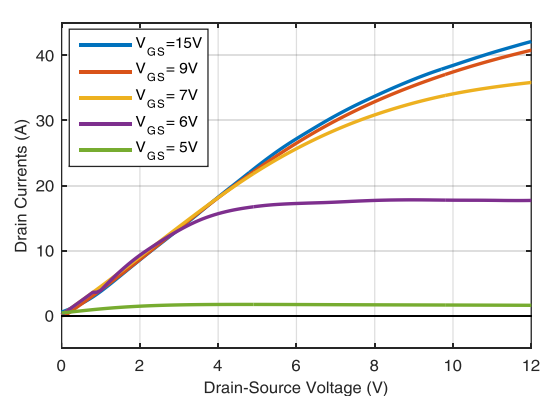
Υπολογίζεται μάλιστα ότι το 95% της ισοδύναμης αντίστασης αγωγής ενός Si MOSFET των 600 V οφείλεται στο επιταξιακό στρώμα [153]. Μείωση της συνολικής αντίστασης αγωγής μπορεί να επιτευχθεί με την αύξηση της επιφάνειας του υλικού, που αναπόφευκτα όμως, αυξάνει τις παρασιτικές χωρητικότητες πύλης και εξόδου καθώς και το κόστος κατασκευής.

Μείωση της αντίστασης αγωγής, δίχως όμως να θυσιάζεται η καλή διακοπτική συμπεριφορά των Si MOSFETs επιτυγχάνεται με τη δομή υπερένωσης. Η προσέγγιση αυτή βασίζεται στην ιδέα της αύξησης της νόθευσης στις περιοχές τύπου-*n*, ώστε να σχηματίζονται αγωγιμοί δρόμοι χαμηλής αντίστασης για τη ροή των ηλεκτρονίων [154]. Η τεχνική αυτή πραγματοποιείται τοποθετώντας περιοχές τύπου-*p* (στήλες) ακριβώς κάτω από την πηγή που εκτείνονται μέχρι την υποδοχή, [155]. Τα SJ Si MOSFETs παρουσιάζουν γραμμική αύξηση της αντίστασης αγωγής με την αύξηση της τάση υποδοχής-πηγής. Μάλιστα, για την ίδια τάση κατάρρευσης και την ίδια επιφάνεια υλικού, τα SJ MOSFETs έχουν τρεις με πέντε φορές μικρότερη αντίσταση αγωγής από τα συμβατικά Si planar MOSFETs.

Στο Σχ. 2.14 και Σχ. 2.15 παρουσιάζονται οι *V-I* καμπύλες εξόδου δύο εμπορικά διαθέσιμων SJ MOSFET πυριτίου, όπου φαίνεται η σχετικά μεγάλη έκταση που καταλαμβάνει η περιοχή τριόδου. Πιο συγκεκριμένα, στην αριστερή εικόνα παρουσιάζεται η οικογένεια καμπυλών του SiHG22N60E, μέλος της σειράς *E* της εταιρίας Vishay, ενώ στη δεξιά εικόνα φαίνονται οι χαρακτηριστικές εξόδου του IPW65R190C7 CoolMOS™ της εταιρίας Infineon. Μπορεί να ειπωθεί ότι τα SJ MOSFETs αποτελούν την καλύτερη επιλογή μεταξύ των MOSFETs ισχύος σε υπόβαθρο πυριτίου. Εντούτοις, τόσο η αντίσταση αγωγής τους όσο και η τάση κατάρρευσης



Σχ. 2.14. Χαρακτηριστικές εξόδου του Si SJ MOSFET της Vishay, SiHG22N60E.



Σχ. 2.15. Χαρακτηριστικές εξόδου του Si CoolMOS™.

δεν μπορούν ακόμα να ανταγωνιστούν τις αντίστοιχες τιμές των Si IGBTs και, πόσο μάλλον, των ημιαγωγών SiC.

Οι χαρακτηριστικές εξόδου του Si IGBT, NGTB20N120LWG, παρουσιάζονται στο Σχ. 2.16. Σε αντίθεση με όλα τα προηγούμενα τρανζίστορ που εξετάστηκαν, παρατηρείται μετατόπιση του σημείου εκκίνησης του ρεύματος ορθής πόλωσης κατά 1 V. Το φαινόμενο αυτό οφείλεται στην περιοχή τύπου-*p* πάνω από τον συλλέκτη που αναπόφευκτά σχηματίζει μία ένωση *p-n*. Ακριβώς λοιπόν όπως στις διόδους, έτσι και στα IGBTs απαιτείται η εφαρμογή μίας ελάχιστης τάσης ώστε να ξεπεραστεί το φράγμα δυναμικού της ένωσης *p-n*.

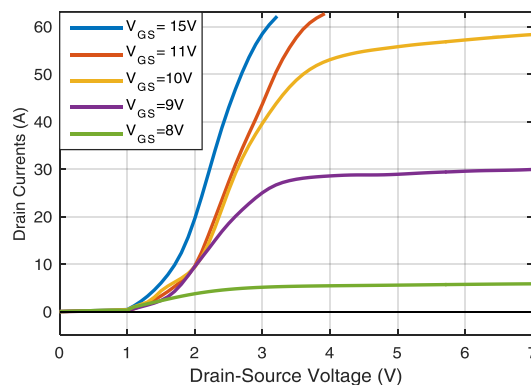
Κατά την ορθή πόλωση του IGBT, οπές εγχέονται από την περιοχή τύπου-*p* του συλλέκτη στην υψηλής αντίστασης περιοχή τύπου-*n*, [25] [156]. Η διαδικασία αυτή (αντίστοιχη με αυτή των SJ MOSFETs) αυξάνει την αγωγιμότητα του *n*-στρώματος, μειώνοντας αισθητά τη συνολική αντίσταση αγωγής του IGBT. Υπολογίζεται μάλιστα ότι τα IGBTs έχουν πέντε φορές μικρότερη αντίσταση αγωγής από τα planar MOSFETs της ίδιας διηλεκτρικής αντοχής και ίδιας επιφάνειας υλικού [25]. Από το Σχ. 2.16 φαίνεται επίσης ότι μικρές μεταβολές της τάσης πύλης οδηγούν σε έντονες μεταβολές του ρεύματος κορεσμού και της πτώσης τάσης συλλέκτη-εκπομπού.

2.3. Χαρακτηριστικές ανάστροφης πόλωσης

Στην ενότητα αυτή διερευνάται τόσο σε θεωρητικό επίπεδο όσο και πειραματικά η συμπεριφορά των ημιαγωγών WBG σε συνθήκες ανάστροφης πόλωσης (λειτουργία αντιπαράλληλης διόδου). Έμφαση δίνεται στη λειτουργία των normally-on και normally-off VT SiC JFETs (βλέπε Πίνακα 2.1), που δε διαθέτουν εσωτερική δίοδο (body diode). Επίσης, μελετάται εκτενώς η συμπεριφορά των SiC MOSFETs υπό συνθήκες ανάστροφης αποκατάστασης σε αντιπαραβολή με αυτή των συμβατικών Si IGBTs και MOSFETs υπερένωσης.

2.3.1 Ανάστροφη λειτουργία των VT SiC JFETs

Στόχος αυτής της υποενότητας είναι η διεξοδική μελέτη και παρουσίαση των χαρακτηριστικών ανάστροφης πόλωσης των normally-on και normally-off VT SiC JFETs, τόσο σε κατάσταση αγωγής ($v_{GS} > V_{GS-th}$ - αναφέρεται και ως *Reverse Mode A* στο Σχ. 1.2) όσο και σε κατάσταση αποκοπής ($v_{GS} \leq V_{GS-th}$ - αναφέρεται και ως *Reverse Mode B* στο Σχ. 1.2).

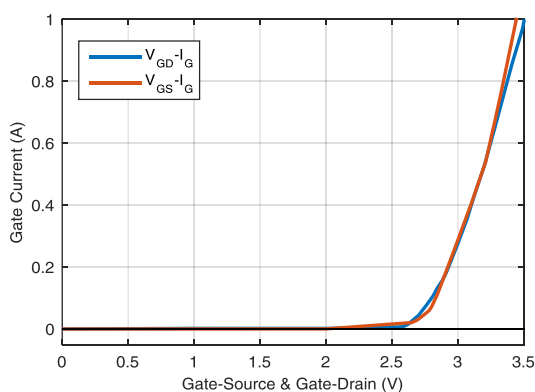


Σχ. 2.16. Χαρακτηριστικές εξόδου του Si IGBT.

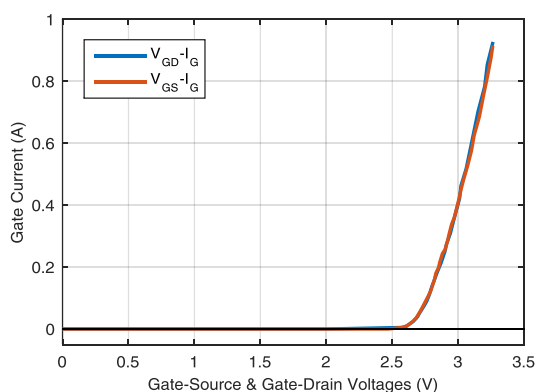
Ανακαλώντας το Σχ. 2.5(α) παρατηρείται ότι εκ κατασκευής σχηματίζονται δύο ενώσεις p - n μεταξύ πύλης-πηγής και πύλης-υποδοχής, που έχουν αντικατασταθεί με το σύμβολο της διόδου στο Σχ. 2.5(γ), ενώ δεν υπάρχει ένωση p - n μεταξύ υποδοχής-πηγής [157]. Το πρώτο βήμα στην ανάλυση της ανάστροφης λειτουργίας των ημιαγωγών είναι η καταγραφή των χαρακτηριστικών τάσης - ρεύματος των δύο p - n ενώσεων των υπό μελέτη τρανζίστορ. Στο Σχ. 2.17 παρουσιάζονται οι πειραματικά εξαχθείσες χαρακτηριστικές των ισοδύναμων διόδων D_{GS} και D_{GD} για το normally-on SiC JFET και στο Σχ. 2.18 οι αντίστοιχες καμπύλες για το normally-off SiC JFET. Σημειώνεται ότι για την περίπτωση του normally-off διακόπτη ισχύος, η τάση γονάτου και για τις δύο διόδους είναι $V_{knee(OFF)} = 2.65$ V στα 25 mA, ενώ για την περίπτωση του normally-on, η τάση γονάτου και για τις δύο διόδους είναι $V_{knee(ON)} = 2.7$ V στα 45 mA. Οι χαρακτηριστικές αυτές υποδεικνύουν ότι η εφαρμογή τάσης στην πύλη μεγαλύτερη των 3 V οδηγεί σε υψηλές απώλειες στο κύκλωμα οδήγησης, χωρίς να επιτυγχάνεται περαιτέρω μείωση στην αντίσταση αγωγής του καναλιού.

Όπως προαναφέρθηκε, τα VT SiC JFETs είναι συμμετρικά στοιχεία (ηλεκτρικά αλλά όχι κατασκευαστικά), γεγονός που υποδηλώνει ότι ανάστροφο ρεύμα μπορεί να ρεύσει στο κανάλι (από την πηγή στην υποδοχή), το οποίο ελέγχεται από την τάση πύλης-υποδοχής, v_{GD} . Στο Σχ. 2.19 και στο Σχ. 2.20 παρουσιάζονται οι πειραματικά εξαχθείσες χαρακτηριστικές εξόδου των normally-on και normally-off JFETs αντίστοιχα. Η τάση ελέγχου των καμπυλών τρίτου τεταρτημρίου είναι η v_{GD} , η οποία κυμαίνεται από -5 V μέχρι +3 V. Αντίστοιχα με τις χαρακτηριστικές ορθής πόλωσης, όσο μεγαλύτερη η τάση ελέγχου, τόσο μεγαλύτερο το ρεύμα κορεσμού των ημιαγωγών, καθώς μειώνεται η περιοχή απογύμνωσης και διευρύνεται το πάχος του καναλιού. Σε αντιπαράβολή, ωστόσο, με τις χαρακτηριστικές ορθής πόλωσης του Σχ. 2.11 και Σχ. 2.12, παρατηρείται ότι το μέγιστο επιτρεπτό ανάστροφο ρεύμα είναι πολύ μικρότερο από το ρεύμα κορεσμού ορθής πόλωσης, γεγονός που οφείλεται στην κατασκευαστική (και όχι ηλεκτρική) ασυμμετρία της δομής SiC JFET. Αξίζει επίσης να σημειωθεί ότι η περιοχή στραγγαλισμού (pinch-off region), κάτω από υψηλή ανάστροφη τάση v_{DS} , εμφανίζεται τώρα πιο κοντά στην πηγή (επιφάνεια του ημιαγωγού).

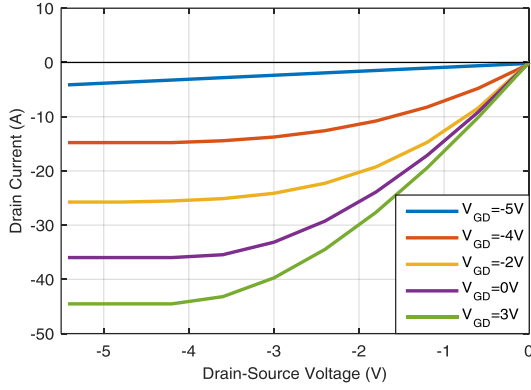
Στις περισσότερες όμως εφαρμογές ηλεκτρονικών ισχύος, η τάση ελέγχου είναι η v_{GS} , ενώ η v_{GD} είναι ουσιαστικά εξαρτημένη μεταβλητή που υπολογίζεται από τη διαφορά τη v_{DS} από την v_{GS} σύμφωνα με την (2.1). Υπό αυτές τις συνθήκες και δεδομένου ότι ο ημιαγωγός μεταβαίνει σε κατάσταση αγωγής όταν ισχύει $v_{GD} > V_{GD-th}$, ανάστροφη ροή ρεύματος



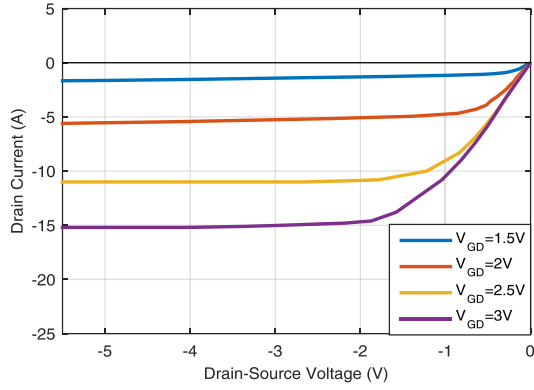
Σχ. 2.17. Χαρακτηριστικές τάσης-ρεύματος της ένωσης πύλης-πηγής και πύλης-υποδοχής του normally-on SiC JFET.



Σχ. 2.18. Χαρακτηριστικές τάσης-ρεύματος της ένωσης πύλης-πηγής και πύλης-υποδοχής του normally-off SiC JFET.



Σχ. 2.19. Χαρακτηριστικές ανάστροφης πόλωσης του normally-on VT SiC JFET όταν η τάση ελέγχου είναι η v_{GD} .



Σχ. 2.20. Χαρακτηριστικές ανάστροφης πόλωσης του normally-off VT SiC JFET όταν η τάση ελέγχου είναι η v_{GD} .

επιτρέπεται μόνο όταν ικανοποιείται η (2.2). Η επιβολή αρνητικής v_{DS} τάσης μειώνει την περιοχή απογύμνωσης του καναλιού και επιτρέπει την ανάστροφη ροή ρεύματος.

$$v_{GD} = v_{GS} - v_{DS} \quad (2.1)$$

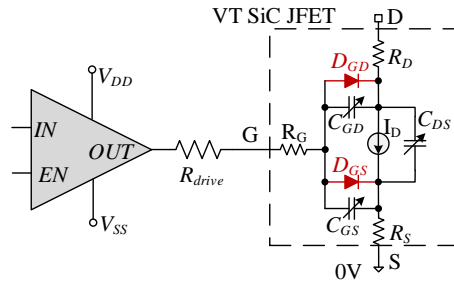
$$v_{DS} < v_{GS} - V_{GD-th} \quad (2.2)$$

Η ανισότητα (2.2) υποδηλώνει ότι η ελάχιστη πτώση τάσης στα άκρα ενός SiC JFET κατά την ανάστροφη αγωγή είναι στενά συνδεδεμένη με τη στιγμιαία εφαρμοζόμενη τάση πύλης-πηγής. Ένα ακόμα συμπέρασμα που εξάγεται από την (2.2) είναι ότι τα normally-on SiC JFETs με αρνητική τάση κατωφλίου παρουσιάζουν λιγότερες απώλειες αγωγής κατά την ανάστροφη λειτουργία συγκριτικά με τα normally-off SiC JFETs, τα οποία χαρακτηρίζονται από θετική V_{GD-th} .

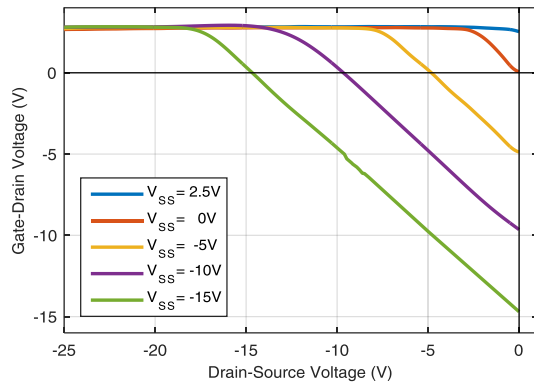
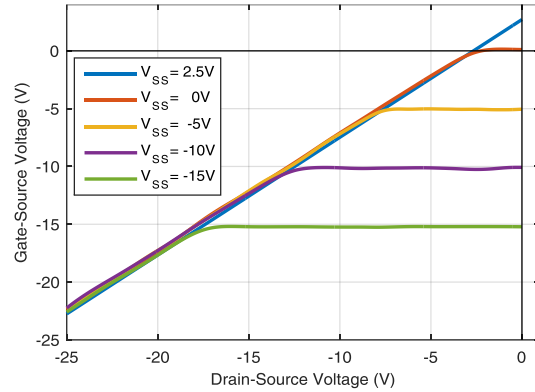
Πρέπει να σημειωθεί ότι υπό συνθήκες ισχυρού ανάστροφου ρεύματος, υπάρχει το ενδεχόμενο η τάση στα άκρα της εσωτερικής ισοδύναμης διόδου D_{GD} να ξεπεράσει την τάση γονάτου $V_{knee(ON/OFF)}$, με συνέπεια τις υψηλές απώλειες ισχύος στο κύκλωμα οδήγησης και πιθανή καταστροφή του ημιαγωγού λόγω υπερθέρμανσης. Η σχέση (2.3) καθορίζει το εύρος της τάσης υποδοχής-πηγής στο οποίο εμφανίζεται αυτή η περίπτωση.

$$v_{DS} < v_{GS} - V_{\substack{knee(ON) \\ knee(OFF)}} \quad (2.3)$$

Για να γίνει καλύτερα αντιληπτή η συμπεριφορά του SiC JFET σε συνθήκες ανάστροφης πόλωσης, θεωρείται το απλό κύκλωμα οδήγησης του Σχ. 2.21. Αποτελείται από ένα ολοκληρωμένο κύκλωμα ενίσχυσης ρεύματος (driver IC) με τάσεις τροφοδοσίας V_{DD} και V_{SS} , καθώς και μία αντίσταση εξόδου R_{drive} . Στο Σχ. 2.22 και Σχ. 2.23 παρουσιάζονται οι πειραματικά εξαχθείσες καμπύλες τάσης πύλης-υποδοχής και πύλης-πηγής του normally-on VT SiC JFET, συναρτήσεως της τάσης υποδοχής-πηγής, για $R_{drive} = 100 \Omega$ και μεταβλητή V_{SS} από -15 V μέχρι και 2.5 V. Αξίζει να σημειωθεί ότι οι χαρακτηριστικές αυτές δε διαφέρουν ουσιαστικά μεταξύ normally-on και normally-off SiC JFETs, όπως διαπιστώνεται από τις πανομοιότυπες καμπύλες ορθής πόλωσης των εσωτερικών διόδων (βλέπε Σχ. 2.17 και Σχ. 2.18). Παρατηρείται ότι, όσο αυξάνεται η απόλυτη τιμή της v_{DS} , όλες οι καμπύλες περιορίζονται στην τάση γονάτου της ισοδύναμης διόδου D_{GD} ($\approx 2,7 \text{ V}$), ανεξάρτητα από την επιβαλλόμενη τάση τροφοδοσίας V_{SS} . Ισοδύναμα, μόλις ξεπεραστεί η τάση γονάτου της ένωσης



Σχ. 2.21. Απλοποιημένο κύκλωμα οδήγησης ενός VT SiC JFET.

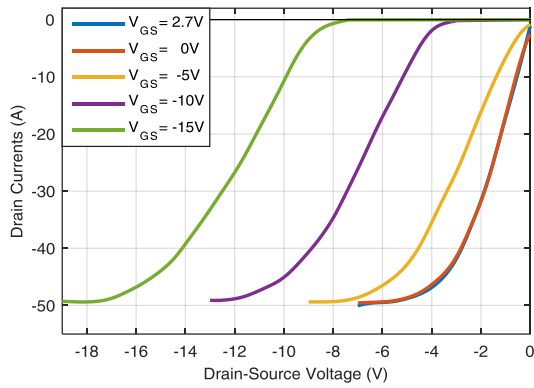
Σχ. 2.22. Χαρακτηριστικές τάσης πύλης-υποδοχής συναρτήσει της τάσης υποδοχής-πηγής για διάφορες τιμές της τάσης αρνητικής τροφοδοσίας V_{SS} .Σχ. 2.23. Χαρακτηριστικές τάσης πύλης-πηγής συναρτήσει της τάσης υποδοχής-πηγής για διάφορες τιμές της τάσης αρνητικής τροφοδοσίας V_{SS} .

p - n , D_{GD} , η τάση ελέγχου v_{GS} αρχίζει να μειώνεται ακολουθώντας την αρνητική v_{DS} , όπως περιγράφεται από την (2.4). Υπό αυτές τις συνθήκες λειτουργίας, στην ένωση πύλης-πηγής αναπτύσσεται τάση μεγαλύτερης απόλυτης τιμής από αυτή που παρέχει το κύκλωμα οδήγησης. Συνεπώς, υπερβολική μείωση της v_{DS} μπορεί έμμεσα να οδηγήσει τη διόδο D_{GS} στην περιοχή κατάρρευσης, με πιθανότητα καταστροφής του ημιαγωγικού διακόπτη.

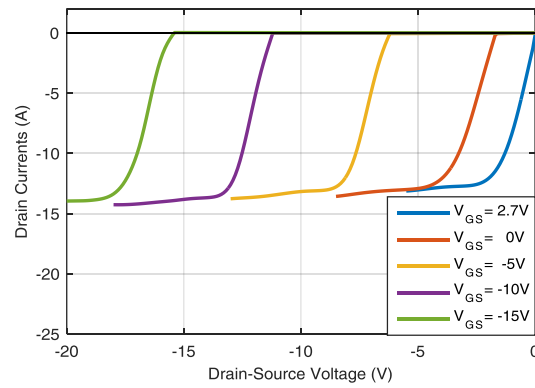
$$v_{GS} = v_{DS} + V_{knee(ON)/knee(OFF)} \quad (2.4)$$

Οι χαρακτηριστικές εξόδου ανάστροφης πόλωσης των normally-on και normally-off VT SiC JFETs, υπό την προϋπόθεση ότι η τάση ελέγχου είναι η v_{GS} , παρουσιάζονται στο Σχ. 2.24 και Σχ. 2.25 αντίστοιχα. Κάθε καμπύλη προκύπτει από διαδοχικές μετατοπίσεις του σημείου λειτουργίας πάνω στην οικογένεια καμπυλών του Σχ. 2.19 (ή Σχ. 2.20 αντίστοιχα) καθώς μεταβάλλεται η v_{GD} σύμφωνα με το Σχ. 2.22. Μόλις σταθεροποιηθεί η διαφορά δυναμικού στα άκρα της εσωτερικής/ισοδύναμης διόδου D_{GD} , το ανάστροφο ρεύμα φτάνει σε κορεσμό. Αξίζει να παρατηρηθεί ότι η πτώση τάσης της διόδου D_{GD} και συνεπώς, το ανάστροφο ρεύμα κορεσμού, εξαρτώνται μόνο από το μέγιστο επιτρεπτό ρεύμα πύλης. Με άλλα λόγια, αν το κύκλωμα οδήγησης δύναται να παρέχει το ζητούμενο ρεύμα πύλης, δε θα εμφανιστεί ποτέ κορεσμός του ανάστροφου ρεύματος υποδοχής. Το επίπεδο κορεσμού είναι κοινό για όλες τις τάσεις ελέγχου v_{GS} .

Για δεδομένο, λοιπόν, ανάστροφο ρεύμα, οι πτώση τάσης του ημιαγωγού εξαρτάται αποκλειστικά από την τάση ελέγχου v_{GS} . Μικρότερη τάση πύλης-πηγής συνεπάγεται μεγαλύτερη πτώση τάσης. Συνεπώς, μεγαλύτερες απώλειες καταγράφονται όταν το τρανζίστορ



Σχ. 2.24. Χαρακτηριστικές ανάστροφης πόλωσης του normally-on VT SiC JFET όταν η τάση ελέγχου είναι η v_{GS} .



Σχ. 2.25. Χαρακτηριστικές ανάστροφης πόλωσης του normally-off VT SiC JFET όταν η τάση ελέγχου είναι η v_{GS} .

ισχύος άγει ανάστροφα την ώρα που βρίσκεται σε κατάσταση αποκοπής. Επιπλέον, για την ίδια τάση πύλης-πηγής, τα normally-on SiC JFETs έχουν πολύ μικρότερη πτώση τάσης από τα normally-off, καθότι χαρακτηρίζονται από μικρότερη τάση κατωφλίου.

Ιδιαίτερη προσοχή πρέπει να δοθεί στη σχεδίαση του κυκλώματος οδήγησης έτσι ώστε να ελαχιστοποιηθούν οι απώλειες ανάστροφης αγωγής και παράλληλα, να αποτραπεί το ενδεχόμενο κατάρρευσης της ισοδύναμης διόδου D_{GD} . Τα συμβατικά κυκλώματα οδήγησης τύπου R-C-D θεωρούν μηδενική αντίσταση πύλης ορθής πόλωσης, $R_{drive} = 0$, ενώ παράλληλα τροφοδοτούν τον ημιαγωγό με υψηλή (κατά απόλυτη τιμή) τάση πύλης κατά την αποκοπή. Η υιοθέτηση αυτής της στρατηγική κατά τη διάρκεια ανάστροφης λειτουργίας, όχι μόνο οδηγεί σε υπερβολικές απώλειες ενέργειας, αλλά επίσης προσφέρει μειωμένη αξιοπιστία, καθώς δεν υπάρχει περιορισμός του ρεύματος πύλης, με αποτέλεσμα η D_{GD} να ενδέχεται να μεταβεί στην περιοχή κατάρρευσης. Όπως θα φανεί στην υποενότητα 3.3.3, η ιδιόμορφη συμπεριφορά των VT SiC JFETs κατά την ανάστροφη πόλωση λαμβάνεται υπόψη στη σχεδίαση της προτεινόμενης διάταξης του κυκλώματος οδήγησης.

2.3.1.1 Μία πρακτική εφαρμογή - Διάστημα νεκρού χρόνου (deadband)

Έχοντας διαθέσιμες τις χαρακτηριστικές εξόδου ανάστροφης πόλωσης των VT SiC JFETs, εξετάζεται η αναγκαιότητα της προσθήκης εξωτερικής αντιπαράλληλης διόδου σε μία πρακτική εφαρμογή. Για το σκοπό αυτό, θεωρείται ένας τριφασικός αντιστροφέας πηγής τάσης που τροφοδοτεί ωμικό-επαγωγικό φορτίο με την απλή, ημιτονοειδή διαμόρφωση εύρους παλμών (sinusoidal pulse width modulation - SPWM). Σύμφωνα με αυτή την τεχνική παλμοδότησης, οι δύο διακόπτες ισχύος του ίδιου σκέλους (phase leg) άγουν εναλλάξ. Στην πράξη ωστόσο, εισάγεται ένα διάστημα νεκρού χρόνου (deadtime ή deadband) σε κάθε μεταβατική φάση, κατά την οποία και τα δύο τρανζίστορ βρίσκονται σε αποκοπή. Θεωρείται ότι η τάση πύλης-πηγής στο διάστημα νεκρού χρόνου είναι -15 V , κοινή και για τα δύο JFETs του ίδιου σκέλους. Λόγω, όμως, της επαγωγικής φύσεως του φορτίου, το ρεύμα εξόδου θα συνεχίζει να ρέει ανάστροφα μέσω ενός εκ των δύο ημιαγωγών. Στο συγκεκριμένο παράδειγμα θεωρείται ότι η τάση εισόδου του αντιστροφέα είναι $V_{dc} = 400\text{ V}$, το ρεύμα εξόδου $i_L = 10\text{ A}$, ενώ το διάστημα νεκρού χρόνου είναι $1\text{ }\mu\text{s}$. Να σημειωθεί ότι το διάστημα νεκρού χρόνου έχει τεθεί σκοπίμως μεγάλο, ώστε να γίνει εμφανής η επίδρασή του στην απόδοση του συστήματος.

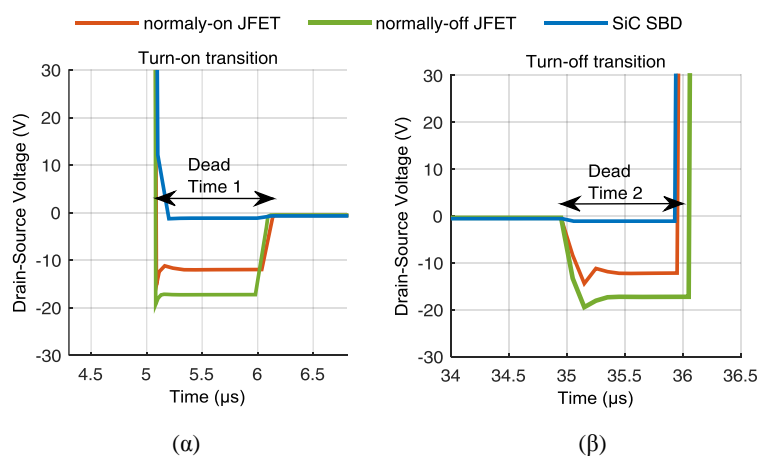
Το πρώτο στάδιο της διερεύνησης πραγματοποιείται μέσω προσομοιώσεων. Για τον σκοπό αυτό αναπτύχθηκαν νέα μοντέλα των normally-on και normally-off SiC JFETs καθώς και της εξωτερικής διόδου Schottky SiC *SDP30S120* στο πρόγραμμα PSpice Model Editor, όπως περιγράφεται αναλυτικά στο Παράρτημα Β. Στο Σχ. 2.26 απεικονίζεται η διαφορά δυναμικού v_{DS} στο διάστημα νεκρού χρόνου, κατά τη μετάβαση σε αγωγή και αποκοπή του normally-on SiC JFET και του normally-off SiC JFET. Στο ίδιο σχήμα καταγράφεται, επίσης, η συμπεριφορά της παράλληλης σύνδεσης ενός normally-on SiC JFET και μίας εξωτερικής διόδου Schottky SiC. Όπως ήταν αναμενόμενο, η μεγαλύτερη πτώση τάσης καταγράφεται στην περίπτωση του normally-off SiC JFET (πράσινη γραμμή), σύμφωνα με τις χαρακτηριστικές του Σχ. 2.25, ενώ σημαντική διαφορά δυναμικού παρατηρείται και στην περίπτωση του normally-on SiC JFET (κόκκινη γραμμή), σύμφωνα με την οικογένεια καμπυλών του Σχ. 2.24. Στην περίπτωση που προστίθεται διάδος Schottky, το μεγαλύτερο ποσοστό του ανάστροφου ρεύματος ρέει μέσω της SBD με αισθητά μειωμένη πτώση τάσης (μπλε γραμμή). Στη γενική περίπτωση, οι απώλειες ενέργειας στο διάστημα νεκρού χρόνου, T_{DB} , δίνονται από την (2.5). Σημειώνεται ότι ανάλογα με τον τύπο του τρανζίστορ, τη διακοπτική συχνότητα, και το διάστημα T_{DB} , οι απώλειες νεκρού χρόνου μπορεί να είναι συγκρίσιμες ή και μεγαλύτερες από τις απώλειες ορθής πόλωσης.

$$E_{DB} = \int_0^{T_{DB}} v_{DS}(t) \cdot i_L(t) dt \quad (2.5)$$

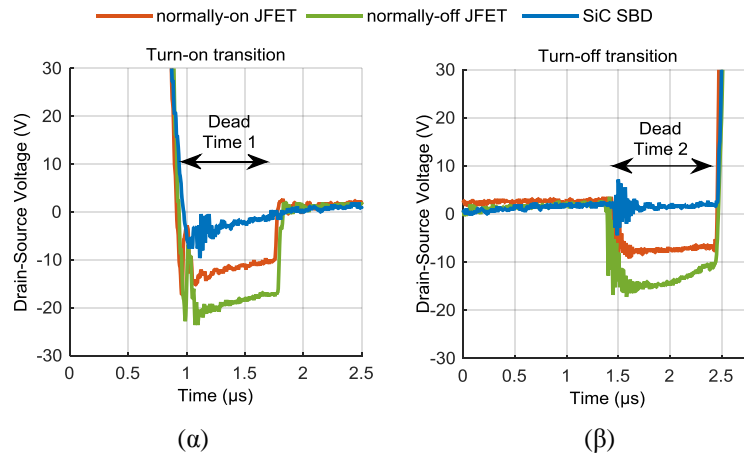
Τη θεωρητική ανάλυση και τα αποτελέσματα των προσομοιώσεων διαδέχονται οι πειραματικές μετρήσεις σε πραγματικό αντιστροφέα. Όπως είναι αναμενόμενο, οι απώλειες ελαχιστοποιούνται με την προσθήκη της εξωτερικής διόδου SiC, και μεγιστοποιούνται όταν επιλέγονται τα normally-off SiC JFETs ως τα δομικά στοιχεία του αντιστροφέα. Η παρατήρηση αυτή επιβεβαιώνεται πειραματικά με την καταγραφή της πτώσης τάσης v_{DS} που φαίνεται στο Σχ. 2.27. Τα πειραματικά αποτελέσματα συμφωνούν πλήρως με τα αποτελέσματα των προσομοιώσεων του Σχ. 2.26.

2.3.1.2 Περιορισμοί στον παραλληλισμό

Ο παραλληλισμός δύο ημιαγωγικών διακοπών πραγματοποιείται μόνο υπό την προϋπόθεση ότι τα τρανζίστορ είναι του ίδιου τύπου και έχουν πανομοιότυπα χαρακτηριστικά.



Σχ. 2.26. Αποτελέσματα προσομοίωσης. Πτώση τάσης υποδοχής-πηγής στο διάστημα νεκρού χρόνου (α) κατά τη μετάβαση σε αγωγή και (β) κατά τη μετάβαση σε αποκοπή για την περίπτωση του normally-on SiC JFET, του normally-off SiC JFET και της SiC διόδου Schottky.



Σχ. 2.27. Πειραματικά αποτελέσματα. Πτώση τάσης υποδοχής-πηγής στο διάστημα νεκρού χρόνου (α) κατά τη μετάβαση σε αγωγή και (β) κατά τη μετάβαση σε αποκοπή για την περίπτωση του normally-on SiC JFET, του normally-off SiC JFET και της διόδου Schottky SiC.

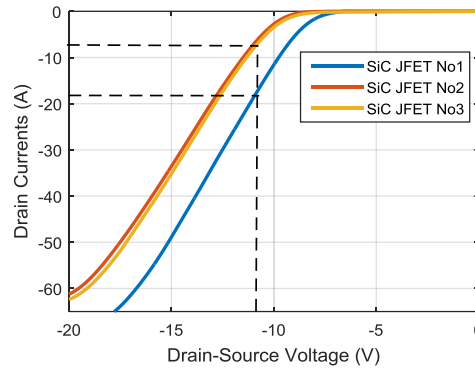
Δυστυχώς, στην πραγματικότητα, η συνθήκη αυτή δεν είναι εύκολα ικανοποιήσιμη. Πιο συγκεκριμένα, το εύρος διακύμανσης της τάσης κατωφλίου δύο SiC JFETs του ίδιου τύπου μπορεί να φτάσει μέχρι και μερικά V. Από την προηγούμενη κιάλας παράγραφο έχει γίνει εμφανής η επίδραση της επιβαλλόμενης τάσης πύλης-πηγής και τάσης κατωφλίου στη λειτουργία δύο διαφορετικών ημιαγωγών κατά την ανάστροφη πόλωση. Στην παρούσα παράγραφο διερευνάται η επίδραση της διαφοροποίησης της τάσης κατωφλίου δύο παράλληλα συνδεδεμένων τρανζίστορ ίδιου τύπου, στην ασυμμετρία του ανάστροφου ρεύματος υποδοχής.

Ο Πίνακας 2.2 συγκεντρώνει τα βασικά χαρακτηριστικά των τριών υπό εξέταση normally-on SiC JFET. Στο πρώτο ζεύγος ημιαγωγών (JFET No1 και JFET No2) παρουσιάζεται πολύ μεγάλη διακύμανση της τάσης κατωφλίου V_{GD-th} , ενώ το δεύτερο ζευγάρι (JFET No2 και JFET No3) έχει πανομοιότυπα χαρακτηριστικά. Η διαφοροποίηση του JFET No1 από τα υπόλοιπα απεικονίζεται και στις χαρακτηριστικές εξόδου ανάστροφης πόλωσης του Σχ. 2.28. Σύμφωνα με τη ανισότητα (2.2), το JFET No1 μεταβαίνει σε αγωγή όταν η $v_{DS} > 7.6$ V, ενώ τα JFETs No2 και No3 μεταβαίνουν σε αγωγή όταν η $v_{DS} > 8.6$ V. Παρατηρείται, λοιπόν, ότι για δεδομένη και κοινή διαφορά δυναμικού v_{DS} , το ρεύμα που διαρρέει τον διακόπτη ισχύος No1 είναι πολύ μεγαλύτερο από το ρεύμα των άλλων τρανζίστορ.

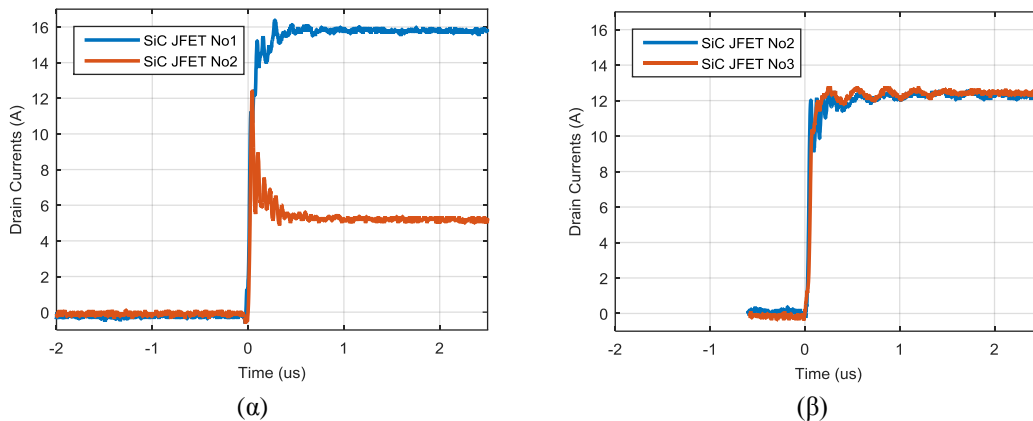
Στο Σχ. 2.29 παρουσιάζονται οι κυματομορφές του ανάστροφου ρεύματος υποδοχής για τα δύο ζεύγη ημιαγωγών JFETs No1 - No2 και JFETs No2 - No3. Τη χρονική στιγμή μηδέν τα τρανζίστορ μεταβαίνουν από την αποκοπή στην κατάσταση αγωγής, ενώ η τάση πύλης παραμένει σταθερή $v_{GS} = -15$ V. Η επίδραση της διακύμανσης της τάσης κατωφλίου είναι εμφανής στο Σχ. 2.29 (α), όπου το μεγαλύτερο ποσοστό του ρεύματος διαρρέει το JFET No1, ενώ ισοκαταμερισμός των ρευμάτων καταγράφεται στο Σχ. 2.29 (β), που οι διακόπτες ισχύος έχουν αντίστοιχα ηλεκτρικά χαρακτηριστικά.

Πίνακας 2.2. Χαρακτηριστικά ορθής και ανάστροφης πόλωσης τριών normally-on VT SiC JFET.

| No | V_{GS-th} για | V_{GD-th} για | R_{DS-on} για |
|----|-------------------------------|-------------------------------|----------------------------------|
| | $i_D = 70$ mA, $v_{DS} = 5$ V | $i_D = 70$ mA, $v_{DS} = 5$ V | $i_D = -10$ A, $v_{GS} = +1.5$ V |
| 1 | -7.43 V | -7.59 V | 65.5 mΩ |
| 2 | -6.31 V | -6.33 V | 75.0 mΩ |
| 3 | -6.4 V | -6.43 V | 74.1 mΩ |



Σχ. 2.28. Χαρακτηριστικές ανάστροφης πόλωσης τριών normally-on VT SiC JFET με τάση ελέγχου τη v_{GS} .



Σχ. 2.29. Μετάβαση σε κατάσταση αγωγής (α) των JFETs No1 και No2 που χαρακτηρίζονται από μεγάλη διαφορά τάσης V_{GD-th} και (β) των JFETs No2 και No3 με πανομοιότυπα χαρακτηριστικά.

Από το παραπάνω παράδειγμα διαπιστώνεται ότι μικρές διακυμάνσεις των παραμέτρων των SiC JFETs οδηγούν σε έντονες αποκλείσεις στον διαμοιρασμό του ρεύματος. Η συμπεριφορά αυτή αποτελεί ανασταλτικό παράγοντα της χρήσης των VT SiC JFETs σε συστήματα με παράλληλα συνδεδεμένα τρανζίστορ ισχύος. Αν, ωστόσο, η χρήση VT SiC JFET σε παράλληλη συνδεσμολογία είναι υποχρεωτική, υπάρχουν δύο μέθοδοι αντιμετώπισης των ασύμμετρων ρευμάτων: i) μεθοδική εύρεση κατάλληλων ζευγών τρανζίστορ με πανομοιότυπα χαρακτηριστικά και ii) προσθήκη εξωτερικής αντιπαράλληλης διόδου μικρής πτώσης τάσης, με στόχο να διέλθει μέσω αυτής το μεγαλύτερο ποσοστό του ανάστροφου ρεύματος.

2.3.2 Ανάστροφη αποκατάσταση διόδων SiC

Πολλοί διακόπτες ισχύος, όπως τα MOSFETs ή τα LC JFETs, διαθέτουν εκ κατασκευής εσωτερική αντιπαράλληλη δίοδο. Το χαρακτηριστικό αυτό μειώνει το κόστος και την πολυπλοκότητα παρασκευής των FETs. Πρέπει, ωστόσο, να σημειωθεί ότι η εσωτερική δίοδος, υπόκειται στους ίδιους φυσικούς περιορισμούς του διακόπτη ισχύος. Αντίθετα, τα Si IGBTs δεν επιτρέπουν τη ροή ανάστροφου ρεύματος, λόγω του στρώματος τύπου- p στην περιοχή του συλλέκτη. Μολαταύτα, τα περισσότερα εμπορικά διαθέσιμα IGBT συνοδεύονται από ανεξάρτητη δίοδο ελεύθερης διέλευσης στην ίδια συσκευασία (co-packaged), επιτρέποντας έτσι τη σχεδίαση μετατροπέων υψηλής πυκνότητας ενέργειας. Ένα ακόμα πλεονέκτημα της από κοινού συσκευασίας ενός IGBT και μίας διόδου είναι η ελαχιστοποίηση των παρασιτικών

αυτεπαγωγών, γεγονός που συμβάλλει στη μείωση των ταλαντώσεων της τάσης και του ρεύματος (ringing) στα μεταβατικά φαινόμενα.

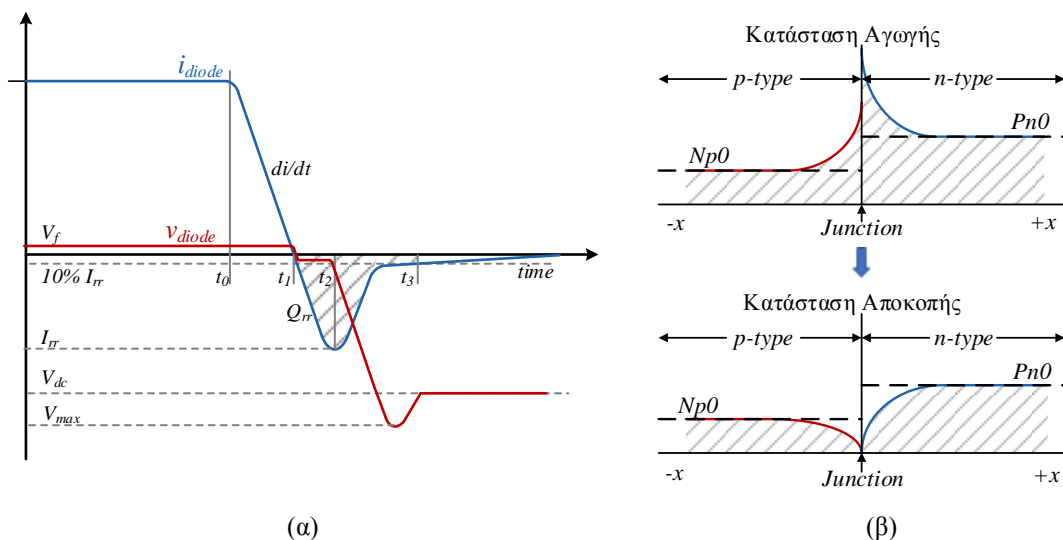
Η ελευθερία επιλογής της αντιπαράλληλης διόδου, ανάλογα με την εφαρμογή, αποτελεί σημαντικό πλεονέκτημα των IGBTs. Στη συνέχεια παρουσιάζονται τρεις τύποι διόδων ελεύθερης διέλευσης καθώς και οι εφαρμογές για τις οποίες προορίζονται [158]:

- i. IGBT με αντιπαράλληλη δίοδο εξαιρετικά μικρής πτώσης τάσης ορθής πόλωσης για μετατροπείς συντονισμού (resonant converters) ή μετατροπείς μηδενικής τάσης μεταγωγής (zero voltage switch -ZVS).
- ii. IGBT με αντιπαράλληλη δίοδο ομαλής αποκατάστασης για οδήγηση ηλεκτρικών κινητήρων και περιορισμένη ηλεκτρομαγνητική παρενόχληση.
- iii. IGBT με αντιπαράλληλη δίοδο μικρού αποθηκευμένου φορτίου για εφαρμογές υψηλής διακοπτικής συχνότητας στις οποίες απαιτείται η ελαχιστοποίηση των διακοπτικών απωλειών.

Τα παραπάνω πλεονεκτήματα και οι περιορισμοί κάθε τύπου διόδου γίνονται πιο ξεκάθαρα με την ανάλυση του φαινομένου της ανάστροφης αποκατάστασης.

2.3.2.1 Ανάλυση ανάστροφης αποκατάστασης

Το φαινόμενο αυτό εμφανίζεται κατά τη μετάβαση της διόδου σε αποκοπή, όπως φαίνεται στο Σχ. 2.30(α). Τη χρονική στιγμή $t = t_0$, το ρεύμα της διόδου αρχίζει να μειώνεται με κλίση di/dt μέχρι που μηδενίζεται τη στιγμή $t = t_1$. Όσο το ρεύμα (μπλε γραμμή) είναι μεγαλύτερο του μηδενός ($t < t_1$), αναπτύσσεται θετική πτώση τάσης V_f τα άκρα της διόδου. Παρατηρείται ότι η δίοδος συνεχίζει να άγει αρνητικό ρεύμα (από την κάθοδο προς την άνοδο) μέχρι να ολοκληρωθεί η επανασύνδεση των φορέων μειονότητας, τη χρονική στιγμή $t = t_3$. Πιο αναλυτικά, όσο η δίοδος βρίσκεται σε κατάσταση αγωγής, η κατανομή των φορέων μειονότητας γύρω από την ένωση $p-n$ έχει τη μορφή του Σχ. 2.30 (β-πάνω), όπου $Np0$ και $Pn0$ είναι η συγκέντρωση των ηλεκτρονίων και οπών στις περιοχές τύπου- p και τύπου- n αντίστοιχα, σε κατάσταση ηρεμίας. Για να μεταβεί η δίοδος σε κατάσταση αποκοπής, η κατανομή των φορέων πρέπει να αλλάξει σύμφωνα με το Σχ. 2.30 (β-κάτω). Αυτό μπορεί να συμβεί μόνο αν



Σχ. 2.30. (α) Χαρακτηριστική ανάστροφης αποκατάστασης διόδου. (β) Κατανομή φορέων μειονότητας γύρω από την επαφή $p-n$ μίας διόδου.

οι φορείς μειονότητας των δύο περιοχών επανασυνδεθούν (recombination), γεγονός που συνεπάγεται ροή ρεύματος από την κάθοδο (τύπου- n) προς την άνοδο (τύπου- p) [25], [159]. Το φορτίο που μεταφέρεται κατά την επανασύνδεση των φορέων ονομάζεται φορτίο ανάστροφης αποκατάστασης (reverse recovery charge - Q_{rr}) και ισούται με το ολοκλήρωμα του ρεύματος από τη χρονική στιγμή t_1 μέχρι t_3 , σύμφωνα με την (2.6). Δίοδοι της ίδιας οικογενείας και μεγαλύτερης επιφάνειας ένωσης, χαρακτηρίζονται από μεγαλύτερο Q_{rr} . Το μέγιστο ανάστροφο ρεύμα καταγράφεται τη χρονική στιγμή $t = t_2$, συμβολίζεται I_{rr} και δίνεται στα φύλλα προδιαγραφών του κατασκευαστή. Σημειώνεται ότι το φαινόμενο ανάστροφης αποκατάστασης θεωρείται λήξαν όταν το ρεύμα γίνει μικρότερο από το 10 % του I_{rr} και συνεπώς ο χρόνος ανάστροφης αποκατάστασης ορίζεται ως $t_{rr} = t_3 - t_1$. Το φορτίο Q_{rr} μπορεί επίσης να υπολογιστεί προσεγγιστικά ως το εμβαδόν του τριγώνου που σχηματίζει το ανάστροφο ρεύμα [160], σύμφωνα με τη σχέση (2.7). Αξίζει, επίσης, να σημειωθεί ότι ενδέχεται να προκύψει υπέρταση, V_{max} , στα άκρα ανόδου-καθόδου, λόγω της απότομης μεταβολής του ρεύματος, παρουσία υψηλής παρασιτικής αυτεπαγωγής.

$$Q_{rr} = \int_{t_1}^{t_3} i_{diode} dt \quad (2.6)$$

$$Q_{rr} \approx \frac{1}{2} \cdot I_{rr} \cdot t_{rr} \quad (2.7)$$

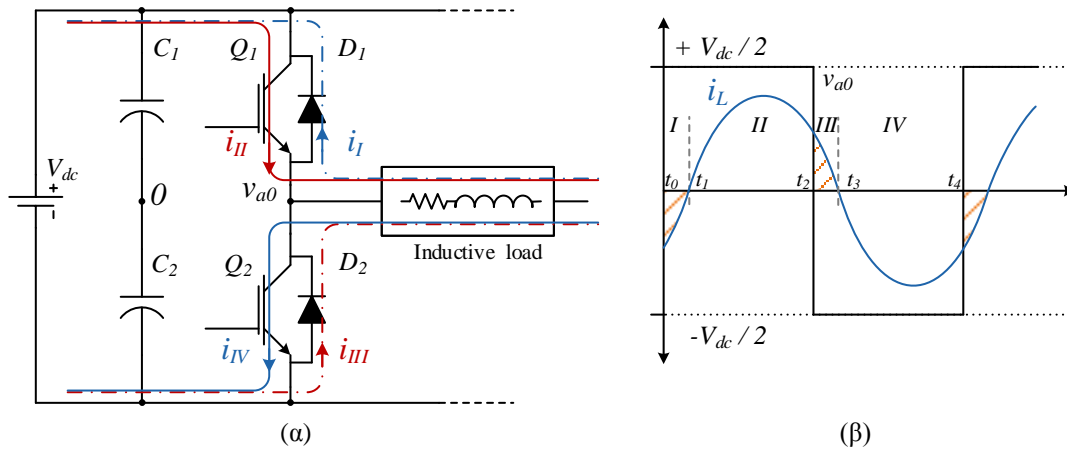
Ο ρυθμός μεταβολής του ρεύματος κατά την ανάστροφη αποκατάσταση, di/dt , αποτελεί συχνά κριτήριο για τον διαχωρισμό των διόδων σε δύο κατηγορίες:

- i. *Απότομης αποκατάστασης (snappy)*. Ο ρυθμός μεταβολής του ρεύματος κατά την αποκοπή μίας διόδου είναι συχνά ο μεγαλύτερος, $(di/dt)_{max}$, που εμφανίζεται σε ένα σύστημα και μπορεί να προκαλέσει δυσλειτουργία των κυκλωμάτων ελέγχου, λόγω του επαγόμενου ηλεκτρομαγνητικού θορύβου, τόσο στη διακοπτική συχνότητα όσο και στη συχνότητα ταλαντώσεων του ρεύματος και τάσης [26], [158]. Η απότομη μεταβολή του ρεύματος ενδέχεται να προκαλέσει καταστροφή του ημιαγωγού, λόγω της υπέρτασης που αναπτύσσεται παρουσία παρασιτικών αυτεπαγωγών (συσκευασίας ημιαγωγού, αγωγίμοι δρόμοι τυπωμένης πλακέτας, καλωδιώσεις, κ.λπ.) [161].
- ii. *Ομαλής αποκατάστασης (soft recovery)*. Χαρακτηριστικό αυτών των διόδων είναι το μεγάλο χρονικό διάστημα $\Delta t_B = t_3 - t_2$ συγκριτικά με το $\Delta t_A = t_2 - t_1$, [159]. Όπως είναι αναμενόμενο, οι soft recovery διόδου, σε σύγκριση με τις snappy, παρουσιάζουν μεγαλύτερες διακοπτικές απώλειες αλλά μειωμένο επαγόμενο θόρυβο. Επίσης, οι soft recovery διόδου συχνά χαρακτηρίζονται από μικρότερο I_{rr} .

2.3.2.2 Μία πρακτική εφαρμογή - Μονοφασικός αντιστροφέας

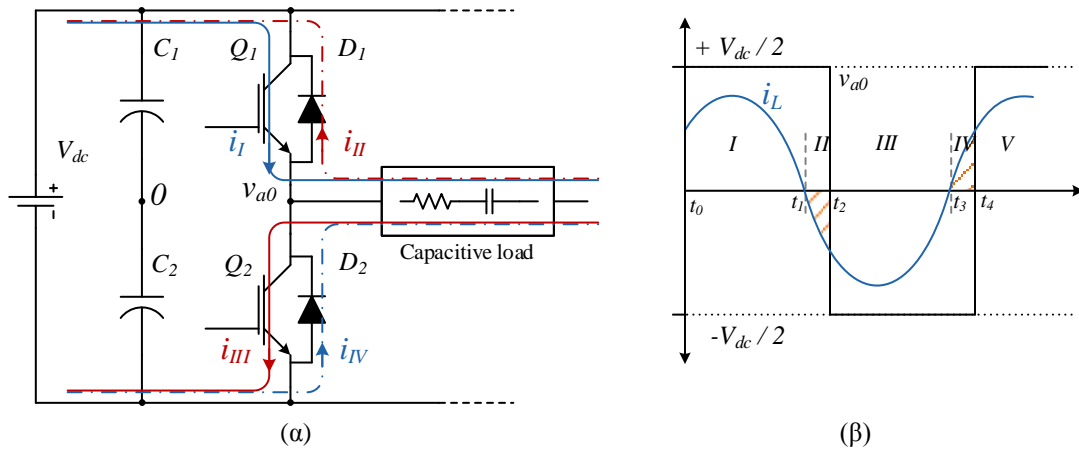
Για να γίνει πιο κατανοητή η επίδραση του φαινομένου ανάστροφης αποκατάστασης των διαφορετικών τύπων διόδου σε πραγματικό σύστημα, μελετάται η απλή περίπτωση του μονοφασικού αντιστροφέα. Για την περαιτέρω απλοποίηση του παραδείγματος, θεωρείται τετραγωνική διαμόρφωση εύρους παλμών (PWM) 180 μοιρών. Εξετάζονται δύο σενάρια :

- i. *Επαγωγικό φορτίο*. Όταν ο αντιστροφέας τροφοδοτεί επαγωγικό φορτίο (Σχ. 2.31(α)), το ρεύμα εξόδου έπεται της τάσης όπως φαίνεται στο Σχ. 2.31(β), στο οποίο διακρίνονται τέσσερις περιοχές λειτουργίας σε μία πλήρη περίοδο, που συμβολίζονται με κεφαλαίους λατινικούς χαρακτήρες:



Σχ. 2.31. (α) Ένα σκέλος του αντιστροφέα που τροφοδοτεί επαγωγικό φορτίο και (β) φασική τάση και ρεύμα εξόδου.

- Στην *περιοχή I* (χρονικό διάστημα t_0 έως t_1), η τάση εξόδου, v_{a0} , είναι θετική ενώ το ρεύμα, i_L , αρνητικό. Το ρεύμα, $i_L = i_I$, ρέει μέσω της αντιπαράλληλης διόδου D_1 , όπως φαίνεται στο Σχ. 2.31(α) με διακεκομμένη μπλε γραμμή.
 - Το i_L μηδενίζεται ομαλά και εν συνεχεία αλλάζει πρόσημο στην *περιοχή II* (χρονικό διάστημα t_1 έως t_2). Σε αυτή τη φάση λειτουργίας το ρεύμα, $i_L = i_{II}$, ρέει μέσω του ημιαγωγικού διακόπτη Q_1 και απεικονίζεται με συνεχή κόκκινη γραμμή στο Σχ. 2.31(α). Λόγω της ομαλής μεταγωγής της D_1 (*soft commutation*) τη χρονική στιγμή t_1 , δεν παρατηρείται το φαινόμενο της ανάστροφης αποκατάστασης.
 - Στην *περιοχή III* (χρονικό διάστημα t_2 έως t_3), το ρεύμα του φορτίου παραμένει θετικό ενώ η τάση εξόδου αλλάζει πρόσημο. Το ρεύμα, $i_L = i_{III}$, ρέει μέσω της αντιπαράλληλης διόδου D_2 και απεικονίζεται με διακεκομμένη κόκκινη γραμμή στο Σχ. 2.31(α). Παρατηρείται ότι τη χρονική στιγμή t_3 , η D_2 μεταβαίνει απότομα σε κατάσταση αγωγής (*hard commutation*). Στην αρχή του μεταβατικού φαινομένου, αναπτύσσεται μεγάλη πτώση τάσης στα άκρα της διόδου, λόγω της αρχικά μικρής αγωγιμότητας γύρω από την ένωση $p-n$. Όσο αυξάνεται η αγωγιμότητα γύρω από την ένωση, η πτώση τάσης περιορίζεται κοντά στην ονομαστική της τιμή V_f , [162]. Η διαδικασία αυτή ονομάζεται ορθή αποκατάσταση (*forward recovery*). Στη γενική περίπτωση, το μεταβατικό ορθής αποκατάστασης δεν προκαλεί διαταραχές στο υπόλοιπο κύκλωμα ισχύος και ελέγχου (ήπιο μεταβατικό) και δε θα μελετηθεί περαιτέρω.
 - Το i_L μηδενίζεται και πάλι ομαλά και εν συνεχεία λαμβάνει αρνητικές τιμές στην *περιοχή IV* (χρονικό διάστημα t_3 έως t_4). Σε αυτή τη φάση λειτουργίας το ρεύμα, $i_L = i_{IV}$, ρέει μέσω του ημιαγωγικού διακόπτη Q_2 και απεικονίζεται με συνεχή μπλε γραμμή στο Σχ. 2.31(α). Η διάδος D_2 μεταβαίνει ομαλά σε κατάσταση αποκοπής (*soft commutation*) τη χρονική στιγμή t_3 με αποτέλεσμα να μην παρατηρείται το φαινόμενο της ανάστροφης αποκατάστασης.
- ii. *Χωρητικό φορτίο.* Στην περίπτωση που ο αντιστροφέας τροφοδοτεί χωρητικό φορτίο (Σχ. 2.32(α)) [163], το ρεύμα εξόδου προηγείται της τάσης όπως φαίνεται στο Σχ. 2.32(β), στο οποίο διακρίνονται και πάλι τέσσερις περιοχές λειτουργίας σε μία πλήρη περίοδο, που συμβολίζονται με κεφαλαίους λατινικούς χαρακτήρες:



Σχ. 2.32. (α) Ένα σκέλος του αντιστροφέα που τροφοδοτεί χωρητικό φορτίο και (β) φασική τάση και ρεύμα εξόδου.

- Στην *περιοχή I* (χρονικό διάστημα t_0 έως t_1), τόσο η τάση όσο και το ρεύμα εξόδου είναι θετικά. Το ρεύμα, $i_L = i_I$, ρέει μέσω του ημιαγωγικού διακόπτη Q_1 και απεικονίζεται με συνεχή μπλε γραμμή στο Σχ. 2.32(α).
- Το i_L μηδενίζεται ομαλά και στη συνέχεια αλλάζει πολικότητα στην *περιοχή II* (χρονικό διάστημα t_1 έως t_2). Σε αυτή τη φάση λειτουργίας το ρεύμα, $i_L = i_{II}$, ρέει μέσω της αντιπαράλληλης διόδου D_1 και απεικονίζεται με διακεκομμένη κόκκινη γραμμή στο Σχ. 2.32(α). Η διόδος μεταβαίνει ομαλά στην κατάσταση αγωγής (*soft commutation*) και συνεπώς δεν παρατηρείται το φαινόμενο της ορθής αποκατάστασης.
- Ο αντιστροφέας αλλάζει διακοπτική κατάσταση ($v_{a0} < 0$) στην *περιοχή III* (χρονικό διάστημα t_2 έως t_3), στην οποία τόσο το ρεύμα του φορτίου όσο και η τάση εξόδου έχουν αρνητικό πρόσημο. Το ρεύμα $i_L = i_{III}$ απεικονίζεται με συνεχή κόκκινη γραμμή στο Σχ. 2.32(α). Το ρεύμα αποκόπτεται απότομα από τη D_1 (*hard commutation*) και συνεχίζει να ρέει μέσω του ημιαγωγικού διακόπτη Q_2 . Με άλλα λόγια, η διόδος εξαναγκάζεται σε αποκοπή από το Q_2 και εισέρχεται σε κατάσταση ανάστροφης αποκατάστασης [159]. Το ρεύμα I_{rr} επιπροστίθεται στο ρεύμα φορτίου, αυξάνοντας τις διακοπτικές απώλειες του Q_1 και του συστήματος συνολικά. Πρέπει να σημειωθεί ότι το I_{rr} μπορεί να ξεπερνά το μέγιστο επιτρεπτό ρεύμα των ημιαγωγικών διακοπών, με αποτέλεσμα το σκέλος του αντιστροφέα να λειτουργήσει σε κατάσταση βραχυκύκλωσης (*shoot-through*) [160]. Ο κίνδυνος σταδιακής αλλοίωσης των χαρακτηριστικών των τρανζίστορ ή ακόμα και καταστροφής τους, αιτιολογεί την ανάγκη επιλογής κατάλληλων διόδων ελεύθερης διέλευσης για διαφορετικές εφαρμογές, όπως παρουσιάστηκε στην αρχή αυτής της υποενότητας.
- Το i_L μηδενίζεται ομαλά και εν συνεχεία λαμβάνει θετικές τιμές στην *περιοχή IV* (χρονικό διάστημα t_3 έως t_4). Σε αυτή τη φάση λειτουργίας το ρεύμα, $i_L = i_{IV}$, ρέει μέσω της αντιπαράλληλης διόδου D_2 και απεικονίζεται με διακεκομμένη μπλε γραμμή στο Σχ. 2.32(α). Η ομαλή αλλαγή της πολικότητας του ρεύματος αποτρέπει την εμφάνιση του φαινομένου ορθής αποκατάστασης.

2.3.2.3 Πειραματικά αποτελέσματα

Ο Πίνακας 2.3 συγκεντρώνει τα χαρακτηριστικά ανάστροφης πόλωσης και ανάστροφης αποκατάστασης των αντιπαράλληλων διόδων των υπό εξέταση ημιαγωγικών διακοπών. Σημειώνεται ότι στη διερεύνηση δε συμπεριλαμβάνονται τα VT SiC JFETs που δε διαθέτουν δίοδο ελεύθερης διέλευσης και μελετήθηκαν ξεχωριστά στην υποενότητα 2.3.1.

Το σημαντικότερο μειονέκτημα των ημιαγωγών SiC σε συνθήκες ανάστροφης ροής ισχύος είναι η μεγάλη πτώση τάσης V_f στα άκρα της εσωτερικής διόδου, γεγονός που οφείλεται στο υψηλό ενεργειακό διάκενο του κρυστάλλου. Αξίζει όμως να σημειωθεί ότι η τάση γονάτου μειώνεται με την αύξηση της θερμοκρασίας, καθώς απαιτείται μικρότερη ενέργεια ώστε οι φορείς πλειονότητας να ξεπεράσουν το φράγμα δυναμικού της ένωσης $p-n$. Αντίθετα, οι αντιπαράλληλες δίοδοι Si (είτε εκ κατασκευής είτε ανεξάρτητες - εντός της ίδιας συσκευασίας) χαρακτηρίζονται από πολύ μικρή πτώση τάσης ορθής πόλωσης. Ωστόσο, οι τιμές των I_{rr} και Q_{rr} της εσωτερικής διόδου του Si MOSFET υπερένωσης είναι μία τάξη μεγέθους μεγαλύτερες από τις αντίστοιχες τιμές του SiC MOSFET.

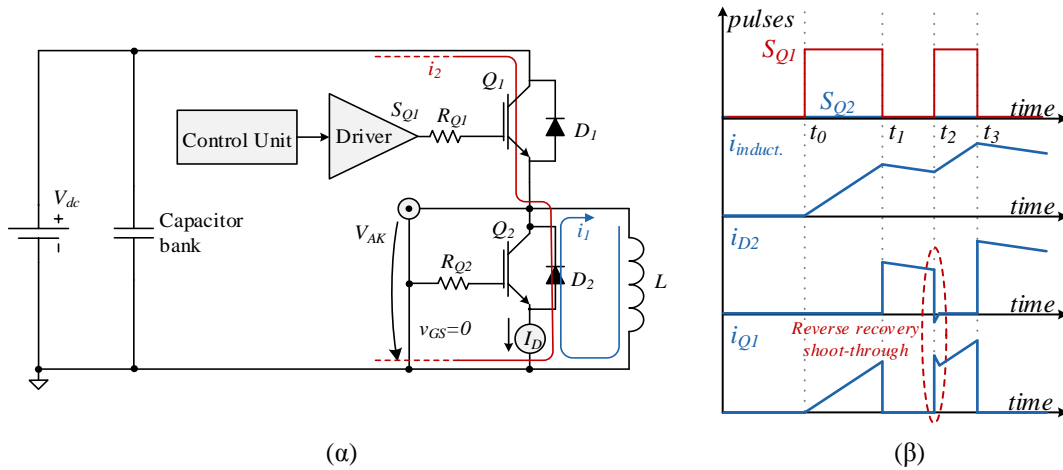
Η συμπεριφορά των διαφόρων ημιαγωγών ισχύος του παραπάνω πίνακα υπό συνθήκες ανάστροφης αποκατάστασης (*hard commutation*) μπορεί να μελετηθεί πειραματικά με τη διάταξη διπλού παλμού του Σχ. 2.33, (για λεπτομερείς, βλέπε Παράρτημα Α). Δύο πανομοιότυποι διακόπτες ισχύος, Q_1 και Q_2 , συνδέονται σε σειρά, ενώ το φορτίο (αυτεπαγωγή $L = 710 \mu\text{H}$) συνδέεται παράλληλα στο Q_2 . Το σήμα οδήγησης του Q_1 αποτελείται από δύο διαδοχικούς παλμούς, ενώ το Q_2 παραμένει σε αποκοπή καθ' όλη τη διάρκεια του πειράματος, όπως φαίνεται από το Σχ. 2.33(β). Στο χρονικό διάστημα από t_0 έως t_1 (πρώτος παλμός) το ρεύμα αυξάνεται γραμμικά με κλίση ανάλογη της επιβαλλόμενης τάσης τροφοδοσίας V_{dc} . Όταν αποσυρθεί ο πρώτος παλμός οδήγησης του Q_1 , η αποθηκευμένη ενέργεια του πηνίου αποφορτίζεται ομαλά μέσω της αντιπαράλληλης διόδου D_2 , (i_1 στο Σχ. 2.33(α)). Μόλις δοθεί ο δεύτερος παλμός στο Q_1 (χρονικά στιγμή t_2), η D_2 εισέρχεται σε κατάσταση ανάστροφης αποκατάστασης, καθώς το ρεύμα που τη διαρρέει αποκόπτεται απότομα και οδηγείται στο φορτίο. Το μεταβατικό αυτό περικλείεται εντός της κόκκινης διακεκομμένης έλλειψης στο Σχ. 2.33(β).

Οι χαρακτηριστικές ανάστροφης αποκατάστασης των τριών διακοπών ισχύος του Πίνακα 2.3 για τάση εισόδου 200 V και ρεύμα φορτίου 12 A παρουσιάζονται στο Σχ. 2.34. Στην περίπτωση του Si MOSFET υπερένωσης παρατηρείται πολύ μεγαλύτερη υπερύψωση του ρεύματος, τόσο σε πλάτος όσο και σε διάρκεια. Επιβεβαιώνεται, επίσης, ότι η τάση ανόδου-καθόδου της D_2 παραμένει κοντά στο μηδέν μέχρις ότου το ανάστροφο ρεύμα να λάβει τη

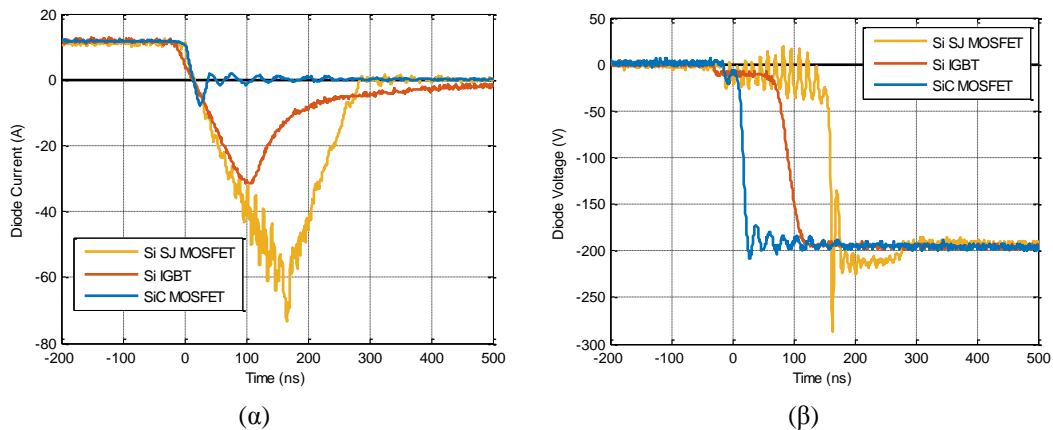
Πίνακας 2.3. Χαρακτηριστικά ανάστροφης πόλωσης των υπό διερεύνηση τρανζίστορ ισχύος.

| Τρανζίστορ ισχύος | Εταιρία | Τύπος | V_f^* (V) | $I_{rev(nom)}^*$ (A) | t_{rr} (ns) | Q_{rr} (nC) | I_{rr} (A) | Ref. |
|-------------------|-----------------|---------------|------------------|-------------------------|------------------|------------------|-----------------|-------|
| C2M0080120D | Cree | SiC MOSFET | 3.3 @ 10A | 36 | 32 | 192 | 10 @ 800V | [145] |
| SiHG22N60E | Vishay | Si MOSFET | 1.2 @ 11A | 21 | 344 5300 | 28 @ 25V | | [149] |
| NGTB20N120LWG | ON Semicond. | Si IGBT | 1.55 @ 20A | 40 | 154 | 1300 | 15 @ 400V | [151] |

* Το ονομαστικό ρεύμα και η διαφορά δυναμικού υπολογίζονται σε θερμοκρασία 25 °C.



Σχ. 2.33. Διάταξη διπλού παλμού για τη μελέτη της ανάστροφης αποκατάστασης των τρανζίστορ και (β) διαδοχή παλμών οδήγησης και ποιοτική αναπαράσταση των ρευμάτων.

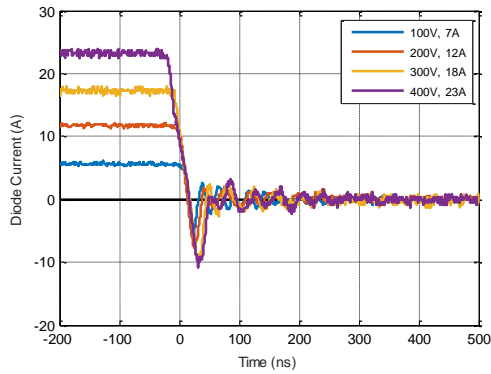


Σχ. 2.34. Χαρακτηριστικές ανάστροφης αποκατάστασης των τριών ημιαγωγικών διακοπών. (α) Ρεύμα και (β) τάση ανόδου-καθόδου της D_2 .

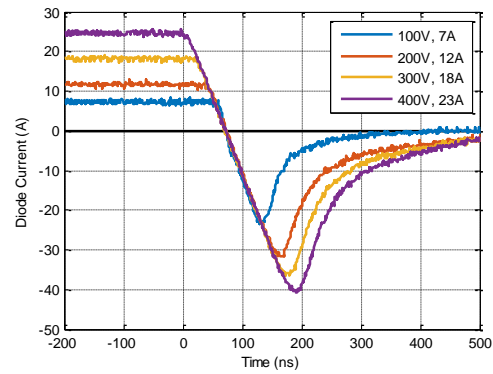
μέγιστη τιμή, I_{rr} . Η υπερένταση μειώνεται μόλις αποσυρθεί το φορτίο Q_{rr} της D_2 . Στον αντίποδα, οι ημιαγωγικοί διακόπτες καρβιδίου του πυριτίου παρουσιάζουν πολύ μικρή και ταυτόχρονα σύντομη υπερύψωση του ανάστροφου ρεύματος της διόδου. Η εξαιρετική συμπεριφορά των διόδων SiC σε συνθήκες ανάστροφης αποκατάστασης οφείλονται στον μικρό χρόνο ζωής των φορέων μειονότητας κατά τη διαδικασία της επανασύνδεσης, [164]. Χαρακτηριστικό των επιλεγμένων Si IGBT ισχύος (για εφαρμογές οδήγησης κινητήρων ή ΑΠΕ) είναι το σχετικά μικρό I_{rr} και το μεγάλο χρονικό διάστημα Δt_B σβέσης του ανάστροφου ρεύματος (soft recovery). Η συμπεριφορά της αντιπαράλληλης διόδου κατά την ανάστροφη αποκατάσταση είναι σαφώς καλύτερη από αυτή των Si MOSFETs αλλά δεν υπερτερεί των ημιαγωγών SiC.

Το πείραμα επαναλαμβάνεται με σταδιακή αύξηση της τάσης τροφοδοσίας, από 100 V μέχρι 400 V και του ρεύματος του φορτίου, από 7 A μέχρι 23 A. Το ρεύμα της διόδου SiC αλλά και του Si IGBT αποκόπτεται αποτελεσματικά για οποιονδήποτε συνδυασμό τάσης και ρεύματος, όπως διαπιστώνεται από τα Σχ. 2.35 και Σχ. 2.36.

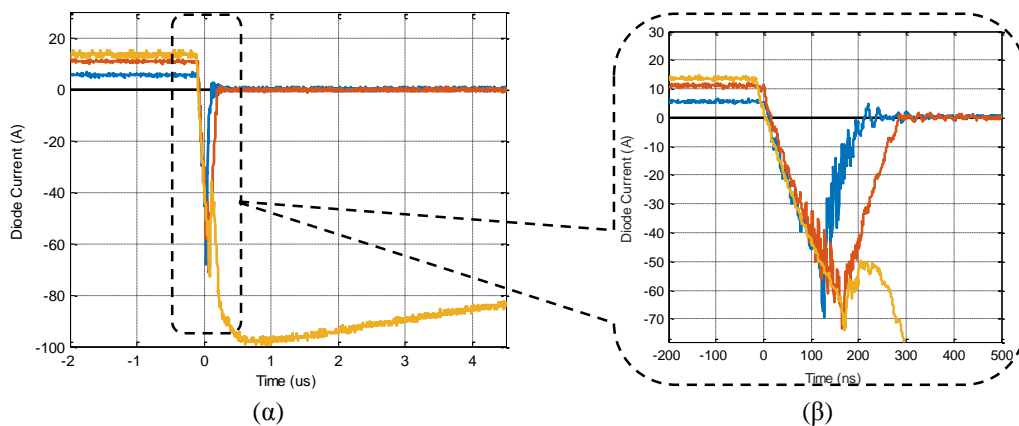
Αντίθετα, το Si MOSFET καταστρέφεται όταν η τάση εισόδου ξεπεράσει τα 250 V και το ρεύμα φορτίου τα 14 A, όπως φαίνεται στο Σχ. 2.37. Η καταστροφή του διακόπτη ισχύος οφείλεται στο υψηλό ρεύμα ανάστροφης αποκατάστασης που ρέει μέσω της περιοχής τύπου-n



Σχ. 2.35. Χαρακτηριστικές ανάστροφης αποκατάστασης του SiC MOSFET με αυξανόμενη τάση εισόδου και ρεύμα φορτίου.



Σχ. 2.36. Χαρακτηριστικές ανάστροφης αποκατάστασης του Si IGBT με αυξανόμενη τάση εισόδου και ρεύμα φορτίου.



Σχ. 2.37. Χαρακτηριστικές ανάστροφης αποκατάστασης του Si MOSFET υπερένωσης με αυξανόμενη τάση εισόδου και ρεύμα φορτίου. (α) 1 μs/div και (β) 100 ns/div.

του υποστρώματος προς το πηγάδι τύπου- p και προκαλεί την ανάπτυξη διαφοράς δυναμικού στην ένωση $p-n^+$. Αυτή η διαφορά δυναμικού θέτει σε κατάσταση μανδάλωσης το παρασιτικό BJT ($n-p-n^+$) εντός του MOSFET (η δομή του DMOSFET φαίνεται στο Σχ. 2.7). Ωστόσο, το διπολικό ρεύμα έχει θετικό θερμοκρασιακό συντελεστή, με αποτέλεσμα ο ημιαγωγός να οδηγείται σε κατάσταση θερμικής διαφυγής (thermal runaway), [165].

2.4. Δυναμική Συμπεριφορά

Οι μονοπολικοί ημιαγωγοί, όπως τα MOSFETs και τα JFETs, είναι στοιχεία φορέων πλειονότητας, χαρακτηριστικό που τους προσδίδει εξαιρετική διακοπτική συμπεριφορά, [166], [167]. Τα μονοπολικά τρανζίστορ ισχύος βρίσκουν εφαρμογή σε διατάξεις υψηλής διακοπτικής συχνότητας, ήτοι 1 kHz έως 1 MHz. Αντίθετα, τα Si IGBTs είναι στοιχεία φορέων μειονότητας, γεγονός που συνεπάγεται εξαιρετική συμπεριφορά στη μόνιμη κατάσταση αγωγής, αλλά σχετικά αργή απόκριση στα μεταβατικά. Πιο συγκεκριμένα, έγχυση οπών στο επιταξιακό στρώμα τύπου- n^- (που αποτελεί τη βάση του παρασιτικού διπολικού PNP τρανζίστορ) πραγματοποιείται κατά τη μετάβαση σε αγωγή και απόσυρση αυτών κατά τη μετάβαση σε αποκοπή, [168]. Ο μεγάλος χρόνος ζωής των οπών έχει ως αποτέλεσμα τη βραδύτερη εξέλιξη των μεταβάσεων, σε σύγκριση με τα MOSFET ίδιας επιφάνειας και τάσης κατάρρευσης, [167], [169]. Σημειώνεται επίσης ότι η βάση του παρασιτικού PNP τρανζίστορ δεν είναι προσβάσιμη εξωτερικά, συνεπώς δεν μπορεί να επιταχυνθεί η διαδικασία απόσυρσης των οπών μέσω

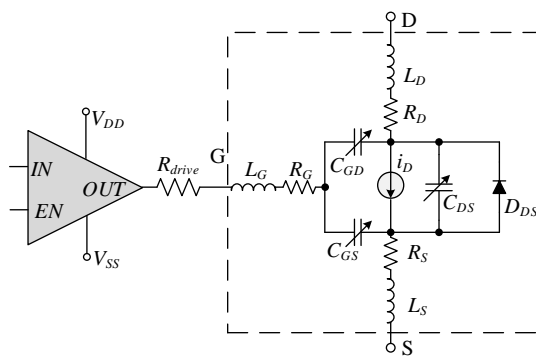
εξωτερικού κυκλώματος. Η προσθήκη μίας ζώνης απομόνωσης τύπου- n^+ (n^+ - buffer layer στο Σχ. 2.8(α)), μεταξύ του επιταξιακού στρώματος και της περιοχής τύπου- p του συλλέκτη, βελτιώνει τη δυναμική συμπεριφορά των IGBTs, αυξάνοντας όμως αναπόφευκτα την αντίσταση αγωγής.

Χαρακτηριστικό στοιχείο των Si IGBTs είναι η εμφάνιση ρεύματος ουράς (current tail) κατά τη μετάβαση σε αποκοπή, φαινόμενο που οφείλεται στην επανασύνδεση των φορέων μειονότητας με τα ηλεκτρόνια. Πρέπει επίσης να επισημανθεί ότι, όπως συμβαίνει σε όλους τους ημιαγωγούς φορέων μειονότητας, η μεταβατική συμπεριφορά των IGBTs χειροτερεύει με την αύξηση της θερμοκρασίας, [168]. Το ρεύμα ουράς αυξάνει τις διακοπτικές απώλειες του ημιαγωγού και περιορίζει τη μέγιστη διακοπτική συχνότητα λειτουργίας του συστήματος. Απαιτείται σχετικά μεγάλο διάστημα νεκρού χρόνου όταν τα IGBTs είναι συνδεδεμένα σε διάταξη σκέλους (π.χ. αντιστροφείας πηγής τάσης).

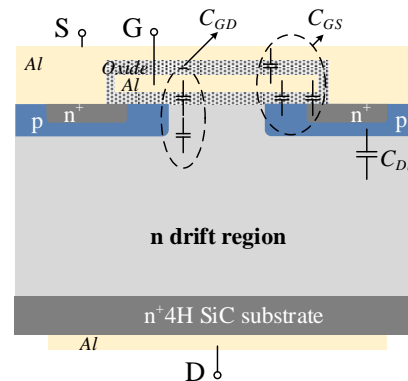
2.4.1 Παρασιτικές χωρητικότητες

Παρά τις όποιες διαφοροποιήσεις μεταξύ μονοπολικών και διπολικών τρανζίστορ, η δυναμική συμπεριφορά και των δύο τύπων ημιαγωγών εξαρτάται κυρίως από τις παρασιτικές χωρητικότητες μεταξύ των τριών ακροδεκτών, C_{GS} , C_{GD} και C_{DS} που επισημαίνονται στο γενικευμένο ισοδύναμο κύκλωμα του Σχ. 2.38. Οι τιμές των εσωτερικών χωρητικοτήτων δεν είναι σταθερές αλλά μεταβάλλονται με την επιβαλλόμενη τάση υποδοχής-πηγής και εξαρτώνται από τη δομή και τη γεωμετρία του τρανζίστορ, [170]. Πιο αναλυτικά, στην περίπτωση του DMOSFET κάθετης δομής (βλέπε Σχ. 2.39), η παρασιτική χωρητικότητα C_{GS} οφείλεται στην επικάλυψη της πύλης και της πηγής με διηλεκτρικό στοιχείο το οξείδιο πύλης και είναι η μόνη που μπορεί να θεωρηθεί ανεξάρτητη της τάσης λειτουργίας του MOSFET. Η C_{GD} συνίσταται από δύο χωρητικότητες: η πρώτη σχηματίζεται λόγω της επικάλυψης της πύλης και του υποστρώματος, ενώ η δεύτερη διαμορφώνεται μεταξύ της πύλης και της περιοχής απογύμνωσης ακριβώς κάτω από το οξείδιο της πύλης. Τέλος, η C_{DS} μπορεί να θεωρηθεί ως η παρασιτική χωρητικότητα της ένωσης $p-n$ της διόδου ελεύθερης διέλευσης [167]. Όλες οι παρασιτικές χωρητικότητες, συνεπώς και η δυναμική συμπεριφορά των MOSFET είναι ανεξάρτητες της θερμοκρασίας, [171], ιδιότητα που δεν ισχύει για τα IGBTs.

Ο ρυθμός μεταβολής των χωρητικοτήτων με τη v_{DS} , σε συνδυασμό με την παρασιτική αντίσταση πύλης, R_G , τη σειριακή αντίσταση, R_{drive} και το επίπεδο της τάσης τροφοδοσίας του



Σχ. 2.38. Ισοδύναμο κύκλωμα συμπεριλαμβανομένων των παρασιτικών χωρητικοτήτων και αυτεπαγωγών ενός ημιαγωγικού διακόπτη ισχύος.



Σχ. 2.39. Πλάγια τομή του DMOSFET στην οποία επισημαίνονται όλες οι παρασιτικές χωρητικότητες.

κυκλώματος οδήγησης, V_{DD} / V_{SS} , προσδιορίζουν την ταχύτητα μετάβασης σε αγωγή (turn-on) και αποκοπή (turn-off) του ημιαγωγού, [172]. Όπως είναι προφανές, χαμηλότερη τιμή της R_{drive} οδηγεί σε ταχύτερες μεταβάσεις, [166]. Η εσωτερική αντίσταση πύλης συνίσταται από την αντίσταση των επαφών καθώς και των αγωγών που συνδέουν την πύλη στους ακροδέκτες της συσκευασίας. Στην περίπτωση που ο ακροδέκτης της πύλης κατασκευάζεται από πολυπυρίτιο (polysilicon), η R_G εξαρτάται επίσης από την πυκνότητα προσμίξεων και τον τύπο του πολυπυριτίου καθώς επίσης και από τη γεωμετρία του ημιαγωγού, [170].

Αντί των εσωτερικών παρασιτικών χωρητικότητων, τα φύλλα προδιαγραφών προσδιορίζουν τρεις νέες παραμέτρους: τη χωρητικότητα εισόδου (C_{iss}), εξόδου (C_{oss}) και ανάστροφη μεταφοράς (C_{rss}). Πιο αναλυτικά:

- Η *χωρητικότητα εισόδου* (input capacitance) ορίζεται ως η μετρούμενη χωρητικότητα μεταξύ των ακροδεκτών πύλης και πηγής για ac σήματα, έχοντας βραχυκυκλώσει την υποδοχή με την πηγή και ισούται με το άθροισμα των C_{GS} και C_{GD} σύμφωνα με την (2.8). Για να επιτραπεί η ροή ρεύματος μέσω του ημιαγωγού θα πρέπει πρώτα η C_{iss} να φορτιστεί στην τάση κατωφλίου. Αντίθετα για να ξεκινήσει η μετάβαση σε αποκοπή θα πρέπει πρώτα η χωρητικότητα εισόδου να αποφορτιστεί στην τάση plateau, $V_{plateau}$.

$$C_{iss} = C_{GS} + C_{GD} \quad (2.8)$$

- Η *χωρητικότητα εξόδου* (output capacitance) είναι η μετρούμενη χωρητικότητα μεταξύ των ακροδεκτών υποδοχής και πηγής για ac σήματα, έχοντας βραχυκυκλώσει την πύλη με την πηγή και ισούται με το άθροισμα των C_{GS} και C_{GD} :

$$C_{oss} = C_{GD} + C_{DS} \quad (2.9)$$

- Η *χωρητικότητα ανάστροφης μεταφοράς* (reverse transfer capacitance) ορίζεται ως η μετρούμενη χωρητικότητα μεταξύ των ακροδεκτών πύλης και υποδοχής και συνεπώς ισούται με την C_{GD} (βλέπε (2.10)). Συχνά αναφέρεται στη βιβλιογραφία και ως χωρητικότητα Miller και διαδραματίζει καθοριστικό ρόλο στη δυναμική συμπεριφορά του ημιαγωγού. Η C_{rss} σχηματίζει αγωγίμο δρόμο ανάδρασης της τάσης εξόδου (v_{DS}) με την τάση ελέγχου v_{GS} στην πύλη, [25], [167]. Με άλλα λόγια, οι απότομες μεταβολές της v_{DS} προκαλούν τη ροή ρεύματος, i_{rss} , στην πύλη του τρανζίστορ, το οποίο τείνει να αυξήσει την επιβαλλόμενη τάση ελέγχου, όπως αποτυπώνεται στην (2.11). Όσο μικρότερη είναι η τιμή της C_{GD} , τόσο πιο ανθεκτικός είναι ο ημιαγωγός έναντι ακραίων μεταβατικών dv_{DS}/dt . Ακόμα πιο αντιπροσωπευτικό κριτήριο της ανθεκτικότητας του διακόπτη ισχύος είναι το γινόμενο της τάσης κατωφλίου με τον λόγο C_{GS}/C_{GD} , [171], σύμφωνα με την (2.12). Μικρή τιμή της παραμέτρου λ_{rss} υποδηλώνει ευαισθησία στις απότομες διακοπτικές μεταβάσεις.

$$C_{rss} = C_{GD} \quad (2.10)$$

$$v_{GS} = V_{SS} + \underbrace{C_{rss} \cdot \frac{dv_{DS}}{dt}}_{i_{rss}} \cdot (R_G + R_{drive}) \quad (2.11)$$

$$\lambda_{rss} = V_{GS-th} \cdot \frac{C_{GS}}{C_{GD}} \quad (2.12)$$

2.4.2 Παράμετροι δυναμικής συμπεριφοράς

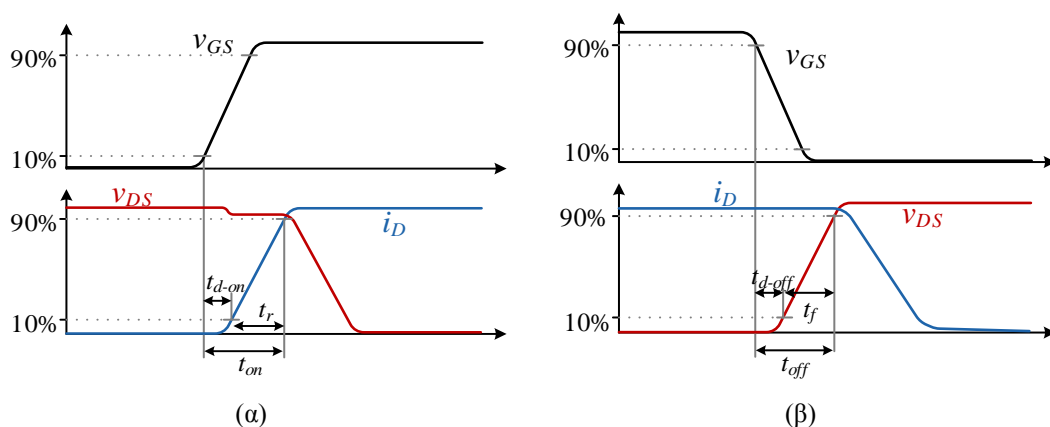
Στη συνέχεια αναλύονται οι παράμετροι που περιγράφουν τη δυναμική συμπεριφορά ενός ημιαγωγού ισχύος και περιλαμβάνονται στα φύλλα προδιαγραφών του κατασκευαστή.

- *Χρόνος καθυστέρησης κατά την έναυση* (turn-on delay time - t_{d-on}). Ορίζεται ως το χρονικό διάστημα από τη στιγμή που η τάση πύλης ξεπεράσει το 10 % της τελικής της τιμής μέχρι τη στιγμή που το ρεύμα υποδοχής ξεπεράσει το 10% του ρεύματος μόνιμης κατάστασης. Το χρονικό διάστημα t_{d-on} αποτυπώνεται γραφικά στο Σχ. 2.40(α).
- *Χρόνος ανόδου* (rise time - t_r). Ισούται με το χρονικό διάστημα που απαιτείται για να μεταβεί το ρεύμα υποδοχής από το 10% στο 90% του ρεύματος μόνιμης κατάστασης. Το άθροισμα των t_{d-on} και t_r δίνουν τον συνολικό χρόνο μετάβασης σε αγωγή.
- *Χρόνος καθυστέρησης κατά την αποκοπή* (turn-off delay time - t_{d-off}). Είναι το χρονικό διάστημα από τη στιγμή που η τάση πύλης φτάσει το 90 % της αρχικής της τιμής μέχρι τη στιγμή που η τάση υποδοχής-πηγής ξεπεράσει το 10% της τάσης τροφοδοσίας του κυκλώματος, V_{DC} . Το χρονικό διάστημα t_{d-off} αποτυπώνεται γραφικά στο Σχ. 2.40(β).
- *Χρόνος καθόδου* (fall time - t_f). Ισούται με το χρονικό διάστημα που απαιτείται για να μεταβεί η τάση υποδοχής-πηγής από το 10% στο 90% της τάσης τροφοδοσίας του κυκλώματος, V_{DC} . Το άθροισμα των t_{d-off} και t_f δίνουν τον συνολικό χρόνο μετάβασης σε αποκοπή.

Ο Πίνακας 2.4 συγκεντρώνει τις παραμέτρους δυναμικής συμπεριφοράς που παρουσιάστηκαν παραπάνω για τα επτά υπό μελέτη διακοπικά στοιχεία. Πρέπει όμως να διασαφηνιστεί ότι οι τιμές των παραμέτρων αυτών εξαρτώνται από πολλούς παράγοντες, όπως τα επίπεδα τάσης και ρεύματος στα οποία ελήφθησαν οι μετρήσεις, την τάση τροφοδοσίας και τη συριακή αντίσταση του κυκλώματος οδήγησης καθώς και τον τύπο του φορτίου. Συνεπώς, ο Πίνακας 2.4 δεν προσφέρεται για λεπτομερή σύγκριση, αλλά δίνει μία γενική εικόνα της δυναμικής απόκρισης των τρανζίστορ. Παρατηρείται ότι τα Si IGBTs αλλά και τα Si MOSFET υπερένωσης χαρακτηρίζονται από μεγάλο χρόνο μετάβασης σε αποκοπή που οφείλεται στην επανασύνδεση των φορέων μειονότητας.

2.4.3 Διακοπτική συμπεριφορά με επαγωγικό φορτίο

Η πιο βίαιη μεταγωγή (hard switching) ενός διακόπτη ισχύος υφίσταται όταν οδηγεί επαγωγικό φορτίο. Στο Σχ. 2.41(α) απεικονίζεται η διάταξη διπλού παλμού με την οποία



Σχ. 2.40. Ποιοτική αναπαράσταση της μετάβασης ενός ημιαγωγού ισχύος σε κατάσταση (α) αγωγής και (β) αποκοπής.

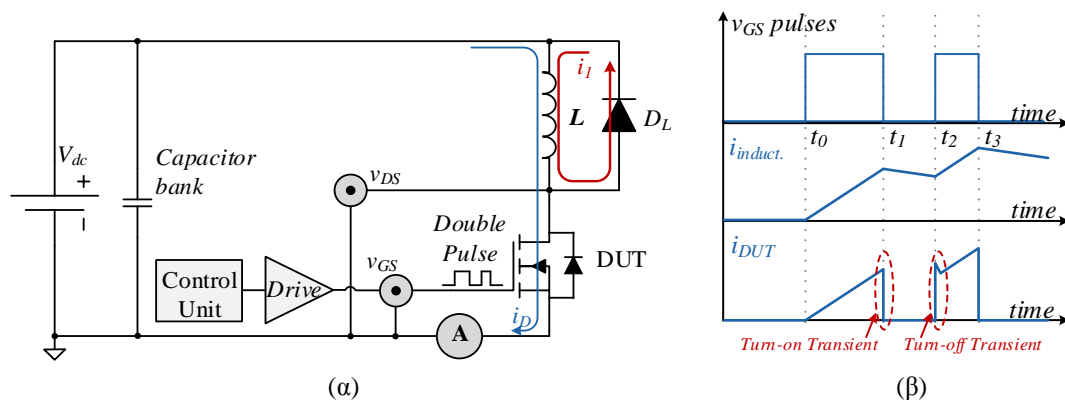
Πίνακας 2.4. Παράμετροι δυναμικής συμπεριφοράς των υπό διερεύνηση τρανζίστορ ισχύος.

| Τρανζίστορ ισχύος | Εταιρία | Τύπος | t_{d-on} (ns) | t_{d-off} (ns) | t_r (ns) | t_f (ns) | t_{on} (ns) | t_{off} (ns) | Ref. |
|-------------------|-----------------|----------------|--------------------|---------------------|---------------|---------------|------------------|-------------------|-------|
| C2M0080120D | Cree | SiC MOSFET | 11 | 23 | 20 | 19 | 31 | 42 | [145] |
| SJEP120R100 | SemiSouth | VT SiC EM JFET | 10 | 15 | 21 | 14 | 31 | 29 | [142] |
| UJN1208K | USCi | VT SiC DM JFET | 11 | 22 | 33 | 23 | 44 | 45 | [141] |
| IJW120R100T1 | Infineon | LC SiC JFET | 49 | 30 | 26 | 19 | 75 | 49 | [144] |
| SiHG22N60E | Vishay | Si MOSFET | 36 | 99 | 54 | 70 | 90 | 169 | [149] |
| IPW65R190C7 | Infineon | Si CoolMOS | 11 | 54 | 11 | 9 | 22 | 63 | [150] |
| NGTB20N120LWG | ON Semicond. | Si IGBT | 84 | 235 | 26 | 250 | 110 | 485 | [151] |

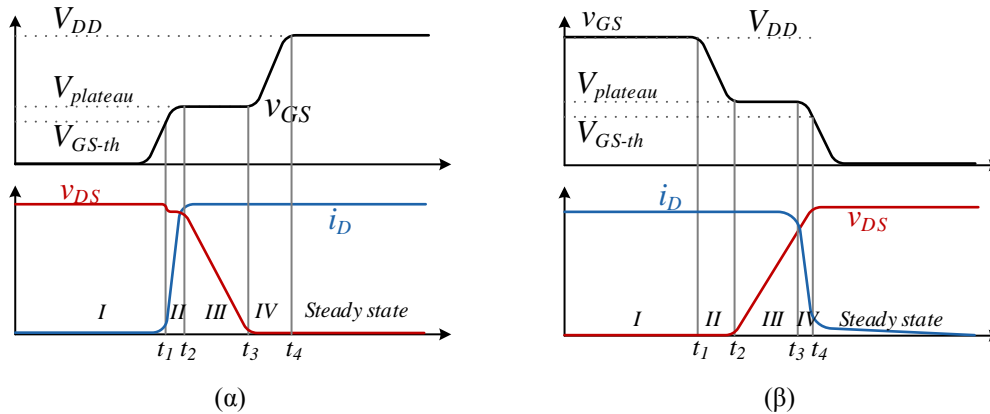
επιτυγχάνονται απότομες μεταβάσεις. Η πύλη του ημιαγωγού οδηγείται από δύο διαδοχικούς παλμούς όπως φαίνεται στο Σχ. 2.41(β). Κατά τη διάρκεια του πρώτου παλμού $\Delta t_A = t_1 - t_0$, η τάση εισόδου εφαρμόζεται στα άκρα του φορτίου με αποτέλεσμα το ρεύμα να αυξάνεται γραμμικά σύμφωνα με τη σχέση (2.13). Μόλις το ρεύμα φτάσει στο επιθυμητό επίπεδο, αποσύρεται ο παλμός οδήγησης και καταγράφεται το μεταβατικό σβέσης του ημιαγωγού (χρονική στιγμή t_1). Μετά το πέρας του απαραίτητου χρονικού διαστήματος για την απόσβεση των μεταβατικών ταλαντώσεων ($\Delta t_{db} = t_2 - t_1$), εφαρμόζεται ο δεύτερος παλμός στην πύλη του ημιαγωγικού διακόπτη. Τη χρονική στιγμή t_2 καταγράφεται το μεταβατικό αγωγής του τρανζίστορ. Ο δεύτερος παλμός διακόπτεται σύντομα για να αποφευχθεί υπερβολική αύξηση του ρεύματος υποδοχής.

$$di_{induct}/dt = V_{dc}/L \quad (2.13)$$

Στη συνέχεια περιγράφεται λεπτομερώς η χρονική εξέλιξη των μεταβατικών αγωγής και σβέσης ενός διακόπτη ισχύος όταν οδηγεί επαγωγικό φορτίο. Οι αντίστοιχες κυματομορφές παρουσιάζονται στο Σχ. 2.42. Τονίζεται ωστόσο, ότι η θεωρητική ανάλυση εμπεριέχει απλοποιήσεις και ενδέχεται να διαφέρει από την πραγματική συμπεριφορά των ημιαγωγών ισχύος.



Σχ. 2.41. Διάταξη διπλού παλμού για τη μελέτη της δυναμικής συμπεριφοράς των υπό εξέταση τρανζίστορ και (β) διαδοχή παλμών οδήγησης και ποιοτική αναπαράσταση των ρευμάτων.



Σχ. 2.42. Διακοπτική συμπεριφορά ενός τρανζίστορ όταν οδηγεί επαγωγικό φορτίο. Μετάβαση σε κατάσταση (α) αγωγής και (β) αποκοπής.

2.4.3.1 Μετάβαση σε κατάσταση αγωγής

Όπως φαίνεται στο διάγραμμα του Σχ. 2.42(α), το μεταβατικό turn-on χωρίζεται σε πέντε διακριτά χρονικά διαστήματα:

- I. Καθώς η τάση πύλης αυξάνει, αρχίζει να φορτίζεται η εσωτερική χωρητικότητα C_{GS} . Όσο η v_{GS} παραμένει μικρότερη της τάσης κατωφλίου το MOSFET δεν μπορεί να υποστηρίξει αγωγή ρεύματος. Σε αυτή τη φάση λειτουργίας η v_{DS} παραμένει σταθερή και συνεπώς οι χωρητικότητες C_{DS} και C_{GD} παραμένουν αμετάβλητες. Τη χρονική στιγμή t_1 η τάση v_{GS} φτάνει την τιμή V_{GS-th} .
- II. Δεδομένου ότι η τάση v_{GS} είναι μεγαλύτερη της τάσης κατωφλίου, είναι δυνατή η αγωγή ρεύματος. Η v_{DS} όμως παραμένει σταθερή μέχρι να μηδενιστεί το ρεύμα i_l που διαρρέει την αντιπαράλληλη δίοδο του φορτίου, D_L . Συνεπώς, η v_{DS} μειώνεται μόνο όταν μεγιστοποιηθεί το ρεύμα του ημιαγωγού i_D , τη χρονική στιγμή t_2 . Οι χωρητικότητες C_{DS} και C_{GD} παραμένουν σταθερές και σε αυτό το διάστημα. Η τάση v_{GS} τη χρονική στιγμή t_2 ονομάζεται τάση plateau.
- III. Το ρεύμα της D_L μηδενίζεται τη χρονική στιγμή t_2 , οπότε πλέον η τάση στα άκρα του ημιαγωγού αρχίζει να μειώνεται. Οι χωρητικότητες C_{DS} και C_{GD} αυξάνονται απότομα σε αυτό το διάστημα, με αποτέλεσμα η τάση v_{GS} να μανδαλώνει στην τιμή $V_{plateau}$. Τη χρονική στιγμή t_3 η v_{DS} λαμβάνει την τιμή μόνιμης κατάστασης ορθής αγωγής V_{DS-on} .
- IV. Η τάση v_{GS} αυξάνεται ανεμπόδιστα έως ότου φτάσει την τάση τροφοδοσίας του κυκλώματος οδήγησης, V_{DD} , τη χρονική στιγμή t_4 . Καθώς αυξάνεται η τάση v_{GS} , μειώνεται περαιτέρω η τάση ορθής πόλωσης V_{DS-on} .

2.4.3.2 Μετάβαση σε κατάσταση αποκοπής

Η χρονική εξέλιξη αυτού του μεταβατικού απεικονίζεται στο Σχ. 2.42(β), από το οποίο εύκολα παρατηρείται ότι πρόκειται για το δυαδικό φαινόμενο της μετάβασης σε κατάσταση αγωγής. Αριθμούνται τέσσερα διακριτά χρονικά διαστήματα λειτουργίας:

- I. Η τάση πύλης αρχίζει να μειώνεται σε σχέση με την τιμή μόνιμης κατάστασης αγωγής, V_{DD} , με αποτέλεσμα να αυξάνεται ελαφρώς η διαφορά δυναμικού V_{DS-on} . Μπορεί λοιπόν να ειπωθεί ότι, τόσο η v_{DS} όσο και το i_D παραμένουν αμετάβλητα μέχρι τη χρονική στιγμή t_2 που η v_{GS} λαμβάνει την τιμή $V_{plateau}$.

- II. Σε αυτή τη φάση λειτουργίας, ο ημιαγωγός αρχίζει να υποστηρίζει τάση στα άκρα του. Η μεταβολή της v_{DS} συνεπάγεται απότομη μείωση των χωρητικότητων C_{DS} και C_{GD} , με αποτέλεσμα η v_{GS} να παραμένει μανδλωμένη στην τιμή $V_{plateau}$. Η δίοδος ελεύθερης διέλευσης του φορτίου παραμένει ανάστροφα πολωμένη μέχρι η v_{DS} να φτάσει την τάση τροφοδοσίας V_{dc} . Συνεπώς, το ρεύμα του ημιαγωγού δε μεταβάλλεται μέχρι την ολοκλήρωση αυτής της φάσης, τη χρονική στιγμή t_3 .
- III. Στο χρονικό διάστημα t_3 έως t_4 , το ρεύμα του ημιαγωγού μειώνεται, ενώ παράλληλα η χωρητικότητα C_{GS} εκφορτίζεται από την τάση $V_{plateau}$ στην τάση κατωφλίου.
- IV. Τη χρονική στιγμή t_4 , το ρεύμα i_D μηδενίζεται και εν συνεχεία η v_{GS} μειώνεται ανεμπόδιστα μέχρι να μηδενιστεί.

2.4.4 Πειραματικά αποτελέσματα

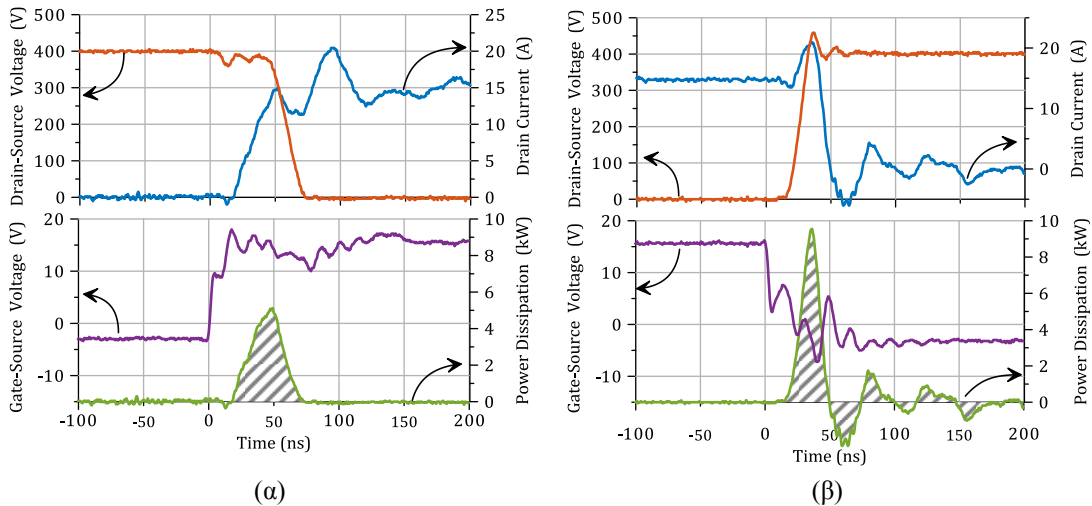
Ακολούθως, παρουσιάζονται τα πειραματικά αποτελέσματα της δυναμικής απόκρισης των υπό μελέτη ημιαγωγών SiC και Si. Όλες οι μετρήσεις ελήφθησαν για κοινή dc τάση εισόδου ίση με 400 V (χαμηλότερα από την τάση κατάρρευσης των MOSFETs υπερένωσης) και κοινό ρεύμα επαγωγικού φορτίου, $i_L = 15$ A. Επιπλέον, η σειριακή αντίσταση του κυκλώματος οδήγησης του Σχ. 2.21 παρέμεινε κοινή για όλα τα τρανζίστορ, $R_{drive} = 5$ Ω. Σύμφωνα με την (2.13), το εύρος του πρώτου παλμού υπολογίζεται στα 26 μs, ενώ του δεύτερου παλμού τέθηκε στα 4 μs. Το διάστημα νεκρού χρόνου ορίζεται στα 3 μs, επαρκές για την απόσβεση των ταλαντώσεων της τάσης και του ρεύματος. Τα επίπεδα της τάσης τροφοδοσίας του κυκλώματος οδήγησης τέθηκαν ως ακολούθως:

- $V_{SS} = -3$ V και $V_{DD} = +15$ V | για την περίπτωση των SiC MOSFETs, Si SJ MOSFETs και Si IGBTs
- $V_{SS} = -15$ V και $V_{DD} = +3$ V | για την περίπτωση των normally-on και normally-off VT SiC JFETs
- $V_{SS} = -20$ V και $V_{DD} = 0$ V | για την περίπτωση του LC SiC JFET

Αξίζει εδώ να σημειωθεί ότι μία SiC SBD, με εξαιρετική διακοπτική συμπεριφορά, επιλέχθηκε ως η δίοδος ελεύθερης διέλευσης του επαγωγικού φορτίου, έτσι ώστε το φαινόμενο ανάστροφης αποκατάστασης να επηρεάζει στο ελάχιστο τις μεταβάσεις των υπό εξέταση ημιαγωγικών διακοπών.

Στο Σχ. 2.43 παρουσιάζεται η δυναμική απόκριση του SiC MOSFET όταν οδηγεί επαγωγικό φορτίο. Με μπλε είναι το ρεύμα υποδοχής, κόκκινο η τάση υποδοχής-πηγής, με μοβ η τάση ελέγχου της πύλης και πράσινο η ισχύς που καταναλώνεται στη διάρκεια του μεταβατικού. Ο ίδιος χρωματικός κώδικας ισχύει και για τα υπόλοιπα σχήματα μέχρι το τέλος αυτής της ενότητας. Η ενέργεια που καταναλώνεται κατά την έναυση και σβέση απεικονίζεται ως η γραμμοσκιασμένη περιοχή κάτω από την κυματομορφή της ισχύος και δίνεται από τους τύπους (2.14) και (2.15), αντίστοιχα. Το χρονικό διάστημα $t_{on} = t_{d-on} + t_r$ είναι 47 ns, ενώ το $t_{off} = t_{d-off} + t_f$ καταγράφεται στα 31 ns. Παρόλο που οι διακοπτικές απώλειες αγωγής και σβέσης είναι μικρές, μόλις 138 μJ και 161 μJ, αντίστοιχα, παρατηρείται σχετικά μεγάλη στιγμιαία ισχύς κατά τη μετάβαση σε αποκοπή, $P_{max-off} = 9.60$ kW.

$$E_{sw-on} = \int_0^{t_{sw-on}} v_{DS}(t) i_D(t) dt \quad (2.14)$$

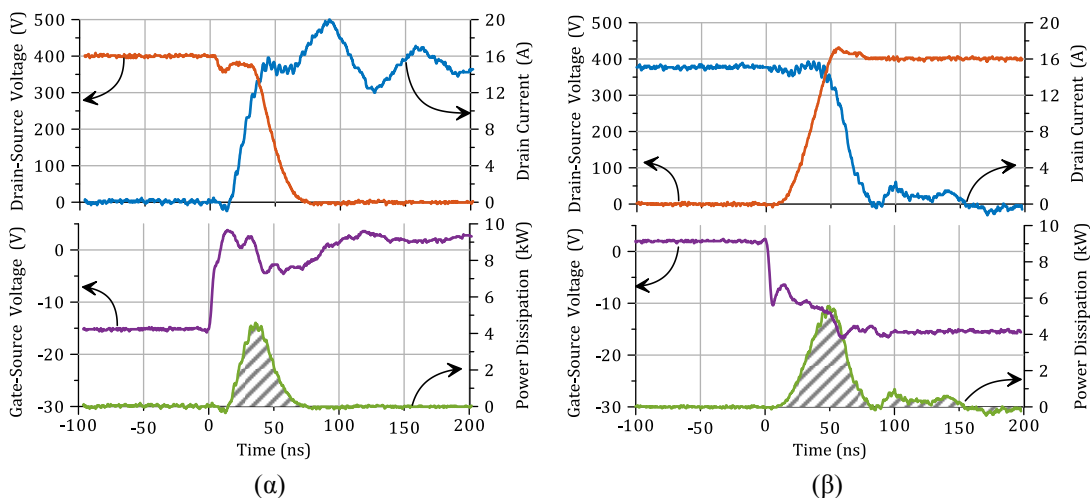


Σχ. 2.43. Δυναμική απόκριση του SiC MOSFET κατά τη μετάβαση σε (α) αγωγή και (β) αποκοπή.

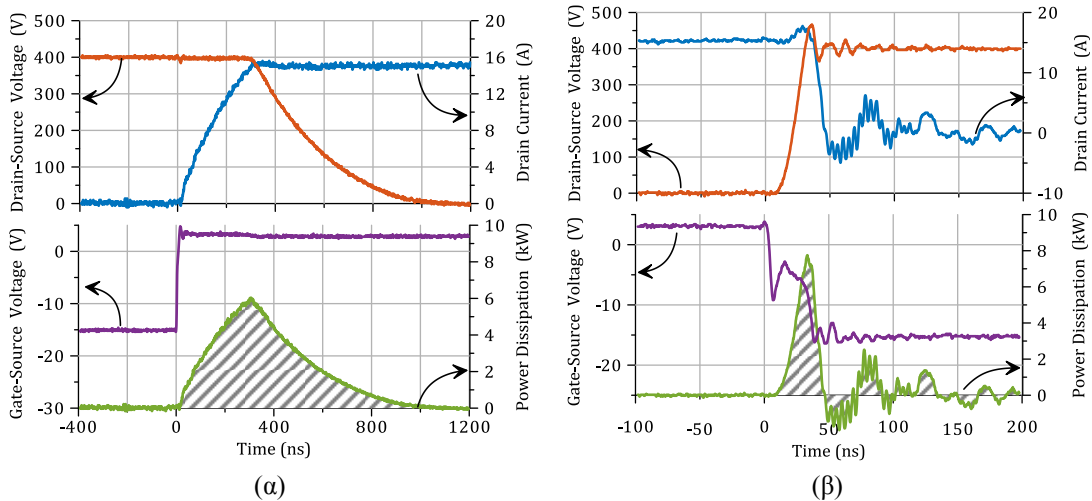
$$E_{sw-off} = \int_0^{t_{sw-off}} v_{DS}(t) i_D(t) dt \quad (2.15)$$

Στο Σχ. 2.44 παρουσιάζεται η διακοπτική συμπεριφορά του normally-on VT SiC JFET. Η εξαιρετική δυναμική απόκριση αυτού του ημιαγωγού φαίνεται από τους χρόνους καθυστέρησης ($t_{d-on} = 18$ ns και $t_{d-off} = 22$ ns) καθώς και από τις διακοπτικές απώλειες ($E_{sw-on} = 124$ μJ και $E_{sw-off} = 197$ μJ). Επιπλέον, η μέγιστη ισχύς κατά τις μεταβάσεις περιορίζεται σε χαμηλά επίπεδα ($P_{max-on} = 4.50$ kW και $P_{max-off} = 5.58$ kW).

Η δυναμική απόκριση του normally-off VT SiC JFET απεικονίζεται στο Σχ. 2.45. Παρατηρείται ότι, ενώ η μετάβαση σε κατάσταση αποκοπής είναι ταχύτερη ($t_{off} = 29$ ns και $E_{sw-off} = 165$ μJ), το μεταβατικό έναυσμα είναι ιδιαίτερα αργό για τα δεδομένα της τεχνολογίας SiC, γεγονός που οφείλεται στο επίπεδο θετικής τροφοδοσίας V_{DD} του κυκλώματος οδήγησης. Όπως αναφέρεται παραπάνω, η τάση ελέγχου της πύλης των normally-off VT SiC JFETs περιορίζεται στο εύρος λειτουργίας από 1 V μέχρι 3 V, στοιχείο που συνεπάγεται αργή μεταβατική συμπεριφορά όταν χρησιμοποιούνται απλά/συμβατικά κυκλώματα οδήγησης όπως αυτό του Σχ. 2.21. Στο επόμενο κεφάλαιο παρουσιάζονται οι αρχές σχεδίασης του νέου κυκλώματος



Σχ. 2.44. Διακοπτική απόκριση του normally-on VT SiC JFE κατά τη μετάβαση σε (α) αγωγή και (β) αποκοπή.

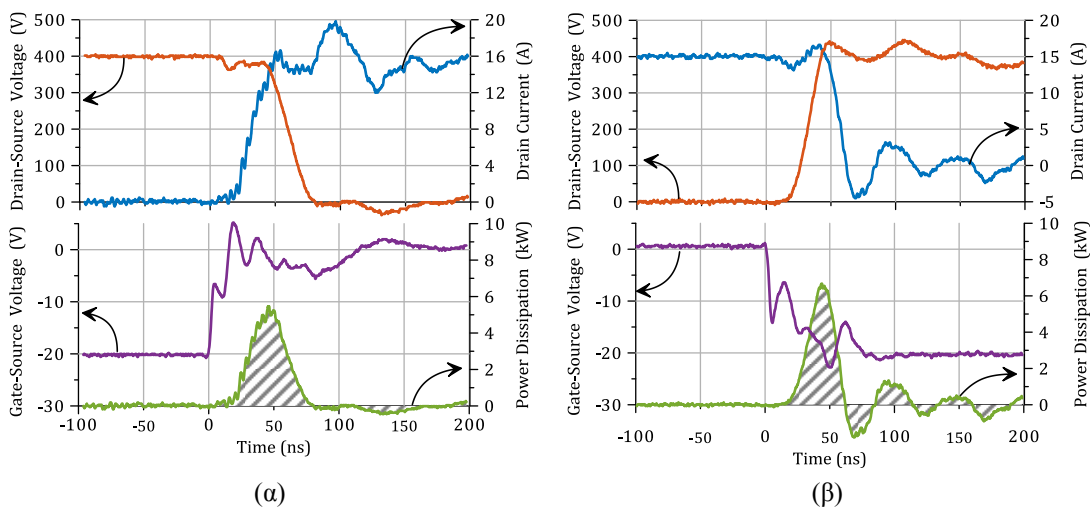


Σχ. 2.45. Διακοπτική συμπεριφορά του normally-off VT SiC JFET κατά τη μετάβαση σε (α) αγωγή και (β) αποκοπή.

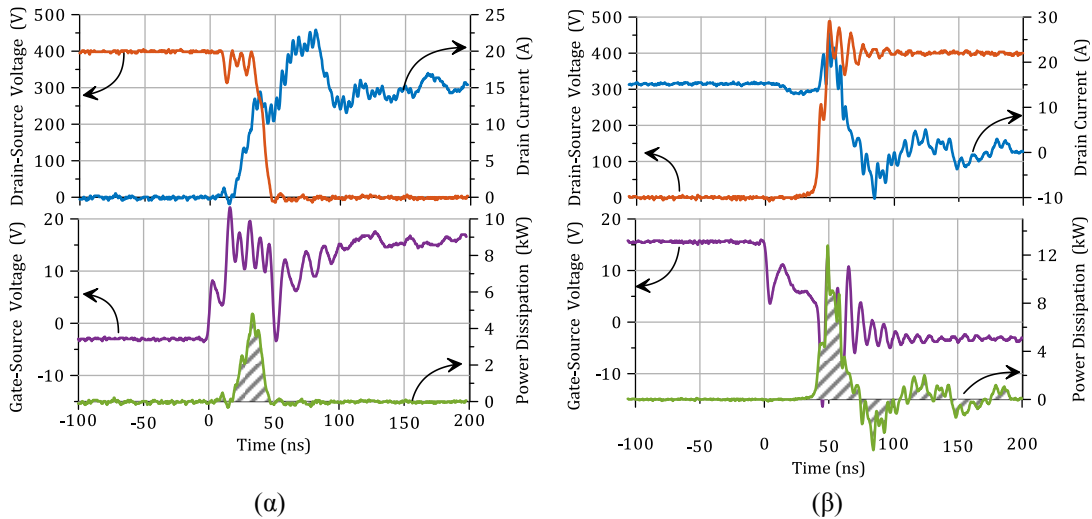
οδήγησης για normally-on και normally-off VT SiC JFETs, εξειδικευμένο για μειωμένες διακοπτικές απώλειες και απώλειες μόνιμης κατάστασης αγωγής.

Η διακοπτική συμπεριφορά του LC SiC JFET παρουσιάζεται στο Σχ. 2.46, από το οποίο επιβεβαιώνεται για μία ακόμη φορά ότι οι ημιαγωγοί SiC υπερτερούν σε εφαρμογές υψηλής διακοπτικής συχνότητας. Σε σύγκριση με όλα τα τρανζίστορ υπό μελέτη, ο συγκεκριμένος διακόπτης ισχύος καταγράφει τον μικρότερο χρόνο ανόδου, μόλις 21 ns, και τις μικρότερες διακοπτικές απώλειες μετάβασης σε αποκοπή, μόλις 148 μJ.

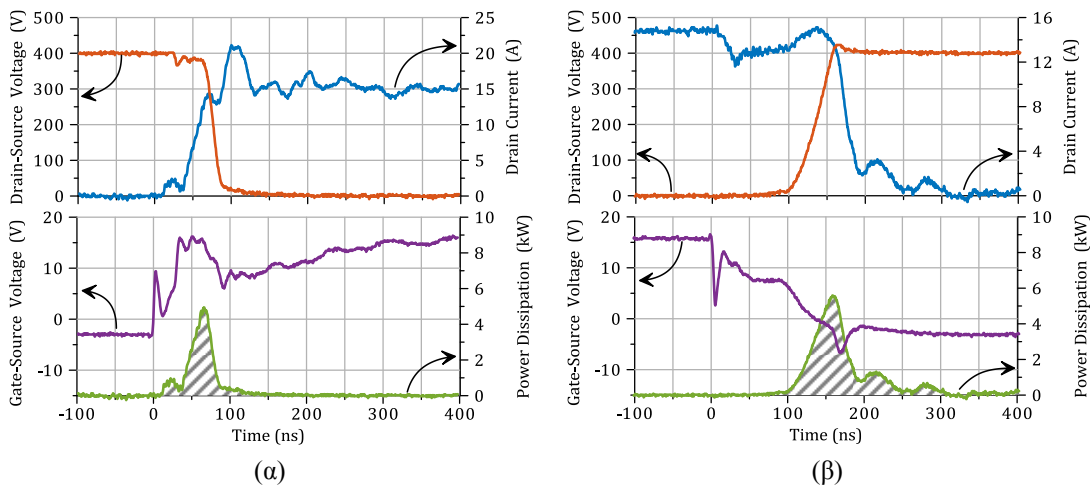
Τέλος, η δυναμική απόκριση των Si MOSFETs υπερένωσης και Si IGBTs απεικονίζονται στα Σχ. 2.47 και Σχ. 2.48, αντίστοιχα. Το Si MOSFET παρουσιάζει εξαιρετική διακοπτική συμπεριφορά έχοντας τον μικρότερο χρόνο σβέσης ($t_f = 8$ ns) και τις μικρότερες διακοπτικές απώλειες μετάβασης σε αγωγή, μόλις 59 μJ. Ωστόσο, η γρήγορη απόκριση συνοδεύεται από έντονες ταλαντώσεις στην τάση υποδοχής-πηγής, στην τάση ελέγχου πύλης και, συνεπώς, στο ρεύμα υποδοχής, που αυξάνουν τα επίπεδα ηλεκτρομαγνητικής παρενόχλησης. Χαρακτηριστική μάλιστα είναι η μέγιστη καταναλισκόμενη ισχύς κατά τη μετάβαση σε



Σχ. 2.46. Διακοπτική απόκριση του LC SiC JFET κατά τη μετάβαση σε (α) αγωγή και (β) αποκοπή.



Σχ. 2.47. Μετάβαση του Si SJ MOSFET σε κατάσταση (α) αγωγής και (β) αποκοπής.



Σχ. 2.48. Διακοπτική συμπεριφορά του Si IGBT κατά τη μετάβαση σε (α) αγωγή και (β) αποκοπή.

αποκοπή, $P_{max-off} = 12.6$ kW. Αντίθετα, το Si IGBT παρουσιάζει υψηλές διακοπτικές απώλειες, κυρίως κατά τη μετάβαση σε αποκοπή ($E_{sw-off} = 353$ μJ), λόγω του ρεύματος ουράς.

Ο Πίνακας 2.5 συγκεντρώνει τα αποτελέσματα των πειραμάτων αυτής της ενότητας. Συγκεκριμένα, καταγράφονται οι χρόνιοι καθυστέρησης ανόδου και καθυστέρησης καθόδου, οι χρόνιοι ανόδου και καθόδου, οι τιμές μέγιστης ισχύος κατά τη μετάβαση σε αγωγή και αποκοπή καθώς και οι διακοπτικές απώλειες. Με έντονους χαρακτήρες επισημαίνονται οι παράμετροι με τη μικρότερη τιμή για τους διάφορους τύπους ημιαγωγών, ενώ με αχνούς

Πίνακας 2.5. Πειραματικές μετρήσεις - παράμετροι δυναμικής συμπεριφοράς των υπό εξέταση τρανζίστορ.

| Τρανζίστορ ισχύος | t_{d-on} (ns) | t_{d-off} (ns) | t_r (ns) | t_f (ns) | P_{max-on} (kW) | $P_{max-off}$ (kW) | E_{sw-on} (μJ) | E_{sw-off} (μJ) |
|------------------------------|--------------------|---------------------|---------------|---------------|----------------------|-----------------------|---------------------|----------------------|
| SiC MOSFET (C2M0080120D) | 22 | 20 | 25 | 11 | 5.10 | 9.60 | 138 | 161 |
| VT SiC DM JFET (UJN1208K) | 18 | 22 | 21 | 16 | 4.50 | 5.58 | 124 | 197 |
| VT SiC EM JFET (SJEP120R100) | 26 | 14 | 235 | 15 | 6.00 | 7.74 | 2492 | 165 |
| LC SiC JFET (IJW120R100T1) | 23 | 22 | 21 | 17 | 5.46 | 6.60 | 160 | 148 |
| Si MOSFET (SiHG22N60E) | 20 | 40 | 34 | 8 | 4.80 | 12.60 | 59 | 221 |
| Si IGBT (NGTB20N120LWG) | 40 | 115 | 25 | 37 | 4.92 | 5.70 | 171 | 353 |

χαρακτήρες καταγράφονται οι τιμές του normally-off VT SiC JFET κατά τη μετάβαση σε αγωγή, που επηρεάζονται από το ακατάλληλο κύκλωμα οδήγησης.

2.5. Χαρακτηρισμός των τρανζίστορ SiC σε συνθήκες βραχυκύκλωσης

Ο στόχος αυτής της ενότητας είναι η ανάλυση και πειραματική αξιολόγηση της απόκρισης των διαφόρων τύπων SiC τρανζίστορ υπό συνθήκες βραχυκύκλωσης.

2.5.1 Περιγραφή του φαινομένου βραχυκύκλωσης

Όταν βραχυκυκλώνεται ένας ημιαγωγός ισχύος (π.χ. ως δομικό στοιχείο ενός μετατροπέα πηγής τάσης), στα άκρα του εφαρμόζεται όλη η dc τάση εισόδου, ενώ παράλληλα το ρεύμα που τον διαρρέει είναι πολλαπλάσιο του ονομαστικού (τρεις έως δέκα φορές το ονομαστικό). Υπό αυτές τις συνθήκες λειτουργίας, το τρανζίστορ υφίσταται ακραία θερμική καταπόνηση, με θερμοκρασίες που μπορεί να ξεπεράσουν το σημείο τήξης των επαφών αλουμινίου, στην οποία περίπτωση ο διακόπτης συνήθως καταστρέφεται.

Στη συνέχεια περιγράφονται οι διάφοροι τύποι βραχυκυκλωμάτων που ενδέχεται να προκύψουν σε έναν μετατροπέα ισχύος και παρουσιάζεται η χρονική εξέλιξή τους.

2.5.1.1 Τύποι Βραχυκυκλωμάτων

Τα σφάλματα βραχυκύκλωσης κατατάσσονται σε τρεις κύριες κατηγορίες:

- **SC I (Hard Switch Fault - HSF)**: Ο ημιαγωγικός διακόπτης μεταβαίνει από την κατάσταση αποκοπής στην κατάσταση βραχυκύκλωσης μόλις του δοθεί παλμός έναυσης. Ο ρυθμός μεταβολής της υπερέντασης (di_{sc}/dt) περιορίζεται από το κύκλωμα οδήγησης [46], [173].
- **SC II (Fault Under Load - FUL)**: Ο ημιαγωγικός διακόπτης βρίσκεται στη μόνιμη κατάσταση αγωγής όταν συμβαίνει σφάλμα στο κύκλωμα ισχύος. Το ρεύμα υποδοχής αυξάνεται ραγδαία και ανεξέλεγκτα καθώς φορτίζεται η παρασιτική χωρητικότητα Miller, [49].
- **SC III**: Αυτός ο τύπος σφάλματος μπορεί μόνο να συμβεί όταν ο διακόπτης ισχύος λειτουργεί στο τρίτο τεταρτημόριο, [174]. Σε αυτή την περίπτωση, το ρεύμα υποδοχής αλλάζει απότομα πολικότητα, ενώ στα άκρα υποδοχής-πηγής εφαρμόζεται όλη η dc τάση εισόδου. Το βραχυκύκλωμα *SC III* συμβαίνει σπάνια όταν η ενέργεια μεταφέρεται από την ηλεκτρική πηγή στο φορτίο (λόγου χάριν, από τον αντιστροφέα προς τον κινητήρα). Ωστόσο, είναι πιο πιθανό να συμβεί όταν η ενέργεια μεταφέρεται από το φορτίο προς την πηγή, για παράδειγμα όταν ένας κινητήρας λειτουργεί υπό συνθήκες αναγεννητικής πέδης. [175].
- **Quasi-SC II**: Πρόκειται για την περίπτωση που το βραχυκύκλωμα εξελίσσεται σε αγωγίμο δρόμο υψηλής παρασιτικής αυτεπαγωγής, [46]. Αυτός ο τύπος σφάλματος θεωρείται μια από τις πιο δυσμενείς καταστάσεις λειτουργίας στην οποία μπορεί να βρεθεί ένας ημιαγωγός ισχύος, [47]. Η κατάρρευση του τρανζίστορ μπορεί να προκληθεί είτε λόγω θερμικής καταπόνησης, είτε λόγω επαγόμενης υπέρτασης στην αρχή του σφάλματος ή κατά της σβέση αυτού, [176]. Επιπλέον, όπως θα αναλυθεί στη συνέχεια, η ύπαρξη παρασιτικής αυτεπαγωγής στον αγωγίμο δρόμο της υπερέντασης περιορίζει την αποτελεσματικότητα του κυκλώματος ανίχνευσης σφάλματος, [48].

Το ενδιαφέρον διερεύνησης αυτού του τύπου σφάλματος είναι αυξημένο, καθώς παρασιτικές αυτεπαγωγές, L_s , είναι αναπόφευκτα στοιχείο των πραγματικών κυκλωμάτων. Ανεπιθύμητες αυτεπαγωγές βρίσκονται στις καλωδιώσεις του συστήματος, στις διαδρομές των

τυπωμένων πλακετών, αλλά και στα ηλεκτρονικά εξαρτήματα. Αξίζει να σημειωθεί ότι οι χάλκινοι αγωγοί χαρακτηρίζονται κυρίως από αυτεπαγωγή, η τιμή της οποίας εξαρτάται από το μήκος του καλωδίου. Χαρακτηριστικά αναφέρεται ότι η τυπική τιμή της αυτεπαγωγής ανά μονάδα μήκους ενός αγωγού διατομής 2.5 mm^2 , είναι $1.2 \text{ } \mu\text{H} / \text{m}$, ενώ η αντίστασή του ανά μονάδα μήκους είναι $6 \text{ m}\Omega / \text{m}$, [177].

Ένα παράδειγμα του βραχυκυκλώματος *Quasi-SC II* παρουσιάζεται στο Σχ. 2.49, όπου το σφάλμα συμβαίνει στην έξοδο τριφασικού αντιστροφέα, στην πλευρά του παθητικού φορτίου. Πιο συγκεκριμένα, στο Σχ. 2.49(α) απεικονίζεται ένα διφασικό σφάλμα (βραχυκύκλωση των φάσεων α και β), στην οποία περίπτωση η υπερένταση διαρρέει τους ημιαγωγικούς διακόπτες Q_1 και Q_4 , καθώς και την παρασιτική αυτεπαγωγή L_S των καλωδιώσεων του φορτίου. Στο Σχ. 2.49(β) παρουσιάζεται η περίπτωση μονοφασικού σφάλματος προς τη γείωση, υπό την προϋπόθεση ότι ο αρνητικός ακροδέκτης της dc πηγής είναι γειωμένος. Πράγματι, σε πολλές εφαρμογές, συμπεριλαμβανομένων και των Φ/Β συστημάτων, ένας από τους δύο κόμβους της πηγής (πιο συχνά ο αρνητικός) συνδέεται στη γείωση. Σε αυτές τις εφαρμογές είναι πιθανή η εμφάνιση βραχυκυκλώματος μέσω υψηλής παρασιτικής αυτεπαγωγής.

2.5.1.2 Χρονική εξέλιξη του φαινομένου

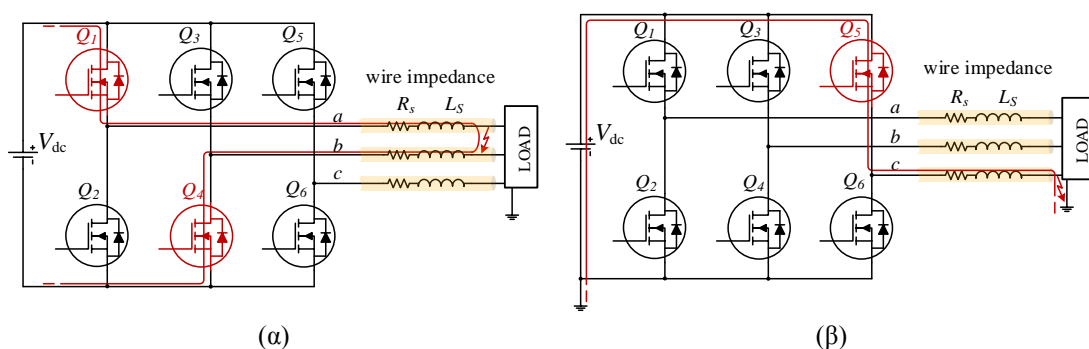
Επιλέγεται να παρουσιαστεί η χρονική εξέλιξη του βραχυκυκλώματος *Quasi-SC II*, καθώς αποτελεί την πιο ενδιαφέρουσα για πρακτικές εφαρμογές, και συγχρόνως, περίπλοκη περίπτωση σφάλματος. Οι υπόλοιποι τύποι βραχυκύκλωσης μπορούν να θεωρηθούν ως υποπερίπτωση του *Quasi-SC II*. Όπως φαίνεται στο Σχ. 2.50, διακρίνονται πέντε χρονικά διαστήματα εξέλιξης του φαινομένου:

- Βύθιση τάσης (υφίσταται μόνο στην περίπτωση του *Quasi-SC II*):

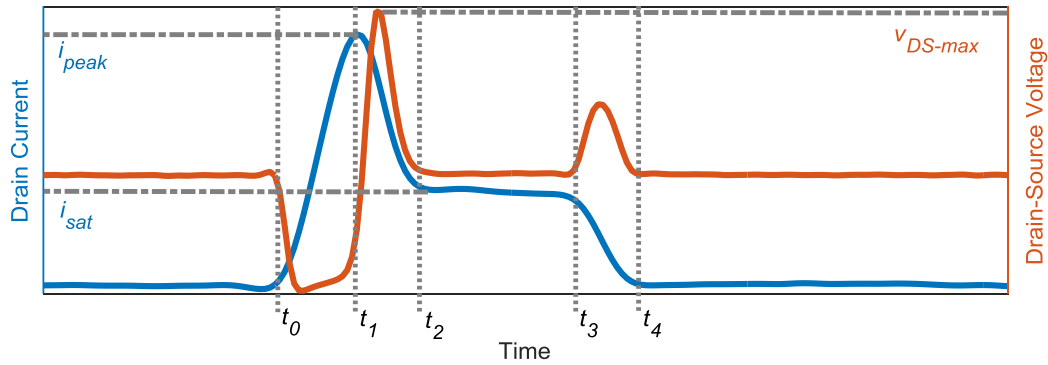
Στην αρχή του φαινομένου βραχυκύκλωσης (χρονική στιγμή t_0), η dc τάση εισόδου εφαρμόζεται εξολοκλήρου στα άκρα της παρασιτικής αυτεπαγωγής, L_S , ενώ το ρεύμα, i_D , αυξάνεται γραμμικά. Σε αυτή τη φάση λειτουργίας, η τάση υποδοχής-πηγής προσδιορίζεται από τις χαρακτηριστικές εξόδου του ημιαγωγικού στοιχείου.

- Υπερύψωση τάσης και ρεύματος (υφίσταται για τα *SC II*, *SC III* και *Quasi-SC II*):

Η μικρή πτώση τάσης, v_{DS} , σύμφωνα με την προηγούμενη κατάσταση λειτουργίας, έχει ως αποτέλεσμα τη μεγιστοποίηση των παρασιτικών χωρητικοτήτων του ημιαγωγικού διακόπτη, γεγονός που αναπόφευκτα οδηγεί σε αύξηση του ρεύματος μέχρι τη μέγιστη τιμή του, i_{peak} , τη χρονική στιγμή t_1 . Το i_{peak} είναι αντιστρόφως ανάλογο της εξωτερικής θερμοκρασίας και



Σχ. 2.49. Βραχυκύκλωμα μέσω υψηλής παρασιτικής αυτεπαγωγής. (α) Σφάλμα μεταξύ δύο φάσεων και (β) σφάλμα μεταξύ φάσης και γείωσης.



Σχ. 2.50. Χρονική εξέλιξη του βραχυκυκλώματος *Quasi-SC II*.

αυξάνεται όσο μεγαλώνει η επιβαλλόμενη τάση πύλης v_{GS} . Μόλις αρχίσει να μειώνεται το ρεύμα που διαρρέει τον ημιαγωγό (λόγω της ραγδαίας αύξησης της εσωτερικής του αντίστασης), παρατηρείται υπέρταση της v_{DS} , ως αποτέλεσμα της παρασιτικής αυτεπαγωγής.

- Αρνητική κλίση (υφίσταται για όλους τους τύπους σφάλματος):

Στη διάρκεια του βραχυκυκλώματος, η θερμοκρασία του ημιαγωγού αυξάνεται ραγδαία λόγω του έντονου ηλεκτρικού πεδίου και της υψηλής πυκνότητας ρεύματος. Η απότομη αύξηση της θερμοκρασίας έχει ως αποτέλεσμα την παραγωγή ζευγών οπών ηλεκτρονίων, λόγω της πρόσκρουσης των φορέων (impact ionization). Παράλληλα, αυξάνεται το μέσο μήκος ταλάντωσης των ατόμων που συνθέτουν το κρυσταλλικό πλέγμα, με αποτέλεσμα να παρατηρείται αύξηση της αντίστασης αγωγής, R_{DS-on} , και, συνεπώς, μείωση του ρεύματος υποδοχής (χρονικό διάστημα t_1-t_2).

- Κορεσμός (υφίσταται για όλους τους τύπους σφάλματος):

Το ρεύμα κορεσμού, i_{sat} (στο χρονικό διάστημα από t_2 έως t_3), εξαρτάται άμεσα από την επιβαλλόμενη τάση πύλης, v_{GS} , και την κινητικότητα των φορέων εντός του καναλιού, η οποία μεταβάλλεται με τη θερμοκρασία, [178]. Πιο συγκεκριμένα, ο αρνητικός θερμοκρασιακός συντελεστής της κινητικότητας των φορέων του κρυστάλλου SiC οδηγεί σε χαμηλότερα επίπεδα κορεσμού συγκριτικά με αυτά των ημιαγωγών πυριτίου.

- Υπέρταση κατά τη μετάβαση σε αποκοπή (μόνο για την περίπτωση του *Quasi-SC II*):

Στην περίπτωση που το βραχυκύκλωμα εξελίσσεται σε αγωγίμο δρόμο υψηλής παρασιτικής αυτεπαγωγής, υπάρχει ο κίνδυνος της υπέρτασης (χρονικό διάστημα t_3 έως t_4), αν το ρεύμα διακοπεί απότομα. Η αποφυγή της υπέρτασης επιτυγχάνεται με την ανάπτυξη κυκλωματικών διατάξεων ομαλής σβέσης. Μία απλή, αλλά ταυτόχρονα αποτελεσματική τεχνική ομαλής σβέσης είναι η παράκαμψη του κυκλώματος οδήγησης με μία αντίσταση υψηλής τιμής, R_{off} (σχεδόν δύο τάξεις μεγέθους μεγαλύτερη από την αντίσταση κανονικής λειτουργίας R_{drive}).

2.5.2 Κυκλωματική διάταξη μελέτης βραχυκυκλωμάτων

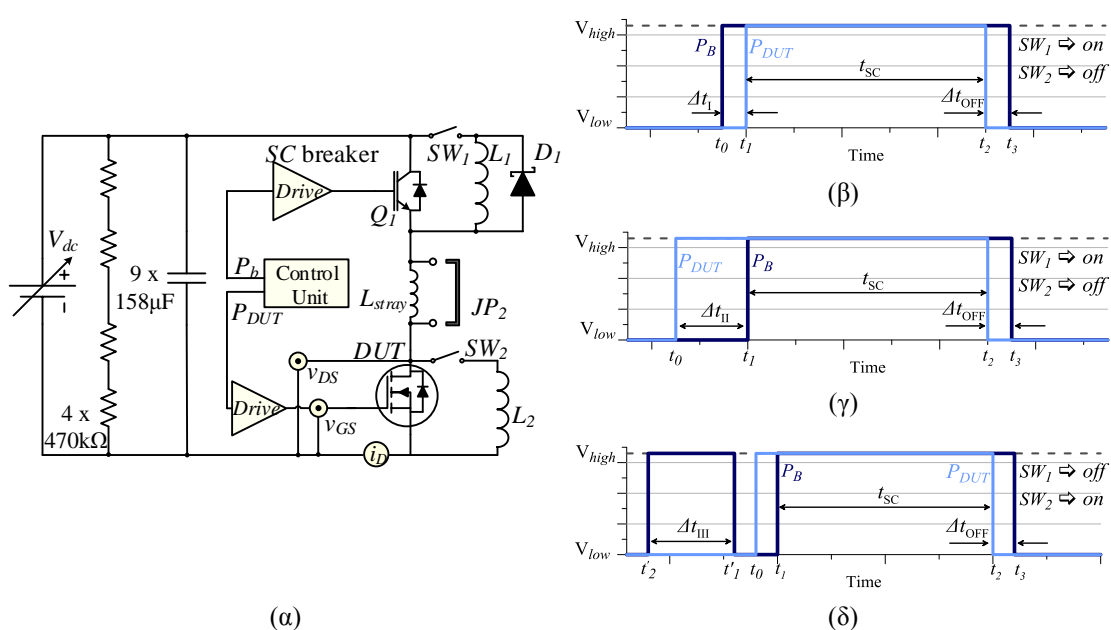
Στην υποενότητα αυτή παρουσιάζονται οι αρχές λειτουργίας και οι τεχνικές σχεδίασης και ανάπτυξης του κυκλώματος εξομοίωσης των διαφόρων τύπων βραχυκύκλωσης που παρουσιάστηκαν παραπάνω.

2.5.2.1 Βασικές αρχές λειτουργίας

Το σχηματικό διάγραμμα της διάταξης μελέτης των βραχυκυκλωμάτων απεικονίζεται στο Σχ. 2.51(α), ενώ λεπτομερής περιγραφή της δομής και λειτουργίας του κυκλώματος περιλαμβάνεται στο Παράρτημα Α. Αποτελείται από μία ιδανική πηγή τάσης μεταβλητής τιμής, έναν διακόπτη ισχύος, Q_1 , τον ημιαγωγό υπό εξέταση (device under test - DUT) και δύο αντεπαγωγές, L_1 και L_2 , στον ρόλο του φορτίου εξόδου. Μία επιπρόσθετη αντεπαγωγή, L_{stray} , εξομοιώνει την παρασιτική αντεπαγωγή των καλωδιώσεων και των ηλεκτρονικών εξαρτημάτων.

Δύο διακόπτες επιλογής, SW_1 και SW_2 , συνδυάζονται κατάλληλα με τους παλμούς οδήγησης των Q_1 και DUT, ώστε να αναπαραχθούν οι διάφοροι τύποι σφάλματος, σύμφωνα με το Σχ. 2.51(β-δ). Ο παλμός έναυσης του υπό εξέταση τρανζίστορ απεικονίζεται με γαλάζιο χρώμα και ο παλμός οδήγησης του Q_1 με σκούρο μπλε χρώμα. Η κατάσταση των SW_1 και SW_2 σε κάθε περίπτωση σημειώνεται δίπλα από τους παλμούς έναυσης. Συγκεκριμένα, απαριθμούνται πέντε χρονικά διαστήματα που καθορίζουν τον τύπο του βραχυκυκλώματος:

- Δt_I του Σχ. 2.51(β): είναι ένα μικρό χρονικό διάστημα στο οποίο ο διακόπτης ισχύος Q_1 βρίσκεται σε κατάσταση αγωγής, ενώ το DUT σε αποκοπή. Έτσι, όλη η dc τάση εισόδου εφαρμόζεται στον ημιαγωγό υπό εξέταση, προτού αυτός μεταβεί σε κατάσταση βραχυκύκλωσης τύπου *SC I*. Το χρονικό διάστημα Δt_I πρέπει να είναι μεγαλύτερο από τον χρόνο μετάβασης σε αγωγή του Q_1 .
- Δt_{II} του Σχ. 2.51(γ): είναι το χρονικό διάστημα που ο DUT βρίσκεται σε κατάσταση αγωγής προτού δοθεί παλμός έναυσης και στον Q_1 (χρονική στιγμή t_1), προκαλώντας βραχυκύκλωμα τύπου *SC II*. Στο διάστημα Δt_{II} το ρεύμα αυξάνεται γραμμικά μέσω του πηνίου L_1 , καθώς ο διακόπτης επιλογής SW_1 είναι κλειστός, όπως επισημαίνεται στο Σχ. 2.51(γ). Το εύρος του διαστήματος Δt_{II} καθορίζεται από το επιθυμητό ρεύμα ακριβώς πριν το σφάλμα.



Σχ. 2.51. (α) Σχηματικό διάγραμμα της διάταξης μελέτης βραχυκυκλωμάτων και διαδοχή παλμών για την εξομοίωση των σφαλμάτων (β) *SC I*, (γ) *SC II* και (δ) *SC III*.

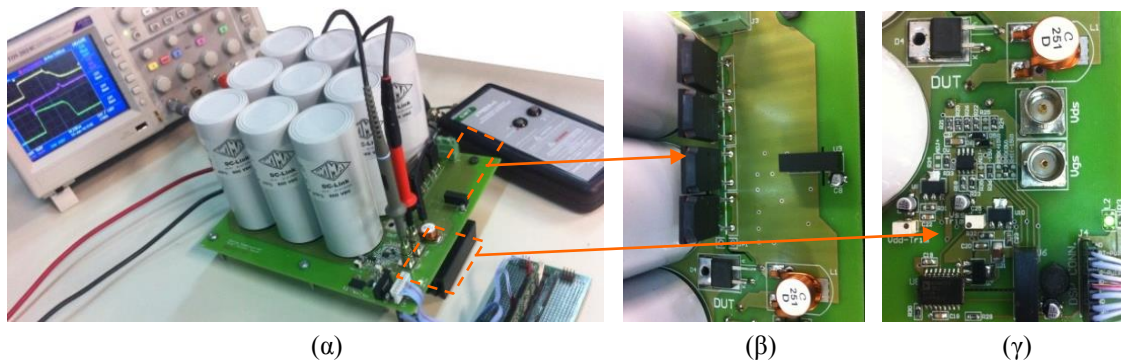
- Δt_{III} του Σχ. 2.51(δ): πρόκειται για το χρονικό διάστημα στο οποίο ο Q_I βρίσκεται σε αγωγή και το ρεύμα ρέει μέσω του πηνίου L_2 , καθώς ο διακόπτης επιλογής SW_2 είναι κλειστός. Μόλις αποσυρθεί ο παλμός οδήγησης του Q_I , το ρεύμα συνεχίζει να ρέει μέσω της διόδου ελεύθερης διέλευσης του DUT. Βραχυκύκλωμα τύπου $SC III$ συμβαίνει όταν δοθεί παλμός έναυσης και στου δύο ημιαγωγικούς διακόπτες του ίδιου σκέλους (χρονική στιγμή t_I του Σχ. 2.51(δ)).
- t_{SC} : είναι η διάρκεια του βραχυκυκλώματος και ισούται με $t_2 - t_1$, για κάθε περίπτωση του Σχ. 2.51(β-δ).
- Δt_{OFF} : Στο τέλος κάθε βραχυκυκλώματος ο διακόπτης Q_I μεταβαίνει σε αποκοπή μερικά μς μετά το DUT, με στόχο να αποτραπεί η καταστροφή των ημιαγωγικών διακοπών λόγω υπέρτασης, παρουσία της υψηλής παρασιτικής αυτεπαγωγής. Αξίζει να σημειωθεί ότι αυτό το χρονικό διάστημα δεν αντιπροσωπεύει κάποιο φυσικό φαινόμενο στις πρακτικές εφαρμογές, αλλά εισάγεται για να προσφέρει ασφάλεια στη διεξαγωγή του πειράματος. Το Δt_{OFF} αποσύρεται αλγοριθμικά μόνο όταν πρόκειται να μελετηθεί ο μηχανισμός κατάρρευσης των υπό εξέταση ημιαγωγικών στοιχείων.

2.5.2.2 Σχεδίαση και ανάπτυξη του κυκλώματος

Η κυκλωματική διάταξη για τη μελέτη της αντοχής των ημιαγωγών SiC σε συνθήκες βραχυκύκλωσης φαίνεται στο Σχ. 2.52(α) (βλέπε επίσης Παράρτημα Α). Ο Πίνακας 2.6 περιλαμβάνει τη λίστα των απαραίτητων υλικών των μετρητικών οργάνων.

Το κεντρικό στοιχείο της πειραματικής διάταξης είναι η τυπωμένη πλακέτα που ενσωματώνει τον dc ζυγό, τον διακόπτη ισχύος το κύκλωμα οδήγησης και τον υπό εξέταση ημιαγωγό. Για τη σχεδίαση της πλακέτας θεσπίζεται η τεχνική παράλληλων επιφανειών με στόχο την ελαχιστοποίηση των παρασιτικών αυτεπαγωγών και αντιστάσεων. Στην ίδια λογική, η πηγή τάσης διαμορφώνεται από εννέα πυκνωτές πολυπροπυλενίου, εξαιρετικά μικρής εσωτερικής αντίστασης (equivalent series resistance - ESR) και μηδαμινής παρασιτικής αυτεπαγωγής. Η χωρητικότητα κάθε πυκνωτή είναι 158 μF και η ονομαστική τους τάση είναι 900 V. Σύμφωνα με την (2.16), η τράπεζα πυκνωτών δύναται να παρέχει ενέργεια μέχρι και 11 J, δίχως να βυθίζεται η τάσης του dc ζυγού σε ποσοστό μεγαλύτερο του 5% ως προς τα 400 V.

$$E_{cap} = \frac{1}{2} \cdot C_{DC} \cdot \left[V_{dc}^2 - (V_{dc} - \Delta V_{dc})^2 \right] \quad (2.16)$$



Σχ. 2.52. (α) Κυκλωματική διάταξη μελέτης των βραχυκυκλωμάτων, (β) φυσική υλοποίηση του διακόπτη ισχύος και (γ) κύκλωμα οδήγησης του DUT.

Πίνακας 2.6. Λίστα υλικών της κυκλωματικής διάταξης εξομοίωσης βραχυκυκλωμάτων.

| Εξάρτημα | Τύπος | Τιμή |
|--|-----------------------------------|-----------------|
| Διακόπτης ισχύος | 4 x IRG7PSH73K10PBF | - |
| Πυκνωτές dc-ζυγού | DCP5N06158D200KS00 | 9 x 158 μ F |
| Δίοδος ελεύθερης διέλευσης φορτίου D_I | C2D10120A | |
| Αυτεπαγωγές L_1 και L_2 | - | 710 μ H |
| Μικροελεγκτής (DSC) | TMS320F28335 | - |
| Ψηφιακός παλμογράφος | Tektronix TDS2024C | 200 MHz |
| Probe τάσης 10:1 | Agilent Technologies N2862A | dc - 150 MHz |
| Probe τάσης 100:1 | B&K Precision PR2000B | dc - 200 MHz |
| Probe ρεύματος | PEM Rogowski Coil CWT6 Ultra-mini | 3.2 Hz - 30 MHz |
| Πηγή τάσης | Magna Power TSA1000-20 | - |

Έχοντας διασφαλίσει ότι οι παρασιτικές αυτεπαγωγές της πειραματικής διάταξης είναι ελάχιστες, προστίθεται ένα πηνίο αέρα μεταβλητής τιμής που διαδραματίζει το ρόλο της παρασιτικής αυτεπαγωγής, L_s , ενός πραγματικού συστήματος. Έτσι, τα πειράματα βραχυκύκλωσης τύπου *Quasi-SC II* διεξάγονται ελεγχόμενα για ένα μεγάλο εύρος τιμών της L_s . Βραχυκυκλώνοντας τους ακροδέκτες του πηνίου αέρα ($L_s = 0 \mu\text{H}$), μπορούν να μελετηθούν οι υπόλοιποι τύποι σφάλματος.

Ο διακόπτης ισχύος αποτελείται από τέσσερα παράλληλα συνδεδεμένα τρανζίστορ IGBT υψηλού ονομαστικού ρεύματος, όπως φαίνεται στο Σχ. 2.52(β). Το κύκλωμα οδήγησης, που απεικονίζεται στο Σχ. 2.52(γ), είναι ενσωματωμένο στην τυπωμένη πλακέτα και δύναται να περιέχει τα κατάλληλα επίπεδα τάσης ώστε να οδηγήσει αποτελεσματικά οποιονδήποτε τύπο ημιαγωγού SiC ή Si.

Η μέτρηση των σημάτων v_{GS} και v_{DS} πραγματοποιείται μέσω δύο επαφών BNC στην επιφάνεια της τυπωμένης πλακέτας, στις οποίες εφαρμόζονται απευθείας τα probe τάσης. Αποφεύγεται έτσι η χρήση των καλωδίων γείωσης των probe (κροκοδειλάκια) που παραμορφώνουν τις κυματομορφές, λόγω της επιπρόσθετης παρασιτικής αυτεπαγωγής. Η μέτρηση το ρεύματος υποδοχής πραγματοποιείται μέσω ενός Rogowski coil, εύρους ζώνης 30 MHz, αποφεύγοντας, έτσι, οποιαδήποτε παρέμβαση στο κύκλωμα ισχύος.

2.5.3 Πειραματικά αποτελέσματα - Παραμετρική ανάλυση

Όπως διαπιστώθηκε παραπάνω, η απόκριση ενός ημιαγωγού σε συνθήκες βραχυκύκλωσης εξαρτάται από πολλούς παράγοντες, συμπεριλαμβανομένης της τάσης ελέγχου, της τάσης του dc-ζυγού, της θερμοκρασίας, κ.ά. Αρκεί να μελετηθεί ένα μόνο τρανζίστορ ισχύος για να καταγραφεί η επίδραση των παραμέτρων αυτών στην εξέλιξη του βραχυκυκλώματος. Η παραμετρική ανάλυση που διεξάγεται σε αυτή την υποενότητα αφορά το LC SiC JFET (*IJW120R100T1*). Ο Πίνακας 2.7 συνοψίζει τις συνθήκες κάτω από τις οποίες διεξήχθησαν τα πειράματα. Στη συνέχεια, μελετάται η συμπεριφορά του ημιαγωγού ισχύος σε βραχυκυκλώματα τύπου *SC I*, μεταβάλλοντας κάθε φορά μία παράμετρο του Πίνακα 2.7, ενώ οι υπόλοιπες παραμένουν αμετάβλητες.

Πίνακας 2.7. Τιμές των παραμέτρων της πειραματικής διάταξης.

| Παράμετρος | Σύμβολο | Τιμή |
|--|-------------------|-----------------|
| Τύπος βραχυκυκλώματος | <i>SC I</i> | |
| Χρόνος βραχυκύκλωσης | t_{sc} | 6 μ s |
| Τάση dc-ζυγού | V_{dc} | 400 V |
| Τάση ελέγχου πύλης | V_{SS} / V_{DD} | -18 V / 0 V |
| Αντίσταση κυκλώματος οδήγησης (μόνιμη κατάσταση λειτουργίας) | R_{drive} | 5 Ω |
| Αντίσταση ομαλής σβέσης | R_{off} | 470 Ω |
| Τιμή παρασιτικής αυτεπαγωγής | L_S | 2 μ H |
| Θερμοκρασίας του ημιαγωγού | T_{amb} | 25 $^{\circ}$ C |

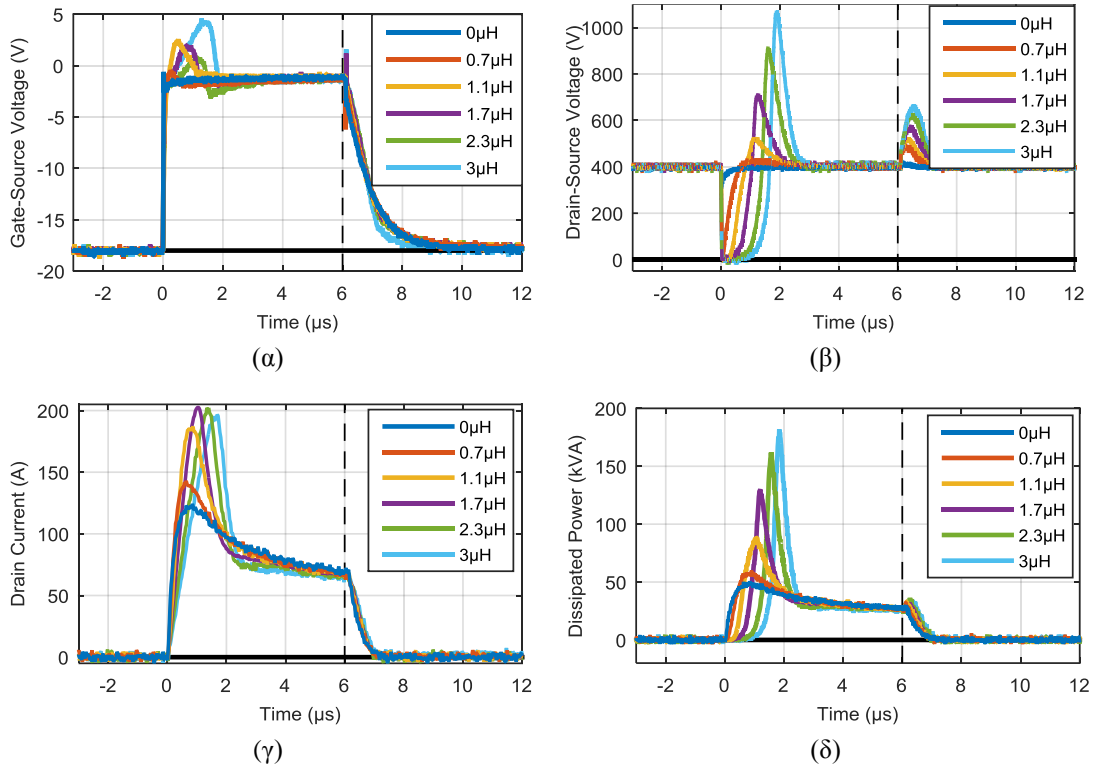
2.5.3.1 Μεταβλητή τιμή παρασιτικής αυτεπαγωγής

Στο Σχ. 2.53 παρουσιάζεται η απόκριση του LC SiC JFET υπό συνθήκες βραχυκύκλωσης με διαφορετικές τιμές της παρασιτικής αυτεπαγωγής, από 0 μ H μέχρι 3 μ H. Στο χρονικό διάστημα που ξεκινά η ραγδαία αύξηση του ρεύματος (t_1 έως t_2 στο γενικευμένο Σχ. 2.50), παρατηρείται απότομη αύξηση της τάσης ελέγχου v_{GS} , που προκαλείται από το ισχυρό παρασιτικό ρεύμα i_{CGD} μέσω της χωρητικότητας Miller. Οι κυματομορφές της v_{GS} με αυξανόμενη τιμή της L_S παρουσιάζονται στο Σχ. 2.53(α). Στο χρονικό διάστημα αρνητικής κλίσης του ρεύματος (t_2 έως t_3 στο γενικευμένο Σχ. 2.50) η τάση ελέγχου περιορίζεται ξανά στο επίπεδο της τάσης τροφοδοσίας του κυκλώματος οδήγησης, V_{DD} .

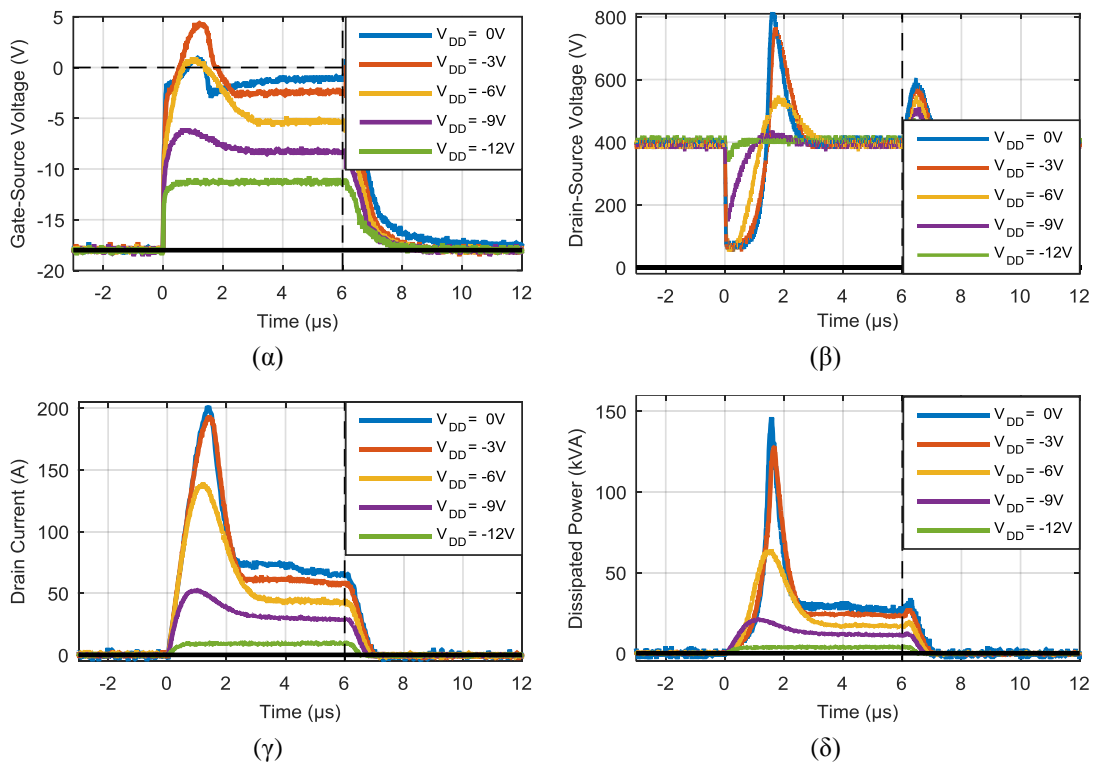
Γίνεται επίσης σαφές ότι όσο μεγαλύτερη είναι η παρασιτική αυτεπαγωγή, τόσο εντονότερη η καταπόνηση του ημιαγωγού στην αρχή του σφάλματος, λόγω της υπερύψωσης της τάσης και του ρεύματος. Ωστόσο, υπολογίζοντας το ολοκλήρωμα της ισχύος στον χρόνο (εμβαδόν των καμπυλών του Σχ. 2.53(δ)) μέσω του προγράμματος Matlab, επιβεβαιώνεται ότι η συνολική καταναλισκόμενη ενέργεια παραμένει σταθερή και ανεξάρτητη της L_S . Διαπιστώνεται, επίσης, ότι απαιτείται αρκετά μεγάλη τιμή της παρασιτικής αυτεπαγωγής, ώστε η τάση v_{DS} να μηδενιστεί στην αρχή του σφάλματος. Όσο η L_S διατηρείται σε μικρά επίπεδα ($L_S < 0.5 \mu$ H), δεν καταγράφεται το φαινόμενο της ανύψωσης του ρεύματος. Αντίθετα, όταν η παρασιτική αυτεπαγωγή τίθεται ίση με 3 μ H, το μέγιστο ρεύμα, i_{peak} , υπολογίζεται 8 φορές μεγαλύτερο από το ονομαστικό ρεύμα μόνιμης λειτουργίας του ημιαγωγού (26 A), ενώ η υπέρταση είναι 2.5 φορές μεγαλύτερη της τάσης τροφοδοσίας του dc-ζυγού. Αξίζει, επίσης, να παρατηρηθεί ότι το ρεύμα κορεσμού είναι ανεξάρτητο της τιμής L_S , σύμφωνα με το Σχ. 2.53(γ).

2.5.3.2 Μεταβλητή τάση πύλης-πηγής

Ο ημιαγωγικός διακόπτης υπόκειται σε βραχυκύκλωμα τύπου *SC I*, ενώ η τάση τροφοδοσίας του κυκλώματος οδήγησης μεταβάλλεται από -12 V μέχρι 0 V με βήμα 3 V. Ο χρόνος βραχυκύκλωσης τέθηκε ίσος με 6 μ s για να αποφευχθεί η καταστροφή του SiC JFET. Στο Σχ. 2.54(α) παρουσιάζονται οι κυματομορφές της τάσης πύλης-πηγής κατά τη διάρκεια του βραχυκυκλώματος, ενώ στο Σχ. 2.54(β) και (γ) φαίνονται οι αντίστοιχες κυματομορφές του ρεύματος πύλης και της τάσης v_{DS} . Αξίζει να παρατηρηθεί ότι το ρεύμα κορεσμού εξαρτάται σχεδόν γραμμικά από την επιβαλλόμενη τάση πύλης τη στιγμή του σφάλματος. Όπως παρατηρείται από το Σχ. 2.54(δ) η ενέργεια που καταναλώνεται στον ημιαγωγό αυξάνεται αισθητά με την αύξηση της τάσης ελέγχου.



Σχ. 2.53. (α) Τάση πύλης-πηγής, (β) τάση υποδοχής-πηγής (γ) ρεύμα υποδοχής και (δ) καταναλισκόμενη ενέργεια στη διάρκεια του βραχυκυκλώματος $SC I$ με μεταβαλλόμενη παρασιτική αυτεπαγωγή, L_s .



Σχ. 2.54. (α) Τάση πύλης-πηγής, (β) τάση υποδοχής-πηγής (γ) ρεύμα υποδοχής και (δ) καταναλισκόμενη ενέργεια στη διάρκεια του βραχυκυκλώματος $SC I$ με μεταβλητή τάση τροφοδοσίας του κυκλώματος οδήγησης, V_{DD} .

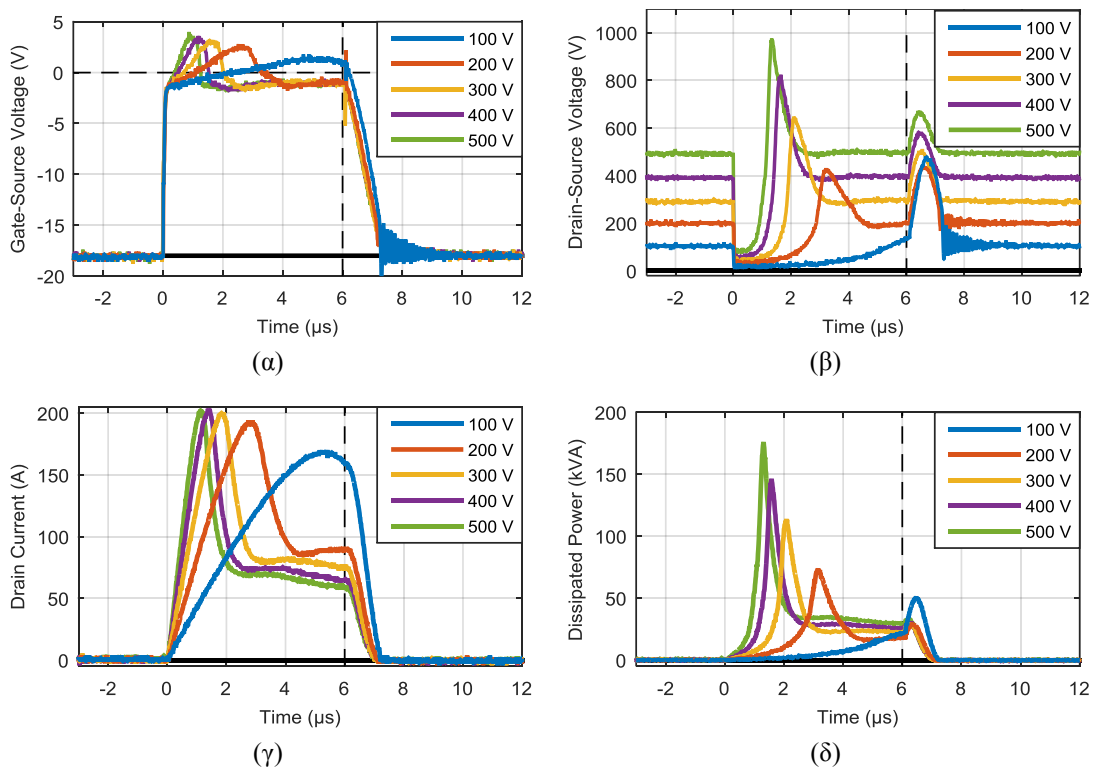
2.5.3.3 Μεταβλητή τάση dc-ζυγού

Στο συγκεκριμένο πείραμα, διερευνάται η απόκριση του LC SiC JFET σε βραχυκυκλώματα με μεταβλητή τάση dc-ζυγού από 100 V μέχρι 500 V, με βήμα 100 V. Οι κυματομορφές της τάσης ελέγχου της πύλης παρουσιάζεται στο Σχ. 2.55(α), ενώ οι κυματομορφές ρεύματος και τάσης υποδοχής απεικονίζονται στο Σχ. 2.55(β) και (γ) αντίστοιχα. Όπως ήταν αναμενόμενο, ο ρυθμός μεταβολής του ρεύματος κατά την εκκίνηση του σφάλματος μεταβάλλεται ανάλογα της τάσης του dc-ζυγού, ενώ το μέγιστο ρεύμα i_{peak} είναι ανεξάρτητο της επιβαλλόμενης τάσης. Μεγαλύτερη τάση λειτουργίας συνεπάγεται μεγαλύτερη θερμική καταπόνηση σύμφωνα με τις καμπύλες ισχύος του Σχ. 2.55(δ).

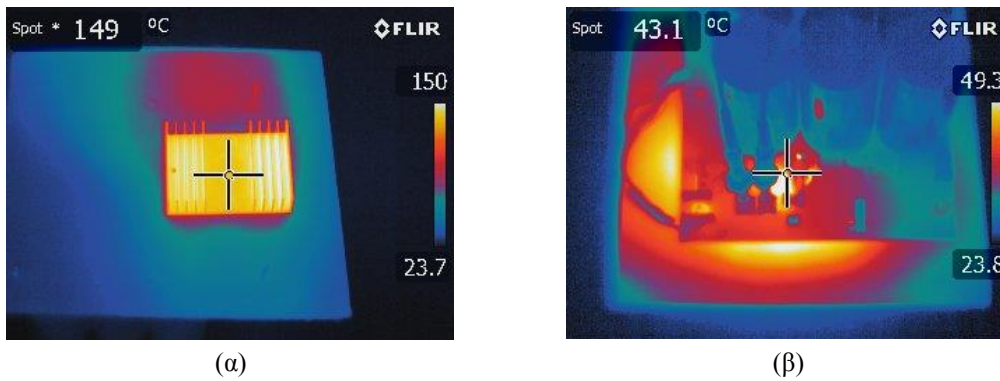
2.5.3.4 Μεταβλητή θερμοκρασία περιβάλλοντος

Σε αυτή την παράγραφο μελετάται η επίδραση της εξωτερικής θερμοκρασίας στην εξέλιξη του βραχυκυκλώματος. Ο υπό εξέταση ημιαγωγικός διακόπτης προσαρμόζεται σε ψυκτικό σώμα, η θερμοκρασία του οποίου ρυθμίζεται εξωτερικά και επιτηρείται μέσω κάμερας υπερύθρων (FLIR E60). Η τυπωμένη πλακέτα μονώνεται θερμικά μέσω μίας επιφάνειας κεραμικών ινών, έτσι ώστε να μην ξεπερνά το όριο των 50 °C, όπως αποτυπώνεται στο Σχ. 2.56.

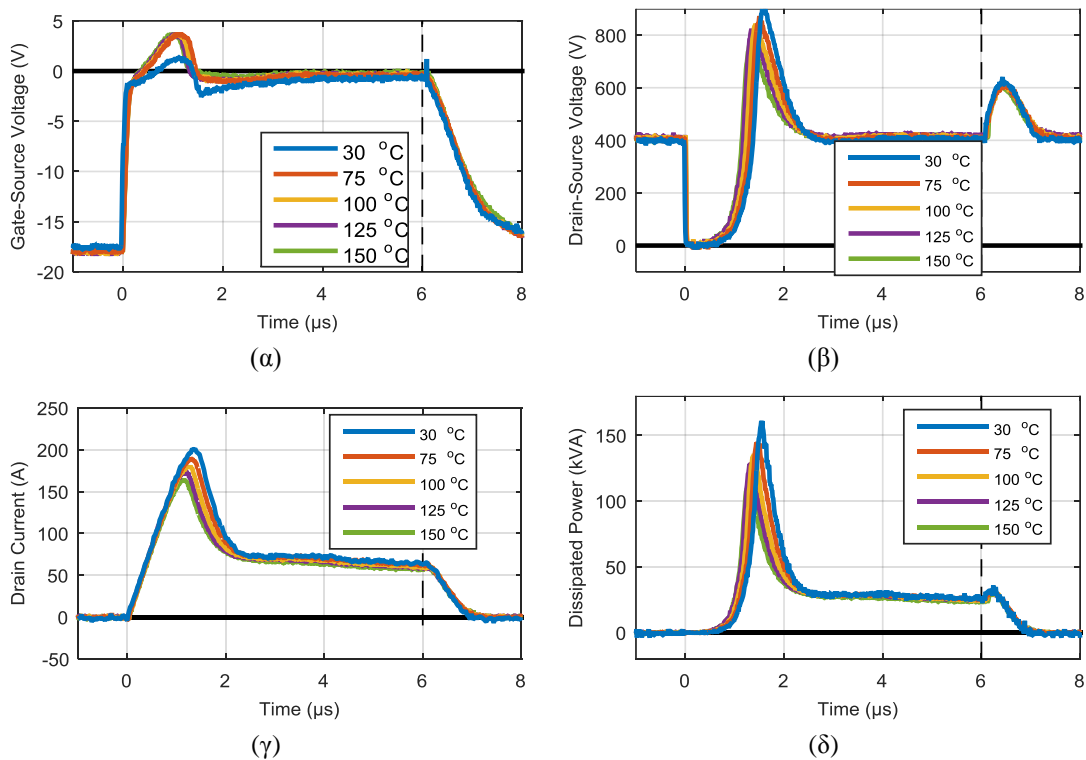
Σύμφωνα με το Σχ. 2.57(γ), καταγράφεται μείωση του ρεύματος βραχυκύκλωσης με την αύξηση της θερμοκρασίας, συμπεριφορά αναμενόμενη, καθώς η κινητικότητα φορέων του κρυστάλλου SiC έχει αρνητικό θερμοκρασιακό συντελεστή. Πιο συγκεκριμένα, συγκρίνοντας τις κυματομορφές σε θερμοκρασία 25 °C και 150 °C, παρατηρείται μείωση του μέγιστου ρεύματος σε ποσοστό 40% και μείωση του ρεύματος κορεσμού κατά 11%. Στο Σχ. 2.57(δ)



Σχ. 2.55. (α) Τάση πύλης-πηγής, (β) τάση υποδοχής-πηγής (γ) ρεύμα υποδοχής και (δ) καταναλισκόμενη ενέργεια στη διάρκεια του βραχυκυκλώματος SC I με μεταβλητή τάση dc ζυγού, V_{DC} .



Σχ. 2.56. Θερμική απεικόνιση (α) του υπό μελέτη ημιαγωγού στους 150 °C και (β) της επάνω επιφάνειας της τυπωμένης πλακέτας.



Σχ. 2.57. (α) Τάση πύλης-πηγής, (β) τάση υποδοχής-πηγής (γ) ρεύμα υποδοχής και (δ) καταναλισκόμενη ενέργεια στη διάρκεια του βραχυκυκλώματος *SC I* με μεταβαλλόμενη θερμοκρασία του ημιαγωγικού στοιχείου, T_{amb} .

παρατηρείται μείωση των μετρούμενων απωλειών ενέργειας, αλλά αύξηση της θερμικής καταπόνησης καθώς αυξάνεται η θερμοκρασία.

2.5.4 Πειραματική σύγκριση διαφορετικών τύπων βραχυκύκλωσης

Η διερεύνηση αυτή αποσκοπεί στη βαθύτερη κατανόηση της συμπεριφοράς των ημιαγωγών ισχύος στους διάφορους τύπους σφάλματος, μέσω των πειραματικών αποτελεσμάτων. Η μελέτη μπορεί να επικεντρωθεί στη καταγραφή της συμπεριφοράς ενός μόνο τρανζίστορ ισχύος. Όπως και στην υποενότητα 2.5.3, επιλέγεται το LC SiC JFET (*IJW120R100T1*) ως ο ημιαγωγός αναφοράς.

Ο Πίνακας 2.8 προσδιορίζει τις παραμέτρους της πειραματικής διάταξης. Οι τύποι βραχυκύκλωσης που εξετάζονται είναι οι *SC I*, *SC II* και *SC III*, ενώ για κάθε περίπτωση μεταβάλλεται και η τιμή της παρασιτικής αυτεπαγωγής, από 0 μH μέχρι 3 μH, με βήμα 0.5 μH.

Πίνακας 2.8. Τιμές των παραμέτρων της πειραματικής διάταξης.

| Παράμετρος | Σύμβολο | Τιμή |
|--|------------------------------|---|
| Τύπος βραχυκυκλώματος | <i>SC I - SC II - SC III</i> | |
| Χρόνος βραχυκύκλωσης | t_{SC} | 10 μ s |
| Τάση dc-ζυγού | V_{dc} | 400 V |
| Τάση ελέγχου πύλης | V_{SS} / V_{DD} | -18 V / 0 V |
| Αντίσταση κυκλώματος οδήγησης (μόνιμη κατάσταση λειτουργίας) | R_{drive} | 5 Ω |
| Αντίσταση ομαλής σβέσης | R_{off} | 470 Ω |
| Τιμή παρασιτικής αυτεπαγωγής | L_S | 0 μ H -3 μ H (βήμα 0.5 μ H) |
| Θερμοκρασίας του ημιαγωγού | T_{amb} | 25 $^{\circ}$ C |

Σημειώνεται ότι ο χρόνος βραχυκύκλωσης είναι 10 μ s, κοινός για όλα τα πειράματα αυτής της παραγράφου. Η τάση εισόδου (dc-ζυγού) είναι 400 V, ενώ όλες οι μετρήσεις ελήφθησαν σε θερμοκρασία δωματίου (25 $^{\circ}$ C). Το ρεύμα μόνιμης κατάστασης πριν το σφάλμα είναι 20 A για την περίπτωση του *SC II* και -15 A για την περίπτωση του *SC III*. Τα επίπεδα της τάσης τροφοδοσίας του κυκλώματος οδήγησης του LC SiC JFET είναι -18 V (αποκοπή) και 0 V (αγωγή), ενώ η συριακή αντίσταση επιλέχθηκε 5 Ω .

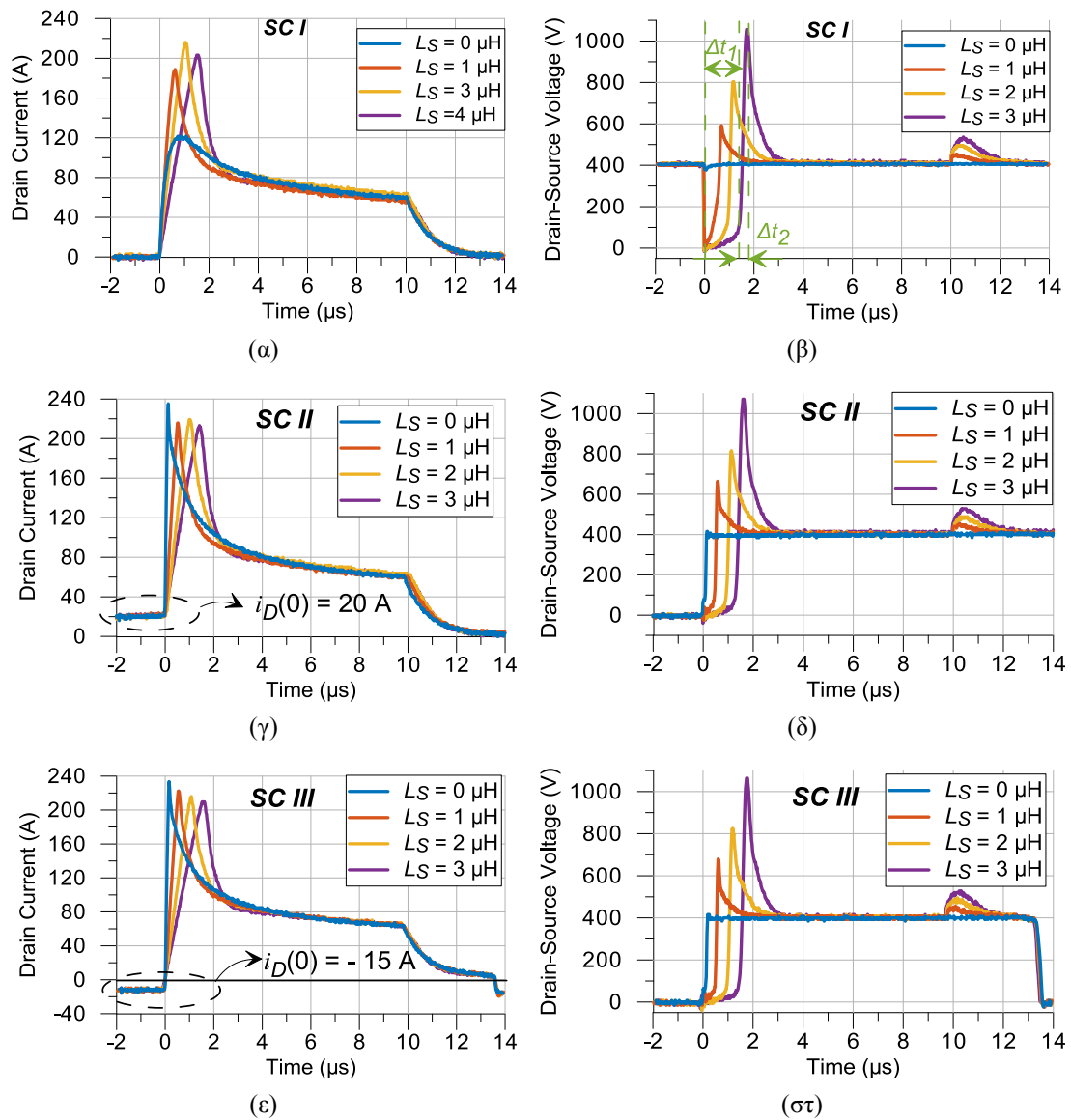
Οι κυματομορφές του ρεύματος και της τάσης στα άκρα του ημιαγωγού φαίνονται στο Σχ. 2.58. Με μία πρώτη ματιά παρατηρείται ότι, ανεξαρτήτως του τύπου του σφάλματος και της τιμής της παρασιτικής αυτεπαγωγής, το ρεύμα κορεσμού παραμένει αμετάβλητο. Η τιμή που αλλάζει αισθητά είναι η μέγιστη τιμή του ρεύματος στην αρχή του φαινομένου. Η υψηλότερη τιμή i_{peak} καταγράφεται για την περίπτωση του *SC II* και *SC III* και μηδενική τιμή της L_S . Όπως αναλύθηκε παραπάνω, η αύξηση της στιγμιαίας καταναλισκόμενης ισχύος δεν επηρεάζει τις συνολικές απώλειες του ημιαγωγού. Πράγματι, οι απώλειες ενέργειας του *IJW120R100T1* σε βραχυκύκλωμα διάρκειας 10 μ s, είναι 33 mJ, ανεξαρτήτως του τύπου του σφάλματος.

Στο Σχ. 2.58(β) αναγράφεται το χρονικό διάστημα της βύθισης τάσης, Δt_I (για την περίπτωση που $L_S = 3 \mu$ H). Απόρροια της χρονικής μετάθεσης της v_{DS} , που προκαλείται από την παρασιτική αυτεπαγωγή, είναι η καθυστέρηση της αναγνώρισης του σφάλματος από κυκλώματα προστασίας που βασίζονται στην επιτήρηση της τάσης, [48].

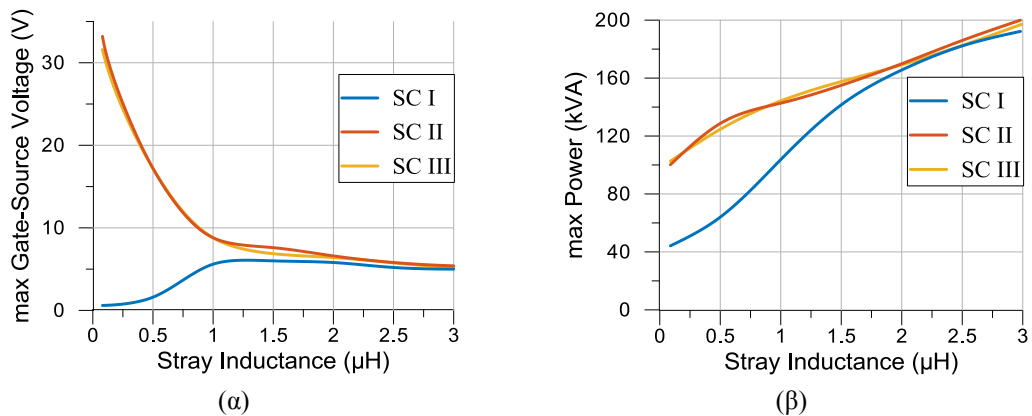
Από τις κυματομορφές του Σχ. 2.58 διαπιστώνεται εύκολα ότι ο ημιαγωγικός διακόπτης παρουσιάζει πανομοιότυπη συμπεριφορά στα βραχυκυκλώματα *SC II* και *SC III*, γεγονός που οφείλεται στις εξαιρετικές χαρακτηριστικές ανάστροφης αποκατάστασης των διόδων SiC. Αντίθετα, τα διπολικά τρανζίστορ, όπως τα IGBTs, παρουσιάζουν ακόμα μία ανεπιθύμητη υπερύψωση στην τάση και το ρεύμα υποδοχής κατά την εκκίνηση του βραχυκυκλώματος, σύμφωνα με την αναφορά [175].

Παρατηρώντας προσεκτικά τις κυματομορφές του Σχ. 2.58, γίνεται αντιληπτό ότι όσο αυξάνεται η παρασιτική αυτεπαγωγή, ο ημιαγωγός παρουσιάζει πανομοιότυπη συμπεριφορά, ανεξαρτήτως του είδους του σφάλματος. Για να γίνει κατανοητός αυτός ο μηχανισμός, εισάγονται δύο κριτήρια που προσδιορίζουν τη σοβαρότητα του βραχυκυκλώματος: α) η υπερύψωση της τάσης πύλης και β) η μέγιστη καταναλισκόμενη ισχύς στον ημιαγωγό. Στο Σχ. 2.59 απεικονίζεται η μεταβολή της μέγιστης τιμής της v_{GS} και της καταναλισκόμενης ισχύος,

συναρτήσει της παρασιτικής αυτεπαγωγής. Παρατηρείται ότι δεν υπάρχει ουσιαστική διαφοροποίηση των τύπων βραχυκύκλωσης όταν η L_S είναι μεγαλύτερη από 2 μH .



Σχ. 2.58. Ρεύμα υποδοχής και τάση υποδοχής-πηγής του LC SiC JFET υπό συνθήκες βραχυκύκλωσης τύπου (α-β) SC I, (γ-δ) SC II και (ε-στ) SC III.



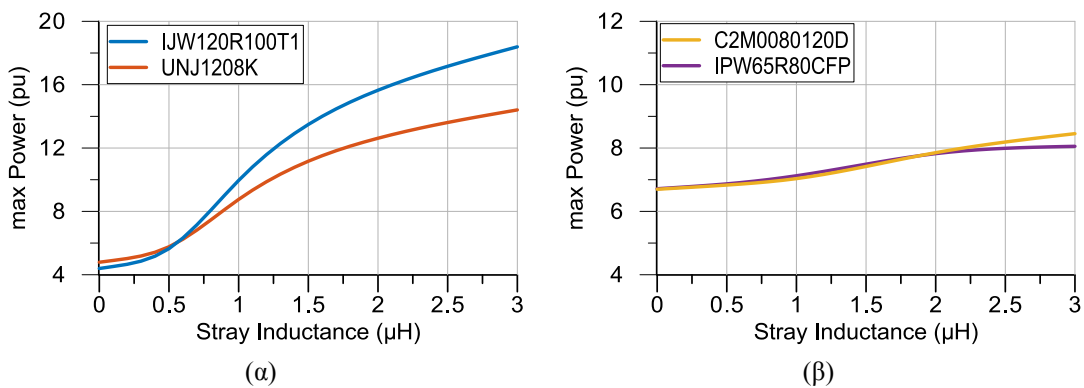
Σχ. 2.59. Μεταβολή της (α) μέγιστης τάσης πύλης-πηγής και (β) μέγιστης καταναλισκόμενης ενέργειας του LC SiC JFET, συναρτήσει της παρασιτικής αυτεπαγωγής, υπό συνθήκες βραχυκύκλωσης τύπου SC I, SC II και SC III.

2.5.5 Μηχανισμός διάσπασης των ημιαγωγικών διακοπών λόγω υπέρβασης του ορίου ισχύος (Power limiting failure)

Σε αυτή την υποενότητα, αντιπαραβάλλεται η αντοχή του LC SiC JFET σε συνθήκες βραχυκύκλωσης με την ανθεκτικότητα των υπολοίπων ημιαγωγών SiC και Si, τα χαρακτηριστικά των οποίων συγκεντρώνει ο Πίνακας 2.1. Πιο συγκεκριμένα, για τη συγκριτική μελέτη επιλέγονται δύο ακόμα τρανζίστορ SiC, το VT SiC JFET και το SiC MOSFET καθώς επίσης και το τελευταίας τεχνολογίας Si MOSFET υπερένωσης. Για να διασφαλιστεί ότι η συγκριτική μελέτη διεξάγεται επί ίσοις όροις, όλα τα ηλεκτρικά μεγέθη αναπαρίστανται στο ανά-μονάδα σύστημα, ορίζοντας ως ρεύμα βάσης το ονομαστικό, $I_{base} = i_{D(nom)}$, και τάση βάσης το ένα τρίτο της τάσης διάσπασης, $V_{base} = V_{dc} = V_{br}/3$. Πρέπει ωστόσο να σημειωθεί ότι το ρεύμα αναφοράς του SiC MOSFET ορίζεται ίσο με 24 A, έναντι του ονομαστικού ρεύματος, 36 A, καθώς η επιβαλλόμενη τάση πύλης είναι 15 V αντί της ονομαστικής τάσης, 20 V, σύμφωνα με τα φύλλα προδιαγραφών.

Κατά τη διάρκεια του βραχυκυκλώματος, ο ημιαγωγικός διακόπτης εκτίθεται σε εξαιρετικά ισχυρό ηλεκτρικό πεδίο, ενώ παράλληλα το ρεύμα που τον διαρρέει είναι πολλές φορές μεγαλύτερο του ονομαστικού ρεύματος μόνιμης λειτουργίας. Υπό αυτές τις συνθήκες και λόγω της υψηλής στιγμιαίας καταναλισκόμενης ισχύος, ο διακόπτης ενδέχεται να καταστραφεί. Επίσης, όπως διαπιστώθηκε από την παραμετρική ανάλυση που διεξήχθη στην παράγραφο 2.5.3.1, η παρασιτική αυτεπαγωγή αποτελεί καθοριστικό παράγοντα στη διαμόρφωση της μέγιστης ισχύος στην αρχή του σφάλματος.

Στο πλαίσιο αυτής της διερεύνησης, τα υπό εξέταση ημιαγωγικά στοιχεία υπόκεινται σε σφάλμα τύπου *SC I* σταθερού χρόνου βραχυκύκλωσης, 10 μs, ενώ αυξάνεται και καταγράφεται η μέγιστη καταναλισκόμενη ισχύς, μεταβάλλοντας την παρασιτική αυτεπαγωγή από 0 μH μέχρι 3 μH. Τα πειραματικά αποτελέσματα συγκεντρώνονται στο Σχ. 2.60. Διαπιστώνεται ότι, ανά ζεύγη, τα JFETs (LC και VT SiC JFETs) από τη μία και τα MOSFETs (SiC και Si SJ MOSFETs) από την άλλη, παρουσιάζουν πανομοιότυπη συμπεριφορά. Πιο αναλυτικά, τα SiC JFETs χαρακτηρίζονται από απότομη αύξηση της μέγιστης ισχύος με την αύξηση της παρασιτικής αυτεπαγωγής. Ωστόσο, δεν καταγράφεται καταστροφή τους λόγω υπέρβασης του ορίου ισχύος. Περαιτέρω αύξηση της αυτεπαγωγής οδηγεί σε διάσπαση χιονοστιβάδας (avalanche breakdown) λόγω υπέρβασης της μέγιστης επιτρεπτής τάσης λειτουργίας του ημιαγωγού.



Σχ. 2.60. Μεταβολή της μέγιστης καταναλισκόμενης ισχύος καθώς αυξάνεται η παρασιτική αυτεπαγωγή.

Αντίθετα, η μετάβαση των MOSFETs σε κατάσταση βραχυκύκλωσης εξελίσσεται με πιο αργό ρυθμό, αποτρέποντας έτσι την εμφάνιση υπέρτασης της v_{DS} . Συνεπώς, μπορεί να διατυπωθεί ότι η απόκριση των MOSFETs, είτε SiC είτε Si, σε σφάλματα είναι ανεξάρτητη της παρασιτικής αυτεπαγωγής.

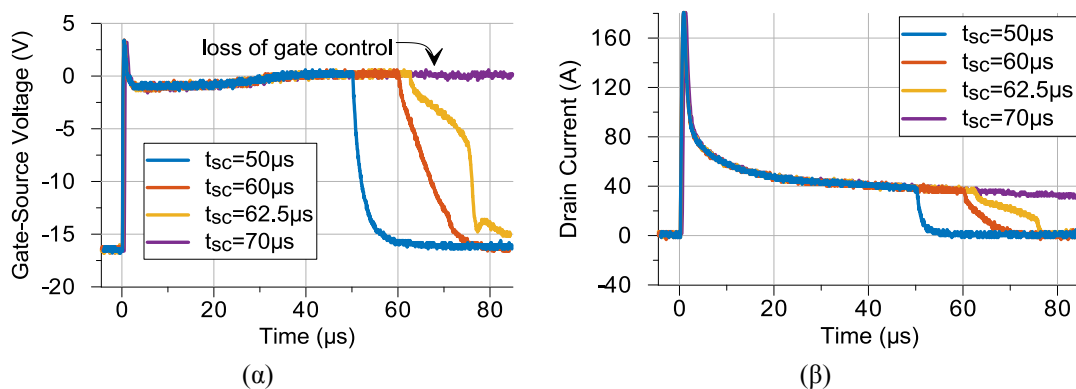
2.5.6 Μηχανισμός διάσπασης των ημιαγωγικών διακοπών λόγω υπέρβασης του ορίου ενέργειας (Energy limiting failure)

Η πιο συχνή αιτία καταστροφής ενός ημιαγωγικού διακόπτη είναι η υπέρβαση του ορίου ενέργειας (energy limiting failure) κατά τη διάρκεια του βραχυκυκλώματος. Για να μελετηθεί αυτό το φαινόμενο, τα τέσσερα τρανζίστορ υποβάλλονται σε βραχυκυκλώματα τύπου $SC I$ σταδιακά αυξανόμενης διάρκειας. Επίσης, αποσύρεται το πηνίο που εξομοιώνει την παρασιτική αυτεπαγωγή, καθώς η τιμή της L_s δεν επηρεάζει τη συνολική ενέργεια που καταναλώνεται στον ημιαγωγό. Τέλος, διασαφηνίζεται ότι το χρονικό διάστημα ΔT_{OFF} (βλέπε Σχ. 2.51(β)) αυξάνεται αρκετά (σε μερικές εκατοντάδες μs), ώστε να μην παρεμποδίζεται η καταγραφή του μηχανισμού κατάρρευσης.

Η μέγιστη ενέργεια που μπορεί να καταναλωθεί στο ημιαγωγικό στοιχείο πριν την καταστροφή του ονομάζεται *κρίσιμη ενέργεια* (critical energy) και συμβολίζεται E_c . Η ποσότητα αυτή αποτελεί το βασικότερο κριτήριο για την ποσοτικοποίηση της ευρωστίας των διαφόρων τρανζίστορ.

2.5.6.1 LC SiC JFETs

Για τη μελέτη του μηχανισμού διάσπασης των SiC JFETs, ο ημιαγωγός υπόκειται σε διαδοχικά βραχυκυκλώματα αυξανόμενης διάρκειας, με βήμα 2.5 μs , όπως φαίνεται στο Σχ. 2.61. Παρατηρείται ότι, όταν το χρονικό διάστημα t_{sc} ορίζεται ίσο με 70 μs , ή μεγαλύτερο, το SiC JFET αδυνατεί να μεταβεί σε κατάσταση αποκοπής. Πιο συγκεκριμένα, ο ημιαγωγός παραμένει μανδαλωμένος σε κατάσταση αγωγής καθώς χάνεται ο έλεγχος της πύλης. Η συμπεριφορά αυτή μπορεί εσφαλμένα να θεωρηθεί ότι οφείλεται σε μόνιμη καταστροφή της ένωσης πύλης-πηγής, [41], [179]. Ωστόσο, διαπιστώνεται ότι ο έλεγχος της πύλης επανακτάται μόλις αποσυρθεί ο παλμός έναυσης του διακόπτη ισχύος Q_I (βλέπε Σχ. 2.51), γεγονός που υποδηλώνει ότι δεν υπήρξε καταστροφή της ένωσης πύλης-πηγής του JFET. Στην πραγματικότητα, η απώλεια του ελέγχου της πύλης οφείλεται στην αύξηση της τάσης διάτρησης της πύλης (punch through voltage - V_{PT}) με την αύξηση της θερμοκρασίας [180], [181].



Σχ. 2.61. (α) Τάση πύλης-πηγής και (β) ρεύμα υποδοχής του LC SiC JFET σε διαδοχικά βραχυκυκλώματα αυξανόμενης διάρκειας. Καταγραφή του φαινομένου απώλειας του ελέγχου της πύλης.

Το φαινόμενο της διάτρησης της πύλης λαμβάνει χώρα στο παρασιτικό διπολικό PNP τρανζίστορ που σχηματίζεται μεταξύ πύλης - περιοχή διάχυσης - πηγής (βλέπε Σχ. 2.6), όταν η περιοχή απογύμνωσης της ένωσης $p-n$ της πύλης ενωθεί με την περιοχή απογύμνωσης της ένωσης $p-n$ της πηγής. Υπό αυτές τις συνθήκες λειτουργίας, επιτρέπεται η διάχυση οπών από τη μία περιοχή τύπου- p στην άλλη. Αποτέλεσμα της διάτρησης πύλης είναι το ισχυρό ρεύμα πύλης και η αδυναμία ελέγχου του ημιαγωγικού διακόπτη. Στην περίπτωση των βραχυκυκλωμάτων, η αύξηση του χρόνου t_{sc} συνεπάγεται αύξηση της θερμοκρασίας του υλικού, και άρα μείωση του επιτρεπτού εύρους λειτουργίας μεταξύ της τάσης διάτρησης και της τάσης κατωφλίου.

Όταν ένας ημιαγωγικός διακόπτης λειτουργεί υπό συνθήκες διάτρησης, η τάση που τελικά εφαρμόζεται στην πύλη εξαρτάται άμεσα από το επιτρεπόμενο ρεύμα πύλης. Γίνεται, λοιπόν, κατανοητό ότι όσο μικρότερη είναι η αντίσταση R_{off} , τόσο ισχυρότερο είναι το ρεύμα πύλης, με αποτέλεσμα να διατηρείται ο έλεγχος της πύλης για υψηλότερες θερμοκρασίες ή, ισοδύναμα, για μεγαλύτερο χρόνο βραχυκύκλωσης. Η θεωρία αυτή υποστηρίζεται από τα πειραματικά αποτελέσματα του Σχ. 2.62(α), όπου καταγράφεται η λογαριθμική συσχέτισης της χρονικής στιγμής απώλειας του ελέγχου της πύλης συναρτήσει της αντίστασης R_{off} .

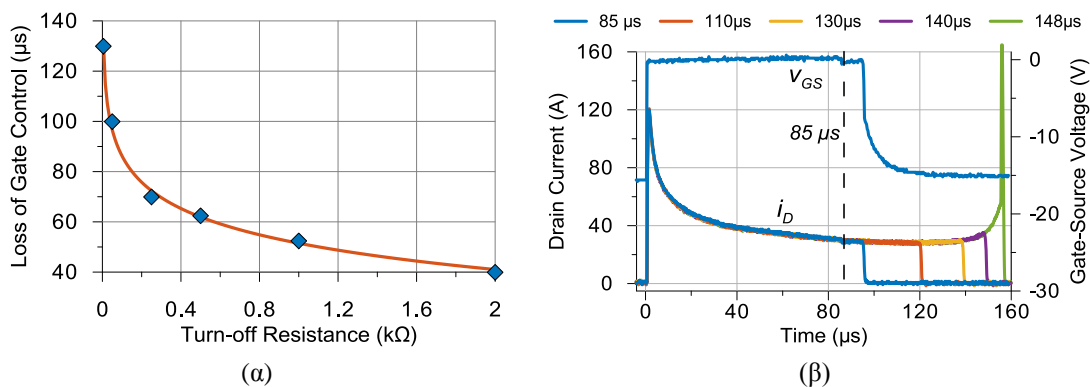
Παρά το γεγονός της απώλειας της τάσης ελέγχου, ο ημιαγωγός εξακολουθεί να αντέχει το βραχυκύκλωμα για 148 μs , όπως παρουσιάζεται στο Σχ. 2.62(β). Η κρίσιμη ενέργεια ακριβώς πριν την καταστροφή του καναλιού είναι 2.31 J. Ένα ιδιαίτερο χαρακτηριστικό της επικείμενης καταστροφής είναι η σταδιακή αύξηση του ρεύματος υποδοχής πέρα του επιπέδου κορεσμού λόγω του επιπλέον ρεύματος διαρροής.

Σύμφωνα λοιπόν με τα παραπάνω, ένα LC SiC JFET καταστρέφεται ολοκληρωτικά όταν ισχύει μία από τις παρακάτω περιπτώσεις:

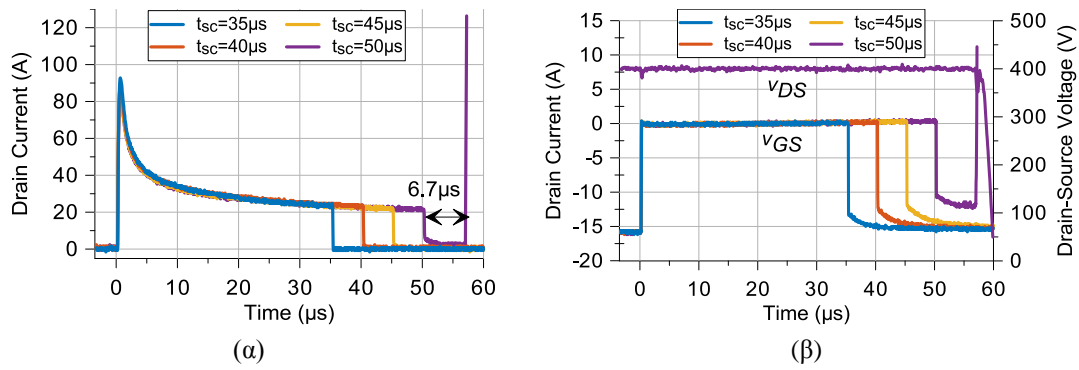
- Βραχυκύκλωμα μακράς διάρκειας σε συνδυασμό με μικρή / μηδενική αντίσταση πύλης
- Βραχυκύκλωμα κατάλληλης χρονικής διάρκειας για τη διάτρηση της πύλης σε συνδυασμό με μεγάλη αντίσταση μετάβασης σε αποκοπή R_{off} .

2.5.6.2 V_T SiC JFETs

Το ρεύμα βραχυκύκλωσης του *UJN1208K* απεικονίζεται στο Σχ. 2.63(α), από όπου παρατηρείται ότι ο μέγιστος χρόνος αντοχής σε σφάλμα (short-circuit withstand time - SCWT) είναι 50 μs , ενώ η κρίσιμη ενέργεια είναι $E_c = 0.58$ J. Η τάση πύλης-πηγής και υποδοχής-πηγής



Σχ. 2.62. (α) Καταγραφή της χρονικής στιγμής της απώλειας του ελέγχου της πύλης συναρτήσει της αντίστασης R_{off} . (β) Ρεύμα υποδοχής και τάση πύλης-πηγής σε διαδοχικά βραχυκυκλώματα αυξανόμενης διάρκειας. Ολοκληρωτική καταστροφή του ημιαγωγού.



Σχ. 2.63. (α) Ρεύμα υποδοχής και (β) τάση πύλης-πηγής και υποδοχής-πηγής του VT SiC JFET σε διαδοχικά βραχυκυκλώματα αυξανόμενης διάρκειας μέχρι την καταστροφή του ημιαγωγού.

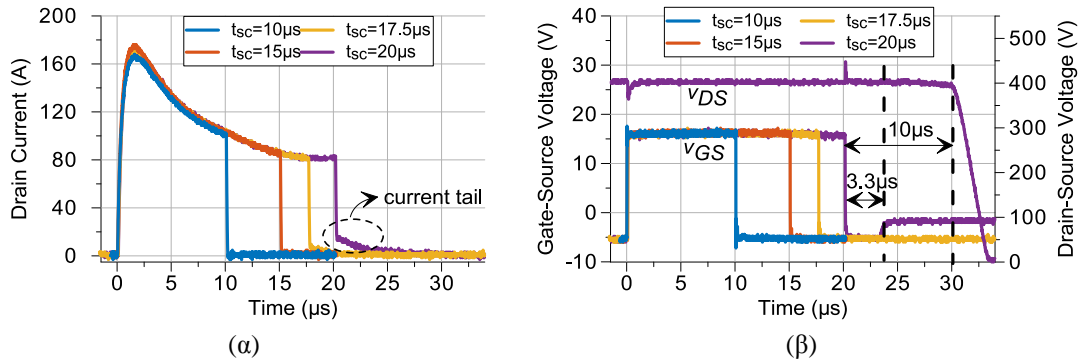
παρουσιάζονται στο Σχ. 2.63(β). Η αντίσταση μετάβασης σε αποκοπή R_{off} , επιλέχθηκε ίση με 5 Ω, λαμβάνοντας υπόψη την αλληλεπίδραση υποδοχής - πύλης λόγω της υψηλής χωρητικότητας Miller, καθώς και το φαινόμενο διάτρησης πύλης που περιεγράφηκε στην παράγραφο 2.5.6.1 για τα LC SiC JFETs. Στην περίπτωση που ο χρόνος σφάλματος τίθεται ίσος με 50 μs, ο ημιαγωγικός διακόπτης μεταβαίνει αρχικά σε αποκοπή, αλλά, μεταπηδά σε κατάσταση βραχυκύκλωσης (μη ελεγχόμενα) 6.7 μs μετά, τη στιγμή που ανοίγει ο διακόπτης ισχύος Q_1 . Χαρακτηριστικό στοιχείο που φανερώνει την επικείμενη καταστροφή του VT SiC JFET είναι το επίπεδο της τάσης πύλης κατά την αποκοπή που αδυνατεί να φτάσει στο επίπεδο της τροφοδοσίας του κυκλώματος οδήγησης, $V_{SS} = -15V$.

2.5.6.3 SiC MOSFETs

Στην παρούσα παράγραφο η μελέτη επικεντρώνεται στον μηχανισμό διάσπασης των SiC MOSFETs, μέσω διαδοχικών βραχυκυκλωμάτων αυξανόμενης διάρκειας, με βήμα 2.5 μs, όπως φαίνεται στο Σχ. 2.64.

Η απότομη αύξηση του ρεύματος υποδοχής στην αρχή του σφάλματος οφείλεται στη μείωση της αντίστασης του καναλιού, $R_{channel}$, με την αύξηση της θερμοκρασίας, [36],[182]. Καθώς όμως εξελίσσεται το φαινόμενο βραχυκύκλωσης, η αντίσταση της περιοχής διάχυσης, R_{drift} , κυριαρχεί [41], με αποτέλεσμα να μειώνεται η κινητικότητα των ηλεκτρονίων και συνεπώς να μειώνεται το ρεύμα υποδοχής. Πιο συγκεκριμένα, το μέγιστο ρεύμα καταγράφεται στα 170 A (7 φορές μεγαλύτερο του ονομαστικού), ενώ το ρεύμα κορεσμού στα 83 A.

Ο μέγιστος χρόνος αντοχής σε σφάλμα είναι 20 μs που αντιστοιχεί σε 0.89 J απώλειες ενέργειας. Η καταστροφή του ημιαγωγικού διακόπτη εντοπίζεται από την ξαφνική αλλαγή της τάσης πύλης από τα -5 V (αρνητική τροφοδοσία του κυκλώματος οδήγησης, V_{SS}) στα 0V, 3.3 μs μετά από επιτυχή μετάβαση σε αποκοπή, [40]. Ωστόσο, δεν καταγράφεται αύξηση του ρεύματος υποδοχής μετά τη διάσπαση του ημιαγωγού, παρά το γεγονός ότι η τάση του dc-ζυγού εφαρμόζεται ακόμα στους ακροδέκτες υποδοχής-πηγής ($\Delta T_{OFF} = 10 \mu s > 3.3 \mu s$), όπως φαίνεται στο Σχ. 2.64 (β). Συμπεραίνεται, λοιπόν, ότι κάτω από συνθήκες εκτεταμένης θερμικής καταπόνησης, βραχυκυκλώνονται οι ακροδέκτες πύλης και πηγής, [183]. Χαρακτηριστικό της επικείμενης καταστροφής του SiC MOSFET είναι η μικρή μείωση V_{GS} , που οφείλεται στα ρεύματα διαρροής μέσω του οξειδίου πύλης, καθώς και η αύξηση του ρεύματος ουράς μετά από επιτυχή μετάβαση σε αποκοπή, [184].



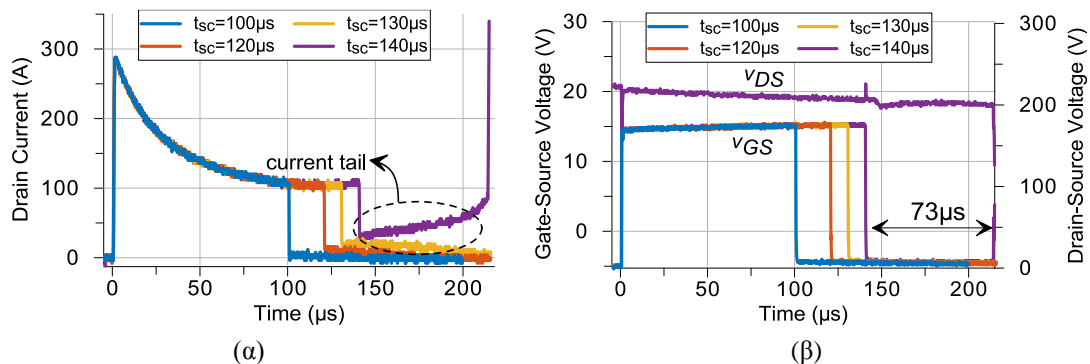
Σχ. 2.64. (α) Ρεύμα υποδοχής και (β) τάση πύλης-πηγής και υποδοχής-πηγής του SiC MOSFET σε διαδοχικά βραχυκυκλώματα αυξανόμενης διάρκειας. Καταγραφή του μηχανισμού διάσπασης.

2.5.6.4 Si MOSFETs

Τέλος, το Si MOSFET υπερένωσης (*IPW65R080CFD*) υπόκειται σε διαδοχικά σφάλματα αυξανόμενης διάρκειας μέχρι την καταστροφή του. Η τάση του dc ζυγού τίθεται στα 217 V (και όχι 400 V), ίση με το 1/3 της τάσης διάσπασης του ημιαγωγού (650V). Οι κυματομορφές του ρεύματος πύλης και των τάσεων v_{GS} και v_{GD} παρουσιάζονται στο Σχ. 2.65. Όπως φαίνεται, το Si CoolMOSTM καταστρέφεται όταν η χρονική διάρκεια του σφάλματος ξεπεράσει τα 140 μs . Η κρίσιμη ενέργεια σε αυτή την περίπτωση είναι 4.2 J. 73 μs μετά από επιτυχή μετάβαση σε αποκοπή, το ρεύμα υποδοχής αυξάνεται ανεξέλεγκτα. Αξιοσημείωτη είναι και η αύξηση του ρεύματος ουράς καθώς αυξάνεται ο χρόνος βραχυκύκλωσης. Όπως στα περισσότερα διακοπτικά στοιχεία πυριτίου, η καταστροφή του Si CoolMOSTM αποδίδεται στη θετική ανάδραση του φαινομένου θερμικής διαφυγής, [185].

2.5.6.5 Συγκριτικά αποτελέσματα

Ο Πίνακας 2.9 συγκεντρώνει τα πειραματικά αποτελέσματα για την αντοχή των διαφόρων ημιαγωγικών διακοπών σε συνθήκες βραχυκύκλωσης. Παρατηρείται ότι τα MOSFETs, Si ή SiC, παρουσιάζουν πολύ υψηλότερο ρεύμα κορεσμού σε σύγκριση με τα JFETs, γεγονός που οδηγεί σε συντομότερο χρόνο SCWT. Αν και η τιμή της κρίσιμης ενέργειας αποτελεί αξιόπιστο κριτήριο της ανθεκτικότητας των τρανζίστορ ισχύος, η κρίσιμη ενέργεια ανά μονάδα επιφάνειας δίνει ακόμα πιο ακριβή εικόνα της αντοχής των ημιαγωγών. Οι διαστάσεις των διαφόρων ημιαγωγών μετρήθηκαν μέσω ψηφιακού μικροσκοπίου μετά από χημική αποκελυφοποίηση (decapsulation). Η υψηλότερη αξιοπιστία των SiC JFETs έναντι των MOSFETs είναι εμφανής, καθιστώντας τα ιδανικά για απαιτητικές εφαρμογές, όπως αεροναυπηγικές και διαστημικές εφαρμογές.



Σχ. 2.65. (α) Ρεύμα υποδοχής και (β) τάση πύλης-πηγής και υποδοχής-πηγής του Si MOSFET σε διαδοχικά βραχυκυκλώματα αυξανόμενης διάρκειας. Καταγραφή του μηχανισμού διάσπασης.

Πίνακας 2.9. Αντοχή των διαφόρων ημιαγωγικών διακοπών Si και SiC σε βραχυκύκλωμα

| Παράμετρος | LC SiC JFET | VT SiC JFET | SiC MOSFET | Si MOSFET |
|---|------------------|------------------|------------------|------------------|
| Ρεύμα κορεσμού (pu) | 1.15 | 0.95 | 3.33 | 2.42 |
| Μέγιστος χρόνος αντοχής - SCWT (μs) | 148 | 50 | 20 | 140 |
| Κρίσιμη ενέργεια, E_c (mJ) | 2.31 | 0.58 | 0.89 | 4.2 |
| Διαστάσεις ημιαγωγού mm | 3.2 x 3.2 x 0.11 | 2.3 x 2.0 x 0.15 | 3.3 x 3.1 x 0.17 | 8.5 x 4.7 x 0.21 |
| Κρίσιμη ενέργεια ανά μονάδα επιφάνειας (J/cm ²) | 22.6 | 12.6 | 8.7 | 10.5 |

2.6. Συμπεράσματα

Με την ολοκλήρωση του χαρακτηρισμού των διαφόρων ημιαγωγικών διακοπών ισχύος σε όλες τις δυνατές καταστάσεις λειτουργίας, συνοψίζονται τα κυριότερα συμπεράσματα ανά διακοπτικό στοιχείο:

□ SiC MOSFETs

- ✓ μεγάλη τάση αποκοπής,
- ✓ μικρή αντίσταση αγωγής
- ✓ εύκολο κύκλωμα οδήγησης με μικρή κατανάλωση ενέργειας
- ✓ εξαιρετικά διακοπτικά χαρακτηριστικά
- ✓ μικρός χρόνος και μικρό φορτίο ανάστροφης αποκατάστασης
- ✓ αποκόπτουν σε κατάσταση ηρεμίας (normally-off)
- * αυξημένο κόστος
- * μειωμένη αξιοπιστία του οξειδίου πύλης σε συνθήκες βραχυκύκλωσης

□ VT SiC JFETs

- ✓ μεγάλη τάση αποκοπής
- ✓ μικρή αντίσταση αγωγής
- ✓ εξαιρετικά διακοπτικά χαρακτηριστικά
- ✓ μηδενικός χρόνος ανάστροφης αποκατάστασης καθώς δε διαθέτουν αντιπαράλληλη δίοδο
- ✓ αυξημένη αξιοπιστία υπό συνθήκες βραχυκύκλωσης
- * μεγάλη χωρητικότητα Miller, ευπαθή σε απότομες μεταβολές dv_{DS}/dt
- * μεγάλη πτώση τάσης ανάστροφης αγωγής όταν $v_{GS} < V_{GS-th}$
- * αυξημένο κόστος
- * άγουν σε κατάσταση ηρεμίας (για την περίπτωση των DM SiC JFET)
- * περίπλοκο κύκλωμα οδήγησης

□ LC SiC JFETs

- ✓ μεγάλη τάση αποκοπής
- ✓ μικρή αντίσταση αγωγής
- ✓ εύκολο κύκλωμα οδήγησης
- ✓ εξαιρετικά διακοπτικά χαρακτηριστικά
- ✓ μικρός χρόνος και μικρό φορτίο ανάστροφης αποκατάστασης

- ✓ αξιοσημείωτη αντοχή υπό συνθήκες βραχυκύκλωσης
- * μεγάλη πτώση τάσης σε λειτουργία διόδου
- * αυξημένο κόστος
- * άγουν σε κατάσταση ηρεμίας (normally-on)

□ Si SJ MOSFETs

- ✓ εύκολο κύκλωμα οδήγησης με μικρή κατανάλωση ενέργειας
- ✓ πολύ καλή διακοπτική συμπεριφορά
- ✓ αξιοσημείωτη αντοχή υπό συνθήκες βραχυκύκλωσης
- ✓ αποκόπτουν σε κατάσταση ηρεμίας (normally-off)
- * η μέγιστη τάση αποκοπής περιορίζεται στα 700 V
- * αυξημένη αντίσταση αγωγής ορθής πόλωσης
- * μεγάλο ρεύμα ανάστροφης αποκατάστασης - δεν ενδείκνυνται για εφαρμογές χωρητικού φορτίου
- * αυξημένο κόστος

□ Si IGBTs

- ✓ μεγάλη τάση αποκοπής
- ✓ εύκολο κύκλωμα οδήγησης
- ✓ μειωμένο κόστος
- ✓ ικανοποιητική συμπεριφορά ανάστροφης αποκατάστασης της επιπρόσθετης αντιπαράλληλης διόδου
- ✓ αποκόπτουν σε κατάσταση ηρεμίας (normally-off)
- * μέτρια δυναμική απόκριση - δεν ενδείκνυνται για εφαρμογές υψηλής διακοπτικής συχνότητας
- * ελάχιστη πτώση τάσης ορθής πόλωσης ≥ 1 V
- * περιορισμένη αντοχή σε βραχυκυκλώματα

Κεφάλαιο 3.

Κυκλώματα Οδήγησης και Προστασίας των Τρανζίστορ Καρβιδίου του Πυριτίου

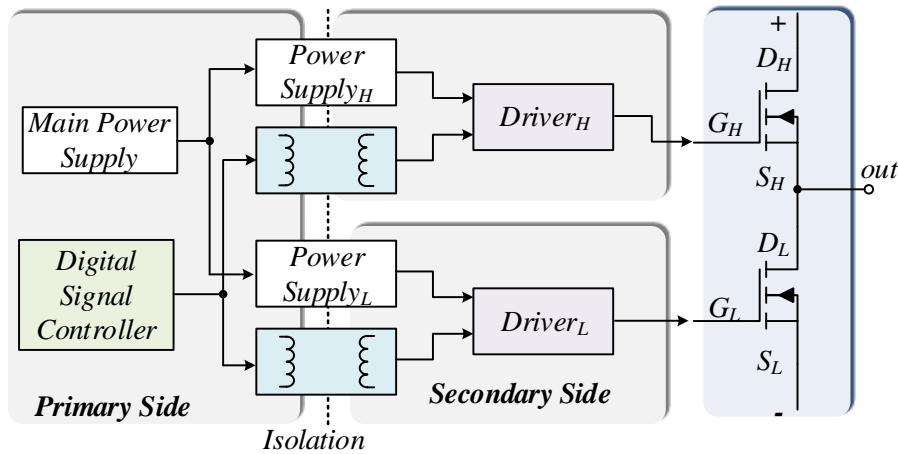
3.1. Εισαγωγή

Ο όρος “κύκλωμα οδήγησης” αναφέρεται στη διάταξη ελέγχου ενός ηλεκτρονικού στοιχείου, όπως ένα τρανζίστορ ισχύος, ένα μεγάφωνο ή μία οθόνη LCD. Στην επιστήμη των ηλεκτρονικών ισχύος, η βασική λειτουργία του κυκλώματος οδήγησης είναι η απομόνωση και ενίσχυση της παλμοσειράς του μικροεπεξεργαστή, σε κατάλληλα επίπεδα τάσης και ρεύματος για τον ημιαγωγικό διακόπτη. Πιο συγκεκριμένα, το κύκλωμα οδήγησης καθορίζει το επίπεδο της τάσης v_{GS} μόνιμης κατάστασης αγωγής και αποκοπής, το μέγιστο ρεύμα πύλης, καθώς και τον ρυθμό φόρτισης/εκφόρτισης των παρασιτικών χωρητικότητων του διακόπτη. Τα σύγχρονα κυκλώματα οδήγησης ενδέχεται να ενσωματώνουν διατάξεις προστασίας από υπερένταση και απώλεια τροφοδοσίας, συστήματα καταγραφής και αναφοράς σφαλμάτων καθώς και διατάξεις επιτήρησης της θερμοκρασίας του ημιαγωγού, [186].

Στο Σχ. 3.1 παρουσιάζεται η γενική δομή των κυκλωμάτων οδήγησης σε διάταξη γέφυρας. Στην πλευρά του πρωτεύοντος βρίσκεται ο ψηφιακός μικροεπεξεργαστής που παράγει τις παλμοσειρές ελέγχου των ημιαγωγικών διακοπών και λαμβάνει τα σήματα σφάλματος του συστήματος. Στην ίδια πλευρά βρίσκεται συχνά η κεντρική τροφοδοσία όλου του συστήματος, συμπεριλαμβανομένης αυτής του μικροεπεξεργαστή και των κυκλωμάτων οδήγησης. Η απομόνωση του κυκλώματος ελέγχου και του κυκλώματος ισχύος επιτυγχάνεται με τη χρήση οπτικών ή ψηφιακών απομονωτών. Συχνά χρησιμοποιούνται τροφοδοτικά τύπου bootstrap ή ανεξάρτητα τροφοδοτικά (μετασχηματιστές με πολλαπλά δευτερεύοντα τυλίγματα ή μετατροπείς dc/dc χαμηλής ισχύος) σε κάθε κύκλωμα οδήγησης. Στην πλευρά του δευτερεύοντος, τα σήματα ελέγχου ενισχύονται και οδηγούνται στους διακόπτες ισχύος.

Στο παρόν κεφάλαιο αναλύονται επίσης οι διάφορες τεχνικές αναγνώρισης υπερέντασης και εκκαθάρισης του σφάλματος σε τριφασικό αντιστροφέα πηγής τάσης. Ένα από τα βασικότερα χαρακτηριστικά του κυκλώματος προστασίας είναι η πηγή τροφοδότησής του. Διακρίνονται δύο κατηγορίες: διατάξεις προστασίας που τροφοδοτούνται από το κύκλωμα οδήγησης και διατάξεις με ανεξάρτητες τροφοδοσίες. Στις επόμενες ενότητες επισημαίνονται αναλυτικά οι περιορισμοί της πρώτης προσέγγισης όταν χρησιμοποιούνται normally-on διακόπτες ισχύος.

Ένα ακόμα βασικό κριτήριο για την επιλογή του κυκλώματος προστασίας είναι ο χρόνος αναγνώρισης και εκκαθάρισης του σφάλματος. Σύμφωνα με τα πειραματικά αποτελέσματα των διαφόρων ημιαγωγών σε συνθήκες βραχυκύκλωσης του προηγούμενου κεφαλαίου,



Σχ. 3.1. Τυπική δομή των κυκλωμάτων οδήγησης δύο ημιαγωγικών διακοπών σε διάταξη γέφυρας.

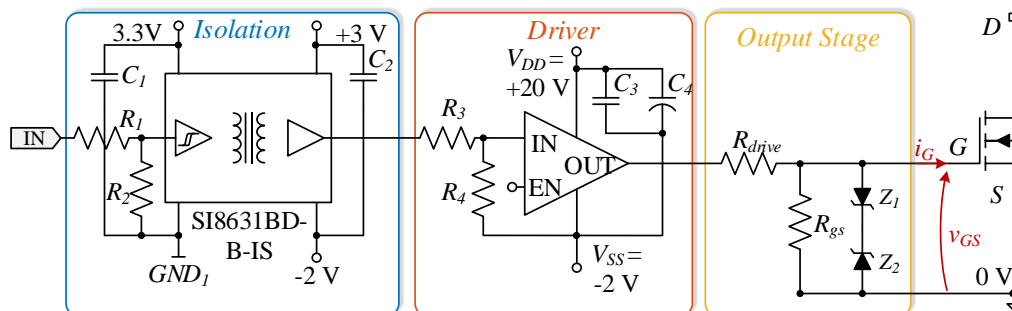
συμπεραίνεται ότι ο χρόνος απόκρισης πρέπει να είναι μικρότερος από 10 μs , όπως αναφέρεται επίσης στην [80].

Παρουσιάζεται επίσης η αρχή λειτουργίας της προτεινόμενης διάταξης προστασίας από απώλεια τροφοδοσίας καθώς και της διάταξης ομαλής σβέσης για την αποφυγή υπέρτασης, παρουσία υψηλών παρασιτικών αυτεπαγωγών.

3.2. Κυκλώματα Οδήγησης των SiC MOSFETs

Το κύκλωμα οδήγησης των SiC MOSFETs, που παρουσιάζεται στο Σχ. 3.2, δε διαφέρει αισθητά από τα αντίστοιχα κυκλώματα των Si SJ MOSFETs και Si IGBTs. Η μόνη διαφοροποίηση εστιάζεται στην απαίτηση για ταχείες μεταβάσεις της τάσης πύλης, λόγω της μικρής διαγωγιμότητας των SiC MOSFETs, [187], [188]. Με άλλα λόγια, όσο μεγαλύτερη η μεταβολή dV_{GS}/dt τόσο ταχύτερη είναι η μετάβαση του ρεύματος υποδοχής di_D/dt . Η απαίτηση αυτή ικανοποιείται εύκολα με τη μείωση της τιμής της σειριακής αντίστασης R_{drive} . Διακρίνονται τρία στάδια:

- **Απομόνωση:** Η απομόνωση του κυκλώματος οδήγησης από το κύκλωμα ελέγχου επιτυγχάνεται με το τροφοδοτικό δύο εξόδων, *IH0515S*, και τον ψηφιακό απομονωτή (digital isolator), *SI8631BD-B-IS*. Τα τεχνικά χαρακτηριστικά των ηλεκτρονικών εξαρτημάτων του κυκλώματος οδήγησης συγκεντρώνει ο Πίνακας 3.1. Αξίζει να σημειωθεί ότι, σε αντίθεση με τους οπτικούς απομονωτές (φωτοδίοδος, οπτοαποζεύκτης), ο ψηφιακός απομονωτής προσφέρει ελάχιστη κατανάλωση ενέργειας και δυνατότητα λειτουργίας σε υψηλές διακοπτικές συχνότητες.



Σχ. 3.2. Σχηματικό διάγραμμά του προτεινόμενου κυκλώματος οδήγησης των SiC MOSFETs

Πίνακας 3.1. Τεχνικά χαρακτηριστικά των ηλεκτρονικών εξαρτημάτων του προτεινόμενου κυκλώματος οδήγησης.

| Τεχνικά χαρακτηριστικά | Διακοπτικό τροφοδοτικό | Ψηφιακός απομονωτής | Ενισχυτής ρεύματος |
|--|------------------------|--------------------------------------|----------------------------|
| Τύπος | IH0515S | SI8631BD-B-IS | IXDD_609 |
| Κατασκευάστρια εταιρία | XP Power | Silicon Labs | IXYS |
| Τάση τροφοδοσίας | 5 V ± 10 % | 2.5 V -5.5 V | 4.5 V -35 V |
| Τάση εξόδου | ± 15 V | 0.2 V - (V_{DD} -0.2 V) | 25 mV - (V_{DD} -25 mV) |
| Τάση απομόνωσης | 1000 Vdc | 1200 Vpeak | - |
| Μέγιστο ρεύμα λειτουργίας | ± 66 mA | 3.8 mA πρωτεύον 3.6 mA δευτερεύον | ± 9 A |
| Καθυστέρηση διάδοσης (propagation delay) | - | 10 ns | 60 ns |

- Ενίσχυση ρεύματος: Στη συγκεκριμένη εφαρμογή επιλέχθηκε το ολοκληρωμένο κύκλωμα (Integrated circuit-IC) *IXDD_609* της εταιρίας IXYS. Αποτελείται από μία διάταξη push-pull από ταιριασμένα (matched) NPN και PNP τρανζίστορ. Για την ελαχιστοποίηση των απωλειών αγωγής, προτείνεται η χρήση υψηλής τάσης θετικής τροφοδοσίας, $V_{DD} = +20$ V, [186], [188],[189]. Παράλληλα, η τάση αρνητικής τροφοδοσίας πρέπει να λαμβάνει ελαφρώς αρνητικές τιμές, $V_{SS} \in [-5$ V, -2 V], για να διασφαλίζεται η αποκοπή του ημιαγωγού σε συνθήκες υψηλής θερμοκρασίας, δεδομένης της μικρής τιμής της τάσης κατωφλίου. Δύο κεραμικοί πυκνωτές απόζευξης (decoupling capacitors), C_3 και C_4 , συνδέονται όσο το δυνατόν πλησιέστερα στον ενισχυτή, ώστε να παρέχουν τις αιχμές ρεύματος που απαιτούνται για τη φόρτιση των χωρητικοτήτων εισόδου του MOSFET και τις οποίες αδυνατεί να προσφέρει το τροφοδοτικό. Το σήμα επίτρεψης (EN) λαμβάνει τιμή λογικού 1, όταν ο ακροδέκτης είναι ανοικτοκυκλωμένος ή έχει τάση $\geq 2/3 V_{DD}$.
- Στάδιο εξόδου: Αποτελείται από μία σειριακή αντίσταση, R_{drive} , μικρής τιμής που επιτρέπει ταχείες μεταβάσεις, [190]. Μία ακόμη αντίσταση, R_{gs} , συνδέεται παράλληλα στους ακροδέκτες πύλης-πηγής και εξασφαλίζει την επιβολή μηδενικού δυναμικού στην περίπτωση απώλειας τροφοδοσίας. Η τιμή της εγκάρσιας αντίστασης είναι συνήθως μερικές δεκάδες kΩ ώστε να περιορίζεται η κατανάλωση ενέργειας του κυκλώματος οδήγησης. Η πύλη του ημιαγωγικού διακόπτη προστατεύεται από υπέρταση (μικρότερη των -5 V και μεγαλύτερη των +22 V) μέσω των διόδων Zener, Z_1 και Z_2 αντίστοιχα.

Σε αντίθεση με τα τρανζίστορ φορέων μειονότητας, όπως τα Si IGBTs, τα SiC MOSFETs δεν παρουσιάζουν ρεύμα ουράς (tail current) κατά τη μετάβαση σε αποκοπή. Το γεγονός αυτό οδηγεί σε μείωση των διακοπτικών απωλειών, αλλά αναπόφευκτα, σε αύξηση των διακοπτικών ταλαντώσεων, [189]. Παράλληλα, η μικρή διαγωγιμότητα και η μικρή τιμή της τάσης κατωφλίου του SiC MOSFET κάνουν τον ημιαγωγό ευαίσθητο στον διακοπτικό θόρυβο, [187],[191]. Αξιόπιστη λειτουργία σε υψηλή διακοπτική συχνότητα μπορεί μόνο να επιτευχθεί με την ελαχιστοποίηση των παρασιτικών στοιχείων, κυρίως των αυτεπαγωγών. Συνεπώς, το κύκλωμα οδήγησης πρέπει να βρίσκεται όσο το δυνατόν πλησιέστερα στο SiC MOSFET [187], [189]. Ωστόσο, αυτή η απαίτηση προϋποθέτει ότι το κύκλωμα οδήγησης δύναται να λειτουργεί σε συνθήκες υψηλής θερμοκρασίας (150 °C - 200 °C), [192].

3.3. Κυκλώματα Οδήγησης των normally-on SiC JFETs

3.3.1 Εισαγωγή

Στην ενότητα αυτή παρουσιάζονται οι αρχές λειτουργίας και οι τεχνικές σχεδίασης των πιο διαδεδομένων κυκλωμάτων οδήγησης των ημιαγωγικών διακοπών VT SiC JFET. Βασικό κριτήριο για την αποτελεσματικότητα του κυκλώματος οδήγησης είναι η ελαχιστοποίηση των διακοπτικών απωλειών αλλά και των απωλειών μόνιμης αγωγής. Παράλληλα ένα κύκλωμα οδήγησης πρέπει να ενσωματώνει βασικά χαρακτηριστικά προστασίας από υπέρταση και ηλεκτρομαγνητική παρενόχληση.

3.3.1.1 Βασικές απαιτήσεις

Η διακοπτική λειτουργία των VT SiC JFETs διακρίνεται σε τέσσερις καταστάσεις, κάθε μία από τις οποίες προσδιορίζει διαφορετικές απαιτήσεις από το κύκλωμα οδήγησης.

- Μόνιμη κατάσταση αγωγής

Όπως έχει ήδη επισημανθεί στην υποενότητα 2.1.2, η βασική διαφορά ενός JFET από εάν MOSFET είναι ότι η πύλη του δεν είναι απομονωμένη από το κανάλι μέσω οξειδίου, αλλά σχηματίζει ένωση $p-n$ μεταξύ πύλης και πηγής, [193]. Η αύξηση του δυναμικού v_{GS} συνεπάγεται μείωση της περιοχής απογύμνωσης της διόδου. Αν μάλιστα η v_{GS} ξεπεράσει την τάση γονάτου της εσωτερικά σχηματιζόμενης διόδου (περίπου 2.7 V σε θερμοκρασία δωματίου), το ρεύμα πύλης θα αυξηθεί αισθητά σύμφωνα με τη χαρακτηριστική του Σχ. 2.17, προκαλώντας υψηλές απώλειες ενέργειας στο κύκλωμα οδήγησης, ή ακόμα και καταστροφή του ημιαγωγικού διακόπτη. Ωστόσο, η εφαρμογή θετικής τάσης πόλωσης είναι επιθυμητή καθώς αυξάνεται το πλάτος του καναλιού, με συνέπεια τη μείωση της αντίστασης αγωγής R_{DS-on} και την αύξηση του ρεύματος κορεσμού. Σύμφωνα με τις χαρακτηριστικές εξόδου ορθής πόλωσης του Σχ. 2.12, η πτώση τάσης υποδοχής-πηγής του SiC JFET μειώνεται σε ποσοστό 25 % όταν η v_{GS} αυξάνεται από 0 V σε 3 V και το ρεύμα υποδοχής είναι 40 A.

Συμπερασματικά, η σχεδίαση του κυκλώματος οδήγησης του normally-on SiC JFET χρίζει ιδιαίτερης προσοχής, ώστε, από τη μία να περιορίζεται το ρεύμα ορθής πόλωσης της διόδου D_{GS} , ενώ από την άλλη, να επιτυγχάνεται η ελάχιστη δυνατή αντίσταση αγωγής.

- Μόνιμη κατάσταση αποκοπής

Κατά τη μόνιμη κατάσταση αποκοπής, η τάση πύλης πρέπει να είναι αρνητικότερη της τάσης κατωφλίου (περίπου -6 V). Αν όμως η τάση πύλης μειωθεί αρκετά και ξεπεράσει την τάση κατάρρευσης, V_{GS-br} , το ρεύμα πύλης θα αυξηθεί σημαντικά οδηγώντας αναπόφευκτα στην καταστροφή του διακοπτικού στοιχείου. Η τάση V_{GS-br} είναι περίπου 8 V με 12 V αρνητικότερη της τάσης κατωφλίου και μεταβάλλεται αισθητά με τη θερμοκρασία. Το κύκλωμα οδήγησης οφείλει να αποκόπτει αποτελεσματικά τον ημιαγωγό και ταυτόχρονα να αποτρέπει την κατάρρευση της πύλης.

Η μεγαλύτερη πρόκληση στην οποία πρέπει να ανταποκριθεί το κύκλωμα οδήγησης κατά τη μόνιμη κατάσταση αποκοπής είναι η αλληλεπίδραση των v_{GD} και v_{GS} μέσω της χωρητικότητας Miller. Η αμιγώς κάθετη δομή του VT SiC JFET οδηγεί σε σχετικά μικρή τιμή της παρασιτική χωρητικότητας C_{GS} και ταυτόχρονα υψηλή τιμή της C_{GD} . Συνεπώς, η παράμετρος λ_{rss} (εξίσωση (2.12)) λαμβάνει μικρή τιμή, φανερώνοντας την ευαισθησία των VT SiC JFETs στις απότομες διακοπτικές μεταβάσεις.

Εξετάζοντας την περίπτωση διάταξης γέφυρας (JFET_L και JFET_H), διαπιστώνεται ότι η τάση υποδοχής του κάτω διακοπτικού στοιχείου JFET_L αυξάνεται απότομα από 0 V στο επίπεδο της τάσης τροφοδοσίας, V_{dc} , όταν το άνω διακοπτικό στοιχείο JFET_H μεταβαίνει από την κατάσταση αποκοπής σε αγωγή. Το επαγόμενο ρεύμα i_{CGD} ρέει μέσω της παρασιτικής χωρητικότητας C_{GD} και της αντίστασης $R_{drive-L}$ προς τον κόμβο μηδενικής τάσης (πηγή) προκαλώντας αύξηση της v_{GS-L} . Η επαγόμενη τάση ενδέχεται να είναι αρκετά μεγάλη ώστε η v_{GS-L} να ξεπεράσει την τάση κατωφλίου, οδηγώντας το JFET_L σε αγωγή και προκαλώντας βραχυκύκλωση της γέφυρας. Κατά αντιστοιχία, όταν μεταβαίνει το JFET_L σε αγωγή, το JFET_H κινδυνεύει να κλείσει λόγω της απότομης μεταβολής της τάσης v_{DS-H} .

Το κύκλωμα οδήγησης πρέπει να προσφέρει αγωγίμο δρόμο χαμηλής αντίστασης προς την πηγή για το επαγόμενο ρεύμα i_{CGD} . Η προσθήκη εξωτερικών πυκνωτών αντιστάθμισης του λόγου C_{GS}/C_{GD} αποτελεί την απλούστερη και πιο αποτελεσματική μέθοδο αντιμετώπισης του φαινομένου Miller. Μία ακόμα στρατηγική ενίσχυσης της αξιοπιστίας του κυκλώματος οδήγησης είναι η επιλογή της V_{SS} αρκετά μικρότερη της τάσης κατωφλίου, χωρίς όμως να ξεχνάμε ότι όσο μεγαλύτερη (κατ' απόλυτη τιμή) η V_{SS} , τόσο υψηλότερες είναι οι απώλειες αγωγής τρίτου τεταρτημρίου (βλέπε υποενότητα 2.3.1).

- Διακοπτικές μεταβάσεις

Οι απαιτήσεις κατά τις διακοπτικές μεταβάσεις ενός VT SiC JFET είναι αντίστοιχες με αυτές ενός MOSFET: όσο γρηγορότερα επιτευχθεί η φόρτιση/αποφόρτιση της παρασιτικής χωρητικότητας εισόδου C_{iss} ($= C_{GS} + C_{GD}$), τόσο μικρότερες θα είναι οι διακοπτικές απώλειες. Πιο συγκεκριμένα, η διαδικασία μετάβασης σε αγωγή απαιτεί τη φόρτιση της χωρητικότητας C_{GS} και την εκφόρτιση της C_{GD} , το δυναμικό της οποίας είναι αρχικά ίσο με V_{DC} από την προηγούμενη κατάσταση αποκοπής. Κατά αντίστοιχο τρόπο, η μετάβαση σε αποκοπή απαιτεί την αποφόρτιση της C_{GS} και τη φόρτιση της C_{GD} .

Βασική, λοιπόν, απαίτηση του κυκλώματος οδήγησης είναι να μπορεί να παρέχει υψηλές αιχμές ρεύματος πύλης. Για δεδομένη, όμως, τιμή των επιπέδων τροφοδοσίας V_{DD} και V_{SS} , η μέγιστη τιμή του ρεύματος πύλης καθορίζεται από τη σειριακή αντίσταση R_{drive} . Μικρή τιμή της R_{drive} οδηγεί σε γρήγορες μεταβάσεις αλλά και σε έντονες ταλαντώσεις της v_{GS} και, κατ' επέκταση, του ρεύματος υποδοχής. Η τιμή λοιπόν της R_{drive} επιλέγεται με κύριο γνώμονα την ελαχιστοποίηση των διακοπτικών απωλειών και παράλληλα τον περιορισμό του παραγόμενου ηλεκτρομαγνητικού θορύβου.

Στη συνολική αντίσταση πύλης πρέπει να συνυπολογιστεί και η παρασιτική αντίσταση του SiC JFET, R_G , που διαμορφώνεται από την πεπερασμένη αγωγιμότητα των περιοχών τύπου- p και n εντός του ημιαγωγού και των εσωτερικών αγωγών σύνδεσης (bond wires). Σύμφωνα με την εργασία [193], η τιμή της αντίστασης R_G μετρήθηκε 3 Ω σε συχνότητα 1 MHz, έχοντας βραχυκυκλώσει την υποδοχή με την πηγή. Η τιμή της R_G μεταβάλλεται με τη θερμοκρασία.

Λαμβάνοντας υπόψη τα αυστηρά όρια πόλωσης της πύλης στη μόνιμη κατάσταση αγωγής και αποκοπής, καθώς επίσης και τη σχετικά υψηλή R_G , συμπεραίνεται ότι η ελαχιστοποίηση των διακοπτικών απωλειών επιτυγχάνεται μόνο αν σε κάθε μετάβαση το κύκλωμα οδήγησης εφαρμόζει τάσεις αρκετά υψηλότερες από αυτές μόνιμης κατάστασης για μικρό χρονικό διάστημα. Η απαίτηση αυτή αποτελεί ένα από τα βασικά στοιχεία διαφοροποίησης των συμβατικών κυκλωμάτων οδήγησης (MOSFET / IGBT) από αυτά των SiC JFETs.

Ένα ακόμα σημαντικό κριτήριο στη σχεδίαση του κυκλώματος οδήγησης είναι η ελαχιστοποίηση της παρασιτικής αυτεπαγωγής πύλης, L_G , με στόχο τη μείωση των ταλαντώσεων στην v_{GS} . Αυτό μπορεί να επιτευχθεί ελαχιστοποιώντας τη φυσική απόσταση μεταξύ του κυκλώματος οδήγησης και της πύλης του διακοπτικού στοιχείου.

3.3.1.2 Τεχνικές οδήγησης

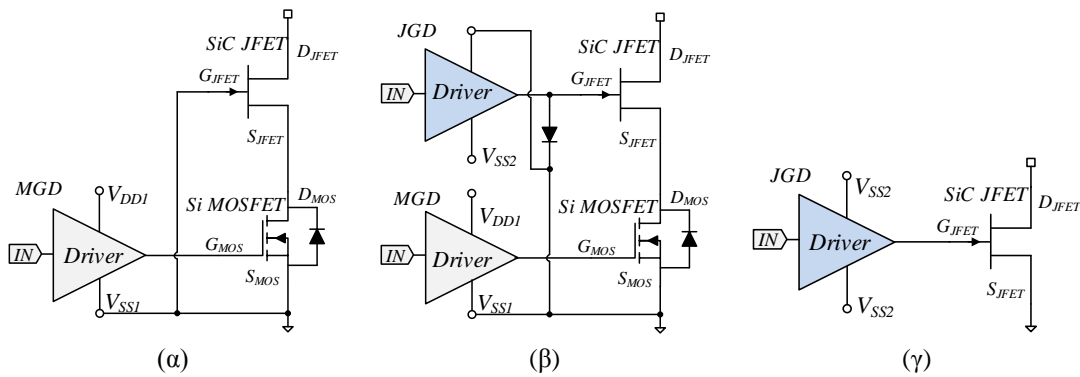
Οι δομικές ιδιαιτερότητες των SiC JFETs, όπως είναι η normally-on φύση τους και η ύπαρξη παρασιτικής διόδου μεταξύ πύλης και πηγής, καθιστούν δύσκολη τη σχεδίασης αξιόπιστου και ταυτόχρονα αποδοτικού κυκλώματος οδήγησης. Σύμφωνα με την πρόσφατη βιογραφία, υπάρχουν τρεις κύριες φιλοσοφίες οδήγησης:

- Διάταξη Cascode

Πρόκειται για την εν σειρά σύνδεση ενός Si MOSFET χαμηλής τάσης διάσπασης με ένα normally-on SiC JFET, διαμορφώνοντας από κοινού ένα normally-off διακοπτικό στοιχείο, [194]. Έτσι, η οδήγηση του νέου ημιαγωγικού διακόπτη εκφυλίζεται σε οδήγησης ενός Si MOSFET, όπως φαίνεται στο Σχ. 3.3(α). Πιο αναλυτικά, η αγωγή του Si MOSFET συνεπάγεται βραχυκύκλωση της πύλης του SiC JFET με την πηγή του, με αποτέλεσμα ο δεύτερος να άγει. Αντίθετα, μόλις το Si MOSFET μεταβεί σε κατάσταση αποκοπής, η τάση υποδοχής του αρχίζει να αυξάνεται καθώς το SiC JFET παραμένει για λίγο σε αγωγή. Η διαφορά δυναμικού υποδοχής-πηγής του Si MOSFET που εφαρμόζεται ως αρνητική τάση πόλωση στην πύλη του SiC JFET, ξεπερνά οριακά την τάση κατωφλίου του δεύτερου, οδηγώντας το σε αποκοπή. Ωστόσο, η διάταξη *Cascode* ενσωματώνει όλους τους τεχνικούς περιορισμούς και τα μειονεκτήματα της τεχνολογίας Si. Πιο συγκεκριμένα, οι απώλειες αγωγής αυξάνονται σημαντικά, δεδομένης της εν σειρά σύνδεσης των τρανζίστορ Si και SiC [55], [56], ενώ οι διακοπτικές απώλειες αυξάνονται σε ποσοστό 10 % συγκριτικά με αυτές της απευθείας οδήγησης του SiC JFET, [195]. Επίσης, η μέγιστη θερμοκρασία λειτουργίας και η ανθεκτικότητα σε σφάλματα της διάταξης *Cascode* περιορίζεται από τα χαρακτηριστικά του Si MOSFET. Τέλος, ο μέγιστος επιτρεπόμενος ρυθμός μεταβολής της τάσης dv/dt περιορίζεται από την εσωτερική αντιπαράλληλη δίοδο του Si MOSFET, αποτρέποντας την εφαρμογή της διάταξης *Cascode* σε τοπολογίες γέφυρας υψηλής διακοπτική συχνότητα [56], [195].

- Διάταξη Cascode με ανεξάρτητα κυκλώματα οδήγησης(Cascode Light)

Η παραπάνω τοπολογία εμπλουτίζεται με δύο ανεξάρτητα κυκλώματα οδήγησης, όπως παρουσιάζεται στο Σχ. 3.3(β), με στόχο τη μείωση των διακοπτικών απωλειών και τον καλύτερο έλεγχο του διακόπτη ισχύος. Τόσο το Si MOSFET όσο και το SiC JFET ελέγχονται ανεξάρτητα από το δικό τους κύκλωμα οδήγησης. Στην εκκίνηση του συστήματος ή σε περίπτωση σφάλματος του κυκλώματος οδήγησης του SiC JFET, η normally-off λειτουργία εξασφαλίζεται με την αποκοπή του Si MOSFET και την αγωγή της επιπρόσθετης διόδου D_1 , [196], [197], [198]. Όταν η τάση τροφοδοσίας του JGD (JFET gate driver) επαρκεί για την αποκοπή του τρανζίστορ SiC, το Si MOSFET παραμένει μόνιμα σε αγωγή, ενώ ο έλεγχος του πρώτου πραγματοποιείται αποκλειστικά από το JGD. Έτσι, συνδυάζονται τα πλεονεκτήματα της απευθείας οδήγησης και της διάταξης *Cascode*. Στον αντίποδα, εκτός από την αυξημένη πολυπλοκότητα, η τεχνική αυτή παρουσιάζει τους ίδιους περιορισμούς αναφορικά με τη μέγιστη επιτρεπόμενη θερμοκρασία λειτουργίας και την αξιοπιστία. Επιπλέον, η διάταξη



Σχ. 3.3. Τεχνικές οδήγησης του normally-on SiC JFET. (α) Διάταξη *Cascade*, (β) διάταξη *Cascade* με ανεξάρτητα κυκλώματα οδήγησης και (γ) ανεξάρτητο κύκλωμα οδήγησης (*stand alone*).

Cascade Light δεν επιτυγχάνει καμία βελτίωση στις απώλειες αγωγής, σε σύγκριση με την *Cascade*, καθώς το Si MOSFET είναι και πάλι συνδεδεμένο σε σειρά με το SiC JFET.

- Ανεξάρτητο κύκλωμα οδήγησης (*Stand Alone*)

Σύμφωνα με αυτή την τεχνική κάθε SiC JFET οδηγείται από ανεξάρτητο κύκλωμα οδήγησης. Η προσέγγιση αυτή είναι η καταλληλότερη για την αξιοποίηση των χαρακτηριστικών των τρανζίστορ SiC, όπως η υψηλή διακοπτική συχνότητα, οι μικρές απώλειες αγωγής, η αξιοπιστία και η δυνατότητα λειτουργίας σε υψηλή θερμοκρασία. Ωστόσο, αυτή η τεχνική απαιτεί την ανάπτυξη νέων κυκλωμάτων προστασίας από υπερένταση κατά την εκκίνηση του συστήματος ή ενδεχόμενου σφάλματος και διατάξεων προστασίας της πύλης από υπέρταση ή υπόταση. Τα *stand alone* κυκλώματα οδήγησης πηγής τάσης έχουν επικρατήσει των κυκλωμάτων πηγής ρεύματος, λόγω της μειωμένης περιπλοκότητας και του μικρού αριθμού απαιτούμενων ηλεκτρονικών στοιχείων, [53], [199].

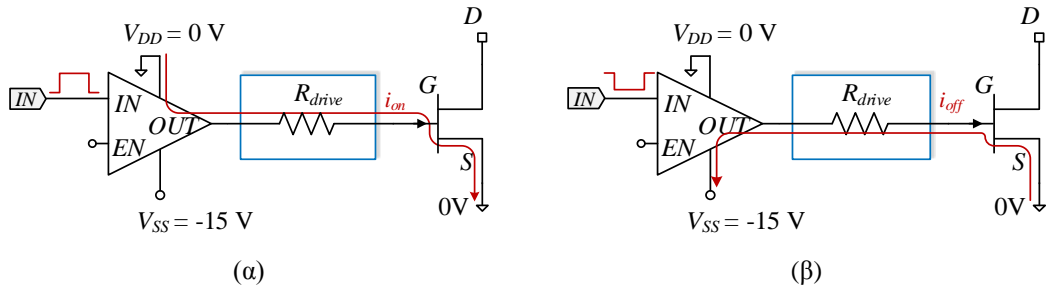
3.3.2 Συμβατικά κυκλώματα οδήγησης *stand alone*

3.3.2.1 Κύκλωμα οδήγησης *direct*

Στο Σχ. 3.4 παρουσιάζεται η απλούστερη διάταξη οδήγησης του SiC JFET και επισημαίνεται το ρεύμα πύλης κατά την κατάσταση αγωγής και αποκοπής. Τα επίπεδα της τάσης τροφοδοσίας του ενισχυτή ρεύματος επιλέγονται εντός του εύρους V_{GS-br} (τάση κατάρρευσης της ισοδύναμης διόδου πύλης) και $V_{knee(ON)}$ (τάση γονάτου της παρασιτικής D_{GS} διόδου), ίσα με $V_{DD} = 0\text{ V}$ και $V_{SS} = -15\text{ V}$ αντίστοιχα. Υπενθυμίζεται ότι η εφαρμογή τάσης πύλης αρνητικότερη της V_{GS-br} ή θετικότερη της $V_{knee(ON)}$ έχει ως αποτέλεσμα τη ροή υψηλού ρεύματος πύλης και αναπόφευκτα την καταστροφή του ημιαγωγού, [33], [55]. Επιπλέον, η τάση κατάρρευσης μεταβάλλεται με τη θερμοκρασία, ενώ παράλληλα καταγράφεται υψηλή διακύμανση της τάσης κατωφλίου μεταξύ διαφορετικών τρανζίστορ του ίδιου τύπου. Η συντηρητική επιλογή των τάσεων V_{DD} και V_{SS} οδηγεί σε αργή μεταβατική συμπεριφορά και σχετικά υψηλές απώλειες ορθής αγωγής, [54]. Με άλλα λόγια, η χρήση συμβατικών κυκλωμάτων οδήγησης δεν αξιοποιεί πλήρως τα εξαιρετικά χαρακτηριστικά της τεχνολογίας SiC.

3.3.2.2 Κύκλωμα οδήγησης *R-C-D*

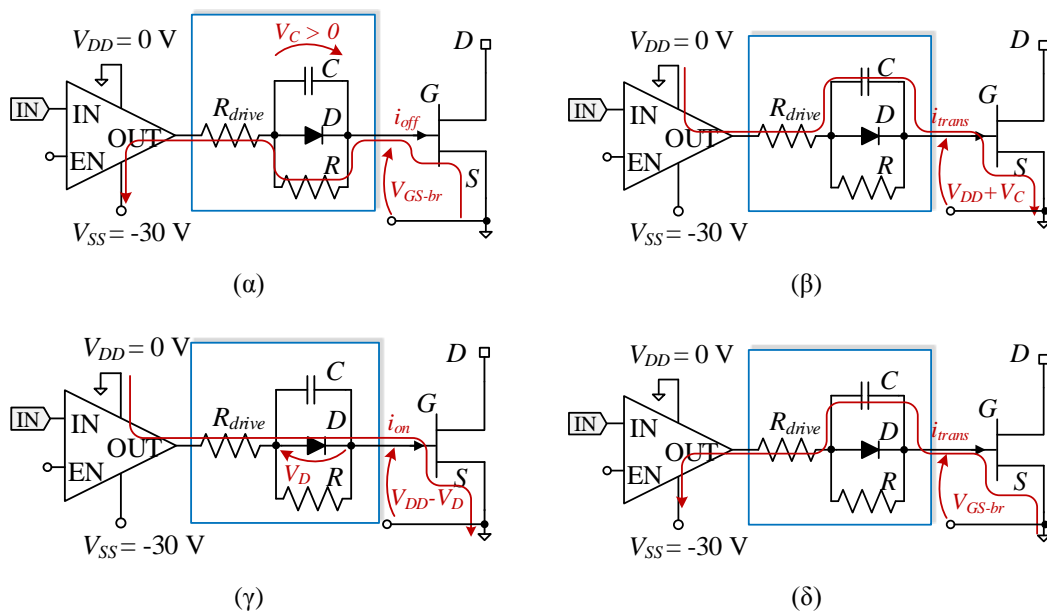
Μία βελτιωμένη έκδοση του *direct drive* είναι το κύκλωμα οδήγησης *R-C-D* του Σχ. 3.5. Το επίπεδο της θετικής τάσης τροφοδοσίας είναι 0 V , ενώ της αρνητικής τροφοδοσίας είναι -30 V ($< V_{GS-br}$). Σημειώνεται επίσης ότι η αντίσταση R_{drive} συνδέεται σε σειρά με το δίκτυο *R-*



Σχ. 3.4. Προσαρμογή του συμβατικού κυκλώματος direct drive για την οδήγηση normally-on SiC JFET. (α) Κατάσταση αγωγής και (β) κατάσταση αποκοπής.

C-D. Όταν ο ημιαγωγός βρίσκεται σε κατάσταση αποκοπής, η τάση της πύλης ισούται με την τάση κατάρρευσης, ενώ το ρεύμα πύλης περιορίζεται από την R , η τιμή της οποίας είναι συνήθως της τάξεως των μερικών δεκάδων $k\Omega$. Την ίδια στιγμή, η διαφορά δυναμικού $V_{GS-br} - V_{SS}$ εφαρμόζεται στα άκρα του πυκνωτή C , όπως απεικονίζεται στο Σχ. 3.5 (α). Η διαφορά δυναμικού V_C επιπροστίθεται στην τάση τροφοδοσίας V_{DD} κατά τη μετάβαση σε αγωγή (Σχ. 3.5 (β)) οδηγώντας το SiC JFET σε ορθή πόλωση, μέχρι την εκφόρτιση της χωρητικότητας C . Το μέγιστο ρεύμα του μεταβατικού καθορίζεται από την τιμή της σειριακής αντίστασης R_{drive} . Στη μόνιμη κατάσταση αγωγής, το ρεύμα πύλης διαρρέει τη δίοδο D , με αποτέλεσμα η v_{GS} να είναι ελαφρώς μικρότερη της V_{DD} , όπως παρατηρείται στο Σχ. 3.5 (γ). Μία διακοπτική περίοδος ολοκληρώνεται με το μεταβατικό σε αποκοπή που φαίνεται στο Σχ. 3.5 (δ). Σημειώνεται ότι ιδανικά, η χωρητικότητα C πρέπει να έχει αποφορτιστεί πλήρως από την προηγούμενη κατάσταση. Σε διαφορετική περίπτωση, το κύκλωμα παραμένει πλήρως λειτουργικό αλλά αυξάνονται ελαφρώς οι διακοπτικές απώλειες.

Εναλλακτικά, η αρνητική τάση τροφοδοσίας μπορεί να επιλεγεί μεγαλύτερη της V_{GS-br} . Σε αυτή την περίπτωση, η τάση πύλης κατά τη μόνιμη κατάσταση αποκοπής είναι πρακτικά ίση με την V_{SS} . Συνεπώς, ο ημιαγωγός δεν πολώνεται θετικά κατά τη μετάβαση σε αγωγή, οδηγώντας σε υψηλότερες διακοπτικές απώλειες.



Σχ. 3.5. Καταστάσεις λειτουργίας του κυκλώματος οδήγησης R-C-D. (α) Μόνιμη κατάσταση αποκοπής, (β) μετάβαση σε αγωγή, (γ) μόνιμη κατάσταση αγωγής και (δ) μετάβαση σε αποκοπή.

3.3.2.3 Κύκλωμα οδήγησης με διαφορετικές αντιστάσεις μετάβασης σε αγωγή και αποκοπή

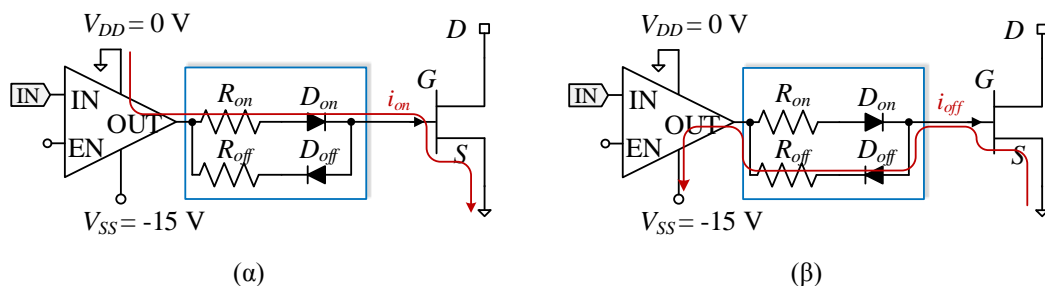
Μία τεχνική ανεξάρτητου ελέγχου του χρόνου μετάβασης σε αγωγή και αποκοπή είναι η τοποθέτηση δύο αντιστάσεων, R_{on} και R_{off} , σε σειρά με δύο αντιπαράλληλες διόδους, D_{on} και D_{off} , αντίστοιχα, όπως φαίνεται στο σχήμα Σχ. 3.6. Η διάταξη αυτή μπορεί να συνδυαστεί με το απλό κύκλωμα direct drive και τα συντηρητικά επίπεδα τάσης τροφοδοσίας, [200], [201], ή με το βελτιωμένο κύκλωμα οδήγησης R-C-D όπως στις εργασίες [20], [21]. Η τοπολογία αυτή ενδείκνυται για εφαρμογές υψηλών διακοπτικών συχνοτήτων, μέχρι 1 MHz, [200].

3.3.2.4 Κύκλωμα οδήγησης dc-coupled

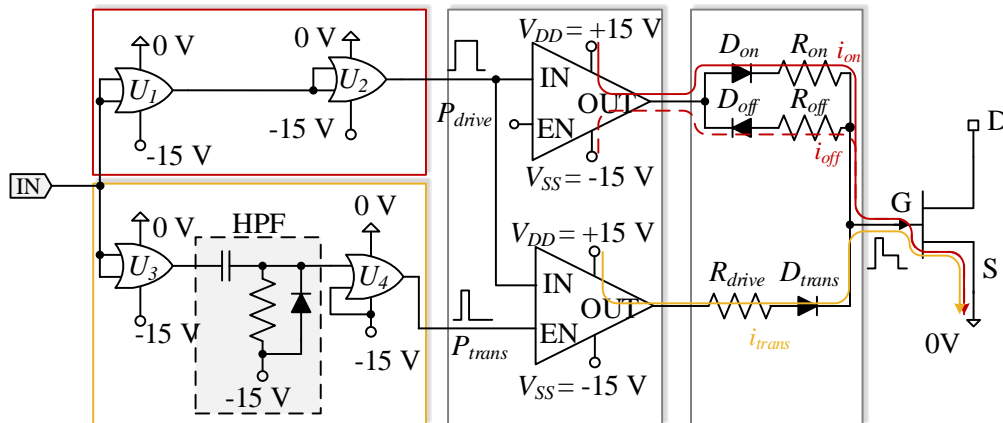
Μία ολοκληρωμένη λύση για την οδήγηση τόσο normally-on όσο και normally-off SiC JFETs αποτελεί το κύκλωμα οδήγησης dc-coupled, που παρουσιάζεται στο Σχ. 3.7. Όπως και στην περίπτωση του κυκλώματος οδήγησης R-C-D, ο ημιαγωγικός διακόπτης πολώνεται θετικά κατά τη μετάβαση σε αγωγή με στόχο την ελαχιστοποίηση των διακοπτικών απωλειών. Σε αντίθεση όμως με το R-C-D, το χρονικό διάστημα του θετικού παλμού είναι ανεξάρτητο από την παρασιτική χωρητικότητα εισόδου του στοιχείου.

Η λογική του dc-coupled κυκλώματος βασίζεται στη δημιουργία ενός παλμού μικρής διάρκειας, P_{trans} , συγχρονισμένου με τον αρχικό παλμό οδήγησης, P_{drive} , που παράγει ο επεξεργαστής, μέσω μίας διάταξης λογικών πυλών. Η χρονική διάρκεια του σύντομου παλμού καθορίζεται από τη σταθερά χρόνου ενός υπερπερατού φίλτρο RC, και είναι συνήθως της τάξεως των μερικών εκατοντάδων ns. Το συγκεκριμένο κύκλωμα περιλαμβάνει επίσης δύο βαθμίδες ενίσχυσης:

- Ο πρώτος ενισχυτής ρεύματος ρυθμίζει τα επίπεδα τάσης πύλης κατά τη μόνιμη κατάσταση αγωγής και αποκοπής. Διασαφηνίζεται ότι ο μόνος λόγος που ο αρχικός παλμός του μικροεπεξεργαστή διέρχεται μέσω των λογικών πυλών διάζευξης (U_1 και U_2) είναι η επίτευξη βέλτιστου συγχρονισμού των P_{drive} και P_{trans} . Χρησιμοποιείται η τεχνική των διαφορετικών αγωγίμων δρόμων μετάβασης σε αγωγή (R_{on} και D_{on}) και αποκοπή (R_{off} και D_{off}), για τον ανεξάρτητο έλεγχο των διακοπτικών μεταβάσεων. Η ροή του ρεύματος πύλης επισημαίνεται στο Σχ. 3.7 με κόκκινη (συνεχή-on και διακεκομμένη-off) γραμμή. Σε αντίθεση με το κύκλωμα οδήγησης R-C-D, η τιμή της αντίστασης R_{off} πρέπει να είναι αρκετά μικρή προκειμένου η μεταγωγή σε κατάσταση αποκοπής να είναι γρήγορη και οι παρασιτικές χωρητικότητες του JFET να εκφορτιστούν γρήγορα. Ωστόσο, η μικρή τιμή της R_{off} έχει ως αποτέλεσμα την αδυναμία προστασίας του ημιαγωγού σε περίπτωση κατάρρευσης της ένωσης πύλης - πηγής, [203].



Σχ. 3.6. Κύκλωμα οδήγησης με διαφορετικούς αγωγίμους δρόμους (α) μετάβασης σε αγωγή και (β) σε αποκοπή.



Σχ. 3.7. Σχηματικό διάγραμμα του κυκλώματος οδήγησης dc-coupled. Με κόκκινες γραμμές επισημαίνονται οι αγωγοί δρόμοι μόνιμης κατάστασης αγωγής και αποκοπής, ενώ με κίτρινο, ο δρόμος διακοπτικών μεταβάσεων σε αγωγή.

- Ο δεύτερος ενισχυτής ρεύματος είναι υπεύθυνος για την παραγωγή ενός σύντομου αλλά υψηλής τάσεως παλμού για γρήγορες διακοπτικές μεταβάσεις. Η είσοδος του ενισχυτή είναι ο παλμός οδήγησης P_{drive} , ενώ ο P_{trans} οδηγείται στον ακροδέκτη επίτρεψης, EN. Όσο ο ακροδέκτης επίτρεψης βρίσκεται σε κατάσταση λογικού 1, ο ενισχυτής παρέχει τις κατάλληλες αιχμές ρεύματος πύλης για τη φόρτιση της C_{iss} . Στο υπόλοιπο διάστημα, το EN λαμβάνει τιμή λογικού 0 με αποτέλεσμα ο ακροδέκτης εξόδου του ενισχυτή να βρίσκεται σε κατάσταση ανοικτού-κυκλώματος (High Z).

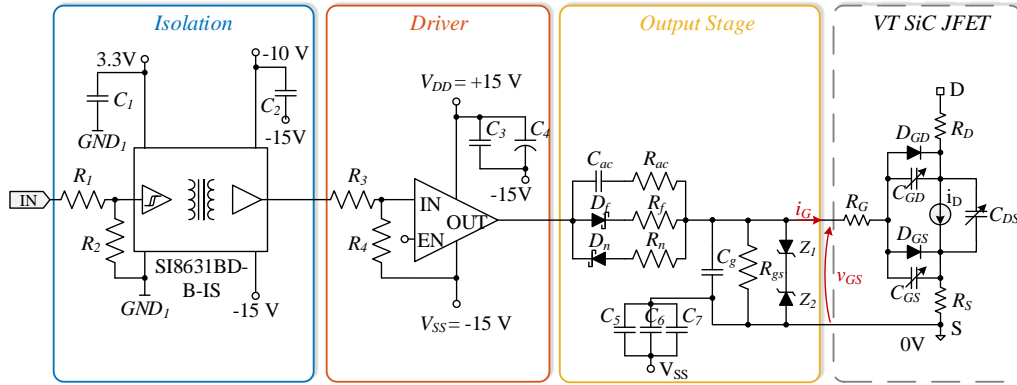
3.3.3 Προτεινόμενο κύκλωμα οδήγησης

Η προτεινόμενη τοπολογία συνδυάζει την εξαιρετική διακοπτική απόκριση του κυκλώματος dc-coupled και την απλή υλοποίηση του R-C-D. Παράλληλα, η πύλη του ημιαγωγικού διακόπτη πολώνεται ορθά στη μόνιμη κατάσταση αγωγής, [55], ενώ αποτρέπεται η λειτουργία του κοντά στην περιοχή κατάρρευσης πύλης κατά την αποκοπή. Το σχηματικό διάγραμμα του προτεινόμενου κυκλώματος οδήγησης παρουσιάζεται στο Σχ. 3.8. Για τα στάδια απομόνωσης και ενίσχυσης ισχύει η ανάλυση που παρουσιάστηκε στην ενότητα 3.2, με τη μόνη διαφορά ότι τα επίπεδα της τάσης τροφοδοσίας είναι ± 15 V. Το στάδιο εξόδου αποτελείται από τρεις παράλληλους κλάδους που επιτρέπουν ταχύτατα μεταβατικά και παρέχουν κατάλληλη πόλωση του ημιαγωγού στην κατάσταση αγωγής και αποκοπής. Ένας κεραμικός πυκνωτής $C_g = 3.3$ nF, που είναι παράλληλα συνδεδεμένος στους ακροδέκτες πύλης-πηγής του SiC JFET, αποσκοπεί στη μείωση του διακοπτικού θορύβου. Η v_{GS} δεν ξεπερνά τα επίπεδα -20 V και +3 V, που ορίζονται από τις διόδους Zener, Z_1 και Z_2 αντίστοιχα.

Στη συνέχεια ακολουθεί η περιγραφή της κάθε φάσης λειτουργίας του κυκλώματος οδήγησης βάση της οποίας προσδιορίζονται όλες οι τιμές των στοιχείων της προτεινόμενης διάταξης.

- Λειτουργία του κυκλώματος σε κατάσταση αγωγής

Σε αυτή τη φάση λειτουργίας, η εσωτερική διάδος D_{GS} μεταβαίνει σε αγωγή, υπό την προϋπόθεση ότι το επίπεδο της θετικής τάσης τροφοδοσίας V_{DD} είναι μεγαλύτερο από την πτώση τάσης $V_{knee(ON)}$. Το ρεύμα εισόδου $i_{G(fwd)}$ διέρχεται από τη διάοδο Schottky, D_f (RB160M-60TR), και την εν σειρά συνδεδεμένη αντίσταση R_f , όπως απεικονίζεται στην απλοποιημένη κυκλωματική διάταξη του Σχ. 3.9(α). Η διάδος D_f πρέπει να είναι ταχείας ανάκτησης με πολύ



Σχ. 3.8. Σχηματικό διάγραμμά του προτεινόμενου κυκλώματος οδήγησης των normally-on SiC JFETs.

μικρή πτώση τάσης κατά την αγωγή, για να περιοριστούν οι απώλειες. Η τιμή της αντίστασης R_f δίνεται από την (3.1) και επιλέγεται τέτοια ώστε το ρεύμα ορθής πόλωσης να περιορίζεται σε μερικά mA. Η ακριβής τιμή του ρεύματος $i_{G(fwd)}$ επιλέγεται με κύριο γνώμονα την ελαχιστοποίηση της αντίστασης αγωγής, R_{DS-on} και παράλληλα την ελαχιστοποίηση της καταναλισκόμενης ισχύος στο κύκλωμα οδήγησης. Οι παραπάνω απαιτήσεις ικανοποιούνται στο γόνατο της καμπύλης i_G-v_{GS} (βλέπε Σχ. 2.17), στην οποία περίπτωση η αντίσταση R_f λαμβάνει την τιμή $R_f = 250 \Omega$. Υπενθυμίζεται ότι περαιτέρω μείωση της R_f δεν οδηγεί σε αισθητή αύξηση της $V_{GS(fwd)}$ αλλά αυξάνει την κατανάλωση ισχύος του κυκλώματος οδήγησης. Στο ίδιο χρονικό διάστημα, ο πυκνωτής C_{ac} πολώνεται θετικά, σύμφωνα με την (3.2). Υπό αυτή την κατάσταση λειτουργίας, οι απώλειες αγωγής του SiC JFET υπολογίζονται από την εξίσωση (3.3), όπου Δt_{on} το χρονικό διάστημα που ο διακόπτης βρίσκεται σε κατάσταση αγωγής.

$$R_f = \frac{V_{DD} - V_{GS(fwd)} - V_{Df}}{i_{G(fwd)}} \quad (3.1)$$

$$v_C = V_{DD} - V_{GS(fwd)} \quad (3.2)$$

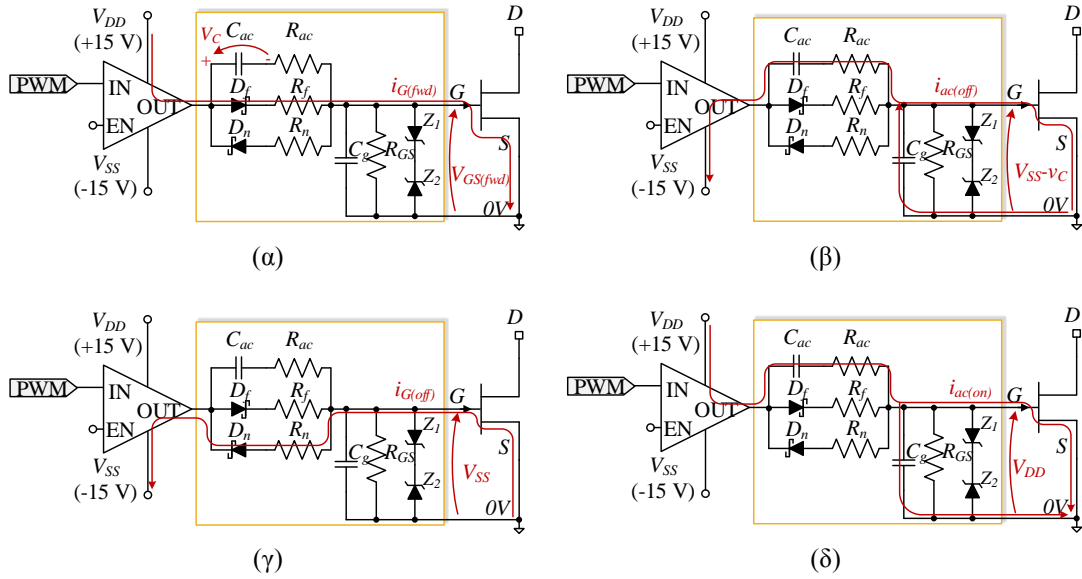
$$E_{on} = v_{DS} \cdot i_D \cdot \Delta t_{on} \quad (3.3)$$

- Μεταγωγή σε αποκοπή

Κατά τη μετάβαση του ημιαγωγικού στοιχείου σε αποκοπή, αρνητική τάση παρέχεται από τον ενισχυτή ρεύματος όπως φαίνεται στο Σχ. 3.9(β). Δεδομένου ότι ο πυκνωτής C_{ac} είναι φορτισμένος από την προηγούμενη κατάσταση, η τιμή της v_{GS} ισούται με το άθροισμα (κατ' απόλυτη τιμή) της V_{SS} και της v_C , σύμφωνα με την (3.4), βελτιώνοντας τη δυναμική απόκριση του SiC JFET.

$$v_{GS} = V_{SS} - v_C \quad (3.4)$$

Το μεταβατικό φαινόμενο ισοδυναμεί ουσιαστικά με την αποφόρτιση τριών χωρητικοτήτων, της παρασιτικής χωρητικότητας C_{GS} , της C_g και της C_{ac} στην εσωτερική αντίσταση R_G και την αντίσταση σειράς R_{ac} . Η τιμή της R_{ac} πρέπει να επιλεγεί με τέτοιο τρόπο ώστε να επιτρέπονται υψηλές αιχμές ρεύματος πύλης και παράλληλα να επιτυγχάνεται ικανοποιητική απόσβεση των ανεπιθύμητων ταλαντώσεων τάσης και ρεύματος υποδοχής. Το τυπικό εύρος διακύμανσης της σειριακής αντίστασης είναι $1 \Omega - 10 \Omega$. Στη συγκεκριμένη εφαρμογή επιλέχθηκε $R_{ac} = 5 \Omega$.



Σχ. 3.9. Λειτουργία του προτεινόμενου κυκλώματος οδήγησης (απλοποιημένο σχέδιο) στις διάφορες καταστάσεις. (α) Μόνιμη κατάσταση αγωγής, (β) μετάβαση σε κατάσταση αποκοπής, (γ) μόνιμη κατάσταση αποκοπής και (δ) μετάβαση σε αγωγή.

Η τιμή της χωρητικότητας C_{ac} υπολογίζεται από τη σχέση (3.5), όπου Q_{ac} είναι το φορτίο του πυκνωτή και μπορεί να θεωρηθεί ως το άθροισμα του φορτίου πύλης του SiC JFET, Q_G , με το φορτίο του πυκνωτής C_g που δίνεται από την (3.6), στην οποία έχει γίνει η αντικατάσταση $v_{GS} = V_{SS}$. Αν υπο-διαστασιολογηθεί ο C_{ac} , τότε θα αποφορτιστεί γρήγορα με αποτέλεσμα η μεταγωγή σε αποκοπή να συνεχιστεί με πολύ πιο αργό ρυθμό μέσω του σκέλους R_n - D_n . Αν, αντίθετα, υπερ-διαστασιολογηθεί ο C_{ac} , τότε ενδέχεται να μην εκφορτίζεται ποτέ στο χρονικό διάστημα μίας περιόδου. Υπό αυτές τις συνθήκες, ο C_{ac} διατηρεί θετική τάση στα άκρα του που καταναλώνεται σταδιακά στην αντίσταση R_f (με σταθερά χρόνου $\tau_{ac} = R_f C_{ac}$) μέσω της διόδου D_f . Το γεγονός αυτό δεν προκαλεί λειτουργικά προβλήματα, αλλά περιορίζει τη δυναμική απόκριση του SiC JFET.

$$C_{ac} = \frac{Q_{ac}}{v_C} = \frac{Q_G + Q_{C_g}}{v_C} \quad (3.5)$$

$$C_g = \frac{Q_g}{V_{SS}} \quad (3.6)$$

Εν κατακλείδι, το κύκλωμα οδήγησης παρουσιάζει ιδανική συμπεριφορά όταν ο πυκνωτής C_{ac} αποφορτίζεται πλήρως ταυτόχρονα με τις χωρητικότητες $C_G // C_g$. Σε αυτή την περίπτωση, η τιμή της C_{ac} δίνεται από την (3.7). Αν η C_g επιλεγεί 3.3 nF και το φορτίο πύλης του normally-on SiC JFET είναι 62 nC, σύμφωνα με τα φύλλα προδιαγραφών, προκύπτει $C_{ac} = 9$ nF.

$$C_{ac} = \frac{Q_{GS} + |V_{SS}| \cdot C_g}{V_{DD} - V_{GS(fwd)}} \quad (3.7)$$

- Λειτουργία του κυκλώματος σε κατάσταση αποκοπής

Στη μόνιμη κατάσταση αποκοπής, τάση V_{SS} εφαρμόζεται στα άκρα πύλης-πηγής, ενώ ρέει αρνητικό ρεύμα μέσω της αντίστασης R_n και της διόδου D_n (*RB160M-60TR*), όπως φαίνεται στο Σχ. 3.9(γ). Η αντίσταση R_n προστατεύει από υψηλά ρεύματα πύλης στην περίπτωση που ο

διακόπτης ισχύος εισέλθει στην περιοχή κατάρρευσης, σύμφωνα με την (3.8). Τα φύλλα προδιαγραφών του συγκεκριμένου SiC JFET διασφαλίζουν ότι η τάση κατάρρευσης δεν ξεπερνά τα -15 V όταν ο ημιαγωγός λειτουργεί σε θερμοκρασία μικρότερη των $150\text{ }^\circ\text{C}$. Ωστόσο, προτείνεται η επιλογή σχετικά μεγάλης R_n στην περίπτωση που η θερμοκρασία λειτουργίας του SiC ξεπεράσει το όριο αυτό.

Στον αντίποδα, όσο μικρότερη η τιμή της R_n , τόσο πιο σταθερή είναι η v_{GS} κατά την αποκοπή, γεγονός που συντελεί στην ανθεκτικότητα έναντι του φαινομένου Miller. Στη συγκεκριμένη εφαρμογή επιλέχθηκε $R_n = 50\ \Omega$.

$$R_n = \frac{V_{SS} - V_{D_n} - V_{GS-br}}{i_{G-br}} \quad (3.8)$$

- Μετάβαση σε κατάσταση αγωγής

Σε αυτή τη φάση λειτουργίας, ο ενισχυτής ρεύματος τροφοδοτεί το SiC JFET με θετική τάση V_{DD} , μέσω του κλάδου $C_{ac}-R_{ac}$, όπως απεικονίζεται στο Σχ. 3.9(δ). Όπως αναλύθηκε προηγουμένως, ο πυκνωτής C_{ac} έχει ιδανικά αποφορτιστεί πλήρως από την προηγούμενη κατάσταση.

- Αντιμετώπιση του φαινομένου Miller για εφαρμογές γέφυρας

Καθώς το κύκλωμα οδήγησης προορίζεται για εφαρμογές διατάξεων γέφυρας, η C_g τοποθετείται για την καταστολή της ανεπιθύμητης υπερύψωσης της v_{GS} που οφείλεται στη χωρητικότητα Miller, παρουσία έντονων μεταβολών dv_{DS}/dt . Πιο συγκεκριμένα, το παρασιτικό ρεύμα i_{CGD} ρέει μέσω της R_n προς τη γη προκαλώντας αύξηση της v_{GS} όταν ο συμπληρωματικός διακόπτης μεταβαίνει σε αγωγή σύμφωνα με την (3.9).

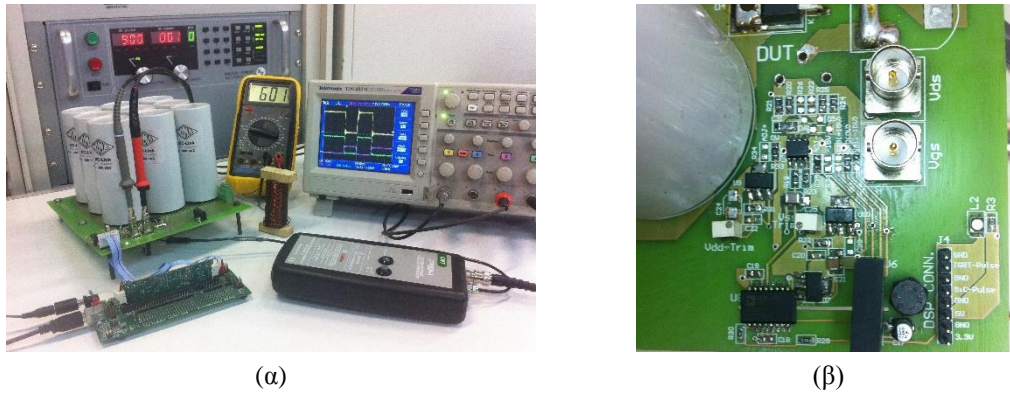
$$v_{GS} = -V_{SS} + R_n \cdot i_{CGD} \quad (3.9)$$

Το προτεινόμενο κύκλωμα οδήγησης αντιμετωπίζει αποτελεσματικά την αλληλεπίδραση των v_{GS} και v_{GD} με βάση τις ακόλουθες τεχνικές:

- Η προσθήκη της C_g βοηθάει στην αντιστάθμιση του λόγου C_{GS}/C_{GD} . Ωστόσο η τιμή της πρέπει να επιλεγεί πολύ προσεκτικά καθώς η υπερ-διαστασιολόγηση αυτής οδηγεί σε αργές διακοπτικές μεταβάσεις.
- Τρεις κεραμικοί πυκνωτές απόζευξης συνδέονται όσο το δυνατόν πλησιέστερα στον ακροδέκτη της πηγής διαμορφώνοντας έναν αγωγίμο δρόμο χαμηλής αντίστασης που επιτρέπει τη ροή του i_{CGD} προς το V_S .
- Όπως προαναφέρθηκε, μία αποτελεσματική μέθοδος για την ενίσχυση της ανθεκτικότητας του συστήματος έναντι του φαινομένου Miller είναι η μείωση της αντίστασης R_n , έχοντας εξασφαλίσει ότι το SiC JFET δε υπεισέρχεται στην περιοχή κατάρρευσης της πύλης.

3.3.4 Πειραματικά αποτελέσματα

Η πειραματική διάταξη αποτελείται από μία πηγή τάσης $V_{dc} = 600\text{ V}$, ένα επαγωγικό φορτίο, χωρητικότητας $710\ \mu\text{H}$ και δύο ημιαγωγικούς διακόπτες σε συνδεσμολογία ημιγέφυρας (JFET_H και JFET_L). Διπλός παλμός έναυσης εφαρμόζεται στο JFET_H, ενώ το JFET_L παραμένει σε αποκοπή. Πρόκειται ουσιαστικά για τη γνωστή τοπολογία διπλού παλμού του Σχ. 2.41, η



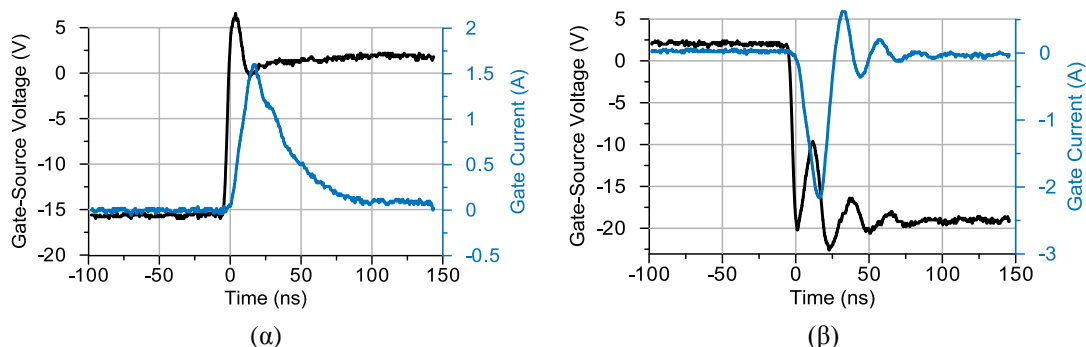
Σχ. 3.10. (α) Πειραματική διάταξη και (β) κύκλωμα οδήγησης.

δομή και λειτουργίας που οποίου περιγράφονται στο Παράρτημα Α. Η πειραματική διάταξη παρουσιάζεται στο Σχ. 3.10. Ο Πίνακας 3.2 συγκεντρώνει τις τιμές αναφοράς των ηλεκτρονικών εξαρτημάτων του προτεινόμενου κυκλώματος οδήγησης για την πειραματική διερεύνηση.

3.3.4.1 Δυναμική απόκριση του normally-on SiC JFET

Η κυματομορφή της v_{GS} και του ρεύματος i_G κατά τη μετάβαση του ημιαγωγικού διακόπτη σε αγωγή και αποκοπή σε συνθήκες κενού φορτίου δίνονται στο Σχ. 3.11(α) και (β), αντίστοιχα. Η v_{GS} μεταβαίνει στη νέα κατάσταση σε χρόνο 3.25 ns και σταθεροποιείται στο επίπεδο $V_{GS(fwd)} = 2.6$ V. Στη μόνιμη κατάσταση αγωγής, η διαφορά δυναμικού στα άκρα της χωρητικότητας C_{ac} είναι 12.4 V. Η διάρκεια της αιχμής του ρεύματος πύλης κατά τη μετάβαση σε αγωγή είναι 30.8 ns, ενώ η μέγιστη τιμή της είναι 1.60 A. Υπενθυμίζεται ότι αυτή είναι η χειρότερη περίπτωση λειτουργίας, καθώς οι παρασιτικές χωρητικότητες λαμβάνουν τη μέγιστη τιμή τους όταν η τάση v_{DS} είναι μηδενική.

Κατά τη μετάβαση σε αποκοπή, το κύκλωμα οδήγησης παρέχει τάση αρνητικότερη της V_{SS} . Σύμφωνα με την (3.4), η αναμενόμενη τάσης πύλης ήταν -27,4V. Ωστόσο, η v_{GS} περιορίζεται αποτελεσματικά στην τάση κατάρρευσης της διόδου Zener, Z_I , -20 V. Το εύρος της αιχμής ρεύματος κατά την αποκοπή είναι 17.95 ns, ενώ η μέγιστη τιμή της είναι -2.16 A.



Σχ. 3.11. Τάση πύλης-πηγής και ρεύμα πύλης κατά τη μετάβαση του SiC JFET σε (α) αγωγή και (β) αποκοπή.

Πίνακας 3.2. Τιμές αναφοράς των παραμέτρων του προτεινόμενου κυκλώματος οδήγησης.

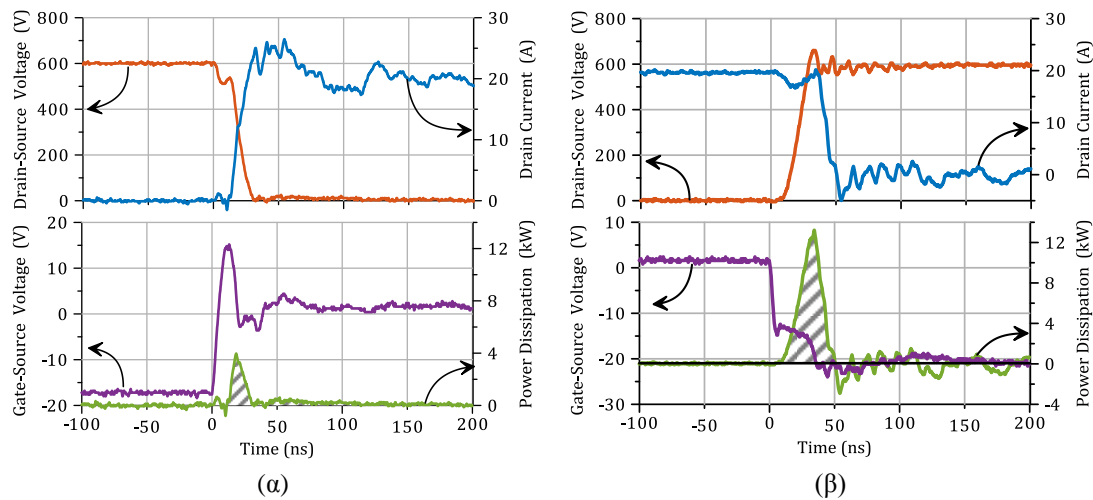
| Παράμετρος | R_{ac} | C_{ac} | R_f | R_n | C_g | V_{DD} | V_{SS} |
|------------|----------|----------|-------|-------|--------|----------|----------|
| Τιμή | 5.1 Ω | 10 nF | 265 Ω | 50 Ω | 100 pF | 15 V | -15 V |

Οι διακοπτικές μεταβάσεις του normally-on SiC JFET, οδηγούμενο από την προτεινόμενη τοπολογία, παρουσιάζονται στο Σχ. 3.12. Στο συγκεκριμένο πείραμα, η τάση του dc ζυγού είναι 600 V και το ρεύμα του επαγωγικού φορτίου 20 A. Ο συνολικός χρόνος μετάβασης σε αγωγή είναι μόλις 24 ns και οι αντίστοιχες διακοπτικές απώλειες είναι 66.1 μJ . Χαρακτηριστικό στοιχείο των SiC JFETs είναι ο υψηλός ρυθμός μεταβολής της τάσης, $dv/dt = -17.7 \text{ kV}/\mu\text{s}$ και του ρεύματος $di/dt = 1 \text{ kA}/\mu\text{s}$. Ο συνολικός χρόνος μετάβασης σε αποκοπή μετρήθηκε ίσος με 45 ns και οι αντίστοιχες διακοπτικές απώλειες 222.1 μJ . Ο ρυθμός μεταβολής της τάσης είναι $dv/dt = 24 \text{ kV}/\mu\text{s}$ και του ρεύματος είναι $di/dt = 1.4 \text{ kA}/\mu\text{s}$.

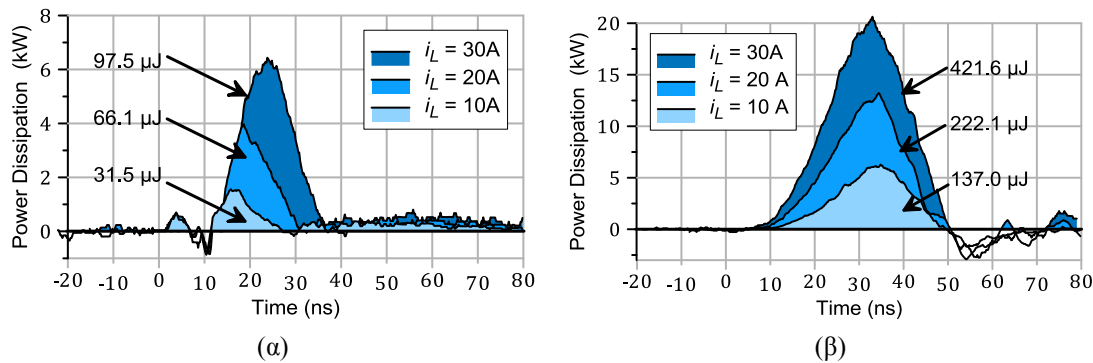
Στο Σχ. 3.13 απεικονίζονται οι διακοπτικές απώλειες του normally-on SiC JFET για διαφορετικές τιμές του ρεύματος φορτίου, ενώ η τάση του dc-ζυγού παραμένει σταθερή στα 600 V. Τα αποτελέσματα αυτής της διερεύνησης αποτυπώνουν την αποδοτικότητα του προτεινόμενου κυκλώματος οδήγησης σε ένα ευρύ φάσμα συνθηκών λειτουργίας.

3.3.4.2 Βέλτιστη επιλογή παραμέτρων

Στην παρούσα παράγραφο παρουσιάζεται η διαδικασία βελτιστοποίησης του προτεινόμενου κυκλώματος οδήγησης, μέσω παραμετρικής ανάλυσης. Πιο συγκεκριμένα, καταγράφεται η δυναμική απόκριση του SiC JFET, ενώ μεταβάλλονται οι τιμές των ηλεκτρονικών εξαρτημάτων του κυκλώματος οδήγησης. Βασικά κριτήρια της



Σχ. 3.12. Τάσεις v_{DS} και v_{GS} , ρεύμα i_D και καταναλισκόμενη ισχύς κατά τη μετάβαση σε (α) αγωγή και (β) αποκοπή του normally-on VT SiC JFET, οδηγούμενο από την προτεινόμενη τοπολογία.



Σχ. 3.13. Διακοπτικές απώλειες κατά τη μετάβαση σε (α) αγωγή και (β) αποκοπή του normally-on SiC JFET όταν οδηγείται από την προτεινόμενη τοπολογία.

αποτελεσματικότητας του κυκλώματος οδήγησης σε αυτή την ανάλυση αποτελούν οι διακοπτικές απώλειες και η ανθεκτικότητα κατά την αλληλεπίδραση των τάσεων v_{GS} και v_{GD} .

Μία αξιόπιστη μέθοδος για την ποσοτικοποίηση του θορύβου που υπεισέρχεται στην v_{GS} είναι ο υπολογισμός του λόγου σήματος προς θόρυβο (Signal to Noise Ratio - SNR). Το μέγεθος αυτό χρησιμοποιείται ευρέως σε εφαρμογές τηλεπικοινωνιών και επεξεργασίας σήματος και ορίζεται ως ο λόγος της ισχύος του σήματος προς την ισχύ του θορύβου, σύμφωνα με την (3.10). Όταν, τόσο το σήμα, όσο και ο θόρυβος εξελίσσονται στην ίδια συχνότητα, η (3.10) μπορεί να εκφραστεί σε λογαριθμική κλίμακα, όπως στην (3.11).

$$SNR = \frac{P_{signal}}{P_{noise}} \quad (3.10)$$

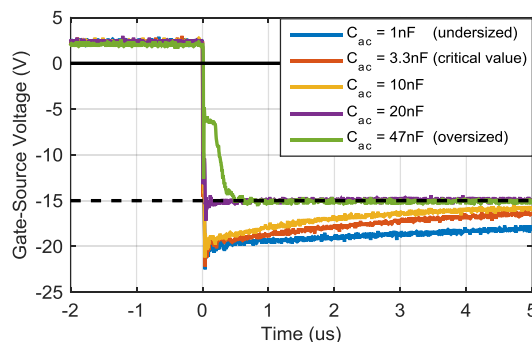
$$SNR_{dB} = 20 \cdot \log_{10} \left(\frac{V_{signal}}{V_{noise}} \right) \quad (3.11)$$

- Μεταβλητή χωρητικότητα C_{ac}

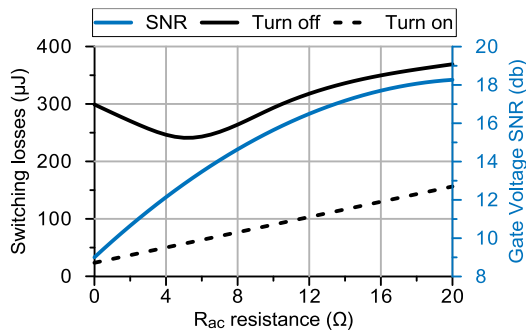
Η δυναμική απόκριση του SiC JFET κατά τη μετάβαση σε αποκοπή για διαφορετικές τιμές της χωρητικότητας C_{ac} απεικονίζεται στο Σχ. 3.14. Επιβεβαιώνεται ότι μικρή τιμή της C_{ac} (περίπτωση 1 nF) έχει ως αποτέλεσμα την ημιτελή οδήγηση του διακόπτη ισχύος. Σε αυτή την περίπτωση, η μετάβαση σε αποκοπή ολοκληρώνεται μέσω του σκέλους R_n-D_n . Σύμφωνα με τα πειραματικά αποτελέσματα, η οριακή τιμή της C_{ac} , για την οποία η v_{GS} περιορίζεται στα -15 V, είναι 3.3 nF. Σε συμφωνία με τη θεωρητική ανάλυση, παρατηρείται ότι όταν η C_{ac} τεθεί ίση ή μεγαλύτερη από 10 nF, η τάση πύλης γίνεται αρνητικότερη της V_{SS} , οδηγώντας σε ταχύτερες διακοπτικές μεταβάσεις.

- Μεταβλητή αντίσταση R_{ac}

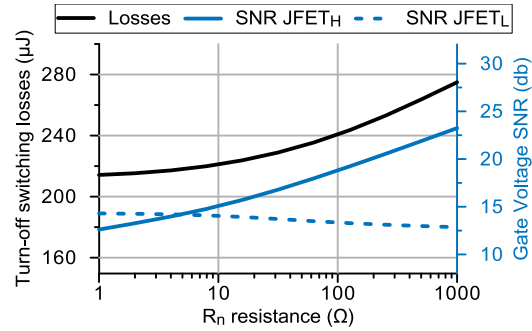
Ο χρόνος φόρτισης/εκφόρτισης των παρασιτικών χωρητικότητων του SiC JFET εξαρτάται σε μεγάλο βαθμό από την τιμή της σειριακής αντίστασης R_{ac} . Ωστόσο, όσο μειρότερη η τιμή αυτής της αντίστασης, τόσο εντονότερες οι ταλαντώσεις της τάσης και του ρεύματος στις διακοπτικές μεταβάσεις. Στο Σχ. 3.15 παρουσιάζεται η μεταβολή των διακοπτικών απωλειών (μαύρο χρώμα) του JFET_H όταν η τάση του dc ζυγού είναι 600 V και το ρεύμα φορτίου 20 A, συναρτήσει της τιμής της R_{ac} . Στο ίδιο γράφημα απεικονίζεται ο λόγος SNR_{dB} της τάσης v_{GS} του συμπληρωματικού τρανζίστορ, JFET_L, που είναι μόνιμα σε αποκοπή. Η επίδραση της υπερύψωσης της τάσης και του ρεύματος στην περίπτωση που $R_{ac} = 0 \Omega$, αντικατοπτρίζεται



Σχ. 3.14. Δυναμική απόκριση του normally-on SiC JFET για διαφορετικές τιμές της χωρητικότητας C_{ac} .



Σχ. 3.15. Διακοπτικές απώλειες του normally-on SiC JFET_H στα 600 V, 20 A και SNR της τάσης πύλης του JFET_L για διαφορετικές τιμές της αντίστασης R_{ac} .



Σχ. 3.16. Διακοπτικές απώλειες μετάβασης σε αποκοπή του normally-on SiC JFET_H στα 600 V, 20 A και SNR της τάσης πύλης των JFET_H και JFET_L για διαφορετικές τιμές της αντίστασης R_n .

τόσο στις αυξημένες απώλειες μετάβασης σε αποκοπή όσο και στη χαμηλή τιμή της παραμέτρου SNR_{db} .

- Μεταβλητή αντίσταση R_n

Η τιμή της αντίστασης R_n επηρεάζει αισθητά τις διακοπτικές απώλειες μετάβασης σε αποκοπή ενώ παράλληλα, αποτρέπει τη λειτουργία του ημιαγωγικού διακόπτη στην περιοχή κατάρρευσης. Επιπλέον, η αντίσταση R_n επηρεάζει την τιμή του λόγου SNR_{db} τόσο του JFET_H όσο και του JFET_L της ίδιας ημιγέφυρας. Πιο συγκεκριμένα, η μείωση της R_n οδηγεί σε μείωση της παραμέτρου SNR_{db} του ενεργού διακόπτη ισχύος και αύξηση του SNR_{db} του συμπληρωματικού JFET_L, όπως φαίνεται στο Σχ. 3.16. Αξίζει επίσης να σημειωθεί ότι η επίδραση της R_n στις διακοπτικές απώλειες μετάβασης σε αγωγή είναι αμελητέα.

- Μεταβλητή χωρητικότητα C_g

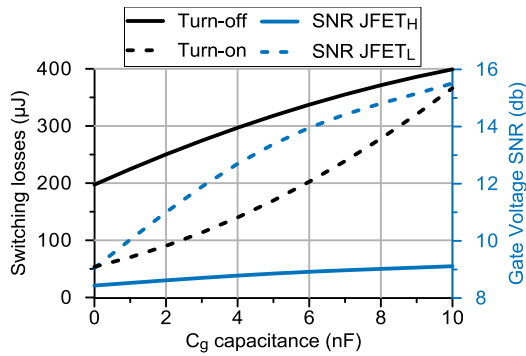
Στο Σχ. 3.17 απεικονίζεται η μεταβολή των διακοπτικών απωλειών του JFET_H και της παραμέτρου SNR_{db} , συναρτήσει της χωρητικότητας C_g . Όπως ήταν αναμενόμενο, η απόδοση του συστήματος μειώνεται με μεγαλύτερη τιμή της C_g , ενώ παράλληλα μειώνεται η αλληλεπίδραση των τάσεων v_{GS} και v_{GD} . Πιο συγκεκριμένα, οι συνολικές διακοπτικές απώλειες είναι 260 μJ όταν $C_g = 0$ nF, και πενταπλασιάζονται όταν $C_g = 10$ nF.

- Μεταβλητή τάση θετικής τροφοδοσίας V_{DD}

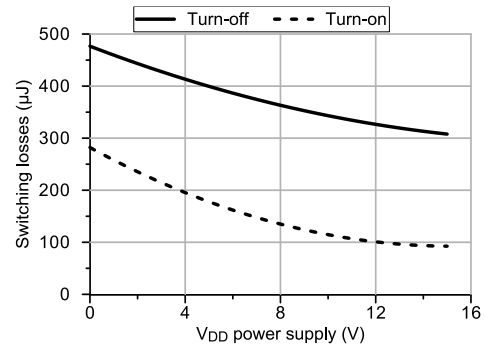
Μία από τις πιο καθοριστικές παραμέτρους του προτεινόμενου κυκλώματος οδήγησης είναι η τιμή της θετικής τάσης τροφοδοσίας του ενισχυτή ρεύματος. Στο Σχ. 3.18 καταγράφονται οι διακοπτικές απώλειες του normally-on SiC JFET για διαφορετικές τιμές της V_{DD} . Πρέπει να σημειωθεί ότι παράλληλα V_{DD} μεταβάλλεται και η τιμή της R_f στο πλαίσιο αυτού του πειράματος, έτσι ώστε να ικανοποιείται πάντα η (3.1). Διαπιστώνεται ότι η μεταβολή των διακοπτικών απωλειών συναρτήσει της V_{DD} έχει τη μορφή πολυωνύμου δευτέρου βαθμού.

3.3.4.3 Συγκριτική μελέτη με τις εναλλακτικές τοπολογίες οδήγησης

Στην παράγραφο αυτή συγκρίνεται η απόκριση του προτεινόμενου κυκλώματος οδήγησης με αυτή των εναλλακτικών τοπολογιών της υποενότητας 3.3.2. Ο Πίνακας 3.3 συγκεντρώνει τις τιμές των ηλεκτρονικών στοιχείων και παραμέτρων (R_{drive} , C_{ac} , V_{DD} κ.λπ.) που διατηρούνται ίδιες για όλα τα υπό εξέταση κυκλώματα, για λόγους αξιοπιστίας των αποτελεσμάτων. Οι διακοπτικές απώλειες μετάβασης σε αγωγή και αποκοπή του normally-on VT SiC JFET για τρεις τιμές του ρεύματος υποδοχής παρουσιάζονται στο Σχ. 3.19. Παρατηρείται ότι το



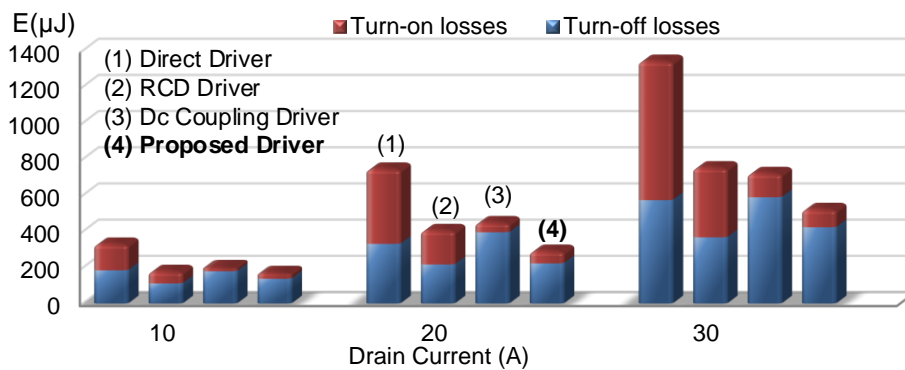
Σχ. 3.17. Διακοπτικές απώλειες του normally-on SiC JFET_H στα 600 V, 20 A και SNR της τάσης πύλης των JFET_H και JFET_L για διαφορετικές τιμές της χωρητικότητας C_g .



Σχ. 3.18. Διακοπτικές απώλειες μετάβασης σε αγωγή και αποκοπή του normally-on SiC JFET_H στα 600 V, 20 A για διαφορετικές τιμές της θετικής τάσης τροφοδοσίας V_{DD} .

προτεινόμενο κύκλωμα οδήγησης έχει αντίστοιχη συμπεριφορά με αυτή της διάταξης R-C-D κατά τη μετάβαση σε αγωγή και πανομοιότυπη απόκριση με αυτή του dc-coupled κατά τη μετάβαση σε αγωγή. Διαπιστώνεται επίσης ότι η συμβατική μέθοδος οδήγησης των IGBTs και MOSFET, direct drive, είναι η λιγότερο αποτελεσματική. Συνεπώς, η προτεινόμενη τοπολογία συνδυάζει καλή δυναμική συμπεριφορά με μειωμένη πολυπλοκότητα, υψηλή αξιοπιστία και χαμηλό κόστος παρασκευής.

Ένας σημαντικό μειονέκτημα του προτεινόμενου κυκλώματος είναι ο περιορισμός της μέγιστη συχνότητας λειτουργίας στα 200 kHz, καθώς η χωρητικότητα C_{ac} δεν προλαβαίνει να εκφορτιστεί. Υπό αυτές τις συνθήκες, οι απώλειες μετάβασης σε αγωγή αυξάνονται κατά 50%. Ακόμα και έτσι, η προτεινόμενη τοπολογία παραμένει η βέλτιστη επιλογή βάσει των συνολικών διακοπτικών απωλειών.



Σχ. 3.19. Διακοπτικές απώλειες του normally-on SiC JFET για διαφορετικές τιμές του ρεύματος υποδοχής, όταν οδηγείται από τις υπό εξέταση τοπολογίες.

Πίνακας 3.3. Τιμές των ηλεκτρικών στοιχείων και παραμέτρων των υπό εξέταση κυκλωμάτων οδήγησης.

| Παράμετρος | R_{drive} / R_{ac} | C / C_{ac} | R_f / R_{on} | R_n / R_{off} | C_g | $V_{SS} - V_{DD}$ |
|-------------------|----------------------|--------------|----------------|-----------------|--------|-------------------|
| Direct Driver | | - | - | - | | -15 V ÷ 0 V |
| R-C-D Driver | 5.1 Ω | 10 nF | - | 12 kΩ | 100 pF | -30 V ÷ 0 V |
| Dc-coupled Driver | | - | 265 Ω | 51 Ω | | -15 V ÷ 15 V |
| Proposed Driver | | 10 nF | 265 Ω | 51 Ω | | -15 V ÷ 15 V |

3.3.4.4 Λειτουργία του normally-on SiC JFET στη μόνιμη κατάσταση αγωγής

Όπως αποδείχθηκε από την παραπάνω συγκριτική μελέτη, το προτεινόμενο κύκλωμα οδήγησης αποτελεί τη βέλτιστη επιλογή για την ελαχιστοποίηση των διακοπτικών απωλειών. Παράλληλα όμως, η θετική τάση πόλωσης συνεισφέρει στη μείωση και των απωλειών αγωγής. Στο Σχ. 3.20 καταγράφεται η πτώση τάσης του normally-on VT SiC JFET όταν οδηγείται με θετική ή μηδενική πόλωση. Στο ίδιο γράφημα συμπεριλαμβάνεται, ως μέτρο σύγκρισης, η πτώση τάσης του normally-off SiC JFET καθώς επίσης και του Si IGBT. Μείωση των απωλειών αγωγής σε ποσοστό 15.8% επετεύχθη με την εφαρμογή ορθής πόλωσης σε σύγκριση με την περίπτωση μηδενικής πόλωσης. Παρατηρείται επίσης ότι οι απώλειες αγωγής της προτεινόμενης τοπολογίας είναι 4 φορές μικρότερες από τις αντίστοιχες του IGBT και 25.3 % μειωμένες σε σύγκριση με αυτές του normally-off SiC JFET.

3.4. Κυκλώματα Οδήγησης των normally-off SiC JFETs

3.4.1 Συμβατικά κυκλώματα οδήγησης stand alone

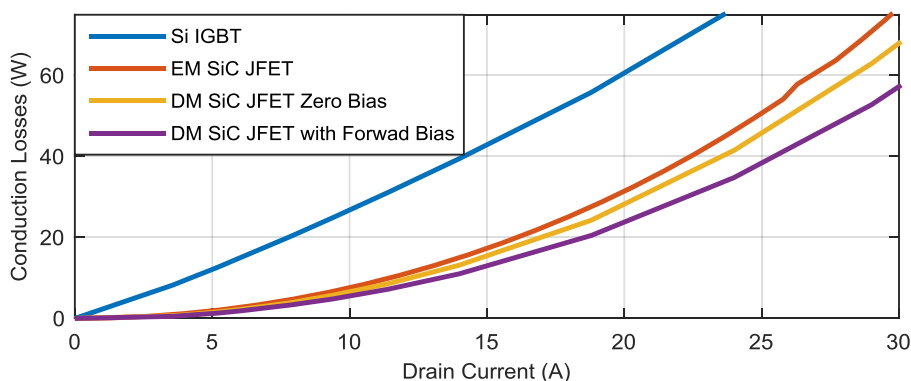
Έχει ήδη γίνει φανερό από το προηγούμενο κεφάλαιο (ενότητα 2.4) ότι το συμβατικό κύκλωμα οδήγησης, direct drive, είναι αναποτελεσματικό για τον έλεγχο του normally-off SiC JFET. Η αιτία είναι το περιορισμένο εύρος επιτρεπόμενης τάσης μόνιμης αγωγής (1 V μέχρι 3 V), που ορίζεται από την τάση καταωφλίου και την τάση γονάτου της εσωτερικής διόδου πύλης-πηγής. Σύμφωνα με τα πειραματικά αποτελέσματα της ίδιας ενότητας, το μεταβατικό έναυσης είναι ιδιαίτερα αργό, γεγονός που οφείλεται στο επίπεδο θετικής τροφοδοσίας V_{DD} του direct drive.

3.4.1.1 Κύκλωμα οδήγησης dc-coupled

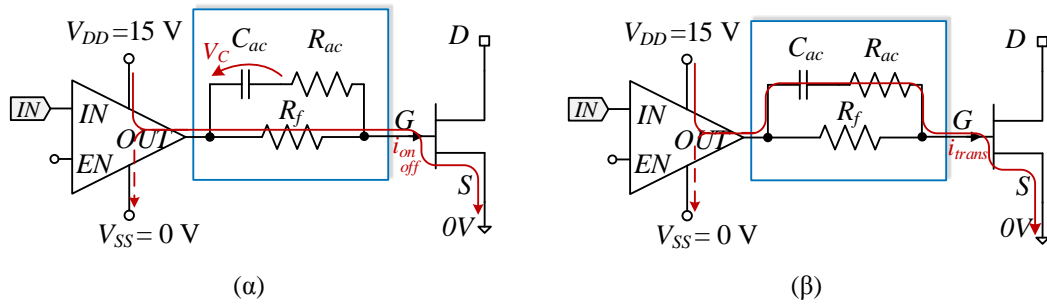
Μία εναλλακτική είναι η χρήση του dc-coupled κυκλώματος οδήγησης του Σχ. 3.7. Εντούτοις, όπως σημειώθηκε παραπάνω, η πολυπλοκότητα και ο μεγάλος αριθμός απαιτούμενων εξαρτημάτων καθιστά τη συγκεκριμένη τοπολογία μη αποδεκτή για πραγματικές εφαρμογές. Αντίθετα, η διάταξη που συχνότερα βρίσκεται στη βιβλιογραφία είναι η λεγόμενη “charge pump”.

3.4.1.2 Κύκλωμα οδήγησης charge pump

Το πλέον διαδεδομένο κύκλωμα οδήγησης για normally-off SiC JFETs είναι το charge pump, [83], [204]–[207], το σχηματικό διάγραμμα του οποίου φαίνεται στο Σχ. 3.21. Το στάδιο



Σχ. 3.20. Απώλειες αγωγής του normally-on VT SiC JFET όταν οδηγείται από το προτεινόμενο κύκλωμα. Στο ίδιο γράφημα συμπεριλαμβάνονται και οι απώλειες αγωγής του normally-off SiC JFET και του Si IGBT.



Σχ. 3.21. Λειτουργία του κυκλώματος charge pump κατά τη (α) μετάβασης σε αγωγή και (β) αποκοπή.

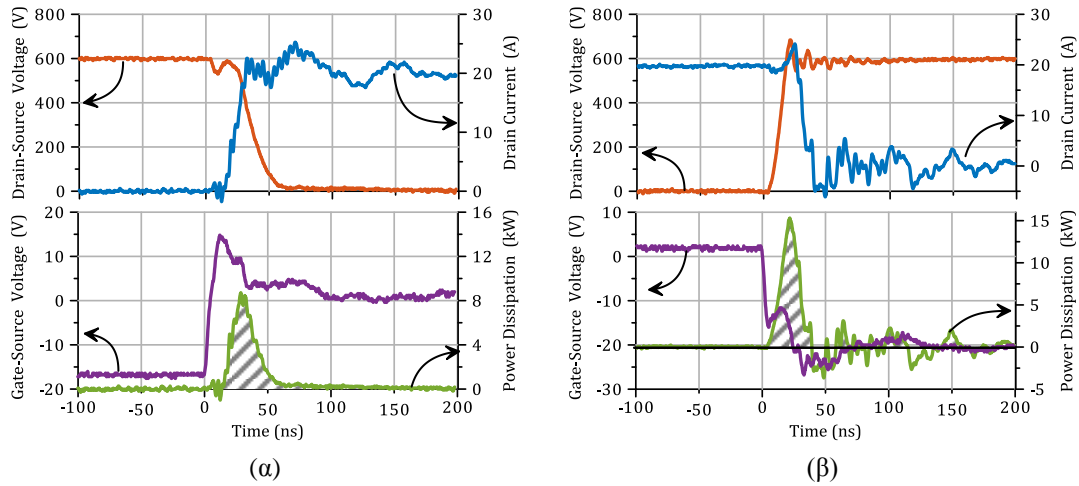
εξόδου του συγκεκριμένου κυκλώματος αποτελείται από μία αντίσταση R_f , παράλληλα συνδεδεμένη με το δίκτυο $R_{ac}-C_{ac}$. Στη μόνιμη κατάσταση αγωγής, το ρεύμα πύλης περιορίζεται από την αντίσταση R_f , ενώ η v_{GS} ισούται με την πτώση τάσης της εσωτερικής διόδου D_{GS} . Η διαφορά δυναμικού $V_{DD}-V_{knee(OFF)}$ εφαρμόζεται στα άκρα του πυκνωτή C_{ac} . Κατά τη μετάβαση σε αποκοπή, το ρεύμα πύλης διαρρέει μέσω του δικτύου $R_{ac}-C_{ac}$ και η τάση του C_{ac} εφαρμόζεται τώρα στην έξοδο, πολώνοντας αρνητικά τον ημιαγωγικό διακόπτη. Όταν εκφορτιστεί πλήρως ο C_{ac} , το ρεύμα μόνιμης κατάστασης αποκοπής διέρχεται μέσω της αντίστασης R_f . Τέλος, κατά τη μετάβαση σε αγωγή, η V_{DD} εφαρμόζεται στιγμιαία στα άκρα πύλης-πηγής, δεδομένου ότι η χωρητικότητα C_{ac} έχει αποφορτιστεί πλήρως από την προηγούμενη κατάσταση. Ο χρόνος μετάβασης σε αγωγή και αποκοπή ελέγχεται από την τιμή της αντίστασης R_{ac} . Η συγκεκριμένη τοπολογία συνδυάζει ικανοποιητική απόδοση με απλή υλοποίηση και θεωρείται η καλύτερη επιλογή για την αντικατάσταση των συμβατικών Si IGBT και MOSFET με SiC JFETs σε ήδη υπάρχουσες διατάξεις.

3.4.2 Προτεινόμενο κύκλωμα οδήγησης - Προσαρμογή σε normally-off SiC JFETs

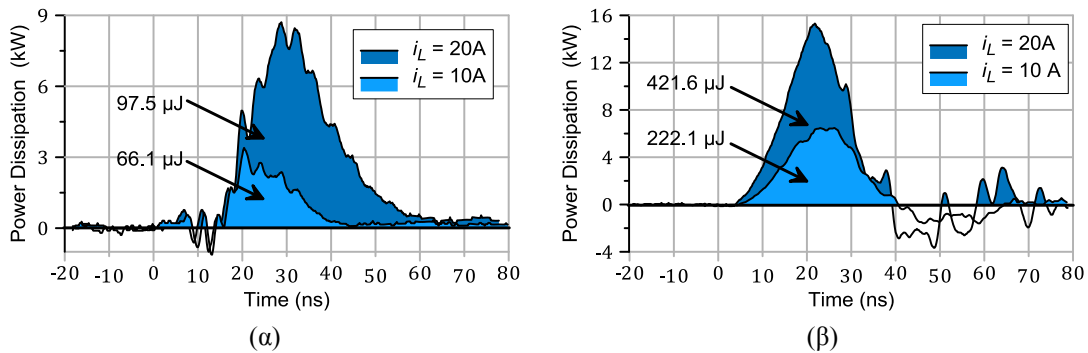
Η προτεινόμενη τοπολογία της παραγράφου 3.3.3 μπορεί εύκολα να προσαρμοστεί για την οδήγηση normally-off SiC JFET. Το μόνο που απαιτείται είναι αλλαγή των τιμών των παραμέτρων του σταδίου εξόδου. Σύμφωνα με τη $V-I$ χαρακτηριστική της εσωτερικής D_{GS} διόδου (βλέπε Σχ. 2.18), η τάση γονάτου είναι $V_{knee(OFF)} = 2.65 \text{ V}$ στα 25 mA, ενώ η μέγιστη επιτρεπόμενη τάση λειτουργίας, σύμφωνα με τον κατασκευαστή, είναι 3 V που αντιστοιχεί σε 300 mA. Επιλέγοντας το τελευταίο ζεύγος τιμών, η τιμή της αντίστασης R_f υπολογίζεται 40 Ω , σύμφωνα με την (3.1). Επίσης, το συνολικό φορτίο πύλης του *SJEP120R100* στα 800 V και 10 A είναι 71 nC. Συνεπώς, η ελάχιστη τιμή της χωρητικότητας C_{ac} υπολογίζεται από την (3.7) ίση με 6 nF. Καθίσταται, λοιπόν, σαφές ότι η προτεινόμενη διάταξη είναι ένα γενικευμένο κύκλωμα, ικανό να οδηγήσει αποτελεσματικά τόσο normally-on όσο και normally-off SiC JFETs.

3.4.3 Πειραματικά αποτελέσματα

Στο Σχ. 3.22 παρουσιάζονται οι διακοπτικές μεταβάσεις του normally-off SiC JFET, οδηγούμενο από την προτεινόμενη τοπολογία. Η τάση του dc ζυγού είναι 600 V και το ρεύμα του επαγωγικού φορτίου 20 A. Ο συνολικός χρόνος μετάβασης σε αγωγή είναι 17 ns και οι αντίστοιχες διακοπτικές απώλειες είναι 225 μJ . Ο ρυθμός μεταβολής της τάσης είναι $dv/dt = -20 \text{ kV}/\mu\text{s}$ και του ρεύματος $di/dt = 1.18 \text{ kA}/\mu\text{s}$. Ο συνολικός χρόνος μετάβασης σε αποκοπή είναι μόλις 12 ns και οι αντίστοιχες διακοπτικές απώλειες 262.5 μJ . Ο ρυθμός μεταβολής της τάσης είναι $dv/dt = 40 \text{ kV}/\mu\text{s}$ και του ρεύματος $di/dt = 1.33 \text{ kA}/\mu\text{s}$.



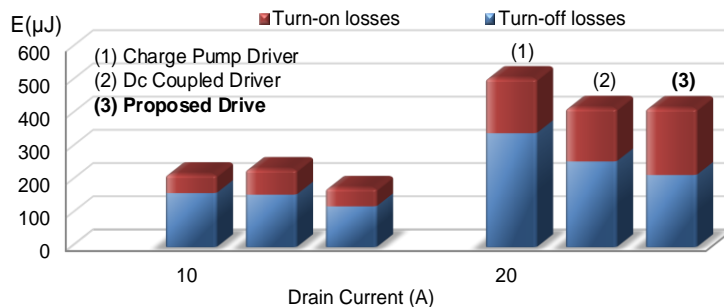
Σχ. 3.22. Τάσεις v_{DS} και v_{GS} , ρεύμα i_D και καταναλισκόμενη ισχύς κατά τη μετάβαση σε (α) αγωγή και (β) αποκοπή του normally-off VT SiC JFET, οδηγούμενο από την προτεινόμενη τοπολογία.



Σχ. 3.23. Διακοπτικές απώλειες κατά τη μετάβαση σε (α) αγωγή και (β) αποκοπή του normally-off SiC JFET όταν οδηγείται από την προτεινόμενη τοπολογία.

Στο Σχ. 3.23 απεικονίζονται οι διακοπτικές απώλειες του normally-off SiC JFET για διαφορετικές τιμές του ρεύματος φορτίου, ενώ η τάση του dc-ζυγού παραμένει σταθερή στα 600 V. Το προτεινόμενο κύκλωμα οδήγησης λειτουργεί αποδοτικά σε όλο το εύρος ασφαλούς λειτουργίας του ημιαγωγού.

Στη συνέχεια παρουσιάζεται η δυναμική απόκριση του normally-off SiC JFET όταν οδηγείται από τρεις εναλλακτικές τοπολογίες: charge pump, dc-coupled και το προτεινόμενο κύκλωμα οδήγησης. Τα πειραματικά αποτελέσματα συγκεντρώνονται στο Σχ. 3.24, από όπου διαπιστώνεται η υπεροχή της προτεινόμενης τοπολογίας. Ως εκ τούτου, μπορεί να υποστηριχθεί ότι το προτεινόμενο κύκλωμα οδήγησης είναι η βέλτιστη επιλογή για την οδήγηση οποιουδήποτε τύπου VT SiC JFET.



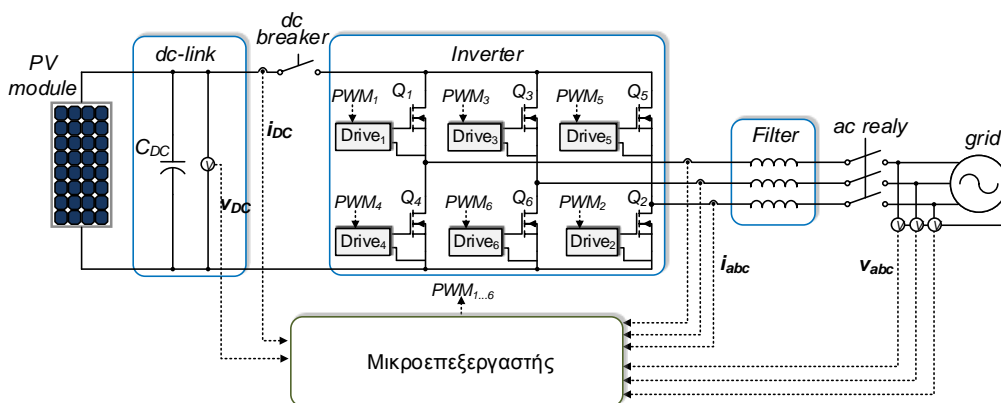
Σχ. 3.24. Διακοπτικές απώλειες του normally-off SiC JFET για διαφορετικές τιμές του ρεύματος υποδοχής, οδηγούμενο από τις υπό εξέταση τοπολογίες.

3.5. Περιπτώσεις σφάλματος σε τριφασικό αντιστροφέα πηγής τάσης

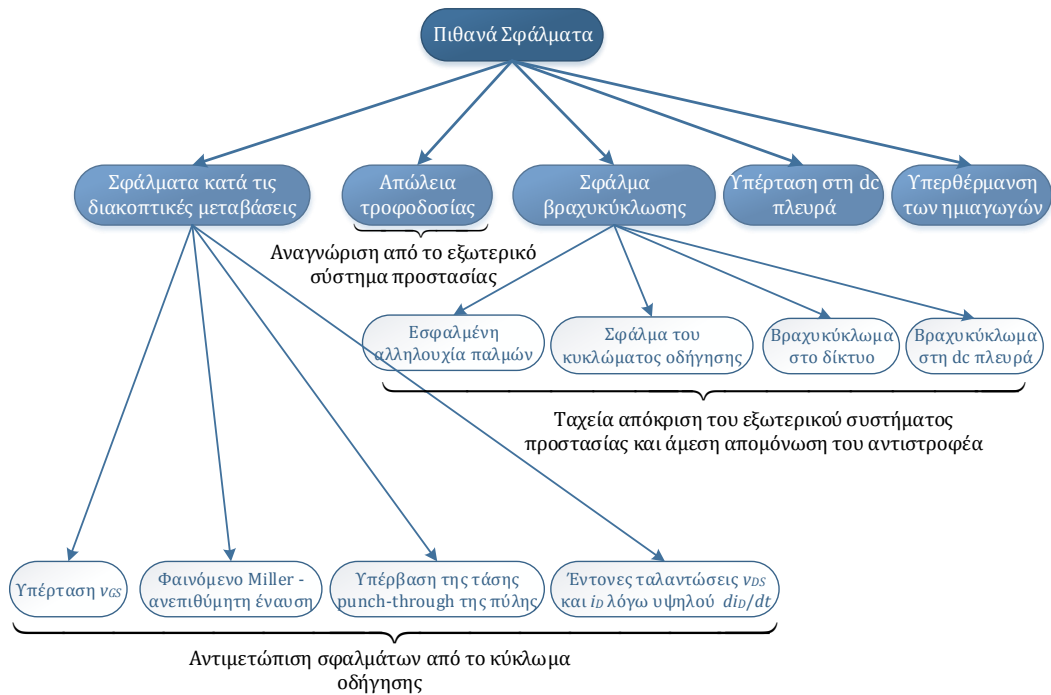
Στην ενότητα αυτή συγκεντρώνονται όλες οι πιθανές περιπτώσεις που μπορούν να προκαλέσουν δυσλειτουργία ενός συστήματος ηλεκτρονικών ισχύος ή καταστροφή των ημιαγωγικών διακοπών. Η ανάλυση αφορά τριφασικό αντιστροφέα πηγής τάσης με ανεξάρτητα κυκλώματα οδήγησης (stand alone) για κάθε διακοπτικό στοιχείο, όπως φαίνεται στο Σχ. 3.25. Στο σύστημα περιλαμβάνονται τα μετρητικά όργανα, οι ηλεκτρονόμοι απόζευξης καθώς και ο ψηφιακός επεξεργαστής, απαραίτητα στοιχεία για την ορθή λειτουργία της διάταξης. Πιο αναλυτικά, επιτηρείται η συνεχής τάση και το ρεύμα εισόδου του αντιστροφέα, η εναλλασσόμενη τάση στην έξοδο του φίλτρου διασύνδεσης, καθώς και τα εγχεόμενα προς το δίκτυο τριφασικά ρεύματα. Παράλληλα, καταγράφεται συνεχώς η θερμοκρασία των ημιαγωγικών διακοπών για την αποφυγή υπερθέρμανσης.

Τα σφάλματα που ενδέχεται να συμβούν σε ένα τέτοιο σύστημα διαχωρίζονται σε δύο μεγάλες κατηγορίες: σφάλματα που προλαμβάνονται από το κύκλωμα οδήγησης και σφάλματα που η αντιμετώπισή τους χρήζει εξωτερικό κύκλωμα προστασίας. Σημειώνεται, επίσης, ότι το σύστημα είναι πιο ευάλωτο όταν χρησιμοποιούνται normally-on ημιαγωγικοί διακόπτες, καθώς υπάρχει πάντα ο κίνδυνος βραχυκύκλωσης του dc-ζυγού. Για τον λόγο αυτό, δίνεται ιδιαίτερη έμφαση στα κυκλώματα προστασίας των normally-on SiC JFETs. Στο Σχ. 3.26 περιγράφονται οι κατηγορίες σφαλμάτων που είναι πιθανόν να συμβούν στον αντιστροφέα.

Η πρώτη κατηγορία αφορά περιπτώσεις σφάλματος κατά τη μετάβαση του ημιαγωγικού διακόπτη από αγωγή σε αποκοπή και το αντίστροφο και αντιμετωπίζονται από το κύκλωμα οδήγησης. Πιο αναλυτικά, οι δίοδοι Zener, Z_1 και Z_2 , αποτρέπουν την υπέρταση πύλης-πηγής καθώς το επιτρεπόμενο εύρος λειτουργίας της v_{GS} οριοθετείται από τις τάσεις κατάρρευσης των διόδων. Το φαινόμενο Miller αντιμετωπίζεται αποτελεσματικά με την εισαγωγή της εγκάρσιας χωρητικότητας, C_g , αντιστάθμισης του λόγου C_{GS}/C_{GD} και με την επιλογή της V_{SS} αρκετά μικρότερη της τάσης κατωφλίου. Αποτρέπεται η λειτουργία του ημιαγωγικού διακόπτη στην περιοχή διάτρησης πύλης, επιλέγοντας κατάλληλη τιμή της τάσης αρνητικής τροφοδοσίας V_{SS} . Ακόμα και αν βρεθεί το τρανζίστορ σε αυτή την κατάσταση λειτουργίας (π.χ. λόγω υψηλή θερμοκρασία περιβάλλοντος), το ρεύμα πύλης περιορίζεται από την αντίσταση R_n . Τέλος οι υψίσυχνες ταλαντώσεις της τάσης και του ρεύματος υποδοχής-πηγής, που μπορεί να προκαλέσουν υψηλές διακοπτικές απώλειες, ακόμα και καταστροφή του ημιαγωγικού στοιχείου, περιορίζονται με κατάλληλη επιλογή της τιμής της σειριακής αντίστασης R_{ac} .



Σχ. 3.25. Δομικό διάγραμμα τριφασικού αντιστροφέα συμπεριλαμβανομένων των μετρητικών διατάξεων και του ψηφιακού μικροεπεξεργαστή.



Σχ. 3.26. Περιπτώσεις σφαλμάτων σε τριφασικό αντιστροφέα πηγής τάσης με normally-on SiC JFETs.

Επιπλέον, αν για οποιοδήποτε λόγο υπάρξει απώλεια της παλμοδότησης, το κύκλωμα οδήγησης αποκόπτει αυτόματα το τρανζίστορ ισχύος, παρέχοντας τάσης μικρότερη της τάσης κατωφλίου.

Η δεύτερη κατηγορία αφορά τα σφάλματα που δεν μπορούν να αντιμετωπιστούν από το κύκλωμα οδήγησης, αλλά απαιτείται η ανάπτυξη εξωτερικής διάταξης προστασίας. Τα σφάλματα βραχυκύκλωσης μπορεί να οφείλονται σε εσφαλμένη αλληλουχία παλμών, δυσλειτουργία του κυκλώματος οδήγησης, απώλεια της τροφοδοσίας ή σφάλμα εξωτερικά του αντιστροφέα (στην είσοδο - dc ή την έξοδο - ac του συστήματος). Ο ρόλος του κυκλώματος προστασίας είναι η ταχεία αναγνώριση της υπερέντασης και η άμεση μετάβαση όλων των διακοπτικών στοιχείων σε κατάσταση αποκοπής. Τμήμα της διάταξης προστασίας μπορεί να θεωρηθεί και ο ψηφιακός μικροεπεξεργαστής που λαμβάνει ως είσοδο τα σήματα σφάλματος και ελέγχει τους παλμούς έναυσης των διακοπών.

Στην περίπτωση που χρησιμοποιούνται normally-on ημιαγωγικοί διακόπτες, ο αντιστροφέας πρέπει να απομονώνεται τόσο από τον dc-ζυγό όσο και από το δίκτυο ηλεκτρικής ενέργειας, μέχρι να εκκαθαριστεί το σφάλμα ή να διορθωθεί με εξωτερική παρέμβαση από τον χρήστη. Η απόξευση του συστήματος επιτυγχάνεται μέσω των ηλεκτρονόμενων του Σχ. 3.25 που ελέγχονται από τον μικροεπεξεργαστή.

Αν η τάση του dc-ζυγού ξεπεράσει ένα προκαθορισμένο όριο, οι ημιαγωγικοί διακόπτες θα πρέπει να μεταβούν σε αποκοπή. Ωστόσο, η υπέρταση δεν εκκαθαρίζεται με την απομόνωση του συστήματος. Το σφάλμα αυτό αντιμετωπίζεται με την προσθήκη παθητικών στοιχείων μεταβλητής αντίστασης (metal oxide varistors - MOVs), παράλληλα στους πυκνωτές του dc-ζυγού. Έτσι, σε περίπτωση υπέρτασης, η τάση του dc-ζυγού εκτονώνεται μέσω του αγωγίμου δρόμου μικρής αντίστασης που διαμορφώνουν τα MOVs.

3.6. Τεχνικές αναγνώρισης του σφάλματος βραχυκύκλωσης

Στη συνέχεια γίνεται μελέτη των τρόπων ανίχνευσης του σφάλματος βραχυκύκλωσης και επιλέγεται η μέθοδος που κρίνεται καταλληλότερη για τους διάφορους τύπους (normally-on / normally-off) ημιαγωγικών διακοπών SiC.

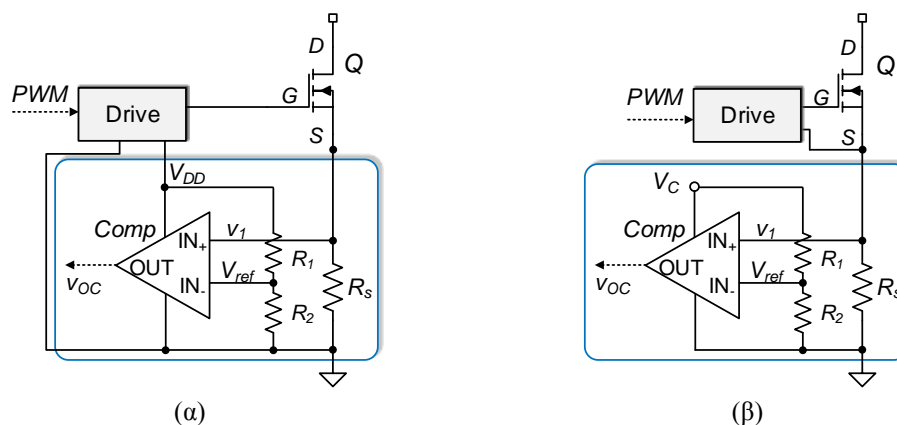
3.6.1 Αναγνώριση σφάλματος με αντίσταση σειράς

Ένας απλός και ασφαλής τρόπος για την ανίχνευση βραχυκυκλώματος είναι η μέτρηση της πτώσης τάσης πάνω σε μία μικρή αντίσταση ισχύος συνδεδεμένη σε σειρά με κάθε ημιαγωγικό διακόπτη (sensing resistor). Το σήμα συγκρίνεται με μία τάση αναφοράς και η έξοδος είναι θετική αν έχει διαπιστωθεί σφάλμα και μηδενική σε αντίθετη περίπτωση. Η τεχνική αυτή προσφέρει ακριβή γνώση της τιμής του ρεύματος βραχυκύκλωσης. Η υλοποίηση της μεθόδου είναι πολύ απλή όταν ο συγκριτής τροφοδοτείται από το κύκλωμα οδήγησης, όπως φαίνεται στο Σχ. 3.27(α). Στην περίπτωση αυτή, όμως, θα πρέπει να τεθεί υπό εξέταση το ενδεχόμενο σφάλματος της κοινής αυτής τροφοδοσίας. Μία εναλλακτική λύση είναι η προσθήκη ανεξάρτητων τροφοδοτικών για κάθε συγκριτής, όπως παρουσιάζεται στο Σχ. 3.27(β). Η προσέγγιση αυτή αυξάνει την περιπλοκότητα και το κόστος του συστήματος.

Ένας σημαντικός περιορισμός της μεθόδου είναι η αδυναμία αναγνώρισης της υπερέντασης όταν ο ημιαγωγός λειτουργεί σε κατάσταση ελεύθερης διέλευσης και το ρεύμα ρέει από την πηγή προς την υποδοχή. Το ζήτημα αυτό αντιμετωπίζεται με την προσθήκη δεύτερου συγκριτή για κάθε ημιαγωγικό διακόπτη. Επίσης, η εισαγωγή σειριακής αντίστασης στον βρόχο ρεύματος αυξάνει τις απώλειες αγωγής του συστήματος, ενώ η παρασιτική αυτεπαγωγή της αντίστασης ενδέχεται να προκαλέσει ταλαντώσει στην τάση ελέγχου v_{GS} .

3.6.2 Μέθοδος αναγνώρισης σφάλματος *de-saturation*

Η συγκεκριμένη τεχνική ανίχνευση σφάλματος βασίζεται στον κορεσμό του ρεύματος υποδοχής του ημιαγωγικού διακόπτη όταν βρίσκεται σε κατάσταση βραχυκύκλωσης. Η μέθοδος αυτή χρησιμοποιείται ευρέως σε μετατροπείς με Si IGBT, [48], [62], [64], [68], [75], [208]. Η λειτουργία του κυκλώματος προϋποθέτει την επιτήρηση της πτώση τάσεως στα άκρα υποδοχής-πηγής μόνο όταν ο διακόπτης διαρρέεται από ρεύμα. Πιο αναλυτικά, σε κατάσταση μόνιμης αγωγής και εντός του εύρους ασφαλούς λειτουργίας, η τιμή της v_{DS} είναι της τάξεως των μερικών εκατοντάδων mV, ενώ αυξάνεται σημαντικά σε συνθήκες υπερέντασης, σύμφωνα με τις καμπύλες κορεσμού του τρανζίστορ. Ωστόσο, στο χρονικό διάστημα που ο διακόπτης



Σχ. 3.27. Κύκλωμα αναγνώρισης υπερέντασης με αντίσταση σειράς. Η διάταξη τροφοδοτείται από (α) το κύκλωμα οδήγησης και (β) ανεξάρτητη τροφοδοσία.

είναι ανοικτός, ισχύει $v_{DS} = V_{dc}$. Η κατάσταση αυτή δε θα πρέπει να αναγνωρίζεται ως σφάλμα και το κύκλωμα προστασίας πρέπει να απενεργοποιείται.

Το σχηματικό διάγραμμα της μεθόδου de-saturation παρουσιάζεται στο Σχ. 3.28. Η υποδοχή του ημιαγωγικού διακόπτη, Q, συνδέεται στην κάθοδο μίας διόδου ταχείας αποκατάστασης D_{desat} , το άλλο άκρο της οποίας συνδέεται στη θετική τροφοδοσία του κυκλώματος οδήγησης μέσω της αντίστασης R_{pu} . Η D_{desat} πολώνεται ορθά όταν άγει ο Q. Η τάση στην άνοδο της D_{desat} φιλτράρεται (R_1-C_1) και τροφοδοτείται στη μη αναστρέφουσα είσοδο του συγκριτή. Το σήμα v_{desat} συγκρίνεται με μία τάση αναφοράς V_{ref} , που προκύπτει από τον διαιρέτη τάσης R_2-R_3 . Θεωρώντας $R_1 \ll R_{pu}$, η τιμή της v_{desat} δίνεται από την (3.12), όπου i_{desat} είναι το ρεύμα που διαρρέει την D_{desat} στη μόνιμη κατάσταση αγωγής.

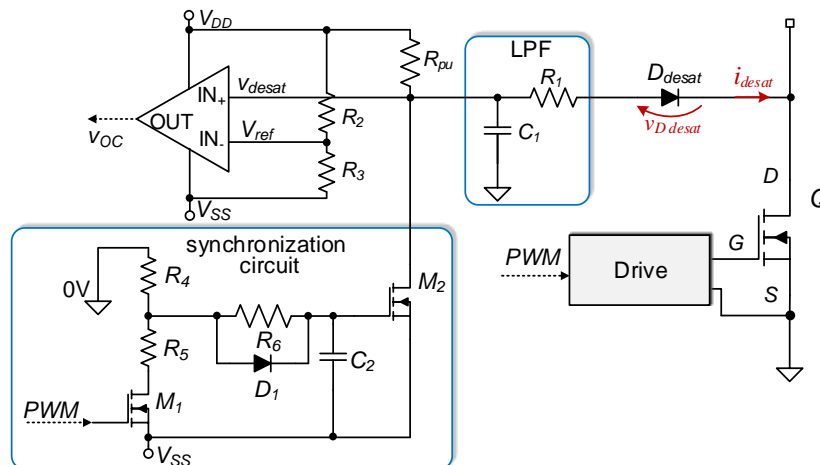
$$v_{desat} = v_{DS}(i_D) + v_{D_{desat}}(i_{desat}) + R_{pu} \cdot i_{desat} \quad (3.12)$$

Η βασική πρόκληση στη σχεδίαση αυτού του κυκλώματος είναι ο συγχρονισμός των σημάτων v_{GS} και v_{desat} . Συγκεκριμένα, διασαφηνίζεται ότι:

- το κύκλωμα προστασίας πρέπει να απενεργοποιείται πριν από τη μετάβαση του ημιαγωγικού διακόπτη σε αποκοπή
- το κύκλωμα προστασίας πρέπει να ενεργοποιείται αφού ο ημιαγωγός ισχύος έχει μεταβεί σε κατάσταση αγωγής.

Για την ικανοποίηση της παραπάνω συνθήκης, επιστρατεύεται ένα MOSFET τύπου-n χαμηλής ισχύος, M_2 , το οποίο επιβάλλει την τάση αρνητικής τροφοδοσίας στη μη αναστρέφουσα είσοδο του συγκριτή κατά την κατάσταση αποκοπής. Το σήμα ελέγχου του M_2 διέρχεται από ένα φίλτρο συγχρονισμού, αποτελούμενο από την αντίσταση R_6 , τη δίοδο D_1 και τον πυκνωτή C_2 . Οι χρονικές σταθερές καθυστέρησης του παλμού οδήγησης του M_2 δίνονται από την (3.13). Έτσι επιτυγχάνεται η επιθυμητή καθυστέρηση μετάβασης του M_2 σε αποκοπή (ενεργοποίηση της διάταξης προστασίας) όταν δίνεται παλμός έναυσης στο τρανζίστορ ισχύος και η ταχεία μετάβαση του M_2 σε αγωγή (απενεργοποίηση της διάταξης προστασίας) όταν αποσύρεται ο παλμός έναυσης του τρανζίστορ ισχύος.

$$\begin{aligned} t_{M_2-on} &= R_4 \cdot C_2 \\ t_{M_2-off} &= (R_5 + R_6) \cdot C_2 \end{aligned} \quad (3.13)$$



Σχ. 3.28. Σχηματικό διάγραμμα του κύκλωμα αναγνώρισης υπερέντασης de-saturation.

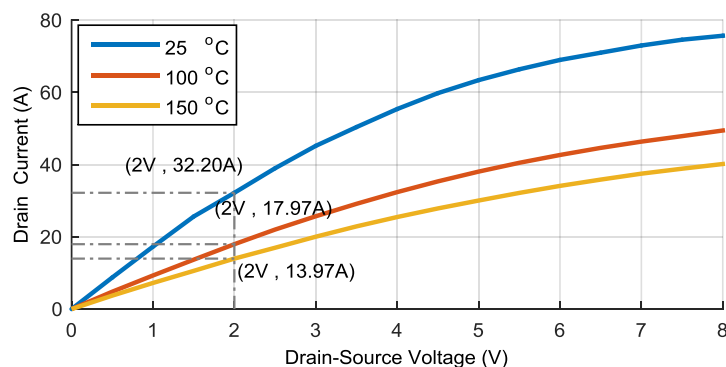
Σε αντίθεση με άλλες μεθόδους, το κύκλωμα ανίχνευσης κορεσμού δεν παρεμβάλλεται σε σειρά με το κύκλωμα ισχύος. Συνεπώς, η προστασία του ημιαγωγού δεν προκαλεί αύξηση των απωλειών αγωγής του συστήματος. Κάθε κύκλωμα προστασίας επιτηρεί ένα μόνο ημιαγωγικό διακόπτη και έτσι μπορεί να ενσωματωθεί στο αντίστοιχο κύκλωμα οδήγησης, χωρίς να απαιτεί εξωτερική τροφοδοσία. Η συγκεκριμένη διάταξη προσφέρει επίσης τη δυνατότητα κατασκευής ενιαίου κυκλώματος οδήγησης και αναγνώρισης σφάλματος ως μοναδικό ολοκληρωμένο κύκλωμα, IC, που καταλαμβάνει ελάχιστο χώρο και έχει πολύ μικρό κόστος.

Εντούτοις, ένα μειονέκτημα αυτής της τεχνικής de-saturation είναι ότι για μια δεδομένη πτώση τάσης v_{DS} , το ρεύμα i_D δεν μπορεί να προσδιοριστεί μονοσήμαντα. Αντιθέτως, οι καμπύλες κορεσμού v_{DS} - i_D εξαρτώνται από τη θερμοκρασία, όπως μπορεί να παρατηρηθεί από το Σχ. 3.29. Συνεπώς, υπάρχει μια ελαφρά ασάφεια στο όριο του ρεύματος υποδοχής πέραν του οποίου παράγεται το σήμα υπερέντασης. Επιπλέον, η συγκεκριμένη διάταξη απενεργοποιείται σε περίπτωση απώλειας της τροφοδοσίας του κυκλώματος οδήγησης, όπως συμβαίνει και με την τεχνική αναγνώρισης σφάλματος με σειριακή αντίσταση του Σχ. 3.27(α). Η περίπτωση αυτή πρέπει να αποβεί καταστροφική όταν τα δομικά στοιχεία του μετατροπέα είναι normally-on τρανζίστορ. Τέλος, αξίζει να σημειωθεί ότι στο κύκλωμα οδήγησης πρέπει να προστεθεί ένας ακόμη απομονωτής για τη μεταφορά του σήματος σφάλματος στην πλευρά του κυκλώματος ελέγχου (βλέπε Σχ. 3.1), στην οποία βρίσκεται ο ψηφιακός μικροεπεξεργαστής.

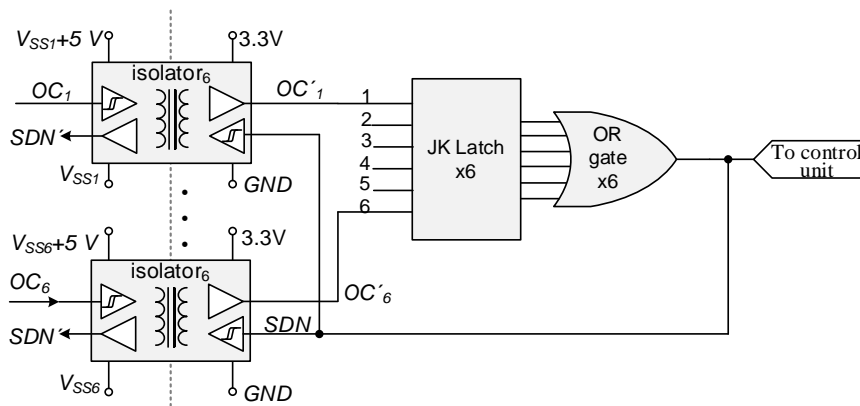
Στη συνέχεια, παρουσιάζεται η διαδικασία παραγωγής του μοναδικού σήματος σφάλματος από τα επιμέρους κυκλώματα προστασίας. Όλα τα σήματα υπερέντασης, OC_i με $i = 1, \dots, 6$, απομονώνονται αρχικά και τροφοδοτούνται σε JK μανδαλωτές, οι έξοδοι των οποίων οδηγούνται σε μία πύλη διάζευξης (OR gates). Η αντίστοιχη τοπολογία παρουσιάζεται στο Σχ. 3.30. Η έξοδος της λογικής πύλης αποτελεί το μοναδικό σήμα σφάλματος που οδηγείται στον μικροεπεξεργαστή. Το ίδιο σήμα μπορεί να ανατροφοδοτηθεί στα κυκλώματα οδήγησης για ανεξάρτητη απομόνωση του συστήματος.

3.6.3 Τεχνική αναγνώρισης σφάλματος μέσω αισθητήρων ρεύματος

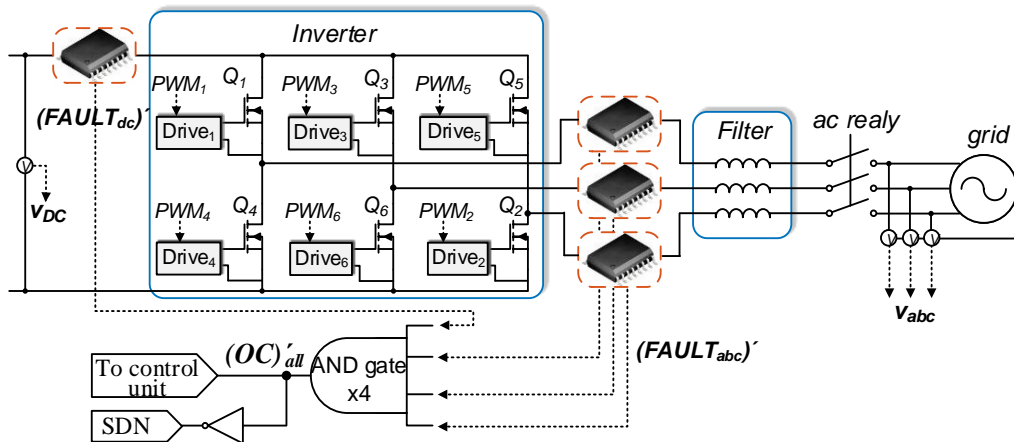
Ο πλέον απλός, οικονομικός και αξιόπιστος τρόπος αναγνώρισης σφάλματος βραχυκύκλωσης είναι η επιτήρηση του ρεύματος σε κομβικά σημεία του συστήματος, όπως φαίνεται στο Σχ. 3.31. Πιο συγκεκριμένα, αρκεί η τοποθέτηση ενός μετρητικού ρεύματος στον dc-ζυγό και τρία ακόμα σε κάθε μία από τις ac γραμμές εξόδου του αντιστροφέα. Διευκρινίζεται ότι, ανεξαρτήτως της τεχνικής προστασίας, τα μετρητικά ρεύματος είναι



Σχ. 3.29. Χαρακτηριστικές εξόδου ορθής πόλωσης του normally-on SiC JFET για διαφορετικές τιμές της θερμοκρασίας περιβάλλοντος.



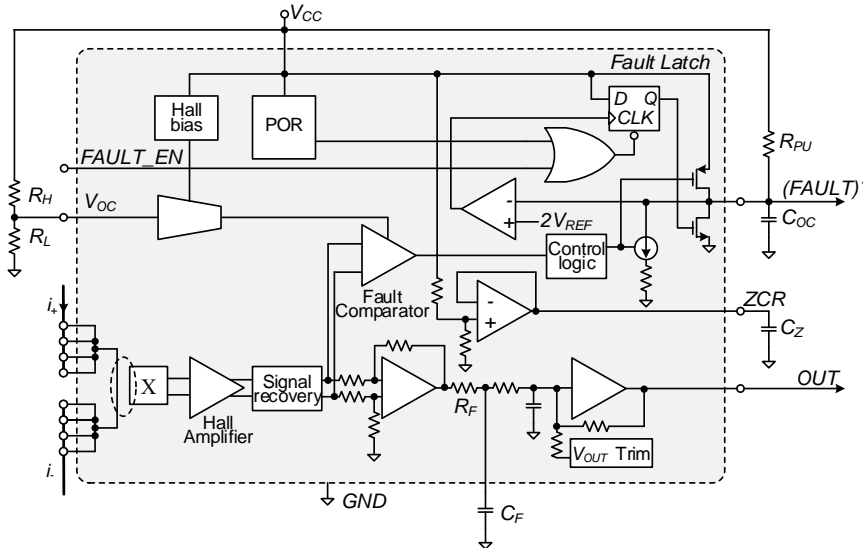
Σχ. 3.30. Δομικό διάγραμμα που περιγράφει τη διαδικασία παραγωγής του μοναδικού σήματος σφάλματος από τα επιμέρους κυκλώματα προστασίας de-saturation.



Σχ. 3.31. Απλοποιημένο διάγραμμα του κυκλώματος ισχύος στο οποίο επισημαίνονται τα κομβικά σημεία τοποθέτησης μετρητικών οργάνων.

απαραίτητα για τον έλεγχο του συστήματος. Τα σύγχρονα μετρητικά ρεύματος, όπως αυτά της οικογένεια ACS710 της εταιρίας Allegro, διαθέτουν εσωτερικούς συγκριτές υπερέντασης, με χρόνο απόκρισης $< 2 \mu\text{s}$, καθώς και στοιχεία μνήμης που μανδαλώνουν την ένδειξη σφάλματος, απλοποιώντας αισθητά το κύκλωμα προστασίας. Η λειτουργία των μετρητικών βασίζεται στο φαινόμενο Hall, γεγονός που συνεπάγεται απόλυτη του κυκλώματος ισχύος από τη μέτρηση, ενώ οι απώλειες ενέργειας είναι μηδαμινές. Κάθε αισθητήρας ρεύματος καταλαμβάνει ελάχιστο χώρο στην τυπωμένη πλακέτα, καθώς συσκευάζεται ως ολοκληρωμένο κύκλωμα επιφανειακής στήριξης (surface mounted device-SMD). Το σπουδαιότερο όμως πλεονέκτημα είναι ότι η συγκεκριμένη προσέγγιση είναι ανεξάρτητη του τύπου του ημιαγωγικού διακόπτη και της τροφοδοσίας του κυκλώματος οδήγησης. Η ταχύτητα αναγνώρισης του σφάλματος είναι ικανοποιητική για τους περισσότερους τύπους διακοπών ισχύος ($< 2 \mu\text{s}$).

Το λειτουργικό διάγραμμα των μετρητικών ρεύματος παρουσιάζεται στο Σχ. 3.32. Τέσσερις ακροδέκτες του ολοκληρωμένου κυκλώματος αποτελούν τον θετικό πόλο του ρεύματος υπό επιτήρηση, i_+ , και τέσσερις ακόμα τον αρνητικό πόλο, i_- . Το όριο πάνω από το οποίο αναγνωρίζεται υπερένταση ρυθμίζεται μέσω του διαιρέτη τάσης $R_H - R_L$ (σήμα V_{OC}). Η χωρητικότητα C_{OC} , καθορίζει την καθυστέρησης αναγνώρισης του βραχυκυκλώματος, ενώ η τιμή της C_F ρυθμίζει το εύρος ζώνης του αισθητήρα. Η τάση του ακροδέκτη ZCR καθορίζει το επίπεδο αναφοράς μηδενικού ρεύματος και το σήμα $FAULT_EN$ επαναρχικοποιεί τον μανδαλωτή. Τα διάφορα σήματα σφάλματος, $(FAULT)'$ συγκεντρώνονται με μία λογική πύλη



Σχ. 3.32. Λειτουργικό διάγραμμα του μετρητικού ρεύματος ACS710.

σύζευξης, όπως φαίνεται στο Σχ. 3.31, για την παραγωγή μοναδικού σήματος υπερέντασης, $(OC)'_{all}$, το οποίο ανατροφοδοτείται στα κυκλώματα οδήγησης αλλά και στον μικροεπεξεργαστή.

3.7. Λειτουργία ομαλής σβέσης

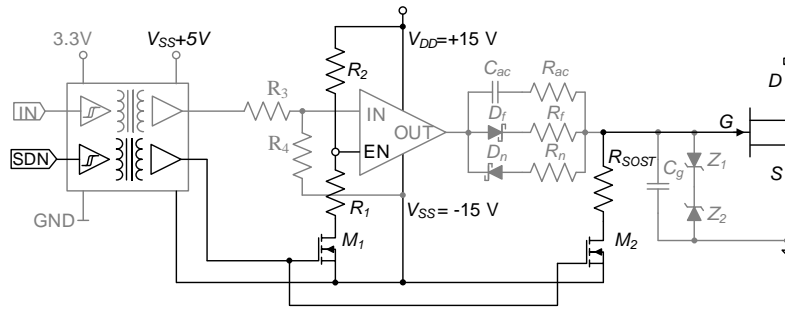
Όπως διαπιστώθηκε στην ενότητα 2.5 (μελέτη της συμπεριφοράς των τρανζίστορ ισχύος σε συνθήκες βραχυκύκλωσης), η απότομη διακοπή της υπερέντασης μπορεί να προκαλέσει αύξηση της τάσης v_{DS} , λόγω της παρασιτικής αυτεπαγωγής των αγώγιμων δρόμων και των καλωδίων. Ενδέχεται, λοιπόν, το κύκλωμα προστασίας να εκκαθαρίσει αποτελεσματικά το σφάλμα, αλλά ο ημιαγωγικός διακόπτης να καταστραφεί από υπέρταση. Μία λύση για την αντιμετώπιση του προβλήματος είναι η σβέση του τρανζίστορ ισχύος με αργό ρυθμό.

3.7.1 Ανάλυση του κυκλώματος

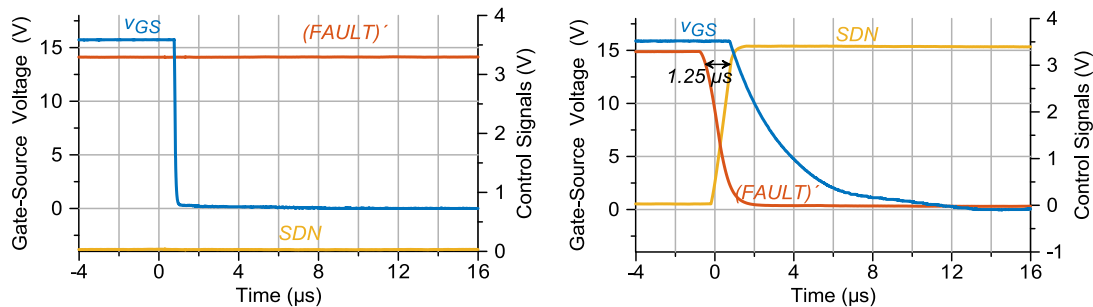
Η λειτουργία ελεγχόμενης σβέσης βασίζεται στην ομαλή μείωση της εφαρμοζόμενης τάσης v_{GS} , μεταβάλλοντας με αντίστοιχα αργό ρυθμό την αντίσταση αγωγής R_{DS-on} , οδηγώντας έτσι σε σταδιακό περιορισμό του ρεύματος. Η πιο εύκολη και οικονομική υλοποίηση της τεχνικής αυτής είναι η παράκαμψη του κυκλώματος οδήγησης μέσω μίας αντίστασης, R_{SOFT} . Η τιμή της R_{SOFT} πρέπει να είναι δύο τάξεις μεγέθους μεγαλύτερη από τη σειριακή αντίσταση του κυκλώματος οδήγησης (R_{ac} ή R_{drive}). Το μοναδικό σήμα σφάλματος (Shutdown - SDN) απομονώνεται και στη συνέχεια οδηγείται στην πύλη δύο MOSFET τύπου- n , M_1 και M_2 , χαμηλής ισχύος, όπως φαίνεται στο Σχ. 3.33. Το πρώτο MOSFET επιβάλλει δυναμικό, V_{SS} , στον ακροδέκτη επίτρησης του ενισχυτή ρεύματος με συνέπεια να παρακάμπτεται το κύκλωμα οδήγησης. Το M_2 , οδηγεί τον ημιαγωγό ισχύος σε κατάσταση ομαλής αποκοπής μέσω της αντίστασης R_{SOFT} . Στο Σχ. 3.33 περιλαμβάνεται επίσης απλοποιημένο σχηματικό διάγραμμα του κυκλώματος οδήγησης με αγνούς χαρακτήρες.

3.7.2 Πειραματικά αποτελέσματα

Στο Σχ. 3.34(α) και (β) απεικονίζονται δύο στιγμιότυπα λειτουργίας του συστήματος σε συνθήκες κανονικής λειτουργίας και ομαλής σβέσης αντίστοιχα. Παρατηρείται ότι στη μόνιμη κατάσταση, το σήμα σφάλματος λαμβάνει τιμή λογικού 1, το σήμα SDN είναι ανενεργό, ενώ ο



Σχ. 3.33. Σχηματικό διάγραμμα του κυκλώματος ομαλής σβέσης του ημιαγωγού ισχύος σε περίπτωση σφάλματος.



Σχ. 3.34. Τάση πύλης-πηγής και σήματα ελέγχου $(FAULT)'$ και SDN σε συνθήκες (α) κανονικής λειτουργίας και (β) ομαλής σβέσης.

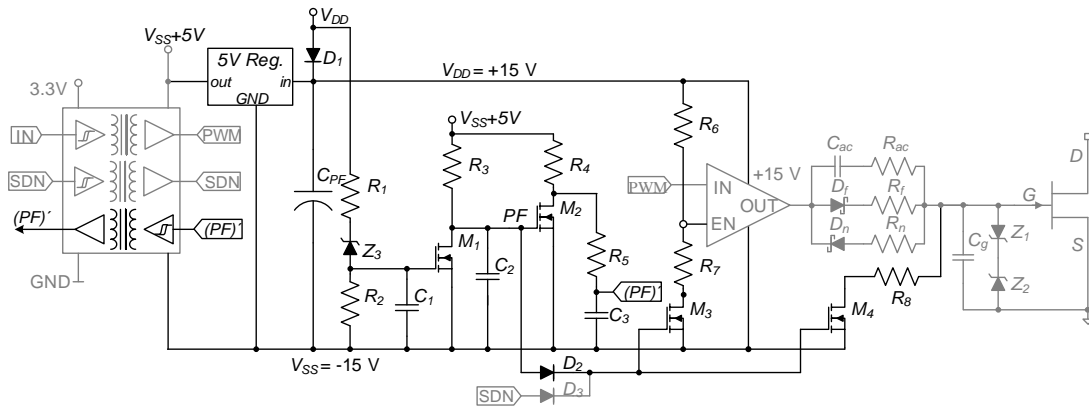
χρόνος μετάβασης του ημιαγωγικού διακόπτη σε αποκοπή είναι μόλις μερικές δεκάδες ns. Σε περίπτωση σφάλματος, το σήμα $(FAULT)'$ μηδενίζεται οδηγώντας το SDN σε κατάσταση λογικού 1, μετά από $1.25 \mu s$. Την ίδια στιγμή, αποσύρονται οι παλμοί οδήγησης των διακοπτικών στοιχείων και οι τάσεις v_{GS} ξεκινούν να μειώνονται με αργό ρυθμό. Ο χρόνος σβέσης του ημιαγωγικού διακόπτη διαρκεί τώρα $7.3 \mu s$, αποτρέποντας την εμφάνιση υπέρτασης στη v_{DS} .

3.8. Προστασία των τρανζίστορ ισχύος normally-on από απώλεια τροφοδοσίας

Στην περίπτωση που τα δομικά στοιχεία του τριφασικού αντιστροφέα είναι normally-on SiC JFETs, η απώλεια της τροφοδοσίας του κυκλώματος οδήγησης έχει ως αποτέλεσμα τη μετάβαση του ημιαγωγού σε κατάσταση αγωγής, προκαλώντας βραχυκύκλωμα στον κλάδο που ανήκει το συγκεκριμένο JFET. Για τον λόγο αυτό, επιστρατεύεται ένα κύκλωμα το οποίο αναγνωρίζει τη βύθιση της τάσης τροφοδοσίας και ενημερώνει το κύκλωμα ελέγχου για το συμβάν. Η διάταξη αυτή αντιδρά ταχύτατα προστατεύοντας μόνο τον διακόπτη ισχύος, η τροφοδοσία του οποίου χάθηκε, ενώ τα υπόλοιπα διακοπτικά στοιχεία του αντιστροφέα μεταβαίνουν σε αποκοπή, μέσω του μοναδικού σήματος σφάλματος, SDN .

3.8.1 Ανάλυση του κυκλώματος

Η αρχή λειτουργίας της διάταξης προστασίας βασίζεται στη φόρτιση ενός πυκνωτή, C_{PF} , υψηλής χωρητικότητας, κατά την κατάσταση κανονικής λειτουργίας και εκφόρτιση αυτού στους ακροδέκτες πύλης-πηγής του SiC JFET όταν η τιμή της τάσης τροφοδοσίας πέσει κάτω από ένα προκαθορισμένο όριο, [209]. Όπως φαίνεται στο σχηματικό διάγραμμα του Σχ. 3.35 (έντονες γραμμές), ο C_{PF} συνδέεται παράλληλα στους ακροδέκτες τροφοδοσίας, V_{DD} και V_{SS} , ενώ η τάση του επιτηρείται διαρκώς μέσω του δικτύου $R_1-R_2-Z_3$. Αν ισχύει η συνθήκη (3.14), τότε διόδος Zener, Z_3 , παύει να βρίσκεται στην περιοχή κατάρρευσης οδηγώντας το MOSFET

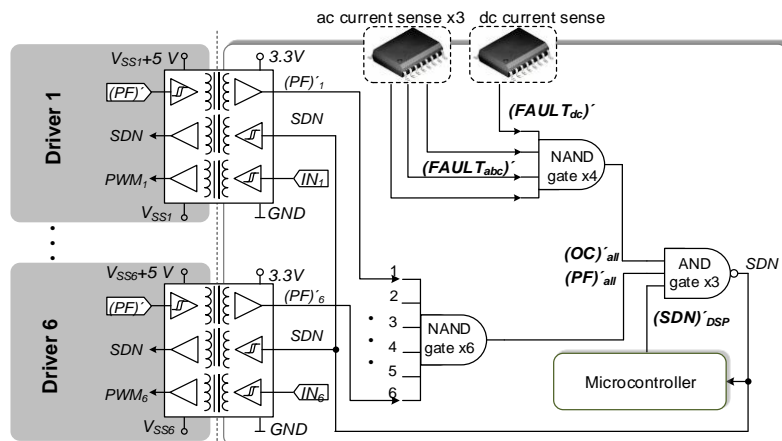


Σχ. 3.35. Σχηματικό διάγραμμα του κυκλώματος προστασίας από απώλεια της τροφοδοσίας.

τύπου-*n* σε αποκοπή. Εν συνεχεία, το σήμα *PF* (υποδοχή του M_1), οδηγείται στον ακροδέκτη επίτρεψης του ενισχυτή ρεύματος και στη διάταξη ομαλής σβέσης, παράλληλα με το σήμα σφάλματος *SDN*, μέσω δύο MOSFET τύπου-*n*, M_3 και M_4 . Έτσι, ο διακόπτης ισχύος παραμένει σε αποκοπή μέχρι η τάση του πυκνωτή V_{C-PF} να υπερβεί την τάση κατωφλίου V_{GS-th} του JFET. Είναι κρίσιμο να εξασφαλισθεί ότι οι ηλεκτρονόμοι απομόνωσης του συστήματος ενεργοποιούνται σε διάστημα μικρότερο του χρόνου εκφόρτισης του ηλεκτρολυτικού πυκνωτή C_{PF} .

$$V_{DD} - V_{SS} < V_{Z3} \tag{3.14}$$

Το συμπληρωματικό του σήματος απώλειας τροφοδοσίας, $(PF)'$, παράγεται μέσω του δικτύου M_2-R_4 , απομονώνεται και αποστέλλεται στο κύκλωμα ελέγχου. Εκεί συγκεντρώνονται όλα τα σήματα $(PF)'_i$, $i=1, \dots, 6$, των διαφόρων ημιαγωγικών διακοπών και τροφοδοτούνται σε μία λογική πύλη σύζευξης. Στην περίπτωση, λοιπόν, τριφασικού αντιστροφέα με normally-on τρανζίστορ ισχύος, εκτός από τα σήματα υπερέντασης, συνυπολογίζονται και τα σήματα απώλειας τροφοδοσίας στη διαδικασία παραγωγής του μοναδικού σήματος σφάλματος, όπως παρουσιάζεται στο Σχ. 3.36. Η έξοδος τη λογικής σύζευξης όλων το σημάτων υπερέντασης συμβολίζεται με $(OC)'_{all}$ και όλων των σημάτων απώλειας τροφοδοσίας με $(PF)'_{all}$. Διασαφηνίζεται ότι ο ψηφιακός μικροεπεξεργαστής παρέχει ανεξάρτητο σήμα διακοπής της λειτουργίας του συστήματος $(SDN)'_{DSP}$, για λειτουργικούς λόγους που θα αναλυθούν στην επόμενη ενότητα.

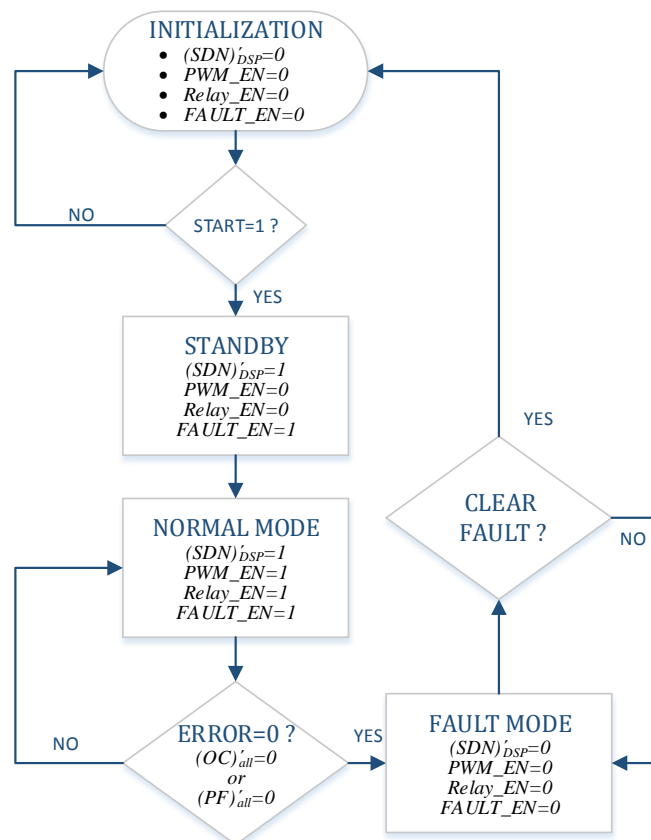


Σχ. 3.36. Διάταξη παραγωγής μοναδικού σήματος σφάλματος στην περίπτωση αντιστροφέα με τρανζίστορ ισχύος normally-on.

3.9. Αλγόριθμος προστασίας του ψηφιακού μικροεπεξεργαστή

Ο ψηφιακός μικροεπεξεργαστής διαδραματίζει καθοριστικό ρόλο στην προστασία του συστήματος, καθώς ελέγχει τους παλμούς οδήγησης των ημιαγωγών ισχύος και διαχειρίζεται την έναυση ή σβέση των ηλεκτρονόμων απομόνωσης. Παρέχει επίσης το σήμα επαναφοράς (reset) των μανδαλωτών του κυκλώματος αναγνώρισης σφάλματος, $FAULT_EN$. Το σήμα SDN οδηγείται σε έναν ακροδέκτη με λειτουργικότητα διακοπής (interrupt), υψηλής προτεραιότητας, με στόχο την ταχύτατη αναγνώριση του βραχυκυκλώματος.

Στο Σχ. 3.37 παρουσιάζεται το απλοποιημένο διάγραμμα ροής του μικροεπεξεργαστή, με έμφαση στον αλγόριθμο προστασίας και απομόνωσης του αντιστροφέα. Κατά την εκκίνηση του συστήματος (*INITIALIZATION*), αποσύρονται όλοι οι παλμοί οδήγησης, $PWM = 0$, ενώ το σήμα $(SDN)'_{DSP}$ τίθεται ίσο με 0, διασφαλίζοντας ότι τα κυκλώματα οδήγησης είναι ανενεργά. Παράλληλα, οι ηλεκτρονόμοι διασύνδεσης βρίσκονται σε κατάσταση αποκοπής και μηδενίζεται το σήμα επαναφοράς των μανδαλωτών, $FAULT_EN = 0$. Με παρέμβαση του χρήστη, το σύστημα μεταβαίνει σε κατάσταση αναμονής (*STUNDBY*), όπου τα σήματα $(SDN)'_{DSP}$ και $FAULT_EN$ τίθενται ίσα με 1, επιτρέποντας τη λειτουργία των κυκλωμάτων οδήγησης και επιτήρησης υπερέντασης, αντίστοιχα. Η μόνιμη κατάσταση λειτουργίας του αντιστροφέα ενσωματώνεται στην κατάσταση *NORMAL MODE*, στην οποία τόσο οι παλμοί οδήγησης όσο και οι ηλεκτρονόμοι είναι ενεργοί. Σε περίπτωση σφάλματος, λόγω υπερέντασης ή απώλειας τροφοδοσίας, η ομαλή λειτουργία διακόπτεται και αποσύρονται οι παλμοί οδήγησης των διακοπτικών στοιχείων και των ηλεκτρονόμων (*FAULT MODE*). Το σύστημα μπορεί να επανέλθει στην κατάσταση αρχικοποίησης μετά από παρέμβαση του χρήστη.



Σχ. 3.37. Απλοποιημένο διάγραμμα ροής του αλγορίθμου προστασίας του συστήματος.

Κεφάλαιο 4.

Έλεγχος Μετατροπέα Φωτοβολταϊκού Συστήματος Διασυνδεδεμένου με το Δίκτυο

4.1. Εισαγωγή

Στο παρόν κεφάλαιο αξιοποιείται η γνώση που αποκτήθηκε από τον χαρακτηρισμό των ημιαγωγικών διακοπών SiC και χρησιμοποιούνται τα κυκλώματα οδήγησης και προστασίας, για τη σχεδίαση και υλοποίηση τριφασικού αντιστροφέα πηγής τάσης, δύο βαθμίδων. Παρουσιάζονται τα τεχνικά χαρακτηριστικά του διασυνδεδεμένου στο δίκτυο Φ/Β σταθμού και αναλύονται οι στρατηγικές ελέγχου του συστήματος. Συγκεκριμένα, διερευνάται ο αλγόριθμος κλειδώματος φάσης καθώς και η στρατηγική έγχυσης ενεργού και αέργου ισχύος του αντιστροφέα. Ο παραλληλισμός του αντιστροφέα με το δίκτυο ηλεκτρικής ενέργειας ακολουθεί τα σύγχρονα πρότυπα και του κανόνες διασύνδεσης των μονάδων ΑΠΕ. Στο τέλος του κεφαλαίου παρουσιάζονται τα πειραματικά αποτελέσματα της λειτουργίας του συστήματος τόσο σε συνθήκες ισορροπίας, όσο και σε συνθήκες μεταβολής της ενεργού και αέργου ισχύος.

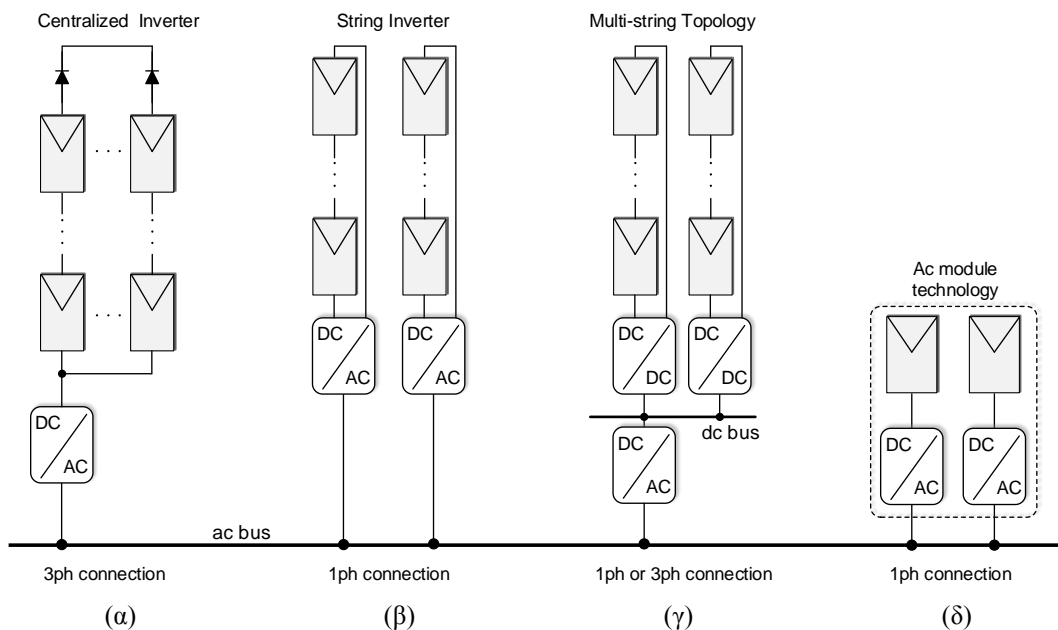
4.1.1 Τοπολογίες φωτοβολταϊκών σταθμών

Τα Φ/Β συστήματα μπορούν να διαχωριστούν σε δύο βασικές κατηγορίες, [210]:

- Αυτόνομα συστήματα (standalone). Η Φ/Β γεννήτρια τροφοδοτεί απευθείας τα φορτία μίας εγκατάστασης. Η τεχνική αυτή εφαρμόζεται κυρίως σε απομονωμένες περιοχές, που δεν υπάρχει ηλεκτρικό δίκτυο ή άλλη πηγή ενέργειας. Η ενίσχυση των αποκεντρωμένων συστημάτων ΑΠΕ μικρής κλίμακας συμβάλλει στη μείωση των δαπανών εγκατάστασης των δικτύων διανομής για την τροφοδότηση απομακρυσμένων περιοχών. Το σύστημα περιλαμβάνει τους απαραίτητους μετατροπείς dc/dc και dc/ac, τα φίλτρα εισόδου/εξόδου και όλα τα κυκλώματα ελέγχου και προστασίας. Επιπρόσθετα, απαιτείται η ύπαρξη συστοιχίας συσσωρευτών για την αποθήκευση της πλεονάζουσας ενέργειας και την αξιοποίησή της στις ώρες ανεπαρκούς ηλιοφάνειας.
- Διασυνδεδεμένα Φ/Β συστήματα στο δίκτυο (grid-connected). Η Φ/Β γεννήτρια συνδέεται απευθείας στο δίκτυο χαμηλής ή μέσης τάσης, μέσω κατάλληλων κυκλωμάτων συγχρονισμού με τη συχνότητα του δικτύου. Τα διασυνδεδεμένα συστήματα χαρακτηρίζονται από υψηλότερη απόδοση, δεδομένου ότι δεν απαιτείται αποθήκευση της ενέργειας, μειωμένο κόστος εγκατάστασης και δυνατότητα παραγωγής ενέργειας σε μεγάλη κλίμακα. Για τους παραπάνω λόγους, οι διασυνδεδεμένοι σταθμοί έχουν επικρατήσει στην αγορά τα τελευταία χρόνια. Συγκεκριμένα, το 1990, μόλις το 27% της εγκατεστημένης ισχύος από Φ/Β παρέχονταν απευθείας στο δίκτυο, ενώ μέχρι το τέλος του 2007 το ποσοστό αυτό ξεπέρασε το 90 %, [211].

Ένας καθοριστικός παράγοντας για την απόδοση και αξιοπιστία του συστήματος, καθώς και το κόστος της εγκατάστασης είναι η μέθοδος διασύνδεσης του Φ/Β σταθμού στο δίκτυο ηλεκτρικής ενέργειας. Πλήθος τοπολογιών έχουν προταθεί, οι σημαντικότερες από τις οποίες απεικονίζονται στο Σχ. 4.1 και παρουσιάζονται συνοπτικά στη συνέχεια.

- **Centralized.** Στην περίπτωση αυτή, ένας κεντρικός αντιστροφέας συνδέει τη Φ/Β γεννήτρια στο ηλεκτρικό δίκτυο, [212], [213]. Αποτελεί την πιο διαδεδομένη τεχνική διασύνδεσης και χρησιμοποιείται κυρίως σε σταθμούς μεγάλης κλίμακας. Το βασικό πλεονέκτημα αυτής της τοπολογίας είναι το μικρό κόστος εγκατάστασης και συντήρησης. Ωστόσο, η διάταξη χαρακτηρίζεται από μειωμένη αξιοπιστία, καθώς οποιοδήποτε σφάλμα στον αντιστροφέα συνεπάγεται διακοπή της λειτουργίας όλου του συστήματος. Επίσης, σε συνθήκες μερικής σκίασης, η Φ/Β γεννήτρια υπολειτουργεί λόγω του μοναδικού αλγορίθμου MPPT.
- **String.** Κάθε Φ/Β συστοιχία, ισχύος $2 \text{ kW}_p - 3 \text{ kW}_p$, συνδέεται σε ανεξάρτητο αντιστροφέα, [212]–[214]. Το κύριο χαρακτηριστικό αυτής της τοπολογίας είναι ότι κάθε string δύναται να λειτουργεί στο δικό του σημείο μέγιστης ισχύος, που καθορίζεται από τον αντίστοιχο αντιστροφέα, αυξάνοντας την απόδοση και αξιοπιστία του συστήματος. Παράλληλα, το σύστημα είναι εύκολα επεκτάσιμο, καθώς μπορεί οποιαδήποτε στιγμή να προστεθεί καινούρια Φ/Β συστοιχία με νέο αντιστροφέα. Ο μόνος περιοριστικός παράγοντας είναι το αυξημένο κόστος, λόγω του μεγάλου πλήθους απαιτούμενων αντιστροφέων.
- **Multi-String.** Σε αυτή την περίπτωση, κάθε Φ/Β συστοιχία συνδέεται σε ανεξάρτητο dc/dc μετατροπέα, η έξοδος των οποίων παραλληλίζεται σε κοινό dc-ζυγό, ενώ η διασύνδεση με το δίκτυο επιτυγχάνεται μέσω ενός κεντρικού αντιστροφέα, [212], [214]. Η τοπολογία αυτή συνδυάζει τα πλεονεκτήματα των περιπτώσεων centralized και string inverter. Συγκεκριμένα, η ισχύς κάθε συστοιχίας ελέγχεται από τον αντίστοιχο dc/dc μετατροπέα, ενώ το κόστος επένδυσης μειώνεται αισθητά. Ωστόσο, η αξιοπιστία του συστήματος περιορίζεται από τη χρήση μοναδικού/ κεντρικού αντιστροφέα.



Σχ. 4.1. Κυριότερες τοπολογίες διασύνδεσης του Φ/Β σταθμού στο δίκτυο ηλεκτρικής ενέργειας.

- *Ac module*. Ένας αντιστροφείας μικρής ισχύος (συνήθως $< 500 W_p$) ενσωματώνεται σε κάθε Φ/Β πλαίσιο, [212], [214]. Η συγκεκριμένη τοπολογία προσφέρει ευελιξία στη σχεδίαση του συστήματος και βέλτιστη αντιμετώπιση του φαινομένου μερικής σκίασης. Εντούτοις, το κόστος επένδυσης παραμένει πολύ υψηλό.

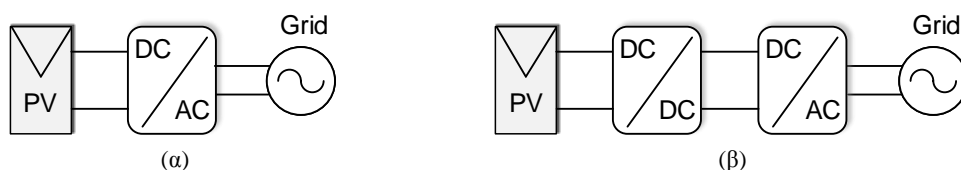
4.1.2 Τοπολογίες αντιστροφέων

Οι αντιστροφείς των διασυνδεδεμένων Φ/Β συστημάτων διακρίνονται σε κατηγορίες ανάλογα με τον αριθμό των βαθμίδων από τις οποίες αποτελούνται. Στο Σχ. 4.2(α) απεικονίζεται η πιο απλή τοπολογία, αποτελούμενη από μία μόνο βαθμίδα dc/ac. Ο αντιστροφείας είναι υπεύθυνος για την εύρεση του μέγιστου σημείου λειτουργίας της Φ/Β γεννήτριας, τον έλεγχο του εγγεόμενου ρεύματος στο δίκτυο και, ενδεχομένως, την ανύψωση της τάσης. Η προσέγγιση αυτή είναι η πιο δημοφιλής στα συστήματα centralized. Στο Σχ. 4.2(β) παρουσιάζεται το σχηματικό διάγραμμα του διασυνδεδεμένου συστήματος δύο βαθμίδων, αποτελούμενο από έναν μετατροπέα dc/dc και τον αντιστροφεία. Ο πρώτος είναι υπεύθυνος για την εκτέλεση του αλγορίθμου MPPT, ενώ ο αντιστροφείας ελέγχει το εγγεόμενο ρεύμα στο δίκτυο. Μία ακόμα αρμοδιότητα του δεύτερου σταδίου είναι η διατήρηση του επιπέδου τάσης του dc-ζυγού σταθερό.

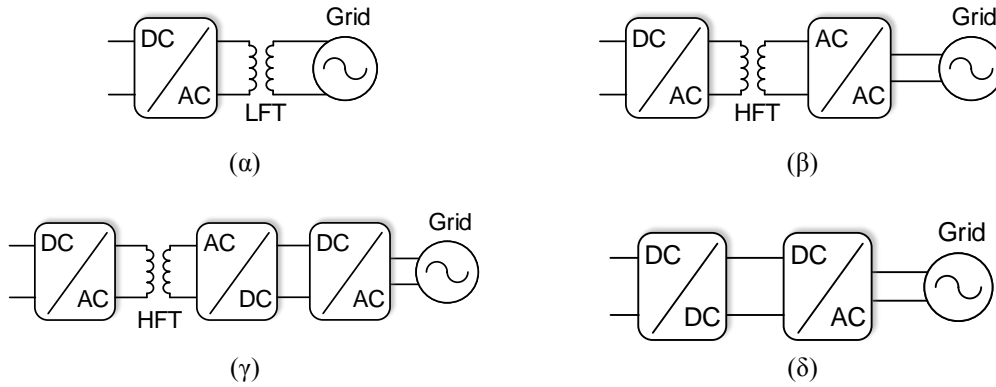
Ένα ακόμα κριτήριο κατηγοριοποίησης των διασυνδεδεμένων Φ/Β συστημάτων είναι ο τύπος του μετασχηματιστή απομόνωσης που χρησιμοποιείται. Στο Σχ. 4.3(α) παρουσιάζεται η πλέον διαδεδομένη τοπολογία, σύμφωνα με την οποία ένας μετασχηματιστής χαμηλών συχνοτήτων (low frequency transformer - LFT) τοποθετείται μεταξύ της εξόδου του αντιστροφεία και του δικτύου. Τέτοιοι μετασχηματιστές προσφέρουν δυνατότητα ανύψωσης της τάσης εξόδου και γαλβανική απομόνωση μεταξύ του δικτύου και του Φ/Β συστήματος, εξασφαλίζοντας την ασφάλεια του χρήστη. Στον αντίποδα, η χρήση LFT αυξάνει τον όγκο, το βάρος και το κόστος όλης της εγκατάστασης, ενώ παράλληλα μειώνει την απόδοση του συστήματος. Μία εναλλακτική λύση είναι η αντικατάσταση του LFT με έναν υψίσυχο μετασχηματιστή (high frequency transformer - HFT) στην dc πλευρά του μετατροπέα (Σχ. 4.3(β) και Σχ. 4.3(γ)). Με αυτή τη δομή επιτυγχάνεται και πάλι γαλβανική απομόνωση ενώ παράλληλα μειώνεται το βάρος, ο όγκος και το κόστος του συστήματος. Ωστόσο, το σύστημα γίνεται πιο περίπλοκο, ενώ η απόδοση δε βελτιώνεται [215]. Τέλος, σε πολλές σύγχρονες διατάξεις, παραλείπεται η χρήση μετασχηματιστή απομόνωσης (Transformerless), οδηγώντας σε απλά, οικονομικά και αποδοτικά Φ/Β συστήματα [8]. Εντούτοις, η απουσία γαλβανικής απομόνωσης εγείρει ανησυχίες για την ασφάλεια του χρήστη, λόγω των ισχυρών ρευμάτων διαρροής προς τη γη, [216].

4.1.3 Περιγραφή του συστήματος

Στη συνέχεια παρουσιάζονται τα τεχνικά χαρακτηριστικά του τριφασικού αντιστροφεία, ονομαστικής ισχύος 5 kVA που σχεδιάστηκε και αναπτύχθηκε στο Εργαστήριο Ηλεκτρικών



Σχ. 4.2. Σχηματικό διάγραμμα του διασυνδεδεμένου Φ/Β σταθμού (α) μίας βαθμίδας και (β) δύο βαθμίδων.

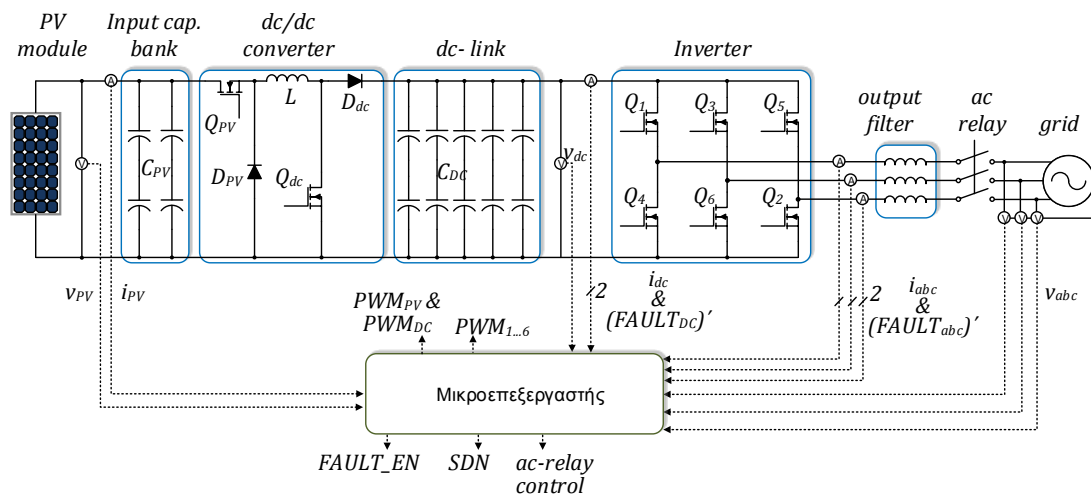


Σχ. 4.3. Διαφορετικές τοπολογίες διασυνδεδεμένων Φ/Β σταθμών με (α) μετασχηματιστής χαμηλής συχνότητας στην έξοδο του αντιστροφέα, (β) υψίσυχο μετασχηματιστής και μετατροπέα ac/ac, (γ) υψίσυχο μετασχηματιστή, ανορθωτής και αντιστροφή και (δ) δίχως μετασχηματιστή απομόνωσης.

Μηχανών και Ηλεκτρονικών Ισχύος. Το σχηματικό διάγραμμα της διάταξης παρουσιάζεται στο Σχ. 4.4, ενώ τα λεπτομερή σχέδια του κυκλώματος και της αντίστοιχης τυπωμένης πλακέτας παρατίθενται στο Παράρτημα Α. Το σύστημα αποτελείται από δύο βαθμίδες: έναν μετατροπέα υποβιβασμού-ανύψωσης τάσης σε συνδεσμολογία σειράς (cascaded buck-boost converter) και έναν αντιστροφέα πηγής τάσης, δύο επιπέδων, σε τοπολογία γέφυρας. Με την επιλογή δύο βαθμίδων δίνεται η δυνατότητα ανεξάρτητου ελέγχου του μετατροπέα dc/dc και του αντιστροφέα.

Ο αντιστροφέας συνδέεται σε μία Φ/Β συστοιχία (string inverter) και διασυνδέεται στο δίκτυο δίχως μετασχηματιστή απομόνωσης, γεγονός που συμβάλλει στην αύξηση της απόδοσης και τη μείωση του όγκου του συστήματος. Η χωρητικότητα εισόδου, C_{PV} , ισούται με 470 μF και αποτελείται από τέσσερις πυκνωτές, συνδεδεμένοι ανά δύο σε σειρά και μεταξύ τους παράλληλα. Η χωρητικότητα του dc-ζυγού, C_{DC} , είναι 1.175 mF και αποτελείται από δέκα πυκνωτές στη διάταξη του Σχ. 4.4. Η μέγιστη επιτρεπτή τάση εισόδου και τάση του dc-ζυγού είναι 900 V. Η τιμή της αυτεπαγωγής του μετατροπέα dc/dc είναι 600 μH , και του φίλτρου εξόδου 20 mH.

Όλοι οι ημιαγωγικοί διακόπτες είναι τύπου SiC MOSFET, προσφέροντας τη δυνατότητα λειτουργίας του συστήματος σε υψηλή διακοπτική συχνότητα, ίση με 20 kHz. Παράλληλα,



Σχ. 4.4. Σχηματικό διάγραμμα του Φ/Β αντιστροφέα που σχεδιάστηκε και κατασκευάστηκε.

επιτυγχάνεται υψηλή πυκνότητα ισχύος και μειωμένη η ανάγκη για ψύξη. Το κύκλωμα ανίχνευσης υπερέντασης βασίζεται στην επιτήρηση του ρεύματος εισόδου και εξόδου του αντιστροφέα (βλέπε υποενότητα 3.6.3). Αξιοποιούνται οι αισθητήρες ρεύματος ACS710, που διαθέτουν εσωτερικούς συγκριτές και στοιχεία μνήμης που μανδαλώνουν την ένδειξη σφάλματος. Όλα τα κυκλώματα οδήγησης συμπεριλαμβάνουν διάταξη ομαλής σβέσης, ενώ δεν απαιτείται κύκλωμα ανίχνευσης απώλειας τροφοδοσίας, λόγω της normally-off φύσης των SiC MOSFETs.

4.2. Πρότυπα διασύνδεσης των φωτοβολταϊκών σταθμών στο δίκτυο

Στη συνέχεια παρουσιάζονται οι βασικές τεχνικές προδιαγραφές που διέπουν τη λειτουργία ενός “μικρού” διασυνδεδεμένου Φ/Β συστήματος (<10 kW_p), σύμφωνα με τους δύο κυριότερους παγκόσμιους οργανισμούς ανάπτυξης προτύπων (International Electrotechnical Commission - IEC και Institute of Electrical and Electronics Engineers - IEEE). Όλες οι παράμετροι του συστήματος (τάση, συχνότητα, flicker, διαταραχές) αναφέρονται στο σημείο κοινής σύνδεσης (ΣΚΣ). Διευκρινίζεται ότι στην περίπτωση των “μικρών” Φ/Β σταθμών, όπως τα Φ/Β στις στέγες κατοικιών - Residential, μπορεί, για λόγους απλούστευσης, να θεωρηθεί ότι το ΣΚΣ βρίσκεται στον ηλεκτρολογικό πίνακα της εγκατάστασης.

4.2.1 Εύρος τάσης κανονικής λειτουργίας

Σύμφωνα με το πρότυπο *IEEE 929 - 2000* [89], οι διασυνδεδεμένοι Φ/Β σταθμοί δε συμμετέχουν στη ρύθμιση της τάσης του δικτύου. Συνεπώς, το εύρος τάσης κανονικής λειτουργίας δεν αποτελεί παράμετρο προς ρύθμιση, αλλά καθορίζει τα όρια προστασίας του συστήματος. Ο Πίνακας 4.1 περιγράφει την επιθυμητή απόκριση του συστήματος συναρτήσει της τάσης του δικτύου, σύμφωνα με τα πρότυπα, *IEEE 929 - 2000* και *IEEE 1547 - 2003*, [90]. Ο Φ/Β σταθμός παραμένει συνδεδεμένος στο δίκτυο όσο η ενεργός τιμή της τάσης στο ΣΚΣ ικανοποιεί την ανισότητα $88 \% < V < 110 \%$. Το μεγάλο επιτρεπτό εύρος λειτουργίας αποσκοπεί στην αποφυγή ανεπιθύμητων αποσυνδέσεων (tripping) λόγω θορύβου στις μετρήσεις. Σε περίπτωση υπέρτασης ή υπότασης, το σύστημα πρέπει να αποσυνδέεται εντός του χρονικού διαστήματος που σημειώνεται στον Πίνακα 4.1. Το διάστημα καθυστέρησης της αποσύνδεσης (6 - 120 κύκλοι λειτουργίας) προσφέρει τη δυνατότητα στο σύστημα να ξεπεράσει (ride through) τα σφάλματα μικρής διάρκειας.

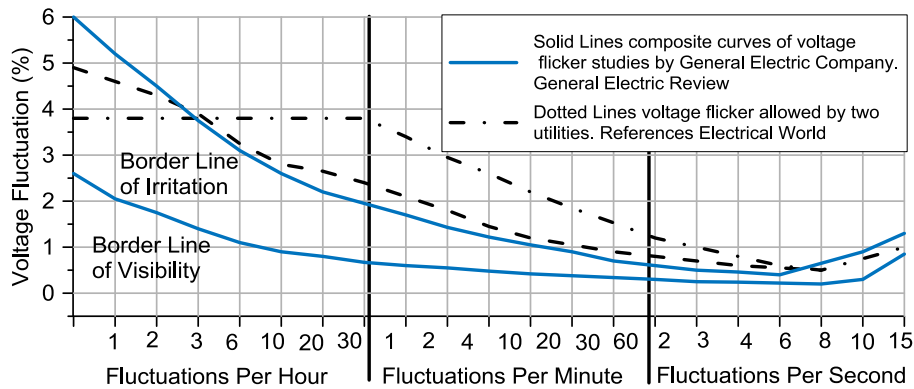
4.2.2 Διακυμάνσεις τάσεως

Η διασύνδεση ενός Φ/Β σταθμού στο ηλεκτρικό δίκτυο δεν πρέπει να προκαλεί διακυμάνσεις τάσεως (flicker) που ξεπερνούν τα όρια που προσδιορίζονται από τις καμπύλες του Σχ. 4.5,

Πίνακας 4.1. Απόκριση του συστήματος σε διακυμάνσεις τάσεως.

| Τάση στο ΣΚΣ (% της τάσης βάσεως) | Μέγιστος επιτρεπτός χρόνος για την αποσύνδεση του συστήματος | |
|--------------------------------------|--|-------------------------|
| | <i>IEEE 929 - 2000</i> | <i>IEEE 1547 - 2003</i> |
| $V < 50$ | 6 κύκλοι | 0.16 s (9.6 κύκλοι) |
| $50 \leq V < 88$ | 120 κύκλοι | 2.00 s (120 κύκλοι) |
| $88 \leq V \leq 110$ | κανονική λειτουργία | κανονική λειτουργία |
| $110 < V < 137$ ή 120^* | 120 κύκλοι | 1.00 s (60 κύκλοι) |
| 137 ή $120 \leq V$ | 6 κύκλοι | 0.16 s (9.6 κύκλοι) |

* Η τιμή 137 % αναφέρεται στο πρότυπο *IEEE 929 - 2000*, ενώ η τιμή 120% στο *IEEE 1547 - 2003*.



Σχ. 4.5. Καμπύλες σύμφωνα με τα πρότυπα IEEE 519-1992 και IEEE Std 145-2004.

σύμφωνα με τα πρότυπα *IEEE SM 519-1992*, [91] και *IEEE Std 1453-2004*, [92]. Η κάτω συνεχής γραμμή απεικονίζει τα όρια που η διακύμανση τάσης γίνεται αισθητή από τον άνθρωπο (border line of visibility), ενώ η άνω συνεχής γραμμή τα όρια πάνω από τα οποία η διακύμανση γίνεται ενοχλητική (border line of irritation). Οι διακεκομμένες γραμμές παρουσιάζονται ως παράδειγμα των ορίων που θέτουν οι διαχειριστές δικτύου.

4.2.3 Συγχρονισμός με το δίκτυο και διακυμάνσεις συχνότητας

Κάθε μονάδα ΑΠΕ πρέπει να είναι πλήρως συγχρονισμένη με το δίκτυο ηλεκτρικής ενέργειας πριν τη διασύνδεσή της. Ο Πίνακας 4.2 συγκεντρώνει τις συνθήκες που πρέπει να ικανοποιούνται κατά τον παραλληλισμό της Φ/Β γεννήτριας με το δίκτυο, σύμφωνα με το πρότυπο *IEEE 1547-200*. Παράλληλα, το εύρος συχνοτήτων κανονικής λειτουργίας του διασυνδεδεμένου Φ/Β σταθμού, είναι $59.3 < f < 60.5$, για δίκτυα 60 Hz. Στην περίπτωση που η συχνότητα ξεπεράσει τα όρια αυτά, το σύστημα πρέπει να αποσυνδεθεί εντός του χρονικού διαστήματος που φαίνεται στον Πίνακα 4.3.

4.2.4 Επανασύνδεση μετά από διαταραχές του δικτύου

Σε συνθήκες έντονων διαταραχών της τάσης ή της συχνότητας του δικτύου, η μονάδα ΑΠΕ πρέπει να διακόπτει την παροχή ισχύος και να παραμένει ανενεργή, μέχρι το δίκτυο να επανέλθει εντός των επιτρεπτών ορίων κανονικής λειτουργίας. Πιο αναλυτικά, η επανασύνδεση του συστήματος επιτρέπεται αφότου περάσει χρονικό διάστημα 5 λεπτών κατ' ελάχιστον, εντός του οποίου, η τάση και η συχνότητα του δικτύου έχουν αποκατασταθεί.

Πίνακας 4.2. Τεχνικά όρια συγχρονισμού μια μονάδας ΑΠΕ στο δίκτυο ηλεκτρικής ενέργειας σύμφωνα με το πρότυπο IEEE 1547-200.

| Εγκατεστημένη ισχύς της μονάδας (kVA) | Διαφορά συχνότητας (Δf , Hz) | Διαφορά τάσης (ΔV , %) | Διαφορά φάσης ($\Delta \phi$, °) |
|---------------------------------------|---------------------------------------|---------------------------------|------------------------------------|
| 0 - 500 | 0.3 | 10 | 20 |
| > 500 - 1500 | 0.2 | 5 | 15 |
| > 1500 - 10000 | 0.1 | 3 | 10 |

Πίνακας 4.3. Απόκριση του συστήματος σε διακυμάνσεις συχνότητας σύμφωνα με τις οδηγίες.

| Συχνότητα στο ΣΚΣ (Hz) | Χρονικό διάστημα για την αποσύνδεση του συστήματος |
|-----------------------------|--|
| (1) $f < 59.3$ | 160 ms |
| (2) $59.3 \leq f \leq 60.5$ | Κανονική λειτουργία |
| (3) $60.5 < f$ | 160ms |

Οι σύγχρονοι Φ/Β σταθμοί υιοθετούν στρατηγική ομαλής έναυσης (soft starting) κατά την επανασύνδεση. Σύμφωνα με την τεχνική αυτή, το σημείο εκκίνησης το αλγορίθμου MPPT είναι η ανοικτοκύκλωση του Φ/Β (μηδενικό ρεύμα), ενώ το ρεύμα εξόδου αυξάνεται ομαλά μέχρι το σημείο μέγιστης ισχύος.

4.2.5 Αρμονική παραμόρφωση του εγχεόμενου ρεύματος

Σύμφωνα με το πρότυπο *IEEE SM 519-1992*, η αρμονική παραμόρφωση που προκαλεί κάθε καταναλωτής πρέπει να περιορίζεται εντός ενός μέγιστου επιτρεπτού εύρους. Ο Πίνακας 4.4 συγκεντρώνει τα όρια των αρμονικών ρεύματος των εξαπαλμικών μετατροπέων ισχύος (π.χ. αντιστροφείς, ανορθωτές) συναρτήσει του λόγου του ρεύματος βραχυκύκλωσης της γραμμής, i_{sc} , προς το ονομαστικό ρεύμα του φορτίου, i_L . Τα όρια διαφοροποιούνται βάσει της ισχύος του συστήματος. Όσο μικρότερο είναι το ονομαστικό ρεύμα του φορτίου, I_L , σε σχέση με το ρεύμα βραχυκύκλωσης του δικτύου, i_{sc} , τόσο πιο ελαστικά είναι τα όρια. Η τήρηση αυτών των ορίων διασφαλίζει την ποιότητα της τάσης του δικτύου και προστατεύει άλλους χρήστες στην ίδια γραμμή.

Παρατηρείται επίσης ότι όλες οι μονάδες παραγωγής ενέργειας πρέπει να ικανοποιούν τα όρια της περίπτωσης $i_{sc}/i_L < 20$, ανεξαρτήτως της ονομαστικής τους ισχύος. Σύμφωνα με αυτή την απαίτηση, ο συντελεστής ολικής αρμονικής παραμόρφωσης (total harmonic distortion – THD) του εγχεόμενου ρεύματος ενός Φ/Β σταθμού, δεν πρέπει να ξεπερνά το 5%. Αξίζει τέλος να σημειωθεί ότι οι αρμονικές ρεύματος πρέπει να καταγράφονται όταν το σύστημα λειτουργεί στην ονομαστική του ισχύ και τουλάχιστον για μία ώρα.

4.2.6 Έγχυση dc ρεύματος

Η dc συνιστώσα του εγχεόμενου ρεύματος δεν πρέπει να είναι μεγαλύτερη από 0.5% του ονομαστικού. Μία τεχνική για την επίτευξη αυτού του στόχου είναι η προσθήκη μετασχηματιστή απομόνωσης στην έξοδο του αντιστροφέα, όπως αναλύθηκε στην υποενότητα 4.1.2. Εναλλακτικά, το κύκλωμα ελέγχου του αντιστροφέα επιτηρεί την dc συνιστώσα του ρεύματος εξόδου και προκαλεί την απόξευξη του συστήματος όταν αυτή ξεπεράσει τη μέγιστη επιτρεπτή τιμή.

4.2.7 Συντελεστής ισχύος

Οι σύγχρονοι αντιστροφείς μπορούν εύκολα να ελέγχουν τη διαφορά φάσης μεταξύ του εγχεόμενου ρεύματος και της αντίστοιχης φασικής τάσης. Στις περισσότερες εφαρμογές διασυνδεδεμένων Φ/Β σταθμών, ο αντιστροφέας λειτουργεί με μοναδιαίο συντελεστή ισχύος

Πίνακας 4.4. Όρια αρμονικής παραμόρφωσης σύμφωνα με το πρότυπο *IEEE Std. 519-1992*.

| <i>Αρμονικές περιττής τάξεως*</i> | | | | | | |
|-----------------------------------|--|----------------------------------|----------------------------------|----------------------------------|-------------------|------------|
| i_{sc}/i_L | Μέγιστο επιτρεπτό ποσοστό % αρμονικής παραμόρφωσης | | | | | <i>THD</i> |
| | 3 ^η -9 ^η | 11 ^η -15 ^η | 17 ^η -21 ^η | 23 ^η -33 ^η | > 33 ^η | |
| $i_{sc}/i_L < 20$ ** | 4.0 | 2.0 | 1.5 | 0.6 | 0.3 | 5.0 |
| $20 < i_{sc}/i_L < 50$ | 7.0 | 3.5 | 2.5 | 1.0 | 0.5 | 8.0 |
| $50 < i_{sc}/i_L < 100$ | 10.0 | 4.5 | 4.0 | 1.5 | 0.7 | 12.0 |
| $100 < i_{sc}/i_L < 1000$ | 12.0 | 5.5 | 5.0 | 2.0 | 1.0 | 15.0 |
| $1000 < i_{sc}/i_L$ | 15.0 | 7.0 | 6.0 | 2.5 | 1.4 | 20.0 |

* Το μέγιστο επιτρεπτό όριο των αρμονικών άρτιας τάξεως είναι το 25% των αντίστοιχων ορίων περιττής τάξεως.

** Όλες οι μονάδες παραγωγής ενέργειας περιορίζονται σε αυτά τα ποσοστά, ανεξαρτήτως του λόγου i_{sc}/i_L .

(ΣΙ), ενώ άλλοτε δίνεται η δυνατότητα ρύθμισης της εγχεόμενης αέργου ισχύος, Q . Σε οποιαδήποτε περίπτωση, ο ΣΙ της Φ/Β γεννήτριας πρέπει να είναι μεγαλύτερος από 0.85 (επαγωγικός ή χωρητικός), όσο η παραγόμενη ισχύς είναι μεγαλύτερη από το 10 % της ονομαστικής. Η σχέση (4.1) ποσοτικοποιεί τη μέγιστη τιμή της $|Q|$, ως συνάρτησης της διαθέσιμης ενεργού ισχύος, P .

$$|Q| \leq \sqrt{\left(\frac{1}{\Sigma I_{\min}^2} - 1\right)} \cdot P \Rightarrow |Q| \leq 0.62 \cdot P \quad (4.1)$$

4.3. Διάταξη κλειδώματος φάσης - PLL

Στόχος της διάταξης κλειδώματος φάσης είναι ο συγχρονισμός του σήματος εξόδου, τόσο σε συχνότητα όσο και σε φάση, με το σήμα αναφοράς (είσοδος). Τα πρώτα PLL σχεδιάζονταν με αναλογικά κυκλώματα, όμως από τη δεκαετία του 70, τη θέση τους κατέλαβαν τα ψηφιακά PLL. Η αρχή λειτουργίας τους παραμένει όμως ίδια.

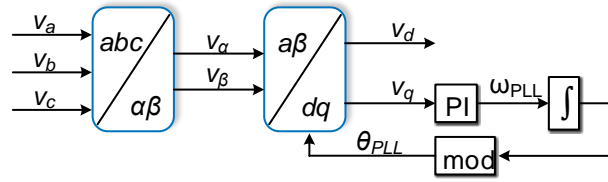
Στα συστήματα διεσπαρμένης παραγωγής (distributed generation - DG), η διάταξη PLL πρέπει να χαρακτηρίζεται από υψηλή ακρίβεια και ταχεία απόκριση, ενώ παράλληλα η συχνότητα του δικτύου πρέπει να ακολουθείται πιστά, ακόμα και σε συνθήκες σφάλματος. Εντούτοις, οι συμβατικοί αλγόριθμοι παρακολούθησης φάσης είναι αξιόπιστοι μόνο σε συμμετρικό τριφασικό δίκτυο. Πιο συγκεκριμένα, η απόκριση του PLL στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς (synchronous reference frame - SRF PLL) υπό συνθήκες ασυμμετρίας είναι μη αποδεκτή, λόγω των ταλαντώσεων διπλάσιας συχνότητας που παρουσιάζονται. Για τον λόγο αυτό, έχουν προταθεί προηγμένες στρατηγικές PLL που δεν επηρεάζονται από ασυμμετρίες, διακυμάνσεις τάσης, μεταβολές συχνότητας και αρμονικές, [217].

Στόχος αυτής της ενότητας είναι η παρουσίαση των διαφόρων τεχνικών κλειδώματος φάσης, η υλοποίησή τους σε ψηφιακό μικροεπεξεργαστή και επιλογή της καταλληλότερης τεχνικής, έχοντας ως κριτήρια την ταχύτητα απόκρισης, την ανθεκτικότητα σε διαταραχές και το υπολογιστικό κόστος.

4.3.1 Διάταξη PLL στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς (SRF-PLL)

Το δομικό διάγραμμα του SRF - PLL φαίνεται στο Σχ. 4.6. Οι τριφασικές τάσεις μετασχηματίζονται αρχικά στο στατό πλαίσιο αναφοράς, $\alpha\beta$, σύμφωνα με την (4.2) και ακολούθως στο στρεφόμενο πλαίσιο dq , σύμφωνα με την (4.3). Η συνιστώσα ελέγχου του βρόχου ανάδρασης επιλέγεται η τάση του κάθετου άξονα v_q . Στη συνέχεια, το σφάλμα $e_q = v_q - V_q^*$, όπου $V_q^* = 0$, τροφοδοτείται στον ελεγκτή PI. Όταν μηδενιστεί το σφάλμα e_q και σταθεροποιηθεί η έξοδος του ελεγκτή, ω_{PLL} , επιτυγχάνεται το κλείδωμα στη συχνότητα του δικτύου. Η φάση, θ_{PLL} , υπολογίζεται ως το ολοκλήρωμα της συχνότητας ω_{PLL} , ενώ παράλληλα εξάγεται και η μέγιστη τιμή της τάσης δικτύου, v_d .

$$v_{\alpha\beta} = T_{\alpha\beta} \cdot v_{abc} = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (4.2)$$



Σχ. 4.6. Δομικό διάγραμμα του SRF - PLL.

$$v_{dq0} = T_{dq} \cdot v_{\alpha\beta} = \begin{bmatrix} \cos(\omega t) & \sin(\omega t) \\ -\sin(\omega t) & \cos(\omega t) \end{bmatrix} \cdot \begin{bmatrix} v_{\alpha} \\ v_{\beta} \end{bmatrix} \quad (4.3)$$

Η συνάρτηση μεταφοράς του ελεγκτή PI δίνεται στην (4.4). Σε περίπτωση σφάλματος του δικτύου (λόγου χάριν, βύθιση της τάσης), η αρνητική ακολουθία της τάσης απεικονίζεται στο dq πλαίσιο ως ταλάντωση με συχνότητα διπλάσια αυτής του δικτύου. Καθώς, όμως, η είσοδος του PI δε φιλτράρεται, η ταλαντώσεις μεταφέρονται και στην έξοδο, ω_{PLL} , καθιστώντας αυτή την προσέγγιση ακατάλληλη για μη ιδανικές συνθήκες δικτύου.

$$H_{PI} = \frac{V_{out}}{V_{in}} = K_p + \frac{K_i}{s} \quad (4.4)$$

4.3.2 PLL με προσαρμοστικό φίλτρο δευτέρας τάξεως (DSOGI-PLL)

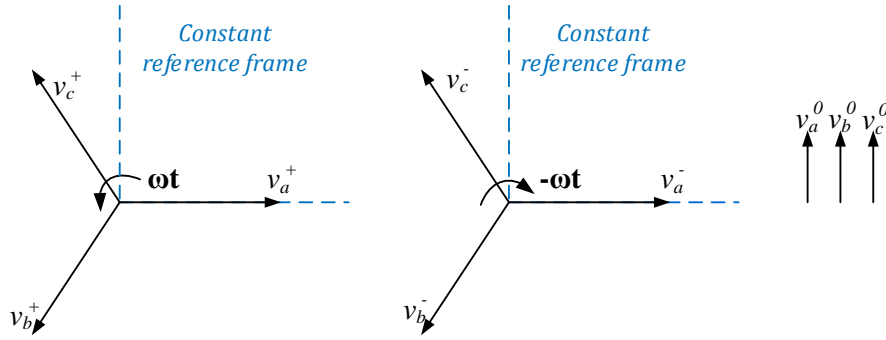
Ο συγκεκριμένος αλγόριθμος PLL (double second order generalized integrator - DSOGI) προκύπτει από τον συνδυασμό του συμβατικού PLL στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς με ένα ζωνοπερατό φίλτρο δευτέρας τάξεως. Η στρατηγική αυτή καταστέλλει αποτελεσματικά τις αρμονικές παραμόρφωσης ή ασυμμετρίας της τάσης, παρουσιάζει ακριβής εκτίμηση της συχνότητας και της φάσης, ενώ το υπολογιστικό κόστος είναι χαμηλό, [218]. Ένα από τα βασικά δομικά στοιχεία της διάταξης DSOGI-PLL είναι η εξαγωγή θετικής και αρνητικής ακολουθίας. Γι' αυτόν τον λόγο, κρίνεται σκόπιμη η παρουσίαση της θεωρίας διαχωρισμού της τάσης σε θετική, αρνητική και μηδενική ακολουθία, προτού αναλυθεί η συγκεκριμένη τεχνική PLL.

4.3.2.1 Θετική και αρνητική ακολουθία

Κάθε σύνολο n διανυσμάτων μπορεί να αναπαρασταθεί ως άθροισμα n συνόλων από πλήρως συμμετρικά διανύσματα. Έτσι, οι τάσεις ενός τριφασικού συστήματος (συμμετρικό ή ασύμμετρο) μπορούν να αναπαρασταθούν από τρία σύνολα διανυσμάτων, όπως φαίνεται στο Σχ. 4.7:

- Το πρώτο αποτελείται από τρία διανύσματα ίδιου πλάτους που στρέφονται με τη διαδοχή φάσεων του δικτύου, a-b-c, και ονομάζεται *θετική ακολουθία* (positive sequence)
- Το δεύτερο σύνολο διανυσμάτων στρέφεται με αντίθετη διαδοχή φάσεων, a-c-b, και ονομάζεται *αρνητική ακολουθία* (negative sequence)
- Το τρίτο σύνολο αποτελείται από τρία διανύσματα ίδιου πλάτους με μηδενική διαφορά φάσης και αποκαλείται *μηδενική ακολουθία* (zero sequence)

Ο διαχωρισμός των τάσεων καταγράφεται στην (4.5). Σημειώνεται επίσης ότι $v_a^0 = v_b^0 = v_c^0$, $v_a^+ = e^{j2\pi/3} \cdot v_b^+$ και $v_a^+ = e^{-j2\pi/3} \cdot v_c^+$. Θέτοντας για λόγους απλοποίησης $\alpha = e^{j2\pi/3}$ και $\alpha^2 = e^{-j2\pi/3}$, η (4.5) ξαναγράφεται στη μορφή της (4.6).



Σχ. 4.7. Θετική, αρνητική και μηδενική ακολουθία τάσεων.

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \begin{bmatrix} v_a^+ \\ v_b^+ \\ v_c^+ \end{bmatrix} + \begin{bmatrix} v_a^- \\ v_b^- \\ v_c^- \end{bmatrix} + \begin{bmatrix} v_a^0 \\ v_b^0 \\ v_c^0 \end{bmatrix} \quad (4.5)$$

$$\begin{bmatrix} v_a^+ \\ v_b^+ \\ v_c^+ \end{bmatrix} = \frac{1}{3} \cdot \begin{bmatrix} 1 & \alpha & \alpha^2 \\ \alpha^2 & 1 & \alpha \\ \alpha & \alpha^2 & 1 \end{bmatrix} \cdot \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad \text{και} \quad \begin{bmatrix} v_a^- \\ v_b^- \\ v_c^- \end{bmatrix} = \frac{1}{3} \cdot \begin{bmatrix} 1 & \alpha^2 & \alpha \\ \alpha & 1 & \alpha^2 \\ \alpha^2 & \alpha & 1 \end{bmatrix} \cdot \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (4.6)$$

Η παραπάνω εξίσωση μετασχηματίζεται στο $\alpha\beta$ πλαίσιο αναφοράς ως εξής:

$$\begin{bmatrix} v_\alpha^+ \\ v_\beta^+ \end{bmatrix} = \frac{1}{2} \cdot \begin{bmatrix} 1 & -q \\ q & 1 \end{bmatrix} \cdot \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} \quad (4.7)$$

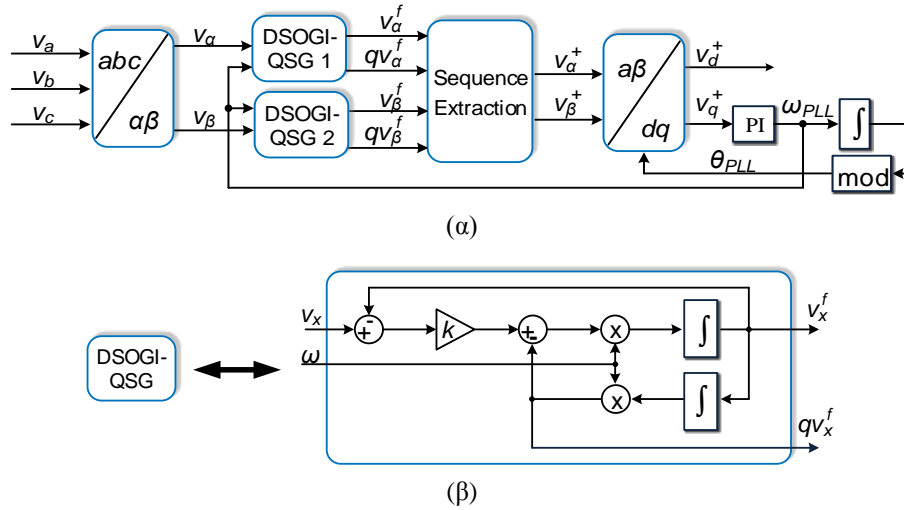
$$\begin{bmatrix} v_\alpha^- \\ v_\beta^- \end{bmatrix} = \frac{1}{2} \cdot \begin{bmatrix} 1 & q \\ -q & 1 \end{bmatrix} \cdot \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} \quad (4.8)$$

Η ουσιαστική διαφορά είναι ότι στις εξισώσεις (4.7) και (4.8) ο πολλαπλασιαστικός παράγοντας είναι $q = e^{-j\pi/2}$, δηλαδή η διαφορά φάσης μεταξύ των σημάτων είναι τώρα -90° .

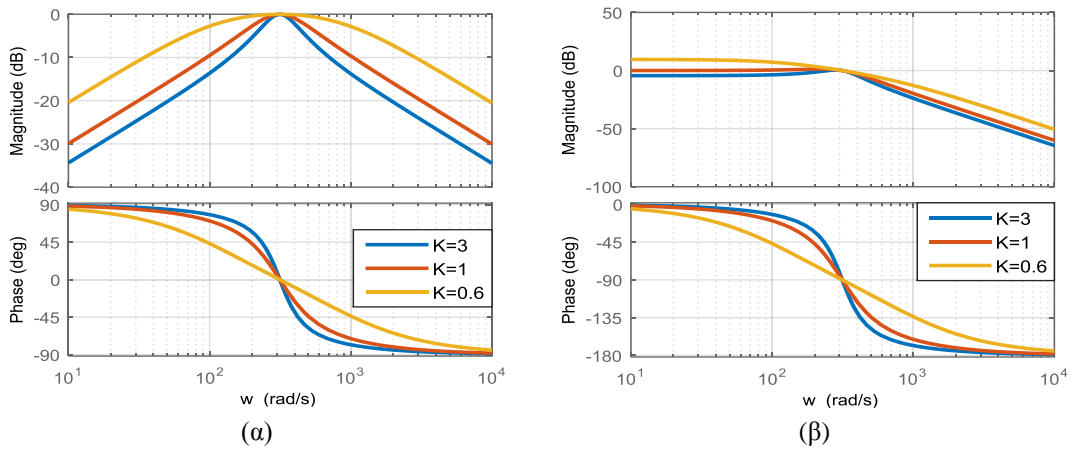
4.3.2.2 Περιγραφή του DSOGI-PLL

Το δομικό διάγραμμα της διάταξης PLL παρουσιάζεται στο Σχ. 4.8. Οι τριφασικές τάσεις μετασχηματίζονται αρχικά στο στατό πλαίσιο αναφοράς και στη συνέχεια τροφοδοτούνται στις διατάξεις/φίλτρα παραγωγής κάθετων σημάτων (quadrature signal generators-QSG), οι συναρτήσεις μεταφοράς των οποίων δίνονται στις (4.9) και (4.10). Πιο συγκεκριμένα, η H_d αντιστοιχεί στη συνάρτηση ενός ζωνοπερατού φίλτρου δευτέρας τάξεως, η κεντρική συχνότητα του οποίου συμπίπτει με τη συχνότητα του δικτύου. Η έξοδος της H_d είναι σε φάση με την αντίστοιχη είσοδό της, ενώ η έξοδος της H_q είναι μετατοπισμένη κατά -90° , όπως διαπιστώνεται και από τα διαγράμματα Bode του Σχ. 4.9. Στο ίδιο σχήμα αποτυπώνεται και η επίδραση της παραμέτρου k . Όσο υψηλότερη είναι η τιμή k , τόσο πιο στενό γίνεται το ζωνοπερατό φίλτρο και πιο απότομη η απόκριση φάσης. Μία αποδεκτή συμπεριφορά επιτυγχάνεται όταν $k = 0.6$.

$$H_d = \frac{v_{\alpha\beta}^f}{v_{\alpha\beta}} = \frac{k \cdot \omega \cdot s}{s^2 + k \cdot \omega \cdot s + \omega^2} \quad (4.9)$$



Σχ. 4.8. Δομικό διάγραμμα του PLL με προσαρμοστικό φίλτρο δευτέρας τάξεως.

Σχ. 4.9. Διαγράμματα Bode των φίλτρων DSOGI, (α) H_d και (β) H_q .

$$H_q = \frac{qV_{\alpha\beta}^f}{v_{\alpha\beta}} = \frac{k \cdot \omega^2}{s^2 + k \cdot \omega \cdot s + \omega^2} \quad (4.10)$$

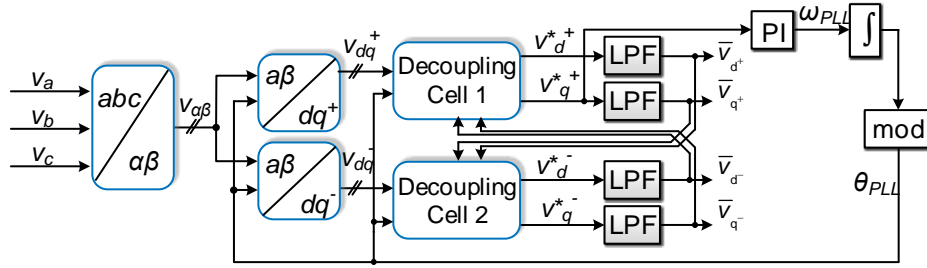
Στη συνέχεια, εξάγεται η θετική και αρνητική ακολουθία της τάσης δικτύου εφαρμόζοντας τις σχέσεις (4.7), (4.8) και οι ποσότητες v_{α}^+ και v_{β}^+ μετασχηματίζονται στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς dq . Τέλος, η συνιστώσα v_q^+ μηδενίζεται μέσω ενός ελεγκτή PI, όπως σε ένα συμβατικό PLL.

4.3.3 PLL διπλής απόζευξης στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς (DDSRF-PLL)

Στη διάταξη αυτή (decoupled double synchronous reference frame - DDSRF) χρησιμοποιούνται δύο δίκτυα απόζευξης και τέσσερα βαθυπερατά φίλτρα στο dq πλαίσιο αναφοράς για την εξαγωγή της θετικής ακολουθίας της τάσης του δικτύου [219], [220]. Τα βαθυπερατά φίλτρα συνεισφέρουν παράλληλα στην καταστολή των ανώτερων αρμονικών της τάσης, [218]. Το δομικό διάγραμμα του συστήματος παρουσιάζεται στο Σχ. 4.10.

Η λειτουργία του DDSRF-PLL διαχωρίζεται σε τρία διακριτά στάδια:

- Οι τριφασικές τάσεις μετασχηματίζονται αρχικά σε δύο πλαίσια αναφοράς: το dq^+ που περιστρέφεται με γωνιακή ταχύτητα ω και το dq^- που περιστρέφεται στην αντίθετη κατεύθυνση, με ταχύτητα $-\omega$. Στη γενική περίπτωση που το δίκτυο δεν είναι πλήρως



Σχ. 4.10. Δομικό διάγραμμα του PLL διπλής απόζευξης στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς.

συμμετρικό, η έξοδος κάθε μετασχηματισμού, v_{dq}^+ και v_{dq}^- , αποτελείται από μία ποσότητα dc και ένα σήμα που ταλαντώνεται με συχνότητα $2 \cdot \omega$.

- Όπως αναφέρθηκε προηγουμένως, η έξοδος του ελεγκτή PI, ω_{PLL} , διατηρείται αμετάβλητη μόνο αν εξαλειφθούν οι ταλαντώσεις διπλάσιας συχνότητας. Η προσθήκη βαθυπερατών φίλτρων στην είσοδο του ελεγκτή αποτελεί την απλούστερη υλοποίησης αυτής της απαίτησης. Ωστόσο, η προσέγγιση αυτή οδηγεί σε μη αποδεκτή δυναμική συμπεριφορά, ενώ παράλληλα εισάγεται σφάλμα στη μέτρηση του πλάτους της θετικής ακολουθίας της τάσης. Στις εργασίες [219] και [220] προτείνεται, ως εναλλακτική λύση, η εισαγωγή δύο δικτύων απόζευξης, η λειτουργία των οποίων περιγράφεται από τις εξισώσεις (4.11) και (4.12). Τέσσερα βαθυπερατά φίλτρα με κοινή συχνότητα αποκοπής, ω_c , συνδέονται στις εξόδους των δικτύων απόζευξης. Η συνάρτηση μεταφοράς του φίλτρου παρουσιάζεται στην (4.13). Ιδιαίτερη προσοχή χρειάζεται στην επιλογή του λόγου της συχνότητας αποκοπής προς τη συχνότητα του δικτύου, $k_{DD} = \omega_c/\omega$, καθώς επηρεάζει τη δυναμική απόκριση του συστήματος και καθορίζει το ποσοστό καταστολής των ταλαντώσεων. Μία αποδεκτή συμπεριφορά επιτυγχάνεται όταν $k_{DD} = 0.7$.
- Τέλος, η συνιστώσα $v_{q^+}^*$ τροφοδοτείται στον ελεγκτή PI, ακριβώς όπως και στην περίπτωση του DSOGI-PLL.

$$\left. \begin{aligned} v_{d^+}^* &= v_{d^+} - \bar{v}_{d^-} \cdot \cos(2 \cdot \theta) - \bar{v}_{q^-} \cdot \sin(2 \cdot \theta) \\ v_{q^+}^* &= v_{q^+} + \bar{v}_{d^-} \cdot \sin(2 \cdot \theta) - \bar{v}_{q^-} \cdot \cos(2 \cdot \theta) \end{aligned} \right\} \quad (4.11)$$

$$\left. \begin{aligned} v_{d^-}^* &= v_{d^-} - \bar{v}_{d^+} \cdot \cos(2 \cdot \theta) + \bar{v}_{q^+} \cdot \sin(2 \cdot \theta) \\ v_{q^-}^* &= v_{q^-} - \bar{v}_{d^+} \cdot \sin(2 \cdot \theta) - \bar{v}_{q^+} \cdot \cos(2 \cdot \theta) \end{aligned} \right\} \quad (4.12)$$

$$\left. H_{LPF} = \frac{\bar{v}}{v^*} = \frac{\omega_c}{s + \omega_c} \right\} \quad (4.13)$$

4.3.4 Αποτελέσματα προσομοίωσης

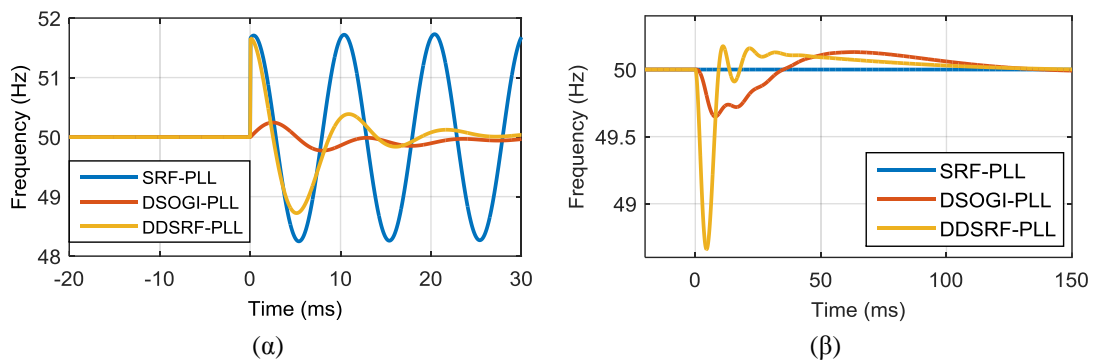
Η συμπεριφορά των υπό εξέταση αλγορίθμων μελετάται αρχικά μέσω προσομοιώσεων στο περιβάλλον Matlab/Simulink. Για όλες τις διατάξεις PLL, ο αναλογικός όρος του ελεγκτή PI επιλέχθηκε $K_p = 0.2$ και ο ολοκληρωτικός $K_i = 3$. Η απόκριση των τριών στρατηγικών σε συνθήκες μονοφασικής και τριφασικής βύθισης της τάσης (σε ποσοστό 50 %) παρουσιάζεται στο Σχ. 4.11. Από τα αποτελέσματα των προσομοιώσεων γίνεται φανερό η αδυναμία του συμβατικού SRF-PLL να κλειδώσει στη συχνότητα ασύμμετρου δικτύου. Αξίζει όμως να παρατηρηθεί ότι η έξοδος του SRF-PLL παραμένει ανεπηρέαστη από συμμετρικές βυθίσεις. Στον αντίποδα, τόσο το DSOGI-PLL όσο και το DDSRF-PLL παρακολουθούν ικανοποιητικά

τη συχνότητα του δικτύου, ακόμα και σε συνθήκες σφάλματος. Σημειώνεται επίσης ότι μεταξύ των δύο, το DSOGI-PLL παρουσιάζει τη μικρότερη υπερύψωση τη στιγμή του σφάλματος.

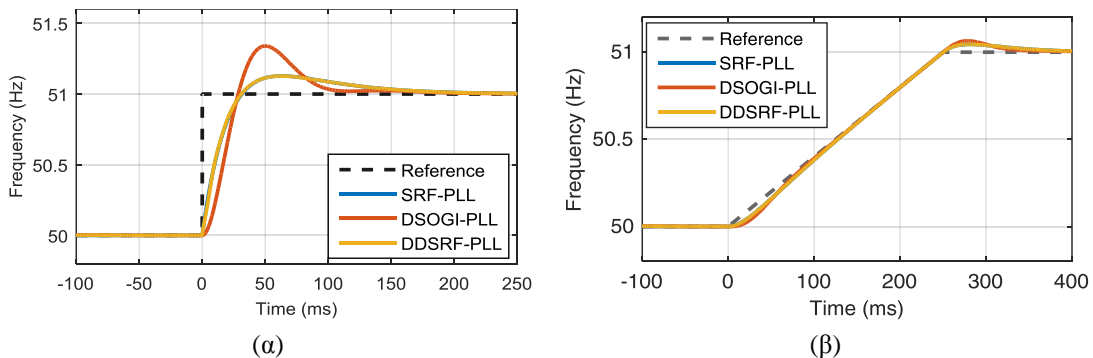
Στο Σχ. 4.12 αποτυπώνεται η απόκριση των υπό εξέταση αλγορίθμων σε συνθήκες μεταβολής της συχνότητας του δικτύου. Η διερεύνηση περιλαμβάνει βηματική αύξηση της συχνότητας κατά 1Hz και γραμμική αύξηση με κλίση 4Hz/s για χρονικό διάστημα 250 ms. Αξίζει να παρατηρηθεί ότι οι τεχνικές DDSRF και SRF PLL παρουσιάζουν πανομοιότυπη συμπεριφορά στις μεταβολές της συχνότητας, με αποτέλεσμα οι αντιστοιχούσες σε αυτές κίτρινες και γαλάζιες καμπύλες να συμπίπτουν.

4.3.5 Μέθοδοι διακριτοποίησης

Η υλοποίηση των διατάξεων PLL σε ψηφιακό μικροεπεξεργαστή προϋποθέτει τον μετασχηματισμό του αλγορίθμου στον διακριτό χρόνο (επίπεδο Z) [221]. Η χρήση των μετασχηματισμών *Backward* ή *Forward Euler*, η συναρτήσεις των οποίων παρουσιάζονται στον Πίνακα 4.5, αποτελεί την απλούστερη μέθοδο διακριτοποίησης. Ωστόσο, η εφαρμογή αυτών των μεθόδων στον μετασχηματισμό του αλγορίθμου DSOGI-PLL οδηγεί σε ταλαντώσεις στη μόνιμη κατάσταση, ως αποτέλεσμα της μετατόπισης φάσης που εισάγεται στα 50 Hz. Αντίθετα, οι μετασχηματισμοί *Tustin* (ή αλλιώς *Bilinear*) και 2^{ης} τάξεως ολοκλήρωση επιτυγχάνουν πλήρης καθετότητα των σημάτων v_x^f και q_v^f , όπου $x = a, \beta$ στο στατό πλαίσιο αναφοράς, [222]. Οι συναρτήσεις μεταφοράς των τελευταίων συμπεριλαμβάνονται στον Πίνακα 4.5, όπου T_s είναι η περίοδος εκτέλεσης του αλγορίθμου. Η απόκριση φάσης του μετασχηματισμού *Tustin* και 2^{ας} τάξεως ολοκλήρωση σε αντιπαραβολή με τις συμβατικές μεθόδους διακριτοποίησης παρουσιάζεται στο Σχ. 4.13.



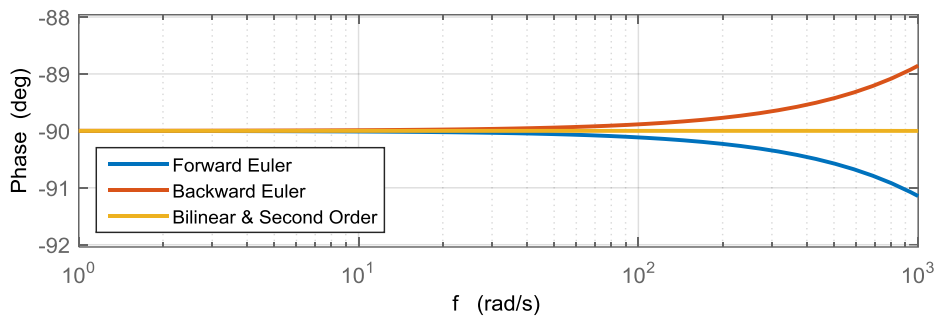
Σχ. 4.11. Απόκριση των τριών αλγορίθμων PLL σε βυθίσεις της τάσης δικτύου. (α) Μονοφασική βύθιση και (β) τριφασική βύθιση.



Σχ. 4.12. Απόκριση των τριών αλγορίθμων PLL σε μεταβολές της συχνότητας του δικτύου. (α) Βηματική αλλαγή από τα 50 Hz στα 51 Hz και (β) γραμμική αύξηση της συχνότητας με κλίση 4 Hz/s.

Πίνακας 4.5. Τεχνικές διακριτοποίησης.

| Μέθοδος ολοκλήρωσης | Μετασχηματισμός Z | Συνάρτηση διαφορών |
|-----------------------------------|--|---|
| Forward Euler | $\frac{1}{s} = T_s \frac{1}{z-1}$ | $y(n) = y(n-1) + T_s \cdot x(n-1)$ |
| Backward Euler | $\frac{1}{s} = T_s \frac{z}{z-1}$ | $y(n) = y(n-1) + T_s \cdot x(n)$ |
| Bilinear (Tustin) | $\frac{1}{s} = \frac{T_s}{2} \frac{z+1}{z-1}$ | $y(n) = y(n-1) + \frac{T_s}{2} \cdot [x(n) + x(n-1)]$ |
| 2 ^{ας} τάξεως ολοκλήρωση | $\frac{1}{s} = \frac{T_s}{2} \frac{3z-1}{z^2-z}$ | $y(n) = y(n-1) + \frac{T_s}{2} \cdot [3 \cdot x(n-1) - x(n-2)]$ |



Σχ. 4.13. Απόκριση συχνότητας (Bode) των διαφορών τεχνικών διακριτοποίησης.

Στη συνέχεια παρουσιάζονται οι συναρτήσεις μεταφοράς διακριτού χρόνου των δομικών στοιχείων που συνθέτουν τις υπό εξέταση διατάξεις PLL, καθώς και οι αντίστοιχες συναρτήσεις διαφορών. Η παράμετρος n υποδηλώνει το τρέχον βήμα εκτέλεσης του αλγορίθμου. Ο μετασχηματισμός *Tustin* επιλέχθηκε ως η μέθοδος διακριτοποίησης.

4.3.5.1 Συνάρτηση μεταφοράς του ελεγκτή PI στον διακριτό χρόνο

Αντικαθιστώντας τη συνάρτηση του μετασχηματισμού *Tustin* στην (4.4), προκύπτει η συνάρτηση μεταφοράς διακριτού χρόνου (4.14). Αξιοποιώντας τον μετασχηματισμό $z^{-k} \cdot f(z) \leftrightarrow f(n-k)$, προκύπτει η συνάρτηση διαφορών (4.15), όπου $y(n)$ είναι η τρέχουσα έξοδος του ελεγκτή και $x(n)$ η τρέχουσα είσοδος.

$$H_{PI}(z) = K_p + K_i \cdot \frac{T_s}{2} \frac{z+1}{z-1} = \frac{K_p(1-z^{-1}) + \frac{T_s}{2} K_i(1+z^{-1})}{1-z^{-1}} \quad (4.14)$$

$$y(n) = y(n-1) + \left(K_i \cdot \frac{T_s}{2} + K_p \right) x(n) + \left(K_i \cdot \frac{T_s}{2} - K_p \right) x(n-1) \quad (4.15)$$

4.3.5.2 Συνάρτηση μεταφοράς του βαθυπερατού φίλτρου στον διακριτό χρόνο

Η εξίσωση του βαθυπερατού φίλτρου, (4.13), μετασχηματίζεται στο επίπεδο Z σύμφωνα με την (4.16) και η αντίστοιχη συνάρτηση διαφορών περιγράφεται από την (4.17).

$$H_{LPF}(z) = \frac{\omega_0}{\frac{2}{T_s} \frac{z-1}{z+1} + \omega_0} = \frac{\frac{T_s}{2} \omega_0 (1+z^{-1})}{\frac{T_s}{2} \omega_0 (1+z^{-1}) + (1-z^{-1})} \quad (4.16)$$

$$y(n) = \frac{2 - T_s \omega_0}{2 + T_s \omega_0} y(n-1) + \frac{1}{1 + \frac{2}{T_s \omega_0}} (x(n) + x(n-1)) \quad (4.17)$$

4.3.5.3 Συνάρτηση μεταφοράς του DSOGI PLL στον διακριτό χρόνο

Αντικαθιστώντας τη συνάρτηση μεταφοράς του μετασχηματισμού *Tustin* στην (4.9) προκύπτει η (4.18). Για την απλοποίηση της σχέσης αυτής, ορίζονται οι σταθερές $\lambda = (T_s \cdot k \cdot \omega / 2)$ και $\mu = (\omega \cdot T_s / 2)^2$. Η (4.18) καταλήγει τώρα στη σχέση (4.19), ενώ η συνάρτηση διαφορών φαίνεται στην (4.20). Με αντίστοιχους χειρισμούς προκύπτει και η συνάρτηση διαφορών της H_d που περιγράφεται στην (4.21).

$$H_d = \frac{V_{\alpha\beta}^f}{V_{\alpha\beta}} = \frac{k \cdot \omega \cdot \frac{2}{T_s} \frac{z-1}{z+1}}{\left(\frac{2}{T_s} \frac{z-1}{z+1}\right)^2 + k \cdot \omega \cdot \frac{2}{T_s} \frac{z-1}{z+1} + \omega^2} = \frac{\frac{T_s}{2} \cdot k \cdot \omega \cdot (z-1)(z+1)}{(z-1)^2 + \frac{T_s}{2} k \cdot \omega \cdot (z-1)(z+1) + \left(\omega \cdot \frac{T_s}{2}\right)^2 (z+1)^2} \quad (4.18)$$

$$H_d = \frac{\lambda \cdot (z-1)(z+1)}{(z-1)^2 + \lambda \cdot (z^2 - 1) + \mu \cdot (z+1)^2} = \frac{(-\lambda) \cdot z^{-2} + \lambda}{(1 - \lambda + \mu) \cdot z^{-2} + (2\mu - 2) \cdot z^{-1} + (1 + \lambda + \mu)} \quad (4.19)$$

$$V_{\alpha\beta}^f(n) = \frac{1}{1 + \lambda + \mu} \left[\begin{array}{l} \lambda \cdot V_{\alpha\beta}(n) - \lambda \cdot V_{\alpha\beta}(n-2) - (2\mu - 2) \cdot V_{\alpha\beta}^f(n-1) \\ -(1 - \lambda + \mu) \cdot V_{\alpha\beta}^f(n-2) \end{array} \right] \quad (4.20)$$

$$qV_{\alpha\beta}^f(n) = \frac{1}{1 + \lambda + \mu} \left[\begin{array}{l} k\mu \cdot V_{\alpha\beta}(n) + 2k\mu \cdot V_{\alpha\beta}(n-1) + k\mu \cdot V_{\alpha\beta}(n-2) \\ -(2\mu - 2) \cdot qV_{\alpha\beta}^f(n-1) - (1 - \lambda + \mu) \cdot qV_{\alpha\beta}^f(n-2) \end{array} \right] \quad (4.21)$$

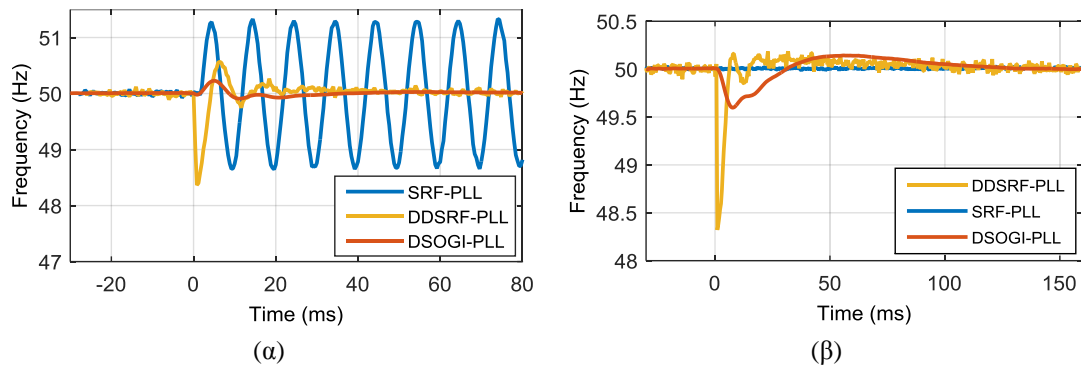
4.3.6 Πειραματική επιβεβαίωση

Στη συνέχεια εξετάζεται η απόκριση των διαφόρων τεχνικών PLL στην πειραματική διάταξη. Η κάρτα *TMS320F28335* της εταιρίας Texas Instruments επιλέχθηκε ως η μονάδα ελέγχου του συστήματος. Η μέγιστη συχνότητα λειτουργίας του μικροεπεξεργαστή είναι 150 MHz και η συχνότητα εκτέλεσης κάθε αλγορίθμου τέθηκε ίση με τη διακοπτική συχνότητα του αντιστροφέα, ήτοι, $T_s = 50$ μ s. Ο Πίνακας 4.6 παρουσιάζει το υπολογιστικό κόστος των εναλλακτικών τεχνικών PLL σε κύκλους ρολογιού και σε μ s.

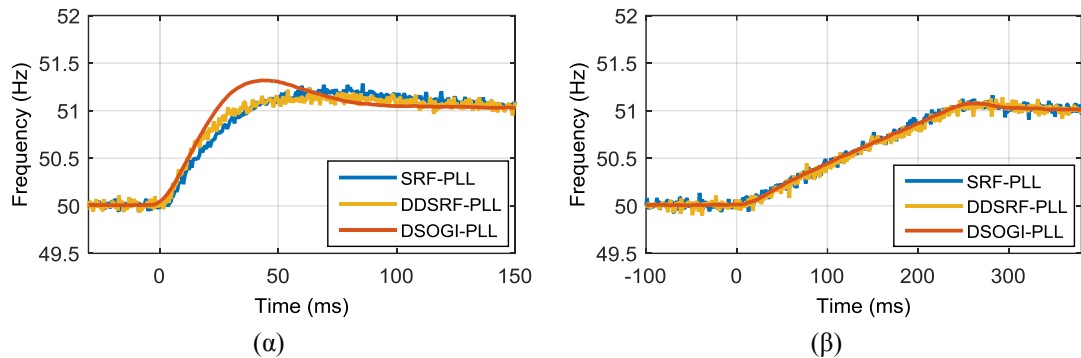
Για την εξομοίωση του δικτύου αξιοποιείται η ελεγχόμενη τριφασική γεννήτρια *MX30-3Pi* της εταιρίας California Instruments, μέγιστης ισχύος 30 kVA. Μέσω κατάλληλου προγραμματισμού της γεννήτριας, μπορούν να εξομοιωθούν διάφορα σφάλματα, όπως μονοφασικές ή τριφασικές βυθίσεις, καθώς και μεταβολές της συχνότητας. Πιο συγκεκριμένα, στο Σχ. 4.14 καταγράφεται η απόκριση των υπό εξέταση PLL σε συμμετρική και ασύμμετρη βύθιση της τάσης, σε ποσοστό 50 %, ενώ στο Σχ. 4.15 απεικονίζεται η απόκριση σε βηματική και γραμμική μεταβολή της συχνότητας. Αξίζει εδώ να παρατηρηθεί ότι τα πειραματικά αποτελέσματα συμφωνούν πλήρως με τα αποτελέσματα των προσομοιώσεων της παραγράφου 4.3.4.

Πίνακας 4.6. Υπολογιστικό κόστος των υπό εξέταση αλγορίθμων PLL.

| Αλγόριθμος PLL | Χρόνος εκτέλεσης σε κύκλους ρολογιού | Χρόνος εκτέλεσης σε μs |
|---|--------------------------------------|-----------------------------------|
| SRF PLL | 337 | 2.25 |
| DSOGI PLL με μετασχηματισμό Forward Euler | 646 | 4.31 |
| DSOGI PLL με μετασχηματισμό Backward Euler | 1126 | 7.51 |
| DSOGI PLL με μετασχηματισμό Bilinear | 1164 | 7.76 |
| DSOGI PLL με μετασχηματισμό 2 ^{ας} τάξεως ολοκλήρωση | 1251 | 8.34 |
| DDSRF PLL | 804 | 5.36 |



Σχ. 4.14. Πειραματικά αποτελέσματα των υπό εξέταση αλγορίθμων PLL σε βυθίσεις της τάσης δικτύου. (α) Μονοφασική βύθιση και (β) τριφασική βύθιση.



Σχ. 4.15. Πειραματικά αποτελέσματα των τριών αλγορίθμων PLL σε μεταβολές της συχνότητας του δικτύου. (α) Βηματική αλλαγή από τα 50 Hz στα 51 Hz και (β) γραμμική αύξηση της συχνότητας με κλίση 4 Hz/s.

4.4. Έλεγχος ενεργού και αέργου ισχύος

Οι μετατροπείς ισχύος των διασυνδεδεμένων Φ/Β σταθμών έχουν τη δυνατότητα ρύθμισης της εγχεόμενης ενεργού και αέργου ισχύος, σύμφωνα με τις απαιτήσεις του διαχειριστή δικτύου. Πιο συγκεκριμένα, ο αντιστροφάας, ως διάταξη αμφίπλευρης ροής ισχύος, μπορεί να παράγει ή να καταναλώνει ενεργό και άεργο ισχύ, ανάλογα με τις τρέχουσες ανάγκες, [223]–[225].

Στο Σχ. 4.16 απεικονίζεται το απλοποιημένο ανά φάση ηλεκτρικό ισοδύναμο κύκλωμα του διασυνδεδεμένου σταθμού, όπου v_g η ενεργός τιμή της τάσης δικτύου και v_{inv} η θεμελιώδη αρμονική της τάσης εξόδου του αντιστροφέα. Ως διάνυσμα αναφοράς επιλέγεται η τάση δικτύου, ενώ η v_{inv} παρουσιάζει μετατόπιση φάσης δ . Η σύνθετη αντίσταση των παθητικών

στοιχείων που παρεμβάλλονται μεταξύ των δύο πηγών (φίλτρο διασύνδεσης, γραμμές μεταφοράς) είναι $Z = R_s + j \cdot X \approx j \cdot \omega L$, υπό την προϋπόθεση ότι $R_s \ll \omega L$. Η φαινόμενη ισχύς μετρούμενη στην πλευρά του δικτύου δίνεται από τη σχέση (4.22). Από την τελευταία προκύπτουν οι αναλυτικές σχέσεις για την ενεργό και άεργο ισχύ του τριφασικού συστήματος, όπως αποτυπώνονται στις (4.23) και (4.24).

$$S = \vec{v}_g \cdot \vec{i}^* = v_g \angle 0^\circ \cdot \left(\frac{v_{inv} \angle \delta - v_g \angle 0^\circ}{X} \right)^* = v_g \cdot \left(\frac{v_{inv} \cdot \cos(\delta) + j \cdot v_{inv} \cdot \sin(\delta) - v_g}{j \cdot \omega L} \right)^* \quad (4.22)$$

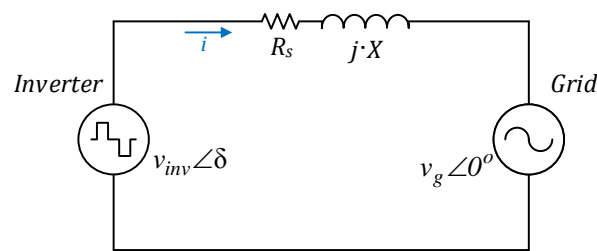
$$S = \frac{v_{inv} \cdot v_g \cdot \sin(\delta)}{\omega L} + j \cdot \frac{-v_g^2 + v_g \cdot v_{inv} \cdot \cos(\delta)}{\omega L}$$

$$P = 3 \cdot \frac{v_{inv} \cdot v_g \cdot \sin(\delta)}{\omega L} \quad (4.23)$$

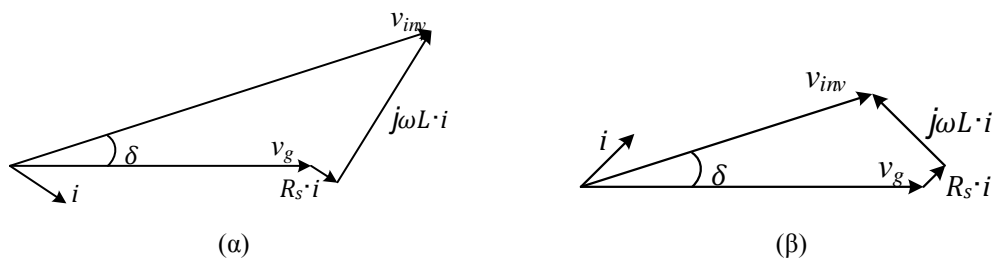
$$Q = 3 \cdot \frac{-v_g^2 + v_g \cdot v_{inv} \cdot \cos(\delta)}{\omega L} \quad (4.24)$$

Από τη σκοπιά του ελέγχου του συστήματος, οι παράμετροι L και v_g είναι χαρακτηριστικά του συστήματος και του δικτύου, συνεπώς δε μεταβάλλονται. Η διάταξη ελέγχου μπορεί μόνο να ρυθμίσει την ενεργό τιμή της τάσης εξόδου και τη διαφορά φάσης της τελευταίας από την τάση δικτύου. Παρατηρείται ότι ενεργός ισχύς παράγεται όταν $\delta > 0$ και απορροφάται όταν $\delta < 0$. Όμοια, άεργος ισχύς εγχέεται στο δίκτυο στην περίπτωση που ισχύει η ανισότητα $v_{inv} \cdot \cos(\delta) > v_g$ και απορροφάται από το σύστημα όταν $v_{inv} \cdot \cos(\delta) < v_g$, όπως φαίνεται στα αντίστοιχα διανυσματικά διαγράμματα του Σχ. 4.17.

Αξίζει, εντούτοις, να σημειωθεί ότι στην πράξη, οι παράμετροι v_{inv} και δ ρυθμίζονται έμμεσα με έλεγχο ρεύματος, λόγω της απλής του υλοποίησης και εξαιρετικής δυναμικής του απόκρισης. Η διάταξη ελέγχου είναι αρμόδια για την ευστάθεια του συστήματος, τη ρύθμιση του συντελεστή ισχύος και τον περιορισμό των αρμονικών συνιστωσών του εγχεόμενου



Σχ. 4.16. Απλοποιημένο ανά φάση ισοδύναμο κύκλωμα της διασύνδεσης του αντιστροφέα στο δίκτυο ηλεκτρικής ενέργειας.



Σχ. 4.17. Διανυσματικό διάγραμμα του διασυνδεδεμένου Φ/Β σταθμού όταν παράγεται ενεργός ισχύς και ο αντιστροφέας (α) παράγει άεργο ή (β) καταναλώνει άεργο ισχύ.

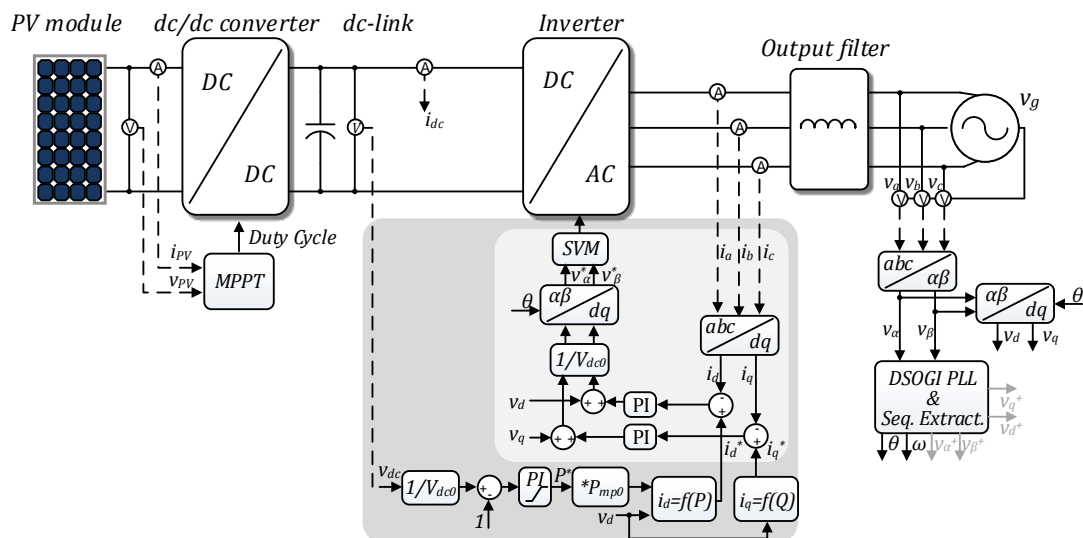
ρεύματος. Πλήθος στρατηγικών ελέγχου ρεύματος έχουν προταθεί για τους διασυνδεδεμένους Φ/Β σταθμούς, συμπεριλαμβανομένων των ελεγκτών PI και PR, [226]–[232], του βρόχου υστέρησης, [233]–[235], και του προβλεπτικού ελέγχου, [236], [237]. Στην παρούσα διατριβή αναλύονται, προσομοιώνονται και υλοποιούνται οι ελεγκτές ρεύματος PI και PR, που είναι ανθεκτικοί στις μεταβολές των παραμέτρων του συστήματος, οδηγούν σε μικρή παραμόρφωση ρεύματος και παρουσιάζουν ικανοποιητική δυναμική απόκριση, [238].

Όπως προαναφέρθηκε, το υπό εξέταση σύστημα αποτελείται από δύο βαθμίδες: τον μετατροπέα dc/dc, υπεύθυνο για τη λειτουργία της Φ/Β γεννήτριας στο σημείο μέγιστης ισχύος (*master*) και τον αντιστροφέα που μεταφέρει την ενεργό ισχύ στο δίκτυο ηλεκτρικής ενέργειας (*slave*). Στο Σχ. 4.18 απεικονίζεται το σχηματικό διάγραμμα του συστήματος, συμπεριλαμβανομένων των γραμμικών ελεγκτών PI. Παρατηρείται ότι η λειτουργία του αντιστροφέα ρυθμίζεται από δύο εμφωλευμένους βρόχους ελέγχου. Ο εξωτερικός βρόχος διατηρεί την τάση του dc-ζυγού σε μία προκαθορισμένη τιμή (*έλεγχος τάσης*), εξασφαλίζοντας έτσι την απορρόφηση όλης της διαθέσιμης ισχύος από το Φ/Β. Ο εσωτερικός βρόχος είναι υπεύθυνος για τη διαμόρφωση των κατάλληλων ρευμάτων εξόδου και την παραγωγή των παλμών οδήγησης.

Στις επόμενες παραγράφους περιγράφονται αναλυτικά τα διάφορα στάδια της διάταξης ελέγχου. Ιδιαίτερη έμφαση δίνεται στον μετασχηματισμό των επιμέρους συναρτήσεων μεταφοράς στον διακριτό χρόνο, διαδικασία απαραίτητη για την υλοποίηση του ελέγχου σε ψηφιακό μικροεπεξεργαστή.

4.4.1 Έλεγχος του μετατροπέα dc/dc

Ο αλγόριθμος εύρεσης του σημείου λειτουργίας μέγιστης ισχύος, MPPT, της Φ/Β συστοιχίας στηρίζεται στην απλή τακτική Perturb & Observe (P&O). Η τελευταία επιβάλλει συνεχή διακύμανση του βαθμού χρησιμοποίησης (*duty cycle*) του εγκάρσιου ημιαγωγικού διακόπτη του μετατροπέα dc/dc, η οποία οδηγεί σε αλλαγή του λόγου τάσης εισόδου (Φ/Β γεννήτρια) προς τάση εξόδου (dc-ζυγός). Έτσι, επιτυγχάνεται μετατόπιση του σημείου λειτουργίας της Φ/Β γεννήτριας και σύγκλιση προς το MPP. Ο αλγόριθμος P&O είναι εύκολα



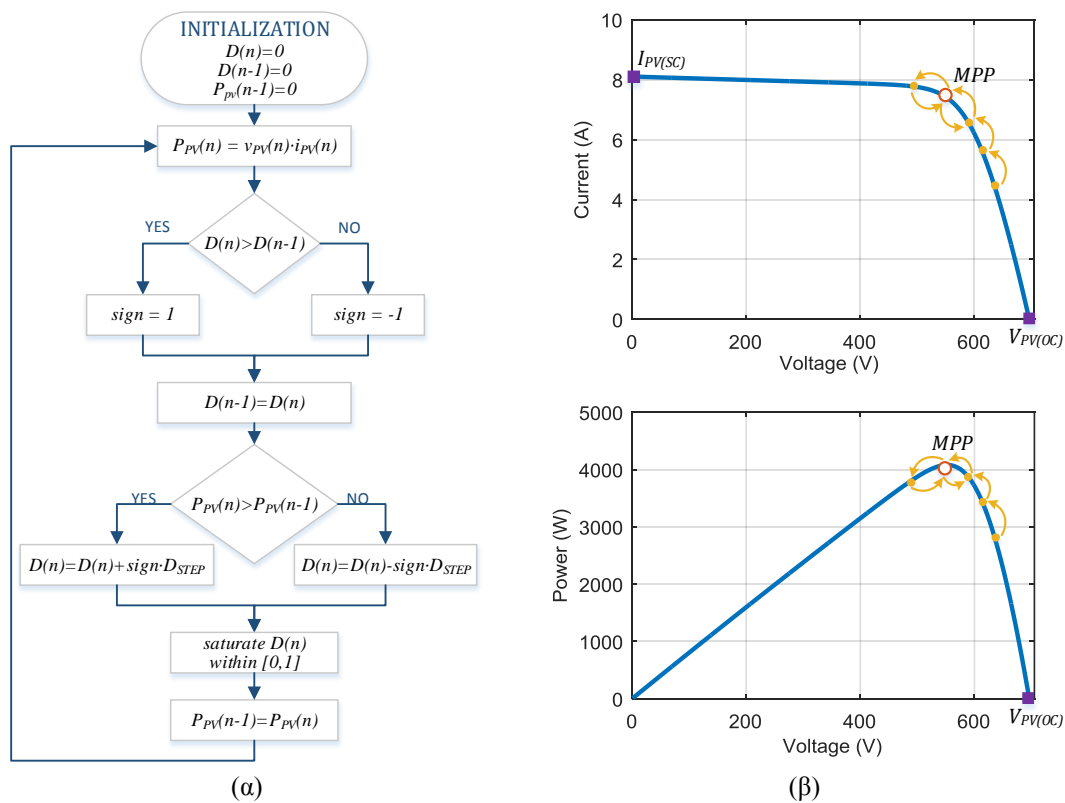
Σχ. 4.18. Σχηματικό διάγραμμα της διάταξης ελέγχου του διασυνδεδεμένου Φ/Β σταθμού με γραμμικούς ελεγκτές ρεύματος PI.

υλοποιήσιμος σε ψηφιακό επεξεργαστή και χαρακτηρίζεται από εξαιρετικά χαμηλό υπολογιστικό κόστος, [239], [240].

Το διάγραμμα ροής της συγκεκριμένης στρατηγικής παρουσιάζεται στο Σχ. 4.19(α), όπου D είναι ο βαθμός χρησιμοποίησης, D_{STEP} το βήμα αύξησης/μείωσης του duty cycle και n το τρέχον βήμα εκτέλεσης του αλγορίθμου. Για την καλύτερη κατανόηση της διεργασίας, στο Σχ. 4.19(β) παρουσιάζονται οι χαρακτηριστικές $I-V$ και $P-V$ της Φ/Β γεννήτριας, στις οποίες επισημαίνονται τα διαδοχικά βήματα του P&O. Ο κόκκινος κύκλος αντιπροσωπεύει το σημείο μέγιστης ισχύος, ενώ τα μωβ τετράγωνα δείχνουν την τάση ανοικτοκύκλωσης και το ρεύμα βραχυκύκλωσης. Όπως παρατηρείται, το βασικό μειονέκτημα της τεχνικής αυτής είναι η ταλάντωση του σημείου λειτουργίας γύρω από το MPP κατά $\pm D_{STEP}$. Το βήμα αύξησης / μείωσης του duty cycle πρέπει να είναι κατάλληλο ώστε η διακύμανση ισχύος στην έξοδο του μετατροπέα να είναι ανεπαίσθητη και παράλληλα, ο αλγόριθμος να μην εγκλωβίζεται σε τοπικά ελάχιστα λόγω θορύβου στις μετρήσεις. Στην πειραματική διάταξη επιλέχθηκε βήμα 0.5 %.

4.4.2 Προσδιορισμός ρευμάτων αναφοράς

Συμβατικά, η ενεργός ισχύς αναφοράς, P^* , προκύπτει από την τεχνική MPPT, ενώ η άεργος ισχύς, Q^* , εξαρτάται από τη στρατηγική υποστήριξης του δικτύου. Σύμφωνα με τα ισχύοντα πρότυπα, δεν υπάρχει απαίτηση υποστήριξης της τάσης του δικτύου, v_g , από “μικρούς” Φ/Β σταθμούς σε συνθήκες σφάλματος. Συνεπώς, η Q^* μπορεί να θεωρηθεί σταθερή, δεδομένου ότι ο συντελεστής ισχύος διατηρείται μεγαλύτερος από 0.85, επαγωγικός ή χωρητικός (βλέπε ενότητα 4.2). Ωστόσο, ολόένα και περισσότερες χώρες (όπως Γερμανία, Ιταλία Μεγάλη Βρετανία, κ.ά.) τροποποιούν τους κώδικες διασύνδεσης των μονάδων διεσπαρμένης παραγωγής, συμπεριλαμβάνοντας την υποστήριξη δικτύου. Στην περίπτωση αυτή, η Q^* δίνεται



Σχ. 4.19. (α) Διάγραμμα ροής του αλγορίθμου P&O και (β) γραφική απεικόνιση της μεταβολής του σημείου λειτουργίας της Φ/Β γεννήτριας.

από μια προκαθορισμένη σχέση ως συνάρτηση της v_g , όπως θα παρουσιαστεί διεξοδικά στο επόμενο κεφάλαιο.

Στην παρούσα ενότητα, η Q^* λαμβάνει σταθερή τιμή εντός του συνόλου [-3.1 kVar, 3.1 kVar], ενώ η διατήρηση του ισοζυγίου ενεργού ισχύος επιτυγχάνεται μέσω ενός ελεγκτή PI, η είσοδος του οποίου είναι η διαφορά της τάσης αναφοράς, $V_{dc0} = 700$ V, από την τάση του dc-ζυγού. Όπως φαίνεται στο Σχ. 4.18, η έξοδος του ελεγκτή είναι η ενεργός ισχύς αναφοράς P^* , η οποία περιορίζεται σε μία μέγιστη τιμή $P_{max} = \sqrt{3} \cdot v_g \cdot I_{max}$. Αύξηση της ενέργειας από τη Φ/Β γεννήτρια συνεπάγεται υπερύψωση της τάσης του dc-ζυγού και επομένως, αύξηση της P^* . Αντίθετα, σε περίπτωση μείωσης της διαθέσιμης ενέργειας, η τάση του dc-ζυγού μειώνεται, οδηγώντας σε μείωση της P^* .

Ο υπολογισμός των ρευμάτων αναφοράς i_d^* και i_q^* προκύπτει από τις εξισώσεις (4.25) και (4.26), όπου v_d και v_q είναι οριζόντια και κάθετη συνιστώσα της τάσης δικτύου στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς. Ωστόσο, σε τριφασικό συμμετρικό σύστημα, ο αλγόριθμος PLL διασφαλίζει ότι η συνιστώσα v_q είναι μηδενική και συνεπώς, οι παραπάνω σχέσεις μπορούν να απλοποιηθούν στις (4.27) και (4.28), αντίστοιχα.

$$P = \frac{3}{2}(v_d \cdot i_d + v_q \cdot i_q) \Rightarrow i_d^* = \frac{2}{3} \frac{P^* \cdot v_d + Q^* \cdot v_q}{v_d^2 + v_q^2} \quad (4.25)$$

$$Q = \frac{3}{2}(v_q \cdot i_d - v_d \cdot i_q) \Rightarrow i_q^* = \frac{2}{3} \frac{P^* \cdot v_q - Q^* \cdot v_d}{v_d^2 + v_q^2} \quad (4.26)$$

$$i_d^* = \frac{2}{3} \frac{P^*}{v_d} \quad (4.27)$$

$$i_q^* = -\frac{2}{3} \frac{Q^*}{v_d} \quad (4.28)$$

4.4.3 Ελεγκτές ρεύματος

4.4.3.1 Ελεγκτής PI

Το σχηματικό διάγραμμα του εσωτερικού βρόχου ελέγχου συμπεριλαμβάνεται στο Σχ. 4.18. Αφού προηγηθεί ο μετασχηματισμός των μετρούμενων ρευμάτων εξόδου του αντιστροφέα στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς, υπολογίζονται τα σφάλματα ρεύματος $e_{i(d)} = i_d^* - i_d$ και $e_{i(q)} = i_q^* - i_q$. Τα σήματα αυτά τροφοδοτούνται ως είσοδοι των ελεγκτών PI για τη διαμόρφωση των νέων παλμών έναυσης των διακοπτικών στοιχείων του αντιστροφέα. Η τάση του δικτύου πρόσω-τροφοδοτείται στις εξόδους των ελεγκτών για την καλύτερη δυναμική συμπεριφορά του συστήματος. Το αποτέλεσμα της άθροισης κανονικοποιείται ως προς την τάση αναφοράς του dc-ζυγού (διαίρεση με τη σταθερή ποσότητα $1/V_{dc0}$), μετασχηματίζεται στο στατό πλαίσιο αναφοράς και οδηγείται στη διάταξη παραγωγής παλμών (SVM).

4.4.3.2 Ελεγκτής PR

Παρατηρώντας τη συνάρτηση μεταφοράς του ελεγκτή PI (σχέση (4.4)), διαπιστώνεται ότι παρουσιάζει άπειρο κέρδος μόνο για dc μεγέθη. Σημειώνεται επίσης ότι το άπειρο κέρδος παρέχεται από τον ολοκληρωτικό όρο. Το πεπερασμένο κέρδος του ελεγκτή PI σε μη μηδενικές συχνότητες αποτελεί ανασταλτικό παράγοντα εφαρμογής αυτής της τεχνικής στο στατό

πλαίσιο αναφοράς, [241]. Συγκεκριμένα, η λειτουργία του ελεγκτή PI με εναλλασσόμενα σήματα οδηγεί σε μόνιμο σφάλμα πλάτους και φάσης της εξόδου του.

Το 2003 προτάθηκε για πρώτη φορά η χρήση συναρτήσεων μεταφοράς δευτέρας τάξεως στα κυκλώματα ελέγχου των διατάξεων ηλεκτρικής ενέργειας, που συντονίζονται σε καθορισμένη συχνότητα. Η ιδέα βασίζεται στον μετασχηματισμό της συνάρτησης μεταφοράς ενός συμβατικού dc ελεγκτή, H_{dc} , σε μία ισοδύναμη ac συνάρτηση, που συντονίζεται στην επιθυμητή συχνότητα. Η τεχνική παραγωγής της νέας ac συνάρτησης μεταφοράς περιγράφεται από την (4.29), όπου ω_0 είναι η συχνότητα συντονισμού. Στην ειδική περίπτωση που η H_{dc} αντιστοιχεί σε βαθυπερατό φίλτρο (π.χ. η συνάρτηση μεταφοράς του ελεγκτή PI), τότε η H_{ac} αντιστοιχεί σε βαθυπερατό-ζωνοπερατό φίλτρο. Μία εναλλακτική μορφή της εξίσωσης μετασχηματισμού προκύπτει, όταν το επιθυμητό εύρος ζώνης της H_{ac} είναι μικρό συγκριτικά με τη συχνότητα συντονισμού. Η προσεγγιστική σχέση δίνεται από την (4.30).

$$H_{ac}(s) = \frac{H_{dc}(s + j\omega_0) + H_{dc}(s - j\omega_0)}{2} \quad (4.29)$$

$$H_{ac}^{(1)}(s) = H_{dc} \left(\frac{s^2 + \omega_0^2}{2s} \right) \quad (4.30)$$

Η (4.31) περιγράφει τη συνάρτηση μεταφοράς του ελεγκτή PR. Ο παράγοντας “2” στον αριθμητή του ολοκληρωτικού όρου προκύπτει από την εφαρμογή του μετασχηματισμού (4.30). Αξίζει να παρατηρηθεί ότι ο αναλογικός όρος παρέμεινε ανεπηρέαστος από τον μετασχηματισμό. Η συνάρτηση μεταφοράς H_{PR} έχει δύο πόλους στο $\pm j\omega_0$. Το κέρδος του ελεγκτή σε αυτές τις συχνότητες είναι άπειρο όπως φαίνεται στο Σχ. 4.20 (β).

$$H_{PR}(s) = K_p + K_i \frac{2 \cdot s}{s^2 + \omega_0^2} \quad (4.31)$$

Στην πράξη, η επίτευξη άπειρου κέρδους είναι αδύνατη, λόγω της πεπερασμένης ανάλυσης των ψηφιακών επεξεργασιών. Κρίνεται λοιπόν σκόπιμη η τροποποίηση της (4.31) έτσι ώστε η H_{PR} να παρουσιάζει υψηλό, αλλά ελεγχόμενο κέρδος στην επιθυμητή συχνότητα συντονισμού. Για τον σκοπό αυτό, εισάγεται μία νέα dc συνάρτηση μεταφοράς του βαθυπερατού φίλτρου που περιγράφεται από την (4.32), όπου ω_c είναι η συχνότητα αποκοπής 3 dB. Αντικαθιστώντας την τελευταία στις εξισώσεις μετασχηματισμού (4.29) και (4.30), προκύπτουν οι αντίστοιχες συναρτήσεις μεταφοράς (4.33) και (4.34).

$$H_{dc}(s) = K_p + K_i \frac{\omega_c}{s + \omega_c} \quad (4.32)$$

$$H_{PR}^{(1)}(s) = K_p + K_i \frac{\omega_c \cdot (s + \omega_c)}{s^2 + 2 \cdot \omega_c \cdot s + \omega_c^2 + \omega_0^2} \quad (4.33)$$

$$H_{PR}^{(2)}(s) = K_p + K_i \frac{2 \cdot \omega_c \cdot s}{s^2 + 2 \cdot \omega_c \cdot s + \omega_0^2} \quad (4.34)$$

Εναλλακτικά, όταν η dc συνάρτηση μεταφοράς του βαθυπερατού φίλτρου δίνεται από την (4.35), οι τροποποιημένες συναρτήσεις μεταφοράς του ελεγκτή PR δίνονται από τις εξισώσεις (4.36) και (4.37) χρησιμοποιώντας τους μετασχηματισμούς (4.29) και (4.30) αντίστοιχα, [242].

Αξίζει, τέλος, να παρατηρηθεί ότι η συνάρτηση μεταφοράς $H_d(s)$ της διάταξης παραγωγής κάθετων σημάτων DSOGI-QSG (4.9), έχει αντίστοιχη απόκριση με τον ολοκληρωτικό όρο του ελεγκτή PR, όπως παρατηρείται από το Σχ. 4.20(γ). Στην περίπτωση, λοιπόν, που ο αλγόριθμος κλειδώματος φάσης έχει υλοποιηθεί σε ψηφιακό μικροεπεξεργαστή με την τεχνική DSOGI-PLL, προτείνεται, για λόγους εξοικονόμησης υπολογιστικών πόρων, η χρήση της ίδιας συνάρτησης για την υλοποίηση του ελέγχου PR.

$$H_{dc}(s) = K_p + K_i \frac{1}{s + \omega_c} \quad (4.35)$$

$$H_{PR}^{(3)}(s) = K_p + K_i \frac{s + \omega_c}{s^2 + 2 \cdot \omega_c \cdot s + \omega_c^2 + \omega_0^2} \quad (4.36)$$

$$H_{PR}^{(4)}(s) = K_p + K_i \frac{2 \cdot s}{s^2 + 2 \cdot \omega_c \cdot s + \omega_0^2} \quad (4.37)$$

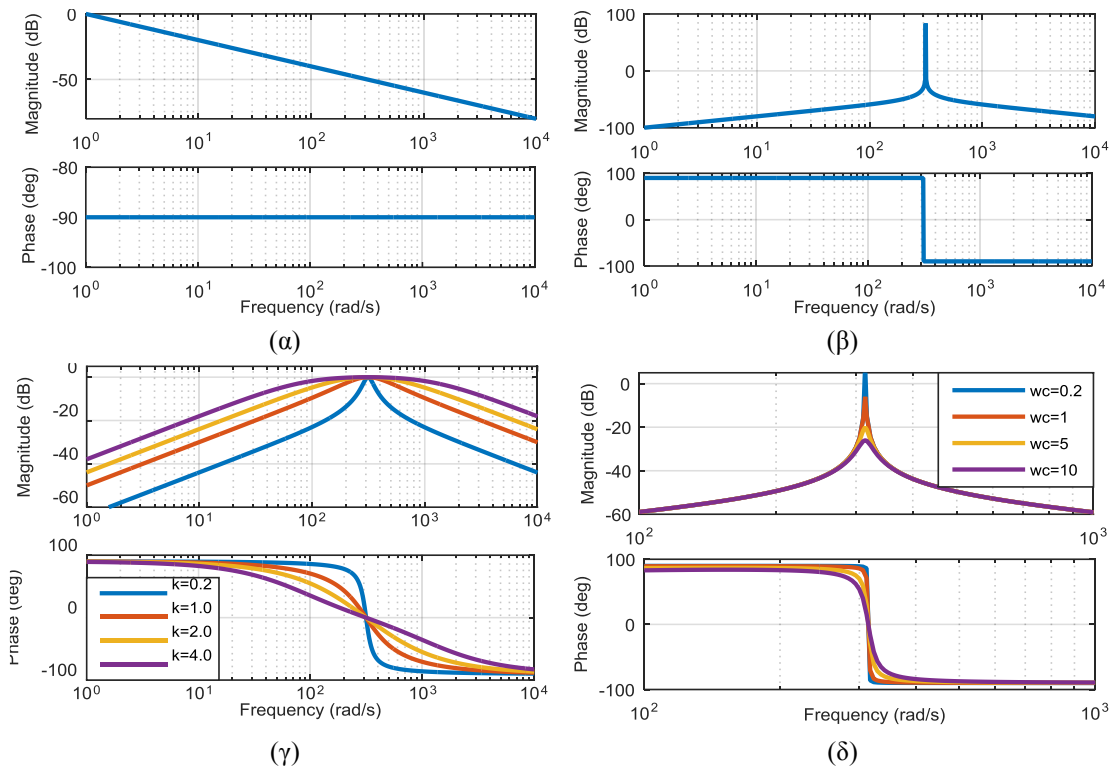
Στο πλαίσιο των γενικών οδηγιών επιλογής κερδών αναφέρεται ότι το ολοκληρωτικό κέρδος K_i , πρέπει να επιλεγεί αρκετά μεγάλο έτσι ώστε να επιτευχθεί μηδενισμός του σφάλματος στη μόνιμη κατάσταση. Ρόλος του αναλογικού όρου είναι η βελτίωση της μεταβατικής συμπεριφοράς του συστήματος. Μεγαλύτερο αναλογικό κέρδος συνεπάγεται ταχύτερη μεταβατική απόκριση. Η παράμετρος ω_c επηρεάζει το κέρδος στη συχνότητα συντονισμού αλλά και το εύρος ζώνης του φίλτρου. Μικρότερο ω_c σημαίνει πιο απότομη συμπεριφορά κοντά στη συχνότητα συντονισμού, όπως φαίνεται στο Σχ. 4.20(δ).

Μία αδυναμία που παρουσιάζει ο ελεγκτής PR είναι η πιθανή διαφοροποίηση της μετρούμενη συχνότητας συντονισμού ω_0 από την πραγματική του δικτύου. Ο πιο αποτελεσματικός τρόπος αντιμετώπισης αυτού του ζητήματος είναι η αύξηση του ολοκληρωτικού κέρδους (και όχι του ω_c). Με αυτή την προσέγγιση, το διάγραμμα Bode αυξάνεται ομοιόμορφα, δίχως αλλοίωση της συμπεριφοράς του φίλτρου κοντά στη συχνότητα συντονισμού. Ως γενική αρχή μπορεί να ειπωθεί ότι η παράμετρος ω_c πρέπει να λαμβάνει όσο το δυνατόν μικρότερη τιμή.

Στο Σχ. 4.21 απεικονίζεται το σχηματικό διάγραμμα του διασυνδεδεμένου Φ/B σταθμού με ελεγκτές συντονισμού PR. Όπως παρατηρείται, ο εσωτερικός βρόχος ελέγχου υλοποιείται εξολοκλήρου στο στατό πλαίσιο αναφοράς. Τα σήματα σφάλματος $e_{i(\alpha)} = i_\alpha^* - i_\alpha$ και $e_{i(\beta)} = i_\beta^* - i_\beta$ τροφοδοτούνται ως είσοδοι του φίλτρου PR. Η τάση του δικτύου πρόσω-τροφοδοτείται στις εξόδους των ελεγκτών, το αποτέλεσμα της άθροισης κανονικοποιείται ως προς την τάση αναφοράς του dc-ζυγού και οδηγείται στη διάταξη παραγωγής παλμών.

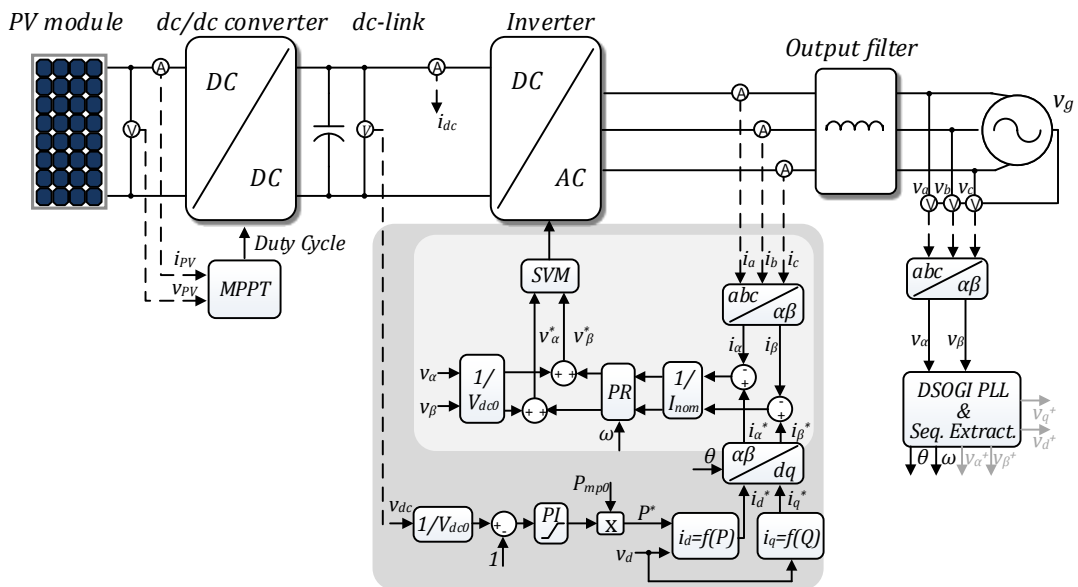
4.4.4 Τεχνική διαμόρφωσης εύρους παλμών με χρήση χωρικών διανυσμάτων (SVM)

Οι παλμοί οδήγησης των διακοπών ισχύος παράγονται βάσει της αξιόπιστης και αποδοτικής τεχνικής διαμόρφωσης εύρους παλμών με χρήση χωρικών διανυσμάτων (space vector modulation -SVM), [224], [225], [243]–[245]. Συγκριτικά με τη συμβατική τεχνική ημιτονοειδούς διαμόρφωσης, SPWM, η SVM πλεονεκτεί ως προς το ποσοστό αξιοποίησης της τάσης του dc-ζυγού, αλλά παρουσιάζει αυξημένη πολυπλοκότητα. Όπως έγινε φανερό από τις στρατηγικές ελέγχου που παρουσιάστηκαν παραπάνω, η είσοδος της SVM αποτελείται από δύο κάθετα σήματα στο στατό πλαίσιο αναφοράς, τα οποία αναπαριστούν τις συνιστώσες του διανύσματος αναφοράς στο μιγαδικό επίπεδο, ήτοι $v^* = v_\alpha^* + j \cdot v_\beta^*$.

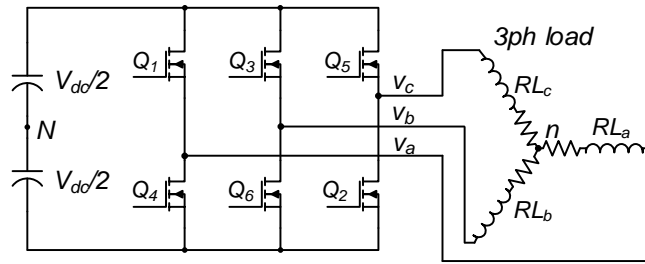


Σχ. 4.20. Απόκριση συχνότητας του ολοκληρωτικού όρου των συναρτήσεων μεταφοράς (α) του ελεγκτή PI, (β) του ελεγκτή PR, (γ) του DSOGI-QSG και (δ) του τροποποιημένου ελεγκτή PR Νο2.

Για την καλύτερη κατανόηση της αρχής λειτουργίας της SVM, θεωρείται το απλοποιημένο σχηματικό διάγραμμα ενός αντιστροφέα που τροφοδοτεί τριφασικό φορτίο όπως απεικονίζεται στο Σχ. 4.22. Ο αντιστροφέας δύναται να βρεθεί σε $2^3 = 8$ καταστάσεις λειτουργίας, ανάλογα με τον συνδυασμό των διακοπτικών στοιχείων που άγουν κάθε φορά. Σε κάθε μία από αυτές τις καταστάσεις (διανύσματα κατάστασης $V_0 - V_7$), η φασική τάση εξόδου ως προς τον μεσαίο κόμβο του dc-ζυγού έχει δυναμικό $+V_{dc}/2$ ή $-V_{dc}/2$. Βάσει του παραπάνω συλλογισμού, συμπληρώνεται ο Πίνακας 4.7, ο οποίος συμπεριλαμβάνει επίσης τις φασικές τάσεις εξόδου ως προς τον ουδέτερο κόμβο του φορτίου.



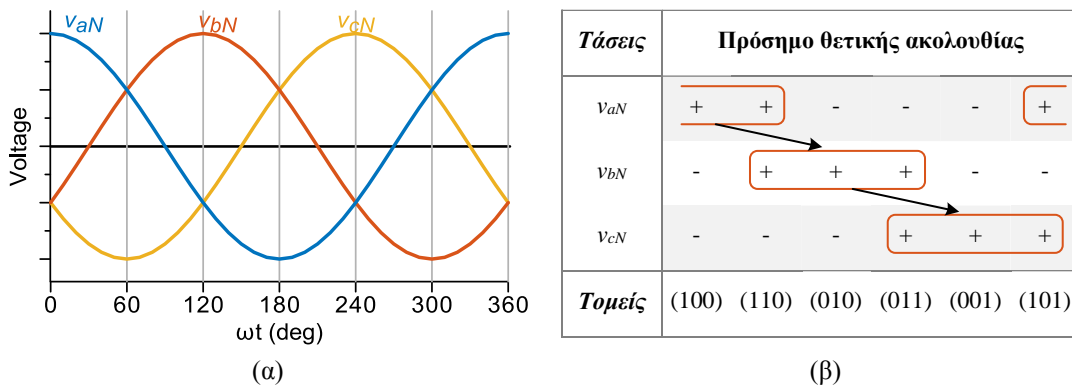
Σχ. 4.21. Διάταξη ελέγχου του διασυνδεδεμένου Φ/Β σταθμού με ελεγκτές συντονισμού PR.



Σχ. 4.22. Απλοποιημένο σχηματικό διάγραμμα του αντιστροφέα που τροφοδοτεί τριφασικό συμμετρικό φορτίο.

Η σειρά αναγραφής των διανυσμάτων κατάστασης δεν είναι τυχαία, αλλά αντιστοιχεί στη θετική ακολουθία των τάσεων εξόδου. Για να γίνει αυτό καλύτερα αντιληπτό, στο Σχ. 4.23(α) παρουσιάζονται οι κυματομορφές των τάσεων μίας ιδανικής τριφασικής πηγής, ενώ η θεμελιώδης περίοδος χωρίζεται σε έξι διαστήματα. Στο Σχ. 4.23(β) καταγράφεται το πρόσημο των φασικών τάσεων ως προς τον ουδέτερο της πηγής, N , ανά 60° . Η τελευταία σειρά του πίνακα αυτού αποτυπώνει τη σωστή διαδοχή των διανυσμάτων χώρου.

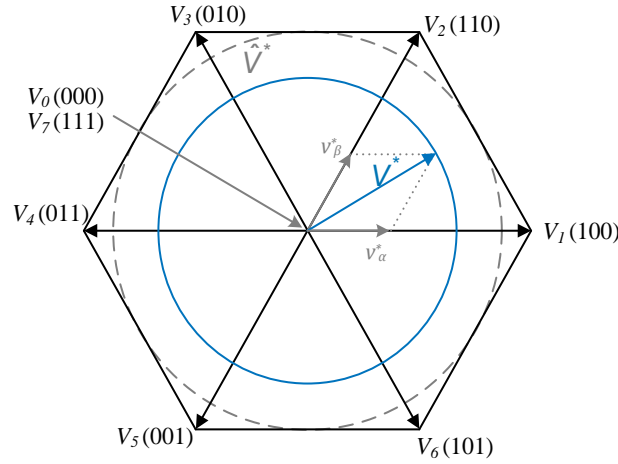
Στο σχήμα Σχ. 4.24 απεικονίζεται τα οκτώ διανύσματα χώρου, κατανεμημένα ανά 60° , καθώς και το στρεφόμενο διάνυσμα αναφοράς. Η επιφάνεια μεταξύ δύο διανυσμάτων ονομάζεται τομέας (sector). Ο εγγεγραμμένος στο εξάγωνο κύκλος οριοθετεί τη γραμμική περιοχή λειτουργίας της SVM. Έτσι η μέγιστη ενεργός τιμή της φασικής τάσης εξόδου ως προς τον ουδέτερο κόμβο του φορτίου δίνεται από την (4.38). Παράλληλα, λύνοντας τις εξισώσεις ενεργού και αέργου ισχύος, (4.23) και (4.24), ως προς v_{inv} , προκύπτει η σχέση (4.39). Η



Σχ. 4.23. (α) Θετική ακολουθία τάσεων ιδανικής τριφασικής πηγής και (β) πρόσημο κάθε φάσης ανά 60° .

Πίνακας 4.7. Διανύσματα κατάστασης του αντιστροφέα.

| Αριθμός κατάστασης | Διακόπτες σε αγωγή | Πλάτη τάσεων εξόδου ως προς N | | | Πλάτη τάσεων εξόδου ως προς n | | | Διάνυσμα κατάστασης |
|--------------------|---|-------------------------------|-------------|-------------|-------------------------------|---------------------|---------------------|---------------------|
| | | v_{aN} | v_{bN} | v_{cN} | v_{an} | v_{bn} | v_{cn} | |
| 0 | (Q ₂ , Q ₄ , Q ₆) | $-V_{dc}/2$ | $-V_{dc}/2$ | $-V_{dc}/2$ | 0 | 0 | 0 | V_0 (000) |
| 1 | (Q ₁ , Q ₂ , Q ₆) | $V_{dc}/2$ | $-V_{dc}/2$ | $-V_{dc}/2$ | $2/3 \cdot V_{dc}$ | $-1/3 \cdot V_{dc}$ | $-1/3 \cdot V_{dc}$ | V_1 (100) |
| 2 | (Q ₁ , Q ₃ , Q ₂) | $V_{dc}/2$ | $V_{dc}/2$ | $-V_{dc}/2$ | $1/3 \cdot V_{dc}$ | $1/3 \cdot V_{dc}$ | $-2/3 \cdot V_{dc}$ | V_2 (110) |
| 3 | (Q ₂ , Q ₃ , Q ₄) | $-V_{dc}/2$ | $V_{dc}/2$ | $-V_{dc}/2$ | $-1/3 \cdot V_{dc}$ | $2/3 \cdot V_{dc}$ | $-1/3 \cdot V_{dc}$ | V_3 (010) |
| 4 | (Q ₃ , Q ₄ , Q ₅) | $-V_{dc}/2$ | $V_{dc}/2$ | $V_{dc}/2$ | $-2/3 \cdot V_{dc}$ | $1/3 \cdot V_{dc}$ | $1/3 \cdot V_{dc}$ | V_4 (011) |
| 5 | (Q ₄ , Q ₅ , Q ₆) | $-V_{dc}/2$ | $-V_{dc}/2$ | $V_{dc}/2$ | $-1/3 \cdot V_{dc}$ | $-1/3 \cdot V_{dc}$ | $2/3 \cdot V_{dc}$ | V_5 (001) |
| 6 | (Q ₁ , Q ₅ , Q ₆) | $V_{dc}/2$ | $-V_{dc}/2$ | $V_{dc}/2$ | $1/3 \cdot V_{dc}$ | $-2/3 \cdot V_{dc}$ | $1/3 \cdot V_{dc}$ | V_6 (101) |
| 7 | (Q ₁ , Q ₃ , Q ₅) | $V_{dc}/2$ | $V_{dc}/2$ | $V_{dc}/2$ | 0 | 0 | 0 | V_7 (111) |



Σχ. 4.24. Επιτρεπτά διανύσματα τριφασικού αντιστροφέα και τροχιά διανύσματος αναφοράς.

τελευταία απλοποιείται στην (4.40), όπου έχει θεωρηθεί $\Sigma I = 0.85$ επαγωγικός, που αποτελεί την πιο απαιτητική περίπτωση λειτουργίας του συστήματος. Από τις παραπάνω εξισώσεις, προκύπτει η ανισότητα (4.41), η ικανοποίηση της οποίας διασφαλίζει τη λειτουργία του Φ/B σταθμού στη γραμμική περιοχή της SVM. Αντικαθιστώντας $V_{dc} = 700$ V, $v_g = 230$ V και $X = \omega \cdot L = (2 \cdot \pi \cdot 50) \cdot 20 \cdot 10^{-3}$, διαπιστώνεται εύκολα ότι το υπό μελέτη σύστημα ικανοποιεί τη σχέση.

$$v_{inv(max)} = \frac{1}{\sqrt{2}} \cdot \frac{2}{3} V_{dc} \cdot \cos(30^\circ) = 0.41 \cdot V_{dc} \quad (4.38)$$

$$v_{inv} = \sqrt{\left(\frac{P \cdot X}{3 \cdot v_g}\right)^2 + \left(v_g + \frac{Q \cdot X}{3 \cdot v_g}\right)^2} \quad (4.39)$$

$$v_{inv} = \sqrt{\left(\frac{1.18 \cdot P \cdot X}{3 \cdot v_g}\right)^2 + 0.41 \cdot P \cdot X + v_g^2} \quad (4.40)$$

$$\left(\frac{1.18 \cdot P \cdot X}{3 \cdot v_g}\right)^2 + 0.41 \cdot P \cdot X + v_g^2 \leq 0.17 \cdot V_{dc}^2 \quad (4.41)$$

Η παραγωγή των παλμών οδήγησης έγκειται στον υπολογισμό του χρόνου συμμετοχής των δύο εγγύτερων χωρικών διανυσμάτων (t_α και t_β) εντός μίας διακοπτικής περιόδου, T_{sw} , έτσι ώστε ο μέσος όρος της τάσης εξόδου να ισούται με την επιθυμητή τιμή. Το χρονικό διάστημα των μηδενικών διανυσμάτων υπολογίζεται ως εξής: $t_0 = T_{sw} - t_\alpha - t_\beta$. Στη συνέχεια παρατίθενται τα βήματα για την ψηφιακή υλοποίηση της SVM:

- **Βήμα 1^ο** αποτελεί ο προσδιορισμός του τομέα στον οποίο ανήκει το διάνυσμα αναφοράς. Η προφανής προσέγγιση είναι ο υπολογισμός της γωνίας $\zeta = \text{atan}(\text{Im}(v^*)/\text{Re}(v^*)) = \text{atan}(v_\beta^*/v_\alpha^*)$. Ωστόσο, ο υπολογισμός της αντίστροφης εφαπτομένης υλοποιείται ως συγκλίνουσα σειρά με υψηλό υπολογιστικό κόστος. Η εναλλακτική λύση που επιλέγεται είναι η εφαρμογή των προσεγγιστικών σχέσεων (4.42).

$$\left. \begin{aligned}
 \text{Τομέας 1: } & 0 \leq v_{\beta}^* \leq \sqrt{3} \cdot v_{\alpha}^* \\
 \text{Τομέας 2: } & 0 \leq \sqrt{3} \cdot v_{\alpha}^* \leq v_{\beta}^* \text{ ή } 0 \leq -\sqrt{3} \cdot v_{\alpha}^* \leq v_{\beta}^* \\
 \text{Τομέας 3: } & 0 \leq v_{\beta}^* \leq -\sqrt{3} \cdot v_{\alpha}^* \\
 \text{Τομέας 4: } & \sqrt{3} \cdot v_{\alpha}^* < v_{\beta}^* < 0 \\
 \text{Τομέας 5: } & v_{\beta}^* \leq \sqrt{3} \cdot v_{\alpha}^* < 0 \text{ ή } v_{\beta}^* < -\sqrt{3} \cdot v_{\alpha}^* < 0 \\
 \text{Τομέας 6: } & -\sqrt{3} \cdot v_{\alpha}^* \leq v_{\beta}^* < 0
 \end{aligned} \right\} \quad (4.42)$$

- Βήμα 2^ο είναι ο υπολογισμός των χρόνων συμμετοχής των εγγύτερων καθώς και των μηδενικών διανυσμάτων κατάστασης, ανάλογα με τον τομέα στον οποίο βρίσκεται το διάνυσμα αναφοράς. Οι τιμές των t_{α} , t_{β} και t_0 ως ποσοστό της διακοπτικής περιόδου καταγράφονται στον Πίνακα 4.8, συναρτήσει των βοηθητικών μεταβλητών της (4.43).

$$\left. \begin{aligned}
 X &= \frac{\sqrt{3} \cdot v_{\beta}^*}{V_{dc}} \\
 Y &= \frac{3 \cdot v_{\alpha}^* + \sqrt{3} \cdot v_{\beta}^*}{2 \cdot V_{dc}} \\
 Z &= \frac{-3 \cdot v_{\alpha}^* + \sqrt{3} \cdot v_{\beta}^*}{2 \cdot V_{dc}}
 \end{aligned} \right\} \quad (4.43)$$

- Βήμα 3^ο είναι ο υπολογισμός του χρόνου μη αγωγής των άνω διακοπτικών στοιχείων κάθε ημιγέφυρας. Ο Πίνακας 4.9 συγκεντρώνει αυτά τα χρονικά διαστήματα ως ποσοστό της διακοπτικής περιόδου, που στη συνέχεια τίθενται ως αναφορές των μονάδων παραγωγής παλμών (ePWM) του μικροεπεξεργαστή.

4.5. Αποτελέσματα προσομοίωσης

Στην παρούσα ενότητα παρουσιάζονται τα αποτελέσματα της προσομοίωσης του διασυνδεδεμένου Φ/Β σταθμού όπως εξήχθησαν από το προγραμματιστικό περιβάλλον Matlab/Simulink. Διευκρινίζεται ότι η τεχνική κλειδώματος φάσης που επιλέχθηκε είναι η DSOGI-PLL και ο εσωτερικός βρόχος ελέγχου ρεύματος υλοποιήθηκε με ελεγκτές PR. Η προσομοίωση του κυκλώματος ισχύος εκτελείται στον συνεχή χρόνο (επιλυτής *ode23tb*), ενώ όλες οι διατάξεις ελέγχου δομούνται σε υποσυστήματα που εκτελούνται σε διακριτό χρόνο, προσεγγίζοντας κατά το δυνατόν την υλοποίηση σε ψηφιακό μικροεπεξεργαστή. Ο Πίνακας

Πίνακας 4.8. Χρόνος συμμετοχής των δύο εγγύτερων και των μηδενικών διανυσμάτων κατάστασης.

| Τομέας | 1 | 2 | 3 | 4 | 5 | 6 |
|--------------|-----------------------------------|---|----|----|----|----|
| t_{α} | -Z | Z | X | -X | -Y | Y |
| t_{β} | X | Y | -Y | Z | -Z | -X |
| t_0 | $T_{sw} - t_{\alpha} - t_{\beta}$ | | | | | |

Πίνακας 4.9. Χρόνος μη αγωγής του άνω διακοπτικού στοιχείου κάθε ημιγέφυρας.

| Τομέας | 1 | 2 | 3 | 4 | 5 | 6 |
|-----------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|
| T_{cm1} | $t_0/2$ | $t_0/2+t_{\alpha}$ | $t_0/2+t_{\alpha}+t_{\beta}$ | $t_0/2+t_{\alpha}+t_{\beta}$ | $t_0/2+t_{\alpha}$ | $t_0/2$ |
| T_{cm2} | $t_0/2+t_{\alpha}$ | $t_0/2$ | $t_0/2$ | $t_0/2+t_{\alpha}$ | $t_0/2+t_{\alpha}+t_{\beta}$ | $t_0/2+t_{\alpha}+t_{\beta}$ |
| T_{cm3} | $t_0/2+t_{\alpha}+t_{\beta}$ | $t_0/2+t_{\alpha}+t_{\beta}$ | $t_0/2+t_{\alpha}$ | $t_0/2$ | $t_0/2$ | $t_0/2+t_{\alpha}$ |

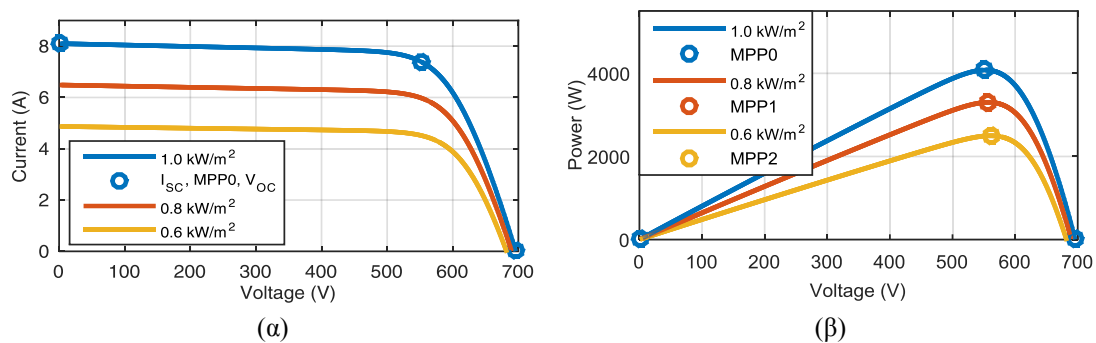
4.10 συγκεντρώνει τις τιμές των παραμέτρων της προσομοίωσης, συμπεριλαμβανομένων των κερδών των ελεγκτών. T_{sim} είναι το μέγιστο βήμα εκτέλεσης του επιλυτή συνεχούς χρόνου, T_{sw} η διακοπτική περίοδος, T_{ADC} ο χρόνος δειγματοληψίας των σημάτων τάσης και ρεύματος και $T_{control}$, T_{PLL} , T_{MPPT} είναι η περίοδος εκτέλεσης των αντίστοιχων διατάξεων ελέγχου.

Η Φ/Β γεννήτρια προσομοιώνεται με τη βοήθεια του μοντέλου *PV array* του Simulink. Η συστοιχία αποτελείται από 24 πλαίσια *Yingli Energy YL170P-23b* συνδεδεμένα σε σειρά. Στο Σχ. 4.25 απεικονίζονται οι χαρακτηριστικές *I-V* και *P-V* του δομικού στοιχείου για τρεις διαφορετικές τιμές της ακτινοβολίας (0.6 kW/m^2 , 0.8 kW/m^2 και 1 kW/m^2). Διαπιστώνεται ότι η τάση λειτουργίας του Φ/Β είναι πάντα μικρότερη από την τάση του dc-ζυγού. Συνεπώς, ο ημιαγωγικός διακόπτης Q_{PV} (βλέπε Σχ. 4.4) παραμένει μονίμως σε κατάσταση αγωγής και ο μετατροπέας dc/dc λειτουργεί ως μετατροπέας ανύψωσης τάσης.

Στις επόμενες παραγράφους εξετάζονται δύο σενάρια που επιτρέπουν την αξιολόγηση της δυναμικής απόκρισης των ελεγκτών καθώς και της συμπεριφοράς του συστήματος στη μόνιμη κατάσταση λειτουργίας.

4.5.1 Γραμμική μεταβολή της ακτινοβολίας

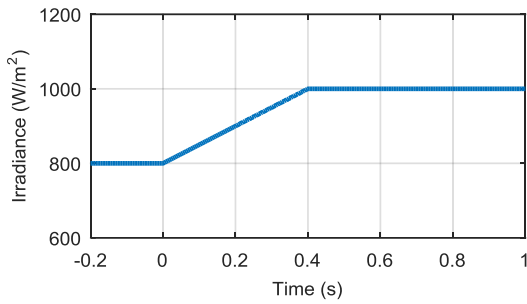
Εδώ μελετάται η δυναμική απόκριση του συστήματος σε απότομες μεταβολές της ακτινοβολίας και συνεπώς, της διαθέσιμης ενεργού ισχύος. Πιο συγκεκριμένα, η ακτινοβολία αυξάνεται γραμμικά από τα 800 W/m^2 μέχρι τα 1000 W/m^2 σε διάστημα 400 ms , όπως φαίνεται στο Σχ. 4.26. Πρέπει εδώ να παρατηρηθεί ότι η μεταβολή που προσομοιώνεται είναι ταχύτερη από αυτή που μπορεί να παρατηρηθεί στη φύση (λόγω διέλευσης σύννεφου ή κατά την ανατολή του ηλίου). Αν, λοιπόν, η διάταξη ελέγχου ανταποκρίνεται ικανοποιητικά σε ακραίες συνθήκες, διασφαλίζεται ότι θα λειτουργεί αποδοτικά και σε ήπιες αλλαγές των συνθηκών του περιβάλλοντα.



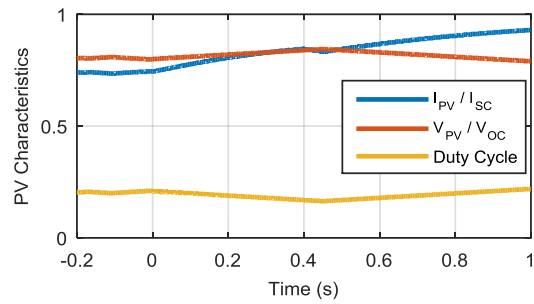
Σχ. 4.25. Χαρακτηριστικές *I-V* και *P-V* του μοντέλου της Φ/Β γεννήτριας στο Simulink.

Πίνακας 4.10. Τιμές παραμέτρων της προσομοίωσης.

| Χρονικές σταθερές | Τιμές | Κέρδη ελεγκτών | Τιμές | Κέρδη ελεγκτών | Τιμές |
|-------------------|-------------------|----------------|-------|----------------|-------|
| T_{sim} | 100 ns | $K_p(PLL)$ | 3 | $K_p(PR)$ | 0.05 |
| T_{sw} | 50 μs | $K_i(PLL)$ | 0.05 | $K_i(PR)$ | 0.6 |
| T_{ADC} | 50 μs | $k(PLL)$ | 0.2 | $k(PR)$ | 1.8 |
| $T_{control}$ | 100 μs | | | | |
| T_{PLL} | 100 μs | $K_p(dc)$ | 12 | | |
| T_{MPPT} | 20 ms | $K_i(dc)$ | 1200 | | |



Σχ. 4.26. Μεταβολή της ακτινοβολίας.

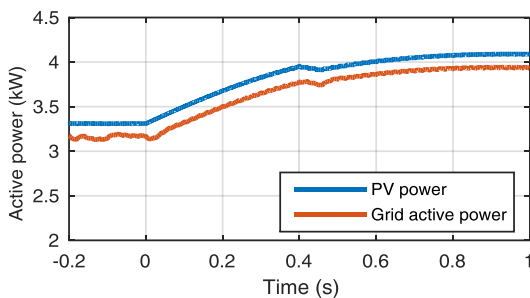


Σχ. 4.27. Κανονικοποιημένη τάση και ρεύμα Φ/Β και βαθμός χρησιμοποίησης του dc/dc μετατροπέα.

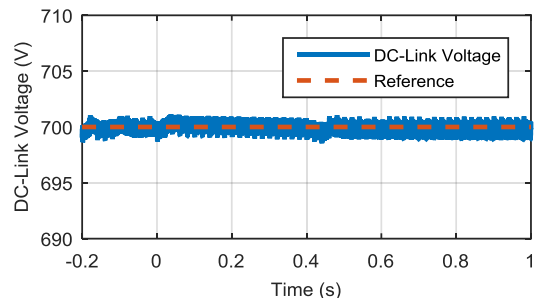
Στο Σχ. 4.27 παρουσιάζονται οι τάση και το ρεύμα της Φ/Β συστοιχίας, κανονικοποιημένα ως προς την τάση ανοικτοκύκλωσης, $V_{PV(OC)} = 696 \text{ V}$, και το ρεύμα βραχυκύκλωσης, $I_{PV(SC)} = 8.1 \text{ A}$ (όταν $G = 1000 \text{ W/m}^2$ και $T = 25 \text{ }^\circ\text{C}$). Στο ίδιο σχήμα συμπεριλαμβάνεται και ο βαθμός χρησιμοποίησης του μετατροπέα ανύψωσης τάσης. Ο αλγόριθμος MPPT αναπροσαρμόζει την έξοδό του για να απορροφά διαρκώς τη μέγιστη ισχύ όπως φαίνεται στο Σχ. 4.28. Ο εξωτερικός βρόχος ελέγχου διατηρεί την τάση του dc-ζυγού ίση με τη στάθμη αναφοράς όπως απεικονίζεται στο Σχ. 4.29. Η υψίσυχη, αλλά παράλληλα, εξαιρετικά μικρού πλάτους διακύμανση (μόλις $2 V_{pp}$) οφείλεται στον θόρυβο των διακοπτικών μεταβάσεων τόσο του μετατροπέα dc/dc όσο και του αντιστροφέα. Στο Σχ. 4.30 παρουσιάζονται τα ρεύματα αναφοράς καθώς και το εγγεόμενο ρεύμα στο δίκτυο. Η συνιστώσα i_q^* διατηρείται μηδενική, ενώ η i_d^* συγκλίνει ικανοποιητικά στη νέα της τιμή.

4.5.2 Βηματική αλλαγή της αέργου ισχύος αναφοράς

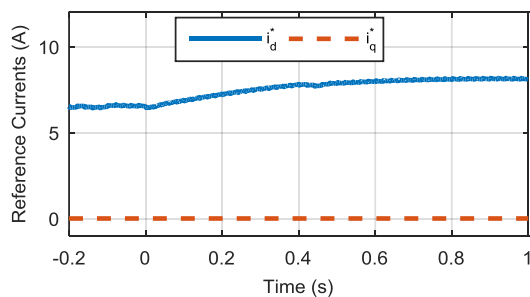
Σε αυτό το σενάριο διερεύνησης θεωρείται ότι η ακτινοβολία είναι σταθερή, $G = 1000 \text{ W/m}^2$ και η Φ/Β γεννήτρια λειτουργεί στη μέγιστη ισχύ, $P_{mp0} = 4080 \text{ kW}$. Τη χρονική στιγμή $t = 0$,



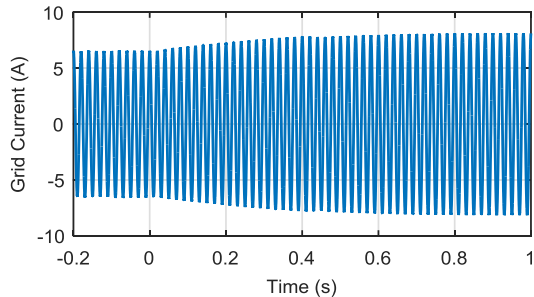
Σχ. 4.28. Ισχύς εισόδου και εγγεόμενη ενεργός ισχύς.



Σχ. 4.29. Τάση του dc-ζυγού.



(α)



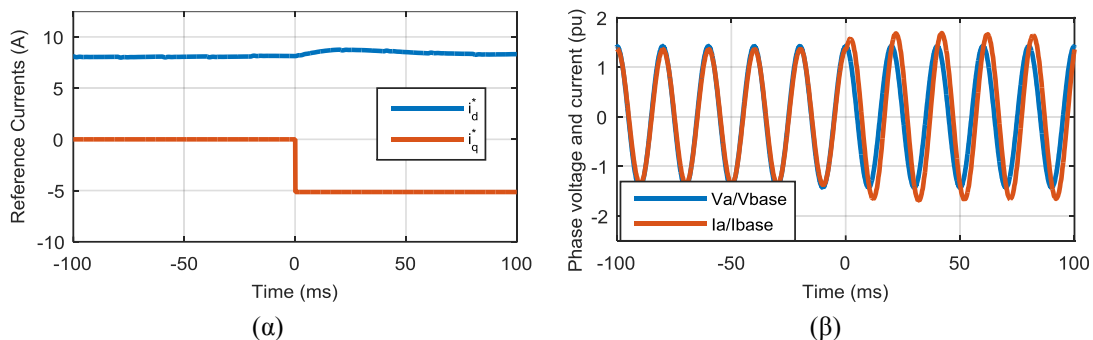
(β)

Σχ. 4.30. (α) Ρεύματα αναφοράς στο σύγχρονα στρεφόμενο πλαίσιο και (β) ρέμα της φάσης a.

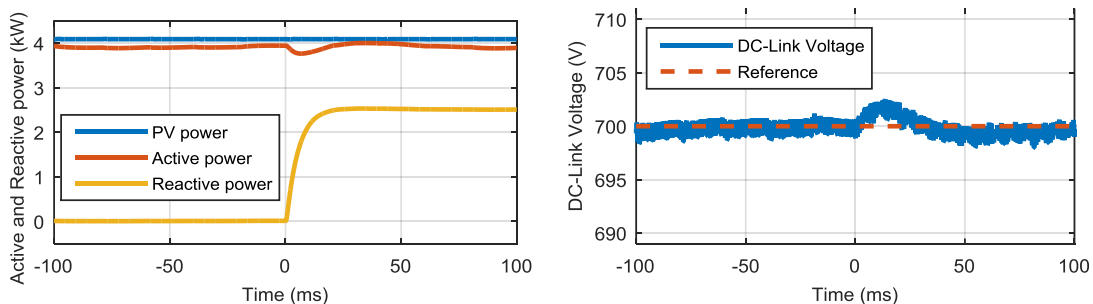
αλλάζει βηματικά η αναφορά της αέργου ισχύος, από 0 kVar σε 2.5 kVar, προκαλώντας αντίστοιχη μεταβολή στο ρεύμα αναφοράς κάθετου άξονα, όπως φαίνεται στο Σχ. 4.31(α). Το ρεύμα εξόδου δίνεται σε αντιπαράβολη με την αντίστοιχη φασική τάση δικτύου στο Σχ. 4.31(β). Τα μεγέθη είναι κανονικοποιημένα ως προς την ενεργό τιμή της φασικής τάσης δικτύου, $V_{base} = 230 \text{ V}$, και τη μέγιστη ενεργό ισχύ, $P_{base} = P_{mp0}$. Έτσι το ρεύμα βάσης ορίζεται ως εξής: $I_{base} = P_{base} / V_{base} = 5.91 \text{ A}$. Είναι εμφανής η αύξηση του πλάτους του ρεύματος εξόδου καθώς και η αντίστοιχη μετατόπιση φάσης. Στο Σχ. 4.32 καταγράφεται η ισχύς του Φ/Β και η ενεργός και άεργος ισχύς που τροφοδοτούνται στο δίκτυο. Παρατηρείται ότι η ενεργός ισχύς διατηρείται πρακτικά αμετάβλητη ενώ η άεργος συγκλείνει στην κατάλληλη τιμή αναφοράς εντός 10 ms. Η διακύμανση της τάσης του dc-ζυγού είναι και σε αυτή την περίπτωση ανεπαίσθητη, όπως διαπιστώνεται από το Σχ. 4.33.

Το σενάριο αυτό ενδείκνυται επίσης για τη μελέτη της ποιότητας των εγχεόμενων ρευμάτων. Πιο συγκεκριμένα, στο Σχ. 4.34 παρουσιάζεται το φάσμα αρμονικών του εγχεόμενου στο δίκτυο ρεύματος, υπό συνθήκες μέγιστης ενεργού ισχύος και μηδενικής αέργου (χρονικό διάστημα $-100 \text{ ms} < t < 0$). Ο συντελεστής ολικής αρμονικής παραμόρφωσης είναι $THD\% = 0.81$, ενώ η dc συνιστώσα του ρεύματος είναι μηδενική. Συμπεραίνεται ότι το σύστημα ικανοποιεί πλήρως τα πρότυπα διασύνδεσης που παρουσιάστηκαν στην ενότητα 4.2.

Η ενεργός τιμές της θεμελιώδους συνιστώσας της τάσης εξόδου του αντιστροφέα υπό συνθήκες μηδενικής αέργου ισχύος μετρήθηκε $v_{inv} = 233.2 \text{ V}$. Στο διάστημα $0 < t < 100 \text{ ms}$, όπου ο αντιστροφέας τροφοδοτεί το δίκτυο με ενεργό και άεργο ισχύ ταυτόχρονα, η τάση αυξάνεται αισθητά, $v_{inv} = 254.7 \text{ V}$, επιβεβαιώνοντας την (4.40).

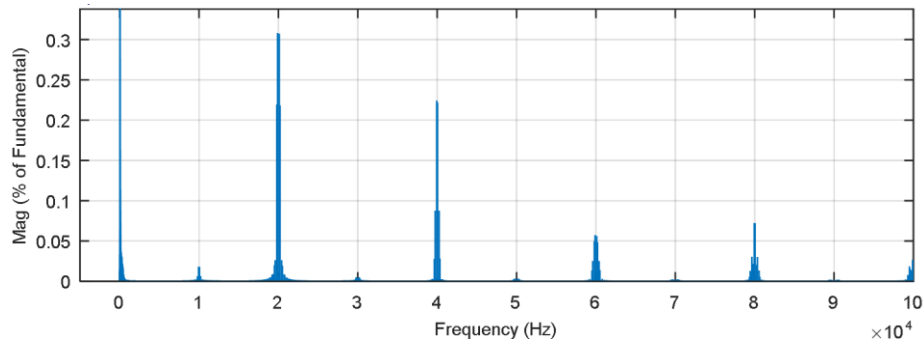


Σχ. 4.31. (α) Ρεύματα αναφοράς στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς και (β) φασική τάση και ρεύμα δικτύου.



Σχ. 4.32. Ισχύς Φ/Β και ενεργός και άεργος ισχύς εξόδου του αντιστροφέα.

Σχ. 4.33. Τάση του dc-ζυγού.

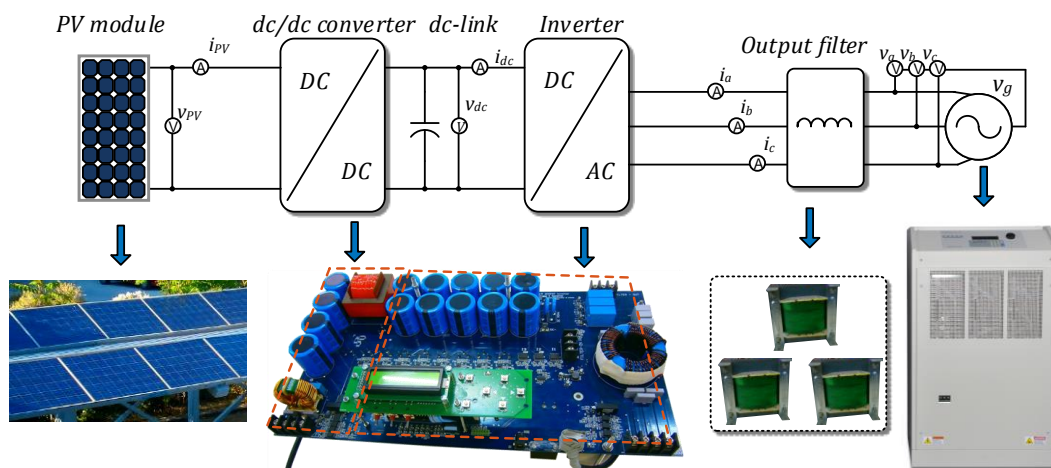


Σχ. 4.34. Φάσμα αρμονικών του ρεύματος εξόδου του αντιστροφέα, υπό συνθήκες μέγιστης ενεργού και μηδενικής αέργου ισχύος.

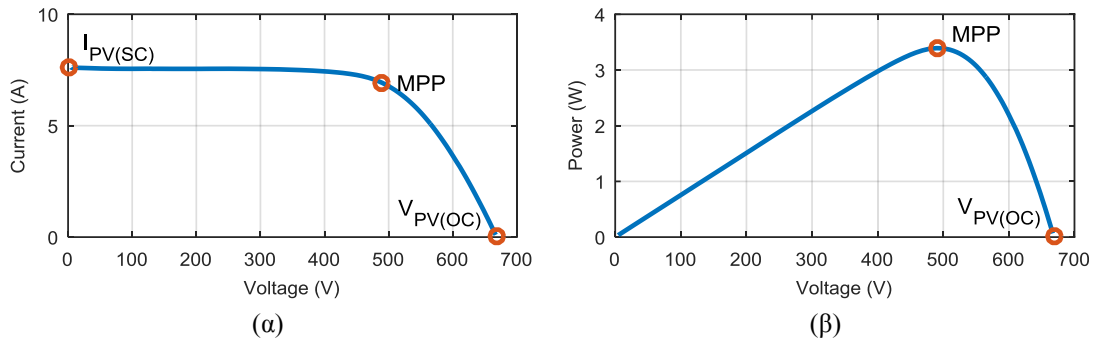
4.6. Πειραματικά αποτελέσματα

Η συμπεριφορά του διασυνδεδεμένου Φ/Β σταθμού στη μόνιμη κατάσταση λειτουργίας, καθώς και σε μεταβολές της ενεργού και αέργου ισχύος, μελετάται στην πειραματική διάταξη του Σχ. 4.35. Οι μετατροπείς dc/dc και dc/ac, σχεδιάστηκαν βάσει του διαγράμματος του Σχ. 4.4, αναπτύχθηκαν σε κοινή τυπωμένη πλακέτα και ελέγχονται από μοναδικό ψηφιακό μικροεπεξεργαστή (*TMS320F28335*). Οι παραπάνω σχεδιαστικές τεχνικές συμβάλλουν στη μείωση του όγκου του συστήματος, ελαχιστοποίηση των παρασιτικών αντιστάσεων και αυτεπαγωγών, μείωση της ηλεκτρομαγνητικής παρενόχλησης και συνεπώς αύξηση της αξιοπιστίας και ελεγχιμότητας του κυκλώματος. Στην ίδια πλακέτα συμπεριλαμβάνονται όλα τα απαραίτητα μετρητικά τάσης και ρεύματος, τα κυκλώματα οδήγησης και προστασίας, καθώς και οι ηλεκτρονόμοι απόζευξης από το ηλεκτρικό δίκτυο. Η συχνότητα εκτέλεσης των διαφόρων αλγορίθμων ελέγχου, καθώς και τα κέρδη των ελεγκτών PI και PR επιλέχθηκαν ίδια με αυτά της προσομοίωσης και περιλαμβάνονται στον Πίνακα 4.10.

Το φίλτρο διασύνδεσης αποτελείται από τρία ανεξάρτητα πηνία, αυτεπαγωγής 20 mH, ενώ το δίκτυο ηλεκτρικής ενέργειας εξομοιώνεται μέσω της ελεγχόμενης τριφασικής γεννήτριας *MX30-3Pi* της εταιρίας California Instruments. Η Φ/Β γεννήτρια συνίσταται από δύο συστοιχίες εν σειρά συνδεδεμένες, κάθε μία από τις οποίες αποτελείται από 12 πλαίσια. Η μέγιστη ισχύς του σταθμού στις πρότυπες συνθήκες, STC, είναι $P_{mp0} = 3840 \text{ W}_p$. Οι συνθήκες στις οποίες διεξήχθησαν τα πειράματα αποτυπώνονται μέσω των χαρακτηριστικών *I-V* και *P-*



Σχ. 4.35. Πειραματική διάταξη του διασυνδεδεμένου Φ/Β συστήματος.



Σχ. 4.36. Χαρακτηριστικές $I-V$ και $P-V$ της Φ/Β γεννήτριας της πειραματικής διάταξης.

V του Φ/Β, που παρουσιάζονται στο Σχ. 4.36. Η τάση ανοικτοκύκλωσης μετρήθηκε $V_{PV(OC)} = 669$ V, το ρεύμα βραχυκύκλωσης $I_{PV(SC)} = 7.58$ A, ενώ η μέγιστη ισχύς είναι $P_{mp} = 3391$ W.

Για την καταγραφή των αποτελεσμάτων χρησιμοποιήθηκε ο εξοπλισμός του εργαστηρίου που παρουσιάζεται στον Πίνακα 4.11. Όπως θα φανεί στη συνέχεια, απαιτούνται τρία μετρητικά ρεύματος με διαφορετικό εύρος συχνοτήτων. Σημειώνεται επίσης ότι ο μικροεπεξεργαστής διαδραματίζει ρόλο καταγραφικού, καθώς δύναται να αποθηκεύει τις τιμές από τα μετρητικά όργανα της τυπωμένης πλακέτας και να τις μεταφέρει στον ηλεκτρονικό υπολογιστή μέσω πρωτοκόλλου JTAG. Η συχνότητα δειγματοληψίας του περιφερειακού ADC (analog to digital conversion) ρυθμίζεται στα 20 kHz, ενώ η συχνότητα καταγραφής περιορίζεται από τη μέγιστη διαθέσιμη μνήμη RAM στο 1kHz.

4.6.1 Λειτουργία μόνιμης κατάστασης

Προτού διασυνδεθεί η Φ/Β γεννήτρια στο ηλεκτρικό δίκτυο, πρέπει να διασφαλιστεί ότι η τάση του dc-ζυγού έχει σταθεροποιηθεί κοντά στην ονομαστική της τιμή, $V_{dc0} = 700$ V, με ανοχή ± 10 %, ενώ παράλληλα ο αλγόριθμος PLL έχει κλειδώσει αποτελεσματικά στη συχνότητα του δικτύου. Πράγματι, κατά την εκκίνηση του συστήματος η τιμή της V_{dc} είναι 702 V, ενώ η έξοδος του PLL είναι 50.002 Hz, με εξαιρετικά μικρή διακύμανση ± 1 mHz.

Για τη διερεύνηση της συμπεριφοράς του συστήματος στη μόνιμη κατάσταση εφαρμόζεται ο αλγόριθμος P&O με βήμα 0.5 %. Η μετρούμενη ισχύς εισόδου είναι $P_{PV} = 3.386$ kW, ενώ η ενεργός ισχύς εξόδου του αντιστροφέα είναι $P = 3.341$ kW. Συνεπώς, η απόδοση του συστήματος, συμπεριλαμβανομένων των απωλειών του dc/dc μετατροπέα, του αντιστροφέα και του πηνίου διασύνδεσης, υπολογίζεται $n = 98.7$ %. Η εξαιρετική απόδοση, δεδομένης της

Πίνακας 4.11. Εξοπλισμός για την καταγραφή των αποτελεσμάτων.

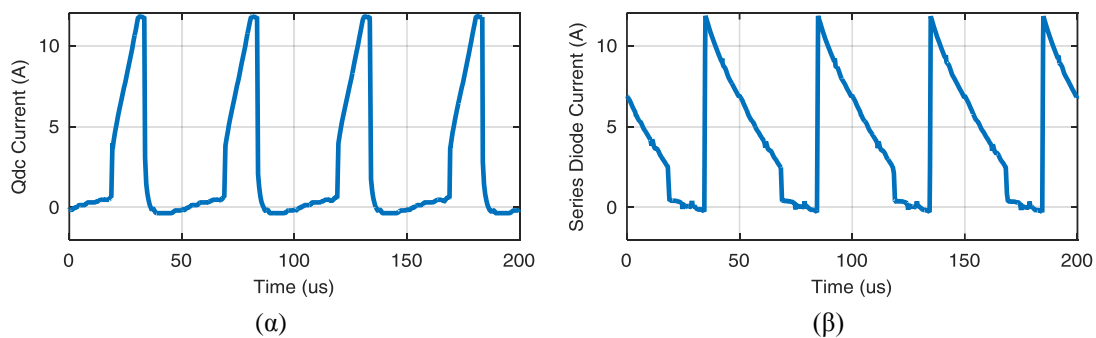
| Εξοπλισμός | Τύπος | Συχνότητα |
|--|-----------------------------------|-----------------|
| Μικροελεγκτής (DSC) | Texas Instruments, TMS320F28335 | 1 kHz |
| Ψηφιακός παλμογράφος | Tektronix, TDS2024C | 200 MHz - 1GS/s |
| Probe τάσης 200:1 | Metrix, MX9030 | dc - 60 MHz |
| Probe ρεύματος1 | Chauvin Arnoux, P01120043A | dc - 100 kHz |
| Probe ρεύματος2 | Aim-TTi I-Probe 520 | dc - 5 MHz |
| Probe ρεύματος3 | PEM Rogowski Coil CWT6 Ultra-mini | 3.2 Hz - 30 MHz |
| Καταγραφικό χαρακτηριστικής καμπύλης Φ/Β | Amprobe, SOLAR-4000 | - |

υψηλής διακοπτικής συχνότητας, αποδίδεται αναμφίβολα στη χρήση ημιαγωγών SiC. Τα διακοπτικά ρεύματα των ημιαγωγικών στοιχείων με την εντονότερη καταπόνηση, δηλαδή του εγκάρσιου SiC MOSFET και της σειριακής διόδου SiC του μετατροπέα ανύψωσης τάσης, καταγράφονται μέσω του υψίσυχνου μετρητικού ρεύματος *Rogowski coil* και παρουσιάζονται στο Σχ. 4.37.

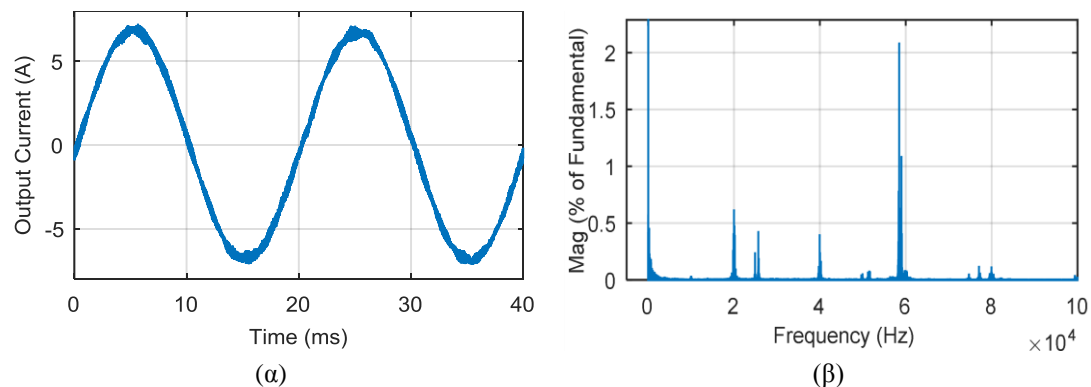
Στο Σχ. 4.38 αποτυπώνεται το φάσμα αρμονικών του εγγεόμενου στο δίκτυο ρεύματος, υπό συνθήκες μέγιστης ενεργού και μηδενικής αέργου ισχύος. Ο συντελεστής ολικής αρμονικής παραμόρφωσης είναι μόλις **3.55 %**, ενώ η dc συνιστώσα δεν ξεπερνά τα **25 mA**. Αξίζει να σημειωθεί ότι για την αξιόπιστη καταγραφή του φάσματος αρμονικών απαιτείται μετρητικό ρεύματος υψηλού εύρους ζώνης και παλμογράφος με δυνατότητα πυκνής δειγματοληψίας. Για τον σκοπό αυτό, χρησιμοποιήθηκε το probe ρεύματος *I-Probe 520* της εταιρίας *TTi*, ενώ η κυματομορφή, διάρκειας 40 ms, ψηφιοποιήθηκε με συχνότητα $25 \cdot 10^6$ δείγματα/s. Σημειώνεται ότι ο μετρούμενος συντελεστής THD διαφέρει αρκετά από την αντίστοιχη τιμή των προσομοιώσεων, λόγω του μεγάλου πλάτους της αρμονικής 60 kHz που οφείλεται σε παρεμβολή θορύβου στις μετρήσεις

4.6.2 Δυναμική απόκριση σε απότομη μεταβολή της διαθέσιμης ενεργού ισχύος

Είναι προφανές ότι όσο ο αλγόριθμος MPPT είναι ενεργός, η διαθέσιμη ισχύς εξαρτάται μόνο από τις περιβαλλοντικές συνθήκες. Για τη διερεύνηση, λοιπόν, της δυναμικής απόκρισης του συστήματος σε απότομη μεταβολή της ενεργού ισχύος, ο έλεγχος P&O παρακάμπτεται και το duty cycle του μετατροπέα ανύψωσης τάσης δίνεται ως εξωτερικό σήμα από τον χρήστη. Η εντολή παρέχεται μέσω της τυπωμένης πλακέτας διεπαφής που περιλαμβάνει μία οθόνη LCD,



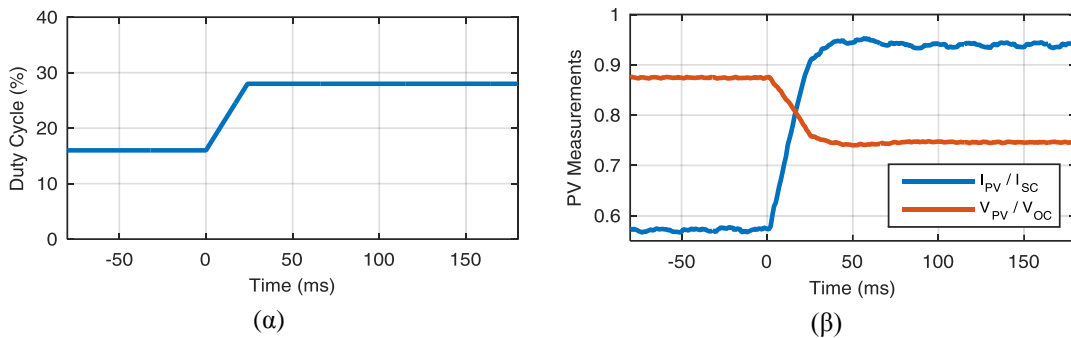
Σχ. 4.37. Διακοπτικά ρεύματα (α) του εγκάρσιου κλάδου και (β) της σειριακής διόδου του μετατροπέα ανύψωσης τάσης.



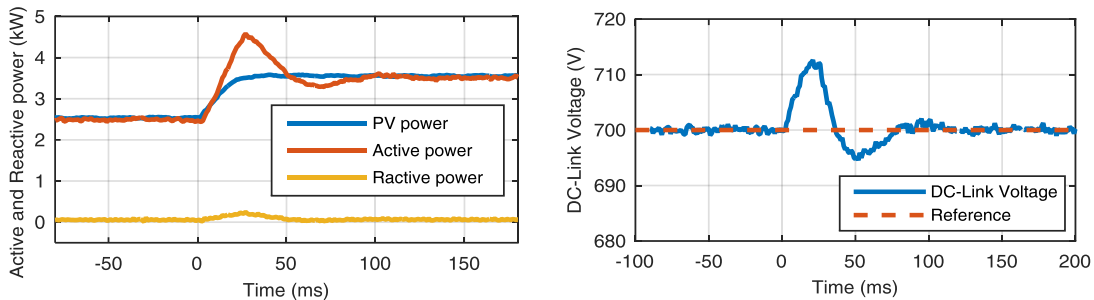
Σχ. 4.38. (α) Κυματομορφή και (β) φάσμα αρμονικών του ρεύματος εξόδου του αντιστροφέα, υπό συνθήκες μέγιστης ενεργού και μηδενικής αέργου ισχύος.

32 χαρακτήρων και έξι πλήκτρα περιήγησης. Ωστόσο, για να αποφευχθεί η καταστροφή του εγκάρσιου SiC MOSFET του dc/dc μετατροπέα από υπερένταση, η μεταβολή του βαθμού χρησιμοποίησης εκτελείται σε διακριτά βήματα των 0.5 % με συχνότητα 1 kHz. Στο συγκεκριμένο πείραμα μελετάται αύξηση 12 % του duty cycle που εκτελείται σε 24 βήματα και διαρκεί 24 ms, όπως φαίνεται στο Σχ. 4.39(α). Τα αντίστοιχα επίπεδα ενεργού ισχύος είναι $P_{PV(1)} = 2.5 \text{ kW}$ και $P_{PV(2)} = 3.5 \text{ kW}$. Η μεταβολή του σημείου λειτουργίας της Φ/Β γεννήτριας απεικονίζεται στο Σχ. 4.39(β).

Στο Σχ. 4.40 παρουσιάζεται η ενεργός ισχύς εξόδου του αντιστροφέα, η οποία συγκλίνει ικανοποιητικά στη διαθέσιμη ισχύ του Φ/Β σταθμού. Στο ίδιο γράφημα περιλαμβάνεται και η άεργος ισχύς που λαμβάνει μηδενική τιμή στο συγκεκριμένο σενάριο. Η μέγιστη υπερύψωση της τάσης του dc-ζυγού από το επίπεδο αναφοράς είναι +12 V, όπως φαίνεται στο Σχ. 4.41. Αξίζει εδώ να παρατηρηθεί ότι στην ενέργεια που συσσωρεύεται στον dc-ζυγό λόγω της απότομης αύξησης της ισχύος του Φ/Β, πρέπει να συνυπολογιστεί και η αποθηκευμένη ενέργεια στον πυκνωτή εισόδου, που δίνεται από την (4.44). Μείωση της υπερύψωσης μπορεί

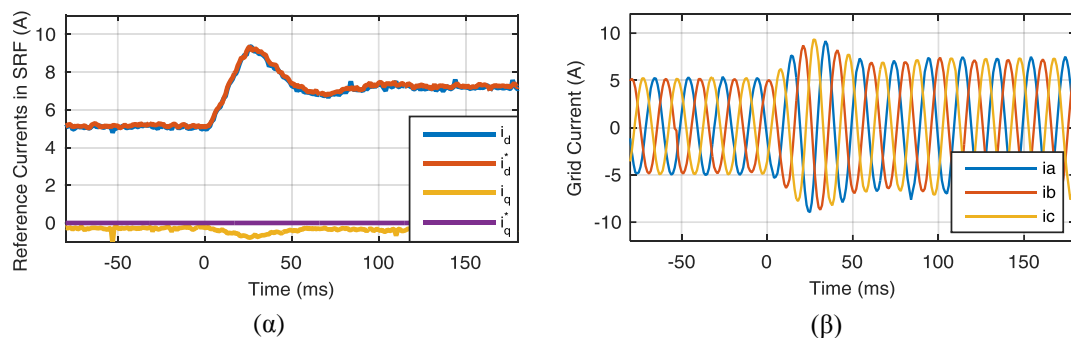


Σχ. 4.39. (α) Βαθμός χρησιμοποίησης του dc/dc μετατροπέα και (β) κανονικοποιημένη τάση και ρεύμα της Φ/Β γεννήτριας.



Σχ. 4.40. Ισχύς εισόδου και εγγεόμενη ενεργός και άεργος ισχύς.

Σχ. 4.41. Τάση του dc-ζυγού.



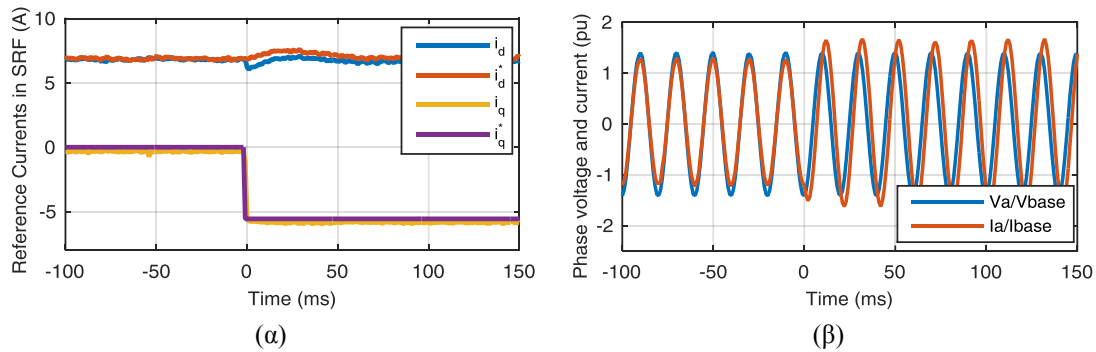
Σχ. 4.42. (α) Ρεύματα αναφοράς στο σύγχρονο στρεφόμενο πλαίσιο αναφοράς και (β) τριφασικά εγγεόμενα ρεύματα.

να επιτευχθεί με την αύξηση των κερδών του εξωτερικού βρόχου ελέγχου, που όμως οδηγεί σε εντονότερες ταλαντώσεις του i_d^* . Τέλος, στο Σχ. 4.42 παρουσιάζονται τα ρεύματα αναφοράς στο σύγχρονα στρεφόμενο πλαίσιο, καθώς και το εγχεόμενο ρεύμα στο δίκτυο. Από τις κυματομορφές αυτές διαπιστώνεται η ταχύτατη απόκριση του ελεγκτή PR.

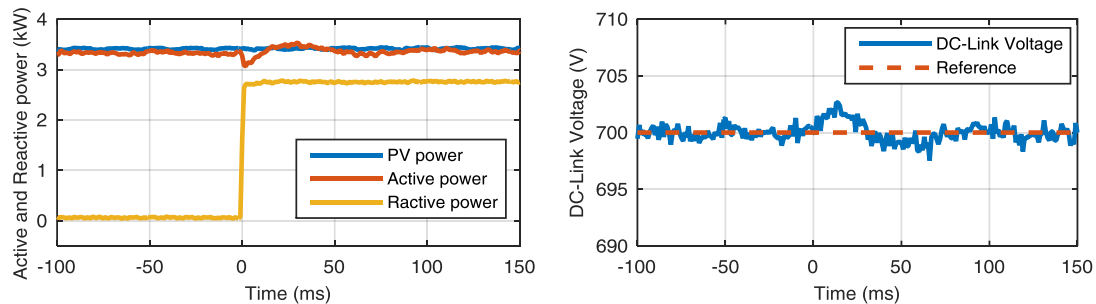
$$E_{cap} = \frac{1}{2} C_{PV} [v_{PV}^2(1) - v_{PV}^2(2)] \quad (4.44)$$

4.6.3 Δυναμική απόκριση σε βηματική μεταβολή της αέργου ισχύος

Στο συγκεκριμένο πείραμα επαναφέρεται ο αλγόριθμος MPPT, ενώ η αναφορά της αέργου ισχύος παρέχεται από τον χρήστη ως εξωτερικό σήμα, μέσω της πλακέτας διεπαφής. Πιο αναλυτικά, η Q^* αυξάνεται βηματικά από 0 kVar σε 2.75 kVar, προκαλώντας αντίστοιχη μεταβολή στο ρεύμα i_q^* , όπως φαίνεται στο Σχ. 4.43(α). Για μία ακόμα φορά παρατηρείται η εξαιρετική δυναμική συμπεριφορά του ελεγκτή PR που παρακολουθεί ταχύτατα και με μηδενικό σφάλμα τις αναφορές. Το ρεύμα εξόδου της φάσης a δίνεται σε αντιπαραβολή με την αντίστοιχη φασική τάση δικτύου στο Σχ. 4.43(β), όπου γίνεται εμφανής η μετατόπιση φάσης και η αύξηση του πλάτους του ρεύματος τη χρονική στιγμή $t = 0$. Τα μεγέθη είναι κανονικοποιημένα ως προς την ενεργό τιμή της φασικής τάσης δικτύου, $V_{base} = 230$ V, και τη μέγιστη ενεργό ισχύ, $P_{base} = P_{mp0}$. Έτσι το ρεύμα βάσης ορίζεται ως εξής: $I_{base} = P_{base} / V_{base} = 5.57$ A. Στο Σχ. 4.44 καταγράφεται η ισχύς του Φ/Β καθώς και η ενεργός και άεργος ισχύς στην έξοδο του αντιστροφέα. Παρατηρείται ότι η ενεργός ισχύς διατηρείται πρακτικά αμετάβλητη, ενώ η άεργος συγκλίνει στην κατάλληλη τιμή αναφοράς εντός 2 ms. Τέλος, η κυματομορφή της τάσης του dc-ζυγού παρουσιάζεται στο Σχ. 4.45.



Σχ. 4.43. (α) Ρεύματα αναφοράς στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς και (β) φασική τάση και ρεύμα δικτύου.



Σχ. 4.44. Ισχύς Φ/Β, ενεργός και άεργος ισχύς εξόδου του αντιστροφέα.

Σχ. 4.45. Τάση του dc-ζυγού.

Κεφάλαιο 5.

Δυναμική Απόκριση του Συστήματος σε Βυθίσεις της Τάσης Δικτύου

5.1. Εισαγωγή

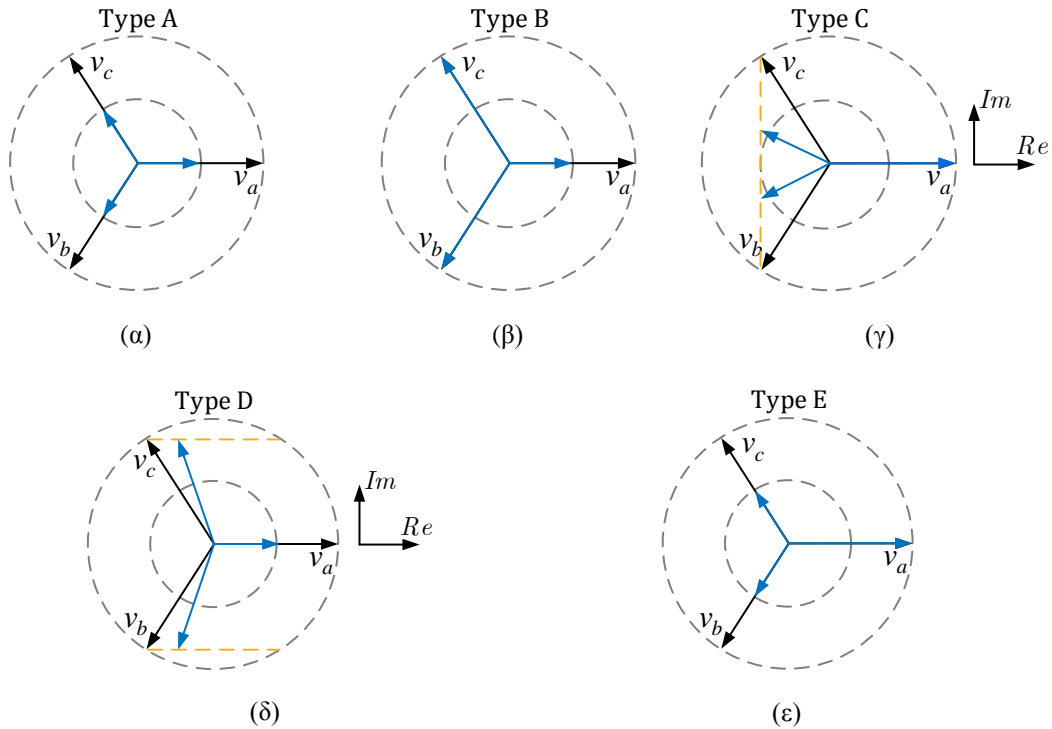
Ένα από τα πιο σημαντικά προβλήματα που επηρεάζουν την ποιότητα ισχύος του δικτύου ηλεκτρικής ενέργειας είναι οι βυθίσεις τάσης που προκαλούνται από σφάλματα / βραχυκυκλώματα σε μία μονάδα παραγωγής ή σε κάποιο σημείο του συστήματος διανομής. Η βύθιση διαρκεί μέχρις ότου εκκαθαριστεί η βλάβη μέσω των διατάξεων προστασίας (ο χρόνος επενέργειας κυμαίνεται συνήθως περί τα 100 ms). Τα σφάλματα που συναντώνται πιο συχνά στην πράξη είναι τα μονοφασικά βραχυκυκλώματα μεταξύ μίας φάσης και της γείωσης [246], [247]. Μάλιστα, την πιο συχνή αιτία διαταραχής του δικτύου αποτελούν τα άμεσα (ή έμμεσα) κεραυνικά πλήγματα στις γραμμές μεταφοράς. Τα τριφασικά σφάλματα έχουν δυσμενέστερες επιπτώσεις στη λειτουργικότητα και την ευστάθεια του δικτύου, αλλά η συχνότητα εμφάνισής τους είναι αρκετά μικρότερη [247].

Όπως είναι αναμενόμενο, η τάση των φάσεων στις οποίες παρουσιάζεται το σφάλμα στην περιοχή κοντά στο σημείο βραχυκύκλωσης είναι μηδενική. Ωστόσο, το πλάτος και η μορφή των τάσεων σε ένα απομακρυσμένο σημείο εξαρτάται από τη σύνθετη αντίσταση των γραμμών μεταφοράς, καθώς και από τη διάταξη του δικτύου. Πιο συγκεκριμένα, καθοριστικό ρόλο διαδραματίζει η συνδεσμολογία των μετασχηματιστών (Μ/Σ) που παρεμβάλλονται μεταξύ του σημείου της βλάβης και του ζυγού μέτρησης, [246].

5.1.1 Κατηγοριοποίηση σφαλμάτων

Ακολούθως περιγράφονται συνοπτικά τα διαφορετικά είδη σφάλματος που μπορεί να προκύψουν στο σημείο σύνδεσης των καταναλωτών.

- Τριφασικά σφάλματα (ή σφάλματα *Τύπου Α*): προκαλούν ομοιόμορφη βύθιση τάσης και στις τρεις φάσεις, ενώ δεν προκύπτει καμία μετατόπιση φάσης. Το διανυσματικό διάγραμμα του σφάλματος *Τύπου Α* παρουσιάζεται στο Σχ. 5.1(α), όπου με μαύρο χρώμα απεικονίζονται οι τάσεις δικτύου σε κατάσταση κανονικής λειτουργίας και με μπλε οι τάσεις κατά τη διάρκεια της βύθισης. Επισημαίνεται ότι η μορφή των τάσεων είναι ανεξάρτητη της τοπολογίας του Μ/Σ που ενδέχεται να παρεμβάλλεται μεταξύ του σημείου μέτρησης και του σημείου που συνέβη το σφάλμα. Αξίζει, επίσης, να σημειωθεί ότι οι τάσεις παραμένουν συμμετρικές και, συνεπώς, δεν παρουσιάζεται μηδενική ακολουθία (μετατόπιση ουδετέρου).
- Μονοφασική βύθιση τάσης (ή σφάλμα *Τύπου Β*): Τέτοιας μορφής σφάλματα μπορεί να αντιμετωπίσουν οι καταναλωτές που βρίσκονται στο ίδιο επίπεδο τάσης με αυτό στο οποίο έγινε το μονοφασικό σφάλμα, ή και σε διαφορετικό επίπεδο όταν μεταξύ αυτού



Σχ. 5.1. Διανυσματικό διάγραμμα (α) τριφασικής βύθισης, (β) μονοφασικής βύθισης, (γ) βύθισης Τύπου C, (δ) βύθισης Τύπου D και (ε) διφασικής βύθισης τάσης.

και του σημείου σφάλματος παρεμβάλλεται Μ/Σ γειωμένου αστέρα - αστέρα (YN-y ή YN-yn) και το βραχυκύκλωμα συμβαίνει στην πλευρά του πρωτεύοντος. Το αντίστοιχο διανυσματικό διάγραμμα απεικονίζεται στο Σχ. 5.1(β), από το οποίο διαπιστώνεται ότι δεν προκύπτει μετατόπιση φάσης μεταξύ των τριφασικών τάσεων. Πρέπει, όμως, να σημειωθεί ότι στην περίπτωση αυτή το άθροισμα των τάσεων δεν ισούται με το μηδέν, γεγονός που συνεπάγεται την ύπαρξη μηδενικής ακολουθίας.

- Σφάλμα Τύπου C: Προκύπτει όταν μεταξύ του σημείου βραχυκύκλωσης και του σημείου μέτρησης παρεμβάλλεται Μ/Σ αγείωτου αστέρα-τριγώνου (Y-d) ή τριγώνου-αστέρα (D-y ή D-yn). Ομολογουμένως, αυτή είναι η πιο ενδιαφέρουσα περίπτωση, καθώς οι μετασχηματιστές του δικτύου διανομής είναι στην πλειοψηφία τους τύπου τριγώνου-γειωμένου αστέρα. Το αντίστοιχο διανυσματικό διάγραμμα φαίνεται στο Σχ. 5.1(γ) όπου παρατηρείται μείωση του πλάτους των δύο φάσεων στο μιγαδικό άξονα, $\Im m$ και, συνεπώς, μετατόπιση της φάσης τους (phase angle jump). Στην περίπτωση αυτή, το άθροισμα των τριών τάσεων παραμένει μηδενικό στη διάρκεια της βύθισης, άρα δεν εμφανίζεται μετατόπιση ουδετέρου.
- Σφάλμα Τύπου D: Προκύπτει όταν μεταξύ του σημείου σφάλματος και του σημείου μέτρησης παρεμβάλλεται Μ/Σ αγείωτου αστέρα-αστέρα (Y-y ή Y-yn), ή τριγώνου - τριγώνου, (D-d). Στη συγκεκριμένη περίπτωση προκαλείται μείωση του πλάτους της μίας φάσης, ενώ οι άλλες δύο μετατοπίζονται, διατηρώντας, όμως, αμετάβλητη τη συνιστώσα του μιγαδικού άξονα, $\Im m$ (μειώνεται η συνιστώσα μόνο του πραγματικού άξονα, $\Re e$), όπως φαίνεται στο Σχ. 5.1(δ). Σημειώνεται ότι, όπως και στην προηγούμενη περίπτωση, δεν παρουσιάζεται μηδενική ακολουθία.

- Διφασικό σφάλμα δίχως μετατόπιση φάσης (ή σφάλμα *Τύπου E*): Αυτού του είδους το σφάλμα καταγράφεται όταν δεν παρεμβάλλεται μετασχηματιστής μεταξύ του σημείου του διφασικού σφάλματος και του σημείου μέτρησης. Το αντίστοιχο διανυσματικό διάγραμμα απεικονίζεται στο Σχ. 5.1(ε), όπου διαπιστώνεται η ύπαρξη μηδενικής ακολουθίας.

Στον Πίνακα 5.1 συνοψίζονται οι διάφορες κατηγορίες σφάλματος και οι τροποποιήσεις αυτών ανάλογα με την τοπολογία του Μ/Σ που παρεμβάλλεται μεταξύ του σημείου βραχυκύκλωσης και του σημείου μέτρησης, [248].

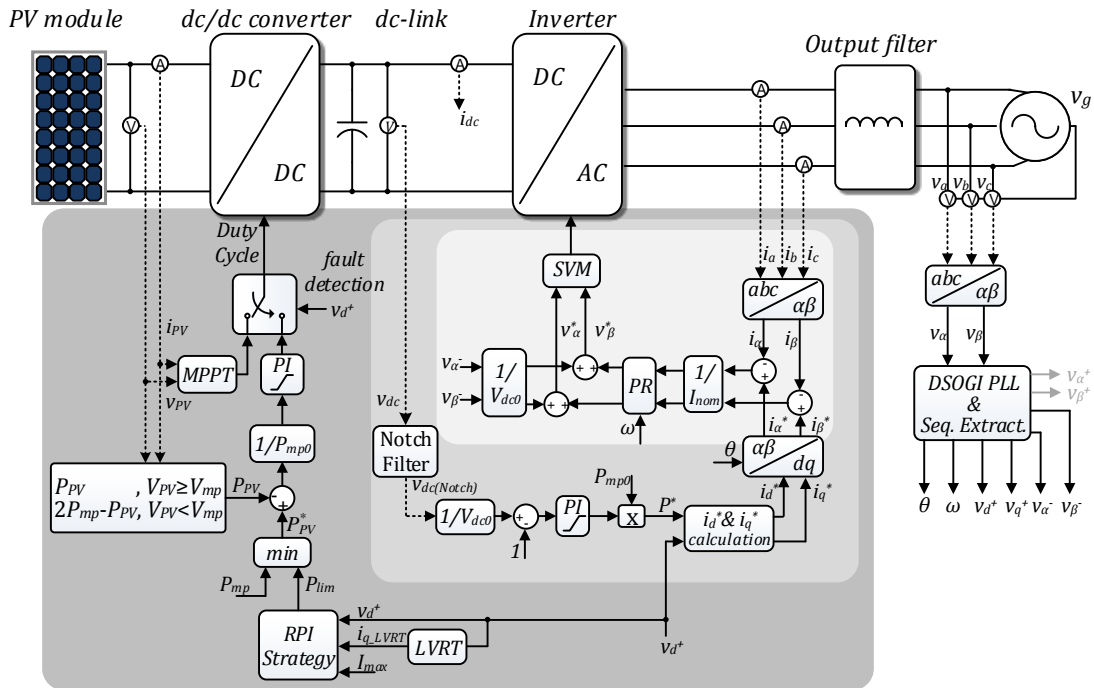
Η υψηλή συχνότητα εμφάνισης σφαλμάτων / βραχυκυκλωμάτων στο ηλεκτρικό δίκτυο (μέχρι και χίλιες φορές τον χρόνο, [105], [106], [119], [128]), αποτυπώνει την σπουδαιότητα υιοθέτησης κατάλληλων στρατηγικών αντιμετώπισης του φαινομένου από τους μετατροπείς ισχύος των Φ/Β σταθμών. Πιο συγκεκριμένα, η ανάγκη αδιάλειπτης λειτουργίας των μονάδων παραγωγής ενέργειας σε συνθήκες βύθισης τάσης περιγράφεται με το ακόλουθο παράδειγμα: Έστω ότι συμβαίνει σφάλμα στο σημείο σύνδεσης μίας γεννήτριας, G_1 . Η γεννήτρια αυτή θα πρέπει να αποσυνδεθεί άμεσα (tripped). Αν, όμως, αποσυνδεθούν και οι υπόλοιποι παραγωγοί που επηρεάζονται από τη σύντομη βύθιση τάσης, η απώλεια ισχύος μπορεί να είναι τόσο σημαντική που να οδηγήσει σε μείωση της συχνότητας του δικτύου και, αναπόφευκτα, σε απόρριψη φορτίου.

5.2. Προτεινόμενη στρατηγική ελέγχου FRT

Η προτεινόμενη στρατηγική βασίζεται στη δυναμική ρύθμιση του σημείου λειτουργίας της Φ/Β γεννήτριας, συναρτήσει της βύθισης τάσης και απεικονίζεται ως ένας εξωτερικός βρόχος ελέγχου στο γενικευμένο διάγραμμα του Σχ. 5.2 (περιοχή με σκούρο γκρι χρώμα). Πιο συγκεκριμένα, ο μηχανισμός ανίχνευσης σφάλματος στηρίζεται στη διαρκή εποπτεία της d συνιστώσας της τάσης του δικτύου. Όσο η τάση βρίσκεται εντός του εύρους κανονικής λειτουργίας ($0.9 \text{ pu} \leq V_d \leq 1.1 \text{ pu}$), εκτελείται ο αλγόριθμος ανίχνευσης μέγιστης ισχύος, ενώ σε περίπτωση σφάλματος, ο αλγόριθμος MPPT παρακάμπτεται και υιοθετείται ένας ελεγκτής PI, ο οποίος διασφαλίζει τον περιορισμό του ρεύματος εξόδου του αντιστροφέα εντός των επιτρεπτών ορίων ($i_g \leq I_{max}$).

Πίνακας 5.1. Τιμές παραμέτρων της προσομοίωσης.

| Τοπολογία Μ/Σ | Τύπος σφάλματος | | | | |
|------------------|-----------------|---|---|---|---|
| | A | B | C | D | E |
| YN - y | A | B | C | D | E |
| YN-yn | A | B | C | D | E |
| Y - y | A | D | C | D | C |
| Y - yn | A | D | C | D | C |
| D - d | A | C | D | C | D |
| Y - d | A | C | D | C | D |
| D - y | A | C | D | C | D |
| D - yn | A | C | D | C | D |



Σχ. 5.2. Δομικό διάγραμμα του προτεινόμενου ελεγκτή ισχύος.

5.2.1 Ελεγκτής ισχύος

Ο προτεινόμενος ελεγκτής ισχύος ρυθμίζει τον βαθμό χρησιμοποίησης του μετατροπέα ανύψωσης τάσης και μετατοπίζει κατάλληλα το σημείο λειτουργίας της Φ/Β γεννήτριας στην ισχύ αναφοράς, P_{PV}^* . Η νέα τιμή της ισχύος αναφοράς υπολογίζεται ως το ελάχιστο μεταξύ της διαθέσιμης ισχύος του Φ/Β ακριβώς πριν το σφάλμα, P_{mp} , και της μέγιστης επιτρεπόμενης ισχύος, P_{lim} , που περιγράφεται από την (5.1). Στην τελευταία, i_{q_FRT} είναι η τιμή αναφοράς της αέργυου συνιστώσας του ρεύματος εξόδου, η οποία δίνεται από τους κώδικες δικτύου ως συνάρτηση της βύθισης τάσης (βλέπε Σχ. 1.4).

$$P_{lim} = \frac{3}{2} \cdot v_d \cdot \sqrt{I_{max}^2 - i_{q_FRT}^2} \quad (5.1)$$

Η λειτουργία του συστήματος στην τιμή P_{lim} διασφαλίζει ότι το ρεύμα εξόδου του αντιστροφέα δεν ξεπερνά ποτέ την τιμή I_{max} . Καθώς, μάλιστα, ο περιορισμός ισχύος εφαρμόζεται στην είσοδο του συστήματος, το φαινόμενο ρεύμα εξόδου θα είναι ελαφρώς μικρότερο του ορίου I_{max} , λόγω των απωλειών των μετατροπέων ισχύος.

Για να επιτευχθεί μονότονη σχέση μεταξύ της παραγόμενης ισχύος και του duty cycle, εισάγεται η έννοια της τροποποιημένης χαρακτηριστικής P - V του Φ/Β, σύμφωνα με την οποία η καμπύλη αναλύεται σε δύο κλάδους:

- Δεξιά της τάσης μέγιστης ισχύος, V_{mp} , η χαρακτηριστική παραμένει αμετάβλητη
- Αριστερά της V_{mp} , η καμπύλη τροποποιείται σύμφωνα με τη σχέση: $2 \cdot P_{mp} - P_{PV}$

Συνολικά, λοιπόν, ισχύει:

$$\begin{cases} P_{PV} & , V_{PV} \geq V_{mp} \\ 2P_{mp} - P_{PV} & , V_{PV} < V_{mp} \end{cases} \quad (5.2)$$

Ένα παράδειγμα της τροποποιημένης χαρακτηριστικής $P-V$ ενός Φ/Β παρουσιάζεται στο Σχ. 5.3. Η καμπύλη αριστερά της τάσης V_{mp} αντικατοπτρίζεται ως προς τον άξονα $y = P_{mp}$, παράγοντας μία συνεχή και μονότονη καμπύλη (κόκκινο χρώμα). Ο συνδυασμός του προτεινόμενου ελεγκτή ισχύος PI και της τροποποιημένης χαρακτηριστικής PV εξασφαλίζουν τη λειτουργία του Φ/Β στην προτιμητέα δεξιά πλευρά (περιοχή πηγής τάσης), γεγονός που οδηγεί σε μειωμένες απώλειες στους μετατροπείς και καλύτερη δυναμική απόκριση, [249]–[252]. Ωστόσο, διαπιστώνεται ότι εκτός από τη μέγιστη ισχύ του Φ/Β ακριβώς πριν το σφάλμα, P_{mp} , απαιτείται επίσης η γνώση της τάσης του Φ/Β στο σημείο μέγιστης ισχύος, V_{mp} .

Αξίζει, τέλος, να σημειωθεί ότι, μετά την εκκαθάριση του σφάλματος, ο ελεγκτής ισχύος παραμένει για σύντομο χρονικό διάστημα ενεργός και αναλαμβάνει την επαναφορά του συστήματος στην προηγούμενη κατάσταση κανονικής λειτουργίας.

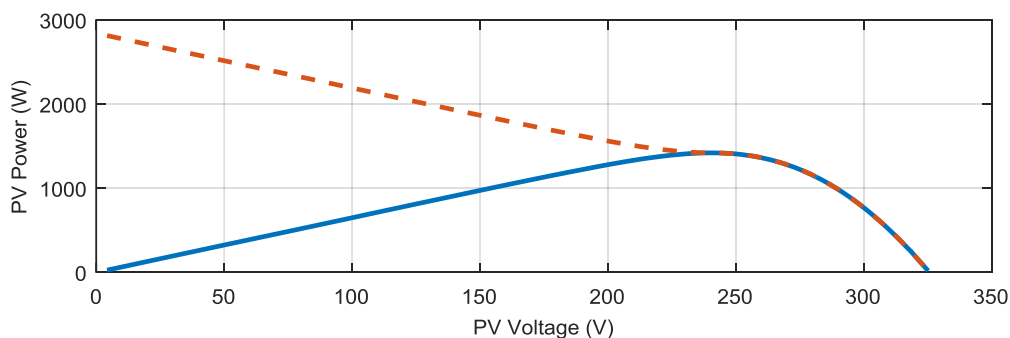
5.2.2 Υπολογισμός ρευμάτων αναφοράς

Ο προτεινόμενος ελεγκτής ισχύος εξασφαλίζει την τήρηση του ορίου του ρεύματος εξόδου σε συνθήκες βύθισης, όταν, όμως, έχει επέλθει ισορροπία στο σύστημα. Η ίδια συνθήκη πρέπει να ικανοποιείται και κατά διάρκεια της μετάβασης του Φ/Β στο νέο σημείο λειτουργίας, δηλαδή κατά την εκκίνηση και εκκαθάριση του σφάλματος. Σε αυτή την κατεύθυνση, εξετάζονται δύο περιπτώσεις όπου δίνεται προτεραιότητα κάθε φορά σε μία από τις συνιστώσες του ρεύματος αναφοράς στο σύγχρονα στρεφόμενο πλαίσιο, i_d^* και i_q^* . Πιο αναλυτικά:

5.2.2.1 Περίπτωση A: Προτεραιότητα ενεργού συνιστώσας ρεύματος

Όπως και στην κατάσταση κανονικής λειτουργίας, η τιμή της ενεργού συνιστώσας του εγχεόμενου ρεύματος ρυθμίζεται από τον ελεγκτή τάσης του dc-ζυγού. Αντίθετα, η άεργος συνιστώσα του ρεύματος υπολογίζεται έμμεσα, από την (5.3). Με άλλα λόγια, πρωταρχικός στόχος αυτής της προσέγγισης είναι ο περιορισμός της υπερύψωσης της V_{dc} , εγχέοντας στο δίκτυο τη μέγιστη δυνατή ενεργό ισχύ, $P_{max} = (3/2) v_d I_{max} > P_{lim}$. Το βασικό μειονέκτημα αυτής της τεχνικής είναι η καθυστέρηση έγχυσης του άεργου ρεύματος, λόγω της απόκλισης της ισχύος που παρέχεται από τη Φ/Β γεννήτρια και αυτής που παρέχεται στο δίκτυο κατά τη διάρκεια του μεταβατικού.

$$\begin{cases} i_d^* = i_{d_PI} \\ i_q^* = \min\left(i_{q_FRT}, \sqrt{I_{max}^2 - i_d^{*2}}\right) \end{cases} \quad (5.3)$$



Σχ. 5.3. Παράδειγμα τροποποιημένης χαρακτηριστικής $P-V$ μίας Φ/Β γεννήτριας.

5.2.2.2 Περίπτωση B: Προτεραιότητα αέργου συνιστώσας ρεύματος

Στην περίπτωση αυτή, ο αντιστροφέας παρέχει απευθείας το ρεύμα αναφοράς i_q^* , ενώ η συνιστώσα ευθέως άξονα υπολογίζεται έμμεσα από την (5.4). Ο περιορισμός του ρεύματος i_d^* ενδέχεται να οδηγήσει σε υπερύψωση της V_{dc} . Αξίζει μάλιστα, να τονιστεί ότι η εκφόρτιση του dc-ζυγού εξαρτάται αποκλειστικά από τις απώλειες των μετατροπέων ισχύος, καθώς, τόσο η ισχύς εισόδου όσο και η ισχύς εξόδου περιγράφονται από την ίδια σχέση $P_{in} = P_{out} = P_{lim}$.

$$\begin{cases} i_q^* = i_{q_FRT} \\ i_d^* = \min\left(i_{d_PI}, \sqrt{I_{max}^2 - i_q^{*2}}\right) \end{cases} \quad (5.4)$$

Στο εξής, οι παραπάνω προσεγγίσεις θα αναφέρονται ως *Περίπτωση A* και *Περίπτωση B*, αντίστοιχα. Τέλος, μία σημαντική παρατήρηση είναι ότι οι αποκρίσεις των δύο εναλλακτικών στρατηγικών οδηγούνται προς ταύτιση όσο μικρότερο είναι το περιθώριο $I_{max} - I_{nom}$.

5.2.3 Επεκτάσεις για ασύμμετρες βυθίσεις

Για να βελτιωθεί η απόκριση του συστήματος σε ασύμμετρες βυθίσεις, η τάση δικτύου διαχωρίζεται σε θετική και αρνητική ακολουθία, μέσω των φίλτρων δευτέρας τάξεως DSOGL. Όπως παρατηρείται στο Σχ. 5.2, η d συνιστώσα της θετικής ακολουθίας χρησιμοποιείται στον υπολογισμό τόσο των ρευμάτων αναφοράς, όσο και της ισχύος P_{lim} . Παράλληλα, η αρνητική ακολουθία της τάσης δικτύου πρόσω-τροφοδοτείται στην έξοδο του ελεγκτή ρεύματος PR, [253]–[255]. Έτσι, η τάση εξόδου του αντιστροφέα έχει την ίδια αρνητική ακολουθία με αυτή του δικτύου, με αποτέλεσμα την έγχυση συμμετρικών τριφασικών ρευμάτων.

Ωστόσο, η ασυμμετρία της τάσης δικτύου οδηγεί, αναπόφευκτα, στην εμφάνιση ταλαντώσεων στην ενεργό και άεργο ισχύ, καθώς και στη V_{dc} , με συχνότητα διπλάσια της θεμελιώδους (ήτοι, 100 Hz). Αν, λοιπόν, δεν ληφθούν περαιτέρω μέτρα, αναμένονται έντονες διακυμάνσεις του i_d^* , δεδομένου ότι η συνάρτηση μεταφοράς του ελεγκτή PI του dc-ζυγού δεν μπορεί να απορρίψει τις χαμηλόσυχνες ταλαντώσεις. Για τον σκοπό αυτό, χρησιμοποιείται ένα ζωνοφρακτικό φίλτρο (notch filter) στη μέτρηση της V_{dc} (βλέπε Σχ. 5.2) [256], η συνάρτηση μεταφοράς του οποίου δίνεται στην (5.5). Η παράμετρος ω_0 υποδηλώνει τη συχνότητα συντονισμού του φίλτρου (στην προκειμένη περίπτωση $\omega_0 = 2 \cdot \pi \cdot 100$ rad/sec) και η Q τον συντελεστή ποιότητας, ο οποίος περιγράφεται από την (5.6). Οι μεταβλητές ω_H και ω_L αναφέρονται άνω και κάτω συχνότητα αποκοπής (-3 dB) του φίλτρου, αντίστοιχα.

$$H_{Notch}(s) = \frac{s^2 + \omega_0^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (5.5)$$

$$Q = \frac{\omega_0}{\omega_H - \omega_L} \quad (5.6)$$

Χρησιμοποιώντας τον μετασχηματισμό *Tustin*, προκύπτει η συνάρτηση διαφορών του ζωνοφρακτικού φίλτρου (εξίσωση (5.7)), όπου $x(n)$ είναι η τρέχουσα τιμή της V_{dc} , $y(n)$ η τρέχουσα τιμή της εξόδου του φίλτρου $V_{dc(Notch)}$ και T_s η περίοδος εκτέλεσης του αλγορίθμου.

$$y(n) = \frac{1}{k^2 + 1 + \frac{k}{Q}} \cdot \left[\begin{aligned} & \left((k^2 + 1)[x(n) + x(n-2)] + 2(k^2 - 1)[x(n-1) - y(n-1)] \right) \\ & + \frac{1}{k^2 + 1 - \frac{k}{Q}} y(n-2) \end{aligned} \right] \quad (5.7)$$

και $k = \frac{T_s \omega_0}{2}$

5.3. Αποτελέσματα προσομοίωσης

Η αποτελεσματικότητα της προτεινόμενης διάταξης ελέγχου διερευνάται μέσω προσομοιώσεων ενός διασυνδεδεμένου στη χαμηλή τάση Φ/Β σταθμού στο Matlab/Simulink. Ο Πίνακας 5.2 συγκεντρώνει τις τιμές των παραμέτρων του κυκλώματος καθώς και τα κέρδη των ελεγκτών. Το μέγιστο βήμα προσομοίωσης είναι $T_{sim} = 100$ ns, ενώ η συχνότητα εκτέλεσης του ελεγκτή ισχύος ορίζεται $f_{dc} = 1$ kHz, είκοσι φορές μεγαλύτερη της συχνότητας εκτέλεσης του αλγορίθμου MPPT.

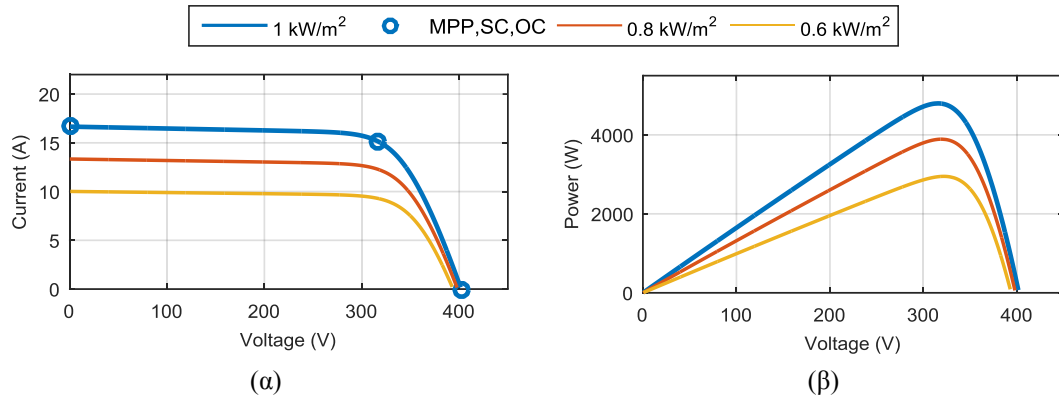
Η Φ/Β γεννήτρια αποτελείται από δύο συστοιχίες των 24 πλαισίων *YL200P-26b* εκάστη. Η ισχύς του Φ/Β στις πρότυπες συνθήκες ($G=1000$ W/m² και $Temp = 25$ °C) είναι $P_{mp0} = 4800$ W, ενώ η τάση στο σημείο μέγιστης ισχύος είναι $V_{mp} = 315.6$ V. Όπως φαίνεται από τις χαρακτηριστικές τάσης και ισχύος της Φ/Β γεννήτριας στο Σχ. 5.4, η τάση ανοικτοκύκλωσης είναι $V_{PV(OC)} = 402$ V και το ρεύμα βραχυκύκλωσης $I_{PV(SC)} = 16.65$ A.

Το μέγιστο επιτρεπτό ρεύμα εξόδου του αντιστροφέα υπό συνθήκες σφάλματος (θερμικό όριο) τίθεται $I_{max} = 1.5 \cdot I_{nom}$, ενώ η κλίση της χαρακτηριστικής έγχυσης άεργου ρεύματος επιλέγεται 2.5 % επί της ποσοστιαίας (%) βύθισης τάσης. Η κεντρική συχνότητα του ζωνοφρακτικού φίλτρου είναι $f_{0-Notch} = 100$ Hz και ο αντίστοιχος συντελεστής ποιότητας επιλέγεται $Q_{Notch} = 5$.

Η απόκριση του ελεγκτή ισχύος εξετάζεται σε τρία σενάρια: συμμετρική, διφασική και μονοφασική βύθιση της τάσης δικτύου, όπως περιγράφεται αναλυτικά στη συνέχεια.

Πίνακας 5.2. Τιμές παραμέτρων της προσομοίωσης.

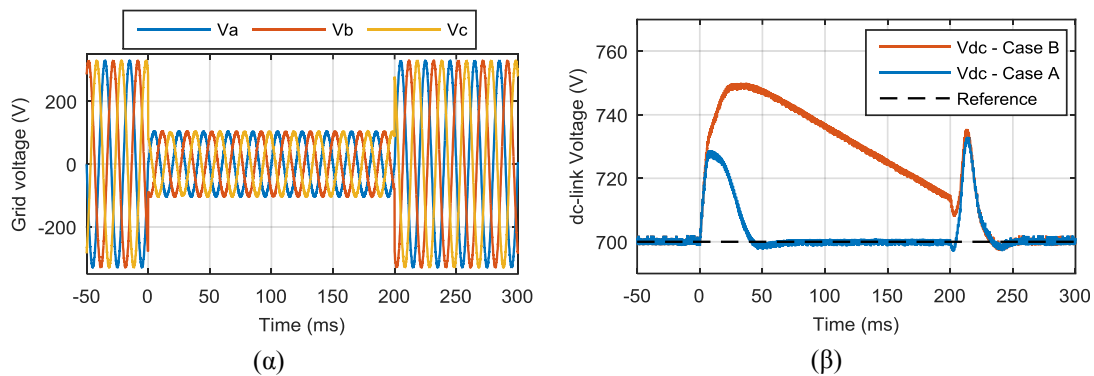
| Χρονικές σταθερές | Τιμές | Παράμετροι | Τιμές | Κέρδη ελεγκτών | Τιμές |
|-------------------|--------|---------------|-----------------------|----------------|-------|
| T_{sim} | 100 ns | <i>PV</i> | 2x24 | $K_p(PLL)$ | 3 |
| T_{sw} | 50 μs | <i>G</i> | 1000 W/m ² | $K_i(PLL)$ | 0.05 |
| T_{ADC} | 50 μs | <i>Temp</i> | 25 °C | $k(PLL)$ | 0.2 |
| $T_{control}$ | 100 μs | P_{mp0} | 4800 W | $K_p(dc)$ | 12 |
| T_{PLL} | 100 μs | P_{mp} | 4800 W | $K_i(dc)$ | 1200 |
| T_{dc} | 1 ms | V_{mp} | 315.6 V | $K_p(PR)$ | 0.05 |
| T_{MPPT} | 20 ms | I_{max} | $1.5 \cdot I_{nom}$ | $K_i(PR)$ | 0.6 |
| ΔT_{sag} | 200 ms | $k(RPI)$ | 2.5 | $k(PR)$ | 30 |
| | | $f_{0-Notch}$ | 100 Hz | $K_p(P)$ | 0.04 |
| | | Q_{Notch} | 5 | $K_i(P)$ | 40 |



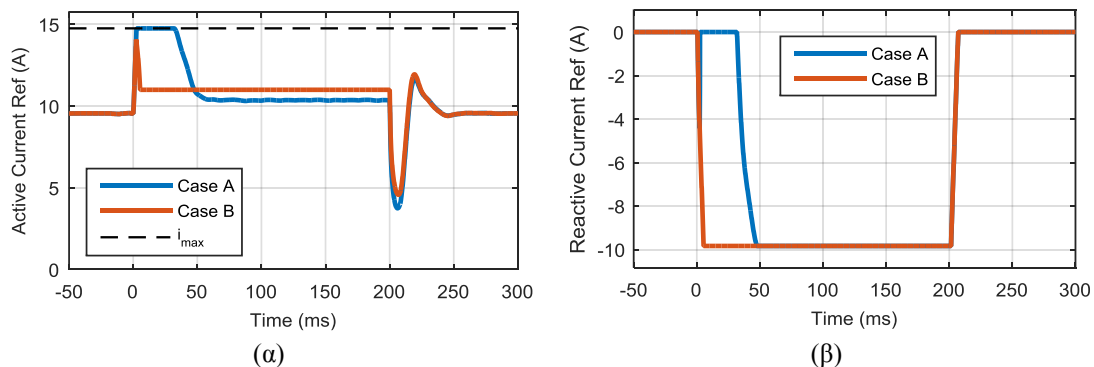
Σχ. 5.4. Χαρακτηριστικές (α) $I-V$ και (β) $P-V$ του μοντέλου της Φ/Β γεννήτριας στο Simulink.

5.3.1 Συμμετρική βύθιση τάσης

Στο Σχ. 5.5(α) απεικονίζεται η τάση του δικτύου υπό συνθήκες τριφασικής-συμμετρικής βύθισης σε ποσοστό 70% (0.3 pu παραμένουσα τάση). Από το Σχ. 5.5(β) παρατηρείται ότι η υπερύψωση της τάσης του dc-ζυγού στην *Περίπτωση Α* είναι πολύ περιορισμένη, τόσο σε πλάτος όσο και σε διάρκεια (μόλις 28 V και 50 ms, αντίστοιχα), λόγω της απότομης αύξησης της ενεργού συνιστώσας του ρεύματος αναφοράς μέχρι το θερμικό όριο, I_{max} , όπως φαίνεται στο Σχ. 5.6 (α). Στον αντίποδα, καταγράφεται μειωμένη ταχύτητα απόκρισης του i_q^* , όπως παρουσιάζεται στο Σχ. 5.6 (α). Αντίθετα, δίνοντας προτεραιότητα στην άεργο συνιστώσα του ρεύματος εξόδου (Περίπτωση Β), επιτυγχάνεται ο ελάχιστος χρόνος για την έγχυση του άεργου ρεύματος, αλλά ο περιορισμός του i_d^* οδηγεί σε αξιοσημείωτη αύξηση της V_{dc} . Αξίζει, μάλιστα,



Σχ. 5.5. (α) Συμμετρική βύθιση τάσης σε ποσοστό 70% και (β) τάση του dc-ζυγού με τις δύο εναλλακτικές προσεγγίσεις ελέγχου.

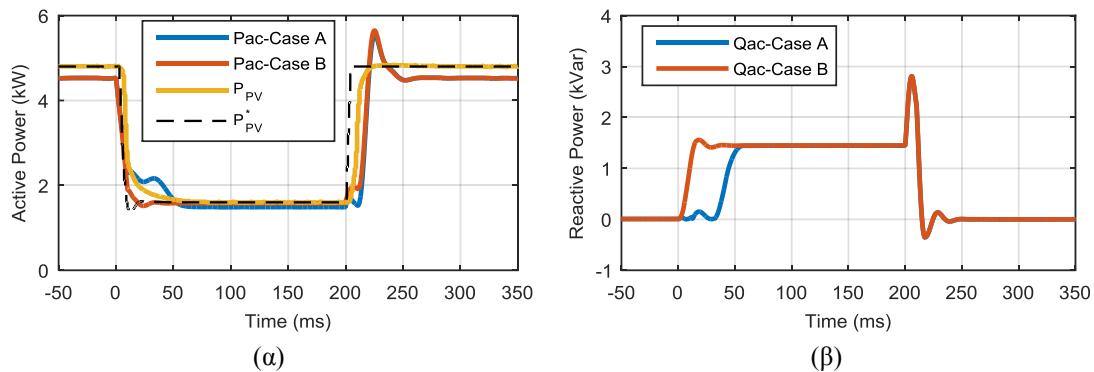


Σχ. 5.6. (α) Ενεργός και (β) άεργος συνιστώσα του ρεύματος αναφοράς στο σύγχρονο στρεφόμενο πλαίσιο.

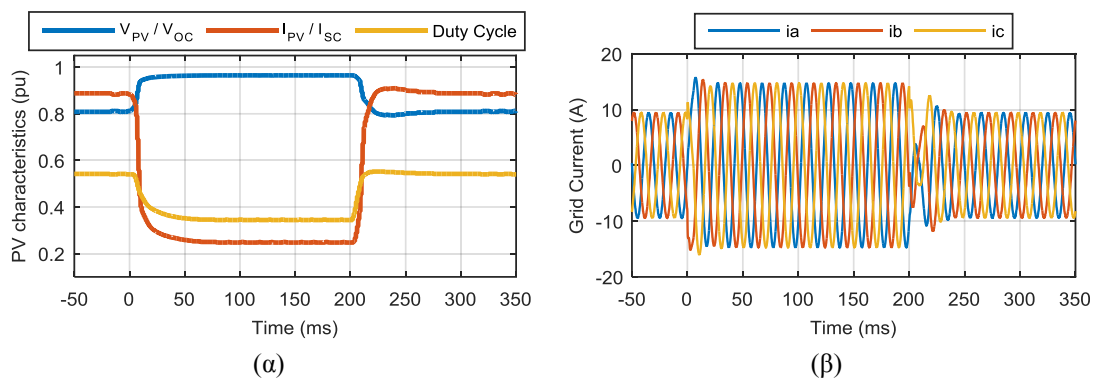
να σημειωθεί ότι η τάση του dc-ζυγού δεν προλαβαίνει να επανέλθει στην ονομαστική της τιμή εντός του χρονικού διαστήματος του σφάλματος, $\Delta T_{sag} = 200$ ms.

Η μαύρη διακεκομμένη γραμμή του Σχ. 5.7(α) αντιστοιχεί στην ισχύ αναφοράς, P_{ref} , η μεταβολή της οποίας οφείλεται στη μείωση του όρου P_{lim} . Η ακρίβεια και η ταχύτητα με την οποία η παραγόμενη ισχύς από τη Φ/Β γεννήτρια (κίτρινη καμπύλη) ακολουθεί τη P_{ref} καθορίζεται από τα κέρδη του ελεγκτή ισχύος, $K_p(P)$ και $K_i(P)$. Στο ίδιο γράφημα περιλαμβάνεται η ενεργός ισχύς εξόδου του αντιστροφέα όταν εφαρμόζονται οι δύο εναλλακτικές στρατηγικές. Η αυξημένη τιμή της ενεργού ισχύος που παρέχεται στο δίκτυο στην *Περίπτωση A* (μπλε γραμμή) κατά την εκκίνηση του σφάλματος (χρονικό διάστημα 0 - 50 ms), σε σύγκριση με αυτή της *Περίπτωσης B* (κόκκινη γραμμή), συμβάλλει δραστικά στον περιορισμό της υπερύψωσης της τάσης του dc-ζυγού. Όπως, όμως, είναι αναμενόμενο, η εφαρμογή του ελέγχου της *Περίπτωσης A* οδηγεί σε καθυστέρηση έγχυσης της αέργου ισχύος κατά 50 ms.

Η μεταβολή της τάσης και του ρεύματος της Φ/Β γεννήτριας φαίνονται στο Σχ. 5.8 (α). Τα μεγέθη είναι κανονικοποιημένα ως προς την τάση ανοικτοκύκλωσης και το ρεύμα βραχυκύκλωσης, αντίστοιχα, ενώ στο ίδιο γράφημα περιλαμβάνεται και ο βαθμός χρησιμοποίησης, duty cycle, του μετατροπέα ανύψωσης τάσης. Τα τριφασικά ρεύματα εξόδου του αντιστροφέα για την *Περίπτωση B* παρουσιάζονται στο Σχ. 5.8 (β).



Σχ. 5.7. (α) Διαθέσιμη ενεργός ισχύς εισόδου (στην πλευρά του Φ/Β) και εξόδου (στην πλευρά του δικτύου) του αντιστροφέα. (β) Άεργος ισχύς.



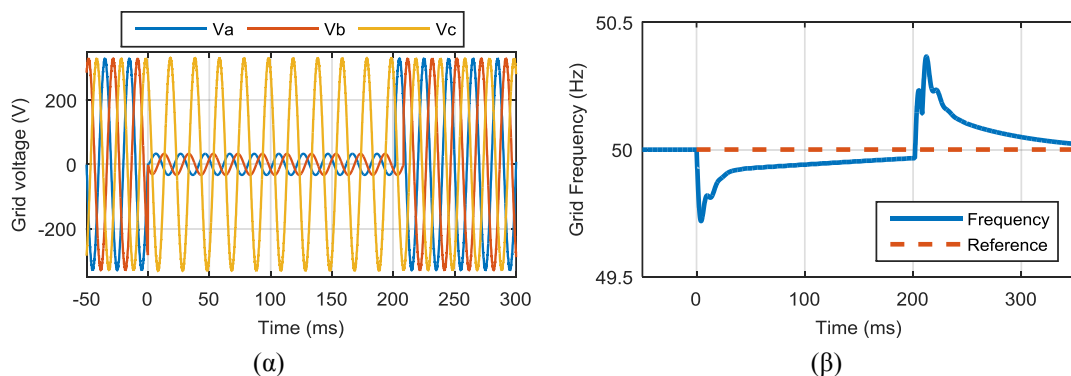
Σχ. 5.8. (α) Τάση και ρεύμα της Φ/Β γεννήτριας κανονικοποιημένα ως προς την τάση ανοικτοκύκλωσης και ρεύμα βραχυκύκλωσης, αντίστοιχα και βαθμός χρησιμοποίησης. (β) Ρεύματα εξόδου του αντιστροφέα για την *Περίπτωση B*: προτεραιότητα αέργου συνιστώσας ρεύματος.

5.3.2 Διφασική βύθιση τάσης

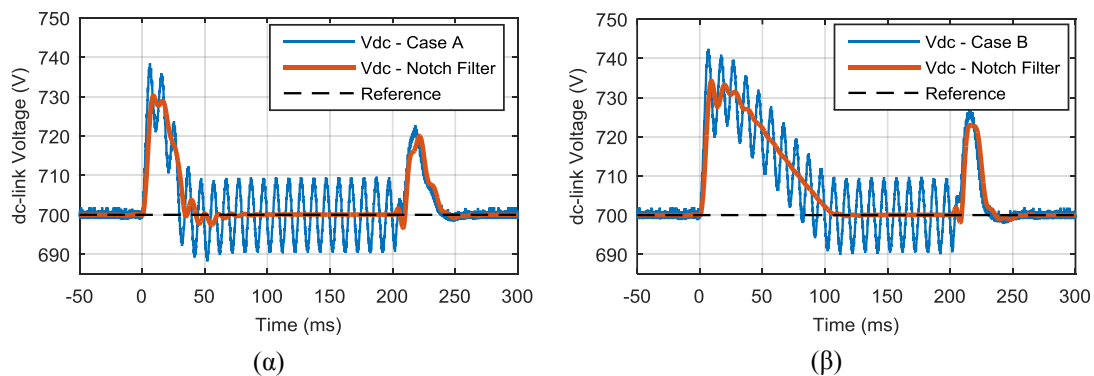
Στην παρούσα υποενότητα διερευνάται η αποτελεσματικότητα της προτεινόμενης τεχνικής ελέγχου σε ασύμμετρες βυθίσεις τάσης και καταγράφεται η συμπεριφορά των δύο εναλλακτικών προσεγγίσεων προτεραιότητας έγχυσης άεργου ρεύματος. Για τον σκοπό αυτό θεωρείται διφασική βύθιση τάσης σε ποσοστό 90 % της ονομαστικής (0.1 pu παραμένουσα τάση), όπως φαίνεται στο Σχ. 5.9(α). Η συνιστώσα ευθέως άξονα της τάσης θετικής ακολουθίας λαμβάνει τιμή $v_d^+ = 127.3V$ κατά τη διάρκεια του σφάλματος. Η ικανοποιητική απόκριση του αλγορίθμου DSOGI PLL παρατηρείται στο Σχ. 5.9(β).

Δεδομένου ότι τα εγχεόμενα τριφασικά ρεύματα είναι πλήρως συμμετρικά, η ύπαρξη αρνητικής ακολουθίας στην τάση δικτύου έχει ως αποτέλεσμα την εμφάνιση ταλαντώσεων στη V_{dc} , με συχνότατα διπλάσια της θεμελιώδους, όπως διαπιστώνεται από το Σχ. 5.10 (με μπλε χρώμα). Παρατηρείται ότι το ζωνοφρακτικό φίλτρο, η έξοδος του οποίου παρουσιάζεται στο ίδιο σχήμα με κόκκινο χρώμα, απορρίπτει αποτελεσματικά την ανεπιθύμητη ταλάντωση. Αξίζει, επίσης, να σημειωθεί ότι η διάρκεια της υπερύψωσης της V_{dc} στην *Περίπτωση Β* είναι τρεις φορές μεγαλύτερη από αυτή της *Περίπτωση Α*, χαρακτηριστικό που παρατηρείται και από την κυματομορφή της ενεργού συνιστώσας του ρεύματος αναφορά, στο Σχ. 5.11 (α). Καθυστέρηση έγχυσης του άεργου ρεύματος κατά 30 ms καταγράφεται με την εφαρμογή της *Περίπτωσης Α* (βλέπε Σχ. 5.11 (β)).

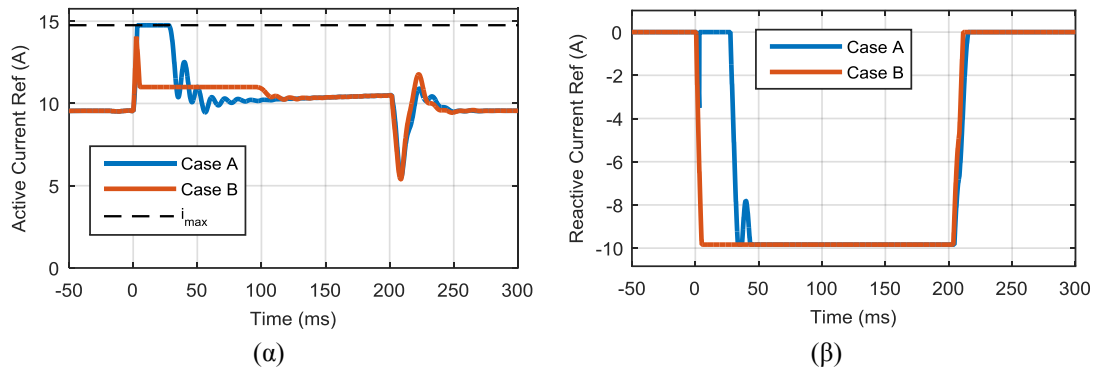
Όπως απεικονίζεται στο Σχ. 5.12, οι ταλαντώσεις διπλάσιας συχνότητας εμφανίζονται επίσης στην ενεργό και άεργο ισχύ εξόδου του αντιστροφέα. Ωστόσο, η μέση τιμή τους ακολουθεί την



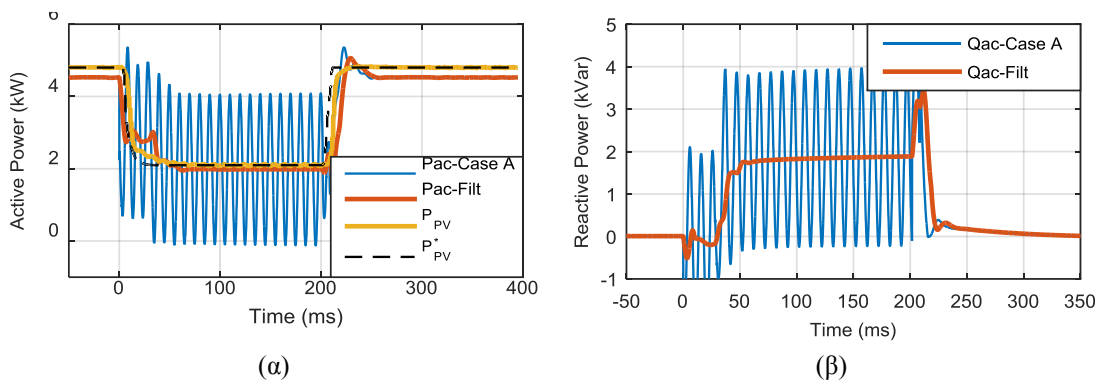
Σχ. 5.9. (α) Διφασική βύθιση τάσης σε ποσοστό 90% και (β) αντίστοιχη απόκριση του αλγορίθμου DSOGI PLL.



Σχ. 5.10. Τάση του dc-ζυγού (με μπλε χρώμα) και έξοδος του ζωνοφρακτικού φίλτρου (με κόκκινο χρώμα) κατά τη διάρκεια του σφάλματος, για την περίπτωση που δίνεται προτεραιότητα (α) στην ενεργό και (β) στην άεργο συνιστώσα του ρεύματος αναφοράς.



Σχ. 5.11. (α) Ενεργός και (β) άεργος συνιστώσα του ρεύματος αναφοράς στο σύγχρονα στρεφόμενο πλαίσιο.

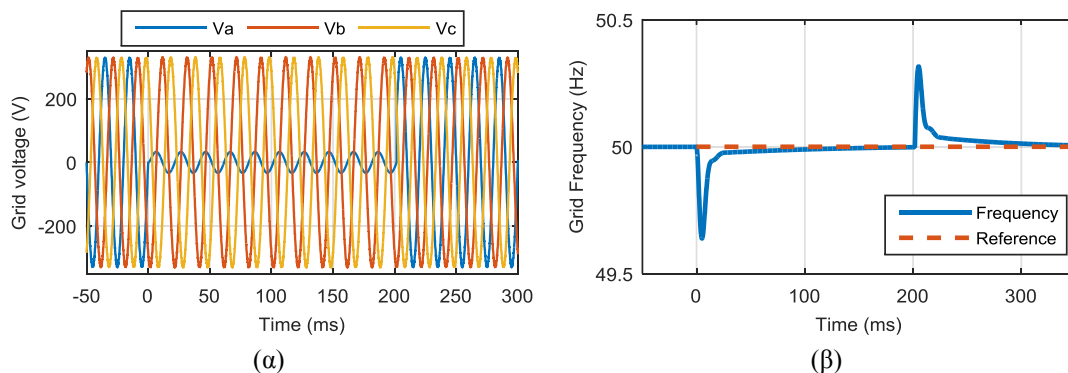


Σχ. 5.12. (α) Ενεργός ισχύς εισόδου και εξόδου και (β) άεργος ισχύς που παρέχει ο αντιστροφέας για την Περίπτωση Α: προτεραιότητα ενεργού συνιστώσας του ρεύματος.

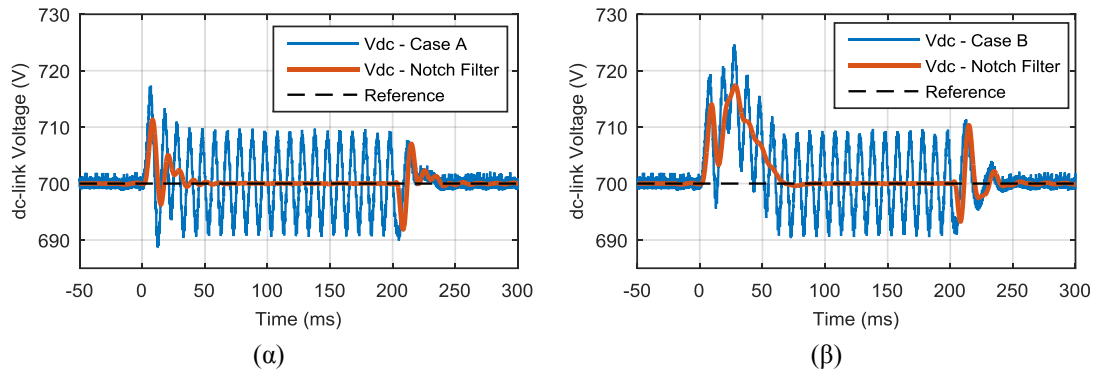
ανάλυση του προηγούμενου σεναρίου για τριφασικές βυθίσεις. Είναι, μάλιστα, ευδιάκριτη η αύξηση της ενεργού ισχύος στην Περίπτωση Α, στην αρχή του σφάλματος, καθώς και η αντίστοιχη καθυστέρηση στην έγχυση της αέργου ισχύος.

5.3.3 Μονοφασική βύθιση τάσης

Τέλος, μελετάται η συμπεριφορά του συστήματος σε μονοφασική βύθιση της τάσης δικτύου, σε ποσοστό 90% της ονομαστικής (0.1 pu παραμένουσα τάση), όπως απεικονίζεται στο Σχ. 5.13(α). Η αντίστοιχη τιμή της d συνιστώσας της τάσης θετικής ακολουθίας είναι $v_d^+ = 224.6$ V. Δεδομένου ότι η δεν απαιτείται περιορισμός της ισχύος της Φ/Β γεννήτριας για τη συγκεκριμένη τιμή του θερμικού ορίου που έχει επιλεγεί ($I_{max} = 1.5 \cdot I_{nom}$), συμπεραίνεται ότι



Σχ. 5.13. (α) Μονοφασική βύθιση τάσης σε ποσοστό 90% και (β) αντίστοιχη απόκριση του αλγορίθμου DSOGI PLL.



Σχ. 5.14. Τάση του dc-ζυγού (με μπλε χρώμα) και έξοδος του ζωνοφρακτικού φίλτρου (με κόκκινο χρώμα) κατά τη διάρκεια μονοφασικού σφάλματος, για την περίπτωση που δίνεται προτεραιότητα (α) στην ενεργό και (β) στην άεργο συνιστώσα του ρεύματος αναφοράς.

και οι δύο προσεγγίσεις είναι εξίσου αποτελεσματικές. Ενδεικτικά, στο Σχ. 5.14 παρουσιάζεται η απόκριση της τάσης του dc-ζυγού.

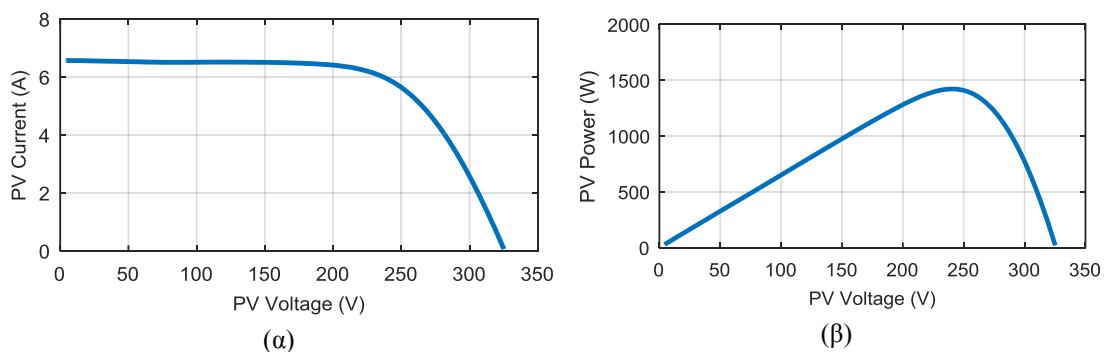
5.4. Πειραματικά αποτελέσματα

Τα αποτελέσματα της προσομοίωσης διαδέχονται οι πειραματικές μετρήσεις στον πρωτότυπο τριφασικό αντιστροφέα του Σχ. 4.35. Ο εξομοιωτής δικτύου προσφέρει τη δυνατότητα μελέτης στην πράξη των τριών προαναφερθέντων σεναρίων βύθισης. Σημειώνεται ότι οι χρονικές σταθερές εκτέλεσης των αλγορίθμων καθώς και τα κέρδη των ελεγκτών παρέμειναν ίδια με αυτά της προσομοίωσης που συγκεντρώνει ο Πίνακας 5.2.

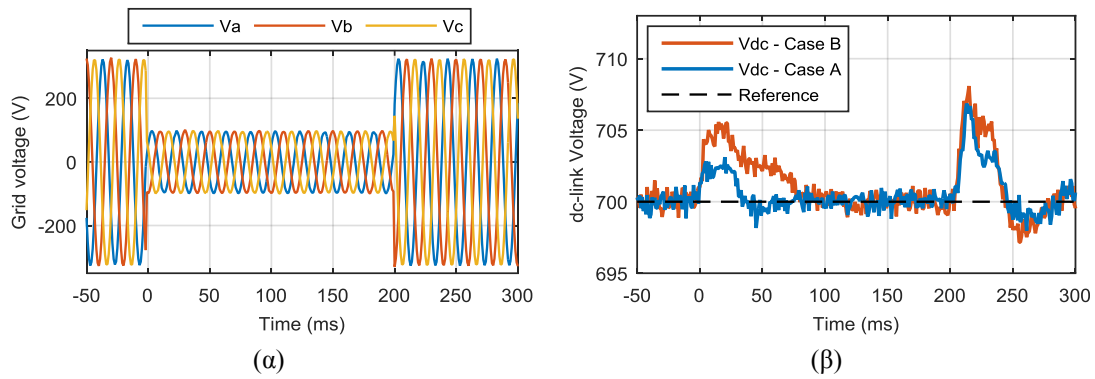
Στην είσοδο του συστήματος συνδέεται μία Φ/Β συστοιχία, ονομαστικής ισχύος 1980 W_p, αποτελούμενη από 12 πλαίσια. Στο Σχ. 5.15 παρουσιάζονται οι χαρακτηριστικές τάσης και ισχύος της Φ/Β γεννήτριας που μετρήθηκαν ακριβώς πριν την διεξαγωγή του πειράματος. Η τάση ανοικτοκύκλωσης είναι $V_{PV(OC)} = 325.15$ V, το ρεύμα βραχυκύκλωσης $I_{PV(SC)} = 6.566$ A και η μέγιστη διαθέσιμη ισχύς είναι $P_{mp} = 1418$ W.

5.4.1 Συμμετρική βύθιση τάσης

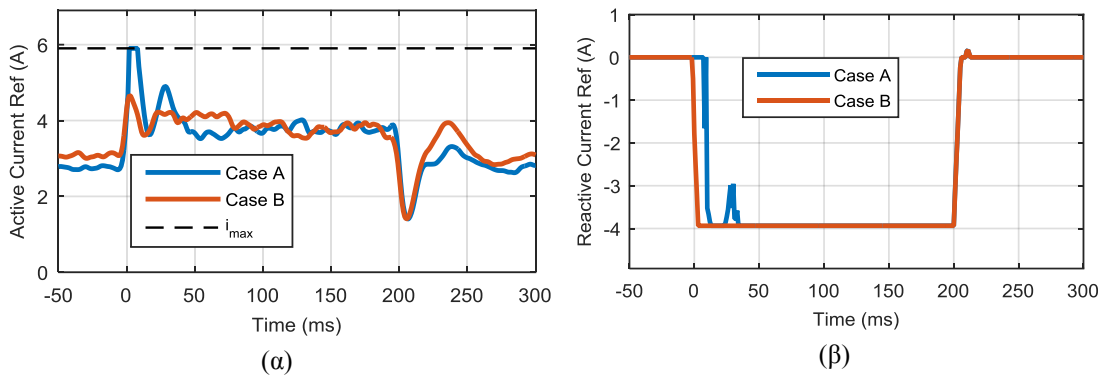
Η απόκριση του ελέγχου εξετάζεται, αρχικά, σε τριφασική συμμετρική βύθιση τάσης σε ποσοστό 70% της ονομαστικής (0.3 pu παραμένουσα τάση), όπως φαίνεται από το Σχ. 5.16(α). Σε πλήρη συμφωνία με τα αποτελέσματα των προσομοιώσεων, παρατηρείται σύντομη υπερύψωση της V_{dc} (βλέπε Σχ. 5.16(β)) για την Περίπτωση Α, αλλά, παράλληλα, καθυστέρηση στην έγχυση του άεργου ρεύματος (περίπου 10 ms), σύμφωνα με την Σχ. 5.17(β). Πρέπει, ωστόσο, να σημειωθεί ότι το μεταβατικό φαινόμενο που καταγράφεται στις εν λόγω



Σχ. 5.15. Πειραματικά εξαχθείσες χαρακτηριστικές (α) I - V και (β) P - V της Φ/Β γεννήτριας.



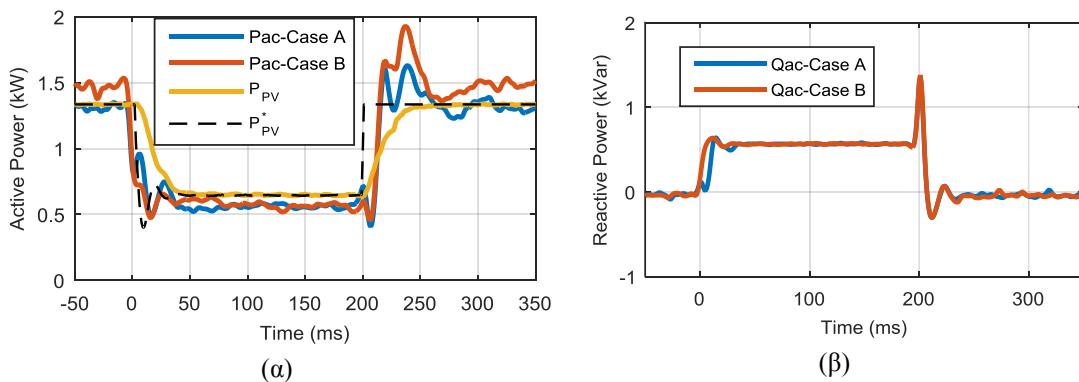
Σχ. 5.16. (α) Συμμετρική βύθιση τάσης σε ποσοστό 70% και (β) τάση του dc-ζυγού με τις δύο εναλλακτικές προσεγγίσεις ελέγχου.



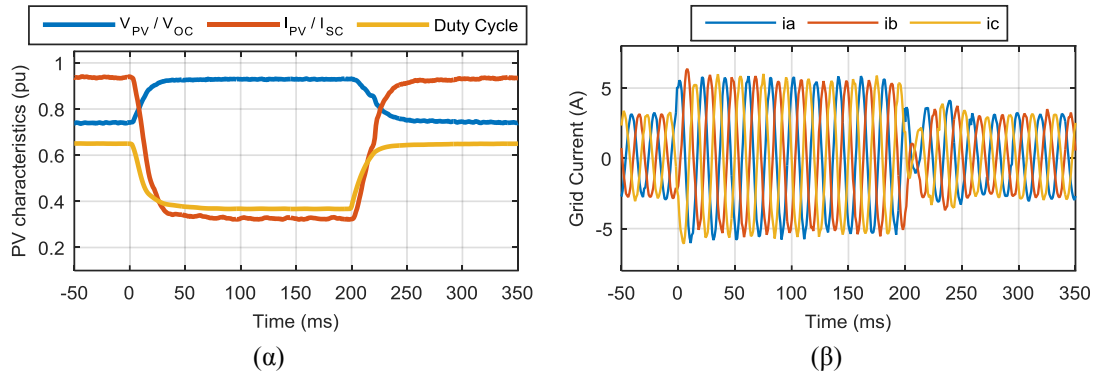
Σχ. 5.17. (α) Ενεργός και (β) άεργος συνιστώσα του ρεύματος αναφοράς στο σύγχρονα στρεφόμενο πλαίσιο.

πειραματικές μετρήσεις είναι πολύ πιο ήπιο από το αντίστοιχο μεταβατικό των προσομοιώσεων, λόγω της μειωμένης διαθέσιμης ισχύος της Φ/Β γεννήτριας.

Η ενεργός ισχύς εισόδου (στην πλευρά του Φ/Β) και εξόδου (στην πλευρά του δικτύου) παρουσιάζονται στο Σχ. 5.18(α), από όπου διαπιστώνεται ότι η ισχύς του Φ/Β (κίτρινη καμπύλη) ακολουθεί σε ικανοποιητικό βαθμό το σήμα αναφοράς (μαύρη διακεκομμένη γραμμή). Η μικρή διαφοροποίηση μεταξύ των Περιπτώσεων Α και Β στην εγχεόμενη ενεργό ισχύ μόνιμης κατάστασης οφείλεται στη μικρή αλλαγή της χαρακτηριστικής του Φ/Β κατά τη διάρκεια του πειράματος. Η μεταβολή του duty cycle, του ρεύματος και της τάσης της Φ/Β γεννήτριας παρουσιάζονται στο Σχ. 5.19(α), ενώ τα τριφασικά ρεύματα εξόδου του αντιστροφέα απεικονίζονται στο Σχ. 5.19(β).



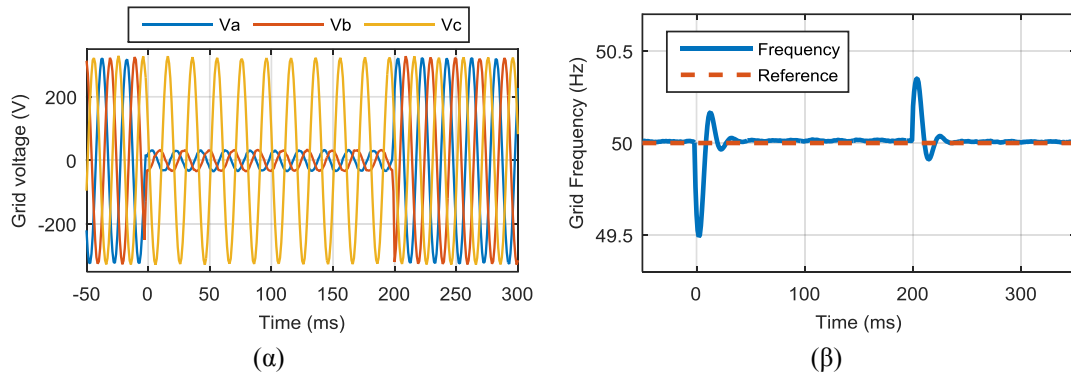
Σχ. 5.18. (α) Διαθέσιμη ενεργός ισχύς εισόδου (στην πλευρά του Φ/Β) και εξόδου (στην πλευρά του δικτύου) του αντιστροφέα. (β) εγχεόμενη άεργος ισχύς.



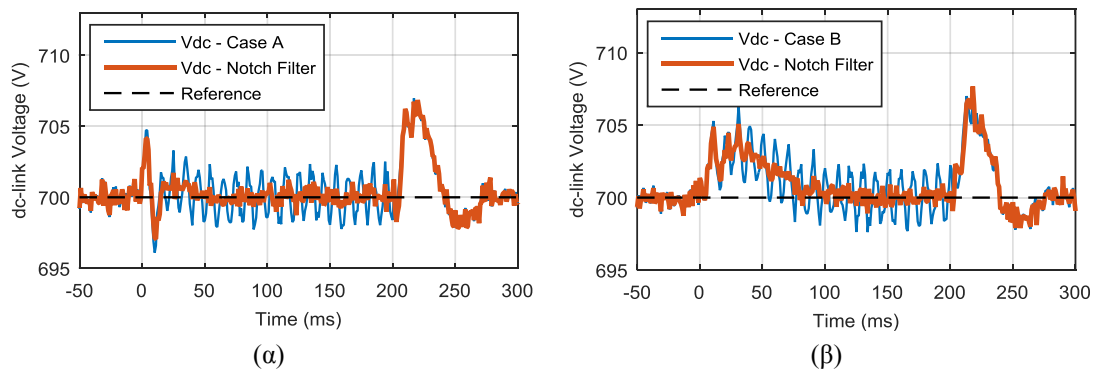
Σχ. 5.19. (α) Τάση και ρεύμα της Φ/Β γεννήτριας κανονικοποιημένα ως προς την τάση ανοικτοκύκλωσης και ρεύμα βραχυκύκλωσης, αντίστοιχα, και βαθμός χρησιμοποίησης. (β) Ρεύματα εξόδου του αντιστροφέα για την Περίπτωση Β: προτεραιότητα αέργου συνιστώσας ρεύματος.

5.4.2 Διφασική βύθιση τάσης

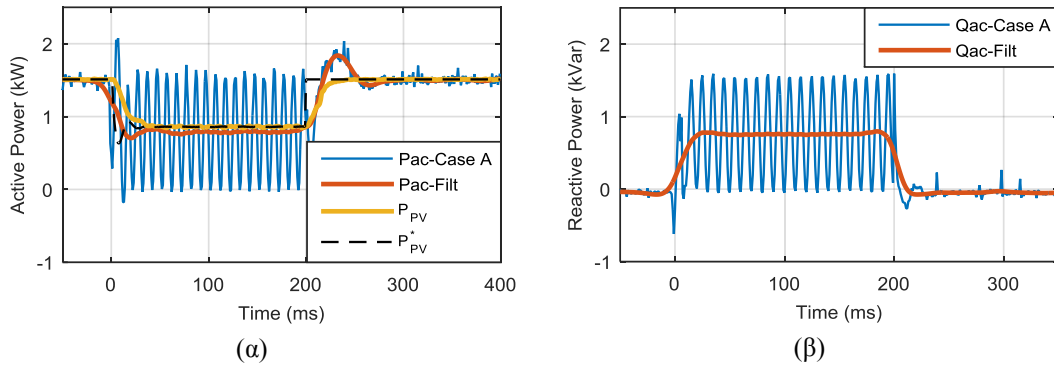
Στη συνέχεια καταγράφεται η απόκριση του συστήματος σε διφασική βύθιση τάσης σε ποσοστό 90 %, όπως παρουσιάζεται στο Σχ. 5.20(α). Αξίζει, εδώ, να παρατηρηθεί η περιορισμένη υπερέγωση και ο μικρός χρόνος αποκατάστασης του αλγορίθμου DSOGI-PLL (Σχ. 5.20(β)), επιβεβαιώνοντας, για ακόμα μία φορά, την αποτελεσματικότητά του σε διαταραχές του δικτύου. Στο Σχ. 5.21 καταγράφεται η πειραματικά εξαχθείσα τάση του dc-ζυγού μαζί με την έξοδο του ζωνοφρακτικού φίλτρου, τόσο για την Περίπτωση Α όσο και για την Περίπτωση Β. Το φίλτρο απορρίπτει αποτελεσματικά τις ταλαντώσεις διπλάσιας



Σχ. 5.20. (α) Διφασική βύθιση τάσης σε ποσοστό 90% και (β) αντίστοιχη απόκριση του αλγορίθμου DSOGI PLL.



Σχ. 5.21. Τάση του dc-ζυγού (με μπλε χρώμα) και έξοδος του ζωνοφρακτικού φίλτρου (με κόκκινο χρώμα) κατά τη διάρκεια του σφάλματος, για την περίπτωση που δίνεται προτεραιότητα (α) στην ενεργό και (β) στην άεργο συνιστώσα του ρεύματος αναφοράς.



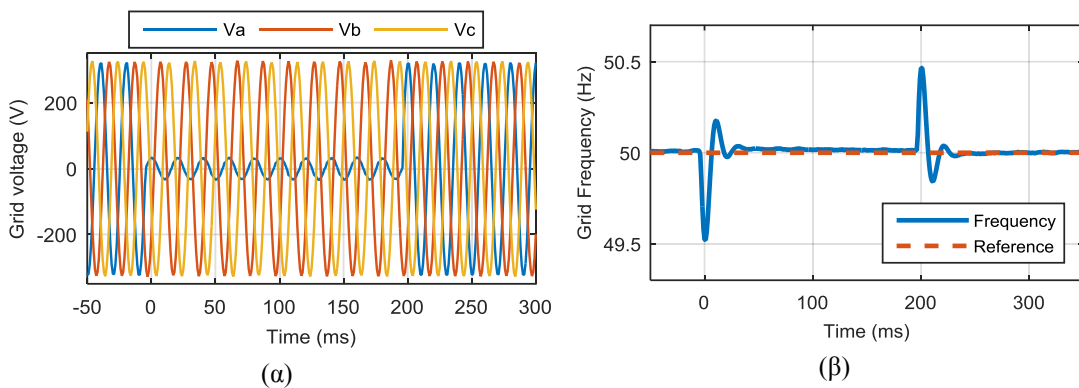
Σχ. 5.22. (α) Ενεργός ισχύς εισόδου και εξόδου και (β) άεργος ισχύς που παρέχει ο αντιστροφέας για την Περίπτωση Α: προτεραιότητα ενεργού συνιστώσας του ρεύματος.

συχνότητας που προκύπτουν από την αρνητική ακολουθία της τάσης του δικτύου, ενώ, όπως είναι αναμενόμενο, η υπερύψωση της V_{dc} είναι εντονότερη στην Περίπτωση Β.

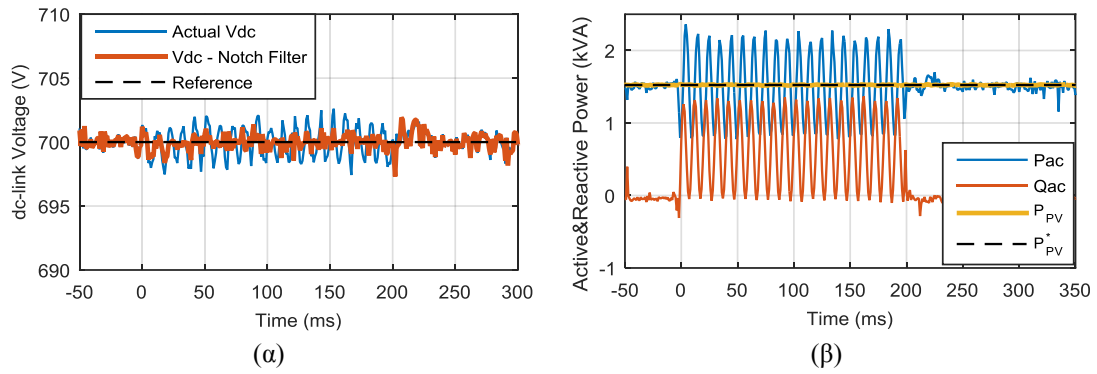
Στο Σχ. 5.22(α) απεικονίζεται η εγχεόμενη ενεργός ισχύς (με μπλε χρώμα) και η αντίστοιχη μέση τιμή της ανά χρονικό διάστημα 10 ms (με κόκκινο χρώμα) όταν δίνεται προτεραιότητα στην ενεργό συνιστώσα του ρεύματος αναφοράς. Στο ίδιο γράφημα συμπεριλαμβάνεται η ισχύς του Φ/Β που μειώνεται στα 860 W (από την αρχική της τιμή στα 1.5 kW) εντός χρονικού διαστήματος 38 ms. Η κυματομορφή της εγχεόμενης άεργου ισχύος με μέση τιμή $Q_{ac} = 760$ Var, απεικονίζεται στο Σχ. 5.22(β).

5.4.3 Μονοφασική βύθιση τάσης

Η διεξαγωγή των πειραμάτων ολοκληρώνεται με την καταγραφή και μελέτη της συμπεριφοράς του ελεγκτή σε μονοφασική βύθιση τάσης σε ποσοστό 90 %, σύμφωνα με το Σχ. 5.23 (α). Η μέση τιμή της τάσης V_{dc} παραμένει αμετάβλητη, όπως φαίνεται στο Σχ. 5.24(α) καθώς το σύστημα δύναται να υποστηρίξει όλη τη διαθέσιμη ενεργό και την εγχεόμενη άεργο ισχύ, δεδομένου ότι το θερμικό όριο είναι $I_{max} = 1.5 \cdot I_{nom}$.



Σχ. 5.23. (α) Μονοφασική βύθιση τάσης σε ποσοστό 90% και (β) αντίστοιχη απόκριση του αλγορίθμου DSOGI PLL.



Σχ. 5.24. (α) Τάση του dc-ζυγού (με μπλε χρώμα) και έξοδος του ζωνοφρακτικού φίλτρου (με κόκκινο χρώμα) κατά τη διάρκεια μονοφασικού σφάλματος. (β) ενεργός ισχύς εισόδου και εξόδου του αντιστροφέα και εγγεόμενη άεργος ισχύς.

Κεφάλαιο 6.

Συμπεράσματα και Περαιτέρω Έρευνα

Στην παρούσα διατριβή μελετήθηκαν και προτάθηκαν λύσεις στα ζητήματα που αφορούν την αξιοποίηση των ημιαγωγικών διακοπών καρβιδίου του πυριτίου σε Φ/Β σταθμούς, διασυνδεδεμένους στο δίκτυο ηλεκτρικής ενέργειας και την συμμόρφωση με τους σύγχρονους κώδικες δικτύου. Τα θέματα που διερευνήθηκαν κατηγοριοποιούνται σε πέντε βασικούς άξονες:

- i. Λεπτομερής χαρακτηρισμός των τεχνολογικά ώριμων τρανζίστορ ισχύος SiC, τόσο στη μόνιμη κατάσταση ορθής και ανάστροφης αγωγής, όσο και κατά τις διακοπτικές μεταβάσεις.
- ii. Διερεύνηση της ανθεκτικότητας και του μηχανισμού διάσπασης των τρανζίστορ SiC σε συνθήκες βραχυκύκλωσης.
- iii. Σχεδίαση και υλοποίηση κατάλληλων κυκλωμάτων οδήγησης και προστασίας για κάθε τύπο ημιαγωγικού διακόπτη SiC, με βασικά κριτήρια την ελαχιστοποίηση των απωλειών και τη διασφάλιση της αξιοπιστίας του συστήματος.
- iv. Αξιοποίηση των τελευταίας τεχνολογίας διακοπών SiC στην ανάπτυξη μετατροπέων ισχύος dc/dc και dc/ac, υψηλής απόδοσης και υψηλής διακοπτικής συχνότητας, για τη διασύνδεση της Φ/Β γεννήτριας στο δίκτυο ηλεκτρικής ενέργειας.
- v. Μελέτη και πειραματική αξιολόγηση των αλγορίθμων ελέγχου του διασυνδεδεμένου Φ/Β συστήματος, με κριτήριο την τήρηση των σύγχρονων κωδίκων δικτύου.

6.1. Συμπεράσματα

Στη συνέχεια περιγράφονται τα κύρια συμπεράσματα της διδακτορικής διατριβής ανά θεματική ενότητα, δίνοντας έμφαση στη συνεισφορά των ευρημάτων.

6.1.1 Χαρακτηρισμός των ημιαγωγικών διακοπών SiC

Η καταγραφή των χαρακτηριστικών εξόδου και των διακοπτικών μεταβάσεων έξι εμπορικά διαθέσιμων ημιαγωγικών διακοπών SiC και Si αναδεικνύει την υπεροχή των SiC τόσο στη μόνιμη κατάσταση αγωγής όσο και στη δυναμική απόκριση. Η χρήση τρανζίστορ SiC έναντι των συμβατικών ημιαγωγών ισχύος Si οδηγεί σε αισθητή μείωση των διακοπτικών απωλειών, ενώ η μείωση των απωλειών αγωγής ξεπερνά το 50 %, όπως αποτυπώνεται γραφικά στο Σχ. 6.1.

Για πρώτη φορά στη βιβλιογραφία καταγράφηκε η συμπεριφορά των SiC JFETs (normally-on και normally-off) σε συνθήκες ανάστροφης πόλωσης και διερευνήθηκε η δυνατότητα παράλειψης της εξωτερικής αντιπαράλληλης διόδου, στο πλαίσιο λειτουργίας τους εντός τριφασικού αντιστροφέα. Από τα πειραματικά αποτελέσματα διαπιστώθηκε ότι τα SiC JFET αποτελούν ημιαγωγικά στοιχεία αμφίπλευρης ροής ρεύματος, που παρουσιάζουν

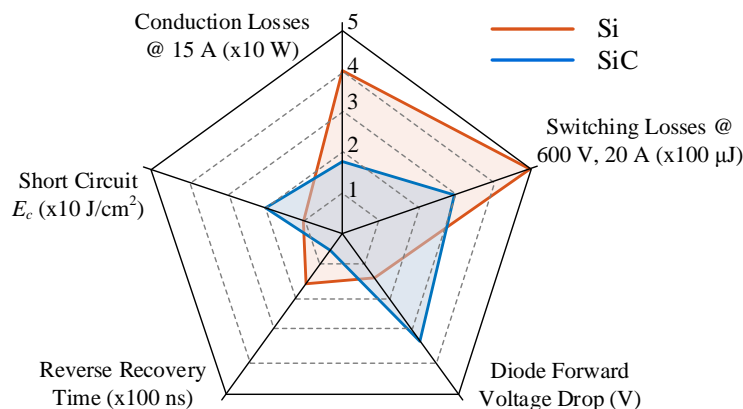
αξιοσημείωτα χαμηλή αντίσταση αγωγής όταν η εφαρμοζόμενη τάση πύλης-πηγής είναι μεγαλύτερη από την τάση κατωφλίου. Ωστόσο, η υψηλή πτώση τάσης πηγής-υποδοχής όταν $V_{GS} < V_{GS-th}$, καθιστά τους συγκεκριμένους ημιαγωγούς ακατάλληλους για εφαρμογές μη-ελεγχόμενης ανόρθωσης. Παρατηρήθηκε επίσης ότι ο κορεσμός του ανάστροφου ρεύματος εξαρτάται από το διαθέσιμο ρεύμα πύλης που παρέχεται από το κύκλωμα οδήγησης. Συμπεραίνεται λοιπόν ότι, αν δεν υπάρχει πρόβλεψη περιορισμού του i_G (πχ, κύκλωμα οδήγησης R-C-D) είναι πιθανή η καταστροφή της ένωσης πύλης-υποδοχής, σε συνθήκες ισχυρού ανάστροφου ρεύματος.

Διαπιστώθηκε, επίσης, ότι η διακύμανση της τάσης κατωφλίου δύο παράλληλα συνδεδεμένων SiC JFET του ίδιου τύπου, οδηγεί σε ισχυρή ασυμμετρία των επιμέρους ρευμάτων ανάστροφης αγωγής. Συμπερασματικά, ο ομοιόμορφος παραλληλισμός των SiC JFETs, αν και δεν προτείνεται, μπορεί να επιτευχθεί μόνο με την προσθήκη εξωτερικής διόδου ελεύθερης διέλευσης.

Από τη διεξοδική μελέτη της συμπεριφοράς των SiC MOSFETs σε συνθήκες ανάστροφης αποκατάστασης διαπιστώθηκε ότι οι ενσωματωμένες διόδοι ελεύθερης διέλευσης (ένωση πηγής-υποδοχής) χαρακτηρίζονται από πολύ μικρό φορτίο και ρεύμα ανάστροφης αποκατάστασης, ενώ παράλληλα μπορούν να λειτουργήσουν με μεγάλη κλίση di/dt , συνδυάζοντας την υψηλή διακοπτική ικανότητα των διόδων *snappy* και τις μικρές διακοπτικές απώλειες των διόδων *soft recovery*. Το αντίτιμο για την εξαιρετική διακοπτική τους απόκριση είναι η σχετικά μεγάλη πτώση τάσης κατά την αγωγή, όπως φαίνεται στο Σχ. 6.1. Επίσης, η επιλογή ημιαγωγών SiC καθιστά μη αναγκαία τη χρήση κυκλωμάτων απόσβεσης ταλαντώσεων (snubber), καθώς ο ηλεκτρομαγνητικός θόρυβος περιορίζεται αισθητά. Στον αντίποδα, οι αντιστροφείς πηγής τάσης με συμβατικά Si IGBT ή Si MOSFET παρουσιάζουν υψηλές διακοπτικές απώλειες και μειωμένη αξιοπιστία όταν οδηγούν χωρητικά φορτία, λόγω του υψηλού ρεύματος ανάστροφης αποκατάστασης.

6.1.2 Αξιοπιστία των ημιαγωγικών στοιχείων SiC σε συνθήκες βραχυκύκλωσης

Η παραμετρική ανάλυση που διεξήχθη στην ενότητα 2.5 εξυπηρετεί στην κατανόηση του τρόπου επίδρασης των διαφόρων παραμέτρων του κυκλώματος, όπως η τάση του dc-ζυγού, η παρασιτική αυτεπαγωγή των ηλεκτρονικών στοιχείων και καλωδίων, η θερμοκρασία περιβάλλοντος κ.ά., στην εξέλιξη του φαινομένου βραχυκύκλωσης. Τα αποτελέσματα της



Σχ. 6.1. Συγκριτική αξιολόγηση με βάση τα πειραματικά αποτελέσματα χαρακτηρισμού των εξεταζόμενων ημιαγωγικών διακοπών.

διερεύνησης παρέχουν ολοκληρωμένη εικόνα για τα επιτρεπόμενα όρια λειτουργίας των διαφόρων τρανζίστορ ισχύος SiC υπό συνθήκες υπερφόρτισης.

Από τα πειραματικά αποτελέσματα προκύπτει ότι τα SiC JFET είναι τα πλέον ανθεκτικά διακοπτικά στοιχεία υπό συνθήκες βραχυκύκλωσης, γεγονός που τα καθιστά ιδανικά για απαιτητικές εφαρμογές. Ωστόσο, η στιγμιαία καταναλισκόμενη ισχύς κατά την εκκίνηση του σφάλματος, αυξάνεται αισθητά με την αύξηση της τιμής της παρασιτικής αυτεπαγωγής. Διαπιστώθηκε, επίσης, ότι η αξιοπιστία των SiC και Si MOSFETs περιορίζεται από το οξειδίο πύλης, ενώ η παρασιτική αυτεπαγωγή δεν έχει σημαντική επίδραση στην εξέλιξη του βραχυκυκλώματος.

Στο πλαίσιο της ερευνητικής δραστηριότητας, εκφράστηκε για πρώτη φορά και επιβεβαιώθηκε πειραματικά ο ισχυρισμός ότι ο μηχανισμός διάσπασης των SiC JFETs, λόγω υπέρβασης του ορίου ενέργειας, οφείλεται στην αύξηση της τάσης διάτρησης της πύλης με την αύξηση της θερμοκρασίας. Συνεπώς, απαιτείται ιδιαίτερη προσοχή στην επιλογή της αντίστασης μετάβασης σε αποκοπή, R_{off} , καθώς η τιμή της καθορίζει το χρονικό διάστημα αντοχής του ημιαγωγού σε βραχυκύκλωμα.

Ο Πίνακας 6.1 συγκεντρώνει τις παραπάνω πληροφορίες και χρησιμεύει για την ποιοτική αξιολόγηση των υπό εξέταση ημιαγωγικών στοιχείων. Συμπεραίνεται ότι τα SiC MOSFETs αποτελούν την ιδανική επιλογή για μετατροπείς ισχύος της τάξεως των μερικών δεκάδων kW. Προβλέπεται μάλιστα ότι τα Si IGBTs θα αντικατασταθούν σύντομα από SiC MOSFETs σε πολλές εφαρμογές που απαιτείται αύξηση της απόδοσης και συγχρόνως, μείωση του όγκου του συστήματος. Ωστόσο, πρέπει να σημειωθεί ότι απαιτείται περαιτέρω ανάπτυξη της τεχνολογίας κατασκευής των SiC MOSFETs, ιδιαίτερος στα θέματα αξιοπιστίας του οξειδίου πύλης. Ο βασικός περιορισμός των SiC JFETs είναι η normally-on φύση τους. Εντούτοις, βρίσκουν εφαρμογή σε αρκετές τοπολογίες, όπως οι περιοριστές ρεύματος (current limiters), όπου απαιτείται μέγιστη αξιοπιστία σε συνθήκες υπερέντασης.

Η γνώση που αποκομίστηκε από την παραπάνω διερεύνηση, αποτέλεσε στέρεα βάση για τη μετέπειτα ανάπτυξη των κατάλληλων κυκλωμάτων οδήγησης και προστασίας, καθώς και για την αξιοποίηση των ημιαγωγών SiC στους μετατροπείς διασύνδεσης του Φ/Β σταθμού στο ηλεκτρικό δίκτυο.

Πίνακας 6.1. Συγκεντρωτική παρουσίαση των χαρακτηριστικών των διαφόρων ημιαγωγικών στοιχείων.

| Κριτήρια | SiC | VT SiC | VT SiC | LC SiC | Si | Si |
|------------------------------|--------|---------|---------|--------|--------|-------|
| | MOSFET | DM JFET | EM JFET | JFET | MOSFET | IGBT |
| Δομή | off | on | off | on | off | off |
| Αντιπαράλληλη δίοδος | ναι | όχι | όχι | ναι | ναι | ναι |
| Πτώση τάσης διόδου | ●● | NA | NA | ● | ●●● | ●●● |
| Αντίσταση αγωγής | ●●● | ●●● | ●● | ●●● | ● | ●● |
| Μέγιστη τάσης υποδοχής-πηγής | ≥1200 | ≥1200 | ≥1200 | ≥1200 | ≤700 | ≥1200 |
| Ανάστροφη αποκατάσταση | ●●● | NA | NA | ●●● | ● | ●● |
| Δυναμική απόκριση | ●●● | ●●● | ●● | ●●● | ●● | ● |
| Αξιοπιστία σε σφάλματα | ● | ●● | ●● | ●●● | ●● | ● |

●●● πολύ καλό, ●● καλό, ● μέτριο

6.1.3 Σχεδίαση και υλοποίηση πρωτότυπων κυκλωμάτων οδήγησης και προστασίας

Σύμφωνα με τα πειραματικά αποτελέσματα, το προτεινόμενο κύκλωμα οδήγησης ορθής πόλωσης παρουσιάζει εξαιρετική δυναμική απόκριση, ενώ παράλληλα αντιμετωπίζει αποτελεσματικά τις δυσκολίες που εγείρονται από την αρνητική τάση κατωφλίου και την αλληλεπίδραση των τάσεων v_{GS} και v_{GD} μέσω της παρασιτικής χωρητικότητας Miller. Η συγκριτική ανάλυση μεταξύ των εναλλακτικών κυκλωμάτων οδήγησης των normally-on SiC JFETs που διεξήχθη, αποκαλύπτει τα πλεονεκτήματα της προτεινόμενης τοπολογίας. Συγκεκριμένα, επετεύχθη μείωση των απωλειών αγωγής σε ποσοστό 15.8% σε σύγκριση με τα κυκλώματα μηδενικής πόλωσης. Το βασικό πλεονέκτημα του προτεινόμενου κυκλώματος βρίσκεται στην απλή, οικονομική και παράλληλα αξιόπιστη σχεδίαση που το καθιστά εφαρμόσιμο στους μετατροπείς νέας γενιάς.

Παράλληλα, μελετήθηκαν οι εναλλακτικές στρατηγικές αναγνώρισης και προστασίας ταχέως εξελισσόμενων σφαλμάτων. Διαπιστώθηκε ότι ο πιο αποδοτικός τρόπος αναγνώρισης σφάλματος βραχυκύκλωσης είναι η επιτήρηση του ρεύματος σε κομβικά σημεία του συστήματος μέσω αισθητήρων Hall, που διαθέτουν εσωτερικούς συγκριτές υπερέντασης και μανδαλωτές σφάλματος, ενώ παράλληλα προσφέρουν απομόνωση του κυκλώματος ισχύος από τη μέτρηση. Ειδική μέριμνα λαμβάνεται για την προστασία των ημιαγωγών normally-on SiC από απώλεια της τροφοδοσίας του κυκλώματος οδήγησης. Αναπτύχθηκε πρωτότυπο κύκλωμα που αναγνωρίζει τη βύθιση τάσης και ενημερώνει το κύκλωμα ελέγχου για το συμβάν. Τέλος, σχεδιάστηκε και υλοποιήθηκε πρωτότυπο κύκλωμα ομαλής σβέσης που αποτρέπει την απότομη διακοπή της υπερέντασης, η οποία ενδέχεται να προκαλέσει ανύψωση της τάσης v_{DS} , παρουσία υψηλής παρασιτικής αυτεπαγωγής.

6.1.4 Σχεδίαση και έλεγχος του διασυνδεδεμένου φωτοβολταϊκού συστήματος

Στο πλαίσιο της παρούσας διατριβής σχεδιάστηκε και αναπτύχθηκε πρωτότυπος τριφασικός αντιστροφείας δύο βαθμίδων, ονομαστικής ισχύος 5 kW, για τη διασύνδεση της Φ/Β γεννήτριας στο δίκτυο ηλεκτρικής ενέργειας. Αποφεύχθηκε η τοποθέτηση μετασχηματιστή απομόνωσης, γεγονός που οδήγησε στην αύξηση της απόδοσης και τη μείωση του όγκου και κόστους κατασκευής του συστήματος. Παράλληλα, η χρήση ημιαγωγικών διακοπών SiC επέτρεψε τη λειτουργία των μετατροπέων dc/dc και dc/ac σε υψηλή διακοπτική συχνότητα και συνέβαλε στον περιορισμό της ανάγκης για ψύξη. Τα πειραματικά αποτελέσματα καταδεικνύουν ότι η συνολική απόδοση του συστήματος ξεπερνά το **98.5 %**, τιμή εξαιρετικά υψηλή, δεδομένης της υψηλής διακοπτικής συχνότητας, **20 kHz**.

Πραγματοποιήθηκε συγκριτική μελέτη των επιδόσεων των διαφόρων αλγορίθμων κλειδώματος φάσης υπό συνθήκες σφάλματος της τάσης δικτύου. Τα πειραματικά αποτελέσματα αποτύπωσαν την αδυναμία του συμβατικού SRF PLL να κλειδώσει στη συχνότητα του δικτύου σε περίπτωση ασύμμετρης βύθισης της τάσης. Αντίθετα οι διατάξεις DSOGI και DDSRF παρουσίασαν εξαιρετική απόκριση σε διαταραχές του δικτύου. Διαπιστώθηκε ότι η μέθοδος διακριτοποίησης επηρεάζει αισθητά την ευστάθεια του ελέγχου αλλά και το υπολογιστικό κόστος των εναλλακτικών αυτών στρατηγικών.

Σύμφωνα με τα αποτελέσματα της προσομοίωσης, αλλά και τα πειραματικά αποτελέσματα, η στρατηγική ελέγχου ενεργού και αέργου ισχύος που αναπτύχθηκε παρουσιάζει εξαιρετική δυναμική απόκριση σε απότομες μεταβολές των παραμέτρων αναφοράς. Παράλληλα, στη

μόνιμη κατάσταση, το σύστημα ικανοποιεί πλήρως τις απαιτήσεις των προτύπων διασύνδεσης σχετικά με το ποσοστό αρμονικής παραμόρφωσης και τη dc συνιστώσα του ρεύματος εξόδου.

6.1.5 Συμμόρφωση με τους σύγχρονους κώδικες δικτύου

Σχεδιάστηκε, αναπτύχθηκε και αξιολογήθηκε πειραματικά μία εξελιγμένη στρατηγική ελέγχου που διασφαλίζει την ικανοποίηση των απαιτήσεων αδιάλειπτης λειτουργίας και υποστήριξης της τάσης του δικτύου. Η προτεινόμενη τεχνική εφαρμόζεται μέσω ελεγκτή PI και, κατά συνέπεια, δε βασίζεται σε απλοποιητικές παραδοχές αναφορικά με τη χαρακτηριστική του Φ/B όπως κάνουν εναλλακτικές προσεγγίσεις. Το ρεύμα εξόδου περιορίζεται αποτελεσματικά τόσο σε συμμετρικές όσο και σε ασύμμετρες βυθίσεις τάσης. Μάλιστα, το φαινόμενο ρεύμα εξόδου είναι πάντα ελαφρώς μικρότερο του ορίου I_{max} , λόγω των απωλειών των μετατροπέων ισχύος, καθώς ο περιορισμός ισχύος εφαρμόζεται στην είσοδο του συστήματος. Εξετάστηκαν δύο προσεγγίσεις υπολογισμού των ρευμάτων αναφοράς, η επίδραση των οποίων στο μεταβατικό διάστημα παρουσιάζεται συγκριτικά στον ακόλουθο Πίνακα.

Πίνακας 6.2. Συγκεντρωτική παρουσίαση εναλλακτικών προσεγγίσεων υπολογισμού των ρευμάτων αναφοράς.

| Προτεραιότητα ενεργού συνιστώσας ρεύματος (Περίπτωση A) | Προτεραιότητα αέργου συνιστώσας ρεύματος (Περίπτωση B) |
|--|--|
| Επιτυγχάνεται περιορισμός της υπερύψωσης της τάσης του dc-ζυγού, τόσο σε πλάτος όσο και σε διάρκεια | Η υπερύψωση του dc-ζυγού εκτονώνεται σταδιακά αποκλειστικά και μόνο εξαιτίας των απωλειών των μετατροπέων ισχύος, εφόσον η ισχύς εισόδου και η ισχύς εξόδου περιορίζονται στην ίδια τιμή |
| Ο χρόνος απόκρισης της έγχυσης του άεργου ρεύματος ενδέχεται να ξεπεράσει τα όρια που θέτουν οι σύγχρονοι κώδικες δικτύου σε συνθήκες έντονης βύθισης (κυρίως τριφασική) | Επιτυγχάνεται εξαιρετικά μικρός χρόνος απόκρισης του εγγεόμενου άεργου ρεύματος |

6.2. Προτάσεις μελλοντικής έρευνας

Σε αυτή την ενότητα παρουσιάζονται προτάσεις μελλοντικής έρευνας που βασίζονται σε ιδέες και ζητήματα που παρατηρήθηκαν κατά τη διάρκεια της προηγούμενης διερεύνησης. Τα θέματα αυτά είναι συναφή με το αντικείμενο και παρουσιάζουν ερευνητικό ενδιαφέρον.

Αναφορικά με τον χαρακτηρισμό και την αξιοποίηση των ημιαγωγών ισχύος καρβιδίου του πυριτίου προτείνονται τα ακόλουθα:

- Καταγραφή της συμπεριφοράς των ημιαγωγικών διακοπών SiC σε κατάσταση διάσπασης χιονοστιβάδας λόγω υπέρβασης της μέγιστης επιτρεπτής τάσης λειτουργίας. Αξίζει, επίσης, να πραγματοποιηθεί συγκριτική μελέτη της συμπεριφοράς αυτής με την αντίστοιχη των συμβατικών τρανζίστορ πυριτίου.
- Μία ακόμη ενδιαφέρουσα διερεύνηση αποτελεί η καταγραφή της απόδοσης του πρωτότυπου τριφασικού αντιστροφέα χρησιμοποιώντας τους διακόπτες ισχύος Si και SiC που εξετάστηκαν. Η μελέτη αυτή μπορεί να συμπληρωθεί με την εξαγωγή της

κατανομής των απωλειών (απώλειες αγωγής, διακοπτικές απώλειες, κ.λπ.) του συστήματος, σε κάθε περίπτωση.

Σε ότι αφορά στο πλαίσιο ελέγχου των μετατροπέων και συμβατότητας με τους σύγχρονους κώδικες δικτύου υπάρχει ευρύ πεδίο έρευνας. Πέραν της ανάπτυξης και αξιολόγησης απλών και αποδοτικών ελεγκτών FRT, που παρουσιάστηκαν στην παρούσα διατριβή, αντικείμενα περαιτέρω έρευνας μπορούν να είναι τα ακόλουθα:

- Αντικατάσταση του κλασσικού αλγορίθμου MPPT με έναν ενιαίο ελεγκτή ισχύος, ο οποίος να εξυπηρετεί τόσο την ανίχνευση σημείου μέγιστης ισχύος όσο την απόκριση σε FRT και άλλες συνθήκες διαταραχών του δικτύου. Για τον συγκερασμό των παραπάνω λειτουργιών απαιτείται μία στρατηγική εκτίμησης του σημείου λειτουργίας μέγιστης ισχύος του Φ/Β.
- Διερεύνηση της δυνατότητας ευέλικτης ρύθμισης της παραγόμενης ενεργού ισχύος, δηλαδή, διατήρηση εφεδρείας ή λειτουργίας σε συγκεκριμένη ισχύ (set point) κατ' εντολή του διαχειριστή. Η εφεδρεία προτείνεται να εξασφαλίζεται μέσω επιτηδευμένης λειτουργίας του Φ/Β σε υποβέλτιστο σημείο ισχύος, αποφεύγοντας τη χρήση συστημάτων αποθήκευσης ενέργειας. Όπως και στην προηγούμενη πρόταση, και σε αυτή την περίπτωση απαιτείται η χρήση ενός εκτιμητή της $P-V$ χαρακτηριστικής του Φ/Β, ο οποίος μπορεί να υλοποιηθεί μέσω της τεχνικής ελαχίστων τετραγώνων (least square - LSQ) σε ένα σύνολο μετρήσεων (τάσης και ρεύματος), γύρω από το τρέχον σημείο λειτουργίας. Μια τέτοια στρατηγική εκτίμησης παρουσιάστηκε στην [J9] και μπορεί να χρησιμοποιηθεί στη διερεύνηση της συγκεκριμένης πρότασης.
- Επέκταση των λειτουργιών του ενιαίου ελεγκτή ισχύος που θα διερευνηθεί με βάση τις προηγούμενες προτάσεις ούτως ώστε να ικανοποιεί τις απαιτήσεις απόκρισης συχνότητας των κωδίκων δικτύου.

Παράρτημα Α

Κυκλωματικά Διαγράμματα και Σχέδια Τυπωμένων Πλακετών

Σε αυτό το Παράρτημα παρουσιάζονται και περιγράφονται λεπτομερώς τα κυκλωματικά διαγράμματα και τα σχέδια των τυπωμένων πλακετών της διάταξης διπλού παλμού και του τριφασικού αντιστροφέα δύο βαθμίδων.

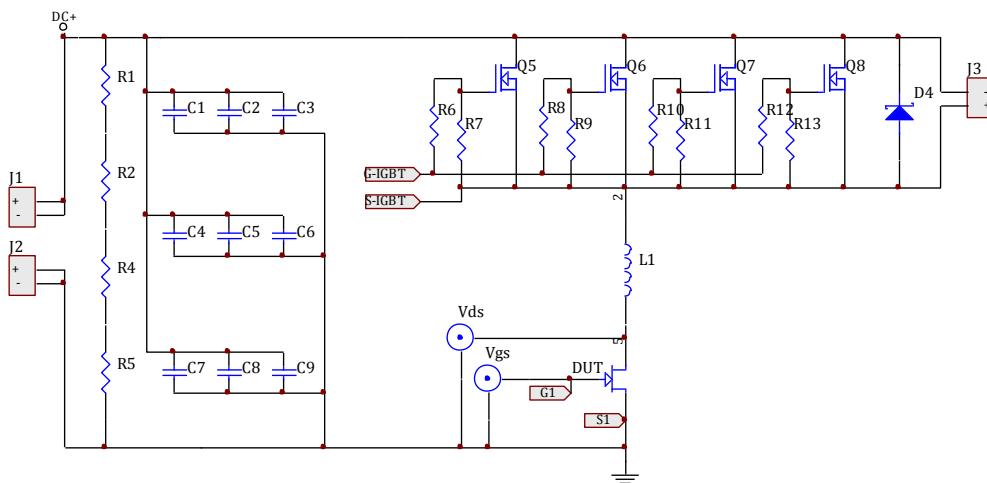
A.1 Διάταξη διπλού παλμού

A1.1 Κυκλωματικό διάγραμμα

Η διάταξη διπλού παλμού, που παρουσιάζεται στο Σχ. A.1, χρησιμοποιείται για την καταγραφή των χαρακτηριστικών ορθής και ανάστροφης πόλωσης (ενότητες 2.2 και 2.3, αντίστοιχα), ανάστροφης αποκατάστασης (υποενότητα 2.3.2), καθώς και των διακοπτικών μεταβάσεων (ενότητα 2.4) των υπό εξέταση τρανζίστορ ισχύος. Η ίδια διάταξη αξιοποιείται και για την μελέτη της απόκρισης των ημιαγωγικών διακοπών σε συνθήκες βραχυκύκλωσης.

Η ελεγχόμενη τάση εισόδου παρέχεται στο κύκλωμα μέσω των επαφών J_1 και J_2 . Εννέα πυκνωτές πολυπροπυλενίου, C_1 - C_9 , εξαιρετικά μικρής εσωτερικής αντίστασης και αυτεπαγωγής, συνθέτουν τον dc-ζυγό. Τέσσερις αντιστάσεις επιφανειακής στήριξης τύπου 1210, R_1 , R_2 , R_4 και R_5 , συνδέονται παράλληλα στον dc-ζυγό, με στόχο την αποφόρτιση των πυκνωτών μετά την ολοκλήρωση των πειραμάτων.

Υπενθυμίζεται ότι η συμβατική διάταξη διπλού παλμού αποτελείται από δύο τρανζίστορ ισχύος σε συνδεσμολογία ημιγέφυρας, Q_H και Q_L . Ωστόσο, στην παρούσα τοπολογία εμπλουτίζεται με τέσσερις παράλληλα συνδεδεμένους διακόπτες ισχύος, Q_5 - Q_8 , στη θέση του

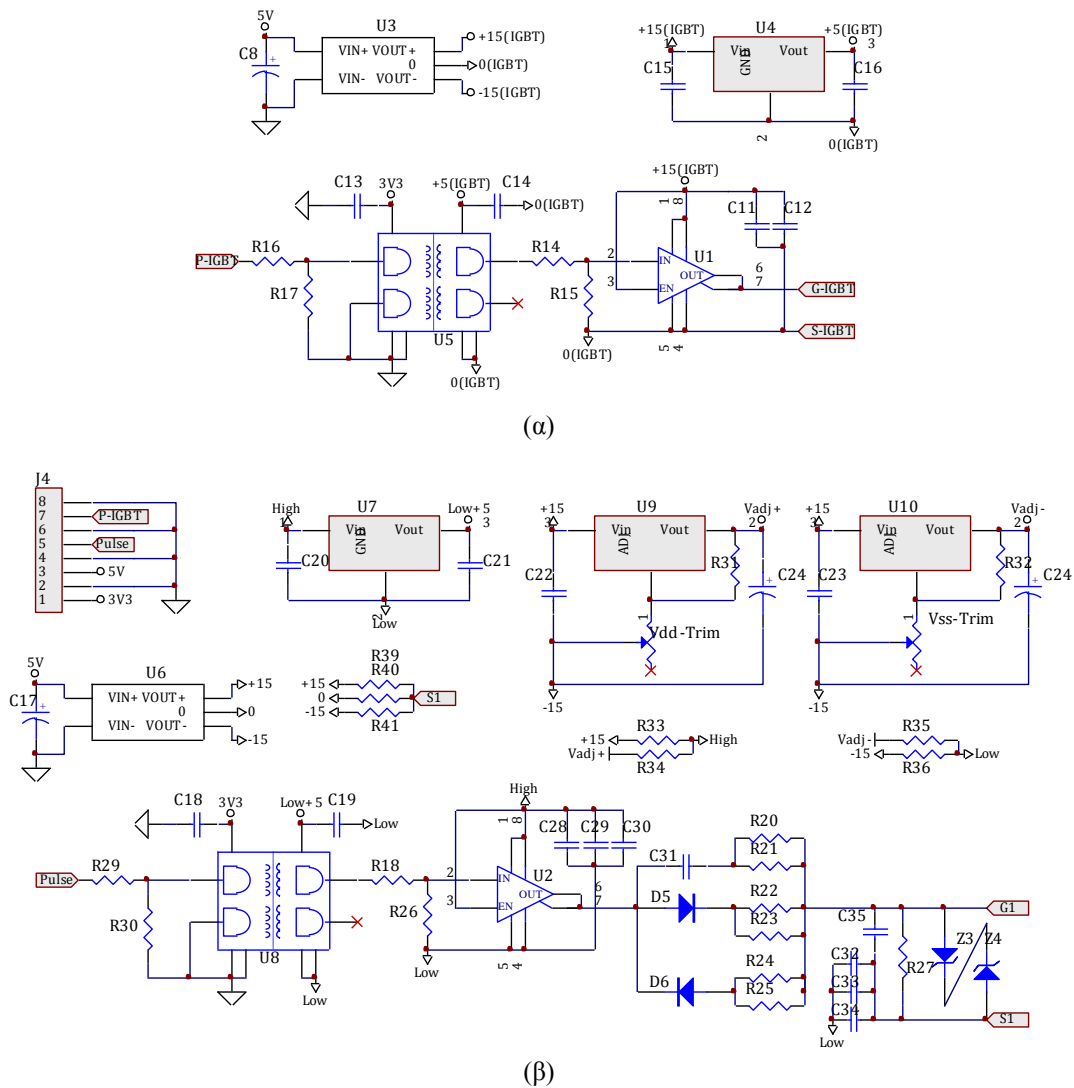


Σχ. A.1. Κυκλωματικό διάγραμμα της διάταξης διπλού παλμού.

Q_H , για τη μελέτη του φαινομένου βραχυκύκλωσης (ενότητα 2.5). Ο υπό εξέταση ημιαγωγικός διακόπτης αναφέρεται ως DUT, ενώ οι τάσεις πύλης-πηγής και πύλης-υποδοχής καταγράφονται μέσω δύο επαφών BNC. Το πηνίο L_I εξομοιώνει την παρασιτική αυτεπαγωγή των καλωδιώσεων και των εξαρτημάτων ενός πραγματικού μετατροπέα ισχύος.

Στο Σχ. Α.2(α) παρουσιάζεται το σχηματικό διάγραμμα του κυκλώματος οδήγησης του διακόπτη ισχύος Q_5-Q_8 . Αποτελείται από ένα ανεξάρτητο τροφοδοτικό dc/dc, U_3 , χαμηλής ισχύος (1 W), ένα ψηφιακό απομονωτή, U_5 και τον ενισχυτή ρεύματος U_1 . Δεδομένου ότι η μέγιστη επιτρεπτή τροφοδοσία του ψηφιακού απομονωτή είναι 5 V, απαιτείται ένας σταθεροποιητής τάσης, U_4 , με είσοδο +15 V και έξοδο +5 V.

Όπως παρατηρείται από το Σχ. Α.2 (β), το γενικευμένο κύκλωμα οδήγησης του DUT είναι πολύ πιο σύνθετο καθώς πρέπει να δύναται να οδηγήσει οποιοδήποτε από τα τρανζίστορ ισχύος του Πίνακα 2.1. Σε αυτή την κατεύθυνση, επιστρατεύονται δύο σταθεροποιητές τάσης μεταβλητού κέρδους, U_9 και U_{10} , η έξοδος των οποίων ρυθμίζεται από τα ποτενσιόμετρα $V_{dd-Trim}$ και $V_{ss-Trim}$ αντίστοιχα, ενώ τα επίπεδα τάσης θετικής και αρνητικής τροφοδοσίας του ενισχυτή ρεύματος, *High* και *Low*, προσδιορίζονται από τις μηδενικές αντιστάσεις επιλογής



Σχ. Α.2. (α) Κύκλωμα οδήγησης των παράλληλα συνδεδεμένων Q_5-Q_8 και (β) κύκλωμα οδήγησης του υπό εξέταση τρανζίστορ, DUT.

R_{33} - R_{36} . Παράλληλα, η πηγή του DUT μπορεί να πολωθεί σε οποιαδήποτε από τις τρεις τάσεις τροφοδοσίας με κατάλληλη επιλογή των αντιστάσεων R_{39} - R_{41} . Το στάδιο εξόδου αποτελείται από τρεις παράλληλους κλάδους, στη λογική του προτεινόμενου κυκλώματος οδήγησης της ενότητας 3.3. Στο σημείο αυτό αξίζει να σημειωθεί ότι η συνολική αντίσταση εξόδου κάθε κλάδου αποτελείται από δύο παράλληλα συνδεδεμένες αντιστάσεις, R_{20} - R_{35} , τεχνική που αποσκοπεί στην ελαχιστοποίηση των παρασιτικών αυτεπαγωγών.

Ο Πίνακας A.1 συγκεντρώνει τα απαραίτητα ηλεκτρονικά εξαρτήματα για την υλοποίηση της διάταξης διπλού παλμού.

Στη συνέχεια περιγράφονται οι απαιτούμενες ρυθμίσεις για την καταγραφή της συμπεριφοράς των υπό μελέτη ημιαγωγικών διακοπών στις διάφορες καταστάσεις λειτουργίας:

Χαρακτηριστικές ορθής πόλωσης (σύμφωνα με το Σχ. 2.9)

- Οι διακόπτες ισχύος Q_5 - Q_8 παραμένουν σε αποκοπή καθώς ο παλμός οδήγησής τους είναι ανενεργός. Εναλλακτικά μπορεί να παραληφθεί η τοποθέτηση των διακοπών ισχύος
- Το εξωτερικό επαγωγικό φορτίο συνδέεται στον ακροδέκτη J_3
- Μηδενίζεται η αυτεπαγωγή L_I
- Το DUT οδηγείται με μοναδικό παλμό σύντομης/ περιορισμένης διάρκειας

Πίνακας A.1. Λίστα εξαρτημάτων της διάταξης διπλού παλμού.

| Ποσότητα | Τιμή | Ονομασία | Ποσότητα | Τιμή | Ονομασία |
|----------|------------------------|--|----------|---------------------------|-------------------|
| 9 | 0R | R19 R28 R33-R36 R39-R41 | 4 | EEE1VA100WAR | C8 C17 C24 C25 |
| 9 | 10K | R7 R9 R11 R13 R15 R17 R26 R27 R30 | 1 | 3V | Z4 |
| 2 | 10R | R20 R21 | 1 | 20V | Z3 |
| 2 | 10K | Vdd-Trim Vss-Trim | 1 | C2D10120 | D4 |
| 4 | 20R | R6 R8 R10 R12 | 2 | PMEG6010CEH | D5 D6 |
| 2 | 100R | R22 R23 | 2 | ADUM2210 | U5 U8 |
| 4 | 150R | R14 R16 R18 R29 | 2 | IXDD_609 | U1 U2 |
| 2 | 240R | R31 R32 | 2 | LM317AEMP | U9 U10 |
| 2 | 330R | R24 R25 | 2 | LM340MP-5.0 | U4 U7 |
| 4 | 470K | R1 R2 R4 R5 | 2 | TMA 0515D | U3 U6 |
| 2 | 1uF | C16 C21 | 2 | BNC | Vds Vgs |
| 2 | 10nF | C28 C32 | 3 | CAMDENBOSS - CTB04VZ/2 | J1 J2 J3 |
| 3 | 10uF | C12 C30 C34 | 1 | CON8 | J4 |
| 1 | 47nF | C31 | 1 | INDUCTOR | L1 |
| 1 | 47pF | C35 | 4 | IRG7PSH73K10PBF | Q5 Q6 Q7 Q8 |
| 11 | 100nF | C11 C13-C15 C18-C20 C22 C23 C29 C33 | 1 | DUT | DUT |
| 9 | DCP5N0615 8D200KS00 | C1-C9 | | | |

Χαρακτηριστικές ανάστροφης αποκατάστασης (σύμφωνα με το Σχ. 2.33)

- Δύο ημιαγωγικοί διακόπτες συνδέονται σε συνδεσμολογία ημιγέφυρας στις θέσεις Q_5 και DUT
- Ο παλμός έναυσης του DUT αποσύρεται, ενώ το Q_5 οδηγείται με δύο διαδοχικούς παλμούς
- Το εξωτερικό επαγωγικό φορτίο συνδέεται παράλληλα στο DUT
- Μηδενίζεται η αυτεπαγωγή L_I

Διακοπτικές χαρακτηριστικές (σύμφωνα με το Σχ. 2.41)

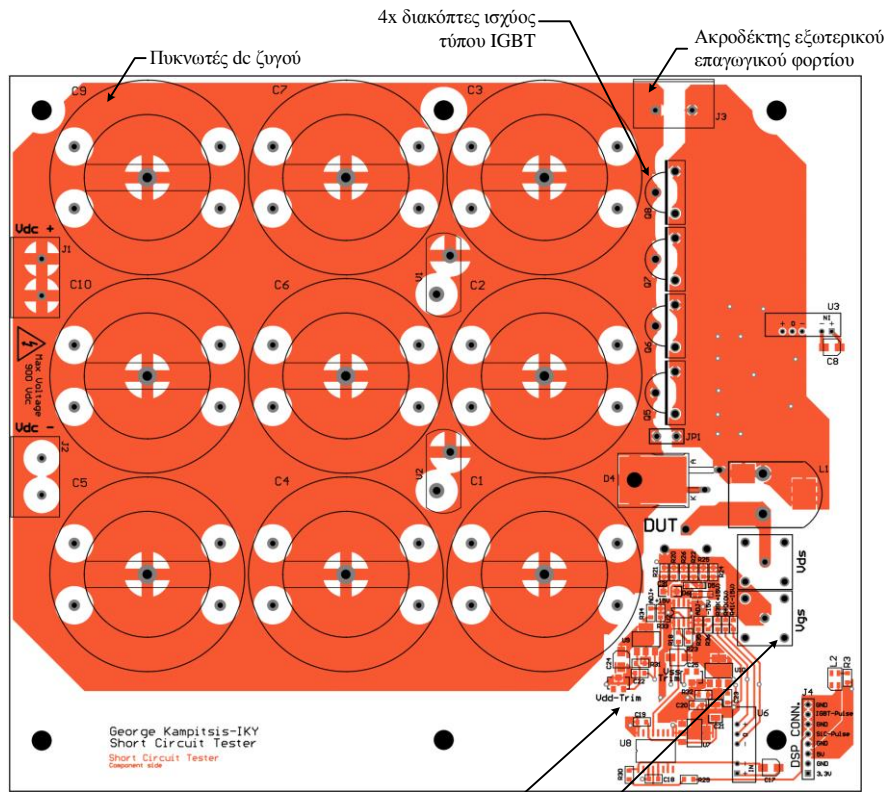
- Οι διακόπτες ισχύος Q_5 - Q_8 παραμένουν σε αποκοπή καθώς ο παλμός οδήγησής τους είναι ανενεργός. Εναλλακτικά μπορεί να παραληφθεί η τοποθέτηση των διακοπών ισχύος
- Το εξωτερικό επαγωγικό φορτίο συνδέεται στον ακροδέκτη J_3
- Μηδενίζεται η αυτεπαγωγή L_I
- Το DUT οδηγείται με δύο διαδοχικούς παλμούς

Διακοπτικές βραχυκύκλωσης (σύμφωνα με το Σχ. 2.51)

- Τέσσερα τρανζίστορ ισχύος τύπου Si IGBT υψηλού ονομαστικού ρεύματος τοποθετούνται στις θέσεις Q_5 - Q_8
- Το εξωτερικό επαγωγικό φορτίο συνδέεται στον ακροδέκτη J_3 ή παράλληλα στο DUT, ανάλογα με τον εξεταζόμενο τύπο βραχυκύκλωσης (βλέπε Σχ. 2.51(β-δ))
- Επιλέγεται μη μηδενική τιμή της αυτεπαγωγής L_I όταν μελετώνται τα βραχυκυκλώματα τύπου Quasi SC II
- Οι παλμοί έναυσης των Q_5 - Q_8 και DUT παρουσιάζονται στο Σχ. 2.51(β-δ)

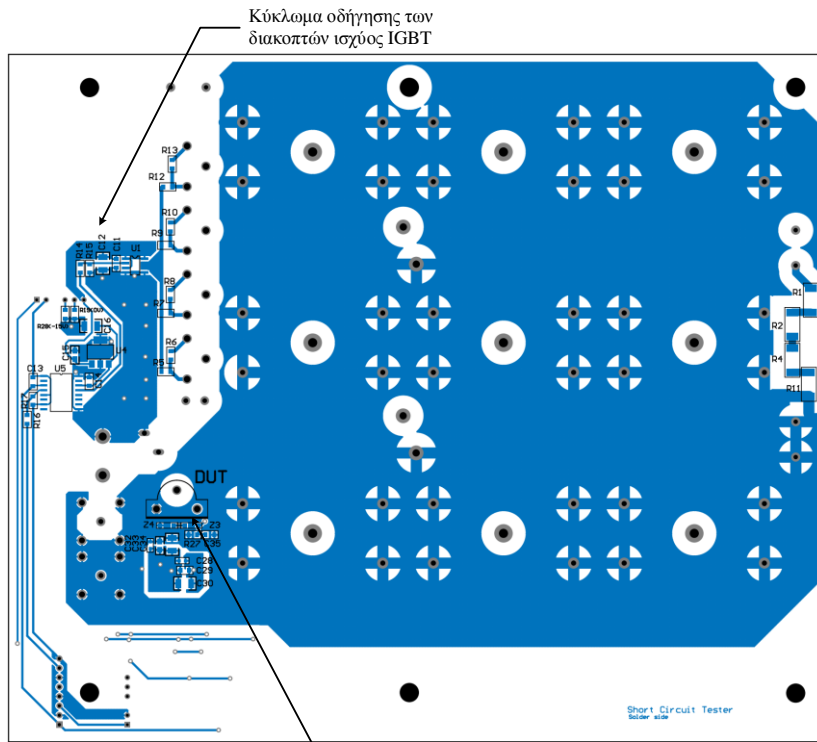
A1.2 Σχέδιο τυπωμένης πλακέτας

Το σχέδιο της τυπωμένης πλακέτας (εμπρός και πίσω όψη) παρουσιάζεται στο Σχ. A.3. Αξίζει να παρατηρηθούν οι χαρακτηριστικά μεγάλες επιφάνειες του θετικού και αρνητικού δυναμικού του dc-ζυγού με στόχο την ελαχιστοποίηση των παρασιτικών αυτεπαγωγών. Σημειώνεται, επίσης, ότι το κύκλωμα οδήγησης αλλά και οι ακροδέκτες BNC τοποθετούνται όσο το δυνατόν πλησιέστερα στον υπό εξέταση ημιαγωγικό διακόπτη.



Κύκλωμα οδήγησης DUT
 Ακροδέκτες BNC για τη μέτρηση της v_{GS} και v_{DS}

(α)



Υπό εξέταση ημιαγωγικός διακόπτης

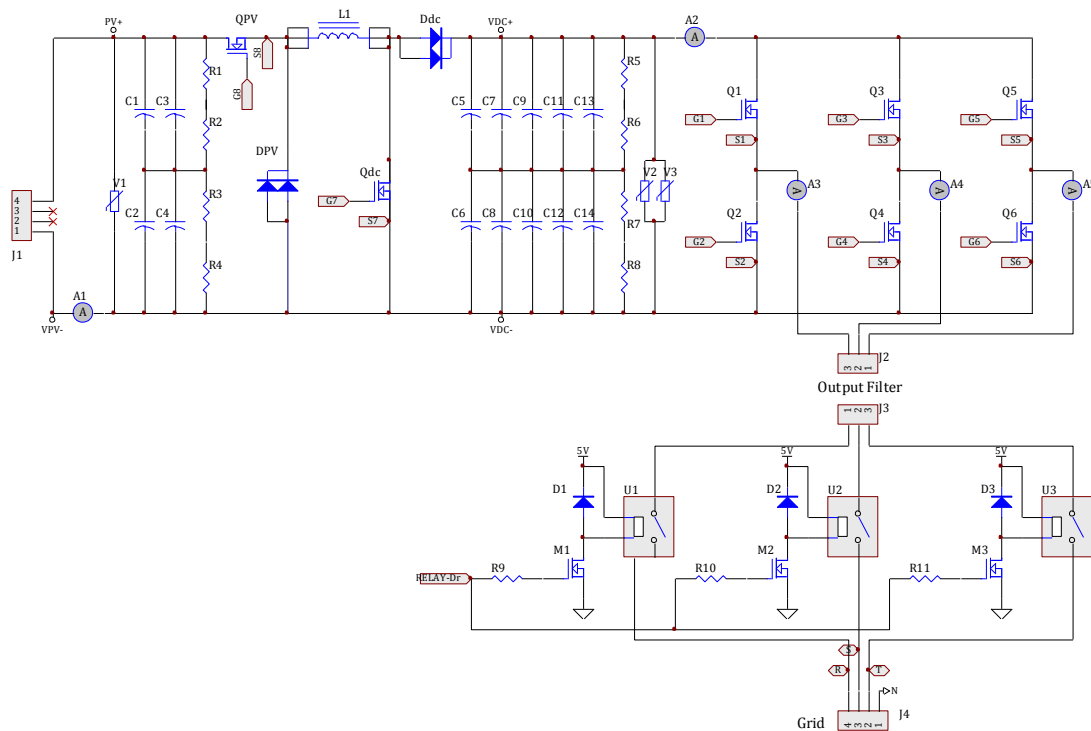
(β)

Σχ. Α.3. (α) Εμπρόσθια και (β) πίσω όψη της τυπωμένης πλακέτας της διάταξης διπλού παλμού.

Α.2. Τριφασικός αντιστροφέας δύο βαθμίδων

Α2.1 Κυκλωματικό διάγραμμα

Στο Σχ. Α.4 απεικονίζεται το σχηματικό διάγραμμα του σταδίου ισχύος του τριφασικού αντιστροφέα, ενώ ο Πίνακας Α.2 περιλαμβάνει τη λίστα των απαραίτητων υλικών. Τέσσερις πυκνωτές των 470 μF , C_1-C_4 , συνθέτουν τη χωρητικότητα εισόδου του μετατροπέα ανύψωσης τάσης, ενώ η χωρητικότητα του dc-ζυγού αποτελείται από δέκα ίδιους πυκνωτές C_5-C_{14} , συνδεδεμένους εν σειρά σε πέντε ζεύγη τα οποία συνδέονται παράλληλα μεταξύ τους. Το κύκλωμα προστατεύεται από σφάλματα υπέρτασης μέσω των στοιχείων μεταβλητής αντίστασης V_1-V_3 . Οι αντιστάσεις R_1-R_8 αποσκοπούν στην εκφόρτιση των χωρητικοτήτων εισόδου και dc-ζυγού εντός χρονικού διαστήματος 15 λεπτών από τη στιγμή που διακόπτεται η λειτουργία του συστήματος.



Σχ. Α.4. Κυκλωματικό διάγραμμα του τριφασικού αντιστροφέα δύο βαθμίδων.

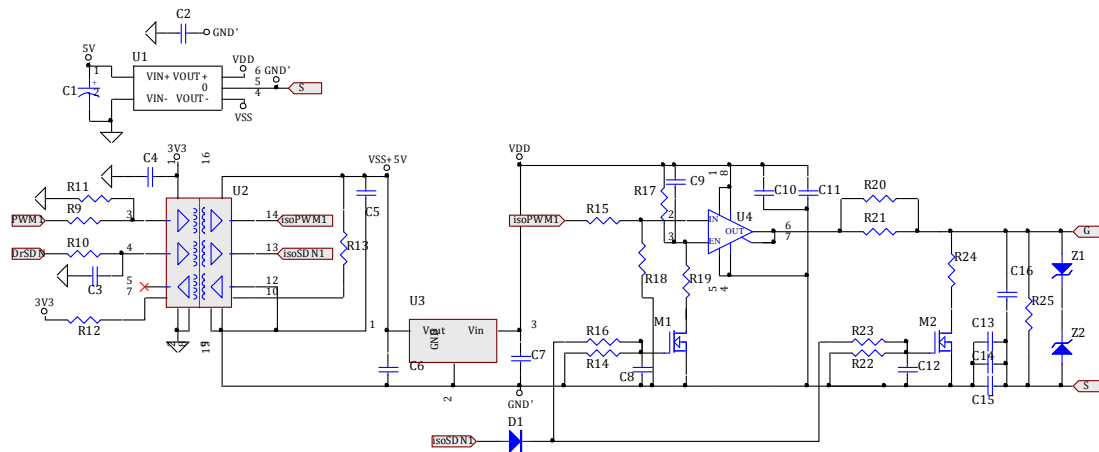
Πίνακας Α.2. Λίστα εξαρτημάτων του κυκλώματος ισχύος του τριφασικού αντιστροφέα.

| Ποσότητα | Τιμή | Ονομασία | Ποσότητα | Τιμή | Ονομασία |
|----------|---------------|---------------|----------|--------------------|----------|
| 8 | 51K | R1-R8 | 3 | B72220S0511K101 | V1 V2 V3 |
| 3 | 150R | R9-R11 | 3 | OMIH-SS-105LM | U1-U3 |
| 3 | IRLML2060 | M1 M2 M3 | 1 | DCDC | L1 |
| 3 | SS26. - DIODE | D1 D2 D3 | 2 | HEADER x4 | J1 J4 |
| 2 | SDP20S120D | DPV Ddc | 2 | HEADER x3 | J2 J3 |
| 14 | 470uF | C1-C14 | 5 | ACS710KLATR-12CB-T | A1-A5 |
| 8 | C2M0080120D | Q1-Q6 QPV Qdc | | | |

Το φίλτρο εξόδου του αντιστροφέα αποτελεί το μόνο παθητικό στοιχείο που δεν περιλαμβάνεται στην τυπωμένη πλακέτα και συνδέεται στους ακροδέκτες J_2 και J_3 . Η ζεύξη και απόζευξη με το ηλεκτρικό δίκτυο επιτυγχάνεται μέσω τριών ηλεκτρονόμων U_1-U_3 , που ελέγχονται από τα MOSFETs χαμηλής ισχύος M_1-M_3 .

A2.2.1 Κύκλωμα οδήγησης

Το σχηματικό διάγραμμα ενός εκ των οκτώ πανομοιότυπων κυκλωμάτων οδήγησης παρουσιάζεται στο Σχ. A.5, τα υλικά του οποίου περιγράφονται στον Πίνακα A.3. Σημειώνεται ότι στη διάταξη συμπεριλαμβάνεται το κύκλωμα ομαλής σβέσης για την προστασία του ημιαγωγού σε συνθήκες υπερέντασης. Για την τροφοδότηση του ψηφιακού απομονωτή SI8631BD-B-IS, U_2 , απαιτείται ένας σταθεροποιητής τάσης, U_3 , με είσοδο +15 V και έξοδο +5 V. Η συνολική αντίσταση του σταδίου εξόδου αποτελείται από δύο παράλληλες συνδεδεμένες αντιστάσεις, R_{20} και R_{21} , ενώ μία ακόμα αντίσταση, R_{25} , συνδέεται μεταξύ των



Σχ. A.5. Κύκλωμα οδήγησης των SiC MOSFETs του τριφασικού αντιστροφέα.

Πίνακας A.3. Λίστα εξαρτημάτων του κυκλώματος οδήγησης του τριφασικού αντιστροφέα.

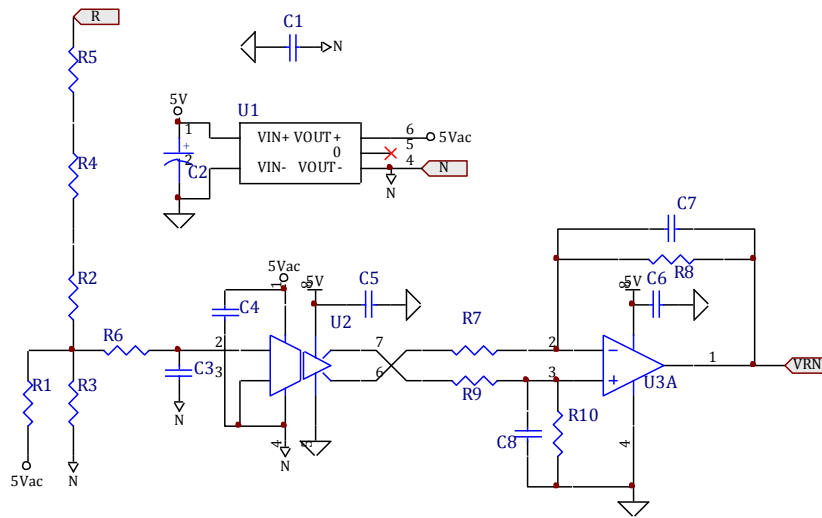
| Ποσότητα | Τιμή | Ονομασία | Ποσότητα | Τιμή | Ονομασία |
|----------|-------|--------------------------------------|----------|---------------|----------|
| 3 | 0R | R3 R4 R7 | 1 | EEE1VA100 | C1 |
| 2 | 1K | R1 R24 | 1 | MPY20W110 | C2 |
| 2 | 10K | R11 R25 | 1 | NU-10nF | C9 |
| 2 | 10R | R20 R21 | 1 | 1N5819HW | D1 |
| 4 | 100K | R14 R17 R18 R22 | 1 | 3V | Z1 |
| 8 | 150R | R9 R10 R12 R13 R15 R16 R19 R23 | 1 | 20V | Z2 |
| 4 | NU | R2 R5 R6 R8 | 1 | 150141RV7 | L1 |
| 3 | 1nF | C3 C8 C12 | 2 | IRLML2060 | M1 M2 |
| 1 | 2u2F | C7 | 1 | IH0515S | U1 |
| 1 | 10nF | C13 | 1 | IXDD_609 | U4 |
| 3 | 10uF | C6 C11 C15 | 1 | SI8631BD-B-IS | U2 |
| 1 | 47pF | C16 | 1 | TS78L05CX | U3 |
| 4 | 100nF | C4 C5 C14 C10 | | | |

ακροδεκτών πύλης και πηγής που εξασφαλίζει την επιβολή μηδενικού δυναμικού σε συνθήκες απώλειας της τροφοδοσίας.

A2.2.2 Κυκλώματα μετρητικών τάσης

Η διάταξη μέτρησης της τάσης του δικτύου απεικονίζεται στο Σχ. Α.6. Η προτεινόμενη τεχνική βασίζεται στον υποβιβασμό της τάσης μέσω των αντιστάσεων R_1 - R_5 και απομόνωση αυτής μέσω ενός αναλογικού απομονωτή, U_2 , μοναδιαίου κέρδους. Πρόκειται για μία πολύ οικονομική λύση που καταλαμβάνει ελάχιστο χώρο, ενώ η κατανάλωση ενέργειας είναι σχεδόν μηδαμινή. Η έξοδος του ac απομονωτή εισάγεται στον διαφορικό ενισχυτή U_3 , ο οποίος φιλτράρει και ενισχύει κατά 3/2 το σήμα. Ο Πίνακας Α.4 περιέχει τη λίστα των εξαρτημάτων της διάταξης. Για την καταγραφή των τριών φασικών τάσεων του δικτύου απαιτούνται τρία πανομοιότυπα κυκλώματα μέτρησης, καθώς και μία κοινή τροφοδοσία, U_1 , με αναφορά τον ουδέτερο κόμβο του δικτύου.

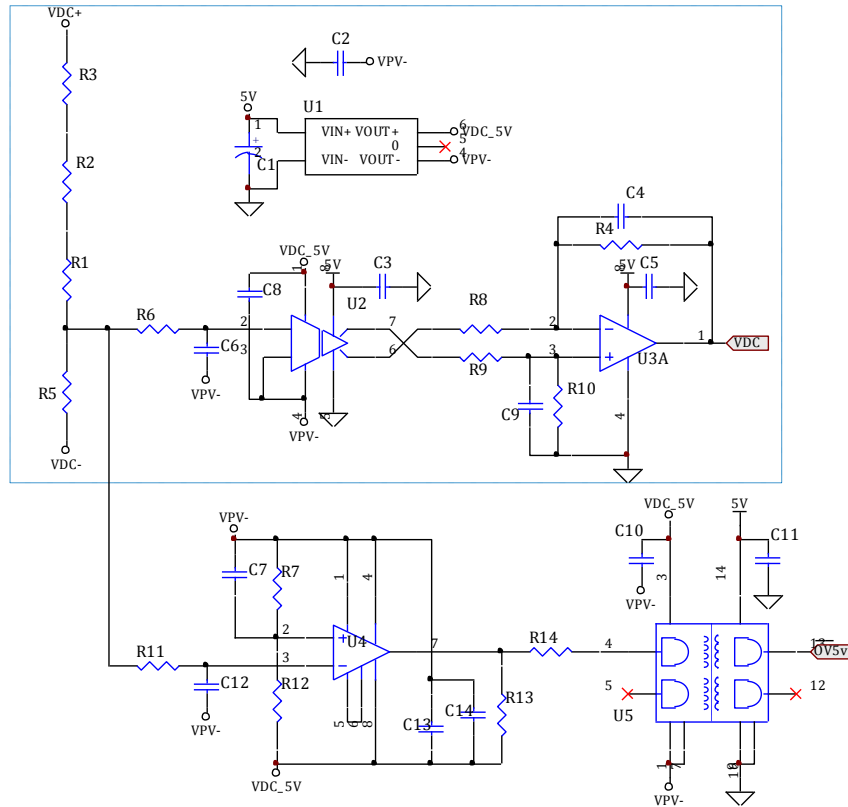
Αντίστοιχη λογική ακολουθείται για τη μέτρηση της τάσης του dc-ζυγού, όπως φαίνεται στο Σχ. Α.7. Σε αυτή την περίπτωση, η υποβιβασμένη τάση τροφοδοτείται παράλληλα σε ένα συγκριτή, U_4 , ο οποίος ενημερώνει τον ψηφιακό μικροεπεξεργαστή για τυχόν σφάλματα υπέρτασης. Το σήμα υπέρτασης απομονώνεται μέσω του ψηφιακού απομονωτή U_5 . Η αντίστοιχη λίστα υλικών φαίνεται στον Πίνακα Α.5. Για τη μέτρηση της τάσης εισόδου (τάση



Σχ. Α.6. Διάταξη μέτρησης της τάσης δικτύου.

Πίνακας Α.4. Λίστα εξαρτημάτων της διάταξης μέτρησης της εναλλασσόμενης τάσης δικτύου.

| Ποσότητα | Τιμή | Ονομασία | Ποσότητα | Τιμή | Ονομασία |
|----------|------------------|----------|----------|------------------------|----------|
| 1 | 4K53 | R3 | 1 | MPY20W1100F A00KSSD | C1 |
| 2 | 10K | R7 R9 | 1 | 10nF | C3 |
| 2 | 15K | R8 R1 | 3 | 100nF | C4 C5 C6 |
| 1 | 18K | R1 | 2 | 100pF | C7 C8 |
| 1 | 50R | R5 | 1 | ACPL-C87BT | U2 |
| 3 | 470K | R2 R4 R6 | 1 | OPA2376 | U3 |
| 1 | EEE1VA100W AR | C2 | 1 | TMA 0505S | U1 |



Σχ. A.7. Διάταξη μέτρησης της τάσης του dc-ζυγού και αναγνώριση σφάλματος υπέρτασης.

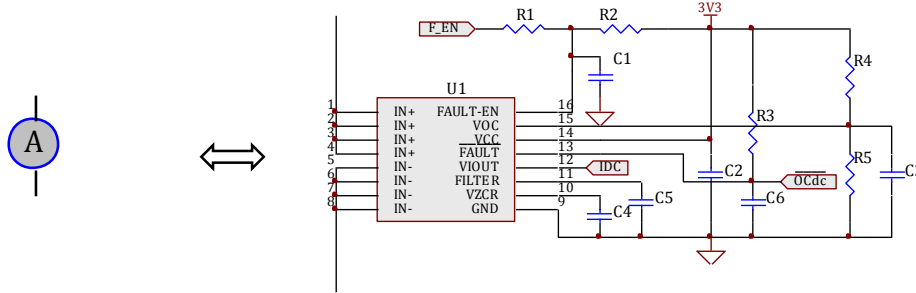
Πίνακας A.5. Λίστα εξαρτημάτων της διάταξης μέτρησης της τάσης του dc-ζυγού και αναγνώρισης υπέρτασης.

| Ποσότητα | Τιμή | Ονομασία | Ποσότητα | Τιμή | Ονομασία |
|----------|-------|-----------|----------|------------------------|-------------------------|
| 1 | 1K | R14 | 6 | 100nF | C3 C5 C8 C10 C11 C13 |
| 1 | 3.16K | R5 | 2 | 100pF | C4 C9 |
| 1 | 9K09 | R7 | 1 | EEE1VA100W AR | C1 |
| 3 | 10K | R8 R9 R13 | 1 | MPY20W1100F A00KSSD | C2 |
| 1 | 12K | R12 | 1 | ACPL-C87BT | U2 |
| 2 | 15K | R4 R10 | 1 | ADUM2210 | U5 |
| 2 | 50R | R6 R11 | 1 | LM311 | U4 |
| 3 | 470K | R1 R2 R3 | 1 | OPA2376 | U3 |
| 2 | 10nF | C6 C12 | 1 | TMA 0505S | U1 |
| 2 | 10uF | C7 C14 | | | |

του Φ/Β) απαιτείται μία ακόμη διάταξη, όμοια με αυτή που εσωκλείεται στην γαλάζια διακεκομμένη γραμμή του Σχ. A.7.

A2.2.3 Διάταξη μέτρησης ρεύματος

Όπως φαίνεται στο Σχ. A.8, κάθε διάταξη μέτρησης ρεύματος αποτελείται από το ολοκληρωμένο κύκλωμα U_1 (ACS710KLATR-12CB-T) και τα απαραίτητα περιφερειακά στοιχεία (αντιστάσεις / πυκνωτές). Η μέτρηση (pin 12) οδηγείται απευθείας στον



Σχ. Α.8. Διάταξη μέτρησης ρεύματος και αναγνώρισης υπερέντασης

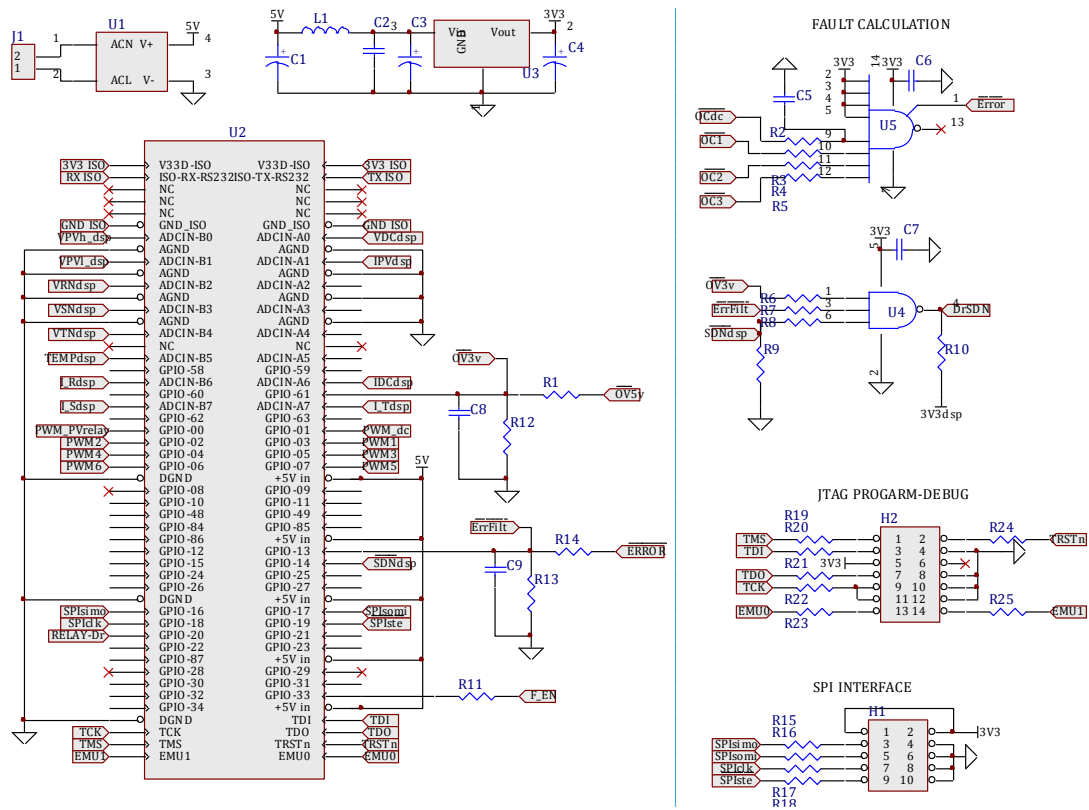
Πίνακας Α.6. Λίστα εξαρτημάτων της διάταξης μέτρησης ρεύματος και αναγνώρισης υπερέντασης.

| Ποσότητα | Τιμή | Ονομασία | Ποσότητα | Τιμή | Ονομασία |
|----------|------|----------|----------|--------------------|----------|
| 1 | 3K | R5 | 3 | 2nF | C1 C5 C6 |
| 1 | 7K15 | R4 | 1 | 10uF | C3 |
| 1 | 50R | R1 | 1 | 100nF | C2 |
| 2 | 100K | R2 R3 | 1 | ACS710KLATR-12CB-T | U1 |
| 1 | 1nF | C4 | | | |

μικροεπεξεργαστή, ενώ η ταχύτητα απόκρισης του U_1 σε σφάλματα υπερέντασης (pin 13) εξαρτάται από τη χωρητικότητα C_6 . Το όριο πάνω από το οποίο αναγνωρίζεται υπερένταση καθορίζεται μέσω του διαιρέτη τάσης $R_4 - R_5$. Το εύρος ζώνης του αισθητήρα ρεύματος είναι 120 kHz, ενώ ο ελάχιστος χρόνος αναγνώρισης σφάλματος είναι 1.9 μ s. Ο Πίνακας Α.6 συγκεντρώνει τα απαραίτητα ηλεκτρονικά εξαρτήματα.

A2.2.4 Κύκλωμα ελέγχου

Η καρδιά του κυκλώματος ελέγχου, που φαίνεται στο Σχ. Α.9, είναι η κάρτα ελέγχου TMS320F28335 ControlCard που ενσωματώνει τον ψηφιακό μικροεπεξεργαστή, καθώς και πλήθος άλλων επικουρικών στοιχείων, και συνδέεται στον αντιστροφέα μέσω διεπαφής DIM100. Η επικοινωνία του χρήστη με τον επεξεργαστή μέσω της πλακέτας διεπαφής (στην οποία περιλαμβάνεται η οθόνη LCD και τα πλήκτρα περιήγησης στο menu) πραγματοποιείται μέσω πρωτοκόλλου SPI (επαφή H_1), ενώ για τον προγραμματισμό και τη μεταφορά των δεδομένων (αποθηκευμένων τιμών στη μνήμη RAM) στον υπολογιστή χρησιμοποιείται το πρωτόκολλο JTAG (επαφή H_2). Στο κύκλωμα ελέγχου περιλαμβάνονται, επίσης, οι λογικές πύλες σύζευξης U_4 και U_5 , που συγκεντρώνουν όλα τα σήματα σφάλματος (υπερέντασης και υπέρτασης) και παράγουν το ενιαίο σήμα διακοπής της λειτουργίας του συστήματος, SDN . Για την τροφοδότηση των λογικών πυλών, των μετρητικών ρεύματος και των ψηφιακών απομονωτών των κυκλωμάτων οδήγησης απαιτείται ένας σταθεροποιητής τάσης, U_3 , με είσοδο +5 V και έξοδο +3.3 V. Τη λίστα των εξαρτημάτων συγκεντρώνει ο Πίνακας Α. 7.



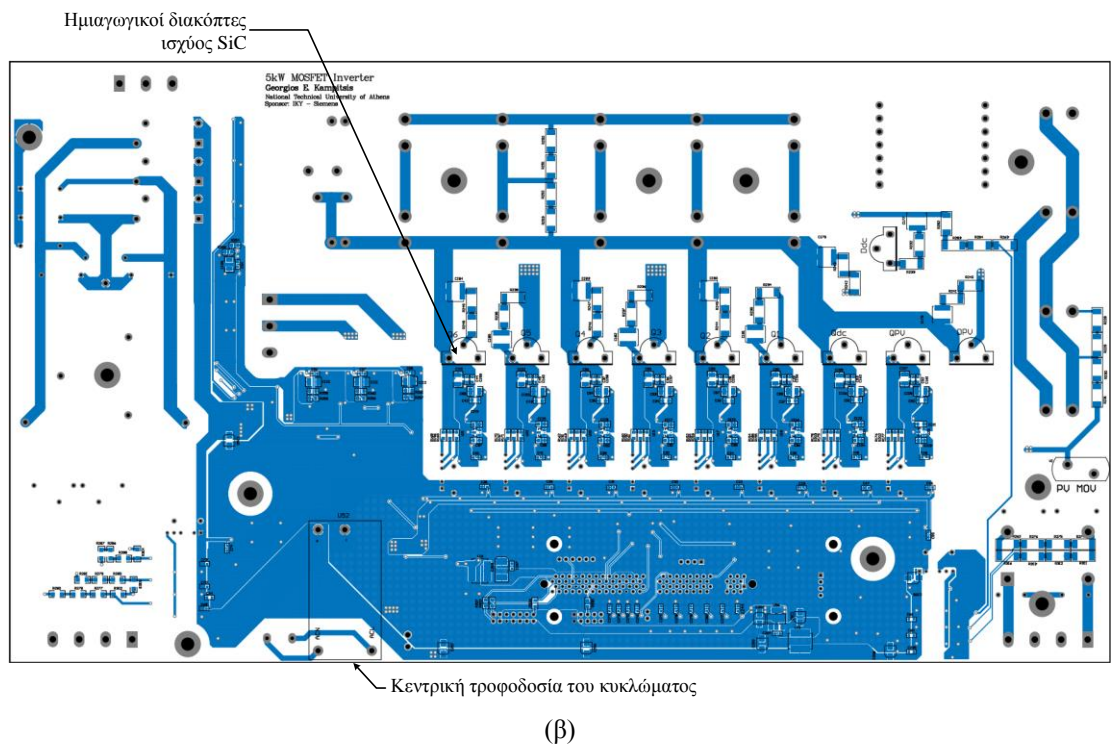
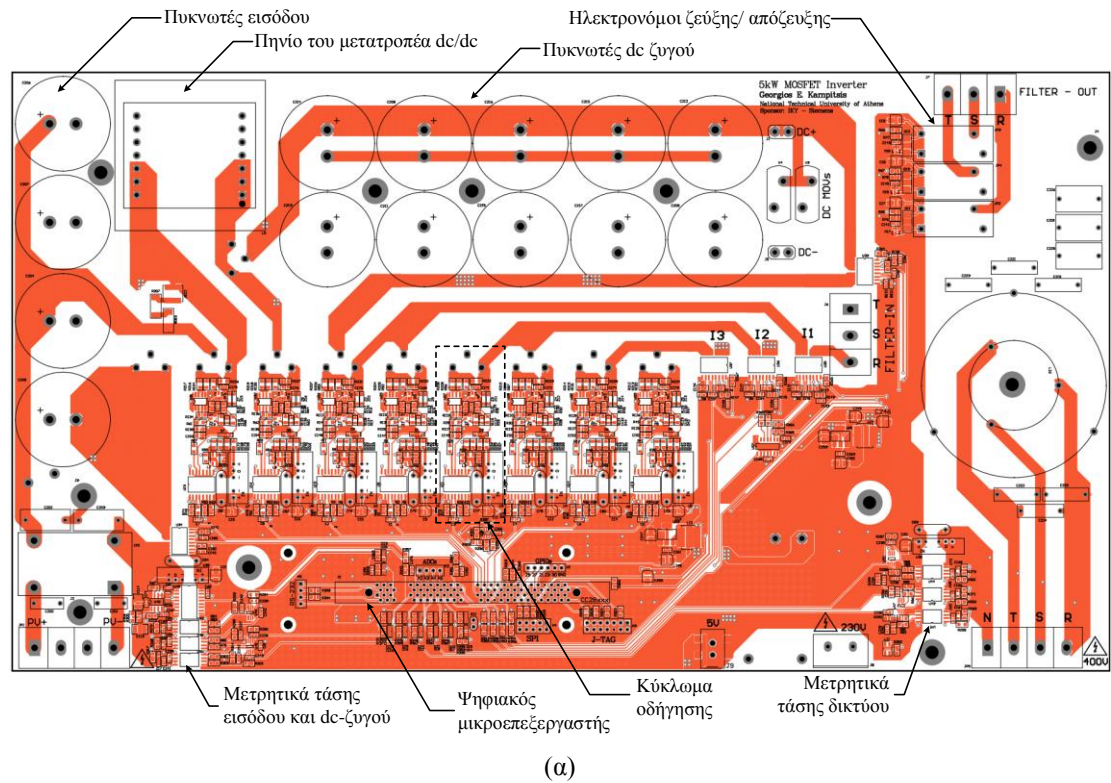
Σχ. Α.9. Κύκλωμα ελέγχου του τριφασικού αντιστροφέα.

Πίνακας Α. 7. Λίστα εξαρτημάτων του κυκλώματος ελέγχου του τριφασικού αντιστροφέα.

| Ποσότητα | Τιμή | Ονομασία | Ποσότητα | Τιμή | Ονομασία |
|----------|-------|------------------------------|----------|-----------------|----------|
| 1 | 0R | R11 | 1 | 100pF | C8 |
| 1 | 2K | R1 | 3 | EEE1VA100WAR | C1 C3 C4 |
| 1 | 3K | R12 | 1 | CD4068BM | U5 |
| 2 | 10K | R9 R10 | 1 | TMS320F28335 | U2 |
| 4 | 33R | R2 R3 R4 R5 | 1 | ECE20US05 | U1 |
| 1 | 100K | R13 | 1 | LD1117S33CTR | U3 |
| 15 | 150R | R6-R8 R14 R15 R16 R17-R25 | 1 | SN74LVC1G10DBVR | U4 |
| 1 | 1nF | C9 | 1 | CTB04VZ | J1 |
| 1 | 10nF | C5 | 1 | Header 5X2 | H1 |
| 3 | 100nF | C2 C6 C7 | 1 | Header 7X2 | H2 |

A2.2 Σχέδιο τυπωμένης πλακέτας

Η εμπρόσθια και πίσω όψη της τυπωμένης πλακέτας παρουσιάζονται στο Σχ. Α.10(α) και (β), αντίστοιχα. Οι μεγάλες επιφάνειες μηδενικού δυναμικού αποσκοπούν στη μείωση των παρασιτικών αυτεπαγωγών και, συνεπώς, την ισχυροποίηση του συστήματος έναντι του αγωγίμου και επαγόμενου θορύβου. Οι αποστάσεις των αγωγών ισχύος ικανοποιούν πλήρως τους διεθνείς κανονισμούς clearance / creepage, [257]–[259]. Οι ημιαγωγικοί διακόπτες SiC τοποθετούνται στην πίσω όψη της πλακέτας ώστε να προσαρμοστούν σε ενιαίο ψυκτικό σώμα.



Σχ. Α.10. (α) Εμπρόσθια και (β) πίσω όψη της τυπωμένης πλακέτας του τριφασικού αντιστροφέα.

Παράρτημα Β

Μοντελοποίηση των SiC JFETs Κάθετης Τάφρου

B.1. Περιγραφή του μοντέλου PSpice

Η ανάπτυξη των μοντέλων των υπό εξέταση ημιαγωγικών διακοπών SiC JFET πραγματοποιείται στο εξειδικευμένο πρόγραμμα PSpice Model Editor, το οποίο προσφέρει τη δυνατότητα εξαγωγής των παραμέτρων, μέσω των χαρακτηριστικών καμπυλών που παρέχει ο κατασκευαστής. Πιο συγκεκριμένα, οι παράμετροι προς εύρεση του μοντέλου του JFET καταγράφονται στον Πίνακα Β.1.

Η εξίσωση του μοντέλου που περιγράφει το ρεύμα κορεσμού δίνεται από την (B.1). Παράλληλα το ρεύμα υποδοχής και το ρεύμα που διαρρέει την εσωτερική δίοδο πύλης-πηγής περιγράφονται από τις εξισώσεις (B.2) και (B.3), αντίστοιχα, όπου q είναι το φορτίο του ηλεκτρονίου, K η σταθερά Boltzmann και T η θερμοκρασία σε βαθμούς Kelvin.

$$i_{D(sat)} = BETA \cdot (v_{GS} - VTO)^2 \cdot (1 + LAMBDA \cdot v_{DS}) \quad (B.1)$$

$$i_{DS} = I_S \cdot [\exp(qv_{DS} / KT) - 1] \quad (B.2)$$

Πίνακας Β.1. Λίστα παραμέτρων του μοντέλου του JFET του προγράμματος PSpice Model Editor.

| Παράμετρος | Επεξήγηση | Μονάδες |
|------------|---|----------------------|
| VTO | Τάση κατωφλίου | V |
| BETA | Παράμετρος διαγωγιμότητας | A / V ² |
| LAMBDA | Συντελεστής διαμόρφωσης μήκους καναλιού | V ⁻¹ |
| RD | Παρασιτική αντίσταση υποδοχής | Ω |
| RS | Παρασιτική αντίσταση πηγής | Ω |
| CGS | Παρασιτική χωρητικότητα πύλης-πηγής υπό συνθήκες μηδενικής πόλωσης | F |
| CGD | Παρασιτική χωρητικότητα πύλης-υποδοχής υπό συνθήκες μηδενικής πόλωσης | F |
| FC | Συντελεστής χωρητικότητας απογύμνωσης θετικής πόλωσης | - |
| PB | Πτώση τάσης πύλης-καναλιού | V |
| M | Συντελεστής κλιμάκωσης της ένωσης p-n πύλης | - |
| IS | Ρεύμα κορεσμού πύλης | A |
| ALPHA | Συντελεστής ιονισμού | V ⁻¹ |
| VK | Τάση γονάτου ιονισμού | V |
| VTOTC | Θερμοκρασιακός συντελεστής της παραμέτρου VTO | V / °C ⁻¹ |
| BETATCE | Θερμοκρασιακός (εκθετικός) συντελεστής της παραμέτρου BETA | % / °C ⁻¹ |

$$i_{GS} = I_S \cdot [\exp(qv_{GS} / KT) - 1] \quad (\text{B.3})$$

Οι εξισώσεις που περιγράφουν τις παρασιτικές χωρητικότητες του JFET είναι οι ακόλουθες:

$$C_{GS} = \begin{cases} C_{GS}(0) \left(1 - \frac{V_{GS}}{PB}\right)^{-M} & , V_{GS} \leq FC \cdot PB \\ C_{GS}(0)(1 - FC)^{-(1+M)} \left(1 - FC(1+M) + M \frac{V_{GS}}{PB}\right) & , V_{GS} > FC \cdot PB \end{cases} \quad (\text{B.4})$$

$$C_{GD} = \begin{cases} C_{GD}(0) \left(1 - \frac{V_{GD}}{PB}\right)^{-M} & , V_{GD} \leq FC \cdot PB \\ C_{GD}(0)(1 - FC)^{-(1+M)} \left(1 - FC(1+M) + M \frac{V_{GD}}{PB}\right) & , V_{GD} > FC \cdot PB \end{cases} \quad (\text{B.5})$$

B.2. Μοντελοποίηση του normally-on VT SiC JFET

Για την εκτίμηση της τιμής της παραμέτρου BETA του SiC JFET αξιοποιείται η χαρακτηριστική διαγωγιμότητας, g_{FS} , συναρτήσεως του ρεύματος υποδοχής. Οι τιμές της καμπύλης που εισάγονται στο πρόγραμμα αντιστοιχούν σε τάσεις v_{GS} που επιτρέπουν ρεύμα υποδοχής περίπου στο ήμισυ του μέγιστου επιτρεπτού ρεύματος και τάσεις v_{DS} που εξασφαλίζουν ότι ο ημιαγωγός βρίσκεται σε κατάσταση κορεσμού. Ωστόσο, στα φύλλα προδιαγραφών περιλαμβάνεται συχνά η χαρακτηριστική ρεύματος υποδοχής συναρτήσεως της τάσης πύλης. Συνεπώς, για τον προσδιορισμό της παραμέτρου BETA, απαιτείται ο υπολογισμός της πρώτης παραγώγου αυτής της καμπύλης. Στην περίπτωση του normally-on SiC JFET, η τιμή της παραμέτρου BETA υπολογίστηκε 1.46 A/V^2 .

Για την αποτίμηση της παραμέτρου LAMBDA χρησιμοποιείται η χαρακτηριστική αγωγιμότητας εξόδου (g_{OS}) συναρτήσεως του ρεύματος υποδοχής. Η χαρακτηριστική προκύπτει ουσιαστικά από την κλίση της καμπύλης του ρεύματος υποδοχής i_D συναρτήσεως της τάσης v_{DS} . Η κλίση της καμπύλης του ρεύματος στην περιοχή κορεσμού υπολογίζεται από τα πειραματικά δεδομένα του Σχ. 2.12 και η τιμή της παραμέτρου LAMBDA προκύπτει ίση με 0.034 V^{-1} .

Η τιμή της τάσης κατωφλίου, VTO, δίνεται πάντα στα φύλλα προδιαγραφών του τρανζίστορ ισχύος και μπορεί να εισαχθεί απευθείας στο πρόγραμμα μοντελοποίησης. Εναλλακτικά, παρέχεται η δυνατότητα υπολογισμού της παραμέτρου από τις χαρακτηριστικές μεταφορές του στοιχείου. Πιο συγκεκριμένα, για μία δεδομένη τιμή της v_{DS} , εισάγονται τα ζεύγη τιμών $v_{GS}-i_D$ όπως προέκυψαν από τις πειραματικά εξαχθείσες χαρακτηριστικές ορθής πόλωσης του Σχ. 2.12. Με τη δεύτερη τεχνική, η τιμή της VTO προκύπτει -6.67 V .

Ο προσδιορισμός των παρασιτικών χωρητικοτήτων είναι ένα από τα πιο σημαντικά στάδια για την αξιόπιστη προσομοίωση της διακοπτικής συμπεριφοράς των τρανζίστορ ισχύος. Οι χωρητικότητες C_{iss} , C_{oss} και C_{rss} , υπό συνθήκες μηδενικής πόλωσης μπορούν εύκολα να εξαχθούν από τα φύλλα προδιαγραφών του κατασκευαστή. Αξιοποιώντας τις σχέσεις (2.8), (2.9) και (2.10) προκύπτει ότι $CGS = C_{GS}(v_{DS}=0) = 550 \text{ pF}$ και $CGD = C_{GD}(v_{DS}=0) = 500 \text{ pF}$. Η παράμετρος FC διατηρείται στην προεπιλεγμένη τιμή (0.5), ενώ η παράμετρος PB προκύπτει από την χαρακτηριστική ορθής πόλωσης της πύλης και τίθεται ίση με 2.7 V . Εν συνεχεία, οι παραπάνω τιμές αντικαθίστανται στις εξισώσεις (B.4) και (B.5) με μόνη άγνωστη παράμετρο,

πλέον, τον συντελεστή M , ο οποίος προσδιορίζεται μέσω τεχνικής curve fitting, ίσως με $M=0.59$.

Στη συνέχεια συμπληρώνονται, για λόγους πληρότητας, οι τιμές των παραμέτρων που σχετίζονται με τα ρεύματα διαρροής, παρόλο που στην πραγματικότητα δε διαδραματίζουν ουσιαστικό ρόλο στην λειτουργία του διακόπτη ισχύος. Οι παράμετροι ALPHA και VK περιγράφουν το ρεύμα διαρροής της πύλης όταν το SiC FET είναι σε κατάσταση αγωγής. Η αποτίμηση των παραμέτρων αυτών ($ALPHA = 1.77$ και $VK = 0.1$) πραγματοποιείται βάσει της χαρακτηριστικής i_G-v_{GS} που παρέχεται στα φύλλα προδιαγραφών. Αντίθετα, οι παθητικές διαρροές πύλης σχετίζονται με το ρεύμα διαρροής της πύλης όταν το τρανζίστορ βρίσκεται σε κατάσταση αποκοπής, περιγράφονται από τις παραμέτρους ISR, NR, IS, N και XTI και επιλέχθηκαν μηδενικές.

Τέλος εισάγονται χειροκίνητα οι παράμετροι RD και RS, έτσι ώστε να συμπίπτουν οι καμπύλες της προσομοίωσης με τις dc χαρακτηριστικές του στοιχείου, σύμφωνα με τον κατασκευαστή ή τις πειραματικά εξαχθείσες καμπύλες. Επιλέχθηκε $RD=0.02\Omega$ και $RS=0.02\Omega$. Σημειώνεται ότι το περιβάλλον του PSpice Model Editor δεν προσφέρει τη δυνατότητα ρύθμισης της εσωτερικής αντίστασης πύλης και των παρασιτικών αυτεπαγωγών πύλης, πυγής και υποδοχής, που διαδραματίζουν καθοριστικό ρόλο στις διακοπτικές μεταβάσεις. Συνεπώς απαιτείται εξωτερική σύνδεση μίας αντίστασης $RG=0.5\ \Omega$ και τριών πηνίων σε κάθε ακροδέκτη του ημιαγωγού ισχύος με τιμές $LG = 9\ \text{nH}$, $LS = 7\ \text{nH}$ και $LD = 5\ \text{nH}$, αντίστοιχα.

Ο Πίνακας B.2 συγκεντρώνει τις εξαχθείσες τιμές των παραμέτρων του normally-on VT SiC JFETs.

Πίνακας B.2. Εξαχθείσες τιμές των παραμέτρων των normally-on και normally-off VT SiC JFETs.

| Παράμετρος | Normally-on VT SiC JFET | Παράμετρος | Normally-off VT SiC JFET |
|------------|---|------------|---|
| VTO | -6.67 V | VTO | 1.072 V |
| BETA | 1.46 A/V ² | BETA | 27 A/V ² |
| LAMDA | 0.034 V ⁻¹ | LAMDA | 0.0051 V ⁻¹ |
| RD | 0.02 Ω | RD | 0.02 Ω |
| RS | 0.02 Ω | RS | 0.02 Ω |
| CGS | 550 pF | CGS | 610 pF |
| CGD | 500 pF | CGD | 912 pF |
| FC | 0.5 | FC | 0.5 |
| PB | 2.7 V | PB | 2.6 V |
| M | 0.59 | M | 0.92 |
| IS | 1·10 ⁻¹⁴ A | IS | 1·10 ⁻¹⁴ A |
| ALPHA | 1.77 V ⁻¹ | ALPHA | 1.12 V ⁻¹ |
| VK | 0.1 V | VK | 0.1 V |
| VTOTC | 0.5·10 ⁻³ V / °C ⁻¹ | VTOTC | 0.5·10 ⁻³ V / °C ⁻¹ |
| BETATCE | -30 % / °C ⁻¹ | BETATCE | -30 % / °C ⁻¹ |

B.3. Μοντελοποίηση του normally-off VT SiC JFET

Αντίστοιχη μεθοδολογία ακολουθείται για τον υπολογισμό των παραμέτρων του normally-off VT SiC JFETs. Οι τιμές των παραμέτρων συγκεντρώνονται στον Πίνακα Β.2, όπου ξεχωρίζει η θετική τάση κατωφλίου αλλά και η σχετικά υψηλή τιμή της χωρητικότητας Miller.

Παράρτημα Γ

Λίστες Συμβόλων και Ακρωνυμίων

Λίστα Συμβόλων

| Σύμβολο | Περιγραφή |
|--------------------------|--|
| C_{ac} | Χωρητικότητα επιτάχυνσης των μεταβάσεων στο προτεινόμενο κύκλωμα οδήγησης |
| C_{DC} | Χωρητικότητα του dc-ζυγού |
| C_{DS}, C_{GD}, C_{GS} | Παρασιτική χωρητικότητα υποδοχής-πηγής, πύλης-υποδοχής και πύλης-πηγής, αντίστοιχα |
| C_g | Εξωτερική χωρητικότητα παράλληλα συνδεδεμένη στους ακροδέκτες πύλης-πηγής |
| C_{iss} | Παρασιτική χωρητικότητα εισόδου |
| C_{oss} | Παρασιτική χωρητικότητα εξόδου |
| C_{PV} | Χωρητικότητα εισόδου του μετατροπέα dc/dc |
| C_{rss} | Παρασιτική χωρητικότητα ανάστροφης μεταφοράς |
| D_f, D_n | Δίοδοι του σταδίου εξόδου του προτεινόμενου κυκλώματος οδήγησης |
| D_{GD} | Εσωτερική διάδοδος πύλης-υποδοχής των SiC JFETs |
| D_{GS} | Εσωτερική διάδοδος πύλης-πηγής των SiC JFETs |
| D_{STEP} | Βήμα αύξησης/μείωσης του βαθμού χρησιμοποίησης (duty cycle) |
| E_c | Κρίσιμη ενέργεια αντοχής σε βραχυκύκλωμα |
| E_{cap} | Αποθηκευμένη ενέργεια ενός πυκνωτή |
| E_F | Ηλεκτρικό πεδίο διάσπασης |
| E_g | Ενεργειακό διάκενο |
| E_{on} | Απώλειες ενέργειας ενός ημιαγωγικού διακόπτη στη μόνιμη κατάσταση αγωγής |
| E_{sw-on}, E_{sw-off} | Καταναλισκόμενη ενέργεια κατά τη μετάβαση ενός τρανζίστορ ισχύος σε αγωγή και αποκοπή αντίστοιχα |
| f | Συχνότητα του δικτύου σε Hz |
| $f_{0-Notch}$ | Συχνότητα συντονισμού του ζωνοφρακτικού φίλτρου |
| G | Ακτινοβολία |
| I_{base} | Ρεύμα βάσης του ανά μονάδα συστήματος |
| i_{CGD} | Ρεύμα που διαρρέει την παρασιτική χωρητικότητα Miller, C_{GD} |
| i_D | Ρεύμα υποδοχής του ημιαγωγικού διακόπτη |
| $i_{D(sat)}$ | Ρεύμα κορεσμού υποδοχής |
| i_d, i_q | Ρεύματα εξόδου του αντιστροφέα στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς |

| | |
|-------------------------|---|
| i_{diode} | Ρεύμα διόδου |
| i_{D-nom} | Μέγιστο ρεύμα υποδοχής συνεχούς λειτουργίας ενός ημιαγωγικού διακόπτη |
| i_G | Ρεύμα πύλης του ημιαγωγικού διακόπτη |
| $i_{G(fwd)}$ | Ρεύμα πύλης του ημιαγωγικού διακόπτη κατά την ορθή πόλωσης |
| i_{G-br} | Ρεύμα κατάρρευσης της ένωσης πύλης-πηγής του του ημιαγωγικού διακόπτη |
| i_{induct} | Ρεύμα πηνίου της διάταξης διπλού παλμού |
| i_L | Ρεύμα φορτίου |
| I_{max} | Μέγιστη επιτρεπόμενη τιμή του ρεύματος εξόδου του αντιστροφέα |
| I_{nom} | Ονομαστικό ρεύμα εξόδου του αντιστροφέα |
| i_{peak} | Μέγιστη τιμή του ρεύματος ενός ημιαγωγικού διακόπτη σε συνθήκες βραχυκύκλωσης |
| i_{q_FRT} | Άεργος συνιστώσα του ρεύματος σύμφωνα με τους κώδικες δικτύου |
| $I_{PV(SC)}$ | Ρεύμα βραχυκύκλωσης της φωτοβολταϊκής συστοιχίας |
| $I_{rev-nom}$ | Μέγιστο ανάστροφο ρεύμα συνεχούς λειτουργίας ενός ημιαγωγικού διακόπτη |
| I_{rr} | Μέγιστο ρεύμα ανάστροφης αποκατάστασης διόδου |
| i_{sat} | Ρεύμα κορεσμού του ημιαγωγικού διακόπτη σε συνθήκες βραχυκύκλωσης |
| i_{SC} | Ρεύμα βραχυκύκλωσης |
| i_{α}, i_{β} | Ρεύματα εξόδου του αντιστροφέα στο στατό πλαίσιο αναφοράς |
| k | Κέρδος της διάταξης παραγωγής κάθετων σημάτων, QSG |
| K_p, K_i | Κέρδος αναλογικού και ολοκληρωτικού όρου αντίστοιχα |
| L | Επαγωγικό φορτίο |
| L_G | Παρασιτική αυτεπαγωγή πύλης |
| L_S | Παρασιτική αυτεπαγωγή του κυκλώματος ισχύος |
| P_{base} | Ισχύς βάσης του ανά μονάδα συστήματος |
| P_{lim} | Όριο ισχύος της Φ/Β γεννήτριας σε συνθήκες βύθισης τάσης του δικτύου |
| P_{max-on} | Μέγιστη στιγμιαία καταναλισκόμενη ισχύς κατά τη μετάβαση ενός ημιαγωγού |
| $P_{max-off}$ | σε αγωγή και αποκοπή, αντίστοιχα |
| P_{mp} | Μέγιστη ισχύς της φωτοβολταϊκής γεννήτριας |
| P_{mp0} | Μέγιστη ισχύς της φωτοβολταϊκής γεννήτριας στις πρότυπες συνθήκες |
| P_{noise} | Ισχύς του θορύβου |
| P_{PV} | Τρέχουσα ισχύς του φωτοβολταϊκού |
| P_{signal} | Ισχύς του σήματος |
| q | Μετατόπιση φάσης κατά -90° |
| Q_G | Φορτίο πύλης του SiC JFET |
| Q_{Notch} | Συντελεστής ποιότητας του ζωνοφρακτικού φίλτρου |
| Q_{rr} | Φορτίο ανάστροφης αποκατάστασης |
| $R_{channel}$ | Αντίσταση του καναλιού |
| R_{drift} | Αντίσταση της περιοχής διάχυσης |
| R_{drive} | Σειριακή αντίσταση του κυκλώματος οδήγησης |
| R_{DS-on} | Ισοδύναμη αντίσταση υποδοχής-πηγής ενός ημιαγωγού σε κατάσταση αγωγής |

| | |
|-----------------------------|--|
| R_f, R_n, R_{ac} | Αντιστάσεις του σταδίου εξόδου του προτεινόμενου κυκλώματος οδήγησης |
| R_G, R_S, R_D | Παρασιτική αντίσταση πύλης, πηγής και υποδοχής αντίστοιχα |
| R_{gs} | Εξωτερική αντίσταση παράλληλα συνδεδεμένη στους ακροδέκτες πύλης-πηγής |
| R_{off} | Αντίσταση μετάβασης του ημιαγωγού σε αποκοπή |
| R_{on} | Αντίσταση μετάβασης του ημιαγωγού σε αγωγή |
| R_s | Παρασιτική αντίσταση |
| R_{SOFT} | Αντίσταση ομαλής σβέσης |
| T_{ADC} | Χρόνος δειγματοληψίας των σημάτων τάσης και ρεύματος |
| T_{amb} | Θερμοκρασία περιβάλλοντος |
| $T_{cm1}, T_{cm2}, T_{cm3}$ | Χρόνου μη αγωγής των άνω διακοπτικών στοιχείων κάθε ημιγέφυρας, σύμφωνα με την SVM |
| $T_{control}$ | Περίοδος εκτέλεσης του ελέγχου ρεύματος |
| T_{DB} | Διάστημα νεκρού χρόνου |
| t_{d-on}, t_{d-off} | Χρόνος καθυστέρησης μετάβασης σε αγωγή και αποκοπή, αντίστοιχα |
| $Temp$ | Θερμοκρασία φωτοβολταϊκού |
| T_{MPPT} | Περίοδος εκτέλεσης του αλγορίθμου MPPT |
| t_{on}, t_{off} | Διάρκεια μεταβατικού αγωγής και αποκοπής, αντίστοιχα |
| T_{PLL} | Περίοδος εκτέλεσης του αλγορίθμου PLL |
| t_r, t_f | Χρόνος ανόδου και καθόδου αντίστοιχα |
| t_{rr} | Χρόνος ανάστροφης αποκατάστασης |
| t_{SC} | Διάρκεια του βραχυκυκλώματος |
| T_{sim} | Μέγιστο βήμα προσομοίωσης |
| T_{sw} | Διακοπτική περίοδος |
| t_a, t_b, t_o | Χρόνου συμμετοχής των δύο εγγύτερων και μηδενικών χωρικών διανυσμάτων της τεχνικής SVM |
| v^* | Χωρικό διάνυσμα της τεχνικής SVM |
| v_a, v_b, v_c | Ενεργός τιμή των τριών φασικών τάσεων του δικτύου |
| v_a^+, v_b^+, v_c^+ | Τάσεις δικτύου θετικής και αρνητικής ακολουθίας, αντίστοιχα |
| v_a^-, v_b^-, v_c^- | |
| V_{base} | Τάση βάσης του ανά μονάδα συστήματος |
| V_{br} | Τάση κατάρρευσης |
| v_{ds}, v_q | Τάσεις δικτύου στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς |
| v_d^+, v_q^+ | Τάσεις θετικής και αρνητικής ακολουθίας στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς |
| v_d^-, v_q^- | |
| V_{dc} | Τάση dc-ζυγού |
| V_{dc0} | Τάση αναφοράς του dc-ζυγού |
| V_{DD} | Θετική τάση τροφοδοσίας του κυκλώματος οδήγησης |
| V_{Df}, V_{Dn} | Πτώση τάσης των διόδων D_f και D_n αντίστοιχα του κυκλώματος οδήγησης |
| v_{DS} | Διαφορά δυναμικού μεταξύ των ακροδεκτών υποδοχής-πηγής |
| V_{DS-on} | Πτώση τάσης υποδοχής-πηγής στη μόνιμη κατάσταση αγωγής |

| | |
|-----------------------------|--|
| V_f | Πτώση τάσης διόδου |
| v_g | Ενεργός τιμή της φασικής τάσης δικτύου |
| v_{GD} | Διαφορά δυναμικού μεταξύ των ακροδεκτών πύλης-υποδοχής |
| V_{GD-th} | Τάση κατωφλίου της ένωσης πύλης-υποδοχής |
| v_{GS} | Διαφορά δυναμικού μεταξύ των ακροδεκτών πύλης-πηγής |
| $V_{GS(fwd)}$ | Τάση πύλης-πηγής κατά την ορθή πόλωση του ημιαγωγού |
| V_{GS-br} | Τάση κατάρρευσης της ένωσης πύλης-πηγής |
| V_{GS-th} | Τάση κατωφλίου της ένωσης πύλης-πηγής |
| v_{inv} | Ενεργός τιμή της φασικής τάσης εξόδου του αντιστροφέα |
| $V_{knee(on)}$ | Τάσης γονάτου των παρασιτικών διόδων D_{GS} και D_{GD} του normally-on και |
| $V_{knee(off)}$ | normally-off SiC JFET, αντίστοιχα |
| V_{mp} | Τάση φωτοβολταϊκού στο σημείο μέγιστης ισχύος |
| V_{noise} | Πλάτος του θορύβου |
| $V_{plateau}$ | Τάση plateau της επαφής πύλης-πηγής |
| V_{PT} | Τάση διάτρησης της πύλης |
| $V_{PV(OC)}$ | Τάση ανοικτοκύκλωσης της φωτοβολταϊκής συστοιχίας |
| V_{ref} | Τάση αναφοράς του συγκριτή αναγνώρισης υπερέντασης |
| V_{sat} | Οριακή ταχύτητα ολίσθησης ηλεκτρονίων |
| V_{signal} | Πλάτος του σήματος |
| V_{SS} | Αρνητική τάση τροφοδοσίας του κυκλώματος οδήγησης |
| $v_{\alpha}^*, v_{\beta}^*$ | Συνιστώσες του χωρικού διανύσματος της τεχνικής SVM στο στατό πλαίσιο αναφοράς |
| v_{α}, v_{β} | Τάσεις δικτύου στο στατό πλαίσιο αναφοράς |
| $v_{\alpha}^+, v_{\beta}^+$ | Τάσεις θετικής και αρνητικής ακολουθίας στο στατό πλαίσιο αναφοράς |
| $v_{\alpha}^-, v_{\beta}^-$ | |
| $v_{\alpha\beta}^f$ | Έξοδος του ζωνοπερατού φίλτρου 2 ^{ας} τάξεως DSOGI |
| δ | Διαφορά φάσης της τάσης δικτύου από την τάση εξόδου του αντιστροφέα |
| ΔT_{sag} | Χρονικό διάστημα της βύθισης τάσης του δικτύου |
| ϵ_r | Διηλεκτρική σταθερά |
| θ_{PLL} | Φάση εξόδου του αλγορίθμου PLL |
| λ | Θερμική αγωγιμότητα |
| μ_n, μ_p | Αγωγιμότητα ηλεκτρονίων και οπών αντίστοιχα |
| ω_0 | Συχνότητα συντονισμού του ελεγκτή PR |
| ω_c | Συχνότητα αποκοπής 3 dB |
| ω_{PLL} | Συχνότητα εξόδου του αλγορίθμου PLL |

Λίστα Ακρωνυμίων

| Ακρόνυμο | Αγγλική Ορολογία | Ελληνική Ορολογία |
|----------|--|---|
| ADC | Analog to Digital Conversion | Μετατροπή αναλογικού σήματος σε ψηφιακό |
| BJT | Bipolar Transistor | Διπολικό τρανζίστορ επαφής |
| BNC | Bayonet Neill-Concelman | - |
| DDSRF | Decoupled Double Synchronous Reference Frame | Μέθοδος διπλής απόζευξης στο σύγχρονα στρεφόμενο πλαίσιο αναφοράς |
| DG | Distributed Generation | Διεσπαρμένη παραγωγή |
| DM | Depletion Mode | JFET τύπου αραίωσης |
| DSC | Digital Signal Controller | Ψηφιακός μικροεπεξεργαστής |
| DSOGI | Double Second Order Generalized Integrator | Γενικευμένος ολοκληρωτής δευτέρας τάξεως |
| DUT | Device Under Test | Ημιαγωγικό στοιχείο υπό εξέταση |
| EM | Enhancement Mode | JFET τύπου πύκνωσης |
| EMI | Electromagnetic Interference | Ηλεκτρομαγνητική παρενόχληση |
| EN | Enable | Σήμα επίτρησης του κυκλώματος οδήγησης |
| ESR | Equivalent Series Resistance | Ισοδύναμη σειριακή αντίσταση |
| ESS | Energy Storage Systems | Διατάξεις αποθήκευσης ενέργειας |
| FET | Field Effect Transistor | Τρανζίστορ επίδρασης πεδίου |
| FRT | Fault Ride Through | Αδιάλειπτη λειτουργία σε σφάλματα δικτύου |
| FUL | Fault Under Load | Σφάλμα υπό φορτίο |
| GaN | Gallium Nitride | Νιτρικό γάλλιο |
| HFT | High Frequency Transformer | Υψίσυχνος μετασχηματιστής |
| HSF | Hard Switch Fault | Σφάλμα κατά τη μεταγωγή |
| HV - YT | High Voltage | Υψηλή Τάση |
| HVDC | High Voltage Direct Current | Μετατροπέας συνεχούς ρεύματος υψηλής τάσης |
| IGBT | Insulated Gate Bipolar Transistor | Διπολικό τρανζίστορ μονωμένης πύλης |
| JFET | Junction FET | Τρανζίστορ επίδρασης πεδίου ένωσης |
| JGD | JFET Gate Drive | Κύκλωμα οδήγησης του JFET |
| LC | Lateral Channel | JFET πλευρικού καναλιού |
| LCD | Liquid-Cristal-Display | Οθόνη υγρών κρυστάλλων |
| LV - XT | Low Voltage | Χαμηλή Τάση |
| MOSFET | Metal Oxide FET | Τρανζίστορ επίδρασης πεδίου μονωμένης πύλης |
| MOV | Metal-Oxide Varistor | Μεταβλητή αντίσταση οξειδίου μετάλλου |

| | | |
|-----------|-----------------------------------|--|
| MPPT | Maximum Power Point Tracking | Αλγόριθμος ανίχνευσης μέγιστης ισχύος |
| M/Σ | Transformer | Μετασχηματιστής |
| OC | Overcurrent | Σήμα υπερέντασης |
| P&O | Perturb and Observe | Αλγόριθμος διαταραχής και παρατήρηση |
| PCC - ΣΚΣ | Point of Common Coupling | Σημείο Κοινής Σύνδεσης |
| PD | Proportional-Derivative | Ελεγκτής αναλογικού-διαφορικού όρου |
| PF | Power Fail | Σήμα απώλειας της τροφοδοσίας |
| PI | Proportional-Integral | Ελεγκτής αναλογικού-ολοκληρωτικού όρου |
| PLL | Phase Locked Loop | Διάταξη κλειδώματος φάσης |
| PR | Proportional-Resonant | Ελεγκτής συντονισμού |
| PV - Φ/B | Photovoltaic | Φωτοβολταϊκό |
| PWM | Pulse Width Modulation | Τεχνική διαμόρφωσης εύρους παλμών |
| QSG | Quadrature Signal Generator | Διάταξη παραγωγής κάθετων σημάτων |
| RAM | Random Access Memory | Μνήμη τυχαίας προσπέλασης |
| R-C-D | Resistor-Capacitor-Diode driver | Κύκλωμα οδήγησης αντίστασης-πυκνωτή-διόδου |
| RES - ΑΠΕ | Renewable Energy Sources | Ανανεώσιμες Πηγές Ενέργειας |
| RPI | Reactive Power Injection | Έγχυση αέργου ισχύος |
| SBD | Schottky Barrier Diode | Δίοδος Schottky φραγμού |
| SC | Short Circuit | Βραχυκύκλωμα |
| SCWT | Short Circuit Withstand Time | Χρόνος αντοχής σε βραχυκύκλωμα |
| SDN | Shutdown | Σήμα διακοπής της λειτουργίας του συστήματος |
| SiC | Silicon Carbide | Καρβίδιο του πυριτίου |
| SJ | Super-Junction | MOSFET υπερένωσης |
| SMD | Surface Mounted Devices | Στοιχεία επιφανειακής στήριξης |
| SOA | Safe Operating Area | Περιοχή ασφαλούς λειτουργίας |
| SPWM | Sinusoidal Pulse Width Modulation | Ημιτονοειδής διαμόρφωση εύρους παλμών |
| SRF | Synchronous Reference Frame | Σύγχρονα στρεφόμενο πλαίσιο αναφοράς |
| STC | Standard Test Conditions | Πρότυπες συνθήκες |
| SVM | Space Vector Modulation | Διαμόρφωση παλμών με χρήση χωρικών διανυσμάτων |
| THD | Total Harmonic Distortion | Συντελεστής ολικής αρμονικής παραμόρφωσης |
| TL | Transformerless | Δίχως μετασχηματιστή απομόνωσης |
| VT | Vertical Trench | JFET κάθετης τάφρου |
| WBG | Wide Band Gap | Υψηλό ενεργειακό διάκενο |
| ZVS | Zero Voltage Switch | Μεταγωγή μηδενικής τάσης |

Δημοσιεύσεις σε διεθνή επιστημονικά περιοδικά

- [J1] E. Batzelis, **G. Kampitsis**, S. Manias and S. Papathanassiou “Direct MPP Calculation in Terms of the Single-Diode PV Model Parameters”, *IEEE Transactions on Energy Conversion*, vol. 30, no. 1, pp. 226–236, 2014.
doi: 10.1109/TEC.2014.2356017
- [J2] **G. Kampitsis**, S. Papathanassiou and S. Manias, “Comparative evaluation of the short-circuit withstand capability of 1.2 kV silicon carbide (SiC) power transistors in real life applications”, *Elsevier, Microelectronics Reliability*, vol. 55, no. 12, pp. 2640–2646, 2015.
doi: 10.1016/j.microrel.2015.09.012
- [J3] **G. Kampitsis**, E. Gati, S. Manias and S. Papathanassiou, “Utilization of SiC MOSFETs in Voltage Source Inverter of Inductive Power Transfer Systems for Enduring Capacitive Loads”, in *Silicon Carbide and Related Materials, Materials Science Forum*, vol. 858, pp. 1082–1086, 2016.
doi: 10.4028/www.scientific.net/MSF.858.1082
- [J4] **G. Kampitsis**, A. Tsoumanis, K. Gallos, S. Papathanassiou and S. Manias, “Experimental Investigation of the Response of Different PLL Algorithms”, in *Materials Science Forum*, vol. 856, pp. 291–296, 2016.
doi: 10.4028/www.scientific.net/MSF.856.291
- [J5] **G. Kampitsis**, S. Papathanassiou and S. Manias, “Comparative Analysis of the Thermal Stress of Si and SiC MOSFETs during Short Circuits”, in *Materials Science Forum*, vol. 856, pp. 362–367, 2016
doi: 10.4028/www.scientific.net/MSF.856.362
- [J6] L. Papini, C. Gerada, **G. Kampitsis** and A. Kladas, “Advanced Materials for Extreme Environment Aerospace Actuators”, in *Materials Science Forum*, vol. 856, pp. 119–124, 2016.
doi: 10.4028/www.scientific.net/MSF.856.119
- [J7] S. Kokosis, I. Andreadis, **G. Kampitsis**, P. Pachos and S. Manias, “Forced current balancing of parallel connected SiC JFETs during forward and reverse conduction mode” in *IEEE Transactions on Power Electronics*, April, 2016.
doi: 10.1109/TPEL.2016.2553133

- [J8] E. Gati, **G. Kampitsis** and S. Manias, “Variable Frequency Controller for Inductive Power Transfer in Dynamic Conditions”, in *IEEE Transactions on Power Electronics*, April, 2016.
doi: 10.1109/TPEL.2016.2555963
- [J9] E. Batzelis, **G. Kampitsis** and S. Papathanassiou “Power Reserves Control for PV Systems with Real-Time MPP Estimation via Curve Fitting”, *IEEE Transactions on Sustainable Energy*, **under review**
-
-

Δημοσιεύσεις σε διεθνή συνέδρια

- [C1] **G. Kampitsis**, S. Papathanassiou and S. Manias, “Performance Consideration of an AC Coupled Gate Drive Circuit With Forward Bias for Normally-on SiC JFETs”, in *IEEE ECCE*, Denver, CO, pp. 3224–3229, September 2013.
- [C2] **G. Kampitsis**, P. Stefas, N. Chrysogelos, S. Papathanassiou and S. Manias, “Assessment of the Reverse Operational Characteristics of SiC JFETs in a Diode-Less Inverter”, in *IEEE IECON*, Vienna, pp. 477–482, November 2013.
- [C3] **G. Kampitsis**, M. Antivachis, S. Kokosis, S. Papathanassiou and S. Manias, “An accurate Matlab/Simulink Based SiC MOSFET Model for Power Converter Applications”, in *IEEE APEC*, Charlotte, NC, pp 1058–1064, March 2015.
- [C4] E. Gati, **G. Kampitsis**, I. Stavropoulos, S. Papathanassiou and S. Manias, “Wireless Phase - Locked Loop Control for Inductive Power Transfer Systems”, in *IEEE APEC*, Charlotte, NC, pp 1601–10607, March 2015.
- [C5] **G. Kampitsis**, A. Tsoumanis, S. Papathanassiou and S. Manias, “Experimental Investigation of the DSOGI PLL Response to Grid Disturbances for PV System Applications”, in *JAPMED’9*, Sofia, Bulgaria, July 2015.
- [C6] **G. Kampitsis**, S. Papathanassiou and S. Manias, “Comparative Analysis of the Thermal Stress of Si and SiC MOSFETs during Short Circuits”, in *JAPMED’9*, Sofia, Bulgaria, July 2015.
- [C7] **G. Kampitsis**, E. Batzelis, E. Gati, S. Papathanassiou and S. Manias, “Electro-thermal characterization of 1.2 kV normally-on SiC JFETs under hard switch fault through large stray inductance”, in *IEEE EPE*, Geneva, Switzerland, pp. 1–9, Sept. 2015.
- [C8] E. Gati, **G. Kampitsis** and S. Manias, “Output power increase of a series-series compensated inductive power transfer system via asymmetric loading”, in *IEEE EPE*, Geneva, Switzerland, pp. 1–9, Sept. 2015.
- [C9] **G. Kampitsis**, E. Gati, S. Manias and S. Papathanassiou, “Utilization of SiC MOSFETs in Voltage Source Inverter of Inductive Power Transfer System for Enduring Capacitive Loads”, in *ICSCRM*, Giardini, Italy, October 2015.
- [C10] **G. Kampitsis**, E. Batzelis, and S. Papathanassiou “Power Balance Control for a Two-Stage Solar Inverter with Low Voltage Ride through Capability”, in *PVSEC*, Munich, Germany, June 2016.
- [C11] E. Batzelis, **G. Kampitsis**, and S. Papathanassiou “A MPPT Algorithm for Partial Shading Conditions Employing Curve Fitting”, in *PVSEC*, Munich, Germany, June 2016.
-

- [1] European Photovoltaic Industry Association (EPIA), “Global market outlook for solar power / 2015-2019.” Market Report, 2015.
- [2] Ε. Γεωργούλας, “Ανάλυση λειτουργίας φωτοβολταϊκών πλαισίων άμορφου πυριτίου υπό συνθήκες μερικής σκίασης,” Διπλωματική Εργασία, Σχολή Ηλεκτρολόγων Μηχανικών & Μηχανικών Υπολογιστών, ΕΜΠ, 2013.
- [3] Ι. Καπογιάννη, “Έναισθητοποίηση διοξειδίου του τιτανίου με κβαντικές τελείες ημιαγωγίων σουλφιδίων PbS και CdS,” Διπλωματική Εργασία, Σχολή Εφαρμοσμένων Μαθηματικών & Φυσικών Επιστημών, ΕΜΠ, 2011.
- [4] M. A. Green, P. A. Basore, N. Chang, D. Clugston, R. Egan, R. Evans, D. Hogg, S. Jarnason, M. Keevers, P. Lasswell, J. O’Sullivan, U. Schubert, A. Turner, S. R. Wenham, and T. Young, “Crystalline silicon on glass (CSG) thin-film solar cell modules,” *Elsevier, Sol. Energy*, vol. 77, no. 6, pp. 857–863, Dec. 2004.
- [5] Ι. Λαγόπουλος, “Πειραματική μελέτη φωτοβολταϊκών στοιχείων λεπτών υμενίων,” Διπλωματική Εργασία, Σχολή Ηλεκτρολόγων Μηχανικών & Μηχανικών Υπολογιστών, ΕΜΠ, 2011.
- [6] The German Energy Society, *Planning and installing photovoltaic systems: a guide for installers, architects, and engineers*, 2nd ed. London: Earthscan, 2008.
- [7] Α. Πέππα, “Μοντέλο ενεργειακής απόδοσης φωτοβολταϊκής συστοιχίας,” Διπλωματική Εργασία, Σχολή Ηλεκτρολόγων Μηχανικών & Μηχανικών Υπολογιστών, ΕΜΠ, 2008.
- [8] T. Kerekes, R. Teodorescu, P. Rodriguez, G. Vazquez, and E. Aldabas, “A New High-Efficiency Single-Phase Transformerless PV Inverter Topology,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 1, pp. 184–191, Jan. 2011.
- [9] C. J. Cass, R. Burgos, F. Wang, and D. Boroyevich, “Three-Phase Ac Buck Rectifier using Normally-On SiC JFETs at 150 kHz Switching Frequency,” in *2007 IEEE Power Electronics Specialists Conference*, 2007, no. 0179, pp. 2162–2167.
- [10] J. Biela, M. Schweizer, S. Waffler, and J. W. Kolar, “SiC versus Si - Evaluation of Potentials for Performance Improvement of Inverter and DC-DC Converter Systems by SiC Power Semiconductors,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 7, pp. 2872–2882, Jul. 2011.
- [11] J. Rabkowski, D. Pefitsis, and H. Nee, “Design steps towards a 40-kVA SiC inverter with an efficiency exceeding 99.5%,” in *27th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2012, pp. 1536–1543.
- [12] J. F. Kelly, P. Barnes, and G. R. Fisher, “Long period polytype boundaries in silicon carbide,” *Ferroelectrics*, vol. 250, no. 1, pp. 187–190, Feb. 2001.
- [13] L. Tolbert, B. Ozpineci, S. K. Islam, and M. S. Chinthavalli, “Wide bandgap semiconductors for utility applications,” *ACTA Press*, pp. 1–5, 2003.
- [14] H. Jain, S. Rajawat, and P. Agrawal, “Comparison of wide band gap semiconductors for power electronics applications,” in *International Conference on Recent Advances in Microwave Theory and Applications*, 2008, pp. 878–881.

- [15] J. Millan, "A review of WBG power semiconductor devices," in *International Semiconductor Conference (CAS)*, 2012, vol. 1, pp. 57–66.
- [16] T. P. Chow, "High-voltage SiC and GaN power devices," *Elsevier, Microelectron. Eng.*, vol. 83, no. 1, pp. 112–122, Jan. 2006.
- [17] M. Willander, M. Friesel, Q. Wahab, and B. Straumal, "Silicon carbide and diamond for high temperature device applications," *J. Mater. Sci. Mater. Electron.*, vol. 17, no. 1, pp. 1–25, Jan. 2006.
- [18] A. Saha and J. A. Cooper, "A 1-kV 4H-SiC Power DMOSFET Optimized for Low on-Resistance," *IEEE Trans. Electron Devices*, vol. 54, no. 10, pp. 2786–2791, Oct. 2007.
- [19] J. Millan, P. Godignon, X. Perpina, A. Perez-Tomas, and J. Rebollo, "A Survey of Wide Bandgap Power Semiconductor Devices," *IEEE Trans. Power Electron.*, vol. 29, no. 5, pp. 2155–2163, 2014.
- [20] A. Elasser and T. P. Chow, "Silicon carbide benefits and advantages for power electronics circuits and systems," *Proc. IEEE*, vol. 90, no. 6, pp. 969–986, 2002.
- [21] S. Waffler, S. D. Round, and J. W. Kolar, "High temperature (>200 C) isolated gate drive topologies for Silicon Carbide (SiC) JFET," in *34th Annual Conference of IEEE Industrial Electronics (IECON)*, 2008, pp. 2867–2872.
- [22] Y. Cui, M. S. Chinthavali, F. Xu, and L. M. Tolbert, "Characterization and modeling of silicon carbide power devices and paralleling operation," in *2012 IEEE International Symposium on Industrial Electronics*, 2012, pp. 228–233.
- [23] A. M. Abou-Alfotouh and A. V. Radun, "Comparison among SiC JFETs at 1 MHz hard-switched DC/DC converter," in *31st Annual Conference of IEEE Industrial Electronics Society (IECON)*, 2005.
- [24] T. Friedli, S. D. Round, D. Hassler, and J. W. Kolar, "Design and performance of a 200-kHz All-SiC JFET current DC-link back-to-back converter," *IEEE Trans. Ind. Appl.*, vol. 45, no. 5, pp. 1868–1878, 2009.
- [25] Siemens Semiconductor Group, "IGBT (Insulated Gate Bipolar Transistor) Basics." pp. 1–13.
- [26] On Semiconductor, "Appl. Note AND9088. ON Semiconductor's Motor Control IGBTs and Free- Wheeling Diodes." pp. 1–20, 2012.
- [27] J.-S. Lai, H. Yu, J. Zhang, P. Alexandrov, Y. Li, J. H. Zhao, K. Sheng, and A. Hefner, "Characterization of normally-off SiC vertical JFET devices and inverter circuits," in *40th Industry Applications Annual Meeting*, 2005, vol. 1, pp. 404–409.
- [28] R. Shillington, P. Gaynor, M. Harrison, and B. Heffernan, "Applications of silicon carbide JFETs in power converters," in *Universities Power Engineering Conference*, 2010, pp. 1–6.
- [29] D. C. Sheridan, K. Chatty, V. Bondarenko, and J. B. Casady, "Reverse conduction properties of vertical SiC trench JFETs," in *24th International Symposium on Power Semiconductor Devices and ICs*, 2012, pp. 385–388.
- [30] C. Cai, W. Zhou, and K. Sheng, "Characteristics and Application of Normally-Off SiC-JFETs in Converters Without Antiparallel Diodes," *IEEE Trans. Power Electron.*, vol. 28, no. 10, pp. 4850–4860, Oct. 2013.
- [31] M. Chinthavali, P. Ning, Y. Cui, and L. M. Tolbert, "Investigation on the parallel operation of discrete SiC BJTs and JFETs," in *26th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2011, pp. 1076–1083.
- [32] J.-K. Lim, D. Pefitsis, J. Rabkowski, M. Bakowski, and H.-P. Nee, "Analysis and Experimental Verification of the Influence of Fabrication Process Tolerances and

- Circuit Parasitics on Transient Current Sharing of Parallel-Connected SiC JFETs,” *IEEE Trans. Power Electron.*, vol. 29, no. 5, pp. 2180–2191, May 2014.
- [33] D. Pefitsis, R. Baburske, J. Rabkowski, J. Lutz, G. Tolstoy, and H. P. Nee, “Challenges regarding parallel connection of SiC JFETs,” *IEEE Trans. Power Electron.*, vol. 28, no. 3, pp. 1449–1463, 2013.
- [34] D. Pefitsis, J.-K. Lim, J. Rabkowski, G. Tolstoy, and H.-P. Nee, “Experimental comparison of different gate-driver configurations for parallel-connection of normally-on SiC JFETs,” in *7th International Power Electronics and Motion Control Conference*, 2012, vol. 1, pp. 16–22.
- [35] C. Abbate, G. Busatto, and F. Iannuzzo, “Operation of SiC normally-off JFET at the edges of its safe operating area,” *Elsevier, Microelectron. Reliab.*, vol. 51, no. 9–11, pp. 1767–1772, Sep. 2011.
- [36] X. Huang, G. Wang, Y. Li, A. Q. Huang, and B. J. Baliga, “Short-circuit capability of 1200V SiC MOSFET and JFET for fault protection,” in *28th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2013, pp. 197–200.
- [37] K. Yano, Y. Tanaka, T. Yatsuo, A. Takatsuka, and K. Arai, “Short-circuit capability of SiC buried-gate static induction transistors: Basic mechanism and impacts of channel width on short-circuit performance,” *Electron Devices, IEEE Trans.*, vol. 57, no. 4, pp. 919–927, 2010.
- [38] J. Lutz and R. Baburske, “Some aspects on ruggedness of SiC power devices,” *Elsevier, Microelectron. Reliab.*, vol. 54, no. 1, pp. 49–56, Jan. 2014.
- [39] A. Castellazzi, T. Funaki, T. Kimoto, and T. Hikihara, “Thermal instability effects in SiC Power MOSFETs,” *Elsevier, Microelectron. Reliab.*, vol. 52, no. 9–10, pp. 2414–2419, Sep. 2012.
- [40] D. Othman, S. Lefebvre, M. Berkani, Z. Khatir, A. Ibrahim, and A. Bouzourene, “Robustness of 1.2kV SiC MOSFET devices,” *Elsevier, Microelectron. Reliab.*, vol. 53, no. 9–11, pp. 1735–1738, Sep. 2013.
- [41] D. Othman, M. Berkani, S. Lefebvre, A. Ibrahim, Z. Khatir, and A. Bouzourene, “Comparison study on performances and robustness between SiC MOSFET & JFET devices - Abilities for aeronautics application,” *Elsevier, Microelectron. Reliab.*, vol. 52, no. 9–10, pp. 1859–1864, Sep. 2012.
- [42] G. Rostaing, M. Berkani, D. Mechouche, D. Labrousse, S. Lefebvre, Z. Khatir, and P. Dupuy, “Reliability of power MOSFET-based smart switches under normal and extreme conditions for 24V battery system applications,” *Elsevier, Microelectron. Reliab.*, vol. 53, no. 9–11, pp. 1703–1706, Sep. 2013.
- [43] A. Mihaila, F. Udrea, G. Amaratunga, and G. Brezeanu, “A comprehensive analysis of breakdown mechanisms in 4H-SiC MOSFET and JFET,” in *International Semiconductor Conference (CAS)*, 2000, vol. 1, pp. 185–188.
- [44] A. Bhalla, X. Li, P. Alexandrov, and J. C. Dries, “The outlook for SiC vertical JFET technology,” in *1st IEEE Workshop on Wide Bandgap Power Devices and Applications (WiPDA)*, 2013, pp. 40–43.
- [45] M. Treu, R. Rupp, P. Blaschitz, K. Ruschenschmidt, T. Sekinger, P. Friedrichs, R. Elpelt, and D. Peters, “Strategic Considerations for Unipolar SiC Switch Options: JFET vs. MOSFET,” in *42nd IEEE Industry Applications Annual Meeting*, 2007, pp. 324–330.
- [46] M. Cotorogea, A. Claudio, and J. Aguayo, “Study of the short-circuit behavior of homogeneous IGBTs using experimental results and a physics based SPICE-model,” in *31st IEEE Annual Power Electronics Specialists Conference (PESC)*, 2000, vol. 3, no.

- 3, pp. 1588–1593.
- [47] B. Weis, M. Braun, and P. Friedrichs, “Turn-off and short circuit behaviour of 4H SiC JFETs,” in *36th IEEE Industry Applications Annual Meeting*, 2001, vol. 1, pp. 365–369.
- [48] V. John, Bum-Seok Suh, and T. A. Lipo, “Fast-clamped short-circuit protection of IGBT’s,” *IEEE Trans. Ind. Appl.*, vol. 35, no. 2, pp. 477–486, 1999.
- [49] Z. Xu and F. Wang, “Experimental investigation of Si IGBT short circuit capability at 200 oC,” in *27th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2012, pp. 162–168.
- [50] M. Cotorogea, “Physics-Based SPICE-Model for IGBTs With Transparent Emitter,” *IEEE Trans. Power Electron.*, vol. 24, no. 12, pp. 2821–2832, Dec. 2009.
- [51] P. Jacqmaer, J. Everts, R. Gelagaev, P. Tant, and J. Driesen, “Fast robust gate-drivers with easily adjustable voltage ranges for driving normally-on wide-bandgap power transistors,” in *14th International Power Electronics and Motion Control Conference (EPE-PEMC)*, 2010, no. 1, pp. 44–51.
- [52] T. Takuno, T. Hikihara, T. Tsuno, and S. Hatsukawa, “HF gate drive circuit for a normally-on SiC JFET with inherent safety,” in *13th European Conference on Power Electronics and Applications (EPE)*, 2009, pp. 1–4.
- [53] J. Rabkowski, M. Zdanowski, and R. Barlik, “Concept of the bridge leg with mixed normally-ON & normally-OFF SiC JFETs,” in *8th International Conference on Compatibility and Power Electronics (CPE)*, 2013, pp. 286–291.
- [54] D. Pefitsis and J. Rabkowski, “Gate and Base Drivers for Silicon Carbide Power Transistors: An Overview,” *IEEE Trans. Power Electron.*, vol. 31, no. 10, pp. 7194–7213, 2015.
- [55] S. Round, M. Heldwein, J. Kolar, I. Hofsjager, and P. Friedrichs, “A SiC JFET driver for a 5 kW, 150 kHz three-phase PWM converter,” in *40th Industry Applications Annual Meeting*, vol. 1, pp. 410–416.
- [56] M. L. Heldwein and J. W. Kolar, “A novel SiC J-FET gate drive circuit for sparse matrix converter applications,” in *19th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2004, vol. 1, pp. 116–121.
- [57] R. Burgos, Zheng Chen, D. Boroyevich, and F. Wang, “Design considerations of a fast 0Ω gate-drive circuit for 1.2 kV SiC JFET devices in phase-leg configuration,” in *IEEE Energy Conversion Congress and Exposition (ECCE)*, 2009, pp. 2293–2300.
- [58] I. Josifovic, J. Popovic-Gerber, and J. A. Ferreira, “Improving SiC JFET Switching Behavior Under Influence of Circuit Parasitics,” *IEEE Trans. Power Electron.*, vol. 27, no. 8, pp. 3843–3854, Aug. 2012.
- [59] R. Kelley, A. Ritenour, D. Sheridan, and J. Casady, “Improved two-stage DC-coupled gate driver for enhancement-mode SiC JFET,” in *25th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2010, pp. 1838–1841.
- [60] SemiSouth, “Appl. Note SS05. Operation and intended use of the SGDR2500P2 dual-stage driver board.” pp. 1–12, 2011.
- [61] SemiSouth, “Appl. Note SS1. Silicon Carbide Enhancement-Mode Junction Field Effect Transistor and Recommendations for Use.” pp. 1–9, 2011.
- [62] F. Huang and F. Flett, “IGBT Fault Protection Based on di/dt Feedback Control,” in *IEEE Power Electronics Specialists Conference*, 2007, pp. 1478–1484.
- [63] Z. Wang, X. Shi, L. M. Tolbert, B. J. Blalock, and M. Chinthavali, “A fast overcurrent protection scheme for IGBT modules through dynamic fault current evaluation,” in *28th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2013, pp.

- 577–583.
- [64] M. N. Nguyen, “Short circuit protection of high speed, high power IGBT modules,” in *14th IEEE International Pulsed Power Conference*, 2003, vol. 2, pp. 815–818.
- [65] M. A. Rodriguez, A. Claudio, D. Theilliol, and L. G. Vela, “A New Fault Detection Technique for IGBT Based on Gate Voltage Monitoring,” in *IEEE Power Electronics Specialists Conference*, 2007, pp. 1001–1005.
- [66] R. S. Chokhawala and S. Sobhani, “Switching voltage transient protection schemes for high-current IGBT modules,” *IEEE Trans. Ind. Appl.*, vol. 33, no. 6, pp. 1601–1610, 1997.
- [67] S. Musumeci, R. Pagano, A. Raciti, G. Belverde, C. Guastella, and M. Melito, “A novel protection technique devoted to the improvement of the short circuit ruggedness of IGBTs,” in *29th Annual Conference of the IEEE Industrial Electronics Society (IECON)*, 2003, vol. 2, pp. 1733–1738.
- [68] A. Bhalla, S. Shekhawat, J. Gladish, J. Yedinak, and G. Dolny, “IGBT behavior during desat detection and short circuit fault protection,” in *10th International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, 1998, pp. 245–248.
- [69] Z. Wang, X. Shi, L. M. Tolbert, and B. J. Blalock, “Switching performance improvement of IGBT modules using an active gate driver,” in *28th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2013, pp. 1266–1273.
- [70] M. Kudoh, Y. Hoshi, S. Momota, T. Fujihira, and K. Sakurai, “Current sensing IGBT for future intelligent power module,” in *8th International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, 1996, pp. 303–306.
- [71] R. Peugnet, S. Courtine, and J.-P. Rognon, “Fault detection and isolation on a PWM inverter by knowledge-based model,” *IEEE Trans. Ind. Appl.*, vol. 34, no. 6, pp. 1318–1326, 1998.
- [72] X. Pei and Y. Kang, “Short-Circuit Fault Protection Strategy for High-Power Three-Phase Three-Wire Inverter,” *IEEE Trans. Ind. Informatics*, vol. 8, no. 3, pp. 545–553, Aug. 2012.
- [73] A. K. Khargekar and P. Pavana Kumar, “A novel scheme for protection of power semiconductor devices against short circuit faults,” *IEEE Trans. Ind. Electron.*, vol. 41, no. 3, pp. 344–351, Jun. 1994.
- [74] F. Blaabjerg, J. K. Pedersen, U. Jaeger, and P. Thoenes, “Single current sensor technique in the DC link of three-phase PWM-VS inverters: a review and a novel solution,” *IEEE Trans. Ind. Appl.*, vol. 33, no. 5, pp. 1241–1253, 1997.
- [75] R. Chokhawala, J. Catt, and L. Kiraly, “A discussion on IGBT short circuit behavior and fault protection schemes,” in *8th Annual Applied Power Electronics Conference and Exposition (APEC)*, 1993, vol. 31, no. 2, pp. 393–401.
- [76] M. E. dos Santos and B. J. C. Filho, “Short circuit and overcurrent protection of IGCT-based three-level NPC inverters,” in *35th IEEE Annual Power Electronics Specialists Conference (PESC)*, 2004, pp. 2553–2558.
- [77] J.-H. Kim, B. Min, J.-W. Baek, and D.-W. Yoo, “Protection circuit of normally-on SiC JFET using an inrush current,” in *31st International Telecommunications Energy Conference (INTELEC)*, 2009, vol. 7, no. 1, pp. 1–4.
- [78] L. Zuo, S. Islam, M. Huque, C. Su, B. Blalock, L. Tolbert, and M. Kao, “A universal BCD-on-SOI based high temperature short circuit protection for SiC power switches,” in *International Conference and Exhibition on High Temperature Electronics (HiTEC)*, 2010, pp. 349–354.

- [79] F. Dubois, D. Risaletto, D. Bergogne, H. Morel, C. Buttay, and R. Meuret, "Active protections for normally-on SiC JFETs," in *14th European Conference on Power Electronics and Applications (EPE)*, 2011, pp. 1–10.
- [80] R. Lai, F. Wang, R. Burgos, D. Boroyevich, D. Zhang, and P. Ning, "A Shoot-Through Protection Scheme for Converters Built With SiC JFETs," *IEEE Trans. Ind. Appl.*, vol. 46, no. 6, pp. 2495–2500, Nov. 2010.
- [81] D. Pefitsis, G. Tolstoy, A. Antonopoulos, J. Rabkowski, J.-K. Lim, M. Bakowski, L. Angquist, and H.-P. Nee, "High-power modular multilevel converters with SiC JFETs," in *IEEE Energy Conversion Congress and Exposition (ECCE)*, 2010, no. September 2010, pp. 2148–2155.
- [82] M. Islam and S. Mekhilef, "Efficient Transformerless MOSFET Inverter for a Grid-Tied Photovoltaic System," *IEEE Trans. Power Electron.*, vol. 31, no. 9, pp. 6305–6316, Sep. 2016.
- [83] M. S. Mazzola and R. Kelley, "Application of a Normally OFF Silicon Carbide Power JFET in a Photovoltaic Inverter," in *24th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2009, pp. 649–652.
- [84] K. Ishikawa, H. Onose, Y. Onose, T. Ooyanagi, T. Someya, N. Yokoyama, and H. Hozouji, "Normally-off SiC-JFET inverter with low-voltage control and a high-speed drive circuit," in *19th International Symposium on Power Semiconductor Devices and IC's*, 2007, pp. 217–220.
- [85] C. Wilhelm, D. Kranzer, and B. Burger, "Development of a highly compact and efficient solar inverter with Silicon Carbide transistors," in *6th International Conference on Integrated Power Electronics Systems (CIPS)*, 2010, pp. 1–6.
- [86] G. Deboy, R. Rupp, R. Mallwitz, and H. Ludwig, "New SiC JFET Boost Performance of Solar Inverters," *Power Electron. Eur.*, no. 4, pp. 29–33, 2011.
- [87] R. Amma and H. Fujita, "Analysis and reduction of power losses in PV converters for grid connection to low-voltage three-phase three-wire systems," in *IEEE International Power Electronics Conference (ECCE ASIA)*, 2014, pp. 2027–2033.
- [88] C. Sintamarean, E. Eni, F. Blaabjerg, R. Teodorescu, and H. Wang, "Wide-band gap devices in PV systems - opportunities and challenges," in *International Power Electronics Conference (ECCE ASIA)*, 2014, pp. 1912–1919.
- [89] IEEE, "Recommended Practice for Utility Interface of Photovoltaic (PV) Systems," *IEEE Std 929-2000*. 2000.
- [90] IEEE, "Standard for Interconnecting Distributed Resources with Electric Power Systems," *IEEE Std 1547-2003*. pp. 1–27, 2003.
- [91] IEEE Industry Applications Society and Power Engineering Society, "Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems," *IEEE Std 519-1992*. 1992.
- [92] IEEE Power Engineering Society, "Recommended Practice for Measurement and Limits of Voltage Fluctuations and Associated Light Flicker on AC Power Systems," *IEEE Std 1453-2004*. 2005.
- [93] Underwriters Laboratories Inc., *Inverters, Converters, Controllers and Interconnection System Equipment for Use With Distributed Energy Resources*. 2007.
- [94] A. Marinopoulos, F. Papandrea, M. Reza, S. Norrga, F. Spertino, and R. Napoli, "Grid integration aspects of large solar PV installations: LVRT capability and reactive power/voltage support requirements," in *IEEE Trondheim PowerTech*, 2011, pp. 1–8.
- [95] I. I. Perpinias, N. P. Papanikolaou, and E. C. Tatakis, "Fault ride through concept in low

- voltage distributed photovoltaic generators for various dispersion and penetration scenarios,” *Elsevier, Sustain. Energy Technol. Assessments*, vol. 12, pp. 15–25, Dec. 2015.
- [96] Network Code, “Reference technical rules for the connection of active and passive users to the LV electrical utilities.” Norma Italiana, CEI 0-21, Milano, 2011.
- [97] Network Code, “Network Code for Requirements for Grid Connection Applicable to all Generators.” European Network of Transmission System Operators for Electricity (ENTSO-E), 2012.
- [98] Technical Guideline, “Generating Plants Connected to the Medium-Voltage Network.” Bundesverband der Energie und Wasserwirtschaft (BDEW), 2008.
- [99] Network Code, “The Grid Code,” no. 5. UK National Grid Electricity Transmission plc, 2016.
- [100] Transmission Code, “Network and System Rules of the German Transmission System Operators.” Verband der Netzbetreiber, 2007.
- [101] M. Tsili and S. Papathanassiou, “A review of grid code technical requirements for wind farms,” *IET Renew. Power Gener.*, vol. 3, no. 3, pp. 308–332, 2009.
- [102] B. Singh and S. N. Singh, “Wind Power Interconnection into the Power System: A Review of Grid Code Requirements,” *Elsevier, Electr. J.*, vol. 22, no. 5, pp. 54–63, Jun. 2009.
- [103] P. Zhang, G. Zhang, and H. Wang, “Control strategy of low voltage ride-through for grid-connected photovoltaic inverter,” in *6th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, 2015, pp. 1–6.
- [104] F. Yang, L. Yang, and X. Ma, “An advanced control strategy of PV system for low-voltage ride-through capability enhancement,” *Sol. Energy*, vol. 109, pp. 24–35, 2014.
- [105] Hao Tian, Feng Gao, and Cong Ma, “Novel low voltage ride through strategy of single-stage grid-tied photovoltaic inverter with supercapacitor coupled,” in *7th International Power Electronics and Motion Control Conference (IPEMC)*, 2012, vol. 2, pp. 1188–1192.
- [106] J. Miret, M. Castilla, A. Camacho, L. G. de Vicuña, and J. Matas, “Control Scheme for Photovoltaic Three-Phase Inverters to Minimize Peak Currents During Unbalanced Grid-Voltage Sags,” *IEEE Trans. Power Electron.*, vol. 27, no. 10, pp. 4262–4271, Oct. 2012.
- [107] G. M. Saeedul Islam, A. Al-Durra, S. M. Muyeen, and J. Tamura, “Low voltage ride through capability enhancement of grid connected large scale photovoltaic system,” in *IECON 2011 - 37th Annual Conference of the IEEE Industrial Electronics Society*, 2011, pp. 884–889.
- [108] Hao Tian, Feng Gao, and Cong Ma, “Advanced performance control of two-stage grid-tied photovoltaic inverter with fast energy storage component,” in *3rd IEEE International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, 2012, pp. 403–409.
- [109] S. M. Muyeen, R. Takahashi, T. Murata, and J. Tamura, “A Variable Speed Wind Turbine Control Strategy to Meet Wind Farm Grid Code Requirements,” *IEEE Trans. Power Syst.*, vol. 25, no. 1, pp. 331–340, Feb. 2010.
- [110] L. Qu and W. Qiao, “Constant Power Control of DFIG Wind Turbines With Supercapacitor Energy Storage,” *IEEE Trans. Ind. Appl.*, vol. 47, no. 1, pp. 359–367, Jan. 2011.
- [111] A. Causebrook, D. J. Atkinson, and A. G. Jack, “Fault Ride-Through of Large Wind

- Farms Using Series Dynamic Braking Resistors (March 2007),” *IEEE Trans. Power Syst.*, vol. 22, no. 3, pp. 966–975, Aug. 2007.
- [112] S. Papaefthymiou and S. Papathanassiou, “Modeling of a Variable Speed Wind Turbine with Synchronous Generator,” in *European Wind Energy Conference & Exhibition (EWEC)*, 2009.
- [113] R. Takahashi, J. Tamura, M.-O. Futami, M. Kimura, and K. Ide, “A New Control Method for Wind Energy Conversion System Using a Doubly-Fed Synchronous Generator,” *IEEJ Trans. Power Energy*, vol. 126, no. 2, pp. 225–235, 2006.
- [114] A. Causebrook, D. J. Atkinson, and A. G. Jack, “Fault Ride-Through of Large Wind Farms Using Series Dynamic Braking Resistors (March 2007),” *IEEE Trans. Power Syst.*, vol. 22, no. 3, pp. 966–975, Aug. 2007.
- [115] L. Qu and W. Qiao, “Constant Power Control of DFIG Wind Turbines With Supercapacitor Energy Storage,” *IEEE Trans. Ind. Appl.*, vol. 47, no. 1, pp. 359–367, Jan. 2011.
- [116] C.-T. Lee, C.-W. Hsu, and P.-T. Cheng, “A Low-Voltage Ride-Through Technique for Grid-Connected Converters of Distributed Energy Resources,” *IEEE Trans. Ind. Appl.*, vol. 47, no. 4, pp. 1821–1832, Jul. 2011.
- [117] X. Guo, X. Zhang, B. Wang, W. Wu, and J. M. Guerrero, “Asymmetrical Grid Fault Ride-Through Strategy of Three-Phase Grid-Connected Inverter Considering Network Impedance Impact in Low-Voltage Grid,” *IEEE Trans. Power Electron.*, vol. 29, no. 3, pp. 1064–1068, Mar. 2014.
- [118] Y. Bae, T.-K. Vu, and R.-Y. Kim, “Implemental Control Strategy for Grid Stabilization of Grid-Connected PV System Based on German Grid Code in Symmetrical Low-to-Medium Voltage Network,” *IEEE Trans. Energy Convers.*, vol. 28, no. 3, pp. 619–631, Sep. 2013.
- [119] C. H. Benz, W.-T. Franke, and F. W. Fuchs, “Low voltage ride through capability of a 5 kW grid-tied solar inverter,” in *14th International Power Electronics and Motion Control Conference (EPE-PEMC)*, 2010, pp. 13–20.
- [120] X. Bao, P. Tan, F. Zhuo, and X. Yue, “Low voltage ride through control strategy for high-power grid-connected photovoltaic inverter,” in *28th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2013, pp. 97–100.
- [121] Chen Yaai, Liu Jingdong, Zhou Jinghua, and Li Jin, “Research on the control strategy of PV grid-connected inverter upon grid fault,” in *International Conference on Electrical Machines and Systems (ICEMS)*, 2013, pp. 2163–2167.
- [122] G. M. S. Azevedo, G. Vazquez, A. Luna, D. Aguilar, and A. Rolan, “Photovoltaic inverters with fault ride-through Capability,” in *IEEE International Symposium on Industrial Electronics*, 2009, pp. 549–553.
- [123] M. Castilla, J. Miret, J. L. Sosa, J. Matas, and L. G. de Vicuña, “Grid-Fault Control Scheme for Three-Phase Photovoltaic Inverters With Adjustable Power Quality Characteristics,” *IEEE Trans. Power Electron.*, vol. 25, no. 12, pp. 2930–2940, Dec. 2010.
- [124] X. Wang, M. Yue, and E. Muljadi, “Modeling and control system design for an integrated solar generation and energy storage system with a ride-through capability,” in *IEEE Energy Conversion Congress and Exposition (ECCE)*, 2012, pp. 3727–3734.
- [125] J. L. Kirtley, M. S. El Moursi, and W. Xiao, “Fault ride through capability for grid interfacing large scale PV power plants,” *IET Gener. Transm. Distrib.*, vol. 7, no. 9, pp. 1027–1036, 2013.
- [126] Y.-S. Wu, C.-H. Chang, Y.-M. Chen, C.-W. Liu, and Y.-R. Chang, “A Current Control

- Strategy for Three-Phase PV Power System with Low-Voltage Ride-Through,” in *9th IET International Conference on Advances in Power System Control, Operation and Management*, 2012, pp. 104–104.
- [127] C. Tang, Y.-T. Chen, and Y. Chen, “PV Power System With Multi-Mode Operation and Low-Voltage Ride-Through Capability,” *IEEE Trans. Ind. Electron.*, vol. 62, no. 12, pp. 7524–7533, Dec. 2015.
- [128] H. Tian, F. Gao, G. He, and G. Li, “Low voltage ride through of two-stage photovoltaic inverter with enhanced operational performance,” *2012 Twenty-Seventh Annu. IEEE Appl. Power Electron. Conf. Expo.*, pp. 1995–2001, 2012.
- [129] S. I. Nanou and S. a. Papathanassiou, “Modeling of a PV system with grid code compatibility,” *Electr. Power Syst. Res.*, vol. 116, pp. 301–310, 2014.
- [130] “Fleming valve.” [Online]. Available: https://en.wikipedia.org/wiki/Fleming_valve.
- [131] Newsweek, “The Tiny Transistor,” p. 44, 1948.
- [132] “Audion.” [Online]. Available: <https://en.wikipedia.org/wiki/Audion>.
- [133] “Transistor.” [Online]. Available: <https://en.wikipedia.org/wiki/Transistor>.
- [134] S. Jahdi, O. Alatisse, P. Alexakis, L. Ran, and P. Mawby, “The Impact of Temperature and Switching Rate on the Dynamic Characteristics of Silicon Carbide Schottky Barrier Diodes and MOSFETs,” *IEEE Trans. Ind. Electron.*, vol. 62, no. 1, pp. 163–171, Jan. 2015.
- [135] A. S. Sedra and K. C. Smith, *Microelectronic Circuits*, 6th ed. Oxford University Press.
- [136] ROHM Semiconductor, “White Paper. Silicon Carbide Schottky Barrier Diodes.” pp. 2–3, 2011.
- [137] A. Agarwal and S. E. Sadow, *Advances in Silicon Carbide Processing and Applications*. Artech House.
- [138] M. Bakowski, “Prospects and Development of Vertical Normally-off JFETs in SiC,” *J. Telecommun. Inf. Technol.*, vol. 4, pp. 25–35, 2009.
- [139] P. Friedrichs, T. Kimoto, L. Ley, and G. Pensl, *Silicon Carbide Volume 2: Power Devices and Sensors*. WILEY-VCH.
- [140] SemiSouth, “Normally-On Trench Silicon Carbide Power JFET.” SJDP120R085, datasheet, 2011.
- [141] USCi, “xJ SiC Series 80mW - 1200V SiC Normally-On JFET.” UJN1208K, datasheet.
- [142] SemiSouth, “Normally-OFF Trench Silicon Carbide Power JFET.” SJEP120R100, datasheet, 2012.
- [143] G. Tolstoy, D. Pefitsis, J. Rabkowski, and H. P. Nee, “Performance Tests of a 4.1x4.1mm² SiC LCVJFET for a DC/DC Boost Converter Application,” *Mater. Sci. Forum*, vol. 679–680, pp. 722–725, Mar. 2011.
- [144] Infineon, “Silicon Carbide- Junction Field Effect Transistor CoolSiC™.” IJW120R100T1, datasheet, 2013.
- [145] Cree, “Silicon Carbide Power MOSFET C2M™ MOSFET Technology.” C2M0080120D, datasheet.
- [146] P. Friedrichs and R. Rupp, “Silicon carbide power devices - current developments and potential applications,” in *European Conference on Power Electronics and Applications*, 2005, p. 11 pp.–P.11.
- [147] Z. Qingchun, W. Jun, C. Jonas, R. Callanan, J. J. Sumakeris, S.-H. Ryu, M. Das, A. Agarwal, J. Palmour, and A. Q. Huang, “Design and Characterization of High-Voltage

- 4H-SiC p-IGBTs,” *IEEE Trans. Electron Devices*, vol. 55, no. 8, pp. 1912–1919, Aug. 2008.
- [148] M. Nakazawa, T. Miyanagi, and S. Iwamoto, “Hybrid Si-IGBT and SiC-SBD Modules,” *FUJI Electr. Rev.*, vol. 58, no. 2, pp. 70–75.
- [149] Vishay Siliconix, “E Series Power MOSFET.” SiHG22N60E, datasheet, pp. 1–8, 2015.
- [150] Infineon Technologies, “Metal Oxide Semiconductor Field Effect Transistor, CoolMOS™ C7.” IPW65R190C7, datasheet, pp. 1–15, 2013.
- [151] OnSemiconductor, “Insulated Gate Bipolar Transistor (IGBT).” NGTB20N120LWG, datasheet, pp. 1–9, 2012.
- [152] CREE, “Appl. Note CPWR-AN08. Application considerations for silicon carbide MOSFETs.” pp. 1–3, 2011.
- [153] Vishay Siliconix, “Appl. Note 66864. Power MOSFET Basics Understanding Superjunction Technology.” pp. 1–5, 2015.
- [154] René Mente (Infineon), “Appl. Note 2012-04. 500 V Superjunction MOSFET for consumer and lighting applications.” pp. 1–20, 2016.
- [155] W. Choi and D. Son, “Appl. Note 5232. New Generation Super-Junction MOSFETs, SuperFET II and SuperFET II Easy Drive MOSFETs for High Efficiency and Lower Switching Noise.” pp. 1–15, 2013.
- [156] International Rectifier, “Appl. Note 983. IGBT Characteristics.” pp. 3–6, 2008.
- [157] R. Shillington, P. Gaynor, M. Harrison, and W. Heffernan, “Silicon carbide JFET reverse conduction characteristics and use in power converters,” *IET Power Electron.*, vol. 5, no. 8, p. 1282, 2012.
- [158] International Rectifier, “IGBT reverse conduction characteristics. Hard-switching and soft-switching,” no. July. 2013.
- [159] P. Haaf and J. Harper, “Understanding Diode Reverse Recovery and its Effect on Switching Losses,” in *Fairchild Power Seminar, 2007*, pp. 23–33.
- [160] Infineon Technologies, “Appl. Note 2014-03. Hard Commutation of Power MOSFET OptiMOS FD 200V/250V.” pp. 1–13, 2014.
- [161] M. T. Rahimo and N. Y. A. Shammam, “Freewheeling diode reverse-recovery failure modes in IGBT applications,” *IEEE Trans. Ind. Appl.*, vol. 37, no. 2, pp. 661–670, 2001.
- [162] C. L. Ma and P. O. Lauritzen, “A simple power diode model with forward and reverse recovery,” *IEEE Trans. Power Electron.*, vol. 8, no. 4, pp. 342–346, 1993.
- [163] M. K. Kazimierczuk and D. Czarkowski, “Relationship Among Inverters and Rectifiers,” in *Resonant Power Converters*, 2nd ed., John Wiley & Sons, 2011, p. 189.
- [164] P. G. Neudeck, “Perimeter governed minority carrier lifetimes in 4H-SiC p+n diodes measured by reverse recovery switching transient analysis,” *J. Electron. Mater.*, vol. 27, no. 4, pp. 317–323, Apr. 1998.
- [165] Infineon Technologies, “Appl. Note 20105_PL52_001. Primary Side MOSFET Selection for LLC Topology.” pp. 1–16, 2014.
- [166] Toshiba, “Power MOSFET Electrical Characteristics.” pp. 1–5, 2006.
- [167] V. Barkhordarian, “Power MOSFET Basics,” vol. 22. pp. 1–12, 2005.
- [168] International Rectifier, “Appl. Note 983. IGBT Characteristics.” pp. 3–6, 2012.
- [169] IXYS Corporation, “Appl. Note IXAN0063. Insulated Gate Bipolar Transistor (IGBT) Basics.” pp. 1–15, 2003.

- [170] Alpha & Omega Semiconductor, “Appl. Note MOS-007. Power MOSFET Basics.” pp. 1–10.
- [171] J. Dodge, “Appl.Note 0403. Power MOSFET tutorial.” pp. 1–12, 2006.
- [172] IXYS Corporation, “Appl. Note IXAN0061. Power MOSFET Basics.” pp. 1–11.
- [173] A. Fayyaz, L. Yang, and A. Castellazzi, “Transient robustness testing of silicon carbide (SiC) power MOSFETs,” in *15th European Conference on Power Electronics and Applications (EPE)*, 2013, pp. 1–10.
- [174] J. Lutz and T. Basler, “Short-circuit ruggedness of high-voltage IGBTs,” in *28th International Conference on Microelectronics*, 2012, pp. 243–250.
- [175] J. Lutz, R. Döbler, R. Strasse, J. Mari, and M. Menzel, “Short circuit III in high power IGBTs,” in *13th European Conference on Power Electronics and Applications (EPE)*, 2009, pp. 1–8.
- [176] R. S. Chokhawala, J. Catt, and L. Kiraly, “A discussion on IGBT short-circuit behavior and fault protection schemes,” *IEEE Trans. Ind. Appl.*, vol. 31, no. 2, pp. 256–263, 1995.
- [177] “Electronic Circuits - Modeling and Measurement Techniques.” Laboratory Handout, University of Pennsylvania, Moore School of Electrical Engineering, 2006.
- [178] N. Boughrara, S. Moumen, S. Lefebvre, Z. Khatir, P. Friedrichs, and J. C. Faugieres, “Robustness of SiC JFET in short-circuit modes,” *IEEE Electron Device Lett.*, vol. 30, no. 1, pp. 51–53, 2009.
- [179] M. Berkani, D. Othman, S. Lefebvre, S. Moumen, Z. Khatir, and T. Ben Sallah, “Ageing of SiC JFET transistors under repetitive current limitation conditions,” *Elsevier, Microelectron. Reliab.*, vol. 50, no. 9–11, pp. 1532–1537, Sep. 2010.
- [180] C. Buttay, R. Ouaida, H. Morel, D. Bergogne, C. Raynaud, and F. Morel, “Thermal stability of silicon carbide power JFETs,” *IEEE Trans. Electron Devices*, vol. 60, no. 12, pp. 4191–4198, 2013.
- [181] F. Dubois, D. Bergogne, D. Tournier, C. Buttay, R. Meuret, and H. Morel, “Analysis of the SiC VJFET gate punch-through and its dependence with the temperature,” in *15th European Conference on Power Electronics and Applications (EPE)*, 2013, no. 1, pp. 1–10.
- [182] M. Riccio, A. Castellazzi, G. De Falco, and A. Irace, “Experimental analysis of electro-thermal instability in SiC Power MOSFETs,” *Elsevier, Microelectron. Reliab.*, vol. 53, no. 9–11, pp. 1739–1744, Sep. 2013.
- [183] Z. Wang, X. Shi, L. M. Tolbert, F. Wang, Z. Liang, D. Costinett, and B. J. Blalock, “Temperature-Dependent Short-Circuit Capability of Silicon Carbide Power MOSFETs,” *IEEE Trans. Power Electron.*, vol. 31, no. 2, pp. 1555–1566, Feb. 2016.
- [184] A. Castellazzi, T. Funaki, T. Kimoto, and T. Hikihara, “Short-circuit tests on SiC power MOSFETs,” in *10th International Conference on Power Electronics and Drive Systems (PEDS)*, 2013, pp. 1297–1300.
- [185] S. Pietranico, S. Pommier, S. Lefebvre, Z. Khatir, S. Bontemps, and E. Cadel, “Study of ageing of the metallization layer of power semiconductor devices,” in *Power Convers. Intell. Motion*, 2010.
- [186] H. Niu and R. D. Lorenz, “The effect of gate drive topology on online silicon carbide MOSFET junction temperature sensing,” in *Energy Conversion Congress and Exposition (ECCE)*, 2015, pp. 7015–7022.
- [187] Bin Zhao, Haihong Qin, Xin Nie, and Yangguang Yan, “Evaluation of isolated gate driver for SiC MOSFETs,” in *8th Conference on Industrial Electronics and Applications (ICIEA)*, 2013, pp. 1208–1212.

- [188] A. B. Callanan (Cree Inc.), “Appl. Note CPWR-AN08. Application Considerations for SiC MOSFETs Application Considerations for Silicon Carbide MOSFETs Application Considerations for Silicon Carbide MOSFETs Application Considerations for SiC MOSFETs,” no. January. pp. 1–6, 2011.
- [189] J. Rice and J. Mookken, “SiC MOSFET gate drive design considerations,” in *IEEE International Workshop on Integrated Power Packaging (IWIPP)*, 2015, pp. 24–27.
- [190] D. W. Berning, T. H. Duong, J. M. Ortiz-Rodriguez, A. Rivera-Lopez, and A. R. Hefner Jr., “High-Voltage Isolated Gate Drive Circuit for 10 kV, 100 A SiC MOSFET/JBS Power Modules,” in *IEEE Industry Applications Society Annual Meeting*, 2008, pp. 1–7.
- [191] Z. Zhang, F. Wang, L. M. Tolbert, and B. J. Blalock, “A gate assist circuit for cross talk suppression of SiC devices in a phase-leg configuration,” in *IEEE Energy Conversion Congress and Exposition (ECCE)*, 2013, pp. 2536–2543.
- [192] M. a. Huque, L. M. Tolbert, B. J. Blalock, and S. K. Islam, “Silicon-on-insulator-based high-voltage, high-temperature integrated circuit gate driver for silicon carbide-based power field effect transistors,” *IET Power Electron.*, vol. 3, no. 6, p. 1001, 2010.
- [193] B. Wrzecionko, D. Bortis, J. Biela, and J. W. Kolar, “Novel AC-coupled gate driver for ultrafast switching of normally off SiC JFETs,” *IEEE Trans. Power Electron.*, vol. 27, no. 7, pp. 3452–3463, 2012.
- [194] W. Bergner, F. Bjoerk, D. Domes, and G. Deboy, “Infineon ’ s 1200V SiC JFET – The New Way of Efficient and Reliable High Voltages Switching .” Infineon Technologies, Tech. Rep., 2012.
- [195] K. Mino, S. Herold, and J. W. Kolar, “A gate drive circuit for silicon carbide JFET,” *29th Annu. Conf. IEEE Ind. Electron. Soc.*, vol. 2, pp. 1162–1166, 2003.
- [196] K. Norling, C. Lindholm, and D. Draxelmayr, “An optimized driver for SiC JFET-based switches delivering more than 99% efficiency,” in *IEEE International Solid-State Circuits Conference*, 2012, vol. 47, no. 12, pp. 284–286.
- [197] D. Domes, C. Messelke, P. Kanschat, and I. T. Ag, “1 st industrialized 1200V SiC JFET module for high energy efficiency applications Module topology Gate Drive Aspects,” in *Power Conversion Intelligent Motion (PCIM)*, 2011, pp. 17–19.
- [198] D. Domes and X. Zhang, “Cascode Light - normally-on JFET stand alone performance in a normally-off Cascode circuit,” in *Power Conversion Intelligent Motion (PCIM)*, 2010.
- [199] D. Domes, R. Wener, W. Hofmann, K. Domes, and S. Krauss, “A New, Universal and Fast Switching Gate-Drive-Concept for SiC-JFETs based on Current Source Principle,” in *37th IEEE Power Electronics Specialists Conference*, pp. 1–6.
- [200] A. M. Abou-Alfotouh, A. V. Radun, H. R. Chang, and C. Winterhalter, “A 1-MHz hard-switched silicon carbide dc-dc converter,” *IEEE Trans. Power Electron.*, vol. 21, no. 4, pp. 880–889, 2006.
- [201] M. Jones, B. Ratliff, Y.-C. Chen, C. Neft, and A. Bhunia, “High-temperature gate drive circuit for silicon-carbide JFETs,” in *1st IEEE Workshop on Wide Bandgap Power Devices and Applications*, 2013, pp. 72–75.
- [202] F. Xu, T. J. Han, D. Jiang, L. M. Tolbert, F. Wang, J. Nagashima, S. J. Kim, S. Kulkarni, and F. Barlow, “Development of a SiC JFET-based six-pack power module for a fully integrated inverter,” *IEEE Trans. Power Electron.*, vol. 28, no. 3, pp. 1464–1478, 2013.
- [203] R. Kelley, F. Rees, and D. Schwob, “Optimized Gate Driver for Enhancement-Mode SiC JFET,” in *Power Conversion Intelligent Motion (PCIM)*, 2009.

- [204] D. Pefitsis, J. Rabkowski, and H.-P. Nee, "Self-Powered Gate Driver for Normally ON Silicon Carbide Junction Field-Effect Transistors Without External Power Supply," *IEEE Trans. Power Electron.*, vol. 28, no. 3, pp. 1488–1501, Mar. 2013.
- [205] D. Pefitsis, J. Rabkowski, and H.-P. Nee, "Self-Powered Gate Driver for Normally-ON SiC JFETs: Design Considerations and System Limitations," *IEEE Trans. Power Electron.*, vol. 29, no. 10, pp. 5129–5135, Oct. 2014.
- [206] R. L. Kelley, M. Mazzola, S. Morrison, W. Draper, I. Sankin, D. Sheridan, and J. Casady, "Power factor correction using an enhancement-mode SiC JFET," in *IEEE Power Electronics Specialists Conference*, 2008, pp. 4766–4769.
- [207] A. Charalambous, G. C. Christidis, and E. C. Tatakis, "Comparative study of the dc/dc boost converter with SiC and Si power devices," in *IEEE Electrical Systems for Aircraft, Railway and Ship Propulsion (ESARS)*, 2012, pp. 1–5.
- [208] Bin Lu and S. K. Sharma, "A Literature Review of IGBT Fault Diagnostic and Protection Methods for Power Inverters," *IEEE Trans. Ind. Appl.*, vol. 45, no. 5, pp. 1770–1777, 2009.
- [209] F. Guédon, S. K. Singh, R. A. McMahon, and F. Udrea, "Gate driver for SiC JFETs with protection against normally-on behaviour induced fault," *IEEE Electron. Lett.*, vol. 47, no. 6, p. 375, 2011.
- [210] D. P. Kaundinya, P. Balachandra, and N. H. Ravindranath, "Grid-connected versus stand-alone energy systems for decentralized power—A review of literature," *Renew. Sustain. Energy Rev.*, vol. 13, no. 8, pp. 2041–2050, Oct. 2009.
- [211] H. AbdEl-Gawad and V. K. Sood, "Overview of connection topologies for grid-connected PV systems," in *IEEE 27th Canadian Conference on Electrical and Computer Engineering (CCECE)*, 2014, pp. 1–8.
- [212] S. B. Kjaer, J. K. Pedersen, and F. Blaabjerg, "A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules," *IEEE Trans. Ind. Appl.*, vol. 41, no. 5, pp. 1292–1306, Sep. 2005.
- [213] J. M. Carrasco, L. G. Franquelo, J. T. Bialasiewicz, E. Galvan, R. C. PortilloGuisado, M. A. M. Prats, J. I. Leon, and N. Moreno-Alfonso, "Power-Electronic Systems for the Grid Integration of Renewable Energy Sources: A Survey," *IEEE Trans. Ind. Electron.*, vol. 53, no. 4, pp. 1002–1016, Jun. 2006.
- [214] M. Calais, J. Myrzik, T. Spooner, and V. G. Agelidis, "Inverters for single-phase grid connected photovoltaic systems-an overview," in *33rd Annual IEEE Power Electronics Specialists Conference*, vol. 4, pp. 1995–2000.
- [215] E. Gubía, P. Sanchis, A. Ursúa, J. López, and L. Marroyo, "Ground currents in single-phase transformerless photovoltaic systems," *Prog. Photovoltaics Res. Appl.*, vol. 15, no. 7, pp. 629–650, Nov. 2007.
- [216] Γ. Καμπίτσης, "Ανάλυση Ρευμάτων Διαρροής Σε Φωτοβολταϊκά Συστήματα Χωρίς Μετασηματιστή Απομόνωσης," Διπλωματική Εργασία, Σχολή Ηλεκτρολόγων Μηχανικών & Μηχανικών Υπολογιστών, ΕΜΠ, 2011.
- [217] R. J. Ferreira, R. E. Araujo, and J. a. P. Lopes, "A comparative analysis and implementation of various PLL techniques applied to single-phase grids," in *3rd International Youth Conference on Energetics (IYCE)*, 2011, pp. 1–8.
- [218] A. Luna, J. Rocabert, I. Candela, P. Rodriguez, R. Teodorescu, and F. Blaabjerg, "Advanced structures for grid synchronization of power converters in distributed generation applications," in *IEEE Energy Conversion Congress and Exposition (ECCE)*, 2012, pp. 2769–2776.
- [219] P. Rodriguez, J. Pou, J. Bergas, J. I. Candela, R. P. Burgos, and D. Boroyevich,

- “Decoupled Double Synchronous Reference Frame PLL for Power Converters Control,” *IEEE Trans. Power Electron.*, vol. 22, no. 2, pp. 584–592, Mar. 2007.
- [220] P. Rodriguez, J. Pou, J. Bergas, I. Candela, R. Burgos, and D. Boroyevic, “Double Synchronous Reference Frame PLL for Power Converters Control,” in *36th Conference on Power Electronics Specialists*, 2007, vol. 22, no. 2, pp. 1415–1421.
- [221] F. J. Rodríguez, E. Bueno, M. Aredes, L. G. B. Rolim, F. a S. Neves, and M. C. Cavalcanti, “Discrete-time implementation of second order generalized integrators for grid converters,” in *34th Annual Conference of the IEEE Industrial Electronics Society (IECON)*, 2008, no. 1, pp. 176–181.
- [222] M. Ciobotaru, R. Teodorescu, and F. Blaabjerg, “A New Single-Phase PLL Structure Based on Second Order Generalized Integrator,” in *37th IEEE Power Electronics Specialists Conference*, 2006, pp. 1–6.
- [223] Σ. Νάνου, “Ανάπτυξη μεταβατικών μοντέλων φωτοβολταϊκών σταθμών,” Μεταπτυχιακή Εργασία, Σχολή Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών, ΕΜΠ, 2011.
- [224] Σ. Μανιάς, *Ηλεκτρονικά Ισχύος*. Εκδόσεις Συμείων, 2012.
- [225] B. K. Bose, *Modern Power Electronics and AC Drives*. Prentice Hall, 2002.
- [226] B.-M. Song, Y. Kim, H. Cha, and H. Lee, “Current harmonic minimization of a grid-connected photovoltaic 500kW three-phase inverter using PR control,” in *IEEE Energy Conversion Congress and Exposition (ECCE)*, 2011, vol. 1, pp. 1063–1068.
- [227] B. Liu, X. Yang, Y. Zhang, H. Ye, and F. Kong, “A new control strategy combing PI and quasi-PR control under rotate frame for three phase grid-connected photovoltaic inverter,” in *8th International Conference on Power Electronics (ECCE Asia)*, 2011, pp. 882–888.
- [228] A. Chatterjee and K. B. Mohanty, “Development of stationary frame PR current controller for performance improvement of grid tied PV inverters,” in *9th International Conference on Industrial and Information Systems (ICIIS)*, 2014, pp. 1–6.
- [229] G. Shen, X. Zhu, J. Zhang, and D. Xu, “A New Feedback Method for PR Current Control of LCL-Filter-Based Grid-Connected Inverter,” *IEEE Trans. Ind. Electron.*, vol. 57, no. 6, pp. 2033–2041, Jun. 2010.
- [230] C. Deng, Z. Shu, Y. Xia, N. Chen, T. Wang, and H. Ma, “Three-phase photovoltaic grid-connected inverter with LCL based on current deadbeat control and PI control,” in *International Conference on Power System Technology (POWERCON)*, 2014, pp. 2864–2870.
- [231] T. Liu, X. Hao, X. Yang, J. Liu, B. Zhang, and L. Huang, “A novel current dual-loop control strategy for three-phase grid-connected VSI with LCL filter,” in *7th International Power Electronics and Motion Control Conference (IPEMC)*, 2012, vol. 1, pp. 626–630.
- [232] J. Selvaraj, N. A. Rahim, and C. Krismadinata, “Digital PI current control for grid connected PV inverter,” in *3rd IEEE Conference on Industrial Electronics and Applications*, 2008, pp. 742–746.
- [233] N. M. Kolmakov and I. A. Bakhovtsev, “Three-phase current source inverter with hysteresis control in voltage source mode,” in *16th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices*, 2015, no. 1, pp. 429–432.
- [234] M. Mohseni and S. M. Islam, “A New Vector-Based Hysteresis Current Control Scheme for Three-Phase PWM Voltage-Source Inverters,” *IEEE Trans. Power Electron.*, vol. 25, no. 9, pp. 2299–2309, Sep. 2010.

- [235] A. Dey, P. P. Rajeevan, R. Ramchand, K. Mathew, and K. Gopakumar, "A Space-Vector-Based Hysteresis Current Controller for a General n-Level Inverter-Fed Drive With Nearly Constant Switching Frequency Control," *IEEE Trans. Ind. Electron.*, vol. 60, no. 5, pp. 1989–1998, May 2013.
- [236] P. Cortes, L. Vattuone, and J. Rodriguez, "A comparative study of predictive current control for three-phase voltage source inverters based on switching frequency and current error," in *14th European Conference on Power Electronics and Applications (EPE)*, 2011, pp. 1–8.
- [237] P. Cortes, L. Vattuone, and J. Rodriguez, "Predictive current control with reduction of switching frequency for three phase voltage source inverters," in *IEEE International Symposium on Industrial Electronics*, 2011, pp. 1817–1822.
- [238] A. Abdalrahman and A. Zekry, "Control of the grid-connected inverter using dsPIC microcontroller," in *2nd International Japan-Egypt Conference on Electronics, Communications and Computers (JEC-ECC)*, 2013, pp. 159–164.
- [239] Wenkai Wu, N. Pongratananukul, Weihong Qiu, K. Rustom, T. Kasparis, and I. Batarseh, "DSP-based multiple peak power tracking for expandable power system," in *18th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2003, vol. 1, pp. 525–530.
- [240] S. Jain and V. Agarwal, "Comparison of the performance of maximum power point tracking schemes applied to single-stage grid-connected photovoltaic systems," *IET Electr. Power Appl.*, vol. 1, no. 5, p. 753, 2007.
- [241] D. N. Zmood and D. G. Holmes, "Stationary frame current regulation of PWM inverters with zero steady-state error," *IEEE Trans. Power Electron.*, vol. 18, no. 3, pp. 814–822, May 2003.
- [242] D. Sera, T. Kerekes, M. Lungeanu, P. Nakhost, R. Teodorescu, G. K. Andersen, and M. Liserre, "Low-cost digital implementation of proportional-resonant current controllers for PV inverter applications using delta operator," in *31st Annual Conference of IEEE Industrial Electronics Society (IECON)*, 2005, vol. 2005, pp. 1–6.
- [243] N. P. Quang and J.-A. Dittrich, *Vector Control of Three-Phase AC Machines*. Springer, 2008.
- [244] Κ. Κορακίτης, "Εφαρμογή Μοντελοποιημένου Προβλεπτικού PQ Ελέγχου για τη Διασύνδεση Τριφασικού Αντιστροφέα στο Δίκτυο Ηλεκτρικής Ενέργειας," Διπλωματική Εργασία, Σχολή Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών, ΕΜΠ, 2011.
- [245] M. Zelechowski, "Space Vector Modulated – Direct Torque Controlled (DTC-SVM) Inverter – Fed Induction Motor Drive," Ph.D. Thesis, Institute of Control and Industrial Electronics, Warsaw University of Technology, 2005.
- [246] V. Ignatova, P. Granjon, and S. Bacha, "Space vector method for voltage dips and swells analysis," *IEEE Trans. Power Deliv.*, vol. 24, no. 4, pp. 2054–2061, 2009.
- [247] M. F. McGranaghan, D. R. Mueller, and M. J. Samotyj, "Voltage sags in industrial systems," *IEEE Trans. Ind. Appl.*, vol. 29, no. 2, pp. 397–403, 1993.
- [248] M. H. J. Bollen, "Characterisation of voltage sags experienced by three-phase adjustable-speed drives," *IEEE Trans. Power Deliv.*, vol. 12, no. 4, pp. 1666–1671, 1997.
- [249] V. A. K. Pappu, B. Chowdhury, and R. Bhatt, "Implementing frequency regulation capability in a solar photovoltaic power plant," *North Am. Power Symp. 2010, NAPS 2010*, pp. 1–6, 2010.
- [250] E. Batzelis, S. Nanou, and S. Papathanassiou, "Active power control in PV systems

- based on a quadratic curve fitting algorithm for the MPP estimation,” in *29th Eur. Photovolt. Sol. Energy Conf. Exhib. (EU PVSEC 2014)*, 2014, pp. 3036–3040.
- [251] E. Batzelis, T. Sofianopoulos, and S. Papathanassiou, “Active power control in PV systems using a curve fitting algorithm based on the single-diode model,” in *31st Eur. Photovolt. Sol. Energy Conf. Exhib. (EU PVSEC 2015)*, 2015, pp. 2402–2407.
- [252] S. I. Nanou, A. G. Papakonstantinou, and S. A. Papathanassiou, “A generic model of two-stage grid-connected PV systems with primary frequency response and inertia emulation,” *Electr. Power Syst. Res.*, vol. 127, pp. 186–196, Oct. 2015.
- [253] S. Alepuz, S. Busquets-Monge, J. Bordonau, J. A. Martinez-Velasco, C. A. Silva, J. Pontt, and J. Rodriguez, “Control Strategies Based on Symmetrical Components for Grid-Connected Converters Under Voltage Dips,” *Ieee Trans. Ind. Electron.*, vol. 56, no. 6, p. 21622173, 2009.
- [254] H. Tian, F. Gao, C. Ma, G. He, and G. Li, “A review of low voltage ride-through techniques for photovoltaic generation systems,” *2014 IEEE Energy Convers. Congr. Expo.*, pp. 1566–1572, 2014.
- [255] G. Saccomando and J. Svensson, “Transient operation of grid-connected voltage source converter under unbalanced voltage conditions,” in *IEEE 36th IAS Annual Meeting*, 2001, vol. 4, pp. 2419–2424.
- [256] X.-H. Chai, C.-J. Zhang, B. Ben, and X. Wang, “Notch filter constraints analysis and SPL design under unbalanced voltage conditions,” in *2014 International Power Electronics and Application Conference and Exposition*, 2014, pp. 664–669.
- [257] F. Brucchi and W. Peinhopf, “Appl. Note 2012-10 V1.0. Electrical safety and isolation in high voltage discrete component applications and design hints.” 2012.
- [258] H. Ahmadi, “Calculating Creepage and Clearance Early Avoids Design Problems Later.” 2001.
- [259] SiliconLabs, “Appl. Note 583 : Safety Considerations and Layout Recommendations for Digital Isolators.” pp. 1–10.